

# 公告本

408280

申請日期	87. 8. 10
案 號	8711313
類 別	G06F 3/06

A4  
C4

408280

(以上各欄由本局填註)

發明 專利 說明 書		
一、發明 名稱	中 文	用以讀取資料之方法與裝置
	英 文	METHOD AND APPARATUS FOR READING DATA
二、發明 人	姓 名	朝野茂高
	國 籍	日 本
	住、居所	日本國愛知縣春日井市高藏寺町二丁目1844番2
三、申請人	姓 名 (名稱)	日商・富士通股份有限公司
	國 籍	日 本
	住、居所 (事務所)	日本國神奈川縣川崎市中原區上小田中4丁目1番1號
	代 表 人 姓 名	秋草直之

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

日本 國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權  
 1998, 3, 13 特願平10-063085

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部中央標準局員工消費合作社印製

## 五、發明說明(1)

發明領域

本發明係關於在一記錄媒體上讀取資料的一種方法，且更特別地關於使用一自我最佳化波形等化器讀取資料的一種方法。

發明背景

如在第1圖中所示的，一頭部單元12讀取儲存在如一光碟、光磁碟、或磁碟的一記錄媒體11上的資料，並將具有對應於該資料("1"或"0")的一電壓之一讀取信號RD輸出至一資料讀取器13。

資料讀取器13包括一預濾波器14、一自動增益控制放大器(AGC)15、一A/D轉換器(ADC)16、一波形等化器17、及一PLL電路18；預濾波器14過濾讀取信號RD以將具有一期望頻率的一信號輸出至AGC15；AGC15放大來自預濾波器14的輸出信號以輸出具有一預定幅度的一信號；ADC16將來自AGC15的輸出信號轉換成一數位信號並將該數位信號輸出至波形等化器17。

波形等化器17利用預先設定的一強度(敏感度)參數而執行該數位信號之波形成形，並將形成波形數位信號輸出至一CPU19和PLL電路18作為一複製信號Dout；CPU19基於來自波形等化器17的複製信號Dout而產生包含一預定數目位元的讀出資料；波形等化器包括在波形形成時使用的係數。

PLL18產生與複製信號Dout同步化的一時鐘信號CLK並將時鐘信號CLK送至ADC16和波形等化器17；時鐘信號CLK

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

## 五、發明說明(2)

被使用以設定在資料"1"或"0"中取用的時序；亦即，ADC 16與輸入時鐘信號CLK同步地取樣來自AGC15之信號，將經取樣信號轉換成一數位信號，並輸出該數位信號；波形等化器與輸入時鐘信號CLK同步地執行一操作；PLL18具有用於將時鐘信號CLK與讀取信號RD同步化的係數。

如在第二圖中所示的，記錄媒體11之一部段包括一前文(PR)區21、一訓練(TR)區22、一沉下位元組(SB)區23、及一資料區24。

PR區21包含一前文(PR)碼，用以將來自PLL電路18的時鐘信號CLK與讀取信號RD同步化；PR碼之位元可例如全為"1"，且PR碼之讀取信號RD可為一正弦波。

TR區22包含一訓練(TR)碼，用以最佳化波形等化器17之性能；TR碼為例如"001100111"的位元資料，且包含作為一類比信號的高頻成分和低頻成分。

SB區23包含一沉下位元組(SB)碼，用以偵測資料區24之起動；CPU19對待在SB碼後的位元資料如記錄資料並對記錄資料實施一處理。

PLL電路18使用來自波形等化器17的輸出信號將時鐘信號CLK與讀取信號RD同步化；即使當PLL電路18在操作中，波形等化器17仍可最佳化它的係數；當輸入至PLL電路18的輸出信號Dout變化時，PLL電路18改變時鐘信號CLK之頻率；此時，當PR碼被讀取時PLL電路18可能無法收斂該等係數；亦即，PLL電路18可能不能將時鐘信號CLK與讀取信號RD同步化；同時，當TR碼被讀出時，有時波形等化器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明(3)

17可能不能最佳化它的係數；此使得從記錄媒體11讀取資料或增加讀出時間變得困難；如此問題已成防止增大資料處理之速度、記錄媒體11之記錄密度、及記錄媒體之轉速（高速讀出）之一障礙。

因此本發明之一目的係提供讀取儲存在一記錄媒體上的資料之一改良方法。

#### 本發明之概要

為了達到上述目的，本發明提供一種資料讀取裝置，用於讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：一A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制被記錄資料之一讀出操作之一控制資料，並與該時鐘信號同步地將該讀取資料轉換成一數位信號；及一波形等化器，其具有關於該數位信號之一波形和一強度參數之一係數，其中該波形等化器接收該數位信號和該時鐘信號、藉由使用該強度參數和該數位信號之一操作與該時鐘信號同步地最佳化該係數、並依據經最佳化係數成形該數位信號之波形以產生一複製的信號，其中：該強度參數具有一預定初始值，該波形等化器包括一控制單元用以調整該強度參數之一值，且當該波形等化器最佳化該係數時該控制單元將該強度參數之值設定至大於該初始值之一值。

本發明更提供一種資料讀取裝置，用以讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：一A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(4)

記錄資料和用於控制被記錄資料之一讀出操作之一控制資料，並與該時鐘信號同步地將該讀取資料轉換成一數位信號；一波形等化器，用以成形該數位信號之一波形並產生一複製的信號；及一PLL電路，用於使用一強度參數產生與經複製信號同步的時鐘信號，其中：該強度參數具有一預定初始值，該PLL電路包括一控制單元用以調整該強度參數之一值，且當該PLL電路產生與該經複製信號同步的時鐘信號時該控制單元將該強度參數之值調整至大於一預定值之一值。

本發明提供一種資料讀取裝置，用於讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：一A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制被記錄資料之一讀出操作之一控制資料，並與該時鐘信號同步地將該讀取資料轉換成一數位信號；一波形等化器，其具有關於該數位信號之一波形成形和第一強度參數之一係數，該波形等化器接收該數位信號和該時鐘信號、使用該第一強度參數和該數位信號與該時鐘信號同步地最佳化該係數、並依據經最佳化係數和該第一強度參數實施該數位信號之波形成形以產生一複製的信號；具有關於該時鐘信號之一同步化之一第二強度參數的一PLL電路，用於接收該經複製信號並用於根據該第二強度參數產生與經複製信號同步的時鐘信號，其中：該第二強度參數具有一初始值；及第二控制單元用以調整該第二強度參數之一值；其中該第二控制單元在該時鐘信號被產

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

不

## 五、發明說明(5)

生時將該第二強度參數設定至大於它之值的一值，且當該PLL電路產生與該經複製信號同步的時鐘信號時該第一控制單元將該第一強度參數設定至小於一預定值的一值。

本發明提供一種資料讀取裝置，用於讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：一A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制被記錄資料之一讀出操作的一控制資料，並與該時鐘信號同步地將該讀取資料轉換成一數位信號；一儲存單元，其儲存關於該數位信號之一波形成形和一強度參數的一係數，其中該強度參數具有一初始值；及一處理單元，其接收該數位信號和該時鐘信號、使用該強度參數和該數位信號與該時鐘信號同步地最佳化該係數、並使用經最佳化係數實施該數位信號之波形成形以產生一數位信號，並調整該強度參數之一值，其中當該處理單元最佳化該係數時該處理單元將該強度參數之值設定至大於該初始值的一值。

本發明提供讀取記錄在一記錄媒體上的資料的一種方法，其包含有下列步驟：將包括記錄的資料和用以控制記錄的資料之一讀出操作的控制資料之一讀取信號與一時鐘信號同步地轉換成一數位信號；使用一強度參數最佳化關於一波形成形操作的一係數；根據該最佳化的係數實施該數位信號之波形成形以產生一複製的信號；及調整該強度參數之一值，其中該調整步驟在該係數被最佳化時將該強度參數之值設定於大於它的初始值的一值。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

不

## 五、發明說明( 6 )

本發明更提供讀取在一記錄媒體上的資料的一種方法，其包含有下列步驟：將包括記錄的資料和用以控制記錄的資料之一讀出操作的控制資料之一讀取信號與一時鐘信號同步地轉換成一數位信號；與該時鐘信號同步地實施該數位信號之波形成形以產生一複製的信號；使用一強度參數產生與複製的信號同步的時鐘信號；及調整該強度參數之一值，其中該調整步驟在該時鐘信號產生步驟中，將該強度參數之值設定於大於一預定值的一值。

本發明提供讀取記錄在一記錄媒體上的資料的一種方法，其包含有下列步驟：將包括記錄的資料和用以控制記錄的資料之一讀出操作的控制資料之一讀取信號與一時鐘信號同步地轉換成一數位信號；使用一第一強度參數和該數位信號與該時鐘信號同步地最佳化關於一波形成形的一係數；根據該最佳化的係數實施該數位信號之波形成形以產生一複製的信號；基於一第二強度參數，產生與來自該控制資料的經複製信號之部分同步的時鐘信號；及調整該等第一和第二強度參數之值，其中在產生該同步的時鐘信號之步驟中，該調整步驟包括將該第一強度參數之值設定於小於一預定值的一值，及將該第二強度參數之值設定於大於一預定值的一值。

與伴隨圖式結合取用地，藉由本發明原理之例子的說明，本發明之其它特徵和利益將從下面描述變得清楚。

圖式之簡單說明

本發明與其之目的和利益可藉由參考與伴隨圖式一起

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

## 五、發明說明( 7 )

提出的較佳實施例之下面描述被最佳瞭解，其中：

第 1 圖係一習用資料讀取器之一方塊圖；

第 2 圖係說明讀出資料之格式之一圖；

第 3 圖係根據本發明之一實施例之一資料讀取器之一結構方塊圖；

第 4 圖係第 3 圖之資料讀取器之一 PLL 電路之一結構方塊圖；

第 5 圖係一讀出資料和一強度參數之一結構說明；

第 6 圖係第 3 圖之資料讀取器之一波形等化器之一結構方塊圖；

第 7 圖係第 6 圖之波形等化器之一 FIR 濾波器之一結構方塊圖；

第 8 圖係根據本發明之一係數計算電路之一第一實施例之一結構方塊圖；

第 9 圖係一讀出資料和一強度參數之一結構說明；

第 10 圖係一係數控制電路之一第二實施例之一結構方塊圖；

第 11 圖係一係數控制電路之一第三實施例的結構方塊圖；

第 12 圖係根據本發明之一第二實施例之一資料讀取器之一結構方塊圖。

### 較佳實施例之詳細描述

本發明之一第一實施例將參考於第 3 至 9 圖現在被說明；在圖式中，相同編號被用於相同元件。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

以

## 五、發明說明(8)

請參考第3圖，一資料讀取器31包括一預濾波器14、一AGC15、一ADC16、一波形等化器32、及一PLL電路33；波形等化器32和PLL電路33包括用於控制強度（敏感度）參數的個別係數控制電路34和35；係數控制電路34、35響應於從記錄媒體11讀取之碼而各控制波形等化器32和PLL電路33之一第一和一第二強度參數" $\mu$ "與" $A$ "。

如在第2圖中所示的，前文(PR)碼係用於同步化PLL電路33的控制資料；在用於將時脈信號CLK與包含PR碼讀取的讀取信號RD同步化的一第一操作模式中，PLL電路33之係數控制電路35使用相較於第一強度參數 $\mu$ 具有一大的值的第二強度參數" $A$ "；此加強PLL電路33對於PR碼之響應；另一方面，在第一操作模式中，波形等化器32之係數控制電路34使用相較於第二強度參數" $A$ "具有一小的值的第二強度參數 $\mu$ ，其減小在輸出信號之波形中的變化量；此以比先前揭露的習用資料讀取器13較短時間將PLL電路33帶入同步化。

訓練(TR)碼（第2圖）被用來最佳化波形等化器32；基於在用於最佳化關於波形成形的係數之一第二操作模式中的TR碼，波形等化器32之係數控制電路34增大第一強度參數 $\mu$ 之值；此加強波形等化器32對於TR碼之響應並以一較習知技藝資料讀取器13為短的時間最佳化該係數在一被期望值；另一方面，PLL電路33之係數控制電路35在第二操作模式中減小第二強度參數" $A$ "之值；第二強度參數" $A$ "之此減小避免對於複製的信號Dout的一過度響應，並允許

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

冰

## 五、發明說明( 9 )

PLL電路33輸出具有一穩定化頻率的時鐘信號CLK。

請參考第4圖，PLL電路33設有一相位偵測器41、一乘法器42、一D/A轉換器(DAC)43、一迴路濾波器44、及一電壓控制振盪器(VCO)45。

相位偵測器41接收來自波形等化器32的被複製信號Dout和時鐘信號CLK並產生具有對應於在信號Dout和CLK間的相位差之一數位值的一信號S1；隨著在被複製信號Dout和時鐘信號CLK間的相位差增大，被相位偵測器41產生的信號S1具有一較大值。

乘法器42接收來自相位偵測器41的信號S1和來自係數控制電路35的第二強度參數“A”，將信號S1乘以第二強度參數“A”，並將代表操作結果的一信號S2輸出至DAC43。

DAC43將來自乘法器42的信號S2(數位信號)轉換成一類比信號S3並將類比信號S3輸出至迴路濾波器44；類比信號S3之電壓對應於在被複製信號Dout和時鐘信號CLK間的相位差而變化。

迴路濾波器44平順化類比信號S3並輸出一DC電壓信號S4；VCO45接收來自迴路濾波器44的信號S4並產生具有對應於信號S4之電壓的一頻率之時鐘信號CLK；時鐘信號CLK然後被提供至相位偵測器41、乘法器42、及DAC43；再者，VCO45將時鐘信號CLK送到在第3圖中所示的ADC16和波形等化器32；資料讀取器31與時鐘信號CLK同步地依序處理讀取信號RD。

根據本發明，PLL電路33對應於在被複製信號Dout和

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紙

## 五、發明說明(10)

時鐘信號 CLK 間的相位差增大或減小來自迴路濾波器 44 的輸出信號 S4 之電壓；據此，當 PR 碼正被讀取時 PLL 電路 33 將時鐘信號 CLK 之頻率帶入與被複製信號 Dout 之頻率一致；亦即，PLL 電路 33 鎖住該頻率。

係數控制電路 35 包括一時鐘計數器 46、一參數計算單元、及一暫存器 48；時鐘計數器 46 接收來自 VC045 的時鐘信號 CLK、計數時鐘信號 CLK 之上升緣（或下降緣）、並將代表被計數值之一數位信號輸出至參數計算單元 47；再者，時鐘計數器 46 接收來自 CPU19（第 3 圖）的一重置信號 RST 並響應於重置信號 RST 地清除（重置）被計數值；當 CPU 19 檢知被複製信號 Dout 為從 PR 區 21 讀取的 PR 碼時它輸出重置信號 RST。

因此，當 PR 碼之讀取起動時，參數計算單元 47 接收代表從時鐘計數器 46 清除的被計算值之一數位信號；被計數值係被在 PR 碼之讀取起動後進入時鐘計數器 46 的時鐘信號 CLK 之邊緣之數目所代表；時鐘信號 CLK 之邊緣之數目對應於所讀取 PR 碼之位元之數目；因此，參數計算單元 47 接收對應於從 PR 區 21 之開始所讀取位元之數目的被計數值。

參數計算單元 47 被連接至暫存器 48；暫存器包括第一至五區 48a-48e；第一區 48a 被設置以儲存第二強度參數 "A" 之一初始值 A1；當接收清除的被計數值（零）時，參數計算單元 47 讀出儲存在第一區 48a 中的第二強度參數 "A" 之初始值 A1 並將值 A1 輸出至乘法器 42。

第二和三區 48b、48c 被設置以分別儲存為對於初始值

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

承

## 五、發明說明 ( 11 )

A1的乘數的第一和二係數B1、B2；參數計算單元47將初始值A1乘以第一係數B1並將初始值A1乘以第二係數B2；操作結果被輸出至乘法器42作為第二強度參數“A”。

第四和五區48d、48e被設置以儲存指示用以切換第二強度參數“A”之值，亦即被計數值C1、C2的時序之資訊；被計數值C1、C2對應於PR碼和TR碼而被預先設定；參數計算單元47將來自時鐘計數器46的被計數值與在第四和五區48d、48e中的被計數值C1、C2作比較以切換第二強度參數“A”之值；當來自時鐘計數器46的被計數值與被計數值C1一致時，參數計算單元47輸出初始值A1和第一係數B1之相乘結果作為第二強度參數“A”(A1xB1)；當來自時鐘計數器46的被計數值與被計數值C2一致時，參數計算單元47輸出初始值A1和第二係數B2之相乘結果作為第二強度參數“A”(A1xB2)。

係數控制電路35對應於輸入至PLL電路33的碼而改變第二強度參數“A”並將經改變第二強度參數“A”輸出至乘法器42；第一和二係數B1、B2被設定使得當TR碼被輸入至PLL電路33時第二強度參數“A”小於初始值A1；例如當第一區48a儲存“1”作為初始值A1時，第二區48b儲存例如“0.5”作為第一係數B1，而第三區48c儲存例如“0.1”作為第二係數。

如在第5圖中所示，當被計數值被清除時，參數計算單元47將初始值“1”輸出至乘法器42作為第二強度參數“A”；此時，PLL電路33接收讀取信號RD之PR碼部分。

當時鐘計數器46之被計數值與儲存在第四區48d中的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

外

## 五、發明說明(12)

計數值 C1 一致時，參數計算單元 47 輸出值  $0.5(1 \times 0.5)$ ，其為初始值 A1 和第一係數 B1 之相乘結果，作為第二強度參數 "A"；因此，第二強度參數 "A" 之值已被減為初始值 A1 的  $1/2$ 。

當時鐘計數器 46 之被計數值與儲存在第五區 48e 中的計數值 C2 一致時，參數計算單元 47 輸出值  $0.1(1 \times 0.1)$ ，其為初始值 A1 和第二係數 B2 之相乘結果，作為第二強度參數 "A"；第二強度參數 "A" 之值因此已被減為初始值 A1 的  $1/10$ ；此時，PLL 電路 33 接收讀取信號 RD 之 TR 碼部分。

據此，當 TR 碼被接收時，第二強度參數 "A" 之值已被減小為小於當接收 PR 碼時者；因此，根據順序上三位準 "1"、"0.5"、及 "0.1" 第二強度參數 "A" 之值被改變。

乘法器 42 將來自相位偵測器 41 的輸出信號乘以第二強度參數 "A" 之值並將結果輸出至 DAC43 作為信號 S2；第二強度參數 "A" 之值被控制當 PR 碼被讀取時以增大，當 TR 碼被讀取時以減小；據此，當來自相位偵測器 41 的輸出信號為恆定時，當 PR 碼被輸入時的信號 S2 之值大於當 TR 碼被輸入時者；此增大在來自迴路濾波器 44 被輸入至 VCO45 之輸出信號 S4 上的變化量；結果，時鐘信號 CLK 之頻率大幅變化。

換言之，PLL 電路 33 增大在時鐘信號 CLK 之頻率上的變化量，其加強它的敏感度；PLL 電路 33 能夠以一較習用資料讀取器 13 為短的時間鎖住時鐘信號 CLK 之頻率。

另一方面，當 TR 碼被讀取時，第二強度參數 "A" 之值是小的，其減少來自迴路濾波器 44 的信號 S4 之變化；亦即

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明 ( 13 )

， PLL電路 33 降低對於 TR碼的敏感度；因而，對於被複製信號 Dout之變化的時鐘信號 CLK之頻率之變化被降低，其抑制一過度的響應；因此，時鐘信號 CLK之頻率被鎖住或穩定化。

如在第 6 圖中所示，波形等化器 32 包括一 FIR濾波器 51、一係數計算電路 52、及一係數控制電路 34；係數控制電路 34 包括一時鐘計數器 53、一參數計算單元 54、及一暫存器 55。

時鐘計數器 53 接收時鐘信號 CLK，並計數時鐘信號 CLK 之上升緣（或下降緣）之數目；時鐘計數器 53 將被計數值輸出至參數計算單元 54；再者，在接收來自 CPU19（第 3 圖）的一重置信號 RST時，時鐘計數器 53 清除被計數值；因此，當 PR碼之讀取起動時，參數計算單元 54 接收從時鐘計數器 53 清除的被計數值；被計數值係被在 PR碼之讀取起動後進入時鐘計數器 53 的時鐘信號 CLK 之邊緣之數目所代表；時鐘信號 CLK 之邊緣之數目對應於所讀出 PR碼之位元之數目；因此，參數計算單元 54 接收對應於從 PR區 21 之開始所讀出位元之數目的被計數值。

參數計算單元 54 被連接至暫存器 55；暫存器 55 包括第一至五區 55a-55e；第一區 55a 被設置以儲存第一強度參數  $\mu$  之一初始值  $\mu 1$ ；當接收清除的被計數值（零）時，參數計算單元 54 讀出儲存在第一區 55a 中的初始值  $\mu 1$  並將初始值  $\mu 1$  輸出至係數計算電路 52；第二和三區 55b、55c 被設置以分別儲存為對於初始值  $\mu 1$  的乘數的第一和二係數

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

## 五、發明說明(14)

$\beta 1$ 、 $\beta 2$ ；參數計算單元 54 將初始值  $\mu 1$  乘以第一係數  $\beta 1$  並將初始值  $\mu 1$  乘以第二係數  $\beta 2$ ；操作結果被輸出至係數計算電路 52 作為第一強度參數  $\mu$ 。

第四和五區 55d、55e 被設置以儲存指示用以切換第一強度參數  $\mu$  之值，亦即被計數值 C3、C4 的時序之資訊；被計數值 C3、C4 對應於被 CPU19 儲存的 PR 碼和 TR 碼而被預先設定；參數計算單元 54 基於儲存在第四和五區 55d、55e 中的時序資訊而切換第一強度參數  $\mu$  之值；參數計算單元 54 將來自時鐘計數器 53 的被計數值與在第四和五區 55d、55e 中的被計數值 C3、C4 作比較；當來自時鐘計數器 53 的被計數值與在第四區 55d 中被計數值 C3 一致時，參數計算單元 54 將初始值  $\mu 1$  和第一係數  $\beta 1$  相乘並輸出結果作為第一強度參數  $\mu (\mu 1 \times \beta 1)$ ；另一方面，當來自時鐘計數器 53 的被計數值與在第五區 55e 中的被計數值 C4 一致時，參數計算單元 54 將初始值  $\mu 1$  和第二係數  $\beta 2$  相乘並輸出結果作為第一強度參數  $\mu (\mu 1 \times \beta 2)$ ；係數控制電路 34 對應於輸入至波形等化器 32 的碼而改變供應至係數計算電路 52 的第一強度參數  $\mu$ 。

第一和二係數  $\beta 1$ 、 $\beta 2$  被設定使得當讀取信號 RD 之 TR 碼被輸入至 PLL 電路 33 時第一強度參數  $\mu$  增大以大於初始值  $\mu 1$ ；假定，例如第一區 55a 儲存 "0.001" 作為初始值  $\mu 1$ ，第二區 55b 儲存 "5" 作為第一係數  $\beta 1$ ，而第三區 55c 儲存 "10" 作為第二係數  $\beta 2$ ，且第四和五區 55d、55e 分別儲存被計數值 C3、C4。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

不

## 五、發明說明 ( 15 )

如在第 9 圖中所示，接收清除的被計數值，首先參數計算單元 54 將初始值 "0.001" 輸出至係數計算電路 52 作為第一強度參數  $\mu$ ；此時，PLL 電路 33 接收讀取信號 RD 之 PR 碼部分。

當時鐘計數器 53 之被計數值與儲存在第四區 55d 中的計數值 C3 一致時，參數計算單元 54 將值 0.005 (0.001x5)，其為初始值  $\mu$  1 和第一係數  $\beta$  1 之相乘結果，輸出至係數計算電路 52 作為第一強度參數  $\mu$ ；因此，第一強度參數  $\mu$  之值被增大為初始值  $\mu$  1 的 5 倍。

再者，當時鐘計數器 53 之被計數值與儲存在第五區 55e 中的計數值 C4 一致時，參數計算單元 54 將值 0.01 (0.001x10)，其為初始值  $\mu$  1 和第二係數  $\beta$  2 之相乘結果，輸出至係數計算電路 52 作為第一強度參數  $\mu$ ；因此，第一強度參數  $\mu$  之值已被增大為初始值  $\mu$  1 的 10 倍；此時，PLL 電路 33 接收讀取信號 RD 之 TR 碼部分；因此，當 TR 碼被輸入時，係數控制電路 34 輸出大於第一強度參數  $\mu$  的一值，而 PR 碼被輸入至係數計算電路 52 作為第一強度參數  $\mu$ 。

再者，係數控制電路 34 可將第一強度參數  $\mu$  設為 0；例如，當使記錄資料讀出的讀取信號 RD 之讀取起動時，係數控制電路 34 基於來自 CPU19 的指令將第一強度參數  $\mu$  設為 0；係數控制電路 34 較佳以四位準："0.001"、"0.005"、"0.01"、及 "0" 來改變第一強度參數  $\mu$ ；響應於第一強度參數  $\mu$  地，波形等化器 32 輸出輸入信號作為被複製信號而不實施一波形成形；亦即，波形等化器 32 停止用於波形

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(16)

等化的操作。

如在第6圖中所示，濾波器係數計算電路52將對應於第一強度參數 $\mu$ 之值的濾波器之值輸出至FIR濾波器51；第一強度參數 $\mu$ 之值被控制當PR碼被輸入時以減小而當TR碼被輸入時以增大；據此，當TR碼被輸入時的濾波器係數之值大於當PR碼被輸入時者。

FIR濾波器51輸出藉由基於一濾波器係數將一波形成形施加於一輸入信號X而獲得的一信號Y（在第6圖中的被複製信號Dout）；FIR濾波器51相關於從係數計算電路52輸入的濾波器係數之值而調整濾波特性；該濾波器係數之值當PR碼被輸入時是小的，而當TR碼被輸入時是大的；據此，當TR碼被輸入時的被複製信號Dout之值大於當PR碼被輸入時者。

因此，波形等化器32相關於PR或TR碼而改變該係數；亦即，波形等化器32藉由當PR碼被輸入時使用具有一小值的一係數而維持該係數在一期望值；另一方面，在TR碼之輸入時波形等化器32增大該係數之變化量；當用於最佳化波形等化器32之係數的TR碼被輸入時，此縮短了時間直到該係數收斂至一期望值為止；亦即，在TR碼之輸入時波形等化器32比習用資料讀取器13更快地收斂該係數。

如在第7圖中所示，FIR濾波器51包括正反器(FF)61、62，第一至第三乘法器63-65，及一加法器66。

FF 61、62各在它們的時鐘輸入接收時鐘信號CLK；第一個FF61與時鐘信號CLK同步地門鎖輸入信號X並將被門鎖

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

天

## 五、發明說明 ( 17 )

信號輸出至第二個 FF62 和第二乘法器 64；第二 FF62 與時鐘信號 CLK 同步地門鎖來自第一個 FF61 的信號並將它的被門鎖信號輸出至第三乘法器 65。

第一乘法器 63 接收輸入信號 X 和 一第一濾波器係數 H1，第二乘法器 64 接收來自第一個 FF61 的信號和 一第二濾波器係數 H2，而第三乘法器 65 接收來自第二個 FF62 的信號和 一第三濾波器係數 H3；乘法器 63-65 分別地將輸入信號 X 乘以濾波器係數 H1 至 H3，並將代表操作結果的信號 M1 至 M3 輸出至加法器 66；加法器 66 與時鐘信號 CLK 同步地加總來自第一至第三乘法器 63-65 的信號 M1 至 M3，並輸出操作結果為輸出信號 Y；輸出信號 Y 為在第 6 圖中的經複製信號。

首先，FIR 濾波器 51 之操作將被詳述；假設輸入至 FIR 51 的信號被  $X(n+1)$  代表；此時，第一個 FF61 門鎖較早一個時鐘輸入的一信號  $X(n)$ ；第二 FF62 門鎖較早兩個時鐘輸入的一信號  $X(n-1)$ ；依此，因為 FIR 濾波器 51 使用被輸入直到兩個時鐘較早的信號，故濾波器 51 具有二次等級。

乘法器 63-65 分別輸入濾波器係數  $H1(n)$ 、 $H2(n)$ 、 $H3(n)$ ；第一乘法器 63 將信號  $X(n+1)$  乘以第一濾波係數  $H1(n)$  並輸出作為操作結果的信號  $M1(n)$ ；第二乘法器 64 將信號  $X(n)$  乘以第二濾波係數  $H2(n)$  並輸出代表操作結果的信號  $M2(n)$ ；第三乘法器 65 將信號  $X(n-1)$  乘以第三濾波係數  $H3(n)$  並輸出代表操作結果的信號  $M3(n)$ ；加法器 66 加總信號  $M1(n)$  至  $M3(n)$  並輸出作為操作結果的信號  $Y(n)$ 。

其次，濾波器係數計算電路 52 將參考於第 8 圖被詳述

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

以

## 五、發明說明(18)

；如在第8圖中所示，濾波器係數計算電路52設有第一至第三係數計算器67-69，其對應於在第7圖中的FIR濾波器51之第一至第三乘法器63-65；第一至第三係數計算器67-69被使用以基於熟知的LMS方法獲得第一至第三濾波器係數H1至H3；關於LMS方法的資訊可在被S. Heikin所著的“調適濾波器導論”(第四章)中找到，其在此被合併參考；在LMS方法中第一強度參數 $\mu$ 被視為一步階大小。

第一至第三係數計算器67-69基於下列而計算：在時間n的濾波器係數H1(n)至H3(n)，第一強度參數 $\mu$ ，輸入信號X(n+1)、X(n)、X(n-1)，及根據下列方程式在時間n+1的濾波器係數H1(n+1)至H3(n+1)。

$$H1(n+1)=H1(n)+\mu \times E(n) \times X(n+1)$$

$$H2(n+1)=H2(n)+\mu \times E(n) \times X(n)$$

$$H3(n+1)=H3(n)+\mu \times E(n) \times X(n-1)$$

此處，E(n)代表在一理想波形上的一理想值D(n)和輸出信號Y(n)間的差，其由下式所給。

$$E(n)=D(n)-Y(n)$$

此處，基於輸出信號Y(n)之值理想值D(n)被設於“1”、“-1”、或“0”；當輸出信號Y(n)大於0.5 ( $Y(n) > 0.5$ )時，D(n)=1，當輸出信號Y(n)小於-0.5 ( $Y(n) < -0.5$ )時，D(n)=-1，且當輸出信號Y(n)為異於上述值的一值時，D(n)=0。

如上描述的，根據第一實施例，在用於基於PR碼同步化時鐘信號CLK的第一操作模式中，波形等化器32之係數控制電路34使用具有一比較小的值之第一強度參數 $\mu$ ；對

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明 ( 19 )

照地，PLL電路33之係數控制電路35使用具有一比較大的值之第二強度參數“A”；結果，PLL電路33能夠同步用以一小時間中的讀取信號RD之PR碼產生的時鐘信號CLK。

在用於基於TR碼最佳化波形等化器32之係數的第二操作模式中，係數控制電路35減小第二強度參數“A”之值；對照的，係數控制電路34增大第一強度參數 $\mu$ 之值；結果，波形等化器32能夠在第二操作模式中迅速地將該係數最佳化於一期望值。

對於那些熟知該技藝者應是清楚的，本發明可以許多其它特殊形式實施而不致偏離本發明之精神或範疇；特別是，應瞭解到，本發明可以下列形式實施。

為了計算強度參數A、 $\mu$ ，取代於將初始值A1、 $\mu$  1乘以係數B1、B2、 $\beta$  1、 $\beta$  2，參數計算單元47、54可將係數B1、B2、 $\beta$  1、 $\beta$  2加於係數B1、B2、 $\beta$  1、 $\beta$  2或從係數B1、B2、 $\beta$  1、 $\beta$  2減除係數B1、B2、 $\beta$  1、 $\beta$  2。

再者，如在第10和11圖中所示，暫存器48、55可分別儲存強度參數A、 $\mu$ ；在第10圖中參數計算單元47a基於在第四區48d中的被計數值C1而讀取在第二區48b中的值A2並輸出作為第二強度參數“A”的值A2；再者，參數計算單元47a基於在第五區48e中的被計數值C2而讀出在第三區48c中的值A3並輸出作為第二強度參數“A”的值A3。

在第11圖中參數計算單元54a基於在第四區55d中的被計數值C3而讀取在第二區55b中的值 $\mu$  2並輸出作為第一強度參數 $\mu$ 的值 $\mu$  2；再者，參數計算單元54a基於在第五區

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

以

## 五、發明說明 ( 20 )

55e中的被計數值C4而讀出在第三區55c中的值 $\mu_3$ 並輸出作為第一強度參數 $\mu$ 的值 $\mu_3$ 。

此配置將簡化參數計算單元47a、54a之電路構造；該配置不只縮減係數控制電路34a、35a之電路尺度，也縮減資料讀取器31之電路尺度。

在前述實施例中，PLL電路33之係數控制電路35可以取代三位準的兩位準或多於四位準來改變第二強度參數“A”；相同的，波形等化器32之係數控制電路34可以取代四位準的兩位準、三位準、或多於五位準來改變第一強度參數 $\mu$ 。

如一IIR（無限脈衝響應）濾波器的一數位濾波器或切換的電容濾波器可被使用為FIR濾波器51之一替換，其中數位濾波器之強度（敏感度）參數可被控制；在前述實施例中FIR濾波器51之等級被定義為二次等級；然而，它也可被設定大於三次等級。

如在第12圖中所示，波形等化器32可被包括一ROM71和一RAM72的一CPU70所取代；ROM71包含用於前述波形成形的一程式和資料與用於係數改變的一程式和資料；這些程式和資料可被記錄在一記錄媒體上（如ROM、FD、CD-ROM的電腦可讀記錄媒體）；RAM72包含儲存在暫存器48、55中的資訊，亦即第一強度參數 $\mu$ 和類似者之初始值；CPU70基於前述程式和資料而操作並輸出被輸入信號之波形成形所獲的信號（數位信號）；根據該構造，只需要程式之一修正以容易地改變波形成形之方法和改變係數、初始值

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

## 五、發明說明 ( 21 )

、及其它係數與類似者的操作之方法。

在前述實施例中，在尋求改變強度（敏感度）參數上，在第4圖中的DAC43之一全範圍位準可被改變；在此情形中，如在第4圖中被點線所示的，參數計算單元47將第二強度參數“A”輸出至DAC43；基於第二強度參數“A”DAC43之全範圍位準被改變；假定DAC43之全範圍位準被設定於例如0.2伏特，且0.1伏特之輸出信號S3響應於輸入信號S2而輸出；當DAC43之全範圍位準被改變至0.4伏特時，DAC43將0.2伏特之輸出信號S3輸出至相同輸入信號S2；此等於乘法器42倍增該輸出的情況；因此，此構造使得可能省略乘法器42與減小組成PLL電路33的元件數目，並縮減在第3圖中的資料讀取器31之電路尺度。

在前述實施例中，在第3圖中的CPU19可偵測次於訓練(TR)區22的資料區24之起動；此使得可能讀取記錄在不設有沉下位元組(SB)區23的記錄格式（看第2圖）之一記錄媒體上的資料；因為資料區24可被增加至媒體不具有SB區23的一範圍故具有此型記錄格式的記錄媒體具有一較高記錄密度；在前述實施例中，用於波形等化器32和PLL電路33的係數控制電路34、35之任一個可被省略；同時，資料讀取器31可被設計以包含PLL電路33；然而，PLL電路可被形成在與波形等化器32分開的晶片上；換言之，資料讀取器31可用多個晶片組成。

本例和實施例要被考慮為說明性而非限制性的且本發明不受限於此中所給的細節，而可在後附申請專利範圍之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明 ( 22 )

範疇和等效範圍內加以修正。

元件編號對照表

12 頭部單元	13、31 資料讀取器
11 記錄媒體	14 預濾波器
15 自動增益控制放大器 (AGC)	
16 A/D轉換器 (ADC)	21 前文 (PR)區
17、32 波形等化器	22 訓練 (TR)區
18、33 PLL電路	23 沉下位元組 (SB)區
19 CPU	24 資料區
34、34a、35、35a 係數控制電路	
41 相位偵測器	44 迴路濾波器
42、63-65 乘法器	45 電壓控制振盪器 (VCO)
43 D/A轉換器 (DAC)	46、53 時鐘計數器
47、47a、54、54a 參數計算單元	
48、55 暫存器	66 加法器
48a-48e、55a-55e 區	67-69 係數計算器
51 FIR濾波器	70 CPU
52 係數計算電路	71 ROM
61、62 正反器 (FF)	72 RAM

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 四、中文發明摘要(發明之名稱：用以讀取資料之方法與裝置)

本案之一資料讀取單元讀取儲存在一記錄媒體上的類比資料並與一時鐘信號同步地將該類比資料轉換成一數位信號；一波形等化器使用一係數來成形該數位信號；該波形等化器也使用一強度參數以與時鐘信號同步地將該係數最佳化；該波形等化器包括一控制單元，用於設定該強度參數之一初始值並動態地調整該強度參數；該資料讀取器也包括用於產生該時鐘信號的一個PLL電路；該PLL電路可使用一第二強度參數產生該時鐘信號；該PLL電路包括用以動態地改變該第二強度參數之一控制單元。

## 英文發明摘要(發明之名稱：METHOD AND APPARATUS FOR READING DATA)

A data reading unit reads analog data stored on a recording medium and converts the analog data to a digital signal synchronously with a clock signal. A waveform equalizer shapes the digital signal using a coefficient. The waveform equalizer also optimizes the coefficient synchronously with the clock signal using an intensity parameter. The waveform equalizer includes a control unit for setting an initial value of the intensity parameter and dynamically adjusting the intensity parameter. The data reader also includes a PLL circuit for generating the clock signal. The PLL circuit may generate the clock signal using a second intensity parameter. The PLL circuit includes a control unit for dynamically altering the second intensity parameter.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 六、申請專利範圍

1. 一種資料讀取裝置，用於讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：

一 A/D 轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制該被記錄資料之一讀出操作的一控制資料，該轉換器並與該時鐘信號同步地將該讀取信號轉換成一數位信號；及

一波形等化器，其具有關於該數位信號之一波形的一係數和一強度參數，其中該波形等化器接收該數位信號和該時鐘信號、藉由使用該強度參數和該數位信號的一操作與該時鐘信號同步地將該係數最佳化、並依據經最佳化係數成形該數位信號之波形以產生一複製的信號，其中：

該強度參數具有一預定初始值，

該波形等化器包括用以調整該強度參數之一個值的一控制單元，且

當該波形等化器將該係數最佳化時，該控制單元將該強度參數之值設定為大於該初始值的一個值。

2. 依據申請專利範圍第 1 項之資料讀取裝置，其更包含有接收該複製的信號並產生該時鐘信號的一個 PLL 電路，其中當該 PLL 電路產生該時鐘信號時，該控制單元將該強度參數之值設定為小於在該係數被最佳化時的一值之一個值。

3. 依據申請專利範圍第 2 項之資料讀取裝置，其中在該 PLL 電路產生該時鐘信號後，該波形等化器將該係數

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

最佳化，且該控制單元從該PLL電路產生該時鐘信號時到該波形等化器將該係數最佳化時從該初始值把該強度參數增大。

4. 依據申請專利範圍第2項之資料讀取裝置，其中該波形等化器使用一種LMS方法以成形該數位信號之波形，而該波形等化器包含有：

一數位濾波器，其接收該數位信號、與該時鐘信號同步地實施該數位信號之波形成形動作、並產生該複製的信號；及

一係數計算電路，其接收該數位信號和該強度參數，並使用該數位信號和該強度參數作為在該LMS方法中的一步階大小而與該時鐘信號同步地計算該數位濾波器之係數。

5. 依據申請專利範圍第2項之資料讀取裝置，其中該控制單元包含有：

一暫存器，用於儲存關於該強度參數的資料；及  
一計算單元，用於根據在該暫存器中的資料計算該強度參數。

6. 依據申請專利範圍第5項之資料讀取裝置，其中

該暫存器儲存該強度參數之該初始值、施用於該強度參數初始值的一算術值、及指示該強度參數之一算術時序的時序資料；

該控制單元包括用於接收該時鐘信號並計數該時鐘信號以決定該算術時序的一計數器；及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

當該計數器之一經計數值與該時序資料一致時，該計算單元使用該算術值更新該強度參數。

7. 依據申請專利範圍第6項之資料讀取裝置，其中該算術值包括多個不同值，該時序資料包括多個不同值，且該計算單元依據該時序資料以對應於該算術值之數目之一頻率更新該強度參數。

8. 一種資料讀取裝置，用以讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：

— A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括該被記錄資料和用於控制該被記錄資料之一讀出操作之一控制資料，該轉換器並與該時鐘信號同步地將該讀取資料轉換成一數位信號；

— 波形等化器，用以成形該數位信號之一波形並產生一複製的信號；及

— PLL電路，用於使用一強度參數產生與該經複製信號同步的時鐘信號，其中：

該強度參數具有一初始值，

該PLL電路包括用以調整該強度參數之個一值的控制單元，且

當該PLL電路產生與該經複製信號同步的時鐘信號時，該控制單元將該強度參數之值調整至大於一預定值的一個值。

9. 依據申請專利範圍第8項之資料讀取裝置，其中該波形等化器具有關於該波形成形動作之一係數，且該控

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

號

## 六、申請專利範圍

制單元將該強度參數之值設定為比該PLL電路產生一同步的時鐘信號時它的值還小之一個值。

10. 依據申請專利範圍第8項之資料讀取裝置，其中在該PLL電路產生該同步的時鐘信號後，該波形等化器將該係數最佳化，且該控制單元從該PLL電路產生該同步時鐘信號時到該波形等化器將該係數最佳化時把該強度參數從該初始值減小。
11. 依據申請專利範圍第9項之資料讀取裝置，其中該控制單元包含有用於儲存關於該強度參數的資料之一暫存器、及用於根據在該暫存器中的資料計算該強度參數之一計算單元。
12. 依據申請專利範圍第11項之資料讀取裝置，其中  
該暫存器儲存該強度參數之該初始值、施用於該初始值之一算術值、及指示該強度參數之一算術時序的時序資料；以及  
該控制單元包括用於接收該時鐘信號並計數該時鐘信號以決定該算術時序的一計數器，其中當該計數器與該時序資料一致時，該計算單元使用該算術值更新該強度參數。
13. 依據申請專利範圍第12項之資料讀取裝置，其中該算術值包括多個不同值，該時序資料包括多個不同值，且該計算單元依據該時序資料以對應於該算術值之數目的一頻率更新該強度參數。
14. 依據申請專利範圍第8項之資料讀取裝置，其中該PLL

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

評

## 六、申請專利範圍

電路包含有：

一相位偵測器，其接收該經複製信號和該時鐘信號，用於產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

一放大器，其接收該相位差信號和該強度參數，用於將該相位差信號乘以該強度參數，並產生代表運算結果之一信號；

一D/A轉換器，供將該放大器之輸出信號轉換成一類比信號；及

一電壓控制振盪器，供輸出具有對應於該類比信號之一電壓之一頻率的該時鐘信號。

15. 依據申請專利範圍第8項之資料讀取裝置，其中該PLL電路包含有：

一相位偵測器，其接收該經複製信號和該時鐘信號，用於產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

一放大器，其放大該相位差信號並輸出一經放大信號；

一D/A轉換器，其接收該經放大信號和該強度參數，並以對應於該強度參數之一全範圍位準將該經放大信號轉換成一類比信號；及

一電壓控制振盪器，供產生具有對應於該類比信號之一電壓之一頻率的該時鐘信號。

✓16. 一種資料讀取裝置，用於讀取記錄在一記錄媒體上的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

訂

## 六、申請專利範圍

資料，該資料讀取裝置包含有：

一 A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制該被記錄資料之一讀出操作的控制資料，該轉換器並與該時鐘信號同步地將該讀取信號轉換成一數位信號；

一波形等化器，其具有關於該數位信號之一波形成形動作的一係數和一第一強度參數，該波形等化器接收該數位信號和該時鐘信號、使用該第一強度參數和該數位信號而與該時鐘信號同步地將該係數最佳化、並依據該經最佳化係數和該第一強度參數實施該數位信號之波形成形動作以產生一複製的信號，其中該強度參數具有一初始值；

一第一控制單元，用於調整該第一強度參數；

具有關於該時鐘信號之一同步化的一第二強度參數的一個PLL電路，用於接收該經複製信號並用於根據該第二強度參數產生與該經複製信號同步的時鐘信號，其中該第二強度參數具有一初始值；及

一第二控制單元，用以調整該第二強度參數之一個值；

其中該第二控制單元將該第二強度參數設定為比它在該時鐘信號被產生時的值還大之個一值，且當該PLL電路產生與該經複製信號同步的時鐘信號時，該第一控制單元將該第一強度參數設定為小於一預定值的一個值。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

17. 依據申請專利範圍第16項之資料讀取裝置，其中當該波形等化器將該係數最佳化時，該第一控制單元將該第一強度參數設定為比它在該時鐘信號被產生時的值還大之一個值，而該第二控制單元將該第二強度參數設定為比它在該時鐘信號被產生時之值還小的一個值。
18. 依據申請專利範圍第17項之資料讀取裝置，其中在該PLL電路產生一同步的時鐘信號後，該波形等化器將該係數最佳化，且從該PLL電路產生該同步的時鐘信號時到該波形等化器將該係數最佳化時，該第一控制單元將該第一強度參數從該初始值減小，該第二控制單元將該第二強度參數從該初始值減小。
19. 依據申請專利範圍第17項之資料讀取裝置，其中該波形等化器使用一種LMS方法以實施該數位信號之波形成形動作，而該波形等化器包含有：
- 一數位濾波器，其接收該數位信號，用於與該時鐘信號同步地實施該數位信號之波形成形動作，並用於產生該複製的信號；及
  - 一係數計算電路，其接收該數位信號和該第一強度參數，用於以使用該數位信號和該第一強度參數作為在該LMS方法中 的一步階大小之一操作而與該時鐘信號同步地計算該數位濾波器之係數。
20. 依據申請專利範圍第17項之資料讀取裝置，其中該PLL電路包含有：
- 一相位偵測器，其接收該經複製信號和該時鐘信

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

號，用於產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

一放大器，其接收該相位差信號和該第二強度參數，用於將該相位差信號乘以該第二強度參數，並產生代表運算結果之一信號；

一D/A轉換器，供將該經放大信號轉換成一類比信號；及

一電壓控制振盪器，供輸出具有對應於該類比信號之一電壓之一個頻率的該時鐘信號。

21. 依據申請專利範圍第17項之資料讀取裝置，其中該PLL電路包含有：

一相位偵測器，其接收該經複製信號和該時鐘信號，用於產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

一放大器，其放大該相位差信號並輸出一經放大信號；

一D/A轉換器，其接收該經放大信號和該第二強度參數，並以對應於該第二強度參數之一全範圍位準將該經放大信號轉換成一類比信號；及

一電壓控制振盪器，供產生具有對應於該類比信號之一頻率的該時鐘信號。

22. 依據申請專利範圍第17項之資料讀取裝置，其中該第一控制單元包含有一暫存器，用於儲存關於該第一強度參數的資料；及一計算單元，用於根據儲存在該暫

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

## 六、申請專利範圍

存器中的資料計算該第一強度參數。

23. 依據申請專利範圍第22項之資料讀取裝置，其中

該暫存器儲存該第一強度參數之該初始值、施用於該初始值之一算術值、及指示該強度參數之一算術時序的時序資料；以及

該第一控制單元包括用於接收該時鐘信號並計數該時鐘信號以決定該算術時序之一計數器，其中

當該計數器之一經計數值與該時序資料一致時，該計算單元使用該算術值更新該第一強度參數。

24. 依據申請專利範圍第23項之資料讀取裝置，其中該算術值包括多個不同值，該時序資料包括多個不同值，且該計算單元依據該時序資料以對應於該算術值之一頻率更新該第一強度參數。

25. 依據申請專利範圍第17項之資料讀取裝置，其中該第二控制單元包含有一暫存器，用於儲存關於該第二強度參數的資料；及一計算單元，用於根據儲存在該暫存器中的資料計算該第二強度參數。

26. 依據申請專利範圍第25項之資料讀取裝置，其中

該暫存器儲存該第二強度參數之該初始值、施用於該初始值之一算術值、及指示該強度參數之一算術時序的時序資料；以及

該第二控制單元包括用於接收該時鐘信號並計數該時鐘信號以決定該算術時序之一計數器，其中

當該計數器之一經計數值與該時序資料一致時，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

## 六、申請專利範圍

該計算單元使用該算術值更新該第二強度參數。

27. 依據申請專利範圍第26項之資料讀取裝置，其中該算術值包括多個不同值，該時序資料包括多個不同值，且該計算單元依據該時序資料以對應於該算術值之一頻率更新該第二強度參數。

28. 一種資料讀取裝置，用於讀取記錄在一記錄媒體上的資料，該資料讀取裝置包含有：

一A/D轉換器，其接收一讀取信號和一時鐘信號，該讀取信號包括被記錄資料和用於控制該被記錄資料之一讀出操作的一控制資料，該轉換器並與該時鐘信號同步地將該讀取資料轉換成一數位信號；

一儲存單元，其儲存關於該數位信號之一波形成形動作的一係數和一強度參數，其中該強度參數具有一初始值；及

一處理單元，其接收該數位信號和該時鐘信號、使用該強度參數和該數位信號而與該時鐘信號同步地將該係數最佳化、使用該經最佳化係數實施該數位信號之波形成形動作以產生一數位信號、並調整該強度參數之一個值，其中當該處理單元將該係數最佳化時，該處理單元將該強度參數之值設定為大於該初始值的一個值。

29. 一種讀取記錄在一記錄媒體上的資料的方法，其包含有下列步驟：

與一時鐘信號同步地將包括該經記錄資料和用以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

控制該經記錄資料之一讀出操作的控制資料之一讀取信號轉換成一數位信號；

使用一強度參數將關於一波形成形操作的一係數最佳化；

根據該經最佳化係數實施該數位信號之波形成形動作以產生一複製的信號；及

調整該強度參數之一值，其中該調整步驟將該強度參數之值設定為比在該係數被最佳化時它的初始值還大的一個值。

30. 依據申請專利範圍第29項之讀取資料方法，其更包含產生與該經複製信號同步的時鐘信號之步驟，其中在該時鐘信號產生步驟中，該調整步驟將該強度參數之值設定為比在該係數被最佳化時的一值還小之一個值。

31. 依據申請專利範圍第30項之讀取資料方法，其中該波形成形步驟包含有：

遵照一種LMS方法使用一數位濾波器產生該被複製信號；以及

根據該數位信號和該強度參數作為在該LMS方法中之一步階大小而與該時鐘信號同步地計算該係數。

32. 一種讀取一記錄媒體上的資料之方法，其包含有下列步驟：

與一時鐘信號同步地將包括該經記錄資料和用以控制該經記錄資料之一讀出操作的一控制資料之一讀取信號轉換成一數位信號；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紙

## 六、申請專利範圍

與該時鐘信號同步地實施該數位信號之波形成形動作以產生一複製的信號；

使用一強度參數產生與該經複製信號同步的時鐘信號；及

調整該強度參數之一值，其中該調整步驟在該時鐘信號產生步驟中，將該強度參數之值設定為大於一預定值的一個值。

33. 依據申請專利範圍第32項之讀取資料方法，其中該波形成形步驟包括使用該數位信號將關於該波形成形動作的一係數最佳化之步驟，且該調整步驟包括在該同步化時鐘產生步驟中，將該強度參數之值設定為比在該係數被最佳化時的一個值還小之一個值的步驟。

34. 依據申請專利範圍第33項之讀取資料方法，其中該同步化時鐘信號產生步驟包含有下列步驟：

產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

將該強度參數乘以該相位差信號；

將該相乘結果轉換成一類比信號；及

輸出具有對應於該類比信號之一電壓之一頻率之一時鐘信號。

35. 依據申請專利範圍第33項之讀取資料方法，其中該同步化時鐘信號產生步驟包含有下列步驟：

產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

將該強度參數乘以該相位差信號；

根據該強度參數將該相乘結果轉換成在一全範圍位準之一類比信號；及

以該強度參數控制該全範圍位準。

36. 一種讀取記錄在一記錄媒體上的資料之方法，其包含有下列步驟：

與一時鐘信號同步地將包括該經記錄資料和用以控制該經記錄資料之一讀出操作的控制資料之一讀取信號轉換成一數位信號；

使用一第一強度參數和該數位信號而與該時鐘信號同步地將關於一波形成形動作的一係數最佳化；

根據該最佳化係數實施該數位信號之波形成形以產生一複製的信號；

根據一第二強度參數，產生與來自該控制資料的該經複製信號之部分同步的時鐘信號；及

調整該等第一和第二強度參數之值，其中在產生該同步化時鐘信號之步驟中，該調整步驟包括將該第一強度參數之值設定為小於一預定值的一個值，並將該第二強度參數之值設定為大於一預定值的一個值。

37. 依據申請專利範圍第36項之讀取資料方法，其中在該時鐘信號產生步驟中，該調整步驟將該第一強度參數之值設定為比該係數被最佳化時的一個值還小之一個值。

38. 依據申請專利範圍第37項之讀取資料方法，其中該波

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

形成形步驟包含有：

遵照一種 LMS 方法 使用一數位濾波器產生該經複製信號；以及

根據該數位信號和該第一強度參數 作為該 LMS 方法中之一步階大小而與該時鐘信號同步地計算該係數。

39. 依據申請專利範圍第 37 項之讀取資料方法，其中該同步化時鐘信號產生步驟包含有下列步驟：

產生對應於該經複製信號和該時鐘信號間的一相位差之一相位差信號；

將該第二強度參數乘以該相位差信號；

將該相乘結果轉換成一類比信號；及

輸出具有對應於該經轉換類比信號之一電壓的一頻率之該時鐘信號。

40. 依據申請專利範圍第 37 項之讀取資料方法，其中該同步化時鐘信號產生步驟包含有下列步驟：

產生與該經複製信號和該時鐘信號間的一相位差對應之一相位差信號；

將該第二強度參數乘以該相位差信號；

根據該第二強度參數將該相乘結果轉換成在一全範圍位準的一類比信號；及

以該第二強度參數控制該全範圍位準。

41. 一種記錄媒體，具有用於讀取資料的一電腦可讀取程式，其中該程式碼實施下列步驟：

與一時鐘信號同步地將包括該讀取資料和控制資

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

料的一讀取信號轉換成一數位信號；

使用一強度參數和來自該控制資料的該數位信號之部分而與該時鐘信號同步地將關於一波形成形動作的一係數最佳化；

根據該經最佳化係數實施該數位信號之波形成形動作以產生一複製的信號；及

調整該強度參數之一值，其中該調整步驟包括有將該強度參數之值設定為比它的初始值大的一個值之步驟。

42. 一種記錄媒體，具有用於讀取資料的一電腦可讀取程式，其中該程式碼實施下列步驟：

與一時鐘信號同步地將包括該讀取資料和控制資料的一讀取信號轉換成一數位信號；

與該時鐘信號同步地實施該數位信號之波形成形動作以產生一複製的信號；

使用一強度參數產生與來自該控制資料的該經複製信號之部分同步的該時鐘信號；及

調整該強度參數之一值，其中在該同步化時鐘信號產生步驟中，該調整步驟將該強度參數之值設定為大於一預定值的一個值。

43. 一種記錄媒體，具有用於讀取資料的一電腦可讀取程式，其中該程式碼實施下列步驟：

與一時鐘信號同步地將包括該讀取資料和控制資料的一讀取信號轉換成一數位信號；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

使用一第一強度參數和來自該控制資料的該數位信號將一波形成形動作最佳化；

根據該經最佳化係數實施該數位信號之波形成形動作以產生一複製的信號；

使用一第二強度參數產生與來自該控制資料的該經複製信號之部分同步的該時鐘信號；及

調整該等第一和第二強度參數，其中在產生該同步化時鐘信號之步驟中，該調整步驟包含下列步驟；

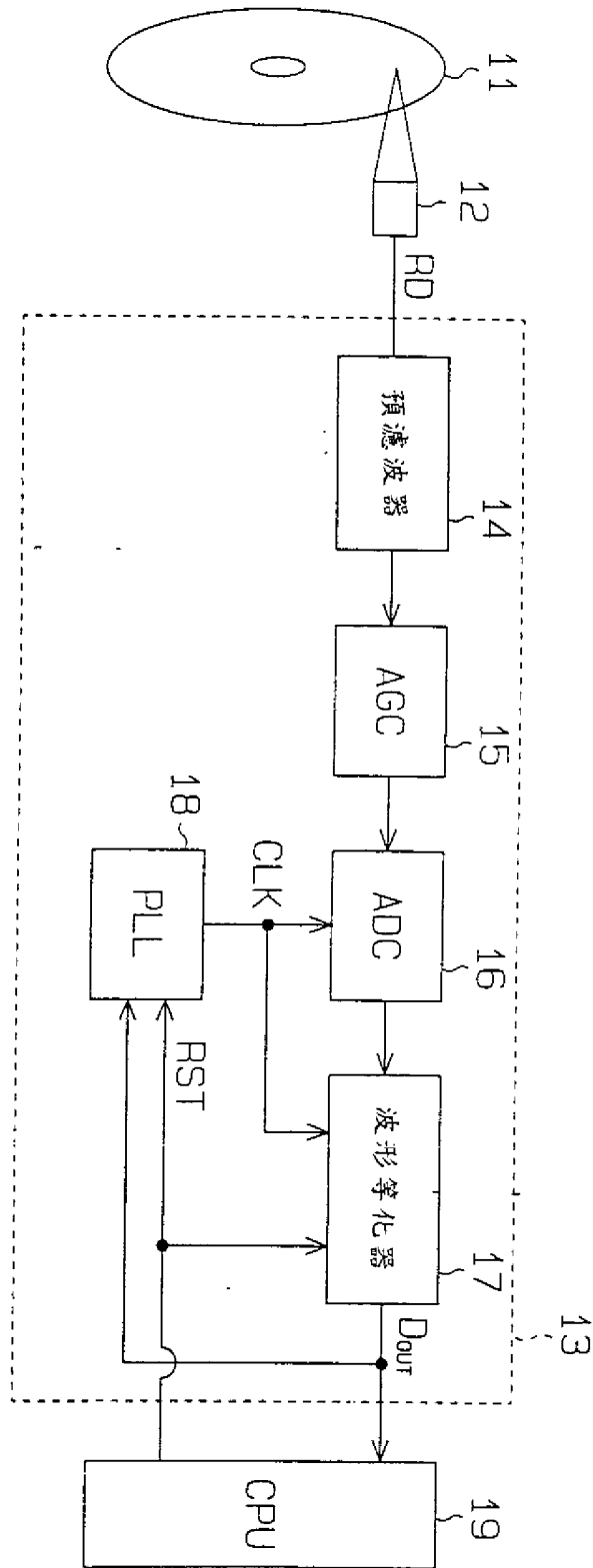
將該第一強度參數之值設定為小於一預定值的一個值；以及

將該第二強度參數之值設定為大於一預定值的一個值。

(請先閱讀背面之注意事項再填寫本頁)

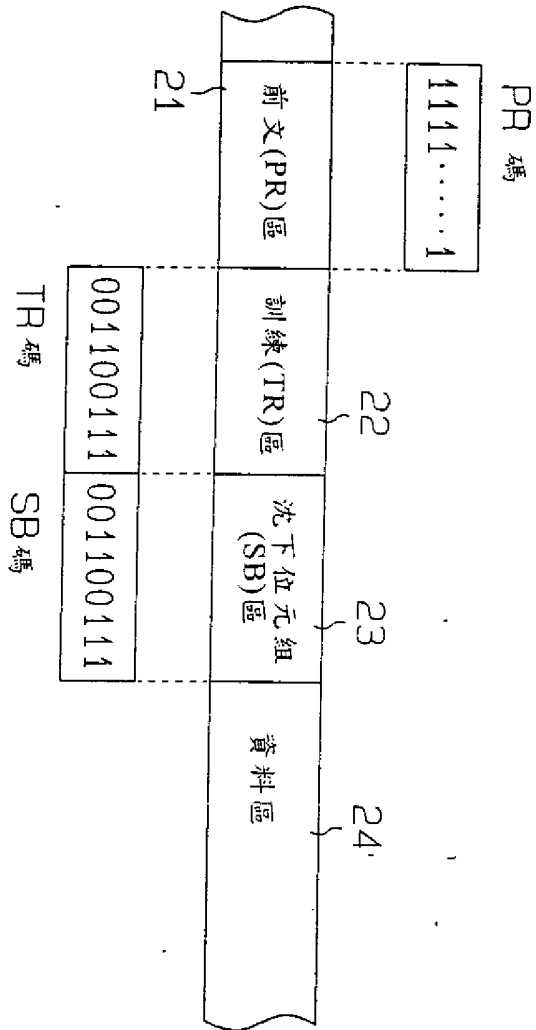
裝

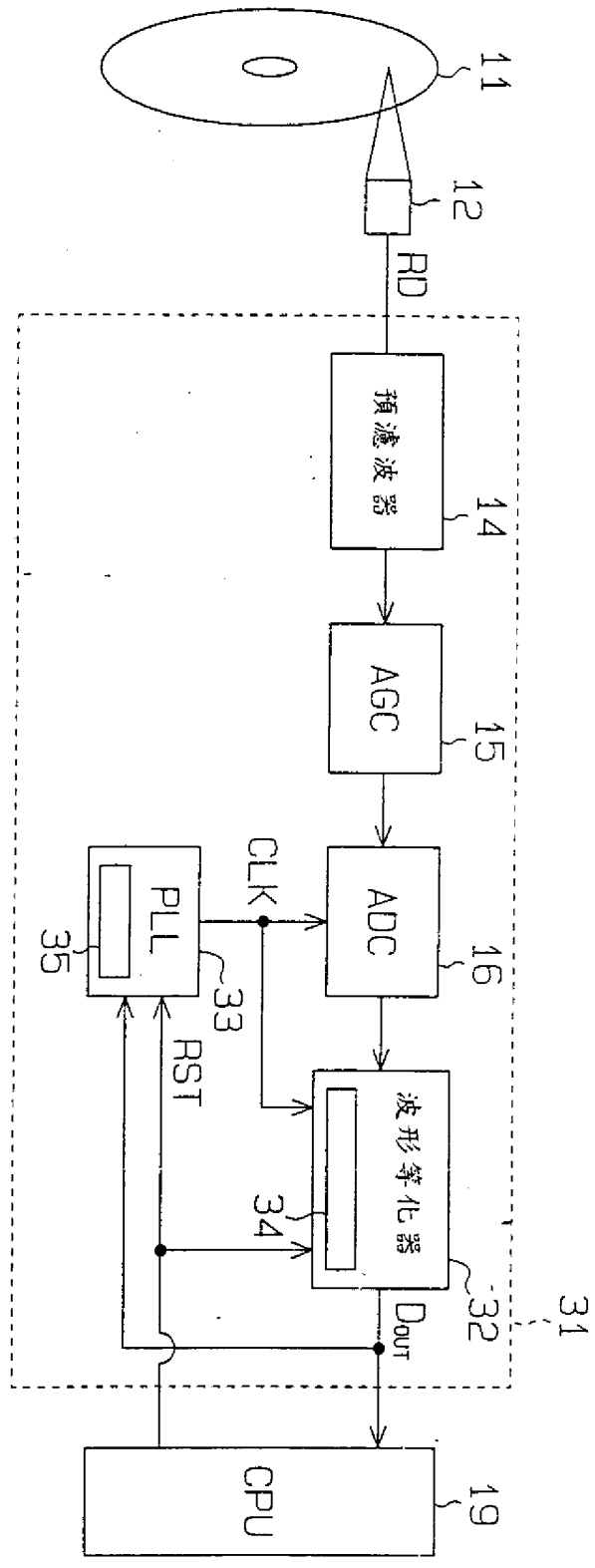
訂



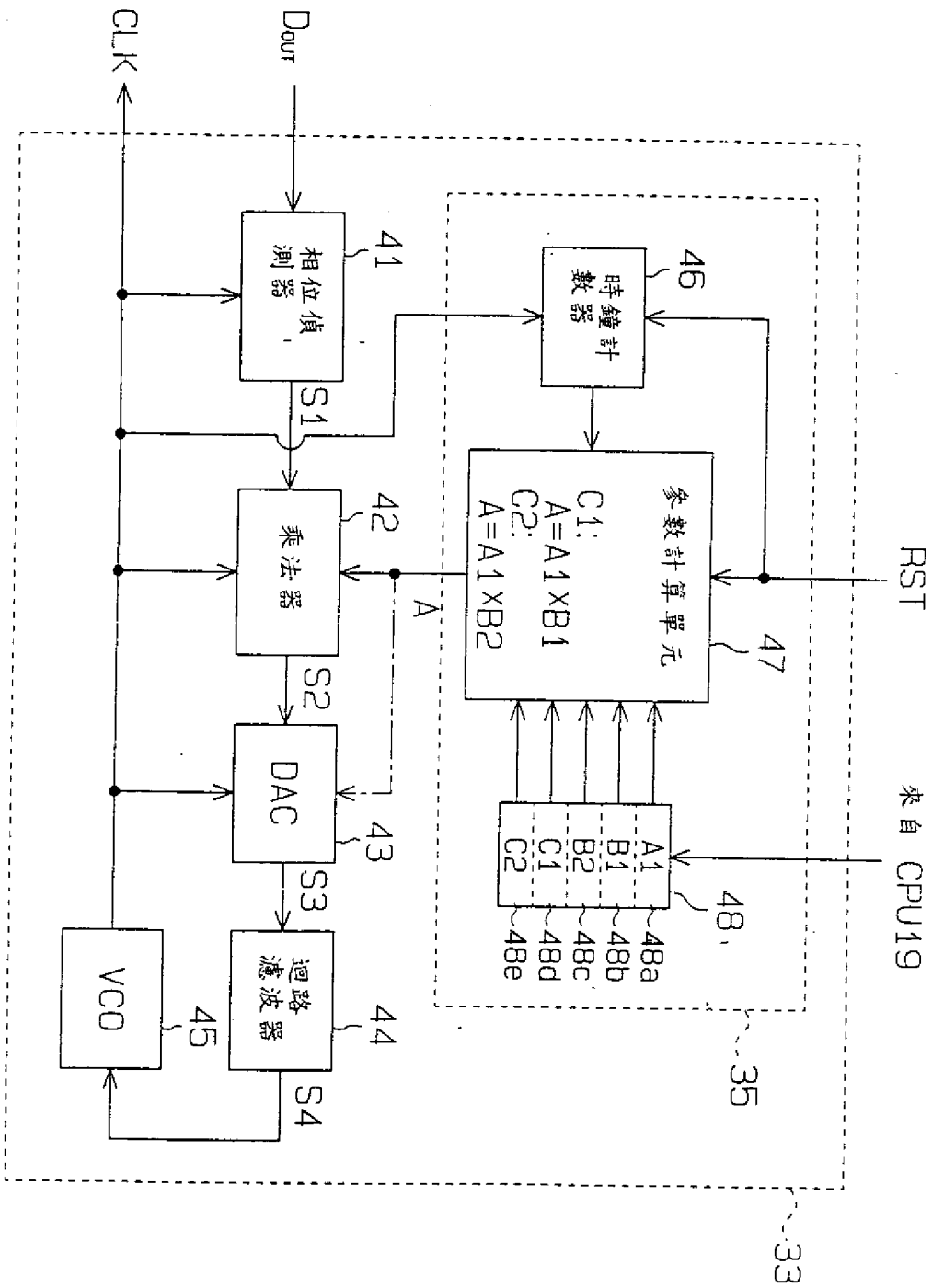
第 1 圖

第 2 圖





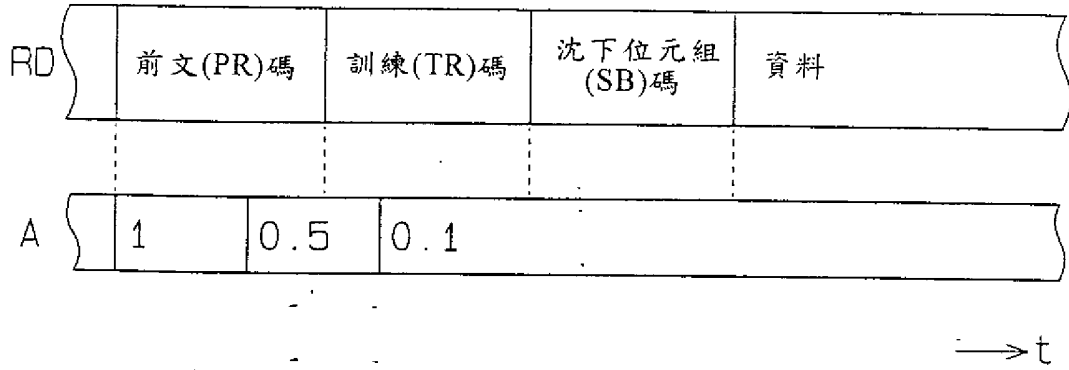
第 3 圖



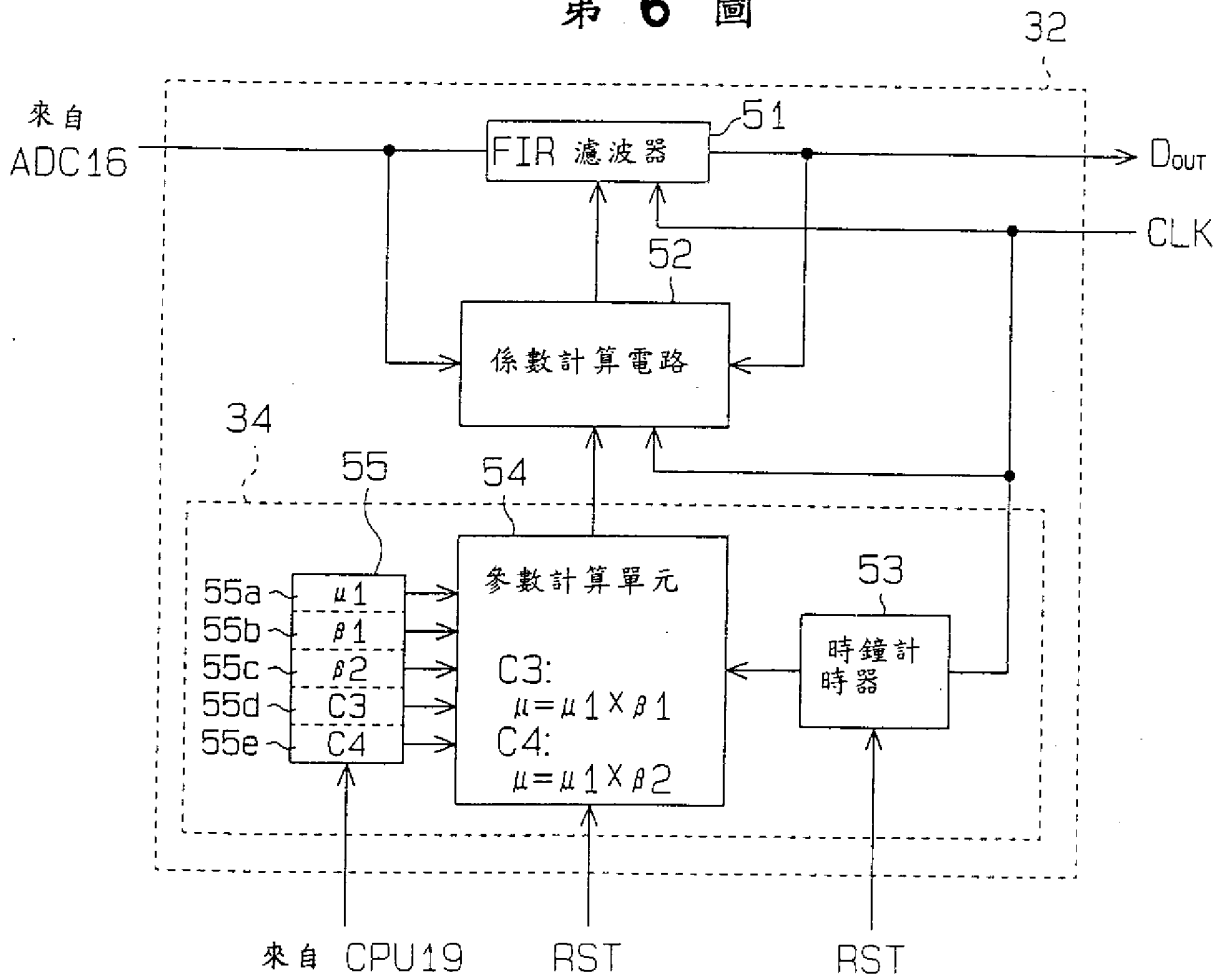
第 4 圖

來自 CPU19

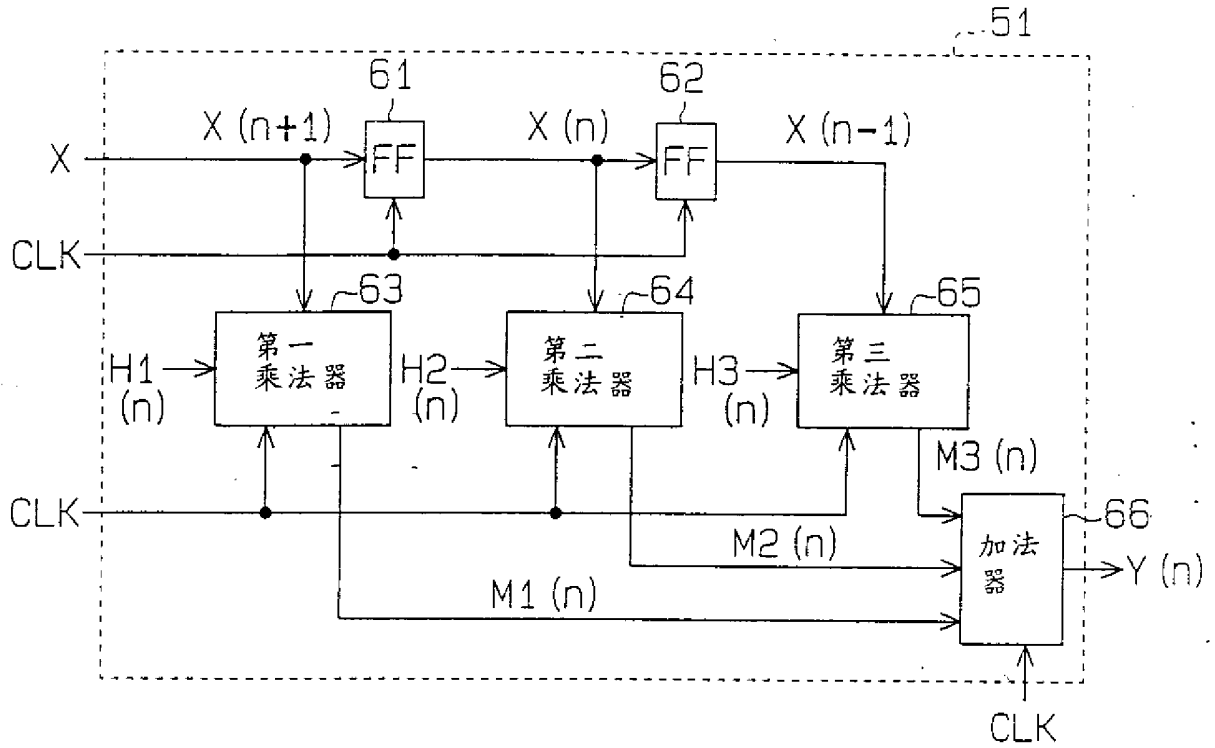
第 5 圖



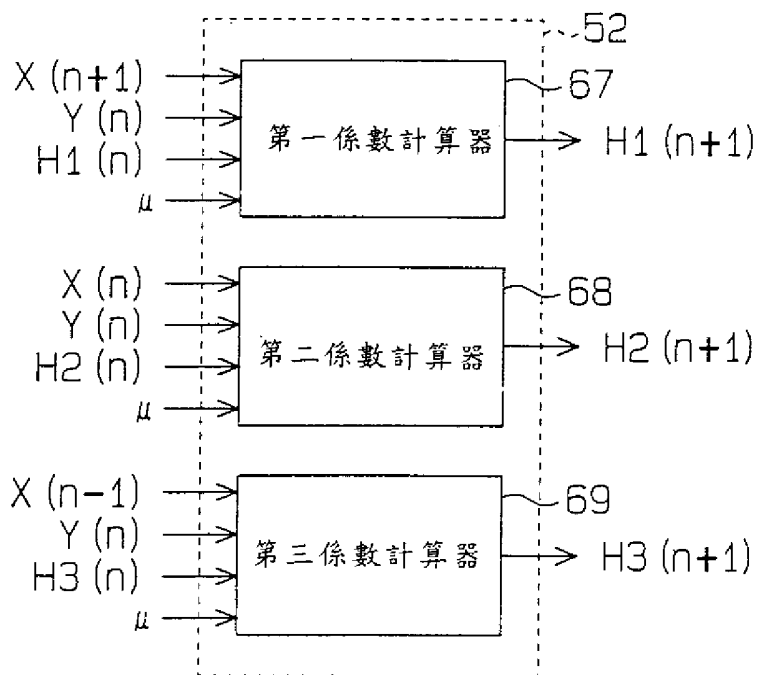
第 6 圖



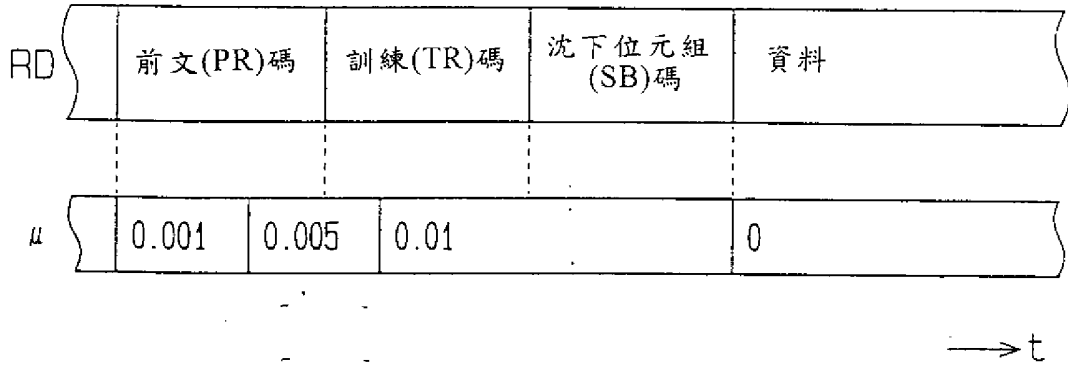
第 7 圖



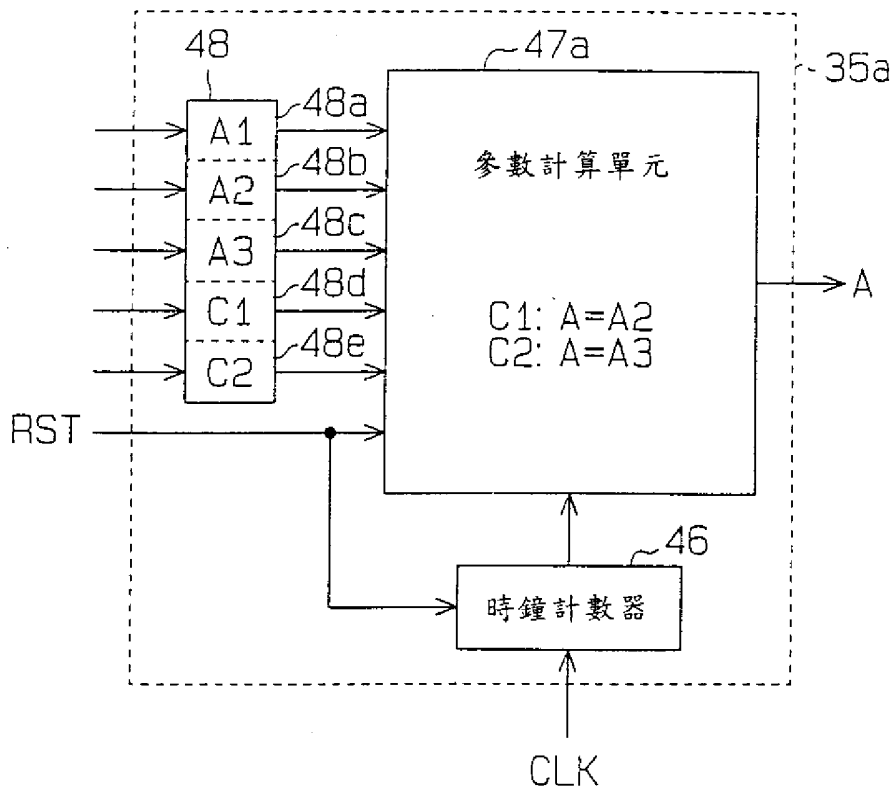
第 8 圖



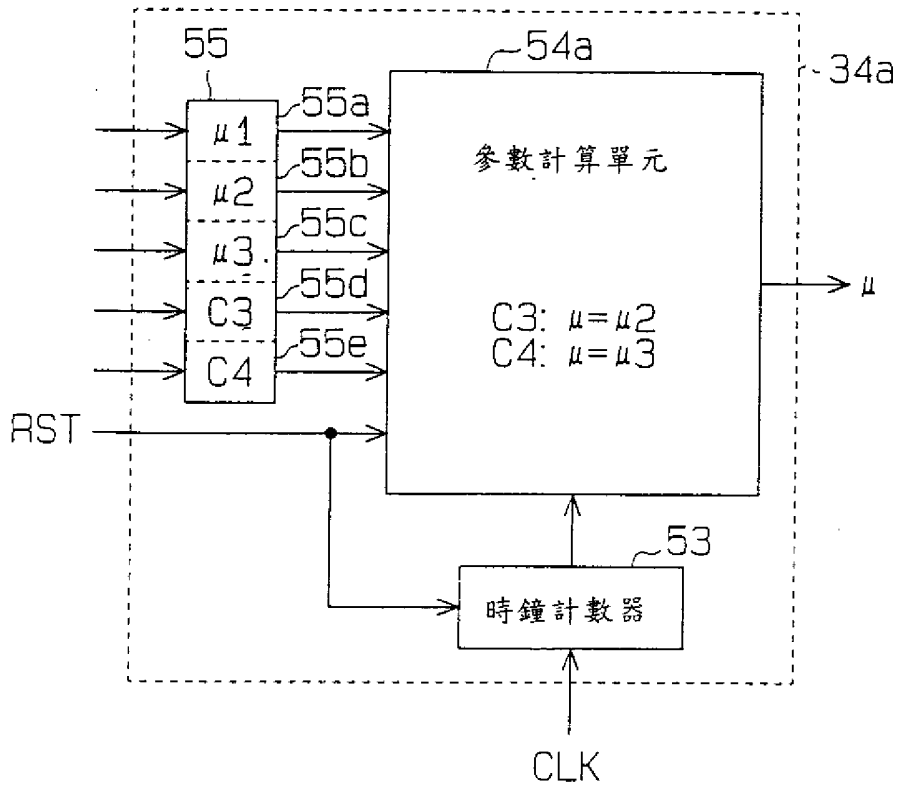
第 9 圖

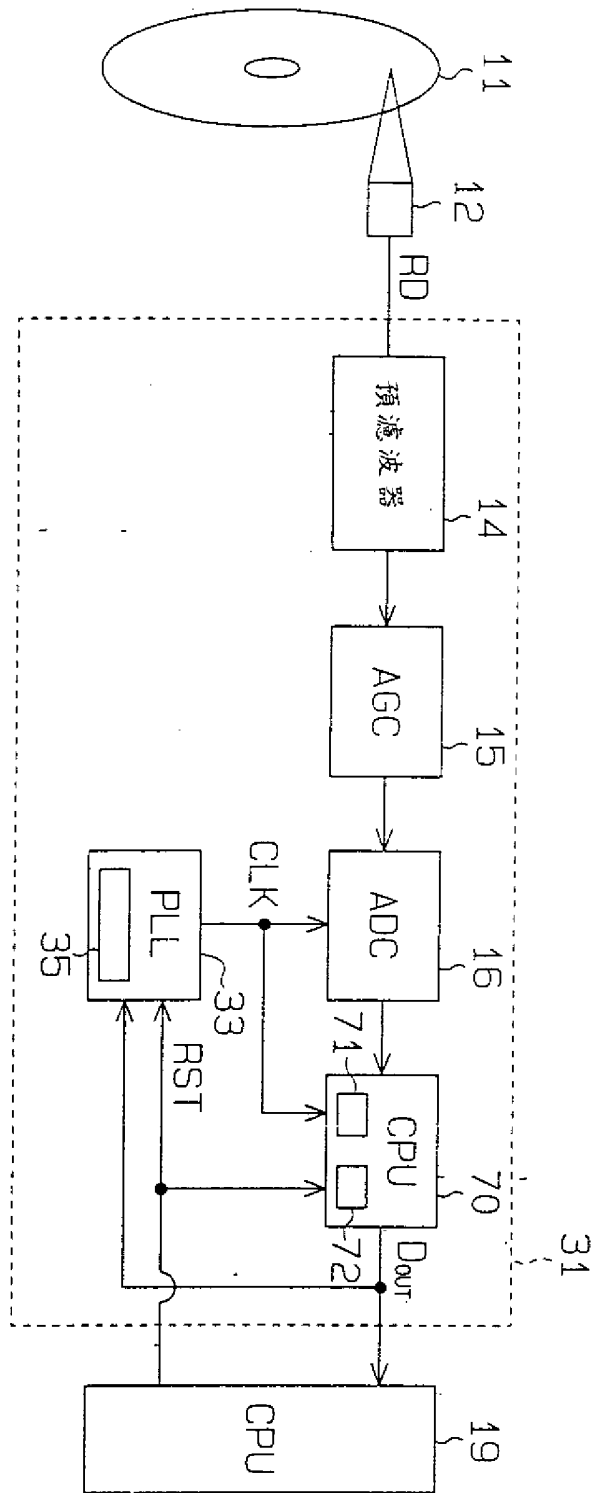


第 10 圖



第 11 圖





第 12 圖