



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0107436
(43) 공개일자 2008년12월10일

- | | |
|--|--|
| <p>(51) Int. Cl.
H04N 7/24 (2006.01)</p> <p>(21) 출원번호 10-2008-7023440</p> <p>(22) 출원일자 2008년09월25일
심사청구일자 2008년09월25일
번역문제출일자 2008년09월25일</p> <p>(86) 국제출원번호 PCT/JP2007/057197
국제출원일자 2007년03월30일</p> <p>(87) 국제공개번호 WO 2007/114368
국제공개일자 2007년10월11일</p> <p>(30) 우선권주장
JP-P-2006-00095597 2006년03월30일 일본(JP)
PCT/JP2006/320876 2006년10월19일 세계지적재산권기구(WIPO)(WO)</p> | <p>(71) 출원인
가부시끼가이샤 도시바
일본국 도쿄도 미나토꾸 시바우라 1쵸메 1방 1고</p> <p>(72) 발명자
노다, 레이코
일본국 도쿄도 105-8001 미나토꾸 시바우라 1쵸메 1방 1고 가부시끼가이샤 도시바 지적재산부내
츄조, 타케시
일본국 도쿄도 105-8001 미나토꾸 시바우라 1쵸메 1방 1고 가부시끼가이샤 도시바 지적재산부내</p> <p>(74) 대리인
김윤배, 강철중</p> |
|--|--|

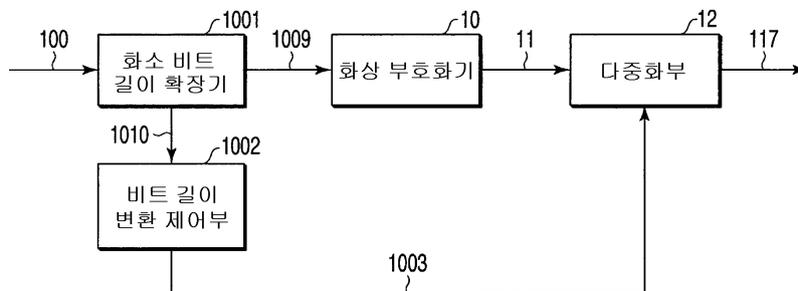
전체 청구항 수 : 총 44 항

(54) 화상 부호화 장치 및 방법과, 화상 복호화 장치 및 방법

(57) 요약

화상 부호화 장치는 입력 화상의 각 화소의 비트 정밀도를 변환하는 것에 의해 변환 입력 화상을 출력함과 함께 변환에 의해 변경된 비트 수를 나타내는 비트 변환 정보를 출력하는 화소 비트 길이 확장 변환기(1001)와, 변환 입력 화상을 부호화해서 화상 부호화 정보를 출력하는 화상 부호화기(10)와, 비트 변환 정보와 화상 부호화 정보를 다중화하는 다중화기(12)를 구비하여 구성된 것을 특징으로 한다.

대표도 - 도1a



특허청구의 범위

청구항 1

N비트 정밀도를 각각 갖는 복수의 화소에 의해 구성되는 입력 화상의 각 화소의 비트 정밀도를 M비트 큰 (N + M)비트 정밀도로 변환하는 화소 비트 정밀도 변환기와,

(N + M)비트 정밀도의 상기 입력 화상에 대한 (N + M)비트 정밀도의 예측 화상을 (N + M)비트 정밀도의 참조 화상으로부터 작성하는 예측 화상 작성기와,

(N + M)비트 정밀도의 상기 입력 화상과 (N + M)비트 정밀도의 상기 예측 화상의 차이분 신호를 구하는 감산기와,

상기 차이분 신호를 부호화해서 화상 부호화 정보를 출력하는 부호화기와,

상기 화상 부호화 정보에 기초해서 복호 차이분 화상을 출력하는 복호화기와,

(N + M)비트 정밀도의 상기 예측 화상과 상기 복호 차이분 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 출력하는 가산기와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비한 것을 특징으로 하는 화상 부호화 장치.

청구항 2

제1항에 있어서, 변환에 의해 변경된 비트 수를 나타내는 비트 변환 정보와 상기 화상 부호화 정보를 다중화하는 다중화기를 구비한 것을 특징으로 하는 화상 부호화 장치.

청구항 3

제1항에 있어서, 상기 화상 부호화 장치는 상기 참조 화상 격납 메모리의 전단에 (N + M)비트 정밀도의 상기 복호 화상의 각 화소를 (N + M - L)(단, L은 $L \leq M$ 을 만족하는 정수)비트 정밀도로 변환하는 제1화소 비트 정밀도 변환기를 더 갖추고,

상기 참조 화상 격납 메모리는 (N + M - L)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하며,

상기 화상 부호화 장치는 상기 참조 화상 격납 메모리의 후단에 (N + M - L)비트 정밀도의 상기 참조 화상의 각 화소를 (N + M)비트 정밀도로 변환하는 제2화소 비트 정밀도 변환기를 더 구비한 것을 특징으로 하는 화상 부호화 장치.

청구항 4

제3항에 있어서, 상기 제1화소 비트 정밀도 변환기는, 부호화 단위 마다 (N + M)비트 정밀도의 상기 복호 화상의 부호화 단위 화상 내에 포함되는 화소값의 최대값과 최소값으로부터 대표값을 산출하는 수단과, 상기 부호화 단위 화상 내의 각 화소의 값과 대표값의 차이를 Q비트 오른쪽 쉬프트한 값이 (N + M - L)비트 정밀도의 다이내믹 레인지로 들어가는 것과 같은 쉬프트량 $Q(0 \leq Q \leq L)$ 를 산출하는 수단과, 상기 부호화 단위 화상 내의 각 화소값을 각 화소의 값과 대표값의 차이를 Q 비트 오른쪽 쉬프트해서 (N + M - L) 정밀도의 값으로 변환하는 것으로, (N + M)비트 정밀도의 상기 복호 화상을 (N + M - L)비트 정밀도의 복호 화상으로 변환하는 수단을 포함하고,

상기 참조 화상 격납 메모리는 (N + M - L)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존함과 더불어 상기 Q 및 대표값을 임의의 부호화 단위 화상 마다 보존하며,

상기 제2화소 비트 정밀도 변환기는, 상기 부호화 단위 마다 상기 참조 화상과 상기 쉬프트량 Q 및 상기 대표값을 상기 참조 화상 격납 메모리로부터 독출하여 상기 참조 화상의 각 화소의 (N + M - L)비트 정밀도의 화소값을 Q 비트 오른쪽 쉬프트해서 상기 대표값에 가산해서 (N + M)비트 정밀도의 화소값으로 변환하는 것을 특징으로 하는 화상 부호화 장치.

청구항 5

N비트 정밀도의 입력 화상에 대해 (N + M)비트 정밀도의 예측 화상을 (N + M)비트 정밀도의 참조 화상으로부터 작성하는 예측 화상 작성기와,

(N + M)비트 정밀도의 상기 예측 화상의 각 화소를 N비트 정밀도로 축소 변환하는 화소 비트 길이 축소 변환기와,

N비트 정밀도의 상기 입력 화상과 N비트 정밀도로 변환된 상기 예측 화상의 차이분 신호를 구하는 감산기와,

상기 차이분 신호를 부호화해서 화상 부호화 정보를 출력하는 부호화기와,

상기 화상 부호화 정보에 기초해서 복호 차이분 화상을 출력하는 복호화기와,

N비트 정밀도로 변환된 상기 예측 화상과 상기 복호 차이분 화상을 가산해서 N비트 정밀도의 복호 화상을 출력하는 가산기와,

N비트 정밀도의 상기 복호 화상의 각 화소의 값을 M비트 큰 (N + M)비트 정밀도로 변환하는 화소 비트 정밀도 변환기와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비한 것을 특징으로 하는 화상 부호화 장치.

청구항 6

N비트 정밀도의 입력 화상에 대해 (N + M)비트 정밀도의 예측 화상을 (N + M)비트 정밀도의 참조 화상으로부터 작성하는 예측 화상 작성기와,

(N + M)비트 정밀도의 상기 예측 화상의 각 화소를 N비트 정밀도의 화소로 변환하는 화소 비트 정밀도 변환기와,

N비트 정밀도의 상기 입력 화상과 N비트 정밀도의 상기 예측 화상의 차이분 신호를 구하는 감산기와,

상기 차이분 신호를 부호화해서 화상 부호화 정보를 출력하는 부호화기와,

상기 화상 부호화 정보에 기초해서 복호 차이분 화상을 출력하는 복호화기와,

N비트 정밀도의 상기 예측 화상과 상기 복호 차이분 화상을 가산해서 N비트 정밀도의 복호 화상을 출력하는 가산기와,

N비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리와,

상기 참조 화상 격납 메모리에 격납된 N비트 정밀도의 상기 참조 화상의 각 화소를 M비트 큰 (N + M)비트 정밀도로 확장 변환하는 화소 비트 정밀도 변환기를 구비한 것을 특징으로 하는 화상 부호화 장치.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위마다, 확장하는 비트 수 M을 나타내는 데이터를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 8

제3항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위마다, 상기 참조 화상 격납 메모리의 비트 정밀도 (N + M - L)을 나타내는 데이터를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 9

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위마다, 복호 화상을 출력하는 경우의 비트 정밀도 N을 나타내는 데이터를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 10

제1항에 있어서, 상기 화소 비트 정밀도 변환기는, 상기 입력 화상의 각 화소의 값을 비트 정밀도가 다른 값으로 변환한 후에, 당해 입력 화상의 각 컴퍼넌트를 다른 색공간으로 변환하는 것을 특징으로 하는 화상 부호화

장치.

청구항 11

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화소 비트 정밀도 변환기는, N비트 정밀도의 상기 화상의 각 화소의 값을 M비트 큰 (N + M)비트 정밀도로 변환한 후에, 당해 화상의 각 컴퍼넌트를 다른 색공간으로 변환하는 것을 특징으로 하는 화상 부호화 장치.

청구항 12

제10항 또는 제11항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 확장하는 비트 수 M을 나타내는 데이터와 상기 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 13

제10항 또는 제11항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 상기 복호 화상을 출력하는 경우의 비트 정밀도 N과 상기 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 14

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 예측 화상 작성기는 적응 보간 필터 정보에 기초해서 예측 화상을 생성하고, 상기 화상 부호화 정보는 상기 적응 보간 필터 정보를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 15

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화상 부호화 장치는 상기 복호 화상에 대해 필터 처리 정보에 기초해서 필터 처리를 수행하는 필터를 참조 화상 메모리의 전단에 더 갖추고, 상기 화상 부호화 정보는 상기 필터 처리 정보를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 16

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 화소 비트 정밀도 변환기는, 각 화소의 비트 정밀도가 N비트의 입력 화상의 각 화소를 M비트 큰 (N + M)비트 정밀도로 변환시킨 후에, 상기 입력 화상에 필터 처리 정보에 기초한 필터 처리를 수행하는 필터를 더 구비하여 구성된 것을 특징으로 하는 화상 부호화 장치.

청구항 17

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 화소 비트 정밀도 변환기는 N비트 정밀도의 입력 화상의 각 화소를 M비트 큰 (N + M)비트 정밀도의 화소로 변환한 후에, 상기 입력 화상에 필터 처리 정보에 기초한 필터 처리를 수행하는 필터를 더 갖추고, 상기 화상 부호화 정보는 상기 필터 처리 정보를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 18

제15항에 있어서, 상기 화소 비트 정밀도 변환기는 N비트 정밀도의 입력 화상의 각 화소를 M비트 큰 (N + M)비트 정밀도의 화소로 변환한 후에, 상기 입력 화상에 M비트 이하의 어조(語調)의 워터마크 정보를 부가하는 워터마크 정보 매립기를 더 구비하여 구성된 것을 특징으로 하는 화상 부호화 장치.

청구항 19

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 화상 신호의 각 화소의 비트 정밀도를 M비트 확장하는가 어떤가의 플래그를 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 20

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는, 비트 변환 정보로서, 임의의 부호화 단위

마다, 화상 신호의 각 화소의 비트 정밀도를 M비트 확장하는가 어떤가의 플래그를 포함하고, 확장하는 비트 수 M을 나타내는 데이터를 더 포함하는 것을 특징으로 하는 화상 부호화 장치.

청구항 21

비트 변환 정보와 화상 부호화 정보가 다중화된 화상정보를 입력해서 비트 변환 정보와 화상 부호화 정보로 분리하는 역다중화기와,

상기 화상 부호화 정보를 복호화해서 복호 화상을 출력하는 화상 복호화기와,

상기 비트 변환 정보에 기초해서 상기 복호 화상의 각 화소의 값을 비트 정밀도가 다른 비트 정밀도로 변환하는 화소 비트 정밀도 변환기를 구비한 것을 특징으로 하는 화상 복호화 장치.

청구항 22

입력 부호화 화상정보를 (N + M)비트 정밀도의 복호 차이분 화상으로 복호하는 복호화기와,

상기 부호화 화상정보를 이용해서 (N + M)비트 정밀도의 참조 화상으로부터 (N + M)비트 정밀도의 예측 화상을 작성하는 예측 화상 작성기와,

상기 복호 차이분 화상과 상기 예측 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 얻는 가산기와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리와,

(N + M)비트 정밀도의 상기 복호 화상의 각 화소를 N비트 정밀도로 변환해서 N비트 정밀도의 복호 화상을 출력하는 화소 비트 정밀도 변환기를 구비한 것을 특징으로 하는 화상 복호화 장치.

청구항 23

부호화 화상정보를 입력해서 (N + M)비트 정밀도의 복호 차이분 화상을 출력하는 복호화기와,

(N + M - L)비트 정밀도의 참조 화상의 각 화소를 (N + M)비트 정밀도의 화소로 변환해서 (N + M)비트 정밀도의 복호 화상을 출력하는 화소 비트 정밀도 확장 변환기와,

상기 부호화 화상정보를 이용해서 (N + M)비트 정밀도의 참조 화상으로부터 (N + M)비트 정밀도의 예측 화상을 작성하는 예측 화상 작성기와,

상기 복호 차이분 화상과 상기 예측 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 얻는 가산기와,

(N + M)비트 정밀도의 상기 복호 화상의 각 화소를 (N + M - L)비트 정밀도의 화소로 변환해서 (N - M - L)비트 정밀도의 복호 화상을 출력함과 더불어, (N + M)비트 정밀도의 상기 복호 화상의 각 화소를 N비트 정밀도의 화소로 변환해서 N비트 정밀도의 복호 화상을 출력하는 화소 비트 정밀도 축소 변환기와,

(N + M - L)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비한 것을 특징으로 하는 화상 복호화 장치.

청구항 24

부호화 화상정보를 입력해서 N비트 정밀도의 복호 차이분 화상을 출력하는 복호화기와,

상기 부호화 화상정보를 이용해서 (N + M)비트 정밀도의 참조 화상으로부터 (N + M)비트 정밀도의 예측 화상을 작성하는 예측 화상 작성기와,

(N + M)비트 정밀도의 상기 예측 화상의 각 화소를 N비트 정밀도의 화소로 변환해서 N비트 정밀도의 예측 화상을 출력하는 화소 비트 정밀도 변환기와,

상기 복호 차이분 화상과 상기 예측 화상을 가산해서 N비트 정밀도의 복호 화상을 얻는 가산기와,

N비트 정밀도의 상기 복호 화상의 각 화소를 (N + M)비트 정밀도의 화소로 변환해서 (N + M)비트 정밀도의 복호 화상을 출력하는 화소 비트 길이 확장 변환기와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비한 것을 특징으로 하는 화상 복호화 장치.

청구항 25

제24항에 있어서, 상기 화소 비트 정밀도 변환기는 복호화 단위 마다 상기 참조 화상의 부호화 단위 화상 내에 포함되는 화소값의 최대값과 최소값으로부터 대표값을 산출하는 수단과, 상기 부호화 단위 화상 내의 각 화소의 값과 대표값의 차이를 Q비트 오른쪽 쉬프트 한 값이 $(N + M - L)$ 비트 정밀도의 다이내믹 레인지로 들어가는 쉬프트량 $Q(0 \leq Q \leq L)$ 를 산출하는 수단과, 상기 부호화 단위 화상 내의 각 화소값을 각 화소의 값과 상기 대표값의 차이를 Q비트 오른쪽 쉬프트해서 $(N + M - L)$ 정밀도의 값으로 변환하는 수단을 포함하는 제1화소 비트 정밀도 변환기를 갖추고,

상기 참조 화상 격납 메모리는 $(N + M - L)$ 비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존함과 더불어 상기 쉬프트량 Q 및 상기 대표값을 상기 부호화 단위 마다 보존하며,

상기 화소비트 정밀도 변환기는 복호화 단위 마다 상기 참조 화상과 상기 쉬프트량 Q 및 상기 대표값을 상기 참조 화상 격납 메모리로부터 독출해서 상기 참조 화상의 각 화소의 $(N + M - L)$ 비트 정밀도의 화소값을 Q비트 오른쪽 쉬프트해서 상기 대표값에 가산하여 $(N + M)$ 비트 정밀도로 변환하는 수단을 포함하는 제2화소 비트 정밀도 변환기를 갖춘 것을 특징으로 하는 화상 복호화 장치.

청구항 26

부호화 화상정보를 입력해서 N비트 정밀도의 복호 차이분 화상을 출력하는 복호화기와,

N비트 정밀도의 참조 화상의 각 화소를 $(N + M)$ 비트 정밀도의 화소로 변환해서 $(N + M)$ 비트 정밀도의 참조 화상을 출력하는 화소 비트 정밀도 변환기와,

상기 부호화된 화상정보를 이용해서 $(N + M)$ 비트 정밀도의 상기 참조 화상으로부터 $(N + M)$ 비트 정밀도의 예측 화상을 작성하는 예측 화상 작성기와,

$(N + M)$ 비트 정밀도의 상기 예측 화상의 각 화소를 N비트 정밀도의 화소로 변환해서 N비트 정밀도의 예측 화상을 출력하는 화소 비트 정밀도 변환기와,

상기 복호 차이분 화상과 상기 예측 화상을 가산해서 N비트 정밀도의 복호 화상을 얻는 가산기와,

N비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비한 것을 특징으로 하는 화상 복호화 장치.

청구항 27

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 부호화 화상정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 확장하는 비트 수 M을 나타내는 비트 변환 정보를 포함하고,

상기 변환기는 상기 비트 변환 정보에 기초해서 상기 화상의 각 화소의 비트 정밀도의 확장 또는 축소를 수행하는 것을 특징으로 하는 화상 복호화 장치.

청구항 28

제23항에 있어서, 상기 부호화 화상정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 상기 참조 화상 격납 메모리의 비트 정밀도 $(N + M - L)$ 을 나타내는 데이터를 포함하고,

상기 화소 비트 정밀도 확장 변환기 및 상기 화소 비트 정밀도 축소 변환기는 상기 비트 변환 정보에 기초해서 상기 확장 변환 및 상기 축소 변환을 수행하고, $(N + M - L)$ 비트 정밀도의 상기 참조 화상으로서 참조 화상 격납 메모리에 격납하는 것을 특징으로 하는 화상 복호화 장치.

청구항 29

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 부호화된 화상정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 복호 화상을 출력하는 경우의 비트 정밀도 N을 나타내는 비트 변환 정보를 포함하고,

상기 비트 변환 정보에 기초해서, 상기 복호 화상의 비트 정밀도를, 상기 복호 화상을 출력하는 경우의 비트 정밀도 N과 동일한 정밀도를 갖는 것으로 변환하는 것을 특징으로 하는 화상 복호화 장치.

청구항 30

제21항에 있어서, 상기 화소 비트 정밀도 변환기는 상기 복호 화상의 각 컴퍼넌트를 다른 색공간으로 변환시킨 후에, 당해 복호 화상의 각 컴퍼넌트의 각 화소를 다른 비트 정밀도로 변환하는 것을 특징으로 하는 화상 복호화 장치.

청구항 31

제22항 내지 제26항 중 어느 한 항에 있어서, 상기 화소 비트 정밀도 축소 변환기는 (N + M)비트 정밀도의 상기 화상의 각 컴퍼넌트를 다른 색공간으로 변환한 후에, 당해 화상의 각 컴퍼넌트의 각 화소를 N비트 정밀도의 화소로 변환하는 것을 특징으로 하는 화상 복호화 장치.

청구항 32

제30항 또는 제31항에 있어서, 상기 부호화된 화상정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 확장하는 비트 수 M을 나타내는 비트 변환 정보와 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터를 포함하고,

상기 변환기는 상기 비트 변환 정보에 기초해서 상기 복호 화상을, 상기 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터로 색 변환한 후에, 당해 색 변환된 복호 화상의 각 화소의 비트 길이의 확장 및 축소를 수행하는 것을 특징으로 하는 화상 복호화 장치.

청구항 33

제30항 또는 제31항에 있어서, 상기 부호화 화상정보는, 비트 변환 정보로서, 임의의 부호화 단위 마다, 복호 화상을 출력하는 경우의 입력 화상의 비트 정밀도 N을 나타내는 비트 변환 정보와 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터를 포함하고,

상기 비트 변환 정보에 기초해서 상기 복호 화상을, 상기 복호 화상을 출력하는 경우의 색공간을 나타내는 데이터로 색 변환한 후에, 당해 색 변환된 복호 화상을, 상기 복호 화상을 출력하는 경우의 비트 정밀도 N과 동일한 정밀도를 갖는 화소로 변환하는 것을 특징으로 하는 화상 복호화 장치.

청구항 34

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 부호화 화상정보는 적응 보간 필터 정보를 포함하고, 상기 예측 화상 작성기는 상기 적응 보간 필터 정보에 기초해서 예측 화상을 작성하는 것을 특징으로 하는 화상 복호화 장치.

청구항 35

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 부호화된 화상정보는 필터 처리 정보를 포함하고, 상기 화상 복호화 장치는 상기 복호 화상에 대해 상기 필터 처리 정보에 기초해서 필터 처리를 수행하는 필터를 더 구비하여 구성된 것을 특징으로 하는 화상 복호화 장치.

청구항 36

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 화소 비트 정밀도 변환기는 상기 복호 화상에 대해 필터 처리를 수행하는 필터를 더 갖추고, 상기 필터가 상기 복호 화상에 대해 필터 처리를 수행한 후에, (N + M)비트 정밀도의 상기 복호 화상의 각 화소를 N비트 정밀도의 화소로 변환해서 N비트 정밀도의 복호 화상을 출력하는 것을 특징으로 하는 화상 복호화 장치.

청구항 37

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 부호화 화상정보는 필터 처리 정보를 포함하고, 상기 화소 비트 정밀도 변환기는 상기 복호 화상에 대해 상기 필터 처리 정보에 기초해서 필터 처리를 수행하는 필터를 더 갖추고, 상기 필터가 상기 복호 화상에 대해 필터 처리를 수행한 후에, (N + M)비트 정밀도의 상기 복호 화상의 각 화소를 N비트 정밀도의 화소로 변환해서 N비트 정밀도의 복호 화상을 출력하는 것을 특징으로 하는 화상 복호화 장치.

청구항 38

제22항에 있어서, 상기 화상 복호화 장치는 상기 가산기의 후단에 복호 화상에 매립된 워터마크 정보를 검출하는 워터마크 검출기를 더 구비하는 것을 특징으로 하는 화상 복호화 장치.

청구항 39

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는 비트 변환 정보로서, 임의의 부호화 단위 마다, M비트 확장하는가 어떤가의 플래그를 포함하고, 상기 플래그가 FALSE인 경우에는 상기 변환기는 변환을 수행하지 않고, 상기 플래그가 TRUE인 경우에는 상기 변환기는 상기 비트 변환 정보에 기초해서 상기 화상의 각 화소의 비트 정밀도의 확장 또는 축소를 수행하는 것을 특징으로 하는 화상 복호화 장치.

청구항 40

제21항 내지 제26항 중 어느 한 항에 있어서, 상기 화상 부호화 정보는 비트 변환 정보로서, 임의의 부호화 단위 마다, M비트 확장하는가 어떤가의 플래그와, 확장하는 비트 수 M을 나타내는 데이터를 포함하고, 상기 플래그가 FALSE인 경우에는 상기 변환기는 변환을 수행하지 않고, 상기 플래그가 TRUE인 경우에는 상기 변환기는 상기 비트 변환 정보에 기초해서 상기 화상의 각 화소의 비트 정밀도의 확장 또는 축소를 수행하는 것을 특징으로 하는 화상 복호화 장치.

청구항 41

입력 화상의 각 화소의 비트 정밀도를 변환하는 것에 의해 다른 비트 정밀도의 변환 입력 화상을 생성하는 단계와,

변환에 의해 변경된 비트 수를 나타내는 비트 변환 정보를 출력하는 단계와,

상기 변환 입력 화상을 부호화해서 화상 부호화 정보를 출력하는 단계와,

상기 비트 변환 정보와 상기 화상 부호화 정보를 다중화하는 단계를 갖추어 이루어진 것을 특징으로 하는 화상 부호화 방법.

청구항 42

N비트 정밀도를 각각 갖는 복수의 화소에 의해 구성되는 입력 화상의 각 화소의 비트 정밀도를 M비트 큰 (N + M)비트 정밀도로 변환하는 단계와,

(N + M)비트 정밀도의 상기 입력 화상에 대한 (N + M)비트 정밀도의 예측 화상을 (N + M)비트 정밀도의 참조 화상으로부터 작성하는 단계와,

(N + M)비트 정밀도의 상기 입력 화상과 (N + M)비트 정밀도의 상기 예측 화상의 차이분 신호를 구하는 단계와,

상기 차이분 신호를 부호화해서 화상 부호화 정보를 출력하는 단계와,

상기 화상 부호화 정보에 기초해서 복호 차이분 화상을 출력하는 단계와,

(N + M)비트 정밀도의 상기 예측 화상과 상기 복호 차이분 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 출력하는 단계와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 참조 화상 격납 메모리에 보존하는 단계를 포함하여 이루어진 것을 특징으로 하는 화상 부호화 방법.

청구항 43

비트 변환 정보와 화상 부호화 정보가 다중화된 입력 화상정보를 비트 변환 정보와 화상 부호화 정보로 분리하는 단계와,

상기 화상 부호화 정보를 복호화해서 복호 화상을 생성하는 단계와,

상기 비트 변환 정보에 기초해서 상기 복호 화상의 각 화소를 비트 정밀도가 다른 화소로 변환하는 단계를 갖추어 이루어진 것을 특징으로 하는 화상 복호화 방법.

청구항 44

입력 부호화 화상정보를 (N + M)비트 정밀도의 복호 차이분 화상으로 복호하는 단계와,

상기 입력 부호화 화상정보를 이용해서 (N + M)비트 정밀도의 참조 화상으로부터 (N + M)비트 정밀도의 예측 화상을 생성하는 단계와,

상기 복호 차이분 화상과 상기 예측 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 생성하는 단계와,

(N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 단계와,

(N + M)비트 정밀도의 상기 복호 화상의 각 화소의 값을 N비트 정밀도로 변환해서 N비트 정밀도의 복호 화상을 생성하는 단계를 갖추어 이루어진 것을 특징으로 하는 화상 복호화 방법.

명세서

기술분야

<1> 본 발명은 동화상 또는 정지화상을 위한 화상 부호화 장치 및 방법과, 화상 복호화 장치 및 방법에 관한 것이다.

배경기술

<2> 대표적인 동화상 부호화 표준 방식인 H.264는 입력 화상 신호와, 화면 내 예측이나 움직임 보상을 수행하는 것으로 작성된 예측 화상 신호와의 예측 오차 신호에 대해 이산 코사인 변환(DCT) 등의 직교변환을 수행하고, 이와 같은 주파축 상으로의 변환을 수행한 후, 변환계수에 대해 양자화 및 부호화에 의한 압축 처리를 수행해서 부호화 화상을 얻는다는 비가역 압축 방식이다. 예측 화상 신호를 작성하는 경우에는 화면 내 예측이나 움직임 보상의 보간 필터에 있어서, 복수 화소에 필터 계수를 곱해서 합한 후, 입력 화상의 화소 비트 길이와 동일한 정밀도로 라운딩(rounding)을 수행하는 처리를 수행하고 있다.

<3> 일본국 특허공개 제2003-283872호 공보에서는 입력 화상의 1프레임 마다 각 색신호의 다이내믹 레인지를 확대한 화상을 입력으로 해서 부호화하고, 복호 후에 원래의 다이내믹 레인지로 복원하는 것에 의해, 표시장치의 보정에 의한 부호화 왜곡의 강조를 억제하는 수법이 나타나 있다.

<4> H.264에서는 예측신호를 작성할 경우의 라운딩 처리의 과정에서 라운딩 오차가 발생하기 때문에, 화면 내 예측이나 움직임 보상의 보간 필터에 있어서 충분한 정밀도로 처리를 수행하는 것이 가능하지 않아, 예측 오차 신호의 증대를 초래하여, 결과적으로 부호화 효율이 저하된다. 이에 대해, 일본국 특허공개 제2003-283872호 공보에서는 입력 화상의 다이내믹 레인지를 확대하는 것에 의해 상기한 라운딩 오차를 약간 적게 하는 것이 가능하다. 그러나, 일본국 특허공개 제2003-283872호 공보에 있어서 다이내믹 레인지의 확대는 입력 화상의 비트 정밀도의 범위 내에서만 수행되는 것이고, 또한 다이내믹 레인지의 확대의 경우에도 라운딩 오차가 발생하는 것으로부터, 충분히 계산 정밀도를 향상시키는 것은 가능하지 않다.

<5> 일본국 특허공개 평4-32667호 공보에서는 인코더도 디코더도 일체적으로 설치된 디지털 카메라에 적용되고, 인코더도 디코더에 공유되는 DCT의 연산 정밀도로 일치시켜 입력 화상의 비트 길이를 비트 쉬프트하는 수법을 개시하고 있다. 이 수법에서는 인코더와 디코더가 별도로 설치되고, 각각의 DCT의 연산 정밀도가 달리 되어 있으면, 각각에 일치시켜 비트 쉬프트 되기 때문에, 다른 비트 수로 쉬프트하는 것으로 되어 미스매치가 발생한다.

<6> 본 발명은 화면 내 예측이나 움직임 보상의 정밀도를 충분히 높이는 것에 의해 부호화 효율을 향상시키기 위한 화상 부호화 장치 및 화상 부호화 방법과, 화상 복호화 장치 및 화상 복호화 방법을 제공하는 것을 목적으로 한다.

발명의 상세한 설명

<7> 본 발명의 제1형태는, 입력 화상의 각 화소의 비트 정밀도를 변환하는 것에 의해 다른 비트 정밀도의 변환 입력 화상을 생성하고, 변환에 의해 변경된 비트 수를 나타내는 비트 변환 정보를 출력하는 화소 비트 길이 변환기와, 상기 변환 입력 화상을 부호화해서 화상 부호화 정보를 출력하는 화상 부호화기와, 상기 비트 변환 정보와 상기 화상 부호화 정보를 다중화하는 다중화기를 구비하여 구성된 것을 특징으로 하는 화상 부호화 장치

를 제공한다.

- <8> 본 발명의 제2형태는, N비트 정밀도를 각각 갖는 복수의 화소에 의해 구성되는 입력 화상의 각 화소의 비트 정밀도를 M비트 큰 (N + M)비트 정밀도로 변환하는 화소 비트 정밀도 변환기와, (N + M)비트 정밀도의 상기 입력 화상에 대한 (N + M)비트 정밀도의 예측 화상을 (N + M)비트 정밀도의 참조 화상으로부터 작성하는 예측 화상 작성기와, (N + M)비트 정밀도의 상기 입력 화상과 (N + M)비트 정밀도의 상기 예측 화상과의 차이분 신호를 구하는 감산기와, 상기 차이분 신호를 부호화해서 화상 부호화 정보를 출력하는 부호화기와, 상기 화상 부호화 정보에 기초해서 복호 차이분 화상을 출력하는 복호화기와, (N + M)비트 정밀도의 상기 예측 화상과 상기 복호 차이분 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 출력하는 가산기와, (N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리를 구비하여 구성된 것을 특징으로 하는 화상 부호화 장치를 제공한다.
- <9> 본 발명의 제3형태는, 비트 변환 정보와 화상 부호화 정보가 다중화된 화상정보를 입력해서 비트 변환 정보와 화상 부호화 정보로 분리하는 역다중화기와, 상기 화상 부호화 정보를 복호화해서 복호 화상을 출력하는 화상 복호화기와, 상기 비트 변환 정보에 기초해서 상기 복호 화상의 각 화소의 값을 비트 정밀도가 다른 비트 정밀도로 변환하는 화소 비트 정밀도 변환기를 구비하여 구성된 것을 특징으로 하는 화상 복호화 장치를 제공한다.
- <10> 본 발명의 제4형태는, 입력 부호화 화상정보를 (N + M)비트 정밀도의 복호 차이분 화상으로 복호하는 복호화기와, 상기 부호화 화상정보를 이용해서 (N + M)비트 정밀도의 참조 화상으로부터 (N + M)비트 정밀도의 예측 화상을 작성하는 예측 화상 작성기와, 상기 복호 차이분 화상과 상기 예측 화상을 가산해서 (N + M)비트 정밀도의 복호 화상을 얻는 가산기와, (N + M)비트 정밀도의 상기 복호 화상을 상기 참조 화상으로서 보존하는 참조 화상 격납 메모리와, (N + M)비트 정밀도의 상기 복호 화상의 각 화소를 N비트 정밀도로 변환해서 N비트 정밀도의 복호 화상을 출력하는 화소 비트 정밀도 변환기를 구비하여 구성된 것을 특징으로 하는 화상 복호화 장치를 제공한다.

실시예

- <72> 이하, 도면을 참조하면서 본 발명의 실시형태에 대해 설명한다.
- <73> (제1실시형태)
- <74> 도 1a를 참조해서 제1실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 설명한다. 이 화상 부호화 장치는 입력 화상 신호(100)가 공급되고, 화소 비트 길이를 확장하는 화소 비트 길이 확장기(즉, 화소 비트 정밀도를 변환하는 화소 비트 정밀도 변환기)(1001)와, 이 화소 비트 길이 확장기(1001)의 출력에 접속되는 화상 부호화기(10), 이 화상 부호화기(10)의 출력에 접속되는 다중화부(12) 및, 화소 비트 길이 확장기(1001)의 다른 출력에 접속되고, 비트 확장 정보를 다중화부(12)에 공급하는 비트 길이 변환 제어기(1002)를 구비하고 있다.
- <75> 도 1b의 플로우차트를 참조해서 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 입력 화상 신호(100)로서 예컨대 프레임 단위로 동화상 신호가 입력된다(S11). 화소 비트 길이 확장기(1001)는 입력된 N비트 정밀도의 화상 신호(100)의 각 화소를 N비트에서 M비트 큰 (N + M)비트 정밀도로 변환하는 처리를 수행한다. 즉, 도 2에 도시되는 화소 비트 길이 확장기(1001)에 있어서, 입력된 N비트 정밀도의 화상 신호(100)의 각 화소의 비트 길이를 확장하는가 어떤가가 비트 길이 확장 정보(1003)에 기초해서 스위치(E0)에 의해 선택된다(S12). 확장을 수행하는 경우는 스위치(E0)를 ON 측에, 확장을 수행하지 않는 경우는 OFF 측에 접속한다. 스위치(E0)를 ON으로 한 경우는 화상 신호는 화소 비트 길이 확장 변환기(화소 비트 정밀도 변환기)(E01)에 입력되고, 뒤에 설명되는 화소 비트 길이 변환이 이루어진다(S13). 스위치(E0)가 OFF인 경우는 화상 신호는 화소 비트 길이 변환이 되지 않고, 그대로 출력된다. 예컨대, 입력 화상 신호의 어느 화소의 값이 K이었던 경우, 그 화소 값 K를 M비트 확장한 후의 화소값 K'는 이하의 수식 (1)과 같이 계산된다.
- <76>
$$K' = K \ll M \quad \dots(1)$$
- <77> 또한, 예컨대, 표시장치의 특성에 맞추어, 화소를 감마 변환하는 것도 가능하다. 확장하는 비트 수를 M, 감마 값을 γ 로 하면, 이하의 수식 (1-1)과 같이 화소값 K'가 계산된다.
- <78>
$$K' = \text{INT}\{[(K / ((1 \ll N) - 1))^\gamma \times ((1 \ll M) - 1)] + \text{offset}\} \quad \dots(1-1)$$
- <79> 또한, 이하의 수식 (1-2)와 같이, 더욱 입력 화상의 화소의 최소값 Min, 최대값 Max를 구하고, 다이내믹 레인

지를 넓히면서 M비트 큰 비트 정밀도로 화소를 확장하는 것도 가능하다.

$$K' = \text{INT}[\{((K - \text{Min}) / (\text{Max} - \text{Min}))^{\gamma} \times ((1 \ll M) - 1) + \text{offset}\}] \quad \dots (1-2)$$

<80>

<81> INT는 정수로 라운딩을 수행하는 처리를 나타낸다. 수식 (1-1), (1-2)에서의 offset는 라운딩을 수행할 때의 오프셋을 나타내고, 0~1의 임의의 값이다.

<82> 더욱이, 상기와 같은 확장을 수행한 입력 화상의 계열에 대해, 히스토그램 평활화를 수행하거나, 시공간에서 필터를 실시하거나 하는 것도 가능하다.

<83> 입력 화상이 예컨대 RGB 등의 복수의 컴퍼넌트로 이루어진 컬러 화상 신호인 경우에는 각 컴퍼넌트의 각 화소의 비트 길이를 M비트 큰 비트 정밀도로 확장한 후에, 각 컴퍼넌트를 별개의 색공간의 컴퍼넌트 신호로 변환해준다. 예컨대, RGB로부터 YCoCg로 변환하는 경우에는 이하의 수식 (1-3)으로 변환한다. 본 예에서는 N비트의 입력 화상의 각 컴퍼넌트의 각 화소 R, G, B가, 각 화소의 값을 M비트 큰 비트 정밀도로 확장한 후, Y, Co, Cg로 변환된다.

$$\begin{aligned} R' &= (R \ll M) \\ G' &= (G \ll M) \\ B' &= (B \ll M) \\ Y &= \text{Round}(0.5 * G' + 0.25 * (R' + B')) \\ Co &= \text{Round}(0.5 * G' - 0.25 * (R' + B')) + (1 \ll (N + M - 1)) \\ Cg &= \text{Round}(0.5 * (R' - B')) + (1 \ll (N + M - 1)) \end{aligned} \quad \dots (1-3)$$

<84>

<85> 여기서, Round(A)는 A를 사사오입해서 정수로 라운딩하는 처리이다. 수식 (1-3)에 의한 변환예에서는 확장하는 비트 수 M을 2 이상으로 하면, 라운딩 처리에 있어서 라운딩 오차가 발생하는 것 없이 색변환하는 것이 가능하다. 한편, 여기서 나타내는 색변환은 일례이고, 색변환을 수행하는 처리이면 어떠한 처리를 수행하여도 된다.

<86> 이상의 예는 화소 비트 길이 확장기(1001)가 수행하는 변환의 일례이고, 각 화소의 값을 M비트 큰 비트 정밀도로 확장하는 처리는 상기의 예에 한정되는 것은 아니고, 비트 길이를 확대하는 처리이면 어떠한 처리를 수행하여도 된다.

<87> 상기와 같이 해서 비트 확장이 수행된 비트 확장 입력 화상 신호(1009)는 화상 부호화기(10)로 인도된다. 또한, 확장되는 비트 수 M, 입력 화상 신호의 비트 길이 N 및, 그 외 변환에 필요한 감마값, 화소 최대값, 최소값, 히스토그램 등의 비트 변환 정보(1010)가 생성되고(S14), 비트 길이 변환 제어기(비트 정밀도 변환 제어기)(1002)에 의해 비트 확장 정보(1003)로서 다중화부(12)에 인도된다.

<88> 화상 부호화기(10)는 입력된 비트 확장 입력 화상 신호(1009)를 부호화하고, 화상 부호화 데이터(11)로서 다중화부(12)로 출력한다(S15). 다중화부(12)는 화상 부호화 데이터(11) 및 비트 확장 정보(1003)를 다중화하고(S16), 부호화 데이터(117)로서 도시되지 않은 전송계 또는 축적계로 송출한다(S17).

<89> 다음에, 확장하는 비트 수 M 등의 변환에 필요한 비트 확장 정보(1003)의 다중화 방법에 대해 설명한다.

<90> 도 3에 본 실시형태에서 이용되는 선택스의 구조의 예를 나타낸다.

<91> 이 선택스 구조예에 있어서, 하이레벨 선택스(401)에는 슬라이스 이상의 상위 레이어의 선택스 정보가 담겨 있다. 슬라이스 레벨 선택스(402)에는 슬라이스 마다 필요한 정보가 명기되어 있고, 매크로 블록 레벨 선택스(403)에는 매크로 블록 마다 필요로 되는 양자화 파라미터의 변경값이나 모드 정보 등이 명기되어 있다.

<92> 각 선택스는 더욱 상세한 선택스로 구성되어 있다. 하이레벨 선택스(401)에는 시퀀스 파라미터 세트 선택스(404)와 픽처 파라미터 세트 선택스(405) 등의 시퀀스 및 픽처 레벨의 선택스로 구성되어 있다. 슬라이스 레벨 선택스(402)에는 슬라이스 헤더 선택스(406), 슬라이스 데이터 선택스(407) 등으로 구성되어 있다. 더욱이, 매크로 블록 레벨 선택스(403)는 매크로 블록 헤더 선택스(408), 매크로 블록 데이터 선택스(409) 등으로 구성되어 있다.

- <93> 앞에서 설명한 신택스는 복호화 시에 필요 불가결한 구성요소로서, 이들의 신택스 정보가 부족하면 복호화 시에 올바르게 데이터를 복원할 수 없게 된다. 한편, 복호화 시에 반드시 필요로 되지 않는 정보를 다중화하기 위한 보조적인 신택스로서 서플리멘탈 신택스(410)가 존재한다. 서플리멘탈 신택스는 복호 측에서 독립으로 실행 가능한 처리에 대한 지시를 나타내는 정보를 보내는 역할로서 준비되어 있다.
- <94> 본 실시형태에서는 확장하는 비트 수를 시퀀스 파라미터 세트 신택스(404)에 포함해서 이 신택스를 송신하는 것이 가능하다. 각각의 신택스를 이하에서 설명한다.
- <95> 도 4의 시퀀스 파라미터 세트 신택스 내에 도시되는 ex_seq_bit_extention_flag는 비트 확장을 수행하는가 어떤가를 나타내는 플래그로서, 당해 플래그가 TRUE일 때는 비트 확장을 수행하는가의 여부를 시퀀스 단위로 절환하는 것이 가능하다. 플래그가 FALSE일 때는 시퀀스 내에서는 비트 확장은 수행되지 않는다. ex_seq_bit_extention_flag가 TRUE일 때는 다시 몇 비트 확장을 수행하는가를 나타내는 ex_seq_shift_bits가 송신된다. 당해 플래그의 TRUE/FALSE에 의해 예컨대 도 2에 도시되는 화소 비트 길이 확장기(1001) 내의 스위치(E0)의 ON/OFF가 결정된다.
- <96> 시퀀스 파라미터 세트 신택스 내에는 어떤 변환을 수행하는가를 나타내는 ex_bit_transform_type를 더 포함해서 송신해서도 된다. ex_bit_transform_type는 예컨대 수식 (1)로 나타내는 단순한 비트 확장 변환을 나타내는 값 BIT_EXT_TRANS나, 수식 (1-1)로 나타내는 γ 변환이 수행된 것을 나타내는 GAMMA_TRANS, 수식 (1-2)로 나타내는 다이내믹 레인지 변환이 수행된 것을 나타내는 DR_TRANS 등이 격납되어 있다. ex_bit_transform_type이 GAMMA_TRANS인 경우에는 더욱 어떤 감마값으로 변환을 수행했는가를 나타내는 gamma_value가 송신된다. ex_bit_transform_type이 DR_TRANS인 경우에는 더욱 각각 입력 화상 신호의 화소의 최대값과 최소값을 나타내는 max_value, min_value가 송신된다.
- <97> 본 실시형태에서는 서플리멘탈 신택스(410)에 다중화된 데이터를 이용하는 것이 가능하다. 도 5에 서플리멘탈 신택스를 이용해서 복호 측의 출력 화상 신호의 비트 정밀도를 송신하는 예를 나타낸다. 서플리멘탈 신택스 내에 나타내는 ex_sei_bit_extention_flag는 출력 화상 신호의 비트 정밀도를 변경하는가 어떤가를 나타내는 플래그로서, 당해 플래그가 TRUE일 때는 출력 화상 신호의 비트 정밀도를 변경하는 것을 나타낸다. 플래그가 FALSE일 때는 출력 화상 신호의 비트 정밀도의 변경을 수행하지 않는 것을 나타낸다. 당해 플래그가 TRUE일 때는 더욱 bit_depth_of_decoded_image가 송신된다. bit_depth_of_decoded_image는 출력 화상 신호의 비트 정밀도를 나타내는 값으로, 뒤에 설명되는 복호 측에서 비트 확장 또는 축소를 수행해서 복호화하는 능력이 있는 복호화기에서 화상 신호를 복호화하는 경우는 bit_depth_of_decoded_image의 값에 따라 복호 화상의 비트 정밀도를 확대 또는 축소해서 bit_depth_of_decoded_image로 나타낸 비트 정밀도의 복호 화상을 출력하는 것이 가능하다.
- <98> 단, 비트 확장 또는 축소를 수행해서 복호화하는 능력이 없는 복호화기로 화상 신호를 복호화하는 경우나, 또는 능력이 있다고 하여도 반드시 bit_depth_of_decoded_image로 나타낸 비트 정밀도의 복호 화상을 출력할 필요는 없고, 복호된 비트 정밀도 그대로 출력하는 것도 가능하다.
- <99> 또한, 도 6에 서플리멘탈 신택스(410)를 이용해서 복호 측의 출력 화상 신호의 색공간을 송신하는 예를 나타낸다. ex_sei_bit-extention_flag, bit_depth_of_decoded_image에 대해서는 앞에서 설명한 도 4의 예와 마찬가지로 지이다.
- <100> 서플리멘탈 신택스 내에 나타내는 ex_color_transform_flag는 출력 화상 신호의 색공간을 변환하는가 어떤가를 나타내는 플래그로서, 당해 플래그가 TRUE일 때는 출력 화상 신호의 각 컴퍼넌트의 색공간을 변경하는 것을 나타낸다. 한편, 플래그가 FALSE일 때는 출력 화상 신호의 각 컴퍼넌트의 색공간의 변경을 수행하지 않는 것을 나타낸다. 당해 플래그가 TRUE일 때는 더욱이 color_space_of_decoded_image가 송신된다. color_space_of_decoded_image는 출력 화상 신호의 색공간을 나타내는 값으로, 뒤에 설명되는 복호 측에서 비트 확장 또는 축소를 수행해서 복호화하는 능력이 있다. color_space_of_decoded_image의 값으로 지정되는 색공간으로 변환하는 능력이 있는 복호화기로 화상 신호를 복호화하는 경우는 출력 화상 신호의 각 컴퍼넌트를 color_space_of_decoded_image의 값으로 지정되는 색공간으로 변환한 후, bit_depth_of_decoded_image의 값에 따라 복호 화상의 비트 정밀도를 확대 또는 축소 해서 bit_depth_of_decoded_image로 나타낸 비트 정밀도의 복호 화상을 출력하는 것이 가능하다.
- <101> 단, color_space_of_decoded_image의 값으로 지정되는 색공간으로 출력 화상 신호의 각 컴퍼넌트를 변환하는 능력이 없는 복호화기로 복호하는 경우나, 또는 능력이 있다고 하여도, 반드시 color_space_of_decoded_image의

값으로 지정되는 색공간으로 변환한 복호 화상을 출력할 필요는 없다. 복호된 색공간 그대로 복호 화상을 출력한 후에, bit_depth_of_decoded_image로 나타낸 비트 정밀도로 컴퍼넌트를 변환하는 것도 가능하다. 또한, 비트 확장 또는 축소를 수행해서 복호화하는 능력이 없는 복호화기로 화상 신호를 복호화하는 경우나, 또는 능력이 있었다고 하여도 반드시 bit_depth_of_decoded_image로 나타낸 비트 정밀도의 복호 화상을 출력할 필요는 없고, 복호된 비트 정밀도인 채로 출력하는 것도 가능하다.

<102> 다음에, 도 7a, 도 7b를 참조해서 본 실시형태에 따른 화상 복호화 장치를 설명한다. 도 7a에 도시된 것과 같이, 이 화상 복호화 장치는 부호화 데이터가 입력되는 역다중화부(21)와, 역다중화부(21)의 출력에 접속되는 화상 복호화기(20), 화상 복호화기(20)의 출력에 접속되는 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(2001) 및, 역다중화부(21)로부터 비트 확장 정보를 받아 비트 변환 정보를 화소 비트 길이 축소기(2001)에 입력하는 비트 길이 변환 제어기(비트 정밀도 변환 제어기)(2002)를 구비하고 있다.

<103> 도 7b의 플로우차트에 도시된 것과 같이, 먼저 도 1a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 역다중화부(21)에 입력된다(S21). 역다중화부(21)에 있어서, 부호화 데이터(117)가 비트 확장 정보(2004) 및 화상 부호화 데이터(11)로 분리된다(S22). 비트 확장 정보(2004)는 비트 길이 변환 제어기(2002)에 입력되고, 화상 부호화 데이터(11)는 화상 복호화기(20)에 입력된다. 화상 부호화 데이터(11)는 화상 부호화기(10)에서 수행된 부호화와 역의 수순으로 복호화되고, 비트 확장 복호 화상 신호(203)로 된다(S23). 비트 확장 복호 화상 신호(203)는 화소 비트 길이 축소기(2001)에 입력된다. 비트 확장 정보(2004)가 비트 길이 변환 제어기(2002)에 입력되면, 비트 길이 변환 제어기(2002)는 복호 화상이 몇 비트 확장되어 있는가 및, 변환에 필요한 정보를 나타내는 비트 변환 정보(2003)를 출력한다.

<104> 도 8에 도시된 것과 같이 화소 비트 길이 축소기(2001)에서는 입력된 N비트 정밀도의 화상 신호(100)가 비트 변환 정보(2003)에 기초해서 스위치(E2)에 의해 각 화소의 비트 길이를 축소하든가 어떤가가 선택된다(S24). 스위치(E2)는 축소를 수행하는 경우는 ON 측에, 확장을 수행하지 않는 경우는 OFF 측에 접속한다. 스위치(E2)를 ON으로 한 경우는 화상 신호는 화소 비트 길이 축소 변환기(E02)에 입력되고, 뒤에 설명되는 화소 비트 길이 변환이 수행된다(S25). 스위치(E2)가 OFF인 경우는 화상 신호는 화소 비트 길이 변환이 되지 않고, 그대로 출력된다. 예컨대, ex_seq_bit_extention_flag가 TRUE이고, 각 화소의 비트 길이가 확장되어 있는 것을 나타내고 있는 경우는 스위치를 ON 측에, FALSE인 경우는 OFF 측으로 한다.

<105> 비트 변환 정보(2003)가, 예컨대 ex_seq_shift_bits에 의해 M비트 확장되어 있고, ex_bit_transform_type에 의해 예컨대 수식 (1)로 나타내는 변환이 수행된 것을 나타내는 BIT_EXT_TRANS를 나타내고 있었던 경우, 화소 비트 길이 축소기(2001)에 입력된 비트 확장 복호 화상 신호(203)는 각 화소의 값을 M비트 축소한다. 예컨대, 비트 확장 복호 화상 신호(203)의 어느 화소의 값이 K이었던 경우, M비트 축소한 후의 화소값 K'는 이하와 같이 계산된다.

$$K' = (K + \text{offset}) \gg M$$

$$\text{offset} = (1 \ll (M - 1)) \quad \dots (2)$$

<106> 이는 사사오입을 이용해서, 화소값을 M비트 작은 비트 길이로 축소하는 방법의 일례로서, 여기서의 축소 변환 방법은 예컨대, offset를 0~(1<< M)의 임의의 값으로 하는 등, 비트 길이를 작게 하는 방법이면, 어떤 변환방법이어도 된다.

<108> 비트 변환 정보(2003)가, 예컨대 ex_seq_shift_bits에 의해 M비트 확장되어 있고, ex_bit_transform_type에 의해 예컨대 수식 (1-1)로 나타내는 감마 변환이 수행된 것을 나타내는 GAMMA_TRANS를 나타내고 있다. gamma_value에 의해 감마 값이 γ 인 것이 나타내어져 있는 경우에는 화소 비트 길이 축소기(2001)에 입력된 비트 확장 복호 화상 신호(203)는 각 화소의 값을 M비트 축소한다. 예컨대, 비트 확장 복호 화상 신호(203)의 어느 화소의 값이 K이었던 경우, M비트 축소한 후의 화소값 K'는 이하와 같이 계산된다.

$$K' = \text{INT} \{ [(K / ((1 \ll M) - 1))^{1/\gamma} \times ((1 \ll M) - 1)] + \text{offset} \}$$

$$\dots (2-1)$$

<109> 비트 변환 정보(2003)가, 예컨대 ex_seq_shift_bits에 의해 M비트 확장되어 있고, ex_bit_transform_type에 의해 예컨대 수식 (1-2)로 나타내는 다이내믹 레인지 변환이 수행된 것을 나타내는 DR_TRANS를 나타내고 있고, min_value, max_value에 의해 입력 화상의 화소의 최소값과 최대값이, Max, Min인 것이 나타내어져 있는 경우에는 화소 비트 길이 축소기(2001)에 입력된 비트 확장 복호 화상 신호(203)는 각 화소의 값을 M비트 축소한다.

예컨대, 비트 확장 복호 화상 신호(203)의 어느 화소의 값이 K인 경우, M비트 축소한 후의 화소값 K'는 이하와 같이 계산된다.

$$K' = \text{INT} \left\{ \left[\frac{(K - (\text{Min} \ll M))}{(\text{Max} - \text{Min}) \ll M} \right]^{1/\gamma} \times ((1 \ll N) - 1) \right\} + \text{offset}$$

... (2-2)

<111>

<112> INT는 정수로 라운딩을 수행하는 처리를 나타낸다. 수식 (2-1), (2-2)에서의 offset는 라운딩을 수행할 때의 윗값을 나타내고, 0~1의 임의의 값이다.

<113> 비트 변환 정보(2003)가, 예컨대 ex_seq_shift_bits에 의해 M비트 확장되어 있고, 복호 화상 신호의 색공간이 예컨대 도 5에 나타내는 서플리멘탈 선택스 내에서 지정되어 있는 color_space_of_decoded_image로 지정되어 있는 색공간과는 다른 색공간인 경우에는 복호 화상의 각 컴퍼넌트의 각 화소를 color_space_of_decoded_image로 지정되어 있는 색공간으로 변환한 후, 비트 길이를 M비트 축소한다. 예컨대, 입력 화상이 RGB로부터 YCoCg로 변환되어 부호화되어 있고, color_space_of_decoded_image로 RGB가 지정되어 있는 경우에는 복호 화상의 각 컴퍼넌트의 각 화소 Y, Co, Cg에 대해 이하의 수식 (2-3)에 의해 비트 축소와 색공간 변환이 수행되어, 각 컴퍼넌트의 각 화소가 각각 R, G, B로 변환된다.

$$t = (Y - ((Cg - (1 \ll (N + M - 1))) \gg 1))$$

$$G' = \text{Clip1y}(t + (Cg - (1 \ll (N + M - 1))))$$

$$B' = \text{Clip1y}(t - ((Co - (1 \ll (N + M - 1))) \gg 1))$$

$$R' = \text{Clip1y}(B' + (Co - (1 \ll (N + M - 1))))$$

$$\text{offset} = (1 \ll (M - 1))$$

$$R = (R' + \text{offset}) \gg M$$

$$G = (G' + \text{offset}) \gg M$$

$$B = (B' + \text{offset}) \gg M$$

... (2-3)

<114>

<115> 여기서, Clip1y(A)는 A가 $0 < A < (1 \ll (N + M))$ 을 만족하는 경우에는 A를 그대로 출력하고, $A < 0$ 이라면 0을, $A \geq (1 \ll (N + M))$ 라면 $(1 \ll (N + M)) - 1$ 을 출력하는 처리를 나타내고 있다. 이는 사사오입을 이용해서, 화소값을 M비트 작은 비트 길이로 축소하는 방법의 일례로서, 여기서의 축소 변환방법은 예컨대 offset를 $0 \sim (1 \ll M)$ 의 임의의 값으로 하는 등, 비트를 작게 하는 방법이면, 어떤 변환방법이어도 된다.

<116> 여기서의 복호 화상 신호의 색공간이 서플리멘탈 선택스 내에 지정되어 있는 color_space_of_decoded_image로 지정되어 있는 예를 나타내었으나, 이와 같은 지정이 없는 경우나, 하이레벨 선택스(401)에 서플리멘탈 선택스로 나타낸 예와 마찬가지로 복호 화상 신호의 색공간을 지정하고 있는 경우에도, 복호 화상을 출력하는 과정에서 색 변환처리가 수행되는 경우에는 색 변환처리를 수행한 후, 화소값을 M비트 작은 비트 길이로 축소하여도 된다. 또한, 여기서 나타내는 색변환은 일례로서, 색변환을 수행하는 처리이면 어떤 처리를 수행하여도 된다.

<117> 이상에 나타낸 축소 변환은 일례로서, 비트 길이를 작게 하는 방법이면 어떠한 변환방법이어도 된다.

<118> 이상과 같이 해서, 화상 부호화 장치에 입력된 입력 화상과 동일한 N비트 정밀도의 복호 화상(202)이 화소 비트 길이 축소기(2001)로부터 출력된다(S25).

<119> 이상의 구성에 의하면, 화상 부호화 및 화상 복호화가 입력 화상의 비트 정밀도 보다도 M비트 큰 비트 정밀도로 수행하는 것이 가능하여, 부호화 효율을 향상시킬 수 있게 된다.

<120> (제2실시형태)

<121> 도 9a를 참조해서 제2실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 설명한다. 도 9에 도시된 것과 같이, 이 화상 부호화 장치는 화소 비트 길이 확장기(화소 비트 정밀도 변환기)(1001)와, 비트 길이 변환 제어기(비트 정밀도 변환 제어기)(1002), 감산기(101), 직교변환기(104), 양자화기(106), 역양자화기(109), 역직교변환기(110), 가산기(111), 루프 필터(113), 프레임 메모리(114), 예측 화상 작성기(115) 및, 엔트로피 부호화기(108)를 구비하고 있다. 입력 화상 신호를 받는 화소 비트 길이 확장기(1001)의 출력은 감산기(101)와 직교변환기(104) 및 양자화기(106)를 매개로 엔트로피 부호화기(108)에 접속된다. 양자화기(106)의 출력은 역양자화기(109)와, 역직교변환기(110), 가산기(111), 루프 필터(113) 및, 프레임 메모리(114)를 매개로

예측 화상 작성기(115)에 접속된다. 예측 화상 작성기(115)로부터의 예측 화상 신호는 감산기(101) 및 가산기(111)에 입력된다. 예측 화상 작성기(115)로부터의 움직임 벡터/예측 모드 정보는 엔트로피 부호화기(108)에 입력된다. 비트 길이 변환 제어기(1002)는 비트 변환 정보를 화소 비트 길이 확장기(1001)에 입력해서, 비트 확장 정보를 엔트로피 부호화기(108)에 입력한다.

<122> 상기 구성의 화상 부호화 장치의 동작을 도 9b의 플로우차트를 참조해서 설명한다. 화상 부호화 장치에, 입력 화상 신호(100)로서 예컨대 프레임 단위로 동화상 신호가 입력되면(S31), 화소 비트 길이 확장기(1001)는 입력된 N비트 정밀도의 화상 신호(100)의 각 화소의 값을 N비트 보다 M비트 큰 (N + M)비트 정밀도로 확장하는 처리를 수행한다(S32). 예컨대, 입력 화상 신호의 어느 화소의 값이 K인 경우, M비트 확장한 후의 화소값 K'는 예컨대 수식 (1)이나 수식 (1-1), (1-2), (1-3) 등에 의해 계산된다.

<123> 확장되는 비트 수 M 등의 변환 정보는 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다(S33). 화소 비트 길이 확장기(1001)의 구성예로서, 도 2의 구성을 취하고, 제1실시 형태와 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 절환해서 제어하는 처리를 수행하여도 된다.

<124> 감산기(101)에 의해, (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100)와 (N + M)비트 정밀도로 작성된 예측 화상 신호(102)와의 차이분이 취해져 (N + M)비트 정밀도의 예측 오차 신호(103)가 생성된다(S34). 생성된 예측 오차 신호(103)는 직교변환기(104)에 의해 직교변환(예컨대, 이산 코사인 변환(DCT))된다(S35). 직교변환기(104)에서는 직교변환 계수 정보(105)(예컨대, DCT 계수 정보)가 얻어진다. 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화되고, 양자화 직교변환 계수 정보(107)는 엔트로피 부호화기(108) 및 역양자화기(109)에 입력된다. 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해, 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차 받아, 즉 국부 복호화되어 예측 오차 신호와 마찬가지로의 신호, 즉 국부 복호 오차 신호로 변환된다. 이 국부 복호 오차 신호는 가산기(111)에서 (N + M)비트 정밀도의 예측 화상 신호(102)와 가산됨으로써, (N + M)비트 정밀도의 국부 복호 화상 신호(112)가 생성된다. 즉, 양자화 직교변환 계수 정보(107)가 국부 복호화된다(S36). 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진 후, 프레임 메모리(114)에 격납된다.

<125> 예측 화상 작성기(115)는 (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100) 및 프레임 메모리(114)에 격납된 (N + M)비트 정밀도의 국부 복호 화상 신호(112)로부터, 어느 예측 모드 정보에 기초해서 (N + M)비트 정밀도의 예측 화상 신호를 생성한다. 이 때, 가산기(111)로부터의 (N + M)비트 정밀도의 국부 복호 화상 신호(112)는 프레임 메모리(114)에 일단 저장할 수 있다. 프레임 내의 블록 마다 (N + M)비트 정밀도의 입력 화상 신호(100)와 프레임 메모리(114)에 저장할 수 있었던 (N + M)비트 정밀도의 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)에 의해 움직임 벡터가 검출된다(S37). 이 움직임 벡터로 보상된 (N + M)비트 정밀도의 국부 화상 신호를 이용해서 (N + M)비트 정밀도의 예측 화상 신호를 작성한다(S38). 여기서 생성된(N + M)비트 정밀도의 예측 화상 신호(102)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기(115)에서 출력된다.

<126> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및 비트 확장 정보(1003)가 엔트로피 부호화되고(S39), 이에 의해 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.

<127> 한편, 확장하는 비트 수 M의 부호화 방법에 대해서는 제1실시 형태와 마찬가지로이다. 또한, 본 실시 형태에서는 제1실시 형태와 마찬가지로 서플리멘탈 신택스에 다중화된 데이터를 이용하는 것이 가능하다.

<128> 다음에, 도 10a를 참조해서 본 실시 형태에 따른 화상 복호화 장치의 구성을 설명한다. 이 화상 복호화 장치는 엔트로피 복호화기(200)와, 역양자화기(109), 역직교변환기(110), 가산기(111), 루프 필터(113), 프레임 메모리(114), 예측 화상 작성기(115), 화소 비트 길이 축소기(화소 비트 정밀도 변환기)(2001) 및, 비트 길이 변환 제어기(비트 정밀도 변환 제어기)(2002)를 구비하고 있다. 부호화 데이터를 받는 엔트로피 복호화기(200)의 계수 정보 출력은 역양자화기(109)와, 역직교변환기(110), 가산기(111) 및, 루프 필터(113)를 매개로 화소 비트 길이 축소기(2001)에 접속된다. 루프 필터(113)의 출력은 프레임 메모리(114)를 매개로 예측 화상 작성기(115)의 한쪽 입력에 접속된다. 예측 화상 작성기(115)의 다른 쪽 입력은 예측 화상 작성기(115)로부터 움직임 벡터/예측 모드 정보를 받고 있다. 예측 화상 작성기(115)의 출력은 가산기(111)에 접속된다. 엔트로피 복호화기(200)의 비트 확장 정보 출력은 비트 길이 변환 제어기(2002)를 매개로 화소 비트 길이 축소기(2001)에 접속된다.

- <129> 도 10b를 참조해서 화상 복호화 장치의 동작을 설명한다. 화상 복호화 장치에 도 9a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 입력되면(S41), 엔트로피 복호화기(200)에서 부호화 데이터(117)가 엔트로피 부호화의 역의 수순에 따라 복호화되고(S42), 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 얻어진다.
- <130> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차 받아 (N + M)비트 정밀도의 잔차(殘差, residual)신호(201)로 변환된다(S43). 움직임 벡터/예측 모드 정보(116)는 예측 화상 작성기(115)에 입력되고, 프레임 메모리(114)에 격납된 (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)로부터 움직임 벡터/예측 모드 정보(116)에 기초해서 (N + M)비트 정밀도의 예측 화상 신호(102)가 생성된다(S44). (N + M)비트 정밀도의 잔차신호(201)와 (N + M)비트 정밀도의 예측 화상 신호(102)는 가산기(111)에 의해 가산되고, 복호 화상 신호가 생성된다(S45). 이 복호 화상 신호는 루프 필터(113)에서 필요에 따라 필터 처리가 이루어지고, (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)로서 출력되며, 프레임 메모리(114)에 격납된다. 엔트로피 복호화기(200)로부터 출력된 비트 확장 정보(2004)는 비트 길이 변환 제어기(2002)에 입력되면, 비트 길이 변환 제어기(2002)로부터 복호 화상이 몇 비트 확장되어 있는가를 나타내는 비트 변환 정보(2003)가 출력된다.
- <131> 화소 비트 길이 축소기(2001)에 입력된 비트 확장 복호 화상 신호(203)는 비트 변환 정보(2003)에 기초해서, 예컨대 수식 (2)나 수식 (2-1), (2-2), (2-3) 등에 기초해서 제1실시형태와 마찬가지로 처리를 받아 각 화소의 값을 M비트 축소한다(S46). 화소 비트 길이 축소기(2001)는 도 8에 도시되는 구성으로 하고, 제1실시형태와 마찬가지로 각 화소의 비트 길이를 축소하는가 어떤가를 플래그로 전환하는 제어가 수행되어도 된다.
- <132> 이상과 같이 해서, 화상 부호화 장치에 입력된 입력 화상과 동일한 N비트 정밀도의 복호 화상 신호(202)가 화소 비트 길이 축소기(2001)에서 출력된다(S47).
- <133> 이상의 구성에 의하면, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 것이 가능하고, 결과적으로 예측 오차 신호를 작게 할 수가 있기 때문에, 부호화 효율을 향상시킬 수가 있다.
- <134> (제3실시형태)
- <135> 도 11a에 본 발명의 제3실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 나타낸다. 이 화상 부호화 장치는 제2실시형태로 나타낸 구성예(도 9)와 거의 마찬가지로 구성이지만, 프레임 메모리(114)의 전단에 화소 비트 길이 변환기(1005)를 갖추고, 프레임 메모리(114)의 후단에 화소 비트 길이 변환기(화소 비트 정밀도 변환기)(1006)를 구비하는 점이 달리되어 있다.
- <136> 도 11b를 참조해서 이 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 화상 신호(100)로서 예컨대 프레임 단위로 동화상 신호가 입력된다(S51). 화소 비트 길이 확장기(화소 비트 정밀도 변환기)(1001)는 제2실시형태와 마찬가지로 처리를 수행함으로써, 입력된 N비트 정밀도의 화상 신호(100)의 각 화소의 값에 대해, N비트 보다 M비트 큰 (N + M)비트 정밀도로 확장하는 처리를 수행한다(S52). 확장된 비트 수 M은 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다. 화소 비트 길이 확장기(1001)는 도 2의 구성으로 하고, 제1실시형태와 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 전환해서 화소 비트 길이를 제어하는 처리를 수행하여도 된다.
- <137> 감산기(101)에 의해, (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100)와 (N + M)비트 정밀도로 작성된 예측 화상 신호(102)와의 차이분이 취해져 (N + M)비트 정밀도의 예측 오차 신호(103)가 생성된다(S53). 생성된 예측 오차 신호(103)는 직교변환기(104)에 의해 직교변환(예컨대, 이산 코사인 변환 (DCT))된다. 직교변환기(104)에서는 직교변환 계수 정보(105)(예컨대, DCT 계수 정보)가 얻어진다. 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화된다. 즉, 예측 오차 신호(103)는 직교변환되고, 양자화된다(S54). 양자화 직교변환 계수 정보(107)는 엔트로피 부호화기(108) 및 역양자화기(109)에 인도된다.
- <138> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 국부 복호 오차 신호로 변환되고, 가산기(111)에서 (N + M)비트 정밀도의 예측 화상 신호(102)와 가산된다. 이에 따라, (N + M)비트 정밀도의 국부 복호 화상 신호(112)가 생성된다. 즉, 양자화 직교변환 계수 정보(107)는 국부 부호화된다(S55).
- <139> (N + M)비트 정밀도의 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진

후, 화소 비트 길이 변환기(1005)에 입력되고, 각 화소의 값을 L 비트 작은 값으로 축소 변환하고, 또는 각 화소의 값을 L 비트 큰 값으로 확대 변환한다(S56). 예컨대, (N + M)비트 정밀도의 국부 복호 화상 신호(112)의 어느 화소의 값이 K이었던 경우, L 비트 축소된 후의 화소값 K'는 이하와 같이 계산된다.

$$K' = (K + \text{offset}) \gg L$$

$$\text{offset} = (1 \ll (L - 1)) \quad \dots (3)$$

<140>

여기서, 축소하는 비트 수 L은 $0 < L \leq M$ 을 만족하는 정수이다. 비트 길이를 축소한 결과, 국부 복호 화상 신호(112)의 각 화소의 비트 길이는 (N + M - L)비트로 된다. 여기서의 축소 변환방법은 예컨대 offset를 $0 \sim (1 \ll L)$ 의 임의의 값으로 하는 등, 비트 길이를 작게 하는 방법이면, 어떤 변환방법이여도 된다.

<141>

변환방법의 다른 수법을 설명한다. 도 11c에는 부호화 단위 화상의 화소값의 히스토그램(좌측)과 비트 정밀도 변환 후의 히스토그램(우측)이 나타나 있다. 도 11c에 도시된 것과 같이, 예컨대 12비트로 확장된 국부 복호 화상(112)을 8비트 길이의 화상으로 축소하는 경우, 12비트 길이로 확장된 국부 복호 화상(112)을 예컨대 매크로 블록 단위 등의 임의의 부호화 단위 마다 화소값의 최대값 mb_max와 최소값 mb_min으로부터 다이내믹 레인지 $D = (mb_max - mb_min)$ 를 산출한다. 이 다이내믹 레인지 D가 8비트로 나타내어지는 범위, 즉 0~255이면, 그 블록은 8비트로 변환되어 프레임 메모리(114)로 출력된다. 이때, 이 블록의 화소값의 최대값 mb_max 및/또는 최소값 mb_min을 이용해서 결정되는 대표값도 프레임 메모리(114)로 출력된다. 다이내믹 레인지 D가 8비트로 표현될 수 없는 값이면, 블록은 2비트 오른쪽으로의 쉬프트에 의한 계산 처리되고 나서 8비트로 변환된다. 이때에는 쉬프트량 Q_bit = 2 및 대표값과 더불어 블록이 프레임 메모리(114)로 출력된다. 다이내믹 레인지가 더욱 큰 경우는 도 11c에 나타나 있듯이 8비트 변환 블록이 쉬프트량 Q_bit = 4와 대표값과 더불어 프레임 메모리(114)로 출력된다.

<142>

상기의 수법을 보다 상세히 설명하면, 도 11c에 도시된 것과 같이, 예컨대 매크로 블록 단위 등의 임의의 부호화 단위 마다, 국부 복호 화상 신호(112) 내의 화소값의 최대값 mb_max와 최소값 mb_min를 구하고, 그 다이내믹 레인지 $D = (mb_max - mb_min)$ 에 따라 축소되는 비트 수 Q_bit가 (3-1)식을 이용해서 변경된다.

<143>

이 경우, 화소 비트 길이 변환기(1005)는 예컨대 도 11d와 같은 구성으로 되어 있고, 먼저 다이내믹 레인지 산출부(10051)에서 국부 복호 화상 신호(112) 내의 화소값의 최대값 mb_max와 최소값 mb_min을 구하고, 그 다이내믹 레인지 $D = (mb_max - mb_min)$ 을 구한다.

<144>

다음에, 쉬프트량/대표값 산출부(10052)에서, 다이내믹 레인지 D에 따라 쉬프트량 Q_bit를 예컨대 (3-1a)식을 이용해서 산출한다. 또한, 예컨대 mb_min를 대표값으로 설정한다.

$$Q_bit = \log_2(D) - (N + M - L - 1) \quad \dots (3-1a)$$

<146>

더욱이, 화소 비트 정밀도 변환기(10053)에서, 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, L 비트($L > 0$) 축소된 후의 화소값 K'는 예컨대 이하와 같이 계산되고, 변환된 국부 복호 화상 신호(112)가 대표값 mb_min, 쉬프트량 Q_bit(대표값/쉬프트량 10054)이 프레임 메모리(114)로 출력된다.

$$\text{Offset} = (1 \ll (Q_bit - 1))$$

$$K' = (K - mb_min + \text{Offset}) \gg Q_bit \quad \dots (3-1b)$$

<148>

이때, 예컨대 프레임 메모리(114)를 도 11f와 같이 참조 화상을 격납하는 메모리(114a)와 각 참조 화상의 각 부호화 단위(매크로 블록 단위) 마다 어떻게 비트 정밀도를 변환했는가를 나타내는 정보를 격납하는 서브 메모리(114b)로 구성하고, 서브 메모리(114b)에는 예컨대 대표값 mb_min와 쉬프트량 Q_bit를 유지하여 둔다.

<149>

또한, 복호 측에서 N + M비트 정밀도로 얻어지는 비트 확장 복호 화상 신호를 N비트 정밀도로 변환해서 복호 화상 신호를 얻은 경우에 예컨대 (2)식을 이용한 경우를 고려한다. 이때, (3-1)식을 이용해서 변환한 (N + M - L)비트 정밀도의 국부 복호 화상 신호를 프레임 메모리에 격납하고, (3-1)식의 역의 수순으로 프레임 메모리로부터 비트 정밀도가 N + M 비트로 확장된 국부 복호 화상 신호를 독출하면, 얻어지는 N + M 비트 정밀도의 국부 복호 화상 신호가 N + M - L 비트로 변환되기 전의 국부 복호 화상 신호를 직접 (2)식으로 변환한 경우와 다른 값이 산출되는 경우가 있을 수 있다. 이를 고려한 변환식이 이하의 (3-2)~(3-6)식으로 된다.

<150>

먼저, 다이내믹 레인지 산출부(10051)에서, 예컨대 매크로 블록 단위 등의 임의의 부호화 단위 마다, 국부 복호 화상 신호(112) 내의 화소값의 최대값 mb_max와 최소값 mb_min를 구하고, 그 다이내믹 레인지 $D = (mb_max -$

<151>

mb_min)을 구한다.

<152> 다음에, 쉬프트량/대표값 산출부(10052)에서, 다이내믹 레인지 D에 따라 축소하는 임시의 비트 수 Q_bit와 Q_bit로 쉬프트 연산을 수행할 때 이용하는 오프셋 offset를 (3-2)식을 이용해서 산출한다.

$$mb_min = INT(mb_min \gg L)$$

$$D = mb_max - (mb_min \ll L)$$

$$Q_bit = \log_2(D) - (N+M-L-1)$$

<153> Offset = (1 << (Q_bit - 1)) ... (3-2)

<154> 다음에, Q_bit의 값이 0이나 L이 아닌 경우에, 이하의 조건식 (3-3)을 만족하는가 어떤가를 판정한다.

<155> $D + Offset > (1 \ll (N+M-L+Q_bit) - 1 - Offset)$... (3-3)

<156> 여기서, (3-3)의 부등식을 만족하지 않은 경우는 (3-4)식에 나타내는 바와 같이, Q_bit를 1 가산하고, 재차 오프셋 offset의 재계산을 수행한다.

$$Q_bit = Q_bit + 1$$

<157> Offset = (1 << (Q_bit - 1)) ... (3-4)

<158> 한편, Q_bit의 값이 0이나 L인 경우는 (3-2)식의 Q_bit와 offset를 그대로 이용한다.

<159> 마지막으로, 화소 비트 정밀도 변환기(10053)에서, 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, L 비트(L > 0) 축소한 후의 화소값 K'는 예컨대 이하와 같이 계산되고, 변환된 국부 복호 화상 신호(112)가 대표값 mb_min, 쉬프트량 Q_bit(대표값/쉬프트량 10054)가 프레임 메모리로 출력된다.

<160> · Q_bit가 0이나 L인 경우

<161> $K' = (K - (\min_mb \ll L) + Offset) \gg Q_bit$... (3-5)

<162> · Q_bit가 0이나 L이 아닌 경우

<163> $K' = (K - (\min_mb \ll L) + 2 * Offset) \gg Q_bit$... (3-6)

<164> 이때, (3-1)식을 이용한 경우와 마찬가지로, 프레임 메모리(114)는 각 프레임의 각 부호화 단위 마다 어떻게 비트 정밀도를 변환하였는가를 나타내는 정보를 기억하는 서브 메모리를 갖고, 여기에 예컨대 대표값 mb_min와 쉬프트량 Q_bit를 유지하여 둔다.

<165> 이상과 같이 (3-1)이나 (3-2)~(3-6)식을 이용해서 매크로 블록 등의 부호화 단위 마다의 각 화소의 다이내믹 레인지를 고려해서, 각 화소값을 L 비트 작은 값으로 축소 변환한 경우, (3)식과 같이 단순히 L 비트 작은 값으로 축소 변환한 경우와 비교해서, 축소시의 쉬프트 연산에 의해 생기는 라운딩 오차를 작게 억제하는 것이 가능하여, 참조 화상 신호를 보다 정밀도를 유지한 상태에서 프레임 메모리에 보존하는 것이 가능하다.

<166> 상기 실시형태에서는 대표값을 화소값의 최소값 mb_min으로 하였지만, 그 외의 값이어도 되고, 화소값의 최대값 mb_max와 최소값 mb_min에 의해 정해지는 값이어도 된다.

<167> 역으로, 각 화소의 값을 (-L) 비트 큰 값으로 확대 변환하는 경우에는 예컨대 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, (-L) 비트 확장한 후의 화소값 K'는 예컨대 이하와 같이 계산된다.

<168> $K' = K \ll (-L)$... (4)

<169> 여기서, 확대하는 비트 수 L은 $0 < (-L)$ 을 만족하는 정수이다. 비트 길이를 확대한 결과, 국부 복호 화상 신호(112)의 각 화소의 비트 길이는 (N + M - L)비트로 된다. 도 12에 화소 비트 길이 변환기(1005)의 구성예를 나타낸다. 입력된 N비트 정밀도의 화상 신호(100)는 비트 길이 확장 정보(1003)에 기초해서 스위치(E3)에 의해 각 화소의 비트 길이를 확장하는가 어떤가가 선택된다. 스위치(E3)는 확장을 수행하는 경우는 ON 측에, 확장을 수행하지 않는 경우는 OFF 측에 접속한다. 스위치(E3)를 ON으로 한 경우, 화소 비트 길이 변환기(1005)에 입력된 화상 신호는 화소 비트 길이 확장/축소 변환기(E03)에 입력되고, 화소 비트 길이 변환된다. 스위치(E3)가 OFF인 경우는 화상 신호는 화소 비트 길이 변환되지 않고, 그대로 출력된다. 이와 같이, 비트 길이가 축소 또는 확대된 국부 복호 화상 신호(112)는 프레임 메모리(114)에 격납된다(S57). 프레임 메모리(114)에

격납된 (N + M - L)비트 정밀도의 국부 복호 화상 신호(112)는 예측 화상 작성기(115)에 입력되기 전에 화소 비트 길이 변환기(1006)에 인도되고, L > 0의 경우에는 각 화소의 비트 길이를 L 비트 큰 비트 정밀도로 확장 변환한다(S58). 예컨대, (N + M - L)비트 정밀도의 국부 복호 화상 신호(112)의 어느 화소의 값이 K이었던 경우, L 비트 확장한 후의 화소값 K'는 예컨대 이하와 같이 계산된다.

$$K' = K \ll L \quad \dots(5)$$

또한, 변환방법의 다른 수법으로서, 도 11c에 도시된 것과 같이, 예컨대 매크로 블록 등의 임의의 부호화 단위마다, 국부 복호 화상 신호(112) 내의 화소값의 최대값 mb_max와 최소값 mb_min를 구하고, 그 다이내믹 레인지 D = (mb_max - mb_min)에 따라 축소하는 비트 수 Q_bit를 (3-1)식으로 나타내는 식을 이용해서 변경한 경우에는 화소 비트 정밀도 변환기(1006)는 예컨대 도 11e와 같은 구성을 이용해서, 쉬프트량/대표값 독출부(10061)에서 프레임 메모리(114) 내의 서브 메모리(114b)로부터 당해 부호화 단위의 대표값 mb_min와 쉬프트량 Q_bit(대표값 / 쉬프트량 10054)를 독출하고, 화소 비트 정밀도 변환부(10062)에서, 예컨대 이하의 식을 이용해서 비트 정밀도를 L 비트 확장한 후의 화소값 K'를 계산한다.

$$K' = (K \ll Q_bit) + mb_min \quad \dots(5-1)$$

또한, 변환방법의 또 다른 수법으로서, (3-2)~(3-6)식으로 나타내는 식을 이용해서 변경한 경우에는 쉬프트량/대표값 독출부(10061)에서 프레임 메모리(114) 내의 서브 메모리로부터 당해 부호화 단위의 mb_min와 Q_bit를 독출하고, 화소 비트 정밀도 변환부(10062)에서, 예컨대 이하의 식을 이용해서 비트 정밀도를 L 비트 확장한 후의 화소값 K'를 계산한다.

Q_bit가 0이나 L인 경우

$$K' = (K \ll Q_bit) + (mb_min \ll L)$$

Q_bit가 0이나 L이 아닌 경우

$$K' = (K \ll Q_bit) + (mb_min \ll L) - (1 \ll (Q_bit - 1))$$

$$\dots(5-2)$$

한편, L < 0인 경우에는 각 화소의 비트 길이를 (-L) 비트 작은 비트 정밀도로 축소 변환한다. 예컨대, 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, (-L) 비트 축소한 후의 화소값 K'는 예컨대 이하와 같이 계산된다.

$$K' = (K + offset) \gg (-L)$$

$$offset = (1 \ll (-L - 1)) \quad \dots(6)$$

여기서의 축소 변환방법은 예컨대 offset를 0~(1 << (-L))의 임의의 값으로 하는 등, 비트 길이를 작게하는 방법이 어떤 변환방법이든 된다. 화소 비트 길이 변환기(1006)는 화소 비트 길이 변환기(1005)와 마찬가지로 도 12에 나타내는 구성으로 하고, 각 화소의 비트 길이를 변환하는가 어떤가의 처리를 플래그로 전환하는 제어를 수행하여도 된다. 이와 같은 변환을 수행함으로써, 예측 화상 작성기(115)에 출력되는 국부 복호 화상 신호(112)의 비트 정밀도는 (N + M)비트 정밀도로 된다.

프레임 메모리(114)의 전후에서, 축소/확대되는 비트 길이 L은 L ≤ M을 만족하는 정수이면서 프레임 메모리(114)의 전후에서 축소/확대되는 비트 수가 동등하면 된다. L = 0인 경우는 프레임 메모리(114)에 격납할 때 또는 프레임 메모리(114)로부터 출력하는 경우의 비트 확장/비트 축소는 수행되지 않는다. 화소 비트 길이 변환기(1005) 및 화소 비트 길이 변환기(1006)에서 수행되는 변환은 수식(3)~(6)으로 한정되는 것은 아니고, 지정의 비트 길이 만큼 확대/축소가 수행되는 경우이면, 어떤 변환을 수행하여도 된다. 이 비트 수 L에 대해서도 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다.

예측 화상 작성기(115)는 (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100) 및 (N + M)비트 정밀도의 국부 복호 화상 신호(112)로부터 어느 예측 모드 정보에 기초해서 (N + M)비트 정밀도의 예측 화상 신호를 생성한다. 이 때, 프레임 내의 블록마다 (N + M)비트 정밀도의 입력 화상 신호(100)와 화소 비트 길이 변환기(1005)에 의해 (N + M)비트 정밀도로 확대된 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)을 취해, 움직임 벡터를 검출한다(S59). 이 움직임 벡터에서 보상된 (N + M)비트 정밀도의 국부 화상 신호를 이용해서 (N + M)비트 정밀도의 예측 화상 신호를 작성한다(S60). 여기서 생성된 (N + M)비트 정밀도의 예측

화상 신호(102)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기 (115)에서 출력된다.

- <184> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및 비트 확장 정보(1003)가 엔트로피 부호화되고(S61), 이에 따라 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.
- <185> 다음에, 확장하는 비트 수 M 및 L의 부호화 방법에 대해 설명한다. 본 실시형태에서 사용되는 선택스의 구조의 예는 제1실시형태에서 이용한 도 3과 마찬가지로이다. 본 실시형태에서는 확장하는 비트 수를 시퀀스 파라미터 세트 선택스(404), 픽처 파라미터 세트 선택스(405), 슬라이스 레벨 선택스(402) 및, 매크로 블록 레벨 선택스(403)에 포함해서 송신하는 것이 가능하다. 각각의 선택스를 이하에서 설명한다.
- <186> 도 13의 시퀀스 파라미터 세트 선택스 내에 도시되는 ex_seq_bit_extention_flag는 비트 확장을 수행하는가 어떤가를 나타내는 플래그이고, 당해 플래그가 TRUE일 때는 비트 확장을 수행하는가의 여부를 시퀀스 단위로 절환하는 것이 가능하다. 한편, 플래그가 FALSE일 때는 시퀀스 내에서는 비트 확장은 수행되지 않는다. ex_seq_bit_extention_flag가 TRUE일 때는 다시 몇 비트 확장을 수행하는가를 나타내는 ex_seq_shift_bits를 송신하여도 된다.
- <187> ex_seq_bit_extention_flag가 TRUE일 때는 다시 프레임 메모리(114)에 격납되는 때의 비트 정밀도를 나타내는 ex_framemem_bitdepth를 송신해도 된다. 본 실시형태에서는 예컨대 $N + M - L$ 이 ex_framemem_bitdepth에 격납되어 송신되는 것으로 된다.
- <188> 본 실시형태에서는 임의의 부호화 단위로 비트 확장을 수행하는가의 여부를 절환하거나, 확장하는 비트 수를 절환하거나 하는 것도 가능하다. 이 경우에는 확장하는 비트 수를 다시 픽처 파라미터 세트 선택스(405), 슬라이스 레벨 선택스(402) 및, 매크로 블록 레벨 선택스(403)에 포함해서 송신하는 것이 가능하다.
- <189> 도 14의 픽처 파라미터 세트 선택스 내에 도시되는 ex_pic_bit_extention_flag는 픽처 마다 비트 확장을 수행하는가 어떤가를 변경하는가 어떤가를 나타내는 플래그이다. 당해 플래그가 TRUE일 때는 픽처 단위로 비트 확장을 수행하는가 어떤가를 절환하는 것이 가능하다. 한편, 플래그가 FALSE일 때는 픽처 마다 픽처 단위로 비트 확장을 수행하는가 어떤가를 변경할 수가 할 수 없다. ex_pic_bit_extention_flag가 TRUE일 때는 다시 몇 비트 확장을 수행하는가를 나타내는 ex_pic_shift_bits가 송신된다. 여기서, 시퀀스 파라미터 선택스 내의 ex_seq_shift_bits에서 시퀀스 레벨로 확장하는 비트 수가 지정되어 있던 경우에는 ex_pic_shift_bits를 확장하는 비트 수로서 우선하여도 되고, ex_seq_shift_bits를 확장하는 비트 수로서 우선하여도 되며, ex_seq_shift_bits + ex_pic_shift_bits를 확장하는 비트 수로 하여도 된다. 어느 것을 우선하는가는 미리 취해서 결정하여 두는 것이 바람직하다.
- <190> 픽처 파라미터 세트 선택스 내에는 ex_bit_extention_in_slice_flag, ex_bit_extention_in_mb_flag라는 플래그가 존재하고 있어도 된다. 이들의 플래그는 각각 슬라이스 레벨, 매크로 블록 레벨에서 비트 확장을 수행하는가 어떤가를 변경하는 플래그가 존재하는가 어떤가를 나타내는 플래그이다.
- <191> 도 15에 나타낸 바와 같이, 슬라이스 레벨 선택스 내에는 ex_bit_extention_in_slice_flag가 TRUE일 때는 ex_slice_shift_bits가 송신되고, 슬라이스 단위로 확장하는 비트 수를 절환해서 송신하는 것이 가능하다. 여기서, 먼저 시퀀스 파라미터 세트 선택스, 픽처 파라미터 선택스에 의해 확장하는 비트 수 S가 지정되어 있는 경우에는 S를 확장하는 비트 수로서 우선하여도 되고, ex_slice_shift_bits를 확장하는 비트 수로서 우선하여도 되며, S+ ex_slice_shift_bits를 확장하는 비트 수로서 우선하여도 된다. 한편, 어느 것을 우선하는가는 미리 취해서 결정해 두는 것이 바람직하다. 한편, ex_bit_extention_in_slice_flag가 FALSE인 경우에는 ex_slice_shift_bits는 송신되지 않는다.
- <192> 도 16에 나타낸 바와 같이, 매크로 블록 레벨 선택스 내에는 ex_bit_extention_in_mb_flag가 TRUE일 때는 ex_mb_shift_bits가 송신되고, 매크로 블록 단위로 확장하는 비트 수를 절환해서 송신하는 것이 가능하다. 여기서, 먼저 시퀀스 파라미터 세트 선택스, 픽처 파라미터 선택스, 슬라이스 레벨 선택스에 의해 확장하는 비트 수 S가 지정되어 있는 경우에는 S를 확장하는 비트 수로서 우선하여도 되고, ex_mb_shift_bits를 확장하는 비트 수로서 우선 하여도 되며, S+ ex_mb_shift_bits를 확장하는 비트 수로서 우선하여도 된다. 어느 것을 우선하는가는 미리 취해서 결정하여 두는 것이 바람직하다. 한편, ex_bit_extention_in_mb_flag가 FALSE인 경우에는 ex_slice_shift_bits는 송신되지 않는다.
- <193> 앞에서 설명한 바와 같이, 임의의 부호화 단위로 비트 확장을 수행하는가의 여부를 절환하는 경우, 또는 확장하

는 비트 수를 절환하는 경우에는 프레임 메모리(114)에 격납되는 국부 복호 화상 신호의 비트 정밀도가 시퀀스 파라미터 세트 선택스 내에 도시되는 ex_framemem_bitdepth로 되도록 L이 정해진다.

- <194> 본 실시형태에서는 제1실시형태와 마찬가지로 서플리멘탈 선택스에 다중화된 데이터를 이용하는 것이 가능하다.
- <195> 다음에, 도 17a를 참조해서 본 실시형태에 따른 화상 복호화 장치의 구성을 설명한다. 이 화상 복호화 장치는 제2실시형태로 나타낸 구성예(도 10a)와 거의 마찬가지로 구성이지만, 가산기(111)(및 루프 필터(113))의 후단에 화소 비트 길이 축소기(2001) 대신 화소 비트 길이 변환기(화소 비트 정밀도 변환기)(2007)를 갖추고, 프레임 메모리(114)는 가산기(111)(및 루프 필터(113))의 후단이 아니라, 화소 비트 길이 변환기(2007)의 후단에 접속되며, 더욱이 프레임 메모리(114)의 후단에 화소 비트 길이 변환기(2008)가 접속되어 있는 점이 다르다.
- <196> 도 17b의 플로우차트를 참조해서 화상 복호화 장치의 동작을 설명한다. 화상 복호화 장치에 도 11a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 입력되면(S71), 엔트로피 복호화기(200)에서 부호화 데이터(117)가 엔트로피 부호화의 역의 수순으로 복호화되고, 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 얻어진다(S72).
- <197> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차 받아 (N + M)비트 정밀도의 잔차신호(201)로 변환된다(S73)(S74).
- <198> 엔트로피 복호화기(200)로부터 출력된 비트 확장 정보(2004)는 비트 길이 변환 제어기(2002)에 입력되면, 복호 화상이 몇 비트 확장되어 있는가를 나타내는 비트 수 M과, 프레임 메모리에 격납되는 때에 축소하는 비트 수 L을 나타내는 비트 변환 정보(2003)를 비트 길이 변환 제어기(2002)로부터 출력한다.
- <199> 화소 비트 길이 변환기(2008)는 뒤에 설명되는 수순으로 프레임 메모리(114)에 격납된 (N + M - L)비트 정밀도의 복호 화상 신호(202)에 대해, 비트 변환 정보(2003)에 기초해서, 예컨대 L > 0인 경우에는 수식 (5)(5-1)(5-2) 등과 동등한 처리를 실시함으로써 화소 비트 길이를 L 비트 크게 확장 변환하는 처리를 수행하고(S75), L < 0인 경우에는 수식 (6) 등과 동등한 처리를 실시함으로써 화소 비트 길이를 (-L) 비트 작게 축소 변환하는 처리를 수행하며, (N + M)비트 정밀도의 비트 확장 참조 화상 신호(204)를 출력한다(S75). 한편, (5-1)이나 (5-2)와 마찬가지로 처리를 실시하는 경우, 화소 비트 길이 변환기(2008)의 구성을 도 11d와 마찬가지로 하여도 된다. 또한, 프레임 메모리(114)를 예컨대 도 11f와 마찬가지로 구성하여도 된다.
- <200> 움직임 벡터/예측 모드 정보(116)는 예측 화상 작성기(115)에 입력되고, 상기 (N + M)비트 정밀도의 비트 확장 참조 화상 신호(204)로부터 움직임 벡터/예측 모드 정보(116)를 기초로 (N + M)비트 정밀도의 예측 화상 신호(102)가 생성된다(S77). (N + M)비트 정밀도의 잔차신호(201)와 (N + M)비트 정밀도의 예측 화상 신호(102)는 가산기(111)에 의해 가산된다. 가산된 신호는 루프 필터(113)에서 필요에 따라 필터 처리 되고, (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)가 출력된다(S78).
- <201> 비트 확장 복호 화상 신호(203)는 화소 비트 길이 변환기(2007)에 입력되고, 비트 변환 정보(2003)에 기초해서 각 화소의 값에 대해 예컨대 수식 (2) 등의 제1실시형태의 화상 복호화 장치에서의 화소 비트 길이 축소기와 동등한 처리가 실시되는 것에 의해 M비트 작은 값으로 화소 비트 길이가 축소 변환되고(S79), 화상 부호화 장치에 입력된 입력 화상과 같은 N비트 정밀도의 복호 화상(202)을 얻는다(S80).
- <202> 화소 비트 길이 변환기(2007)는 도 12의 구성으로 하고, 각 화소의 비트 길이를 축소하는가 어떤가를 플래그로 절환하는 제어를 수행하여도 된다.
- <203> M = L의 경우에는 N비트 정밀도의 복호 화상 신호(202)는 그대로 프레임 메모리(114)에 격납된다. M ≠ L이고, L > 0인 경우에는 (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)에 대해, 예컨대 수식 (3)(3-1)(3-2)~(3-6)과 마찬가지로 처리를 각 화소 마다 수행함으로써, L 비트 만큼 비트 길이가 축소된 (N + M - L)비트 정밀도의 복호 화상을 작성하고, 프레임 메모리(114)에 격납한다. 역으로 L < 0인 경우에는 수식 (4)와 마찬가지로 처리를 각 화소에 대해 수행함으로써, (-L) 비트 만큼 비트 길이가 축소된 (N + M - L)비트 정밀도의 복호 화상을 작성하고, 프레임 메모리(114)에 격납한다. 한편, (3-1)이나 (3-2)~(3-6)과 마찬가지로 처리를 실시하는 경우, 화소 비트 길이 변환기(2007)의 구성을 도 11d와 마찬가지로 구성하여도 된다.
- <204> 이상의 구성에 의하면, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 것이 가능하고, 결과적으로 예측 오차 신호를 작게 할 수가 있기 때문에, 부호화 효율을 향상시킬 수가 있다. 또한, 제1, 제2실시형태와 달리, 0 < L ≤ M의 경우에는 프레임 메모리에 격납되는 참조 화상 신호를 비트 길이가 확장된 입력 화상 신호나 예측 화상 신호

보다 작은 비트 길이로 격납 할 수가 있고, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 효과를 유지한 채로, 프레임 메모리의 사용량을 삭감 할 수가 있게 된다.

- <205> 이상의 구성에 의하면, 임의의 부호화 단위로 비트 확장을 수행하는가의 여부를 절환하거나, 확장하는 비트 수를 절환하거나 하는 것이 가능하고, 임의의 부호화 단위 마다 가장 부호화 효율이 좋은 확장 비트 수를 선택해서 부호화 할 수가 있기 때문에, 더욱 부호화 효율을 높이는 것도 가능하다.
- <206> (제4실시형태)
- <207> 도 18a를 참조해서 제4실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 설명한다. 이 화상 부호화 장치는 제2실시형태로 나타낸 구성예(도 9)와 비교해서, 입력 화상에 대해 화소 비트 길이를 확대하는 화소 비트 길이 확장기를 갖추지 않고, 프레임 메모리(114)(및 루프 필터(113))의 전단에 화소 비트 길이 확장기(화소 비트 정밀도 확장 변환기)(1001)를 갖추며, 예측 화상 작성기(115)의 후단에 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(1004)를 구비하는 점이 달리 되어 있다.
- <208> 도 18b의 플로우차트를 참조해서 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 입력 화상 신호(100)로서 예컨대 프레임 단위로 각 화소의 정밀도가 예컨대 N비트 정밀도인 동화상 신호가 입력된다(S81). 감산기(101)에 의해 입력 화상 신호(100)와 N비트 정밀도의 예측 화상 신호(102)와의 차이분이 취해지고, N비트 정밀도의 예측 오차 신호(103)가 생성된다(S82). N비트 정밀도의 예측 화상 신호(102)의 생성 방법에 대해서는 뒤에 설명한다. 생성된 예측 오차 신호(103)에 대해 직교변환기(104)에 의해 직교변환(예컨대, 이산 코사인 변환(DCT))이 실시되고, 직교변환기(104)에서는 직교변환 계수 정보(105)(예컨대, DCT 계수 정보)가 얻어진다(S83). 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화되고, 양자화 직교변환 계수 정보(107)는 엔트로피 부호화기(108) 및 역양자화기(109)에 인도된다.
- <209> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 국부 복호 오차 신호로 변환된다. 이 국부 복호 오차 신호는 가산기(111)에서 N비트 정밀도의 예측 화상 신호(102)와 가산됨으로써, N비트 정밀도의 국부 복호 화상 신호(112)가 생성된다(S84).
- <210> 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진 후, 화소 비트 길이 확장기(1001)에 입력되고, 각 화소의 값을 M비트 큰 값으로 확장 변환한다(S85). 예컨대, 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, M비트 축소된 후의 화소값 K'는 제1실시형태의 수식 (1)과 마찬가지로 계산된다. 비트 정밀도가 (N + M)비트로 확대된 국부 복호 화상 신호(112)는 프레임 메모리(114)에 격납된다(S86). 프레임 메모리(114)에 격납된 (N + M)비트 정밀도의 국부 복호 화상 신호(112)는 예측 화상 작성기(115)에 입력된다. 화소 비트 길이 확장기(1001)는 도 2의 구성으로 하고, 제1실시형태와 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 절환해서 비트 길이를 제어하는 처리를 수행하여도 된다.
- <211> 예측 화상 작성기(115)는 (N + M)비트 정밀도의 국부 복호 화상 신호(112)로부터 어느 예측 모드 정보에 기초해서 (N + M)비트 정밀도의 예측 화상 신호를 생성한다. 이 때, 프레임 내의 블록 마다 입력 화상 신호(100)의 각 화소를 (N + M)비트 정밀도로 확장한 화상 신호와, (N + M)비트 정밀도로 확대된 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)을 취해 움직임 벡터를 검출한다(S87). 이 움직임 벡터로 보상된 (N - M)비트 정밀도의 국부 화상 신호를 이용해서 (N + M)비트 정밀도의 확장 예측 화상 신호(117)를 작성한다(S89). 여기서 생성된 (N + M)비트 정밀도의 확장 예측 화상 신호(117)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기(115)에서 출력된다.
- <212> (N + M)비트 정밀도의 확장 예측 화상 신호(117)는 화소 비트 길이 축소기(1004)에 입력되고, 각 화소의 비트 길이가 M비트 작아지게 되는 화상 신호로 변환된다(S90). 이 변환은 예컨대 제1실시형태로 나타낸 수식 (2)와 마찬가지로 처리에 의해 수행된다. 여기서, 축소되는 비트 수 M 및, 화소 비트 길이 확장기(1001)에서 확대되는 비트 수 M은 함께 같은 값이고, 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다. 화소 비트 길이 축소기(1004)는 도 8의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 절환해서 비트 길이를 제어하는 처리를 수행하여도 된다.
- <213> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및, 비트 확장 정보(1003)가 엔트로피 부호화되고(S91), 이에 따라 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.
- <214> 확장하는 비트 수 M의 부호화 방법은 제1실시형태와 마찬가지로이다. 또한, 본 실시형태에서는 제1실시형태와

마찬가지로 서플리멘탈 신택스에 다중화된 데이터를 이용하는 것이 가능하다.

- <215> 다음에, 도 19a를 참조해서 본 실시형태에 따른 화상 복호화 장치의 구성을 설명한다. 이 화상 복호화 장치는 제2실시형태로 나타낸 구성(도 10a)과 비교해서, 프레임 메모리(114)(및 루프 필터(113))의 전단에 화소 비트 길이 확장기(2005)를 갖추고, 예측 화상 작성기(115)의 후단에 화소 비트 길이 축소기(화소 비트 정밀도 변환기)(2006)를 구비하는 점이 달리 되어 있다.
- <216> 도 19b의 플로우차트를 참조해서 화상 복호화 장치의 동작을 설명한다. 화상 복호화 장치에 도 18a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 입력되면(S101), 엔트로피 복호화기(200)에서 부호화 데이터(117)가 엔트로피 부호화의 역의 수순으로 복호화되고, 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 얻어진다(S102). 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 N비트 정밀도의 잔차신호(201)로 변환된다(S103). 엔트로피 복호화기(200)로부터 출력된 비트 확장 정보(2004)는 비트 길이 변환 제어기(2002)에 입력되면, 복호 화상이 몇 비트 확장되어 있는가를 나타내는 비트 변환 정보(2003)를 비트 길이 변환 제어기(2002)에서 출력한다(S104).
- <217> 움직임 벡터/예측 모드 정보(116)가 예측 화상 작성기(115)에 입력되면, 뒤에 설명되는 수순으로 프레임 메모리(114)에 격납된 비트 확장 복호 화상 신호(203)로부터 움직임 벡터/예측 모드 정보(116)에 기초해서 (N + M)비트 정밀도의 확장 예측 화상 신호(205)가 생성된다(S105).
- <218> 화소 비트 길이 축소기(2006)는 (K + M)비트 정밀도의 확장 예측 화상 신호(205)에 대해 비트 변환 정보(2003)에 기초해서, 예컨대 수식 (2) 등의 제1실시형태의 화상 복호화 장치에서 화소 비트 축소 변환기와 동등한 처리를 실시함으로써 화소 비트 길이를 M비트 축소 변환하는 처리를 수행하고(S106), N비트 정밀도의 예측 화상 신호(102)를 출력한다. 화소 비트 길이 축소기(2006)는 도 8의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 전환해서 비트 길이를 제어하는 처리를 수행하여도 된다.
- <219> N비트 정밀도의 잔차신호(201)와 N비트 정밀도의 예측 화상 신호(102)는 가산기(111)에 의해 가산되고, 축소 복호 화상 신호가 생성된다(S107). 축소 복호 화상 신호는 화소 비트 길이 확장기(2005)에 입력되면, 화소 비트 길이 확장기(2005)는 비트 변환 정보(2003)에 기초해서, 예컨대 수식 (1) 등의 제1실시형태의 화상 부호화 장치에서 화소 비트 길이 확장기로 수행되는 처리와 동등한 처리를 실시함으로써 화소 비트 길이를 M비트 확장하는 처리를 수행한다(S108). 화소 비트 길이 확장기(2005)로부터 출력된 신호는 루프 필터(113)에서 필요에 따라 필터 처리가 이루어지고, (N + M)비트 정밀도의 확장 복호 화상 신호(203)가 출력되고(S109), 프레임 메모리(114)에 격납된다. 화소 비트 길이 확장기(2005)는 도 2의 구성으로 하고, 제1실시형태와 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 전환해서 비트 길이를 제어하는 처리를 수행하여도 된다.
- <220> (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)는 화소 비트 길이 축소기(2001)에 입력되고, 비트 변환 정보(2003)에 기초해서 각 화소의 값에 대해 예컨대 수식 (2) 등의 제1실시형태의 화상 복호화 장치에서의 화소 비트 축소 변환기와 동등한 처리가 실시되는 것에 의해, 화상 부호화 장치에 입력된 입력 화상과 동일한 N비트 정밀도의 복호 화상(202)을 얻는다(S110)(S111).
- <221> 이상의 구성에 의하면, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 것이 가능하다. 따라서, 결과적으로 예측 오차 신호를 작게 할 수가 있기 때문에, 부호화 효율을 향상시킬 수가 있다. 또한, 제1~3실시형태와 달리, 예측 오차 신호 및 잔차신호의 변환·양자화의 처리를 입력 화상의 비트 정밀도에 대응한 정밀도로 수행하는 것이 가능해져, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 효과를 유지한 채로, 변환·양자화의 비트 정밀도를 삭감하여, 연산 규모를 작게 할 수가 있게 된다.
- <222> (제5실시형태)
- <223> 도 20a를 참조해서 제5실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 설명한다. 이 화상 부호화 장치는 제2실시형태로 나타낸 구성예(도 9)와 비교해서, 입력 화상에 대해 화소 비트 길이를 확대하는 화소 비트 길이 확장기를 갖추지 않고, 예측 화상 작성기(115)의 전단에 화소 비트 길이 확장기(화소 비트 정밀도 확장 변환기)(1001)를 갖추며, 예측 화상 작성기(115)의 후단에 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(1004)를 구비하는 점이 달리 되어 있다.
- <224> 도 20b의 플로우차트를 참조해서 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 입력 화상 신호(100)로서 예컨대 프레임 단위로 각 화소의 정밀도가 예컨대 N비트 정밀도인 동화상 신호가 입력된다(S121).

가산기(101)에 의해 입력 화상 신호(100)와 N비트 정밀도의 예측 화상 신호(102)와의 차이분이 취해져 N비트 정밀도의 예측 오차 신호(103)가 생성된다(S122). N비트 정밀도의 예측 화상 신호(102)의 생성 방법에 대해서는 뒤에 설명한다. 생성된 예측 오차 신호(103)에 대해 직교변환기(104)에 의해 직교변환, 예컨대 이산 코사인 변환(DCT)이 실시되고, 직교변환기(104)에서는 직교변환 계수 정보(105), 예컨대 DCT 계수 정보가 얻어진다(S123). 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화되고, 양자화 직교변환 계수 정보(107)는 엔트로피 부호화기(108) 및 역양자화기(109)에 인도된다.

<225> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 국부 복호 오차 신호로 변환된다. 이 국부 복호 오차 신호는 가산기(111)에서 N비트 정밀도의 예측 화상 신호(102)와 가산됨으로써, N비트 정밀도의 국부 복호 화상 신호(112)가 생성된다(S124).

<226> N비트 정밀도의 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진 후, 프레임 메모리(114)에 격납된다(S125). 프레임 메모리(114)에 격납된 N비트 정밀도의 국부 복호 화상 신호(112)는 화소 비트 길이 확장기(1001)에 입력되고, 각 화소의 값을 M비트 큰 값으로 확장 변환한다(S126). 예컨대, 비트 확장 복호 화상 신호의 어느 화소의 값이 K이었던 경우, M비트 축소 후의 화소값 K'는 제1실시형태의 수식 (1)과 마찬가지로 계산된다. 비트 정밀도가 (N + M)비트로 확장된 국부 복호 화상 신호(112)는 예측 화상 작성기(115)에 입력된다. 화소 비트 길이 확장기(1001)는 도 2의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 전환해서 비트 길이를 제어하는 처리를 수행하여도 된다.

<227> 예측 화상 작성기(115)는 (N + M)비트 정밀도의 국부 복호 화상 신호(112)로부터 어느 예측 모드 정보에 기초해서 (N + M)비트 정밀도의 예측 화상 신호를 생성한다. 이 때, 프레임 내의 블록 마다 입력 화상 신호(100)의 각 화소를 (N + M)비트 정밀도로 확장한 것과, (N + M)비트 정밀도로 확대된 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)을 취해, 움직임 벡터를 검출한다(S127). 이 움직임 벡터로 보상된 (N + M)비트 정밀도의 국부 화상 신호를 이용해서 (N + M)비트 정밀도의 확장 예측 화상 신호(117)를 작성한다(S128). 여기서 생성된 (N + M)비트 정밀도의 확장 예측 화상 신호(117)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기(115)에서 출력된다.

<228> 확장 예측 화상 신호(117)는 화소 비트 길이 축소기(1004)에 입력되고, 각 화소의 비트 길이가 M비트 작아지게 되도록 변환이 실시된다(S129). 이 변환은 예컨대 제1실시형태의 화상 복호화기에서 나타난 수식 (2)와 마찬가지로 처리를 실시하는 것으로 수행된다. 여기서, 축소되는 비트 수 M 및 화소 비트 길이 확장기(1001)에서 확대되는 비트 수 M은 함께 같은 값이고, 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다. 화소 비트 길이 축소기(1004)는 도 8의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 전환해서 제어하는 처리를 수행하여도 된다.

<229> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및, 비트 확장 정보(1003)가 엔트로피 부호화되고(S130), 이에 의해 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.

<230> 확장하는 비트 수 M의 부호화 방법은 제1실시형태와 마찬가지로이다. 본 실시형태에서는 제1실시형태와 마찬가지로 서플리멘탈 신택스에 다중화된 데이터를 이용하는 것이 가능하다.

<231> 다음에, 도 21a를 참조해서 본 실시형태에 따른 화상 복호화 장치의 구성을 설명한다. 이 화상 복호화 장치는 제2실시형태로 나타난 구성예(도 10)와 비교해서, 가산기(111)(및 루프 필터(113))의 후단에 화소 비트 축소기를 갖추지 않고, 가산기(111)(및 루프 필터(113))로부터 복호 화상 신호(202)가 출력됨과 더불어, 예측 화상 작성기(115)의 전단에 화소 비트 길이 확장기(화소 비트 정밀도 확장 변환기)(2005)를 갖추며, 예측 화상 작성기(115)의 후단에 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(2001)를 구비하는 점이 달리 되어 있다.

<232> 도 21b의 플로우차트를 참조해서 화상 복호화 장치의 동작을 설명한다. 화상 복호화 장치에 도 20a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 입력되면(S141), 엔트로피 복호화기(200)에서 부호화 데이터(117)가 엔트로피 부호화의 역의 수순으로 복호화되고, 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 얻어진다(S142). 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해, 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 N비트 정

밀도의 잔차신호(201)로 변환된다(S143). 엔트로피 복호화기(200)로부터 출력된 비트 확장 정보(2004)가 비트 길이 변환 제어기(2002)에 입력되면, 복호 화상이 몇 비트 확장되어 있는가를 나타내는 비트 변환 정보(2003)를 비트 길이 변환 제어기(2002)로부터 출력한다(S144).

- <233> 화소 비트 길이 확장기(2005)는 뒤에 설명되는 수순으로 프레임 메모리(114)에 격납된 N비트 정밀도의 복호 화상 신호(202)에 대해, 비트 변환 정보(2003)에 기초해서, 예컨대 수식 (1) 등의 제1실시형태의 화상 부호화 장치에서의 화소 비트 길이 확장기에서 수행되는 처리와 동등한 처리를 실시함으로써 화소 비트 길이를 M비트 확장 변환하는 처리를 수행하고, (N + M)비트 정밀도의 비트 확장 참조 화상 신호(204)를 출력한다. 화소 비트 길이 확장기(2005)는 도 2의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 절환해서 제어하는 처리를 수행하여도 된다.
- <234> 움직임 벡터/예측 모드 정보(116)는 예측 화상 작성기(115)에 입력되고, 상기(N + M)비트 정밀도의 비트 확장 참조 화상 신호(204)로부터 움직임 벡터/예측 모드 정보(116)에 기초해서 (N + M)비트 정밀도의 확장 예측 화상 신호(205)가 생성된다(S145). 화소 비트 길이 축소기(2001)는 (N + M)비트 정밀도의 확장 예측 화상 신호(205)에 대해 비트 변환 정보(2003)에 기초해서, 예컨대 수식 (2) 등의 제1실시형태의 화상 복호화 장치에서의 화소 비트 축소 변환기와 동등한 처리를 실시함으로써 화소 비트 길이를 M비트 축소 변환하는 처리를 수행하고, N비트 정밀도의 예측 화상 신호(102)를 출력한다(S146). 화소 비트 길이 축소기(2001)는 도 8의 구성으로 하고, 실시형태 1과 마찬가지로 각 화소의 비트 길이를 확장하는가 어떤가를 플래그로 절환해서 제어하는 처리를 수행하여도 된다.
- <235> N비트 정밀도의 잔차신호(201)와 N비트 정밀도의 예측 화상 신호(102)는 가산기(111)에 의해 가산된다. 가산된 신호는 루프 필터(113)에서 필요에 따라 필터 처리가 이루어져, N비트 정밀도의 복호 화상 신호(202)가 출력되고(S147), 프레임 메모리(114)에 격납된다. 여기서 얻어지는 복호 화상 신호(202)는 화상 부호화 장치에 입력된 입력 화상과 같은 N비트 정밀도로 된다.
- <236> 이상의 구성에 의하면, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 것이 가능하다. 따라서, 결과적으로 예측 오차 신호를 작게 할 수가 있기 때문에, 부호화 효율을 향상시킬 수가 있다. 또한, 프레임 메모리에 격납되는 참조 화상 신호를 비트 길이가 확장된 입력 화상 신호나 예측 화상 신호 보다 작은 비트 길이로 격납 할 수가 있다. 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 효과를 유지한 채로, 프레임 메모리의 사용량을 삭감 할 수가 있게 된다. 더욱이, 예측 오차 신호 및 잔차신호의 변환·양자화의 처리를 입력 화상의 비트 정밀도에 대응한 정밀도로 수행하는 것이 가능하게 된다. 이에 의해, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 효과를 유지한 채로 변환·양자화의 비트 정밀도를 삭감하여, 연산 규모를 작게 할 수가 있게 된다.
- <237> 제2~5실시형태에서는 예측 화상 작성기(115)를 도 22와 같은 구성으로 하는 것도 가능하다. 도 22에 나타난 인코더 측의 예측 화상 작성기(115)에 의하면, 프레임 내 예측기(B101)는 프레임 메모리(114)내의 프레임 내에서 이미 부호화된 영역의 국부 복호 화상 신호(112)로부터 프레임 내 예측에 기초해서 예측 화상 신호를 작성한다. 한편, 프레임 간 예측기(B103)는 움직임 벡터 검출기(B102)에서 검출된 움직임 벡터에 기초해서 프레임 메모리(114) 내의 국부 복호 화상 신호(112)에 대해 움직임 보상을 실시한다. 적응 필터 정보 생성부(B104)에서 입력 화상 신호(101)와 국부 복호 화상 신호(112)와 움직임 벡터로부터 생성된 적응 필터 정보를 이용한 프레임 간 예측에 기초해서 예측 화상 신호(102)를 작성한다.
- <238> 프레임 내 예측기(B101)는 M개(M은 복수)의 프레임 내 예측 모드를 갖고, 프레임 간 예측기(B103)는 N개(N은 복수)의 프레임 간 예측 모드를 갖는다. 프레임 간 예측기(B103) 및 프레임 내 예측기(B101)의 출력에 모드 판정기(B105)가 접속된다. 모드 판정기(B105)는 N개의 프레임 간 예측 모드에서 선택된 1개의 예측 모드에 기초해서 예측 화상 신호, 또는 M개의 프레임 내 예측 모드에서 선택된 1개의 예측 모드에 기초해서 예측 화상 신호(102)를 출력한다.
- <239> 움직임 벡터/예측 모드 정보/적응 필터 정보(116), 즉 움직임 벡터 검출기(B102)로부터 출력되는 움직임 벡터와 모드 판정기에 의해 선택된 예측 모드를 나타내는 예측 모드 정보와 적응 필터 정보(116)는 엔트로피 부호화기(117)에 보내져, 부호화 데이터(117)에 포함해서 복호 측으로 송신된다. 움직임 벡터와 적응 필터 정보는 프레임 간 예측 모드가 선택된 경우에만 움직임 벡터 검출기(B102)로부터 출력된다.
- <240> 도 23을 참조해서 디코더 측의 예측 화상 작성기(115)를 설명한다. 이 예측 화상 작성기(115)에 의하면, 절환

기(B201)는 예측 모드 정보(116)에 기초해서 예측기를 선택한다. 프레임 내 예측기(B202)는, 선택된 경우, 프레임 메모리(114) 내의 프레임 내에서 이미 부호화된 영역의 복호 화상 신호(203)로부터 프레임 내 예측에 기초해서 예측 화상 신호(102)를 작성한다. 한편, 프레임 간 예측기(B203)는, 선택된 경우, 움직임 벡터에 기초해서 프레임 메모리(114) 내의 복호 화상 신호(203)에 대해 움직임 보상을 실시하고, 적응 필터 정보(116)를 이용한 프레임 간 예측에 기초해서 예측 화상 신호(102)를 작성한다.

<241> 도 24는 프레임 간 예측기(B103)의 구성예를 나타내고 있다. 프레임 간 예측기(B103)에서는 움직임 벡터와 국부 복호 화상 신호와 적응 필터 계수 정보로부터 프레임 간 예측 화상 신호(102)를 생성한다. 정수 화소 중량/움셋 보정부(B301)에서는 정수 화소값의 이른바 중량에 대한 예측을 수행하기 위한 처리를 수행한다. 구체적인 예로는 이하의 수식 (7)에 따라 정수 화소의 예측 화상 신호(102)를 작성한다.

$$Y = (W \times X + (1 < (L-1) > > L) + O) \quad (7)$$

<242> 여기서, W가 중량 계수, L은 쉬프트 계수, O은 움셋 계수로, 적응 필터 계수 정보에 포함되는 것이다. 화소값 X에 대해 수식 (7)에 기초해서 처리를 수행하여 Y의 값으로 변환하는 것에 의해, 휘도의 보정이나 색의 보정이 가능해진다.

<244> 수식 (8)은 쌍방향 예측을 수행하는 경우의 중량/움셋 처리의 예이다.

$$Y = (W_1 \times X_1 + W_2 \times X_2 + (1 < (L-1) > > L) + ((O_1 + O_2) > > 1)) \quad (8)$$

<245> 여기서, 화소값 X_1 에 대한 중량 계수가 W_1 , 움셋 계수가 O_1 , 화소값 X_2 에 대한 중량 계수가 W_2 , 움셋 계수가 O_2 , L은 쉬프트 계수로, 적응 필터 계수 정보에 포함되는 것이다. 화소값 X_1, X_2 에 대해 수식 8의 처리를 수행하여 Y의 값으로 변환하는 것에 의해, 휘도의 보정이나 색의 보정이 가능해진다.

<247> 적응 필터 정보(116)에 의해 중량/움셋 보정 처리를 수행할 필요가 없는 경우는 스위치(B301)를 절환해서, 소수점 화소 적응 보간 화상을 작성한다.

<248> 본 발명에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정되기 때문에, 중량/움셋 보정 처리의 계산 정밀도가 확보될 수 있어, 보다 정밀도 높은 중량/움셋 보정을 수행하는 것이 가능하다.

<249> 소수점 화소 적응 보간 화상 작성부(B303)에서는 움직임 벡터가 소수점 화소 위치를 나타내고 있었던 경우, 적응 필터 정보 중의 보간 필터 계수를 이용해서, 정수 화소값으로부터 소수점 화소 위치의 보간 화소값을 생성하고, 예측 화상 신호(102)를 생성한다. 이 처리에 관해서도, 본 발명에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정되기 때문에, 보간 필터 처리의 계산 정밀도가 확보될 수 있어, 보다 양호한 소수점 화소값을 얻을 수가 있게 된다.

<250> 도 25는 프레임 간 예측기(B103)의 별개의 구성예를 나타내고 있다. 마찬가지로 이 프레임 간 예측기에서는 움직임 벡터와 국부 복호 화상 신호와 적응 필터 계수 정보로부터 프레임 간 예측 화상 신호(102)를 생성한다. 소수점 화소 적응 보간 화상 작성부(B401)에서는 움직임 벡터가 소수점 화소 위치를 나타내고 있었던 경우, 적응 필터 정보 중의 보간 필터 계수를 이용해서, 정수 화소값으로부터 소수점 화소 위치의 보간 화소값을 생성하고, 예측 화상 신호(102)를 생성한다.

<251> 본 실시형태에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정되기 때문에, 보간 필터 처리의 계산 정밀도가 확보될 수 있어, 보다 좋은 소수점 화소값을 얻을 수가 있게 된다.

<252> 중량/움셋 보정 화상 작성부(B403)에서는 예측 화상 신호의 화소값의 이른바 중량에 대한 예측을 수행하기 위한 처리를 수행한다. 구체적인 예로는 상기의 수식 (7) 또는 수식 (8)에 따라 예측 화상 신호(102)를 작성한다.

<253> 본 실시형태에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정되기 때문에, 중량/움셋 보정 처리의 계산 정밀도가 확보될 수 있어, 보다 정밀도 높은 중량/움셋 보정을 수행할 수가 있게 된다.

<254> 도 26은 프레임 간 예측기의 별개의 구성예를 나타내고 있다. 이 프레임 간 예측기에서는 움직임 벡터와 재생 화상 신호와 적응 필터 계수 정보로부터 프레임 간 예측 화상 신호를 생성한다. 이에 의하면, 움직임 벡터가

소수점 화소위치를 나타내고 있었던 경우, 스위치(B501)는 소수점 화소 적응 보간/옵셋 보정 화상 작성부(B503)에 접속되고, 재생 화상 신호는 소수점 화소 적응 보간/옵셋 보정 화상 작성부(B503)에 의해 처리된다. 정수 화소를 나타내고 있었던 경우, 스위치(B501)는 정수 화소 중량/옵셋 보정 화상 작성부(B502)에 접속되고, 재생 화상 신호는 정수 화소 중량/옵셋 보정 화상 작성부(B502)에 의해 처리된다.

<255> 소수점 화소 적응 보간/옵셋 보정 화상 작성부(B503)에서는 움직임 벡터가 소수점 화소위치를 나타내고 있었던 경우, 적응 필터 정보 중의 보간 필터 계수와 옵셋 보정 계수를 이용해서, 정수 화소값으로부터 소수점 화소위치의 보간 화소값을 생성하고, 예측 화상 신호를 생성한다. 구체적인 예로서, 하기의 한쪽 예측을 수행하는 경우는 수식 (9), 쌍방향 예측을 수행하는 경우는 수식 (10)을 이용한다.

<256> [수 1]

$$Y = W_{i,j} \sum_{i=1}^p \sum_{j=1}^q X_{i,j} + O \quad (9)$$

<257>

<258> 여기서, 재생 화상 신호 $X_{i,j}$ 에 대한 $W_{i,j}$ 가 보간 필터 계수, O 이 옵셋 계수, Y 가 예측 화상 신호이다.

<259> [수 2]

$$Y = W^{(0)}_{i,j} \sum_{i=1}^p \sum_{j=1}^q X^{(0)}_{i,j} + W^{(1)}_{i,j} \sum_{i=1}^p \sum_{j=1}^q X^{(1)}_{i,j} + (O^{(0)} + O^{(1)})/2 \quad (10)$$

<260>

<261> 여기서, 재생 화상 신호 $X^{(0)}_{i,j}$ 에 대한 $W^{(0)}_{i,j}$ 는 보간 필터 계수, $O^{(0)}$ 가 옵셋 계수, 재생 화상 신호 $X^{(1)}_{i,j}$ 에 대한 $W^{(1)}_{i,j}$ 는 보간 필터 계수, $O^{(1)}$ 이 옵셋 계수, Y 가 예측 화상 신호이다.

<262> 정수 화소 중량/옵셋 보정부(B502)에서는 예측 화상 신호의 화소값의 이른바 중량에 대한 예측을 수행하기 위한 처리를 수행한다. 구체적인 예로는 상기의 수식 (7) 또는 수식 (8)에 따라 예측 화상 신호를 작성한다. 이때의 옵셋 보정 계수는 입력 화소 비트 길이 이상의 정밀도의 계수를 이용한다.

<263> 본 실시형태에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 연산 비트 길이가 길게 설정되기 때문에, 보간 필터 처리의 계산 정밀도가 확보될 수 있어, 보다 좋은 예측 화소값을 얻을 수가 있게 된다.

<264> 본 실시형태에서는 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정되기 때문에, 중량/옵셋 보정 처리의 계산 정밀도가 확보될 수 있어, 보다 정밀도 높은 중량/옵셋 보정을 수행할 수가 있게 된다.

<265> (적응 루프 필터)

<266> 제2~5실시형태에서는 루프 필터(113)를 도 27과 같은 구성으로 하는 것도 가능하다.

<267> 도 27은 인코더 측의 루프 필터(113)의 구성을 나타내고 있다. 필터 계수 결정부(C101)는 입력 화상 신호(101) 및 국부 복호 화상 신호(112)를 입력신호로 하고, 국부 복호 화상 신호(112)에 대해 필터 처리를 실시한 때에 예컨대 입력 화상 신호(101)와 최소 2승 오차가 가장 작아지게 되는 것과 같은 필터 계수를 산출하고, 산출된 필터 계수를 필터 처리부(C102)로 출력함과 더불어, 필터 계수 정보(C103)로서 엔트로피 부호화부(108)로 출력한다. 여기서의 필터 계수의 결정 방법에 대해서는 본 예로 한정되는 것은 아니고, 예컨대 디블록킹 필터와 디링킹 필터 등의 복수의 필터를 미리 준비해 두고, 그들을 적응적으로 전환하여, 선택된 필터를 필터 계수 정보(C103)로서 출력하여도 되고, 또는 각 필터를 적용하는가 어떤가를 적응적으로 판정하는 등의 처리를 수행하여도 되며, 여러 가지 태양을 적용하는 것이 가능하다. 입력되는 입력 화상 신호(101)는 각 실시형태에 따라 루프 필터에 입력되는 국부 화상 복호 신호(112)와 동일한 화소 비트 길이로 한 신호를 이용한다.

<268> 필터 처리부(C102)에서는 필터 계수 결정부(C101)에서 입력된 필터 계수를 이용해서 국부 복호 화상 신호의 각 화소에 대해 필터 처리를 실시한 후, 프레임 메모리(114) 등으로 출력한다.

<269> 엔트로피 부호화부(108)로 출력된 필터 계수 정보(103)는 엔트로피 부호화부(108)에 의해 엔트로피 부호화되고, 부호화 데이터(117)에 포함되어 송신된다.

<270> 도 28은 복호 측의 루프 필터(113)의 구성예를 나타내고 있다. 엔트로피 복호화부(200)에서 출력된 필터 계수 정보(C103)를 기초로 필터 처리부(C102)에서 복호 화상 신호의 각 화소에 대해 필터 처리를 실시한다. 필터 처리가 수행된 복호 화상 신호는 각각의 실시형태에 따라 프레임 메모리(114)나 화소 비트 길이 축소기로 출력

되든가, 또는 복호 화상 신호로서 그대로 출력된다.

<271> 이상의 구성에 의하면, 입력 화상 신호의 화소 비트 길이 보다도 부호화/복호화 처리의 비트 길이가 길게 설정 되기 때문에, 루프 필터(113) 내에서 수행되는 필터 처리의 계산 정밀도가 확보될 수 있어, 보다 정밀도 높은 루프 필터 처리를 수행하는 것이 가능하다.

<272> (프리 필터를 포함하는 구성)

<273> 제1~3 실시형태에서 입력 화상 신호(101)의 화소 비트 길이를 변환하는 화소 비트 길이 확장기(1001)를 도 29와 같은 구성으로 하는 것도 가능하다. 이 구성에서는 화소 비트 길이 확장기(1001)에 입력된 입력 화상 신호는 제1 실시형태와 마찬가지로 수순으로 각 화소의 비트 길이를 N비트 보다 M비트 큰 (N + M)비트 정밀도로 확장하는 처리를 수행한 후, 필터 처리부(7000)에 인도되고, 각 화소에 대해 필터 처리가 수행된다. 여기서, 수행되는 필터 처리는 예컨대 프레임 내의 인접 화소에 필터 계수를 곱한 후 합치는 것과 같은 공간 필터를 이용한다. 공간 필터로서, 예컨대 입실론 필터를 이용한 필터 처리부(7000)가 도 30에 도시되어 있다.

<274> 이 필터 처리부(7000)에 의하면, 입력 화소값을 P[t], 출력 화소값을 Q[t]로 하면, t는 화소의 위치를 나타내고 있다. t의 위치의 화소에 필터를 거는 경우에는 입력 화소값 P[t]와 일시 메모리(A04)에 저장되어 있었던 그 하나 앞의 출력 화소값 Q[t-1]를 가산기(A01)에 입력하고, 차이분(d)이 구해진다. 이 차이분(d)에서 룩업 테이블(A02)을 빼서 F(d)가 결정된다. 이 값 F(d)를 가산기(A03)에 입력해서, 입력 화소값 P[t]로부터 뺀다. 이 동작을 수식으로 나타내면 다음과 같이 된다.

<275>
$$Q[t] = P[t] - F(P[t] - Q[t-1]) \quad (11)$$

<276> 함수 F는 식(12)에 의해 표현되고, (int)는 0 방향으로의 정수화 처리로 한다.

<277>
$$F(d) = (int)(d / (d \times d / (u \times u) + 1.0)) \quad (12)$$

<278>
$$d = P[t] - Q[t-1] \quad (13)$$

<279> 룩업 테이블(A02)의 내용은 함수 F로 계산되는 값을 미리 테이블로서 기억시켜 두면 된다. 예컨대, 화소값이 n비트라면, d의 값은 $-2^n + 1 \sim +2^n - 1$ 로 되어, 룩업 테이블은 $2^{n+1} - 1$ 개의 배열을 준비해 두면 된다. 여기서, u는 필터의 파라미터로, u가 클수록 강하게 필터가 걸린다. 이 필터의 연산량은 1화소의 필터 처리에 가산 2회 만이다.

<280> 도 31은 도 30의 필터를 사용한 필터 처리부(7000)의 구체적인 흐름도이다. 이 필터 처리부(7000)에서는 프레임의 4 방향으로부터 필터 처리를 수행한다. 먼저, 프레임의 오른쪽으로부터 왼쪽의 포스트 필터 처리(S101)를 수행한다. 다음은, 반대방향의 왼쪽에서 오른쪽의 포스트 필터 처리(B102)를 수행한다. 마찬가지로, 이번에는 위에서 아래의 포스트 필터 처리(B103)를 수행하고, 다음에 반대방향의 아래로부터 위의 포스트 필터 처리를 수행한다. 이 처리를 YCbCr 각각의 신호에 대해 수행한다. 이와 같이 서로 반대방향으로부터 필터 처리를 수행함으로써, 순회형 필터의 결점인 위상의 어긋남을 취소할 수 있게 된다.

<281> 또한, 필터 처리로서 복수의 프레임의 대응하는 화소에 대해 필터 계수를 곱한 후 합하는 것과 같은 시간 필터를 이용하여도 된다. 또한, 움직임 보상을 수반하는 시간 필터를 실시하여도 된다. 움직임 보상을 수반하는 시간 필터는, 예컨대 일본국 특허출원 제2006-36206호 등에 기재되어 있는 방법을 이용한다.

<282> 본 구성에서의 필터 처리는 여기서 설명한 필터 처리에 한정되는 것은 아니고, 필터 처리이면 어떤 처리를 수행하여도 된다. 또한, 제4 및 제5 실시형태에 대해서는 입력 화상 신호(101)는 화소 비트 길이가 변환되지 않고서 부호화가 수행되지만, 입력 화상 신호(101)에 직접, 여기서 설명한 프리 필터 처리를 실시하고 나서 부호화를 수행하여도 된다.

<283> (포스트 필터를 포함하는 구성)

<284> 제1~제5 실시형태에서 화소 비트 길이 축소기(2001 및 2007)를 도 32와 같은 구성으로 하는 것도 가능하다. 이 구성에서는 화소 비트 길이 축소기(2001 및 2007)에 입력된 비트 확장 복호 화상 신호(2003)는 필터 처리부(7001)에 입력되고, 각 화소에 대해 필터 처리가 수행된 후, 실시형태 1과 마찬가지로 수순으로 각 화소의 비트 길이를 (N + M)비트 보다 M비트 작은 N비트 정밀도로 축소 처리가 수행되어, N비트의 복호 화상 신호로서 출력된다. 여기서 수행되는 필터 처리는, 예컨대 프레임 내의 인접 화소에 필터 계수를 곱한 후 합치는 것과 같

은 공간 필터를 이용하여도 되고, 복수의 프레임의 대응하는 화소에 대해 필터 계수를 곱한 후 합치는 것과 같은 시간 필터를 이용하여도 된다.

<285> (가역 필터의 구성)

<286> 본 구성에서는 상기 화소 비트 길이 확장기(1001)를 필터 처리를 수행하는 구성과 조합시켜, 화소 비트 길이 확장기(1001) 내의 필터 처리부(7000)에서 수행되는 파일 처리의 역필터 처리를 화소 비트 길이 축소기(2001) 내의 필터 처리부에서 수행하는 것도 가능하다. 예컨대, 필터 처리부(7000)에서 입력 화소값으로서 2 프레임 사이에 대응하는 2점의 화소값을 x, y 로 하고, 대응하는 출력 화소값을 a, b 로 한 경우에 수식 (14)에 나타내는 처리를 실시한다.

$$\begin{aligned} a &= (3x+y+2)\gg 2 \\ b &= (x+3y+2)\gg 2 \end{aligned} \tag{14}$$

<287> 수식 (14)의 처리는 2비트의 오른쪽 쉬프트에 의한 계산 처리를 수행하고 있지만, 예컨대 화소 비트 길이 확장기(1001)에서 2비트 왼쪽 쉬프트에 의한 화소 비트 확장을 수행하고 있는 경우, 수식 14로 나타내는 필터 처리에서는 라운딩 오차가 생기지 않아, 입력 화상의 정보를 잃지 않게 된다.

<289> 한편, 복호 측의 필터 처리부(7001)에서 입력 화소로서 복호 화상 신호의 2프레임 사이에 대응하는 2점의 화소값을 a', b' 로 하고, 대응하는 출력 화소값을 x, y 로 한 경우에 수식 (15)로 나타내는 처리를 실시한다.

$$\begin{aligned} x' &= (3a' - b' + 4)\gg 3 \\ y' &= (3b' - a' + 4)\gg 3 \end{aligned} \tag{15}$$

<291> 수식 (15)의 처리는 3비트의 오른쪽 쉬프트에 의한 계산 처리를 수행하고 있지만, 예컨대 화소 비트 길이 확장기(1001)에서 2비트 왼쪽 쉬프트에 의한 화소 비트 확장을 수행하고 있는 경우, 수식 (14)로 나타내는 필터 처리와 마찬가지로 라운딩 오차가 발생하지 않는다. 즉, 부호화와 복호화의 처리에 의해 생기는 양자화 오차를 0으로 가정하면, 수식 (14) 및 수식 (15)에 의한 필터와 역필터는 가역인 필터로 된다. 수식 (14)는 2프레임 사이의 대응하는 2점의 화소값을 각각 접근하는 처리를 수행하기 때문에, 움직임 보상이 예측을 보다 딱 맞기 쉬워, 예측 잔차가 작아지게 된다. 따라서 부호화량을 삭감 할 수가 있게 된다. 더욱이, 화소 비트 확장을 수행하고 있는 것에 의해, 양자화 오차를 제거하면 복호 측에서 원래의 입력 화상으로 되돌리는 필터 처리를 수행할 수가 있기 때문에, 부호화 효율을 높이는 것이 가능하다.

<292> 필터 처리부(7000 및 7001)에서 이용하는 필터는 여기서 설명한 예로 한정되는 것은 아니고, 어떠한 필터를 이용하여도 된다. 물론, 화소 비트 확장부(1001)에 있어서 확장되는 비트 수 M 에 따른 가역 필터를 이용함으로써 예측 등의 정밀도를 더 높이는 것이 가능한 것은 말할 필요도 없다. 또한, 여기서 설명한 예에서는 2프레임 사이에서 대응하는 2점을 필터 처리의 대상으로 하였지만, 본 예에 한정되는 것은 아니고, 예컨대 2프레임 이상의 프레임의 화소를 이용하여도 된다. 또한, 1프레임 내의 인접하는 2점이나 2점 이상의 복수의 점의 화소를 필터 처리의 대상으로 하여도 된다. 더욱이, 인터레이스 화상에 있어서 탑 필드와 보텀 필드의 대응하는 2점의 화소값을 필터 처리의 대상으로 하는 등, 여러 가지 형태의 필터 처리를 이용하는 것이 가능하다.

<293> 필터 처리부(7000 및 7001)에서 이용한 가역 필터의 계수를 엔트로피 부호화부(108)로 출력하고, 부호화 데이터(117)에 포함하는 것도 가능하다. 이와 같이 함으로써, 프레임 마다 예측 등의 정밀도를 높이는 효과가 높은 필터 계수를 선택해서 부호화를 수행할 수 있다.

<294> (제6실시형태)

<295> 도 33a를 참조해서 제6실시형태에 따른 동화상 부호화를 위한 화상 부호화 장치의 구성을 설명한다.

<296> 이 화상 부호화 장치는 제2실시형태로 나타낸 구성예(도 9)와 거의 마찬가지로 구성이지만, 화소 비트 길이 확장기(1001)의 후단에 워터마크 정보 매립부(3000)를 구비하는 점이 달리 되어 있다.

<297> 도 33b의 플로우차트를 참조해서 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 화상 신호(100)로서 예컨대 프레임 단위로 동화상 신호가 입력된다(S151). 화소 비트 길이 확장기(화소 비트 정밀도 변환기)(1001)는 제2실시형태와 마찬가지로 처리를 수행함으로써, 입력된 N 비트 정밀도의 화상 신호(100)의 각 화소의 값으로 대해 N 비트 보다 M 비트 큰 $(N + M)$ 비트 정밀도로 확장하는 처리를 수행한다(S152). 확장된 비트 수 M 은 비트 길이 변환 제어기(비트 정밀도 변환 제어기)(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다.

- <298> 비트 길이가 확장된 입력 화상 신호(100)는 워터마크 정보 매립부(3000)에 입력되면, 미리 설정된 파라미터에 기초해서 생성된 데이터 열이 입력 화상 신호(100)의 각 화소의 예컨대 하위 비트에 매립된다(S153). 여기서, 생성된 데이터 열은 확장된 비트 길이인 M비트 이하의 단어 길이로 한다.
- <299> 데이터 열이 매립된 입력 화상(100)이 감산기(101)에 인도되면, 감산기(101)에 의해, (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100)와 (N + M)비트 정밀도로 작성된 예측 화상 신호(102)와의 차이분이 구해진다. 이에 따라, (N - M) 비트 정밀도의 예측 오차 신호(103)가 생성된다(S154). 생성된 예측 오차 신호(103)에 대해 직교변환기(104)에 의해 직교변환(예컨대, 이산 코사인 변환 (DCT))이 실시되고, 직교변환기(104)에서는 직교변환 계수 정보(105)(예컨대, DCT 계수 정보)가 얻어진다(S155). 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화되고, 양자화 직교변환 계수 정보(107)가 엔트로피 부호화기(108) 및 역양자화기(109)에 인도된다.
- <300> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 예측 오차 신호와 마찬가지로의 신호, 즉 국부 복호 오차 신호가 생성된다. 이 국부 복호 오차 신호가 가산기(111)에서 (N + M)비트 정밀도의 예측 화상 신호(102)와 가산됨으로써, (N + M) 비트 정밀도의 국부 복호 화상 신호(112)가 생성된다(S156). (N + M)비트 정밀도의 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진 후, 프레임 메모리(114)에 격납된다. 프레임 메모리(114)에 격납된 국부 복호 화상 신호(112)는 예측 화상 작성기(115)에 입력된다.
- <301> 예측 화상 작성기(115)는 (N + M)비트 정밀도로 비트 길이가 확장된 입력 화상 신호(100) 및 (N + M)비트 정밀도의 국부 복호 화상 신호(112)로부터 어느 예측 모드 정보에 기초해서 (N + M)비트 정밀도의 예측 화상 신호를 생성한다. 이 때, 프레임 내의 블록마다 (N + M)비트 정밀도의 입력 화상 신호(100)와 화소 비트 길이 변환기(1005)에 의해 (N + M) 비트 정밀도로 확대된 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)을 취해, 움직임 벡터를 검출한다(S157). 이 움직임 벡터로 보상된 (N + M)비트 정밀도의 국부 화상 신호를 이용해서 (N + M)비트 정밀도의 예측 화상 신호를 작성한다(S157). 여기서 생성된 (N + M)비트 정밀도의 예측 화상 신호(102)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기(115)에서 출력된다.
- <302> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및 비트 확장 정보(1003)가 엔트로피 부호화되고(S159), 이에 따라 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.
- <303> 본 실시형태에서는 제1실시형태와 마찬가지로 서플리멘탈 선택스에 다중화된 데이터를 이용하는 것이 가능하다.
- <304> 다음에, 도 34a를 참조해서 본 실시형태에 따른 화상 복호화 장치의 구성을 설명한다. 이 화상 복호화 장치는 제2실시형태로 나타낸 구성예(도 10)와 거의 마찬가지로 구성이지만, 루프 필터(113)와 화소 비트 길이 축소기(2001)(화소 비트 정밀도 변환기)의 사이에 워터마크 검출기(3002)가 접속되어 있는 점이 다르다.
- <305> 도 34b의 플로우차트를 참조해서 화상 복호화 장치의 동작을 설명한다. 화상 복호화 장치에 도 11a의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 입력되면(S161), 엔트로피 복호화기(200)에서 부호화 데이터(117)가 엔트로피 부호화의 역의 수순으로 복호화되고, 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 얻어진다(S162).
- <306> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 (N + M)비트 정밀도의 잔차신호(201)로 변환된다(S163). 엔트로피 복호화기(200)로부터 출력된 비트 확장 정보(2004)는 비트 길이 변환 제어기(2002)에 입력된 후, 복호 화상이 몇 비트 확장되어 있는가를 나타내는 비트 수 M을 나타내는 비트 변환 정보(2003)를 출력한다.
- <307> 움직임 벡터/예측 모드 정보(116)는 예측 화상 작성기(115)에 입력되고, 상기 (N + M)비트 정밀도의 비트 확장 참조 화상 신호(204)로부터 움직임 벡터/예측 모드 정보(116)에 기초해서 (N + M)비트 정밀도의 예측 화상 신호(102)가 생성된다(S164). (N + M)비트 정밀도의 잔차신호(201)와 (N + M)비트 정밀도의 예측 화상 신호(102)는 가산기(111)에 의해 가산된다. 가산된 신호는 루프 필터(113)에서 필요에 따라 필터 처리가 이루어져, (N + M)비트 정밀도의 비트 확장 복호 화상 신호(203)가 출력된다(S165).
- <308> 비트 확장 복호 화상 신호(203)는 프레임 메모리(114)에 격납됨과 더불어, 워터마크 검출부(3002)에 입력된다. 워터마크 검출부(3002)에서는 비트 확장 복호 화상(203)의 각 화소의 예컨대 하위 비트가 매립된 워터마크 데

이터인가 어떤가의 판정을 수행하고, 워터마크 데이터를 포함하는가 어떤가를 나타내는 워터마크 검출 정보(3003)를 출력한다(S166). 워터마크 데이터인지 어떤지의 판정은 예컨대 미리 기존의 워터마크 패턴과, 비트 확장 복호 화상(203)의 예컨대 하위 M비트의 상관계수를 계산하고, 그 값이 일정한 임계값 이상이었던 경우는 워터마크 데이터인 것으로 판정하는 등의 방법을 이용해서 수행한다.

- <309> 비트 확장 복호 화상 신호(203)는 화소 비트 길이 변환기(2007)에 입력되고, 비트 변환 정보(2003)에 기초해서 각 화소의 값에 대해 예컨대 수식 (2) 등의 제1실시형태의 화상 복호화 장치에서의 화소 비트 길이 축소기와 동등한 처리가 실시되는 것에 의해 M비트 작은 값으로 화소 비트 길이가 축소 변환되고(S167), 화상 부호화 장치에 입력된 입력 화상과 같은 N비트 정밀도의 복호 화상(202)을 얻는다(S168).
- <310> 이상의 구성에 의하면, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등 정밀도를 높이는 것이 가능하다. 결과적으로 예측 오차신호를 작게 할 수가 있기 때문에, 부호화 효율을 향상시킬 수가 있다. 또한, 확장한 하위 비트를 이용해서 워터마크 정보를 매립하는 것으로, 입력 화상 신호를 변화시키지 않고서 워터마크 정보를 매립하는 것이 가능하게 된다.
- <311> 제2~6실시형태에서 확장 또는 축소를 수행하는 비트 수 M은 비트 확장 정보로서 엔트로피 부호화되어 부호화 데이터에 포함되어 있지만, 화상 부호화 장치와 화상 복호화 장치에서 미리 정해진 수 만큼 비트 길이를 확장 또는 축소하는 경우에는 반드시 비트 수 M을 부호화 데이터에 포함할 필요는 없다. 또한, 미리 정해진 수 만큼 비트 길이를 확장 또는 축소하는 경우에는 확장 또는 축소를 수행하는가 어떤가를 나타내는 플래그 만을 부호화 데이터에 포함하는 것도 가능하다. 이 경우, 플래그가 TRUE인 경우에는 제2~제6실시형태 내의 화소 비트 길이 확장기(1001) 또는 화소 비트 길이 축소기(2001) 또는 화소 비트 길이 변환기(2007)에서 스위치가 ON 측에 접속된다. 한편, 플래그가 FALSE인 경우에는 스위치가 OFF 측에 접속된다.
- <312> 제2, 제3실시형태에서 국부 복호 화상 신호를 프레임 메모리에 격납할 때에 축소하는 비트 수 L에 대해서는 M과 동일한 값인 경우는 반드시 L을 부호화 데이터에 포함할 필요는 없다. 또한, M, L이 동일한 값이어도 다른 값이어도, 미리 정해진 수인 경우에는 반드시 비트 수 M, L을 부호화 데이터에 포함할 필요는 없다.
- <313> 입력 화상이나 국부 복호 화상 신호 및 복호 화상의 화소 비트 길이를 확장한다는 것은, 부호화·복호화의 처리 과정의 정수 연산의 연산 정밀도를 향상시키고 있는 것과 같다. 처리 과정의 임의의 장소의 연산 정밀도를 가변으로 하고, 그들의 연산 정밀도를 나타내는 플래그 또는 정보를 부호화 데이터에 포함하는 것도 가능하다. 예컨대, 제2~제5실시형태를 조합시켜, 부호화·복호화의 처리 과정에서 프레임 메모리에 격납되는 화소 비트 정밀도를 확장하는가의 여부를 나타내는 플래그와, 직교변환/양자화에 입력되는 예측 잔차의 화소 비트 길이를 확장하는가의 여부, 즉 직교변환/양자화의 연산 정밀도를 확장하는가의 여부를 나타내는 플래그를 부호화 데이터에 포함하여 둔다. 이들 플래그의 ON/OFF에 따라 부호화 장치 및 복호 장치에서 프레임 메모리에 격납되는 화소 비트 정밀도를 확장하는가의 여부나, 직교변환/양자화에 입력되는 예측 잔차의 화소 비트 길이를 확장하는가 어떤가를 절환하여도 된다. 더욱이, 이들 플래그가 ON으로 되어 있는 경우에는 몇 비트 확장/또는 축소하는가를 나타내는 데이터를 부호화 데이터에 포함해도 된다. 또한, 이들 부호화·복호화의 처리의 하나의 과정의 연산 정밀도를 확장하는가 어떤가를 나타내는 플래그가 확장하는 비트 수를 나타내는 데이터는, 여기서 나타내는 프레임 메모리나 직교변환·양자화 만을 대상으로 하는 것은 아니고, 예컨대 루프 필터에 대한 플래그나 확장 비트 수를 나타내는 데이터를 추가하여도 된다. 처리가 부호화·복호화의 처리 과정의 일부이면, 그 처리 또는 복수의 처리를 하나로 모아서, 각각에 대해 연산 정밀도를 확장하는가 어떤가를 나타내는 플래그나 확장 비트 수를 나타내는 데이터를 설정해서 부호화 데이터에 포함해도 된다.
- <314> (제7실시형태)
- <315> 도 35a를 참조해서 제7실시형태의 화상 부호화 장치의 구성을 설명한다.
- <316> 본 실시형태는 기본적으로는 도 11의 실시형태 마찬가지로 구성을 갖지만, 예측 화상 작성부(115)와 감산기(101)와의 사이에 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(1004)가 설치되고, 가산기(111)와 루프 필터(112)와의 사이에 화소 비트 길이 확장기(화소 비트 정밀도 확장 변환기)(1007)가 설치되어 있는 점도 도 11의 실시형태와 달리 되어 있다.
- <317> 도 35b의 플로우차트를 참조해서 화상 부호화 장치의 동작을 설명한다. 이 화상 부호화 장치에는 화상 신호(100)로서 예컨대 프레임 단위로 동화상 신호가 입력된다(S171). 화소 비트 길이 확장기(1001)는 도 2의 구성으로 하고, 비트 변환 정보(1010)에 포함되어 있는 뒤에 설명되는 선택스 정보에 기초해서 제어 플래그 F1001에

기초해서 입력된 N비트 정밀도의 화상 신호(100)의 각 화소의 값이 N비트 보다 M비트 큰 (N + M)비트 정밀도로 확장하는가 어떤가를 판정한다(S172). 여기서, 제어 플래그 F1001이 ON인 경우는 화소 비트 길이 확장기(1001) 내의 스위치(E0)를 ON으로 설정하고, 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 제1실시형태에서의 화소 비트 길이 변환기(1001)에서 수행되는 처리와 마찬가지로의 처리에 의해 확장한다(S173). 예컨대, 입력 화상 신호의 어느 화소의 값이 K이었던 경우, M비트 확장한 후의 화소값 K'는 예컨대 수식 (1)이나 수식 (1-1), (1-2), (1-3) 등의 처리에 의해 계산된다.

<318> 제어 플래그 F1001이 OFF인 경우에는 스위치(E0)가 OFF 측에 접속되고, 각 화소의 비트 길이를 확장하는 처리는 수행하지 않는다. 확장되는 비트 수 M 등의 변환 정보는 비트 길이 변환 제어기(1002)에 의해 비트 확장 정보(1003)로서 엔트로피 부호화기(108)에 인도된다.

<319> 감산기(101)에 의해, 입력 화상 신호(100)와 예측 화상 신호(102)와의 차이분이 취해져 예측 잔차신호(103)가 생성된다(S174). 생성된 예측 오차 신호(103)에 대해 직교변환기(104)에 의해 직교변환(예컨대, 이산 코사인 변환(DCT))이 실시되고, 직교변환기(104)에서는 직교변환 계수 정보(105)(예컨대, DCT 계수 정보)가 얻어진다(S175). 직교변환 계수 정보(105)는 양자화기(106)에 의해 양자화되고, 양자화 직교변환 계수 정보(107)는 엔트로피 부호화기(108) 및 역양자화기(109)에 인도된다.

<320> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 예측 오차 신호와 마찬가지로의 신호, 즉 국부 복호 오차 신호로 변환된다. 이 국부 복호 오차 신호는 가산기(111)에서 예측 화상 신호(102)와 가산됨으로써 국부 복호 화상 신호(112)가 생성된다(S176). 국부 복호 화상 신호(112)는 화소 비트 길이 확장기(1007)에 입력되고, 비트 변환 정보(1010)에 포함되어 있는 뒤에 설명되는 선택스 정보를 기초로 제어 플래그 F1007에 기초해서 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 확장하는가 어떤가를 판정한다(S177). 제어 플래그 F1007이 ON인 경우에는 화소 비트 길이 확장기(1007) 내의 스위치(E0)를 ON으로 설정하고, 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 제4실시형태에서의 화소 비트 길이 변환기(1007)에서 수행되는 처리와 마찬가지로의 처리에 의해 확장한다(S178). 제어 플래그 F1007이 OFF인 경우에는 화소의 비트 길이를 확장하는 처리는 수행하지 않는다.

<321> 화소 비트 길이 확장기(1007)로부터 출력된 국부 복호 화상 신호(112)는 필요에 따라 루프 필터(113)에 의해 필터 처리가 이루어진 후, 화소 비트 길이 변환기(1005)에 입력된다. 화소 비트 길이 변환기(1005)에서는 비트 변환 정보(1010)에 포함되어 있는 뒤에 설명되는 선택스 정보를 기초로 제어 플래그 F1005에 기초해서 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S179). 여기서, 제어 플래그 F1005가 ON인 경우에는 화소 비트 길이 확장기(1005) 내의 스위치(E3)를 ON으로 설정하고, 국부 복호 화상 신호(112)의 각 화소의 비트 길이를, 제3실시형태에서의 화소 비트 길이 변환기(1005)에서 수행되는 처리와 마찬가지로의 처리에 의해 확장한다(S180). 제어 플래그 F1005가 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다. 화소 비트 길이 변환기(1005)로부터 출력된 국부 화상 신호(112)는 프레임 메모리(114)에 격납된다(S181). 프레임 메모리(114)에 격납된 국부 화상 신호는 더욱 화소 비트 길이 변환기(1006)에 입력된다. 화소 비트 길이 변환기(1006)에서는 비트 변환 정보(1010)에 포함되어 있는 뒤에 설명되는 선택스 정보를 기초로 제어 플래그 F1006에 기초해서 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S182). 여기서, 제어 플래그 F1006이 ON인 경우에는 화소 비트 길이 확장기(1006) 내의 스위치(E3)를 ON으로 설정하고, 국부 복호 화상 신호(112)의 각 화소의 비트 길이를 제3실시형태에서의 화소 비트 길이 변환기(1006)에서 수행되는 처리와 마찬가지로의 처리에 의해 확장한다(S183). 제어 플래그 F1006이 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다. 화소 비트 길이 변환기(1006)로부터 출력되는 국부 복호 화상 신호(112)는 예측 화상 작성기(115)에 입력된다.

<322> 예측 화상 작성기(115)는 입력 화상 신호(100) 및 프레임 메모리(114)에 격납된 국부 복호 화상 신호(112)로부터 어느 예측 모드 정보에 기초해서 예측 화상 신호를 생성한다(S184). 이 때, 가산기(111)로부터의 국부 복호 화상 신호(112)는 프레임 메모리(114)에 일단 저장할 수 있어, 프레임 내의 블록 마다 입력 화상 신호(100)와 프레임 메모리(114)에 저장된 국부 복호 화상 신호(112)와의 사이의 매칭(예컨대, 블록 매칭)을 취해 움직임 벡터를 검출하고, 이 움직임 벡터로 보상된 국부 화상 신호를 이용해서 예측 화상 신호를 작성한다. 여기서, 생성된 예측 화상 신호(102)는 선택된 예측 화상 신호의 움직임 벡터 정보/예측 모드 정보(116)와 함께 예측 화상 작성기(115)에서 출력된다.

<323> 예측 화상 신호 작성기(115)로부터 출력된 예측 화상 신호(102)는 화소 비트 길이 축소기(1004)에 입력된다. 화소 비트 길이 축소기(1004)에서는 비트 변환 정보(1010)에 포함되어 있는 뒤에 설명되는 선택스 정보를 기초

로 제어 플래그 F1004에 기초해서 예측 화상 신호(102)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S185). 제어 플래그 F1004가 ON인 경우에는 화소 비트 길이 확장기(1004) 내의 스위치(E2)를 ON으로 설정하고, 예측 화상 신호(102)의 각 화소의 비트 길이를 제4실시형태와 마찬가지로 처리에 의해 축소한다(S186). 제어 플래그 F1004가 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다.

- <324> 엔트로피 부호화기(108)에서는 양자화 직교변환 계수 정보(107), 움직임 벡터 정보/예측 모드 정보(116) 및, 비트 확장 정보(1003)가 엔트로피 부호화되고(S187), 이에 따라 생성된 부호화 데이터(117)는 도시되지 않은 전송 계 또는 축적계로 송출된다.
- <325> 다음에, 비트 길이의 확장·축소·변환을 수행하는가 어떤가를 제어하는 제어 플래그의 부호화 방법에 대해 설명한다.
- <326> 본 실시형태에서는 비트 길이의 확장·축소·변환을 수행하는가 어떤가를 제어하는 제어 플래그나 확장하는 비트 수를 시퀀스 파라미터 세트 선택스(404)에 포함해서 송신하는 것이 가능하다. 각각의 선택스를 이하에서 설명한다.
- <327> 도 36의 시퀀스 파라미터 세트 선택스 내에 나타낸 ex_seq_all_bit_extention_flag는 비트 확장을 수행하는가 어떤가를 나타내는 플래그로서, 당해 플래그가 TRUE일 때는 부호화 및 복호화의 내부의 데이터 패스 모두에서 각 화소의 비트 길이가 확장된 데이터를 이용해서 부호화 및 복호화를 수행하는 것을 나타낸다. 플래그가 FALSE일 때는 이 플래그는 부호화 및 복호화의 내부의 데이터 패스의 모두에서 각 화소의 비트 길이가 확장된 화상 신호를 이용해서 부호화·복호화를 수행하지 않지만, 일부의 데이터 패스에서, 각 화소의 비트 길이가 확장된 화상 신호를 이용해서 부호화·복호화가 수행되는 것을 나타낸다. ex_seq_bit_extention_flag가 TRUE일 때는 다시 몇 비트 확장을 수행하는가를 나타내는 ex_seq_shift_bits를 더 송신해도 된다.
- <328> ex_seq_all_bit_extention_flag가 FALSE일때는 더욱이 부호화 및 복호화 내부에 있어서 예측 화상 작성부에 입력되는 화상 신호의 화소 비트 길이를 확장하는가 어떤가를 나타내는 플래그 eex_seq_partial_bit_extention_flag를 더 송신하여도 된다. 당해 플래그가 TRUE인 경우는 부호화·복호화 내부 처리에서 예측 화상 작성 시에 각 화소의 비트 길이가 확장된 화상 신호를 이용하는 것을 나타낸다. 한편, 플래그가 FALSE일 때는 이 플래그는 부호화 및 복호화의 내부의 데이터 버스의 모두에서 각 화소의 비트 길이가 확장된 화상 신호를 이용하지 않는 것을 나타낸다. ex_seq_partialbit_extention_flag가 TRUE 일때는, 더욱이 예측 화상 작성부(112)에 입력되는 화상 신호의 화소 비트 길이를 입력 화상 신호의 화소 비트 길이와 비교해서 몇 비트 크게 확장하는가를 나타내는 ex_seq_partial_shift_bits를 송신하여도 된다.
- <329> ex_seq_partial_bit_extention_flag가 TRUE 일때는, 더욱이 부호화·복호화 내부의 데이터 버스의 어느 일부분에서 각 화소의 비트 길이가 확장된 화상 신호를 이용하는가를 나타내는 플래그를 송신하여도 된다. 도 36에 나타낸 예에서는 프레임 메모리(114)에 격납하는 참조 화상 신호의 화소 비트 길이를 확장하는가 어떤가를 나타내는 플래그 ex_seq_framemem_bit_extention_flag 및 직교변환부와 양자화부(직교변환기(104), 양자화기(106), 역양자화기(109) 및, 역직교변환기(110))에 입력 또는 출력되는 예측 잔차신호의 화소 비트 길이를 확장하는가 어떤가를 나타내는 플래그 ex_seq_trans_and_quant_bit_extention_flag를 송신하고 있다.
- <330> ex_seq_framemem_bit_extention_flag가 TRUE인 경우에는 이 플래그는 프레임 메모리에 격납하는 참조 화상 신호의 화소 비트 길이를 확장하는 것을 나타낸다. 플래그가 FALSE인 경우에는 이는 프레임 메모리에 격납하는 참조 화상 신호의 화소 비트 길이를 입력 화상과 같은 화소 비트 길이로 하는 것을 나타낸다. ex_seq_framemem_bit_extention_flag가 TRUE인 경우에는 더욱, 프레임 메모리에 격납되는 화상 신호의 화소 비트 길이를, 입력 화상 신호의 화소 비트 길이와 비교해서 몇 비트 크게 확장하는가를 나타내는 ex_seq_framemem_shift_bits를 송신해도 된다.
- <331> ex_seq_trans_and_quant_bit_extention_flag가 TRUE인 경우에는 이 플래그는 직교변환부와 양자화부(직교변환기(104), 양자화기(106), 역양자화기(109) 및, 역직교변환기(110))에 입력 또는 출력되는 예측 잔차신호의 화소 비트 길이가 확장되어 있는 것을 나타낸다. 즉, 입력 화상 신호와 예측 화상 신호의 각 화소의 비트 길이가 확장되어 있고, 예측 잔차신호는 각 화소의 비트 길이가 확장된 입력 화상 신호와 예측 화상 신호의 차이분 신호인 것을 나타내고 있다.
- <332> 당해 플래그가 FALSE인 경우에는 이 플래그는 직교변환부와 양자화부(직교변환기(104), 양자화기(106), 역양자화기(109) 및, 역직교변환기(110))에 입력 또는 출력되는 예측 잔차신호가 입력 화상 신호와 같은 비트 정밀도의 예측 화상 신호와 입력 화상 신호의 차이분 신호인 것을 나타낸다.

- <333> ex_seq_trans_and_quant_bit_extention_flag가 TRUE인 경우에는 더욱, 직교변환부와 양자화부(직교변환기(104), 양자화기(106), 역양자화기(109) 및, 역직교변환기(110))에 입력 또는 출력되는 예측 잔차신호의 생성 시에 있어서, 입력 화상 신호와 예측 화상 신호의 화소 비트 길이가, 입력 화상 신호의 화소 비트 길이와 비교해서 몇 비트 크게 확장하는가를 나타내는 ex_seq_trans_and_quant_shift_bits를 송신하여도 된다.
- <334> 부호화 측과 복호화 측에서 각 플래그가 TRUE이었던 경우에, 몇 비트 확장 또는 축소하는가를 미리 설정된 비트 수로 수행하는 경우에는 도 37에 나타난 바와 같이 화상 신호의 화소 비트 길이를 변환하는가 어떤가를 나타내는 플래그 만을 송신해도 된다.
- <335> 이들의 선택스의 값을 바탕으로, 도 35로 나타난 화상 부호화 장치의 처리에서 사용되는 제어 플래그 F1001, F1007, F1005, F1006, F1004의 설정예를 도 38에 나타낸다. 도 38에서, all의 열은 ex_seq_all_bit_extention_flag의 값을 나타내고 있다. 마찬가지로, part, fm, t/q의 열은 ex_seq_partial_bit_extention_flag, ex_seq_framemem_bit_extention_flag, ex_seq_trans_and_quant_bit_extention_flag의 값을 각각 나타내고 있다. 0은 FALSE를, 1은 TRUE를 나타내고, -는 선택스가 존재하지 않는 것을 나타내고 있다. 제어 플래그의 F1001, F1007, F1005, F1006, F1004는 열이 각각의 선택스의 값에 기초해서 설정되는 제어 플래그의 값을 나타내고 있다. 1은 ON을, 0은 OFF를 나타내고 있다. 예컨대, ex_seq_all_bit_extention_flag가 TRUE인 경우에는 제어 플래그 F1001만 ON으로 하고, 나머지의 플래그는 OFF로 하는 것을 나타내고 있다.
- <336> 도 40은 뒤에 설명되는 화상 복호화 장치의 처리에서 이용하는 제어 플래그 F2001, F2005, F2006, F2007, F2008의 설정예를 나타내고 있다. 각각 도 38과 마찬가지로 값을 나타내고 있다. 본 실시형태에서는 제1실시 형태와 마찬가지로 서플리멘탈 선택스에 다중화된 데이터를 이용하는 것이 가능하다.
- <337> 도 39a를 참조해서 본 실시형태에 따른 화상 복호화 장치의 구성을 설명한다. 도 39a에 도시된 것과 같이, 이 화상 복호화 장치는 엔트로피 복호화기(200), 역양자화기(109), 역직교변환기(110), 가산기(111), 루프 필터(113), 프레임 메모리(114), 예측 화상 작성기(115), 화소 비트 길이 축소기(화소 비트 정밀도 축소 변환기)(2001,2006), 화소 비트 길이 확장기(화소 비트 정밀도 확장 변환기)(2005), 화소 비트 길이 변환기(화소 비트 정밀도 변환기)(2007,2008) 및, 비트 길이 변환 제어기(2002)를 구비하고 있다. 즉, 엔트로피 복호화기(200)의 계수 정보 출력은 역양자화기(109) 및 역직교변환기(110)를 매개로 가산기(111)에 접속된다. 엔트로피 복호화기(200)의 움직임 벡터/예측 모드 정보 출력은 예측 화상 작성기(115)에 접속되고, 그 비트 확산 정보 출력은 비트 길이 변환 제어기(2002)에 접속된다. 예측 화상 작성기(115)의 출력은 화소 비트 길이 축소기를 매개로 가산기(111)의 다른 입력에 접속된다. 가산기(111)의 출력은 화소 비트 길이 확장기(2005), 루프 필터(113), 화소 비트 길이 변환기(2007)를 매개로 프레임 메모리(114)에 접속된다. 루프 필터(113)의 다른 출력은 화소 비트 길이 축소기(2001)의 입력에 접속된다. 프레임 메모리(114)의 출력은 비트 길이 변환 제어기(2002)에 출력과 함께 화소 비트 길이 변환기(2008)에 접속된다. 화소 비트 길이 변환기(2008)의 출력은 예측 화상 작성기(115)의 다른 입력에 접속된다. 비트 길이 변환 제어기(2002)의 출력은 화소 비트 길이 축소기(2001), 화소 비트 길이 확장기(2005), 화소 비트 길이 축소기(2006), 화소 비트 길이 변환기(2007) 및, 화소 비트 길이 변환기(2008)의 다른 입력에 접속된다.
- <338> 도 39b의 플로우차트를 참조해서 화상 복호화 장치의 동작을 설명한다. 도 9의 화상 부호화 장치에 의해 부호화된 부호화 데이터(117)가 화상 복호화 장치에 입력되면(S201), 엔트로피 복호화기(200)에 의해 엔트로피 부호화의 역의 수순에 따라 복호화되고, 양자화 직교변환 계수 정보(107), 움직임 벡터/예측 모드 정보(116), 비트 확장 정보(2004)가 생성된다(S202). 비트 확장 정보(2004)가 비트 길이 변환 제어기(2002)에 입력되면, 비트 길이 변환 제어기(2002)는 화소 비트 길이 축소기(2001,2006), 화소 비트 길이 확장기(2005), 화소 비트 길이 변환기(2007,2008)에서의 화소 비트 길이 변환을 수행하는가 어떤가의 제어 플래그나, 확장 또는 축소하는 비트 길이를 나타내는 정보 등을 포함한 비트 변환 정보(2003)를 출력한다. 이 비트 변환 정보에 포함되는 제어 플래그는, 예컨대 부호화 데이터(117)에 비트 확장 정보(2004)로서 다중화되어 있는 선택스(도 36)의 값에 기초해서, 도 40과 같이 각각 설정되고, 비트 변환 정보(2003)에 포함된다.
- <339> 양자화 직교변환 계수 정보(107)는 역양자화기(109) 및 역직교변환기(110)에 의해 양자화기(106) 및 직교변환기(104)의 처리와 역의 처리를 순차로 받아 잔차신호(201)로 변환된다(S203). 움직임 벡터/예측 모드 정보(116)는 예측 화상 작성기(115)에 입력되고, 프레임 메모리(114)에 격납되며, 화소 비트 길이 변환기(2008)에 의해 필요에 따라 각 화소의 비트 길이가 변환된 복호 화상 신호(203)로부터 움직임 벡터/예측 모드 정보(116)에 기초해서 예측 화상 신호(102)가 생성된다(S204).

- <340> 예측 화상 신호(102)는 화소 비트 길이 축소기(2006)에 입력되고, 비트 변환 정보(2003)에 포함되어 있는 제어 플래그 F2006에 기초해서 예측 화상 신호(102)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S205). 제어 플래그 F2006이 ON인 경우에는 화소 비트 길이 확장기(2006) 내의 스위치(E2)를 ON으로 설정하고, 예측 화상 신호(102)의 각 화소의 비트 길이를 제4실시형태에서의 화소 비트 길이 확장기(2006)에서 수행되는 처리와 마찬가지로의 처리에 의해 축소한다(S206). 제어 플래그 F2006이 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다.
- <341> 화소 비트 길이 축소기(2006)로부터 출력된 예측 화상 신호(102)와 잔차신호(201)는 가산기(111)에 의해 가산되고, 복호 화상 신호가 생성된다(S207). 복호 화상 신호(203)는 화소 비트 길이 확장기(2005)에 입력된다. 화소 비트 길이 변환기(2005)에서는 비트 변환 정보(2003)에 포함되어 있는 제어 플래그 F2005에 기초해서 복호 화상 신호(203)의 각 화소의 비트 길이를 확장하는가 어떤가를 판정한다(S208). 제어 플래그 F2005이 ON인 경우에는 화소 비트 길이 확장기(2005) 내의 스위치(E1)를 ON으로 설정하고, 복호 화상 신호(203)의 각 화소의 비트 길이를 제4실시형태에서의 화소 비트 길이 변환기(2005)에서 수행되는 처리와 마찬가지로의 처리에 의해 확장한다(S209). 제어 플래그 F2005가 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다.
- <342> 화소 비트 길이 확장기(2005)로부터 출력된 복호 화상 신호(203)는 루프 필터(113)에서 필요에 따라 필터 처리가 이루어진 후 출력되고, 화소 비트 길이 축소기(2001) 및 화소 비트 길이 변환기(2007)로 출력된다.
- <343> 화소 비트 길이 변환기(2007)에 복호 화상 신호(203)가 입력되면, 화소 비트 길이 변환기(2007)는 비트 변환 정보(2003)에 포함되어 있는 제어 플래그 F2007에 기초해서 복호 화상 신호(203)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S210). 제어 플래그 F2007이 ON인 경우에는 화소 비트 길이 확장기(2007) 내의 스위치(E3)가 ON으로 설정되고, 복호 화상 신호(203)의 각 화소의 비트 길이가 제3실시형태에서의 화소 비트 길이 변환기(2007)에서 수행되는 처리와 마찬가지로의 처리에 의해 변환된다(S211). 제어 플래그 F2007이 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다.
- <344> 화소 비트 길이 변환기(2007)로부터 출력된 복호 화상 신호(203)는 프레임 메모리(114)에 격납된다(S212). 프레임 메모리(114)에 격납된 복호 화상 신호(203)가 화소 비트 길이 변환기(2008)에 입력되면, 화소 비트 길이 변환기(2008)는 비트 변환 정보(2003)에 포함되어 있는 제어 플래그 F2008에 기초해서 복호 화상 신호(203)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S213). 제어 플래그 F2008이 ON인 경우에는 화소 비트 길이 확장기(2008) 내의 스위치(E3)를 ON으로 설정하고, 복호 화상 신호(203)의 각 화소의 비트 길이를 제3실시형태에서의 화소 비트 길이 변환기(2008)에서 수행되는 처리와 마찬가지로의 처리에 의해 변환한다(S214). 제어 플래그 F2008이 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 수행하지 않는다. 화소 비트 길이 변환기(2008)로부터 출력된 화상 신호는 예측 화상 작성기(115)에 입력된다(S215).
- <345> 복호 화상 신호(203)는 루프 필터(113)에서 필요에 따라 필터 처리되고, 화소 비트 길이 축소기(2001)로 출력된다. 화소 비트 길이 축소기(2001)에 복호 화상 신호(203)가 입력되면, 화소 비트 길이 축소기(2001)는 비트 변환 정보(2003)에 포함되어 있는 제어 플래그 F2001에 기초해서 복호 화상 신호(203)의 각 화소의 비트 길이를 변환하는가 어떤가를 판정한다(S216). 제어 플래그 F2001이 ON인 경우에는 화소 비트 길이 확장기(2001) 내의 스위치(E2)를 ON으로 설정하고, 복호 화상 신호(203)의 각 화소의 비트 길이를 제1실시형태에서의 화소 비트 길이 축소기(2001)와 마찬가지로의 처리에 의해 축소한다(S217). 제어 플래그 F2001이 OFF인 경우에는 화소의 비트 길이를 변환하는 처리는 실시하지 않고, 그대로 복호 화상 신호(202)로서 출력된다.
- <346> 이상과 같이 해서, 화상 부호화 장치에 입력된 입력 화상과 같은 N비트 정밀도의 복호 화상(202)이 화소 비트 길이 축소기(2001)에서 출력된다(S218).
- <347> 이상과 같은 도 35,39와 같은 구성에서는 부호화 데이터에 포함되는 선택스 정보에 기초해서 프레임 메모리, 직교변환 및 양자화의 연산 정밀도를 플래그에 의해 각각 절환할 수가 있어, 부호화기 측 또는 복호화기 측의 연산 코스트의 제약에 따라 적절한 연산 정밀도로 부호화를 수행하는 것이 가능하다. 이 구성에서는 어느 제어 플래그가 ON으로 되어 있으면, 예측 화상 작성기에 입력되는 화상 신호의 화소 비트 길이는 입력 화상 신호(100) 보다 큰 정밀도로 입력되기 때문에, 예측 화상 작성의 연산 정밀도를 높이는 것이 가능하여, 부호화 효율을 향상시킬 수 있게 된다.
- <348> 도 35,39에서 화소 비트 길이 확장기, 화소 비트 길이 축소기, 화소 비트 길이 변환기의 일부를 생략해서, 제2~제5실시형태로 나타낸 구성으로 하고, 화소 비트 길이 확장기, 화소 비트 길이 축소기, 화소 비트 길이 변환기에서 비트 길이의 변환을 수행하는가 어떤가를 예컨대 도 36에 나타낸 선택스에서

ex_seq_all_bit_extention_flag로 지정되어 있는 값에 따라 결정한다. ex_seq_all_bit_extention_flag가 TRUE라면, 각 구성에서의 화소 비트 길이 확장기, 화소 비트 길이 축소기, 화소 비트 길이 변환기에서 각 화소의 비트 길이를 변환하는 처리를 수행하고, FALSE라면 변환처리를 수행하지 않는 것과 같은 제어를 수행하는 것도 가능하다.

<349> 양자화/역양자화를 수행할 때, 입력 화상이 N비트 상당의 경우에 양자화하는 양자화 스텝 폭을 Qstep으로 한 경우, 제2, 제3 실시형태에서의 양자화/역양자화에 이용되는 양자화 스텝 폭 Qstep'은 비트 정밀도를 M비트 확대·축소하면, 잔차의 정밀도가 (N + M)비트로 확대되어 있는 것을 고려하고, 이하의 식에서 계산되는 Qstep'을 이용하여도 된다.

$$Qstep' = Qstep \ll M \quad \dots(16)$$

<350>

<351> 이에 따라, N비트 동등한 입력 화상을 그대로 부호화했을 경우와 거의 동등한 부호량의 부호화 데이터를 얻을 수가 있다. 이와 같이, 양자화 스텝 폭을 확장하는 비트 길이에 따라 변화시킨 경우에, 부호화 효율이 향상되는 이유를 도 41, 42를 이용해서 설명한다. 도 41은 각 화소위치에서의, 입력 화소값(8bit)에 대한 H.264에 의한 8bit 정밀도의 예측 화소값과, 본 실시형태에 따른 12bit 정밀도의 예측 화소값을 나타내는 테이블이고, 도 42는 이를 그래프로 한 것이다(반화소위치의 보간 필터는 6탭{1/32, -5/32, 20/32, 20/32, -5/32, 1/32}으로 한다).

<352> 앞에서 설명한 것과 같이, 입력 화상 신호가 8비트이었던 경우(도 42에서는 정방형의 플롯으로 표시하고 있음)에 예측 화상 신호를 입력 화상 신호와 같은 8비트로 작성한 경우(도 42에서는 마름모형의 플롯으로 표시하고 있음)에는 반화소 위치에 보간되는 화소의 화소값은 라운딩 오차가 생긴다. 이에 대해, 예컨대 본 실시형태에서 설명한 바와 같은 비트 확장을 수행하고, 예컨대 12비트의 예측 화상을 작성한 경우(도 42에서는 원형의 플롯으로 표시하고 있음)에는 반화소 위치에 보간되는 화소의 화소값의 라운딩 오차는 작아지게 된다. 비트 확장을 수행한 경우에는 비트 확장을 수행하기 전과 비교해서 잔차의 비트 정밀도가 12비트로 확대되기 때문에, 비트 확장을 수행하지 않고서 8비트로 잔차를 구한 경우와 비교해서 잔차의 절대치는 커지게 되지만, 라운딩 오차가 작게 되어 있기 때문에, 수식 (16)으로 나타낸 양자화 스텝 폭으로 양자화해서, 거의 같은 부호량으로 한 경우의 오차가 작아지게 되어, 결과로서 부호화 효율을 향상시키는 것이 가능하게 된다.

<353> 본 실시형태에서는 도 43에 도시된 것과 같이, 입력 화상의 비트 정밀도 보다 M비트 큰 비트 정밀도로 수행할 수 있어, 예측 화상 신호가 입력 화상 신호 보다 M비트 큰 정밀도를 가지고 작성되기 때문에, 움직임 보상의 필터나 루프 필터, 화면 내 예측 등의 정밀도를 높이는 것이 가능하고, 결과적으로 예측 오차 신호를 작게 할 수 있기 때문에, 부호화 효율을 향상시키는 것이 가능하다.

<354> 한편, 본 발명은 상기 실시형태 그대로 한정되는 것은 아니고, 실시 단계에서는 그 요지를 벗어나지 않는 범위에서 구성요소를 변형해서 구체화할 수 있다. 또한, 상기 실시형태에 개시되어 있는 복수의 구성요소의 적절한 조합에 의해 여러 가지 발명을 형성할 수가 있다. 예컨대, 실시형태에 도시되는 전체 구성요소로부터 몇 개의 구성요소를 삭제하여도 된다. 더욱이, 다른 실시형태에 걸쳐 구성요소를 적절히 조합해도 된다.

<355> 본 발명에 의하면, 화면 내 예측이나 움직임 보상의 정밀도를 충분히 높이는 것에 의해 부호화 효율을 향상시키는 것이 가능해진다. 본 발명의 구성에 의하면, 예측 화상 작성기에 입력되는 참조 화상의 비트 정밀도를 입력 화상의 비트 정밀도 보다도 크게 하는 것으로, 예컨대 H.264 등에 적용되어 있는 화면 내 예측이나, 단방향 움직임 보상 예측, 쌍방향 움직임 보상 예측 및, 중량에 대한 움직임 보상 예측의 연산 시에 발생하는 라운딩 오차를 작게 억제하는 것으로, 예측 오차 신호를 작게 해서, 부호화 효율을 향상시킬 수가 있다. 즉, 상기에서 설명한 소수 화소의 연산 정밀도에 관계되는 비트 정밀도를 높게 유지하는 것이 가능하게 될 뿐만 아니라, 정수 화소의 연산 정밀도에 관계되는 비트 정밀도를 높게 유지하는 것이 가능해진다. 또한, 본 발명의 몇가지 구성에 의하면, 입력 화상의 비트 정밀도 보다도 높은 비트 정밀도로 참조 화상을 보존하고, 예측에 이용하는 것으로, 더욱 예측 화상 작성기에서 예측 화상을 작성할 때의 연산 정밀도를 높이는 것이 가능해져, 부호화 효율을 향상시킬 수가 있다.

도면의 간단한 설명

<11> 도 1a는 본 발명의 제1 실시형태에 따른 화상 부호화 장치의 구성예를 나타내는 블록도이다.

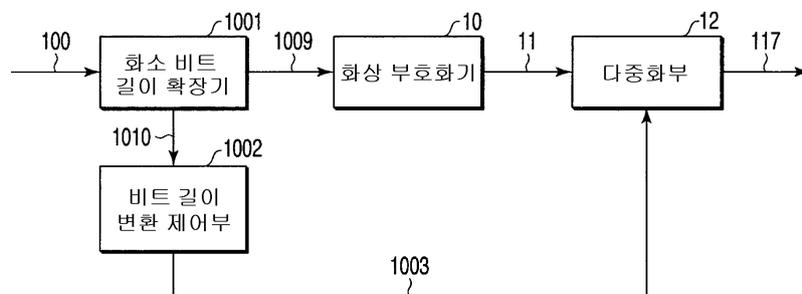
<12> 도 1b는 도 1a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.

- <13> 도 2는 화소 비트 길이 확장기의 구성을 나타내는 블록도이다.
- <14> 도 3은 동 실시형태에서 이용되는 선택스의 구조의 일례를 나타내는 도면이다.
- <15> 도 4는 동 실시형태에서 이용되는 시퀀스 파라미터 세트 선택스의 구조를 나타내는 도면이다.
- <16> 도 5는 동 실시형태에서 이용되는 서플리멘탈 선택스의 구조를 나타내는 도면이다.
- <17> 도 6은 동 실시형태에서 이용되는 서플리멘탈 선택스의 구조를 나타내는 도면이다.
- <18> 도 7a는 동 실시형태에 따른 화상 복호화 장치의 구성예를 나타내는 블록도이다.
- <19> 도 7b는 도 7a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <20> 도 8은 도 7의 화소 비트 길이 축소기의 구성을 나타내는 블록도이다.
- <21> 도 9a는 본 발명의 제2실시형태에 따른 화상 부호화 장치의 구성예를 나타내는 블록도이다.
- <22> 도 9b는 도 9a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <23> 도 10a는 동 실시형태에 따른 화상 복호화 장치의 구성예를 나타내는 블록도이다.
- <24> 도 10b는 도 10a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <25> 도 11a는 제3실시형태에 따른 화상 부호화 장치의 구성예를 나타내는 블록도이다.
- <26> 도 11b는 도 11a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.
- <27> 도 11c는 도 11a의 화소 비트 길이 변환기의 동작의 개요를 나타내는 도면이다.
- <28> 도 11d는 도 11a의 화소 비트 길이 변환기의 구성의 일례를 나타내는 플로우차트이다.
- <29> 도 11e는 도 11a의 화소 비트 길이 변환기의 구성의 일례를 나타내는 블록도이다.
- <30> 도 11f는 도 11a의 프레임 메모리의 구성의 일례를 나타내는 블록도이다.
- <31> 도 12는 도 11의 화소 비트 길이 변환기의 구성을 나타내는 블록도이다.
- <32> 도 13은 동 실시형태에서 이용되는 시퀀스 파라미터 세트 선택스의 구조를 나타내는 도면이다.
- <33> 도 14는 동 실시형태에서 이용되는 픽처 파라미터 세트 선택스의 구조를 나타내는 도면이다.
- <34> 도 15는 동 실시형태에서 이용되는 슬라이스 레벨 선택스의 구조를 나타내는 도면이다.
- <35> 도 16은 동 실시형태에서 이용되는 매크로 블록 레벨 선택스의 구조를 나타내는 도면이다.
- <36> 도 17a는 동 실시형태에 따른 화상 복호화 장치의 구성예를 나타내는 블록도이다.
- <37> 도 17b는 도 17a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <38> 도 18a는 본 발명의 제4실시형태에 따른 화상 부호화 장치의 구성예를 나타내는 블록도이다.
- <39> 도 18b는 도 18a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.
- <40> 도 19a는 동 실시형태에 따른 화상 복호화 장치의 구성예를 나타내는 블록도이다.
- <41> 도 19b는 도 19a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <42> 도 20a는 제5실시형태에 따른 화상 부호화 장치의 구성예를 나타내는 블록도이다.
- <43> 도 20b는 도 20a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.
- <44> 도 21a는 동 실시형태에 따른 화상 복호화 장치의 구성예를 나타내는 블록도이다.
- <45> 도 21b는 도 21a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <46> 도 22는 인코더 측의 예측 화상 작성기의 블록도이다.
- <47> 도 23은 디코더 측의 예측 화상 작성기의 블록도이다.
- <48> 도 24는 프레임 간 예측기의 구성을 나타내는 블록도이다.

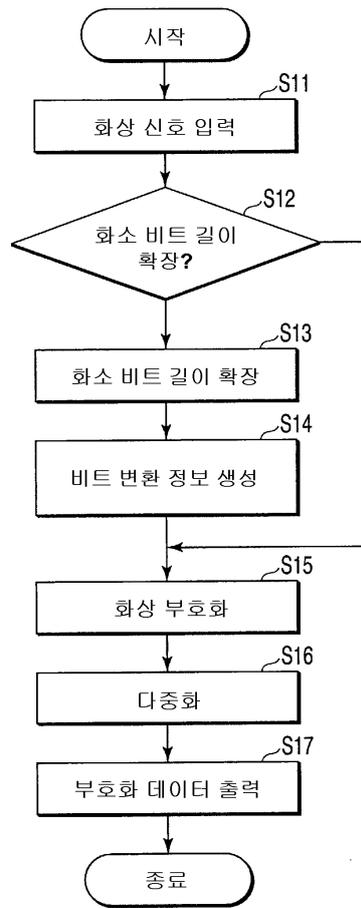
- <49> 도 25는 프레임 간 예측기의 별개의 구성을 나타내는 블록도이다.
- <50> 도 26은 프레임 간 예측기의 별개의 구성을 나타내는 블록도이다.
- <51> 도 27은 인코더 측의 루프 필터의 구성을 나타내는 블록도이다.
- <52> 도 28은 복호 측의 루프 필터의 구성을 나타내는 블록도이다.
- <53> 도 29는 화소 비트 길이 확장기의 다른 구성을 나타내는 블록도이다.
- <54> 도 30은 필터 처리부의 블록도이다.
- <55> 도 31은 필터 처리부의 동작의 흐름도이다.
- <56> 도 32는 화소 비트 길이 축소기의 블록도이다.
- <57> 도 33a는 제6실시형태에 따른 화상 부호화 장치의 블록도이다.
- <58> 도 33b는 도 33a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.
- <59> 도 34a는 제6실시형태에 따른 화상 복호화 장치의 블록도이다.
- <60> 도 34b는 도 34a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <61> 도 35a는 제7실시형태에 따른 화상 부호화 장치의 블록도이다.
- <62> 도 35b는 도 35a의 화상 부호화 장치의 동작을 나타내는 플로우차트이다.
- <63> 도 36은 시퀀스 파라미터 세트 선택스를 나타내는 도면이다.
- <64> 도 37은 시퀀스 파라미터 세트 선택스를 나타내는 도면이다.
- <65> 도 38은 화상 부호화 장치의 처리에서 사용되는 제어 플래그의 설정예를 나타내는 도면이다.
- <66> 도 39a는 제7실시형태에 따른 화상 복호화 장치의 구성을 나타내는 블록도이다.
- <67> 도 39b는 도 39a의 화상 복호화 장치의 동작을 나타내는 플로우차트이다.
- <68> 도 40은 비트 변환 정보에 포함되는 제어 플래그의 설정을 나타내는 도면이다.
- <69> 도 41은 비트 정밀도의 확장의 유무에 의해 생기는 라운딩 오차의 차이에 대해 설명하기 위한 도면이다.
- <70> 도 42는 반(半)화소 정밀도의 예측 화소값을 나타내는 도면이다.
- <71> 도 43은 본 발명의 실시형태의 화소 비트 길이 확장 및, 화소 비트 길이 축소에서의 변환 특성을 나타내는 도면이다.

도면

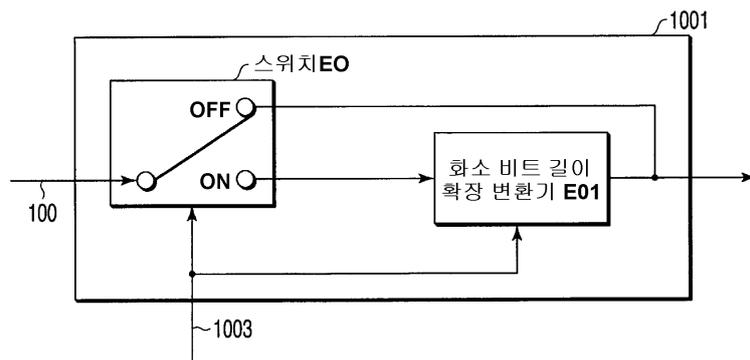
도면1a



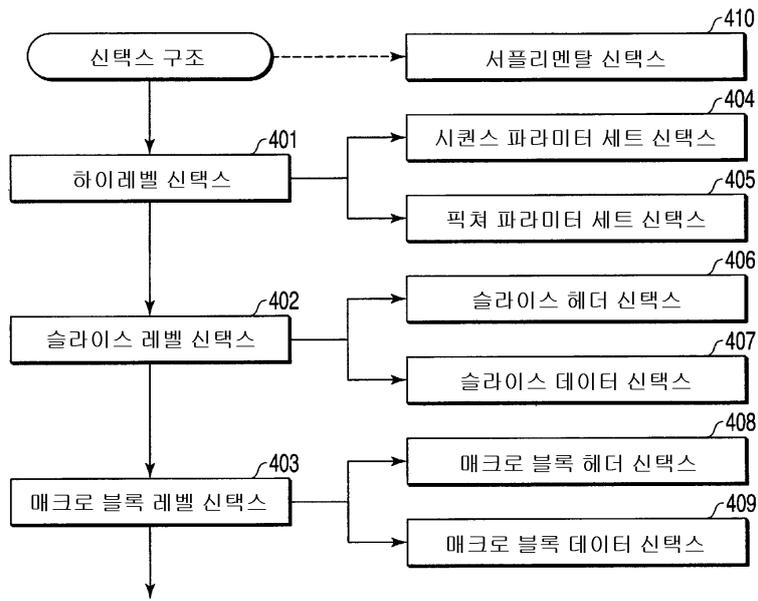
도면1b



도면2



도면3



도면4

```

sequence_parameter_set( {
    ...
    ex_seq_bit_extension_flag
    if(ex_seq_bit_extension_flag){
        ex_seq_shift_bits
        ex_bit_transform_type
        if(ex_bit_transform_type==GAMMA_TRANS){
            gamma_value
        }
        else if(ex_bit_transform_type==DR_TRANS){
            gamma_value
            min_value
            max_value
        }
    }
    ...
}
    
```

도면5

```

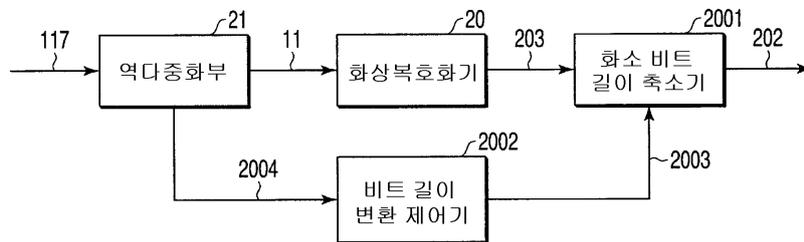
Supplemental_header( {
    ...
    ex_sei_bit_extension_flag
    if(ex_sei_extension_flag){
        bit_depth_of_decoded_image
    }
    ...
}
    
```

도면6

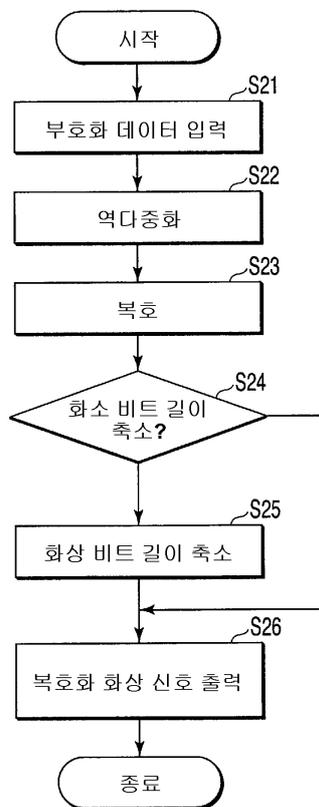
```

Supplemental_header( {
...
ex_sei_bit_extension_flag
if(ex_sei_extension_flag){
    bit_depth_of_decoded_image
}
ex_sei_color_transform_flag
if(ex_sei_color_transform_flag){
    color_space_of_decoded_image
}
...
}
    
```

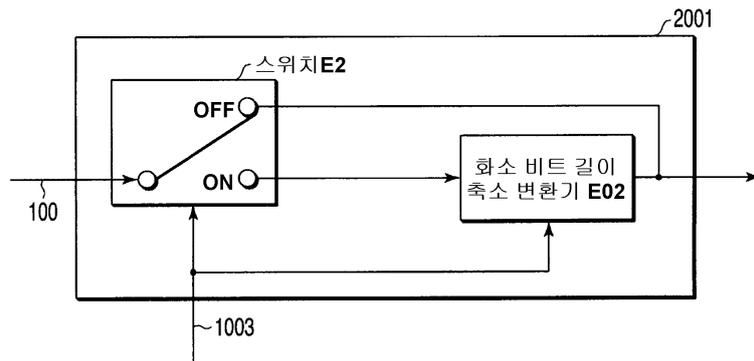
도면7a



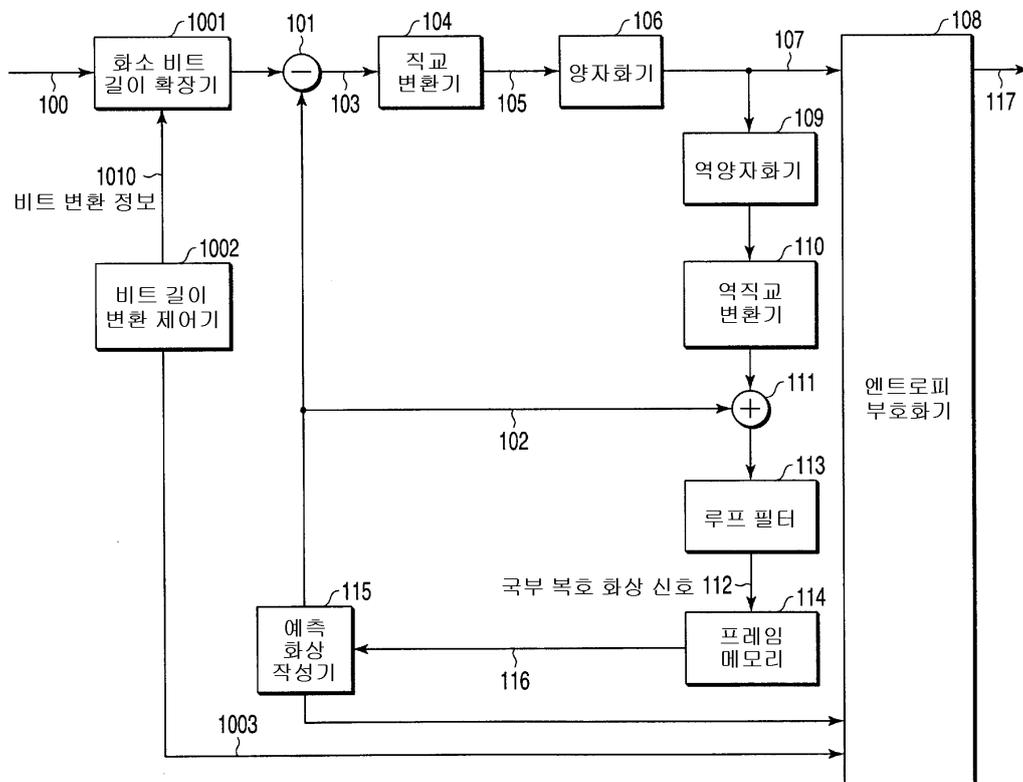
도면7b



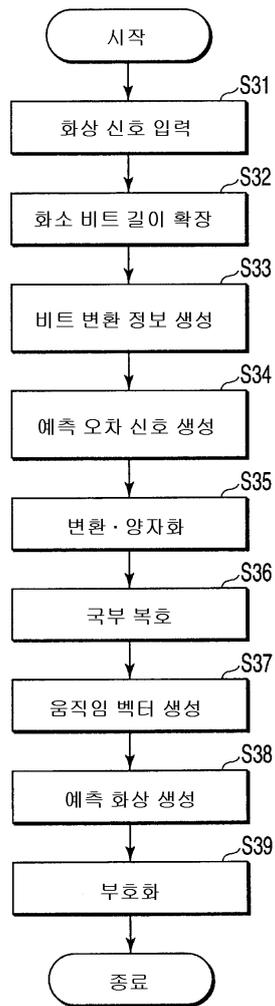
도면8



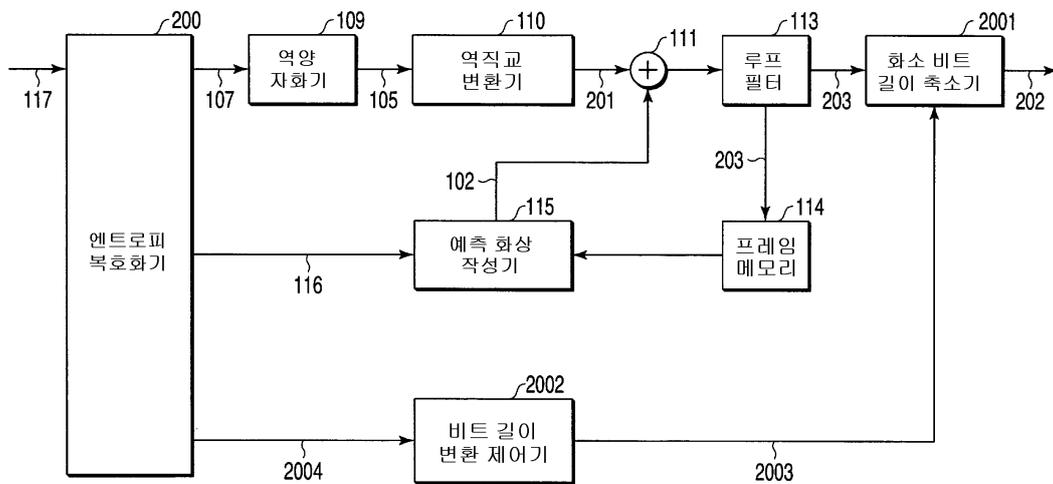
도면9a



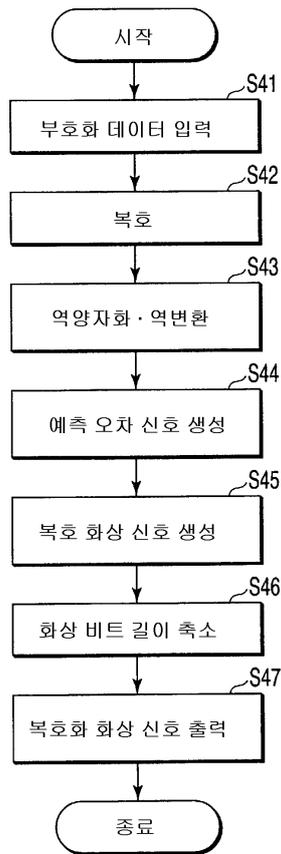
도면9b



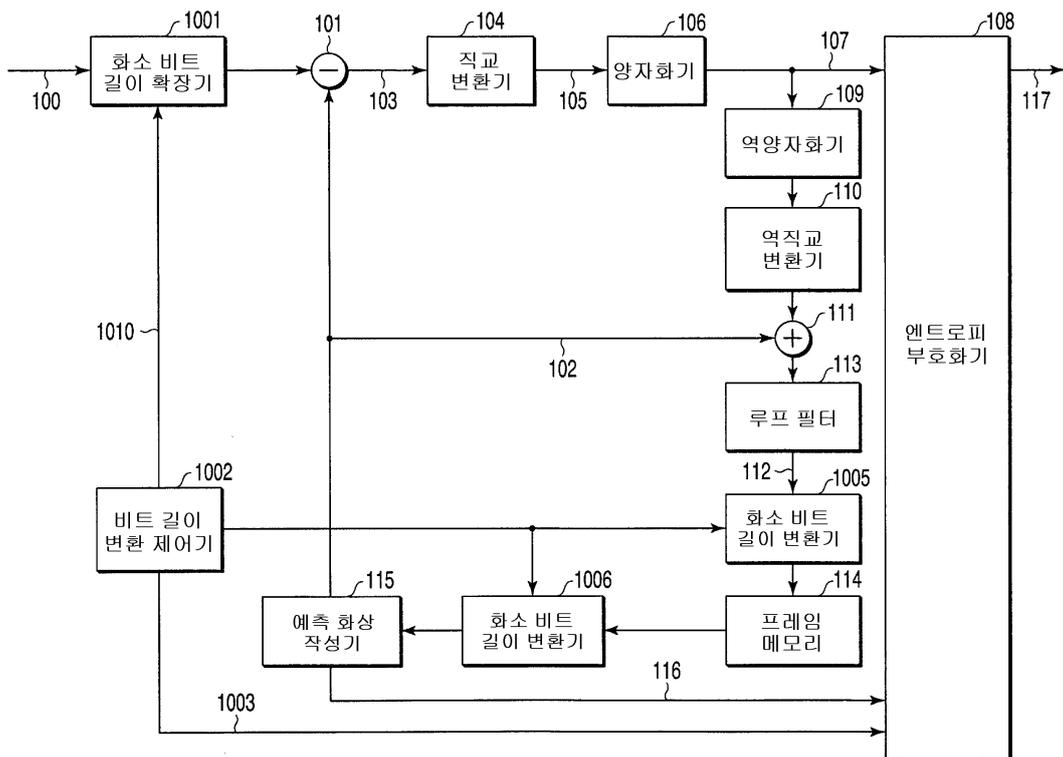
도면10a



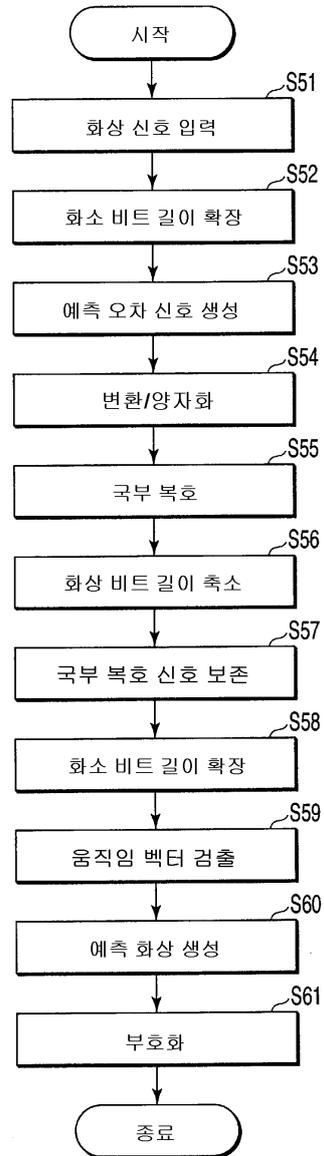
도면10b



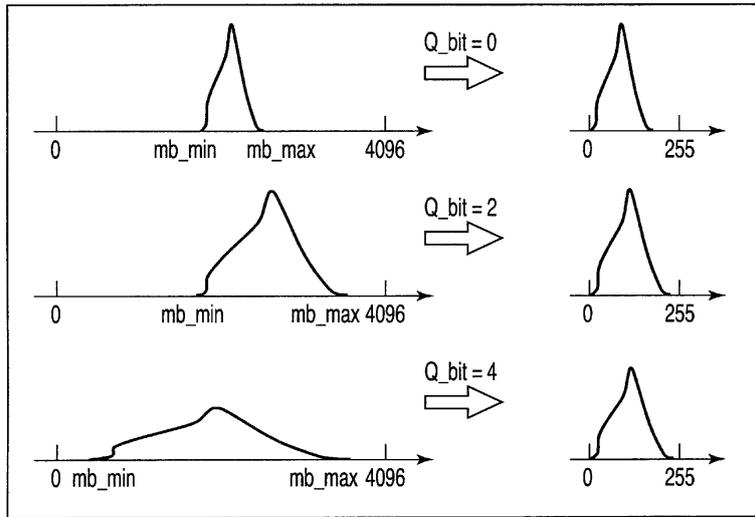
도면11a



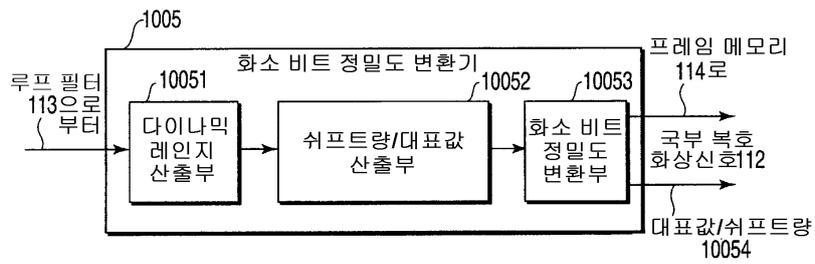
도면11b



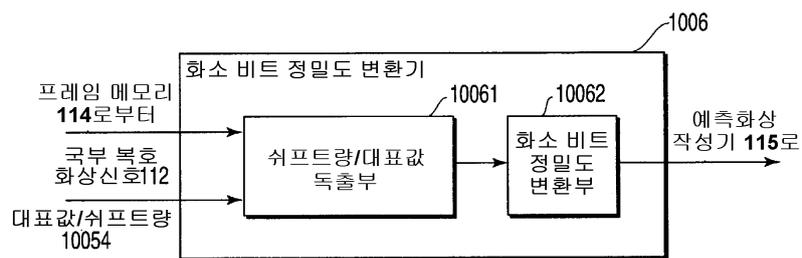
도면11c



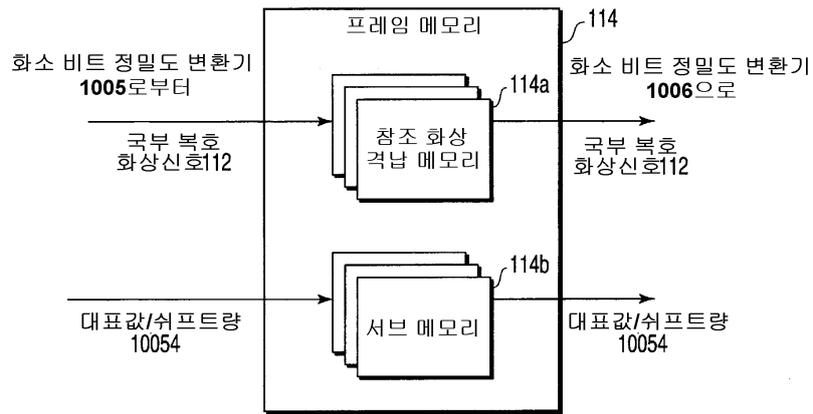
도면11d



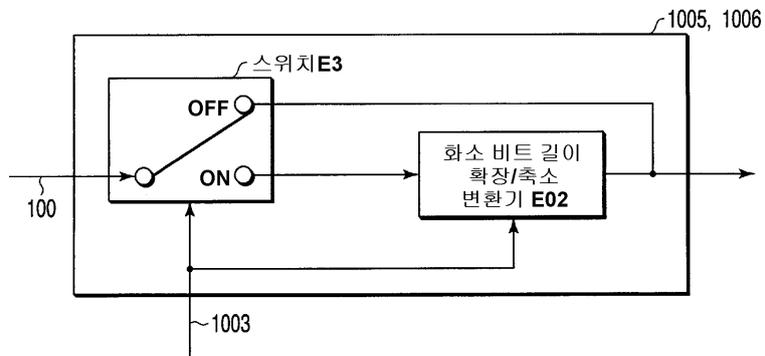
도면11e



도면11f



도면12



도면13

```

sequence_parameter_set( {
    ...
    ex_seq_bit_extentsion_flag
    if(ex_seq_bit_extentsion_flag){
        ex_seq_shift_bits
        ex_framemem_bitdepth
    }
    ...
}
    
```

도면14

```

picture_parameter_set( {
  ...
  ex_pic_bit_extension_flag
  if(ex_pic_bit_extension_flag){
    ex_pic_shift_bits
  }
  ex_bit_extension_in_slice_flag
  ex_bit_extension_in_mb_flag
  ...
}
    
```

도면15

```

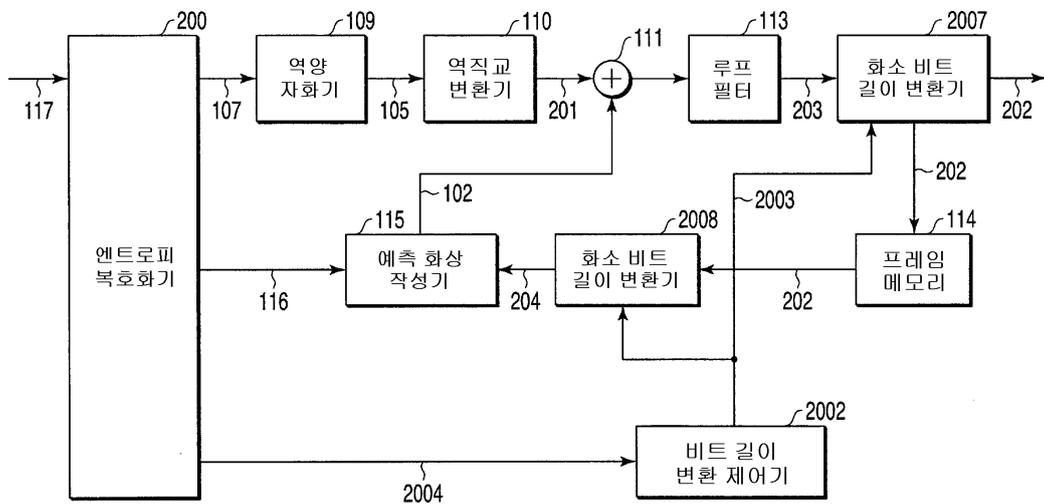
slice_header( {
  ...
  if(ex_bit_extension_in_slice_flag){
    ex_slice_shift_bits
  }
  ...
}
    
```

도면16

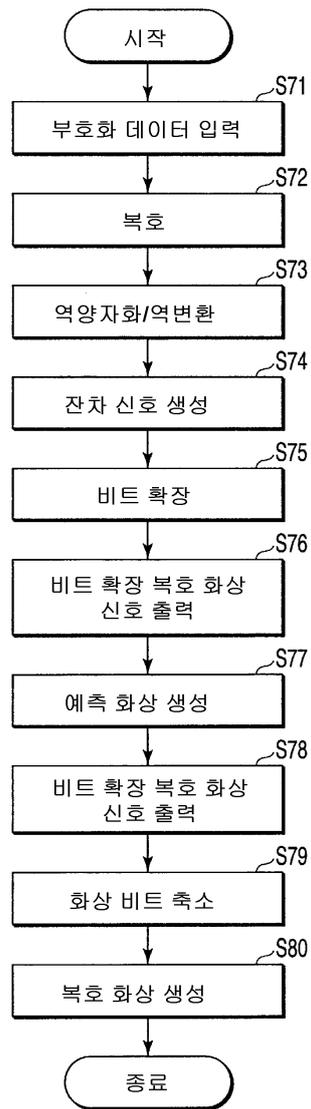
```

macroblock_layer( {
  ...
  if(ex_bit_extension_in_mb_flag){
    ex_shift_bits
  }
  ...
}
    
```

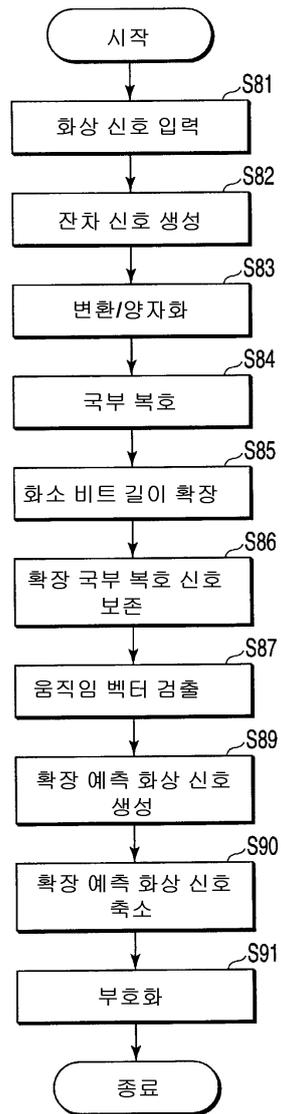
도면17a



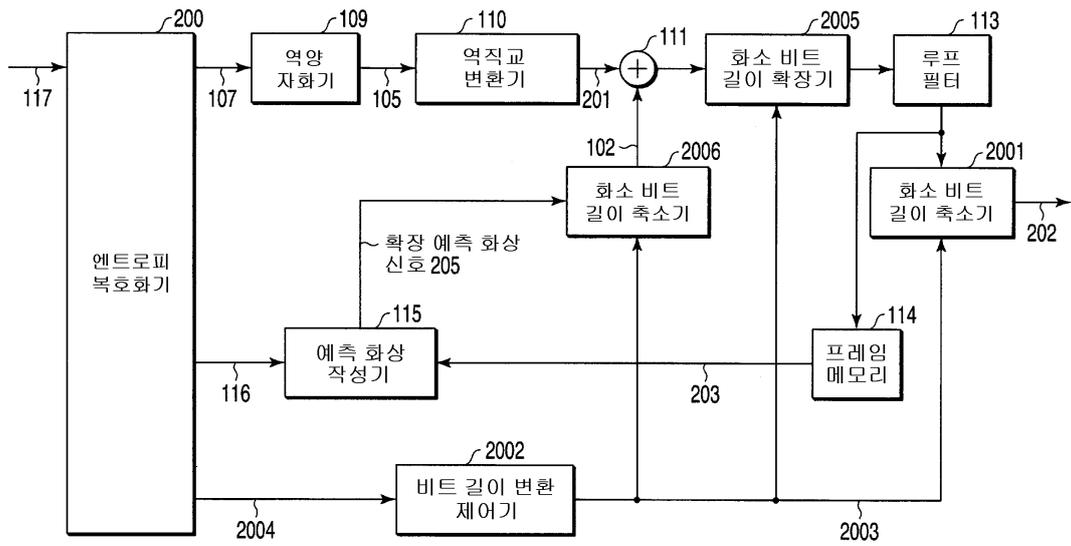
도면17b



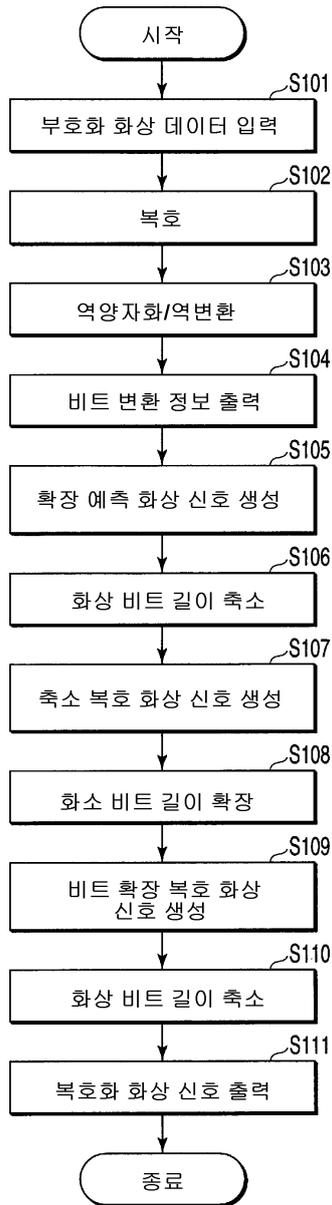
도면18b



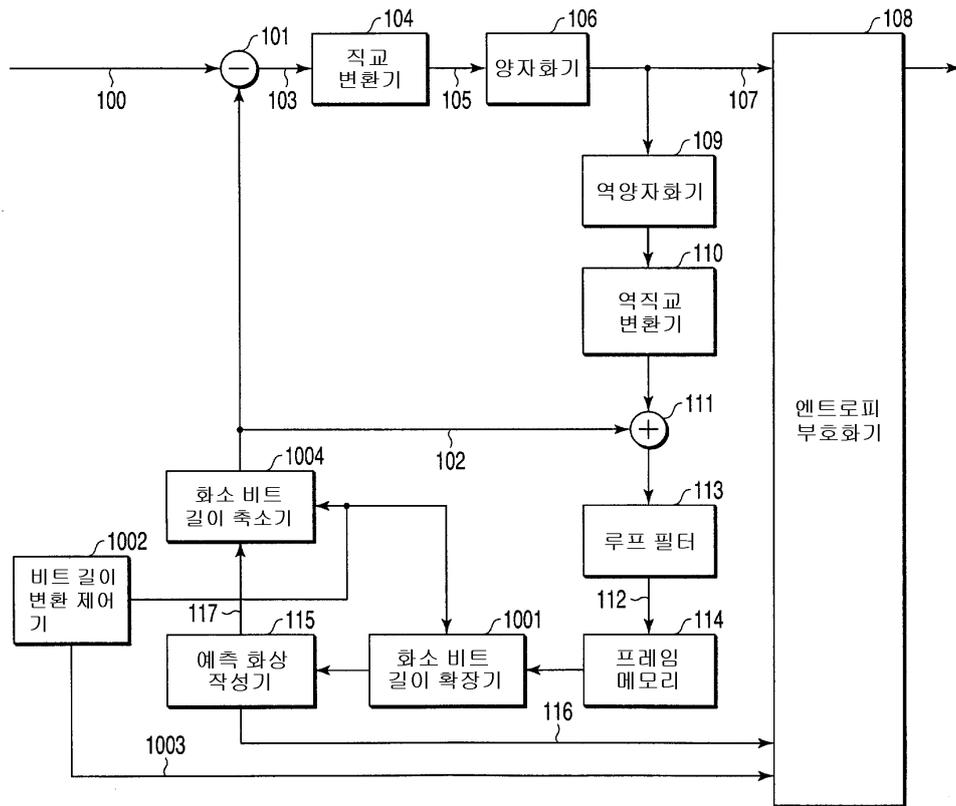
도면19a



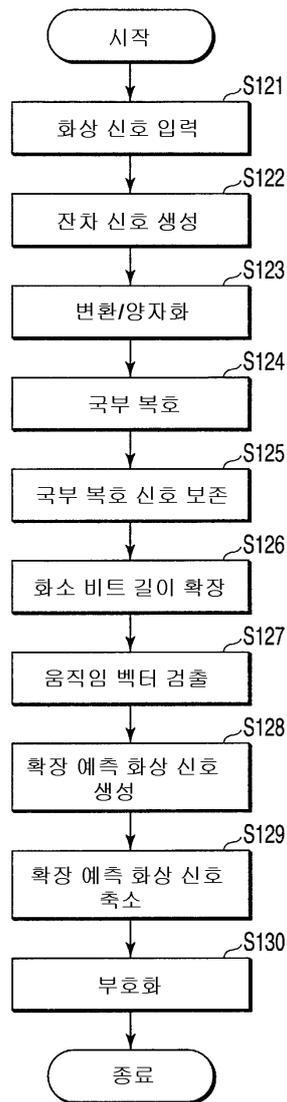
도면19b



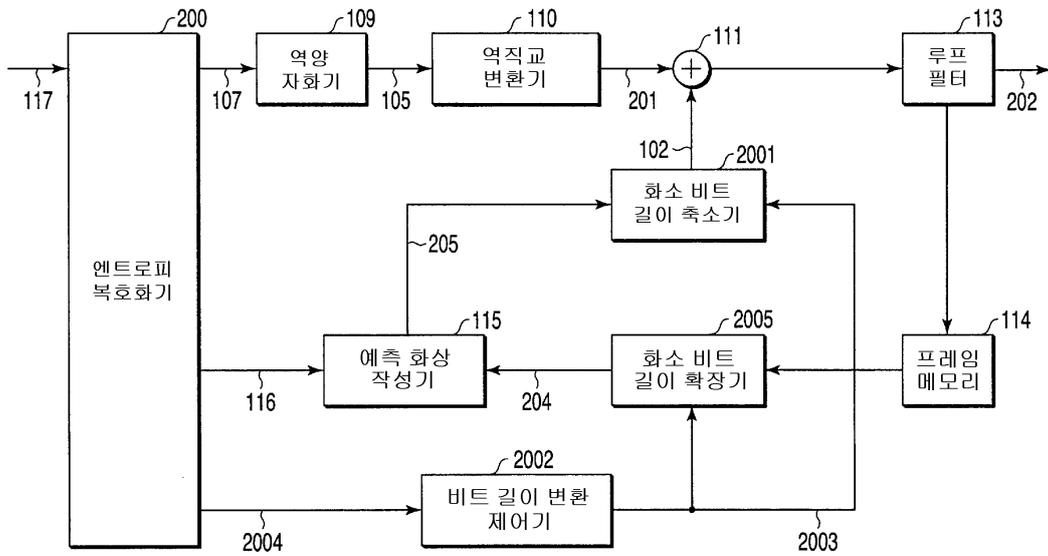
도면20a



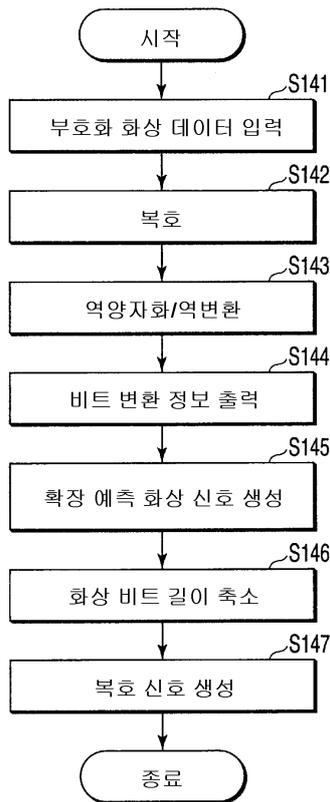
도면20b



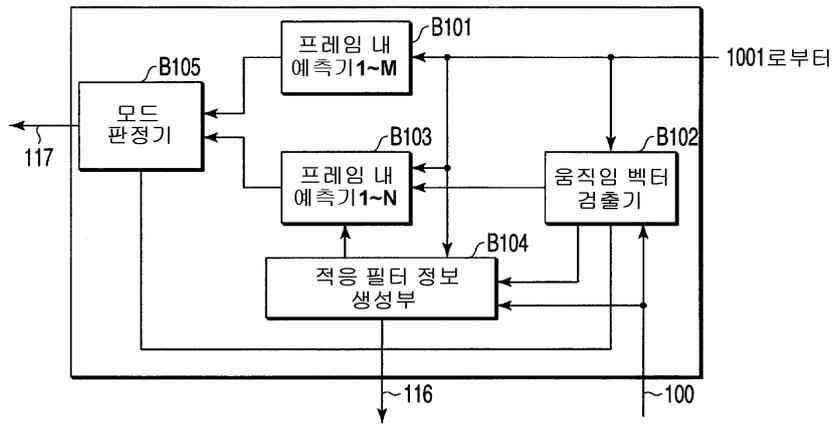
도면21a



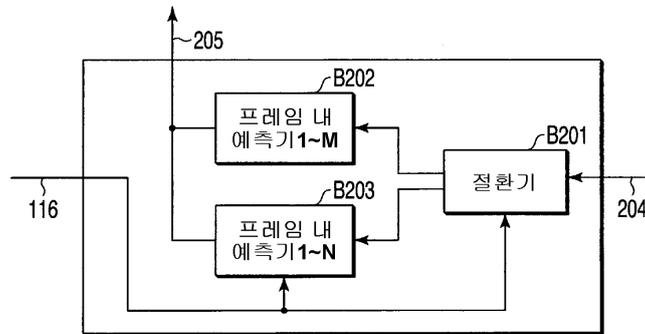
도면21b



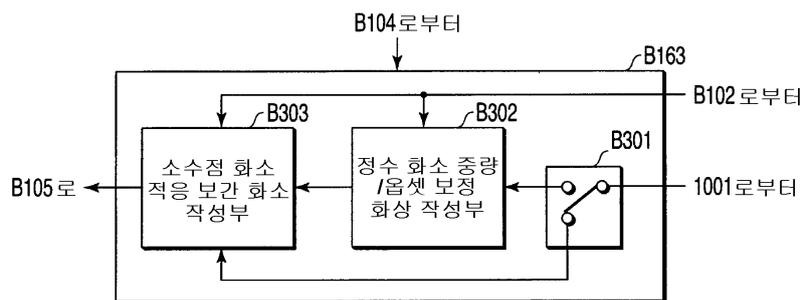
도면22



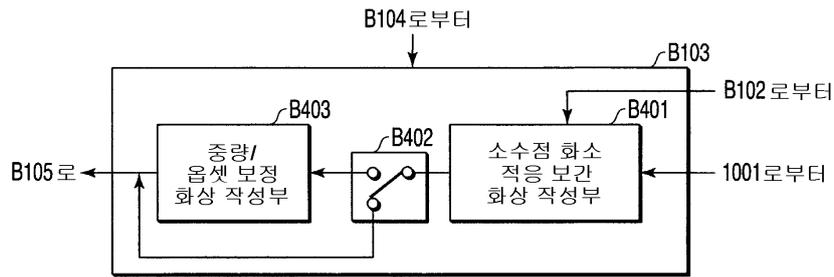
도면23



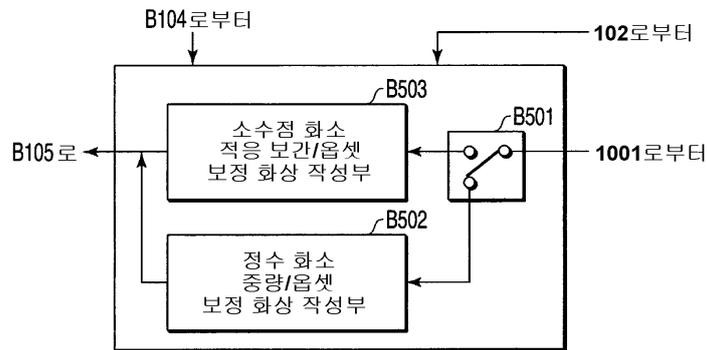
도면24



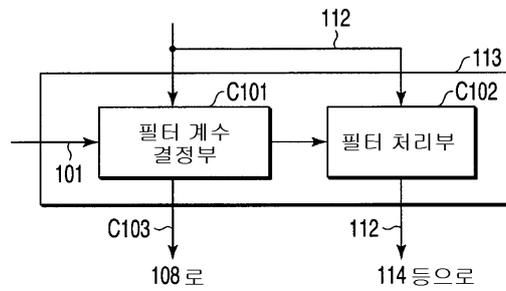
도면25



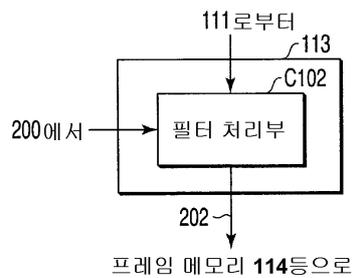
도면26



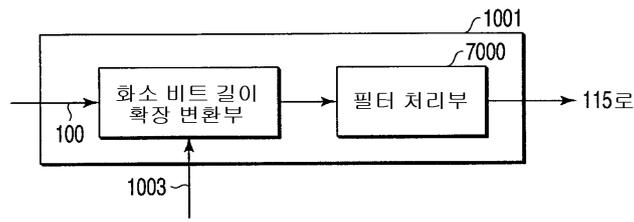
도면27



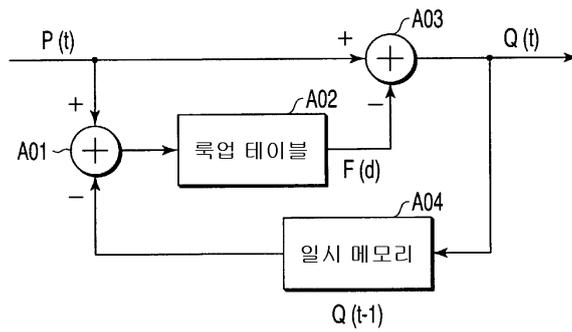
도면28



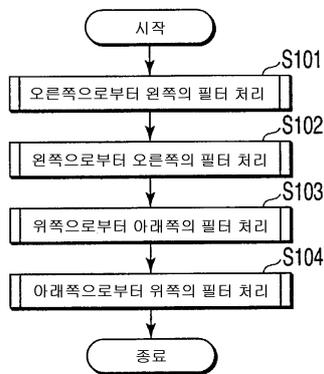
도면29



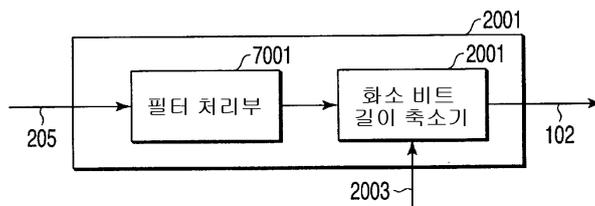
도면30



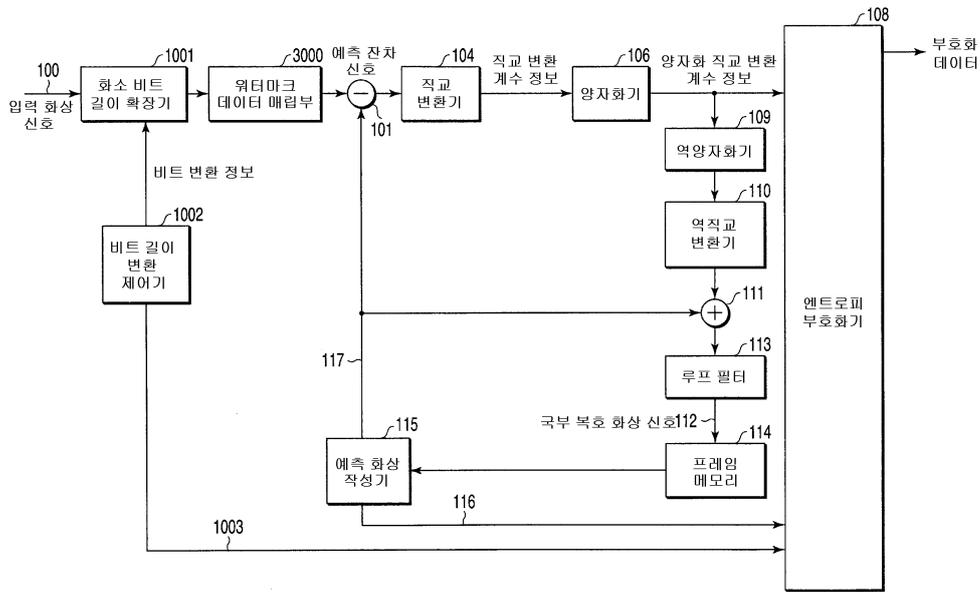
도면31



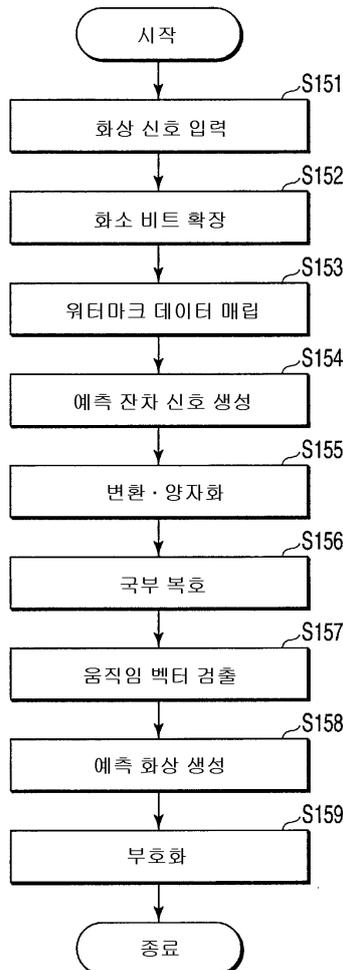
도면32



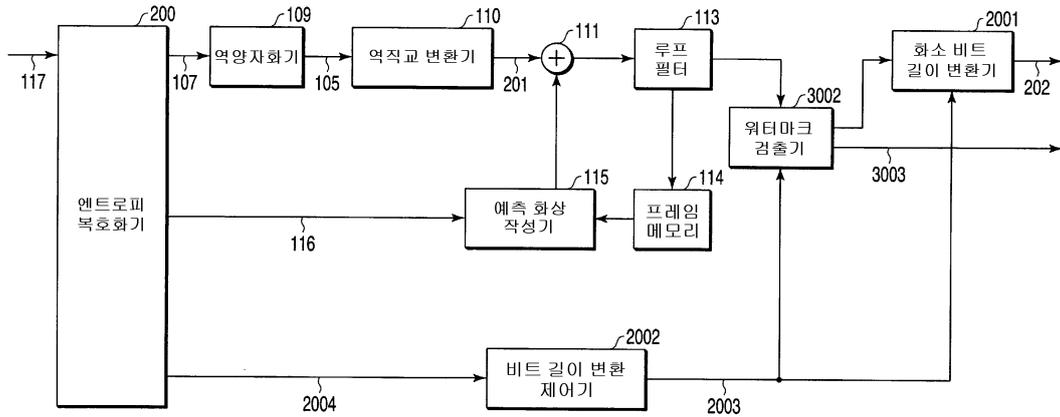
도면33a



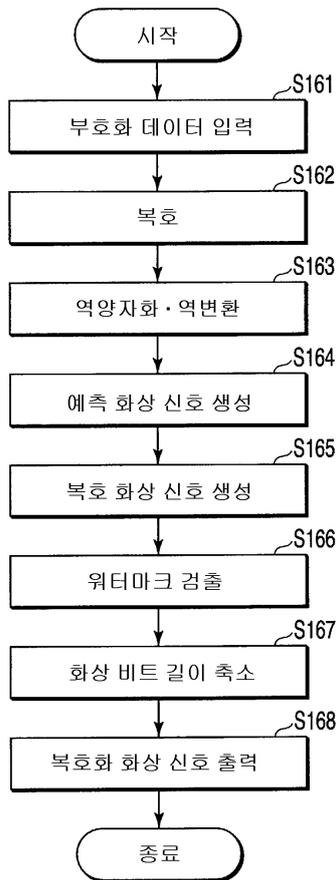
도면33b



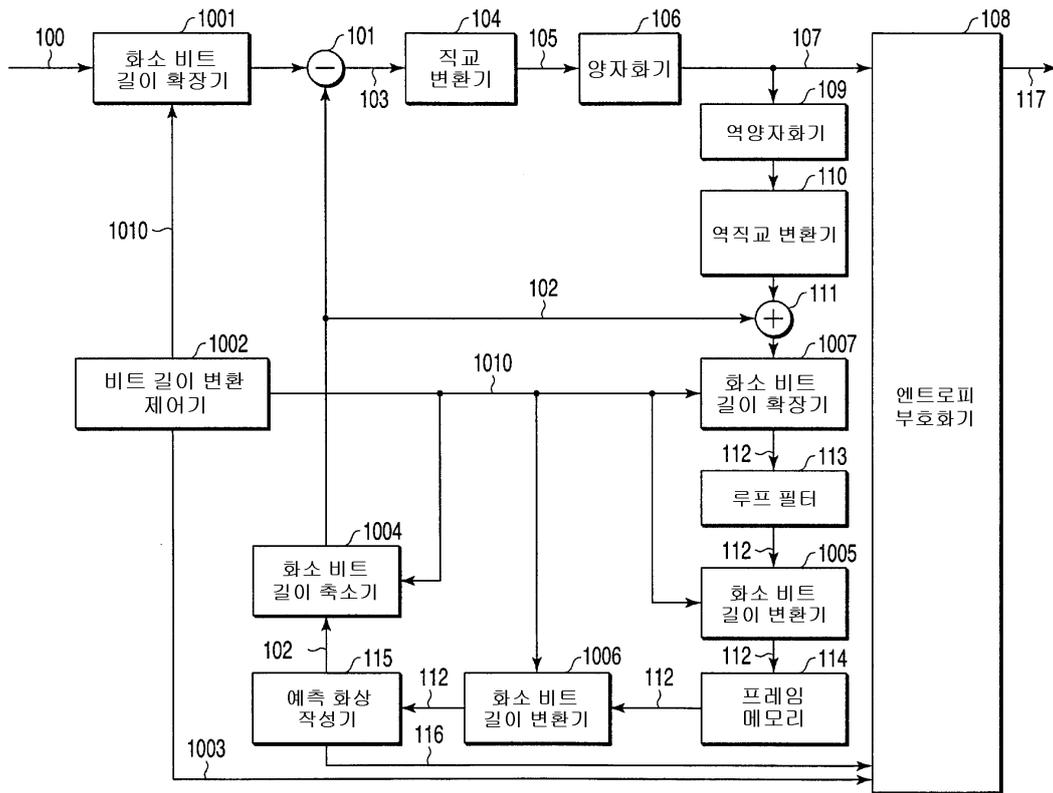
도면34a



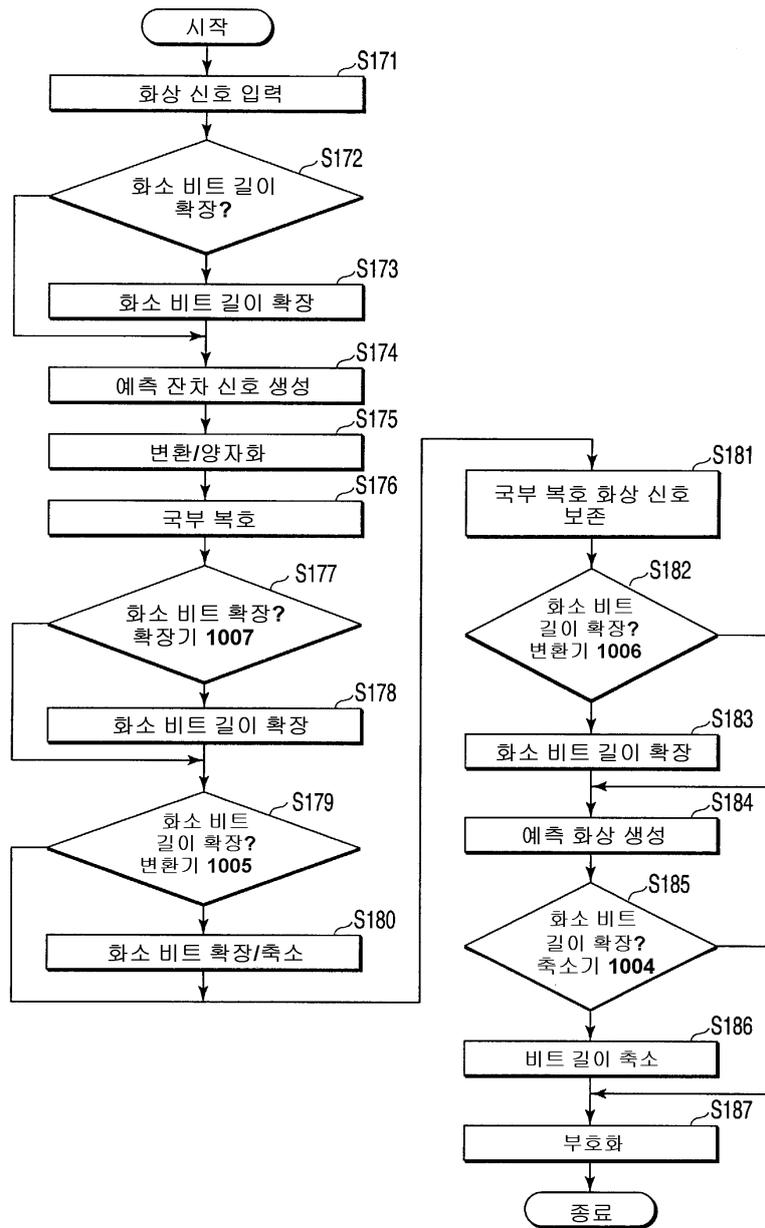
도면34b



도면35a



도면35b



도면36

```

sequence_parameter_set( {
...
ex_seq_all_bit_extension_flag
if(ex_seq_all_bit_extension_flag){
    ex_shift_bits
else {
    ex_seq_partial_bit_extension_flag
    if(ex_seq_partial_bit_extension_flag){
        ex_seq_partial_shift_bits
        ex_seq_framemem_bit_extension_flag
        if(ex_seq_all_bit_extension_flag)
            ex_framemem_shift_bits
        ex_seq_trans_and_quant_bit_extension_flag
        if(ex_seq_trans_and_quant_bit_extension_flag)
            ex_trans_and_quant_shift_bits
        ...
    }
}
...
}
}

```

도면37

```

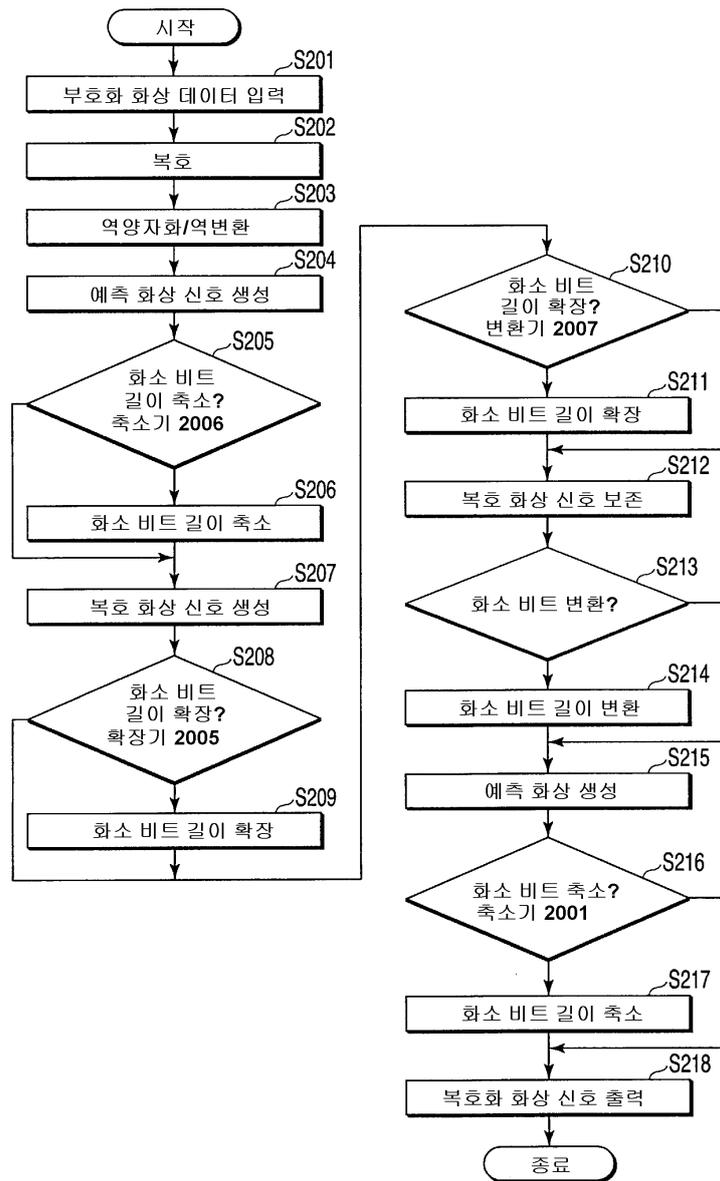
sequence_parameter_set( {
...
ex_seq_all_bit_extension_flag
if(ex_seq_all_bit_extension_flag !=FALSE)
    ex_seq_partial_bit_extension_flag
    if(ex_seq_partial_bit_extension_flag) {
        ex_seq_framemem_bit_extension_flag
        ex_seq_trans_and_quant_bit_extension_flag
        ...
    }
}
...
}

```

도면38

신택스				제어 플래그				
all	part	fm	t/q	F1001	F1007	F1005	F1006	F1004
1	-	-	-	1	0	0	0	0
0	0	-	-	0	0	0	0	0
0	1	0	0	0	0	0	1	1
0	1	0	1	1	0	1	1	0
0	1	1	0	0	1	0	0	1

도면39b



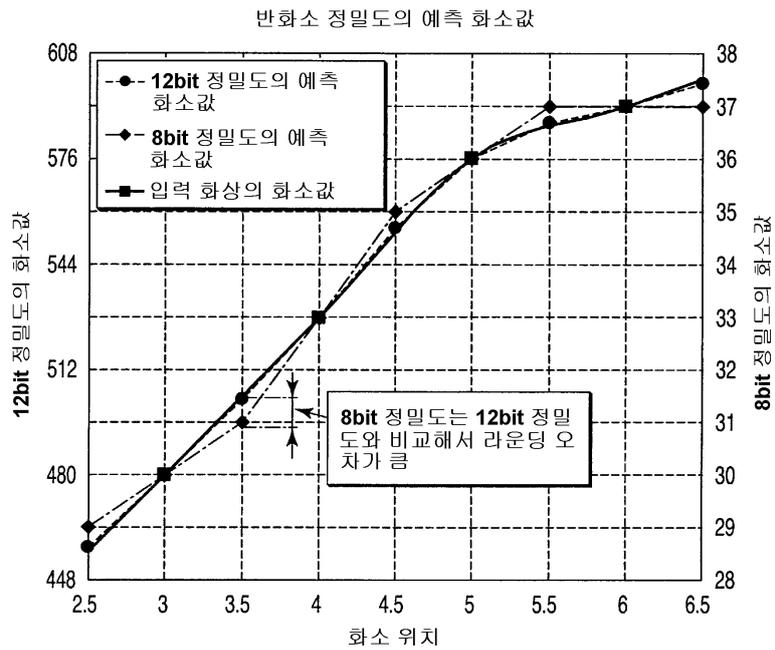
도면40

선택스				제어 플래그				
all	part	fm	t/q	F2001	F2005	F2006	F2007	F2008
1	-	-	-	1	0	0	0	0
0	0	-	-	0	0	0	0	0
0	1	0	0	0	0	1	0	1
0	1	0	1	1	1	1	0	0
0	1	1	0	0	0	0	1	1

도면41

화소 위치	0	0.5	1	1.5	2	2.5	3	3.5	4	4.5	5	5.5	6	6.5	7	7.5	8	8.5	9
입력 화소값 (8bit)	20	-	23	-	27	-	30	-	33	-	36	-	37	-	38	-	39	-	39
예측 화소값 (8bit)	20	-	23	-	27	29	30	31	33	35	36	37	37	37	38	-	39	-	-
입력 화소값 (12bit)	320	-	432	-	432	-	480	-	528	-	576	-	592	-	608	-	624	-	624
예측 화소값 (12bit)	320	-	432	-	432	458	480	503	528	555	576	587	592	599	608	-	624	-	624

도면42



도면43

