



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0014457
(43) 공개일자 2011년02월11일

(51) Int. Cl.

H02M 7/48 (2007.01)

(21) 출원번호 10-2009-0072130

(22) 출원일자 2009년08월05일

심사청구일자 2010년01월08일

(71) 출원인

울산대학교 산학협력단

울산 남구 무거2동 산29

(72) 발명자

이흥희

울산광역시 울주군 범서읍 구영리 구영2차푸르지
오아파트 504동 1401호

전태원

부산광역시 금정구 구서2동 부영벽산아파트 102동
1703호

김정훈

울산광역시 남구 무거2동 울산대학교

(74) 대리인

이현수, 김종선, 김태현, 정홍식

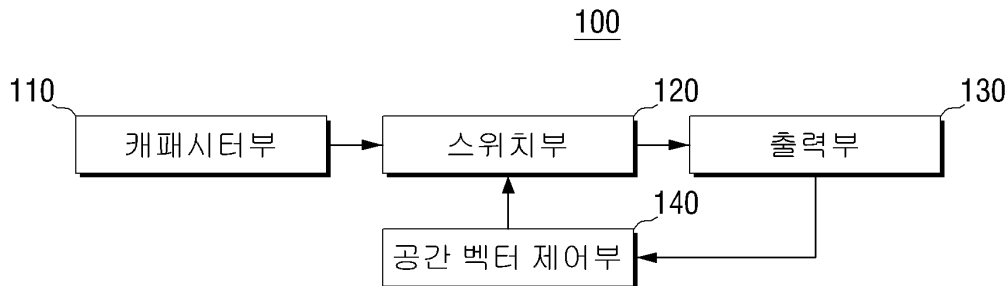
전체 청구항 수 : 총 9 항

(54) 인버터 및 인버터의 제어 방법

(57) 요약

인버터 및 인버터 제어 방법이 개시된다. 본 인버터는 복수의 스위치 소자를 포함하며, 복수의 스위치 소자의 스위칭 동작에 따라 3상 출력 전원을 생성하는 스위치부, 중성 노드를 갖도록 직렬 연결된 복수의 커패시터를 포함하며, 입력되는 직류 전원을 충·방전함으로써 생성되는 전압을 복수의 스위치 소자에 공급하는 커패시터부, 및, 중성 노드의 전압값을 추정하고, 추정된 중성 노드의 전압값을 이용하여 스위치부에 대한 공간 벡터 제어를 수행하는 공간 벡터 제어부를 포함한다. 이에 따라, 중성 노드에 대한 전압값을 측정하기 위한 별도의 전압 측정 장치를 이용하지 않고, 이를 추정하여 3상 출력 전압의 불평형을 보상하는 제어를 용이하게 수행할 수 있다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 RIC06-03-09

부처명 한국산업기술평가원

연구관리전문기관

연구사업명 RIC(네트워크 기반 자동화연구센터)

연구과제명 네트워크 기반 자동화연구

기여율

주관기관 울산대학교 산학협력단

연구기간 2008년 03월 01일 ~ 2009년 02월 28일

특허청구의 범위

청구항 1

복수의 스위치 소자를 포함하며, 상기 복수의 스위치 소자의 스위칭 동작에 따라 3상 출력 전원을 생성하는 스위치부;

중성 노드를 갖도록 직렬 연결된 복수의 커패시터를 포함하며, 입력되는 직류 전원을 충·방전함으로써 생성되는 전압을 상기 복수의 스위치 소자에 공급하는 커패시터부; 및

상기 중성 노드의 전압값을 추정하고, 상기 추정된 중성 노드의 전압값을 이용하여 상기 스위치부에 대한 공간 벡터 제어를 수행하는 공간 벡터 제어부;를 포함하는 인버터.

청구항 2

제1항에 있어서,

상기 공간 벡터 제어부는,

상기 3상 출력 전원의 한 상의 출력 전원에 대한 실수축 전압값을 전압 맥동 전·후 시점으로 적분하여 상기 중성 노드의 전압값을 추정하는 것을 특징으로 하는 인버터.

청구항 3

제1항에 있어서,

상기 스위치부는,

직렬 연결된 제1 스위치 소자 및 제3 스위치 소자로 이루어진 제1 스위치 그룹; 및

직렬 연결된 제2 스위치 소자 및 제4 스위치 소자로 이루어진 제2 스위치 그룹;을 포함하며,

상기 커패시터부의 중성 노드, 상기 제1 스위치 소자 및 제3 스위치 소자가 연결된 제2 노드 및 상기 제2 스위치 소자 및 제4 스위치 소자가 연결된 제3 노드가 상기 3상 출력 전원을 출력하는 것을 특징으로 하는 인버터.

청구항 4

제1항에 있어서,

상기 커패시터부는,

상기 입력되는 직류 전원의 일 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제1 커패시터; 및

상기 입력되는 직류 전원의 타 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제2 커패시터;를 포함하는 것을 특징으로 하는 인버터.

청구항 5

제4항에 있어서,

상기 공간 벡터 제어부는,

다음의 수식을 통하여 상기 제1 커패시터 및 제2 커패시터의 노드 전압을 추정하는 것을 특징으로 하는 인버터.

$$\hat{v}_{c2} = \frac{V_{dc}}{2} + K \int (v_{\alpha} - v_{\alpha}^*) dt$$

$$\hat{v}_{c1} = V_{dc} - \hat{v}_{c2}$$

여기서, $\hat{v}_{c2}$ 는 제2 커패시터의 노드 전압값, $\hat{v}_{c1}$ 는 제1 커패시터의 노드 전압값, V_{dc} 는 직류 전압값, K는 적분 기의 이득값, v_{α}^* 는 전압 맥동이 없는 경우 지령 전압 벡터에 의해 얻을 수 있는 출력 전압의 실수축 전압값, V

v_a 는 전압 맥동이 있는 경우 출력된 실제 전압의 실수축 전압값이다.

청구항 6

직류 전원과 직렬 연결된 복수의 커패시터 및 복수의 스위치 소자를 구비하여 3상 출력 전원을 출력하는 인버터의 제어 방법에 있어서,

상기 복수의 스위치 소자 각각에 대한 스위칭 주기를 계산하는 단계;

상기 계산된 스위칭 주기에 따라 상기 복수의 스위치 소자 각각을 제어하여 3상 출력 전원을 생성하는 단계;

상기 복수의 커패시터가 상호 연결되는 중성 노드의 전압값을 추정하는 단계; 및

상기 추정된 중성 노드의 전압값을 이용하여, 상기 복수의 스위치 소자의 스위칭 주기를 재계산하여 상기 스위치 소자를 제어하는 단계;를 포함하는 인버터 제어 방법.

청구항 7

제6항에 있어서,

상기 중성 노드의 전압을 추정하는 단계는,

상기 3상 출력 전원의 한 상의 출력 전원에 대한 실수축 전압값을 전류 흐름에 따른 맥동 전·후 시점으로 적분하여 상기 중성 노드의 전압을 추정하는 것을 특징으로 하는 인버터의 제어 방법.

청구항 8

제6항에 있어서,

상기 복수의 커패시터는,

상기 직류 전원의 일 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제1 커패시터; 및

상기 직류 전원의 타 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제2 커패시터;를 포함하는 것을 특징으로 하는 인버터의 제어 방법.

청구항 9

제8항에 있어서,

상기 중성 노드의 전압을 추정하는 단계는,

다음의 수식을 통하여 상기 제1 커패시터 및 제2 커패시터의 전압값을 추정하는 것을 특징으로 하는 인버터의 제어 방법.

$$\hat{v}_{c2} = \frac{V_{dc}}{2} + K \int (v_{\alpha} - v_{\alpha}^*) dt$$

$$\hat{v}_{c1} = V_{dc} - \hat{v}_{c2}$$

여기서, $\hat{v}_{c2}$ 는 제2 커패시터의 노드 전압값, $\hat{v}_{c1}$ 는 제1 커패시터의 노드 전압값, V_{dc} 는 직류 전압값, K 는 적분기의 이득값, V_{α}^* 는 전압 맥동이 없는 경우 지령 전압 벡터에 의해 얻을 수 있는 출력 전압의 실수축 전압값, v_a 는 전압 맥동이 있는 경우 출력된 실제 전압의 실수축 전압값이다.

명 세 서

발명의 상세한 설명

기술 분야

본 발명은 인버터 및 인버터의 제어 방법에 관한 것으로, 중성 노드(직류 링크 전압)에 대한 전압값을 측정하기

위한 별도의 전압 측정 장치를 이용하지 않고, 이를 추정하여 3상 출력 전압의 불평형을 보상할 수 있는 인버터 및 인버터의 제어 방법에 관한 것이다.

배경 기술

- [0002] 최근 산업설비의 대용량화 추세와 고압화에 따라 고압 대용량 인버터 시스템에 대한 수요가 증가하고 있으며, 전력용 반도체 소자의 제한된 정격을 극복할 수 있는 인버터에 대한 연구가 지속적으로 이루어져 왔다.
- [0003] 4 스위치 3상 인버터(Four-Switch Three-Phase Inverter: FSTPI)는 4개의 스위치 소자를 이용하여 3상 전원을 출력할 수 있는 인버터이다. 4 스위치 3상 인버터는 4개의 스위칭 소자만을 이용하여 3상 전원을 출력하기 때문에, 6 스위치 3상 인버터(Six-Switch Three-Phase Inverter: SSTPI)에 비해 경제적인 뿐만 아니라 스위칭 손실이 적고, 사이즈도 줄일 수 있는 장점이 있다.
- [0004] 그러나, 4 스위치 3상 인버터의 경우 중성 노드(직류 링크 또는 중성점)를 통해 전류가 흐름에 따라 커패시터 전압의 맥동이 발생하고, 이로 인해 출력 전압 벡터가 변화하게 된다. 출력 전압 벡터가 변화하게 되면, 출력 전압이 불평형하게 되어, 출력 전압의 고조파 성분이 증가하게 되는 문제점이 존재하였다. 특히 인버터의 부하단에 전동기가 연결되어 있는 경우, 이러한 고조파 성분은 토크 맥동을 유발하게 되므로, 변동기의 정밀한 제어를 위해서 출력 전압 파형을 개선하는 것이 요구되었다.
- [0005] 이에 따라, 종래에는 공간 벡터 PWM(Space Vector Pluse Width Modulation: SVPWM) 방식을 이용하여 출력 전압 파형을 개선하였다. 공간 벡터 PWM은 4 스위치 3상 인버터에서 얻을 수 있는 4개의 기본 전압 벡터를 이용하여 3상 출력 전압의 불평형을 보상할 수 있는 스위칭 패턴을 만들어 내거나, 입력단의 정류기를 제어하여 직류 링크 전압의 불평형을 개선하는 방법이다.
- [0006] 그러나, 공간 벡터 PWM 방식은 중성 노드(직류 링크)의 전압값을 이용하여 왜곡된 기준 전압 벡터를 파악한다는 점에서, 4 스위치 3상 인버터 내의 직류 링크 전압값이 측정될 필요가 있었다. 즉, 종래에는 별도의 전압 측정 장치를 구비하여, 중성 노드의 전압값을 직접 측정하였는바, 인버터의 사이즈 및 제조 비용이 증가하는 문제점이 있었다. 또한, 비용 절감을 중요시하는 4 스위치 3상 인버터의 사용 취지에도 부합되지 않는다는 점에서, 중성 노드의 전압을 직접 측정할 필요없이 3상 출력 전압의 불평형을 개선할 수 있는 방법이 요구되었다.

발명의 내용

해결 하고자하는 과제

- [0007] 따라서, 본 발명의 목적은 중성 노드(직류 링크 전압)에 대한 전압값을 측정하기 위한 별도의 전압 측정 장치를 이용하지 않고, 이를 추정하여 3상 출력 전압의 불평형을 보상할 수 있는 인버터 및 인버터의 제어 방법을 제공하는 데 있다.

과제 해결수단

- [0008] 이상과 같은 목적을 달성하기 위한 본 발명에 의한 인버터는, 복수의 스위치 소자를 포함하며, 상기 복수의 스위치 소자의 스위칭 동작에 따라 3상 출력 전원을 생성하는 스위치부, 중성 노드를 갖도록 직렬 연결된 복수의 커패시터를 포함하며, 입력되는 직류 전원을 충·방전함으로써 생성되는 전압을 상기 복수의 스위치 소자에 공급하는 커패시터부, 및, 상기 중성 노드의 전압값을 추정하고, 상기 추정된 중성 노드의 전압값을 이용하여 상기 스위치부에 대한 공간 벡터 제어를 수행하는 공간 벡터 제어부를 포함한다.
- [0009] 이 경우, 상기 공간 벡터 제어부는, 상기 3상 출력 전원의 한 상의 출력 전원에 대한 실수축 전압값을 전압 맥동 전·후 시점으로 적분하여 상기 중성 노드의 전압값을 추정하는 것이 바람직하다.
- [0010] 한편, 상기 스위치부는, 직렬 연결된 제1 스위치 소자 및 제3 스위치 소자로 이루어진 제1 스위치 그룹, 및, 직렬 연결된 제2 스위치 소자 및 제4 스위치 소자로 이루어진 제2 스위치 그룹을 포함하며, 상기 커패시터부의 중성 노드, 상기 제1 스위치 소자 및 제3 스위치 소자가 연결된 제2 노드 및 상기 제2 스위치 소자 및 제4 스위치 소자가 연결된 제3 노드가 상기 3상 출력 전원을 출력하는 것이 바람직하다.
- [0011] 한편, 상기 커패시터부는, 상기 입력되는 직류 전원의 일 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제1 커패시터, 및, 상기 입력되는 직류 전원의 타 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제2 커패시터를 포함할 수 있다.

[0012] 이 경우, 상기 공간 벡터 제어부는, 다음의 수식을 통하여 상기 제1 커패시터 및 제2 커패시터의 노드 전압을 추정하는 것이 바람직하다.

$$\hat{v}_{c2} = \frac{V_{dc}}{2} + K \int (v_{\alpha} - v_{\alpha}^*) dt$$

$$\hat{v}_{c1} = V_{dc} - \hat{v}_{c2}$$

[0015] 여기서, $\hat{v}_{c2}$ 는 제2 커패시터의 노드 전압값, $\hat{v}_{c1}$ 는 제1 커패시터의 노드 전압값, V_{dc} 는 직류 전압값, K는 적분기의 이득값, V_{α}^* 는 전압 맥동이 없는 경우 지령 전압 벡터에 의해 얻을 수 있는 출력 전압의 실수축 전압값, V_{α} 는 전압 맥동이 있는 경우 출력된 실제 전압의 실수축 전압값이다.

[0016] 한편, 본 실시예에 있어서의 인버터의 제어 방법은, 상기 복수의 스위치 소자 각각에 대한 스위칭 주기를 계산하는 단계, 상기 계산된 스위칭 주기에 따라 상기 복수의 스위치 소자 각각을 제어하여 3상 출력 전원을 생성하는 단계, 상기 복수의 커패시터가 상호 연결되는 중성 노드의 전압값을 추정하는 단계, 및, 상기 추정된 중성 노드의 전압값을 이용하여, 상기 복수의 스위치 소자의 스위칭 주기를 재계산하여 상기 스위치 소자를 제어하는 단계를 포함한다.

[0017] 이 경우, 상기 중성 노드의 전압을 추정하는 단계는, 상기 3상 출력 전원의 한 상의 출력 전원에 대한 실수축 전압값을 전류 흐름에 따른 맥동 전·후 시점으로 적분하여 상기 중성 노드의 전압을 추정하는 것이 바람직하다.

[0018] 한편, 상기 복수의 커패시터는, 상기 직류 전원의 일 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제1 커패시터, 및, 상기 직류 전원의 타 측과 일 측이 연결되며, 상기 중성 노드와 타 측이 연결되는 제2 커패시터를 포함할 수 있다.

[0019] 이 경우, 상기 중성 노드의 전압을 추정하는 단계는, 다음의 수식을 통하여 상기 제1 커패시터 및 제2 커패시터의 전압값을 추정하는 것이 바람직하다.

$$\hat{v}_{c2} = \frac{V_{dc}}{2} + K \int (v_{\alpha} - v_{\alpha}^*) dt$$

$$\hat{v}_{c1} = V_{dc} - \hat{v}_{c2}$$

[0022] 여기서, $\hat{v}_{c2}$ 는 제2 커패시터의 노드 전압, $\hat{v}_{c1}$ 는 제1 커패시터의 노드 전압, V_{dc} 는 입력되는 직류 전압, K는 적분기의 이득값, V_{α}^* 는 전압 맥동이 없는 경우 지령 전압 벡터에 의해 얻을 수 있는 출력 전압의 실수축 전압값, V_{α} 는 전압 맥동이 있는 경우 출력된 실제 전압의 실수축 전압값이다.

발명의 실시를 위한 구체적인 내용

[0023] 이하 첨부된 도면들을 참조하여 본 발명의 실시 예를 더욱 상세하게 설명한다.

[0024] 도 1은 본 발명의 일 실시예에 따른 인버터의 구성을 나타내는 블록도이다. 도 1을 참고하면, 본 인버터는 커패시터부(110), 스위치부(120), 출력부(130) 및 공간 벡터 제어부(140)를 포함한다.

[0025] 커패시터부(110)는 중성 노드(중성점 또는 직류 링크 전압)를 갖도록 직렬 연결된 복수의 커패시터를 포함하며, 외부로부터 입력되는 직류 전압을 충·방전함으로써 생성되는 전압을 스위치부(120)에 제공한다. 구체적으로, 커패시터부(110)는 외부로부터 직류 전원을 입력받으며, 복수의 커패시터는 교대로 충·방전을 수행할 수 있다. 이와 같은 충·방전 동작은 스위치부(120)의 스위칭 상태에 따라 변경된다. 커패시터부(110)의 구체적인 구성 및 동작에 대해서는 도 2 내지 도 5를 참고하여 후술한다.

[0026] 스위치부(120)는 복수의 스위치 소자를 포함하며, 복수의 스위치 소자의 스위칭 동작에 따라 3상 전압을 생성한다. 구체적으로, 스위치부(120)는 직렬 연결된 제1 스위치 소자(121) 및 제3 스위치 소자(123)로 이루어진 제1

스위치 그룹, 직렬 연결된 제2 스위치 소자(122) 및 제 4 스위치 소자(124)로 이루어진 제2 스위치 그룹으로 구현될 수 있다. 스위치부(120)의 구체적인 구성 및 동작에 대해서는 도 2 내지 도 5를 참고하여 후술한다.

[0027] 출력부(130)는 스위치부(120)에서 생성된 3상 전원을 출력한다. 구체적으로, 출력부(130)는 커패시터부(110)의 중성 노드를 a상에 대한 출력 전원(V_a)으로, 제1 스위치 소자(121)와 제3 스위치 소자(123)가 만나는 노드를 b상에 대한 출력 전원(V_b)으로, 제2 스위치 소자(122)와 제4 스위치 소자(124)가 만나는 노드를 c상에 대한 출력 전원(V_c)으로 하여, 3상 전원을 출력할 수 있다.

[0028] 도 2는 도 1의 커패시터부(110) 및 스위치부(120)의 구성을 구체적으로 나타내는 회로 블록도이다.

[0029] 도 2를 참고하면, 커패시터부(110)는 두 개의 커패시터(111, 112)를 포함하며, 두 개의 커패시터(111, 112)는 직렬 연결되어 있다. 구체적으로, 제1 커패시터(111)는 일 측이 직류 전원의 일 측과 연결되며, 타 측이 제2 커패시터(112)와 연결된다. 그리고, 제2 커패시터(112)는 일 측이 직류 전원의 타 측(제1 커패시터와 연결되지 않은 쪽)과 연결되며, 타 측이 제1 커패시터(111)와 연결된다. 제1 커패시터(111)와 제2 커패시터(112)가 만나는 노드(중성 노드 또는 중성점)는 A상에 대한 출력 전원(V_a)을 출력하는 노드이다. 본 실시예에서는 2개의 커패시터를 이용하여 커패시터부(110)를 구현하였지만, 3개 이상의 커패시터를 이용하여 커패시터부(110)를 구현할 수 있다. 예를 들어, 동일한 커패시턴스를 갖는 4개의 커패시터를 2개씩 병렬 연결하고, 병렬 연결된 커패시터를 직렬 연결하는 형태로 커패시터부(110)를 구현할 수도 있다.

[0030] 스위치부(120)는 4개의 스위치 소자를 포함하며, 직렬 연결된 제1 스위치 소자(121), 제 3 스위치 소자(123)가 제1 스위치 그룹을 이루며, 직렬 연결된 제2 스위치 소자(122), 제4 스위치 소자(124)가 제2 스위치 그룹을 이룬다. 여기서, 제1 스위치 그룹 및 제2 스위치 그룹의 중간 노드는 출력단을 갖으며, 제1 스위치 그룹의 중간 노드, 즉, 제1 스위치 소자(121)와 제3 스위치 소자(123)가 만나는 노드는 B상에 대한 출력 전원(V_b)을 출력하는 노드이고, 제2 스위치 그룹의 중간 노드, 즉, 제2 스위치 소자(122)와 제4 스위치 소자(124)가 만나는 노드는 C상에 대한 출력 전원(V_c)을 출력하는 노드이다. 구현시에 제1 스위치 그룹의 중간 노드와 제2 스위치 그룹의 중간 노드의 역할은 상호 변경되는 형태로 구현될 수 있다.

[0031] 한편, 각 스위치 그룹 내의 2개의 스위치 소자는 교번적으로 동작하게 된다. 예를 들어, 제1 스위치 소자(121)가 온 되는 경우, 제3 스위치 소자(123)는 오프 상태를 가지며, 제1 스위치 소자(121)가 오프되는 경우, 제3 스위치 소자(123)는 온 상태를 갖는다.

[0032] 이에 따라, 인버터(100)의 출력 전원은 제1 스위치 소자(121) 및 제2 스위치 소자(122)의 상태에 따라 결정된다. 구체적으로, 2개의 스위치 소자(121, 122)의 동작 상태에 따라 4가지 경우의 수가 발생한다. 예를 들어, 제1 스위치 소자(121) 및 제2 스위치 소자(122)가 오프되고, 제3 스위치 소자(123) 및 제4 스위치 소자(124)가 온 된 상태에는, 제2 커패시터(112)에 충전되어 있던 전압(V_{c2})이 출력되고, 제1 커패시터(111)에 충전되어 있던 전압(V_{c1})은 출력되지 않는다.

[0033] 그리고, 제1 스위치 소자(121) 및 제2 스위치 소자(122)가 온 되고, 제3 스위치 소자(123) 및 제4 스위치 소자(124)가 오프 된 상태에서는, 제1 커패시터(111)에 충전되어 있던 전압(V_{c1})이 출력되고, 제2 커패시터(112)에 충전되어 있던 전압(V_{c2})은 출력되지 않는다. 그리고, 제1 스위치 소자(121) 및 제4 스위치 소자(124)가 온 되고, 제2 스위치 소자(122) 및 제3 스위치 소자(123)이 오프된 상태에서는, 제1 커패시터(111) 및 제2 커패시터(112)에 충전되어 있던 전압(V_{c1} , V_{c2})이 모두가 출력되며, 제2 스위치 소자(121) 및 제3 스위치 소자(124)가 온 되고, 제1 스위치 소자(122) 및 제4 스위치 소자(123)이 오프된 상태에서도, 제1 커패시터(111) 및 제2 커패시터(112)에 충전되어 있던 전압(V_{c1} , V_{c2})이 모두 출력된다.

[0034] 이와 같은 스위치 상태에 따른 각 상에 대한 출력 전압은 다음과 같다.

수학식 1

$$V_{ao} = V_{c2}$$

$$V_{bo} = S_1(V_{c1} + V_{c2})$$

$$V_{bo} = S_2(V_{C1} + V_{C2})$$

[0037]

[0038]

여기서, S_1 은 제1 스위치 소자(121)의 스위치 상태를 나타내며, S_2 는 제2 스위치 소자(122)의 스위칭 상태를 나타낸다. 예를 들어, S_1 이 '1'의 값을 갖는 경우, 제1 스위치 소자(121)는 온 상태이며, S_1 이 '0'의 값을 갖는 경우, 제1 스위치 소자(121)는 오프 상태이다.

[0039]

그리고, 하나의 스위치 그룹 내의 2개의 스위치는 서로 교번적으로 동작한다는 점에서, S_1 이 '1'의 값을 갖는 경우, 제3 스위치 소자(123)는 오프 상태이며, S_1 이 '0'의 값을 갖는 경우, 제3 스위치 소자(123)는 온 상태이다.

[0040]

S_1 및 S_2 의 상태에 따른 출력 전압의 값을 고정 좌표계로 변환하면 표 1과 같다.

표 1

[0041]

S_1	S_2	벡터	V_α	V_β
0	0	$V1'$	$\frac{2V_{C2}}{3}$	0
1	0	$V2'$	$\frac{V_{C2} - V_{C1}}{3}$	$\frac{V_{C2} + V_{C1}}{\sqrt{3}}$
1	1	$V3'$	$-\frac{2V_{C1}}{3}$	0
0	1	$V4'$	$\frac{V_{C2} - V_{C1}}{3}$	$-\frac{V_{C2} + V_{C1}}{\sqrt{3}}$

[0042]

여기서 V_α 는 고정좌표계 값에서의 실수 성분(Re)에 해당하는 전압값이며, V_β 는 고정좌표계에 있어서의 허수 성분(Im)에 해당하는 전압값이다.

[0043]

도 3은 제1 커패시터(111)의 전압(V_{C1}) 및 제2 커패시터(112)의 전압(V_{C2}) 크기에 따라 표 1의 전압 벡터를 도시화한 것이다.

[0044]

도 3의 (a)를 참고하면, 제1 커패시터(111)의 전압(V_{C1}) 및 제2 커패시터(122)의 전압(V_{C2}) 크기가 동일한 경우, 각 전압 벡터가 서로 직교하는 것을 알 수 있다. 이와 같은 얻어진 4개의 기준 전압 벡터를 조합함으로써, 인버터(110)는 120도의 위상을 갖는 3상 평형 전압을 얻을 수 있다.

[0045]

그러나, 도 3의 (b)를 참고하면, 제1 커패시터(111)의 전압(V_{C1})이 제2 커패시터(112)의 전압(V_{C2})보다 작은 경우($V_{C1} < V_{C2}$)에는, 오른쪽으로 기울어진 전압 벡터를 가지게 된다. 그리고, 도 3의 (c)를 참고하면, 제1 커패시터(111)의 전압(V_{C1})이 제2 커패시터(112)의 전압(V_{C1})보다 큰 경우($V_{C1} > V_{C2}$)에는, 왼쪽으로 기울어진 전압 벡터를 가지게 된다. 이와 같이 제1 커패시터(111)와 제2 커패시터(112)의 전압값이 동일하지 않은 경우, 이에 따른 전압 벡터는 상호 직교하지 않게 되고, 인버터는 120도의 위상을 갖는 3상 평형 전압을 생성할 수 없게 된다.

[0046]

따라서, 이와 같은 왜곡 현상을 보상하기 위해서는 공간 벡터 제어를 수행하여 직류 링크 전압 맥동을 보상하여 한다. 본 실시예에 따른 공간 벡터 제어의 구체적인 동작 설명은 도 1의 공간 벡터 제어부(140) 구성과 관련하여 이하에서 설명한다.

[0047]

공간 벡터 제어부(140)는 중성 노드의 전압값을 추정하고, 추정된 노드의 전압값을 이용하여 스위치부(120)에 대한 공간 벡터 제어를 수행한다. 구체적으로, 공간 벡터 제어부(140)는 출력부(130)의 3상 출력 전압의 한 상의 출력 전압에 대한 실수축 전압값을 전압 맥동 전·후 시점으로 적분하여 중성 노드의 전압값(제2 커패시터(112)의 전압값)을 추정하고, 추정된 중성 노드의 전압값을 이용하여 직류 링크 전압 맥동을 보상하는 지령 벡터(V_0^*)를 생성할 수 있다. 그리고, 공간 벡터 제어부(140)는 생성한 지령 벡터(V_0^*)를 이용하여, 복수의 스위칭 소자에 대한 PWM 제어를 수행할 수 있다. 구현시에는 중성 노드의 전압값을 추정하는 동작, 지령 벡터를 생성하는 동작, PWM 제어를 수행하는 동작은 별도의 구성을 통해 구현될 수도 있다.

[0048] 도 4 내지 도 7을 참고하여, 공간 벡터 제어부(140)에서의 중성 노드의 전압값 추정 방법에 대해서 설명한다.

[0049] 4 스위치 3 인버터의 경우 영 벡터가 존재하지 않으므로, 상대적으로 크기가 작아 고조파 발생이 적은 벡터 $v_{1'}$, $v_{3'}$ 의 조합을 이용하여 영 벡터를 만들 수 있다. 이와 같은 조합에 의해 만들어진 영 벡터와 벡터 $v_{2'}$, $v_{4'}$ 를 이용해 도 3에 도시된 바와 같은 기준 전압 벡터(또는 지령 벡터(V_0^*))를 만들 수 있으며, 기준 벡터의 위치에 따라 각각의 스위치 소자에 대한 스위칭 시간은 식 (2), (3)과 같다.

수학식 2

[0050] $0 \leq \alpha \leq \pi$ 구역에 있어서,

[0051]
$$T_1 = \frac{v_{C1}}{v_{C1} + v_{C2}} T - \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin\left(\alpha - \frac{\pi}{3}\right)$$

[0052]
$$T_2 = \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin(\alpha)$$

[0053]
$$T_3 = \frac{v_{C2}}{v_{C1} + v_{C2}} T - \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin\left(\alpha + \frac{\pi}{3}\right)$$

수학식 3

[0054] $\pi \leq \alpha \leq 2\pi$ 구역에 있어서,

[0055]
$$T_1 = \frac{v_{C1}}{v_{C1} + v_{C2}} T - \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin\left(\alpha - \frac{2\pi}{3}\right)$$

[0056]
$$T_4 = \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin(\alpha - \pi)$$

[0057]
$$T_3 = \frac{v_{C2}}{v_{C1} + v_{C2}} T - \frac{\sqrt{3} T v_o^*}{v_{C1} + v_{C2}} \sin\left(\alpha - \frac{4\pi}{3}\right)$$

[0058] 여기서 T_x 는 벡터의 도통 시간($x = 1, 4$)이고, V_0^* 는 4 스위치 3상 인버터의 지령 전압 벡터(V_0^*)의 크기이고, α 는 벡터 V_0^* 와 실수축 사이의 각이고, T 는 샘플 주기이다. 이와 같은 각각의 스위칭 소자에서의 스위칭 패턴을 도시화하면 도 4와 같다.

[0059] 식 (2), (3)에서 알 수 있는 바와 같이 직류 링크 전압 맥동으로 인한 출력 전압의 불평형을 개선하기 위해서는 직류 링크 전압값을 알아야 한다.

[0060] 도 5는 직류 링크 전압 맥동 해석을 위한 도 3의 (a), (b)의 벡터도를 동시에 표시한 그림이다.

[0061] 도 5를 참고하면, V_a^* , V_b^* 는 직류 링크 전압의 맥동이 없는 경우 지령치에 의해 얻을 수 있는 출력 전압 성분이고, V_a , V_b 는 전압 맥동이 있는 경우 출력된 실제 전압 성분을 의미한다.

[0062] 한편, 도 2에서 중성 노드로부터 전류 i_a 가 흘러 직류 링크 전압의 맥동이 발생하더라도 인버터 내의 전체 직류 링크 전압 V_{dc} 는 일정하다고 볼 수 있다. 이 경우 v_{C1} 과 v_{C2} 의 변화량을 살펴보면 크기는 갖고 부호만 다르므로

식 (4)와 같은 관계식을 얻을 수 있다.

수학식 4

$$\Delta v_{C1} = - \Delta v_{C2}$$

$$v_{C1} = V_{dc}/2 - \Delta v_{C2}$$

$$v_{C2} = V_{dc}/2 + \Delta v_{C2}$$

여기서, Δv_{C1} 는 v_{C1} 의 전압 변화이며, Δv_{C2} 는 v_{C2} 의 전압 변화이다.

식 (4)를 이용하여 도 5에 도시된 전압 벡터들을 구해보면 표 2와 같다.

표 2

벡터	v_a	v_β
v_1	$\frac{V_{dc}}{3}$	0
v_1'	$\frac{V_{dc}}{3} + \frac{2\Delta v_{C2}}{3}$	0
v_2	0	$\frac{V_{dc}}{\sqrt{3}}$
v_2'	$\frac{2\Delta v_{C2}}{3}$	$\frac{V_{dc}}{\sqrt{3}}$
v_3	$-\frac{V_{dc}}{3}$	0
v_3'	$-\frac{V_{dc}}{3} + \frac{2\Delta v_{C2}}{3}$	0
v_4	0	$-\frac{V_{dc}}{\sqrt{3}}$
v_4'	$\frac{2\Delta v_{C2}}{3}$	$-\frac{V_{dc}}{\sqrt{3}}$

표 2를 참고하면, 커패시터부(110)의 중성 노드의 전압이 변동하여도 β 방향의 출력 전압 성분(v_β)에는 아무런 영향을 미치지 않음을 알 수 있다. 즉, 직류 링크 전압의 맥동에 따른 영향을 분석하거나 보상할 경우, v_β^* 와 v_β 값을 고려할 필요가 없고, 단지 v_a^* 와 v_a 의 값이나 이들 관계만 이용하여 커패시터부(110)의 중성 노드의 맥동에 대한 영향을 보상할 수 있다는 점을 알 수 있다.

한편, v_o^* 와 v_o 관계를 식으로 표시하면 식(5)과 같다.

수학식 5

$$v_o = v_o^* + \Delta v_o = v_a^* + \Delta v_o + j v_\beta^* = v_a + j v_\beta$$

여기서 Δv_o 는 전압 벡터의 오차이고, j 는 $\sqrt{-1}$ 이다.

즉, 출력 전압 벡터의 오차(Δv_o)는 직류 링크 전압 맥동으로 인해 변화된 v_o^* 의 α 방향(실수) 성분이다. 각각의 축을 관찰하여보면, v_2, v_2', v_4, v_4' 의 β 방향(허수) 성분은 표 2에서 항상 일정한 반면, α 방향 성분은 표2에서 $\frac{2\Delta v_{C2}}{3}$ 만큼 이동한 것을 알 수 있다. v_1, v_1', v_3, v_3' 의 경우에도 마찬가지로 직류 링크 중성점의 맥동과 관계 없이 표 2에서 β 방향 성분이 '0'으로 일정하다. 하지만, v_1', v_3' 의 방향 α 성분이 양의 방향으로

$\frac{2\Delta v_{c2}}{3}$ 만큼 각각 이동하였음을 알 수 있다.

[0074] 또한, 공간 벡터 제어(또는 공간 벡터 PWM) 방식에서 캐패시터부(120)의 중성 노드(직류 링크 중성점)의 전압 맥동으로 인해 변화된 출력 전압 벡터의 α 방향의 전압의 크기인 Δv_o 를 v_2 와 v_2' 의 사이각 θ 를 이용하여 유도하면 다음과 같다.

수학식 6

[0075] $\Delta v_o = v_{\alpha} - v_{\alpha}^* = (v_{\alpha}' - v_{\alpha}^*) + (v_{\alpha} - v_{\alpha}')$

수학식 7

[0076]
$$v_{\alpha}' - v_{\alpha}^* = \frac{T_1}{T} (v_1' - v_1) + \frac{T_3}{T} (v_3' - v_3) = \frac{T_1 + T_3}{T} (2\Delta v_{c2}/3)$$

수학식 8

[0077]
$$v_{\alpha} - v_{\alpha}^* = \frac{T_2}{T} v_2 \tan(\theta) = \frac{T_3}{T} (v_2' - v_2) = \frac{T_2}{T} (2\Delta v_{c2}/3)$$

[0078] 그리고, 식 (6), (7), (8)를 정리하면, 식 (9)와 같은 출력 전압 벡터의 오차 (Δv_o)의 크기를 얻을 수 있다.

수학식 9

[0079]
$$\Delta v_o = \frac{2\Delta v_{c2}}{3}$$

[0080] 이를 통해, 캐패시터부(120)의 중성 노드(직류 링크)의 전압 맥동에 의해 벡터 제어기 입력단의 지령 벡터 v_o^* 와 실제 인가되는 출력 전압 벡터 v_o 사이에 일어나는 오차는 β 방향(허수) 성분은 변화가 없고 단지 α 방향 성분만 변화가 있고 이는 기준 벡터의 변화량과 같은 크기인 $\frac{2\Delta v_{c2}}{3}$ 가 됨을 알 수 있다.

[0081] 그리고, 식 (9)를 이용하면 제2 캐패시터(112)의 순시전압(v_{c2})을 식 10 및 식 11과 같이 표현할 수 있다.

수학식 10

[0082]
$$\Delta v_{c2} = \frac{3}{2} \Delta v_o^* = \frac{3}{2} (v_{\alpha} - v_{\alpha}^*)$$

수학식 11

[0083]
$$v_{c2} = \frac{V_{dc}}{2} + \Delta v_{c2} = \frac{V_{dc}}{2} + \frac{3}{2} (v_{\alpha} - v_{\alpha}^*)$$

[0084] 따라서, 캐패시터부(120)의 중성 노드의 전압 맥동이 있을 경우, 지령 벡터 v_o^* 를 출력 전압 벡터 v_o 와 같이 될 수 있도록 v_o^* 를 생성할 수 있다면 출력 전압을 평형하게 유지할 수 있다. 이는 도 5에서 v_1, v_2, v_3, v_4 의 벡터를 v_1', v_2', v_3', v_4' 와 일치시켜 벡터 제어기 입력단의 지령 벡터 v_o^* 와 단자전압 출력 벡터 v_o 사이에 일어나는 오차 Δv_o 를 '0'으로 만다는 것을 의미하고 식 (10)에서 v_{α} 가 v_{α}^* 가 될 수 있도록 Δv_{c2} 값을 조절하

면 가능해진다.

[0085] 본 실시예에서는 v_a 가 v_a^* 가 될 수 있는 Δv_{c2} 값을 찾기 위해 식 (12)와 같은 적분제어기를 사용하였다. 도 6은 상수 K값에 따른 추종특성을 보여주고 있는데 K값이 작으면 추종성능이 떨어지고 클수록 불안정해지는 양상을 나타내므로 적절한 값을 선정하여 사용해야 한다.

[0086] 도 7은 직류 링크 전압 Δv_{c2} , v_{c1} , v_{c2} 를 추정하기 위한 블록도이며, 추정치 $\hat{v}_{c1}$, $\hat{v}_{c2}$ 는 식 (13)과 같다.

수학식 12

[0087]
$$\hat{v}_{c2} = \frac{V_{dc}}{2} + K \int (v_a - v_a^*) dt$$

수학식 13

[0088]
$$\hat{v}_{c2} = \frac{V_{dc}}{2} + \Delta v_{c2}, \quad \hat{v}_{c1} = V_{dc} - \hat{v}_{c2}$$

[0089] 식 (12), (13)를 통해 추정된 $\hat{v}_{c1}$, $\hat{v}_{c2}$ 를 앞서 설명한 식 (2), (3)를 이용하여, 직류 링크 전압 맥동을 보상한 지령 벡터를 생성함으로써, 출력 전압 불평형을 보상할 수 있게 된다.

[0090] 따라서, 공간 벡터 제어부(140)는 상술한 식 (2), (3)를 이용하여, 제1 커패시터(111)의 전압값 및 제2 커패시터(112)의 전압값을 추정할 수 있으며, 추정된 커패시터(111, 112)의 전압값을 식 (2), (3)에 적용하여 커패시터부(120)의 중성 노드 맥동을 보상한 지령 벡터를 생성하여 출력 전압 파형을 개선할 수 있다.

[0091] 이에 따라, 본 실시예에 따른 인버터(100)는 직류 링크 전압(중성 노드의 전압)을 측정하기 위한 별도의 장치를 이용하지 않고, 직류 링크 전압값을 추정하여 인버터의 출력 전압 불평형을 보상할 수 있게 된다.

[0092] 도 8은 본 발명의 일 실시예에 따른 인버터의 제어 방법의 흐름도이다.

[0093] 도 8을 참고하면, 4 스위치 3상 인버터 내의 복수의 스위치 소자 각각에 대한 스위칭 주기를 계산한다(S810). 복수의 스위치 소자 각각의 스위칭 주기를 계산하는 동작에 대해서는 도 4와 관련하여 앞서 설명하였는바, 구체적인 설명은 생략한다.

[0094] 그리고, 계산된 스위칭 주기에 따라 인버터 내의 복수의 스위치 소자 각각을 제어하여 3상 출력 전원을 생성한다(S820). 구체적으로, 계산된 스위칭 주기에 따라 복수의 스위치 소자 각각에 대한 스위칭 제어(PWM 제어)가 수행되며, 각각의 스위치 소자의 스위칭 상태에 대응하여 스위칭 소자와 연결된 커패시터는 교대로 충전과 방전된다.

[0095] 그리고, 복수의 커패시터가 상호 연결되는 중성 노드의 전압값을 추정한다(S830). 구체적으로, 3상 출력 전원의 한 상의 출력 전원에 대한 실수축 전압값을 중성 노드의 전류 흐름에 따른 맥동 전후 시점으로 적분하여 중성 노드의 전압값을 추정할 수 있다. 중성 노드의 전압값을 추정하는 구체적인 수식 및 방법에 대해서는 앞서 설명하였는바, 구체적인 설명은 생략한다.

[0096] 마지막으로, 추정된 중성 노드의 전압값을 이용하여, 복수의 스위치 소자의 스위칭 주기를 재계산하여 스위치 소자를 제어한다(S840). 이에 따라 본 실시예에 따른 제어 방법은, 별도의 측정 장치를 이용하여 중성 노드의 전압값을 측정하지 않고, 추정하여 인버터의 출력 전압 불평형을 보상할 수 있다.

[0097] 도 9 내지 도 17은 본 실시예에 따른 인버터의 실험 결과를 나타내는 도면이다.

[0098] 도 9 내지 도 17에 도시된 실험 결과는 인버터의 부하단으로 전동기가 연결되었으며, 전동기의 주요 상수는 표 3에 기재된 것과 같다.

표 3

[0099]

주요 상수	상수 값
상수/극수	3[상]/ 8[극]

정격출력	3.0[kW]
정격 속도	1,000[rpm]
관성 모멘트	67.8[$gf \cdot cm \cdot s^2$]
토크 상수	12.8[$kgf \cdot cm/A$]
상단 저항	0.056[ohm]
상단 인덕턴스	1.391[mH]
역기전압 상수	78.7[V/krpm]

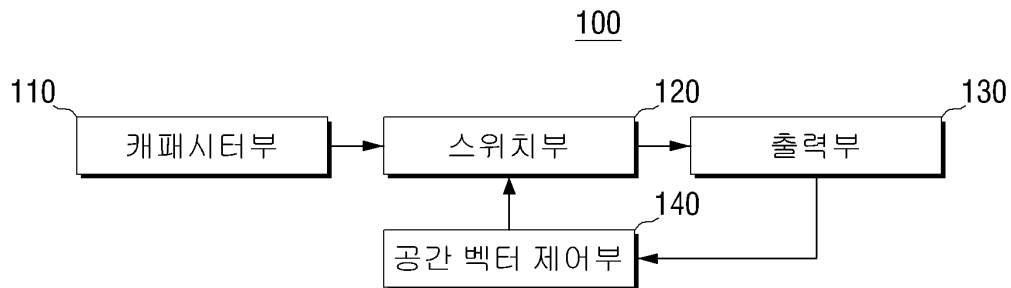
- [0100] 도 9는 출력 전압 파형을 보상하지 않은 경우의 각종 전압의 파형도이다. 도 9의 (d)를 참고하면, 제1, 2 커패시터의 전압이 일정하지 않고 변화하는 것을 알 수 있다. 즉, 직류 링크 전압 맥동이 있는 상황이다. 이에 따라, 지령 전압 벡터 v^* 와 출력 전압 벡터 v_o 사이에 오차가 존재하므로 v^* 와 v_o 사이의 선형성이 유지되지 않아 전류 값이 지령치를 제대로 추종하지 못하고, 그 결과 상 전류 i_a , i_b , i_c 가 불평형하게 출력되는 것을 확인할 수 있다.
- [0101] 도 10은 본 실시예에 따라, 커패시터의 전압값을 추정하고, 추정된 전압값을 이용하여 출력 전압 파형을 보상한 경우의 각종 파형도이다. 도 10의 (d)를 참고하면, 별도의 전압 측정 장치를 이용하지 않고도, 제1 커패시터 및 제2 커패시터의 전압값(V_{C1} , V_{C2})을 잘 추정하고 있음을 확인할 수 있다. 또한, 도 9와 비교하였을 때, 현저히 개선된 출력 전압과 전류 파형이 형성됨을 확인할 수 있다.
- [0102] 도 11 및 도 12는 4 스위치 3상 인버터를 사용한 PMSM(Permanent Magnet Synchronous Motor) 제어기의 동특성을 알아보기 위해 기동특성과 정상속도에서의 토크 변동에 따른 실험 결과를 나타내는 도면이다. 구체적으로, 4 스위치 3상 인버터를 사용한 PMSM(Permanent Magnet Synchronous Motor) 제어기의 동특성을 알아보기 위하여, 속도 지령치 500rpm으로 정지 상태에서 5[N·m]의 부하로 기동하고, 기동 후 0.25초 후에 토크를 8[N·m]로 증가시키기고 다시 0.15초 후에 5[N·m]로 감소시키는 동작이 수행되었다.
- [0103] 도 11은 출력 전압에 대한 보상을 수행하지 않은 경우의 실험 결과를 나타내는 도면이며, 도 12는 출력 전압에 대한 보상을 수행한 경우의 실험 결과를 나타낸 도면이다. 도 11 및 도 12를 참고하면 본 실시예에 따른 인버터를 이용하는 경우, 회전 속도의 정상 상태 오차가 확연히 줄어들고, 전압과 전류의 불평형 역시 거의 존재하지 않음을 알 수 있다.
- [0104] 도 13은 본 실시예에 따른 인버터에서 추정된 제2 커패시터의 전압값과 측정된 제2 커패시터의 전압값을 비교한 파형도이다. 도 13을 참고하면 본 실시예에 따른 인버터에서 추정된 제2 커패시터의 전압값과 실제 제2 커패시터의 전압값이 일치하고 있음을 알 수 있다.
- [0105] 도 14는 PMSM의 속도 변화에 따른 추정된 제2 커패시터 전압과 측정된 제2 커패시터의 전압을 비교한 파형도이다. 도 14를 참고하면, 전동기의 기동단계에서 전동기의 토크 지령 값 증가에 따라 전류 값 증가되어, 제2 커패시터 값이 급격히 떨어지는 열악한 상황에서도 제2 커패시터 값을 잘 추정함으로 알 수 있다.
- [0106] 도 15는 토크를 변화시켰을 때의 동특성을 나타내는 파형도이다. 도 15를 참고하면 부하가 변동하여도 본 실시예에 따른 인버터는 속도 지령치를 잘 추종하고 있음을 알 수 있다.
- [0107] 도 16은 보상 알고리즘을 적용한 경우 및 적용하지 않은 경우의 상 전류의 파형도이다. 구체적으로, 도 16의 (a)는 보상 알고리즘을 적용하지 않은 경우의 상전류의 파형도로, 인버터의 3상 출력이 불평형 상태임을 확인할 수 있으며, 도 16의 (b)를 참고하면 (a)의 경우에 비해 상 전류의 불평형이 현저히 감소되었음을 확인할 수 있다.
- [0108] 도 17은 PMSM에 인가되는 전압의 궤적을 나타내는 도면이다. 도 18을 참고하면, 본 실시예에 따른 인버터의 경우의 궤적은 중심에서 거리가 일정한 원형이 됨을 알 수 있으며, 이를 통해 완벽한 평형 전압이 인가됨을 확인할 수 있다.
- [0109] 이상에서는 본 발명의 바람직한 실시예에 대해서 도시하고, 설명하였으나, 본 발명은 상술한 특징의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변형은 청구범위 기재의 범위 내에 있게 된다.

도면의 간단한 설명

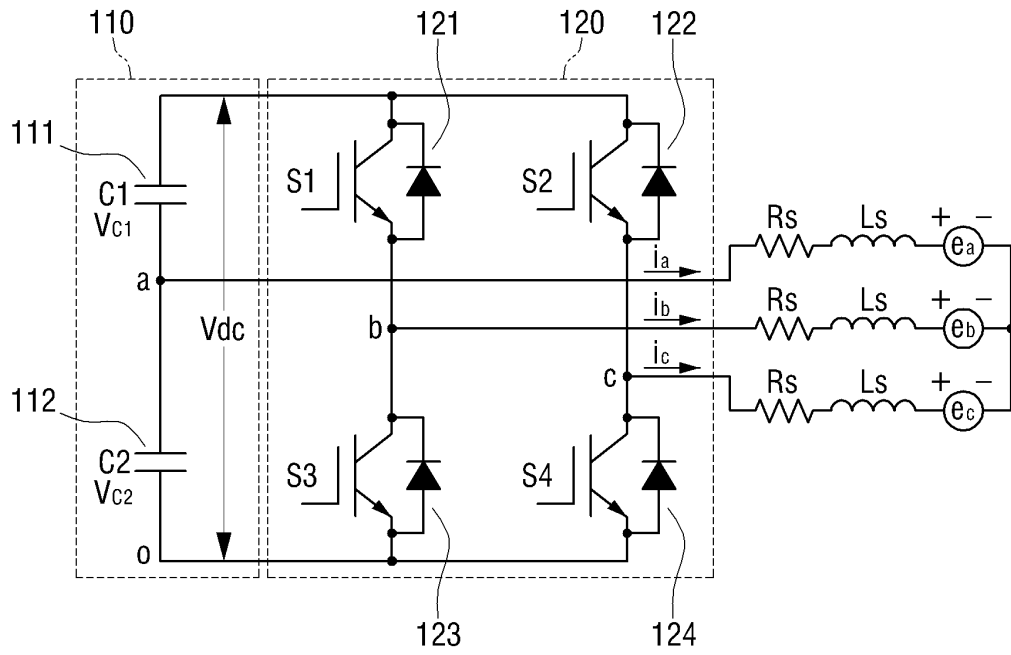
[0110] 도 1은 본 발명의 일 실시예에 따른 인버터의 구성을 나타내는 블록도,
[0111] 도 2는 도 1의 커패시터부 및 스위치부의 구성을 구체적으로 나타내는 회로 블록도,
[0112] 도 3은 표 1의 전압 벡터를 도시한 도면,
[0113] 도 4는 공간 벡터 PWM에 의한 4 스위치 3 인버터의 스위칭 패턴을 나타내는 도면,
[0114] 도 5는 본원의 일 실시예에 따른 전압 맥동 해석을 위한 벡터도,
[0115] 도 6은 제어기 이득 K 값에 따른 수렴 특성을 나타내는 도면,
[0116] 도 7은 본 실시예에 따른 공간 벡터 PWM에서의 노드 전압 추정 알고리즘을 나타내는 블록도,
[0117] 도 8은 본 발명의 일 실시예에 따른 인버터의 제어 방법을 나타내는 흐름도, 그리고,
[0118] 도 9 내지 도 17은 본 실시예에 따른 인버터의 실험 결과를 나타내는 도면이다.
[0119] *도면의 주요부분에 대한 설명
[0120] 100: 인버터 110: 커패시터부
[0121] 120: 스위치부 130: 출력부
[0122] 140: 공간 벡터 제어부

도면

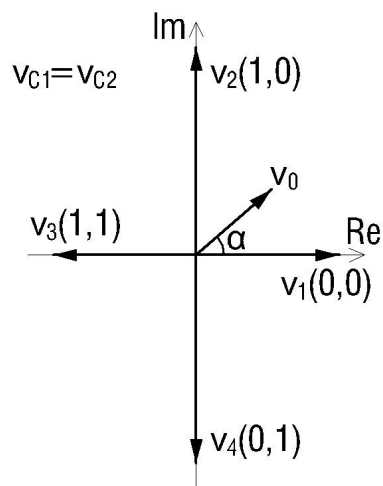
도면1



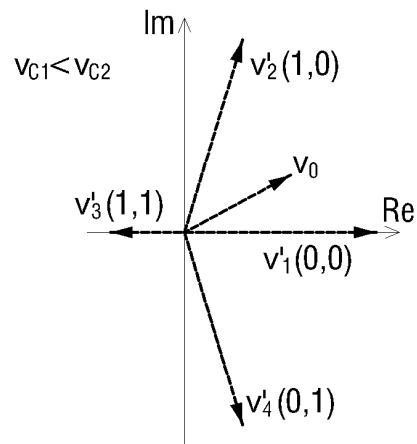
도면2



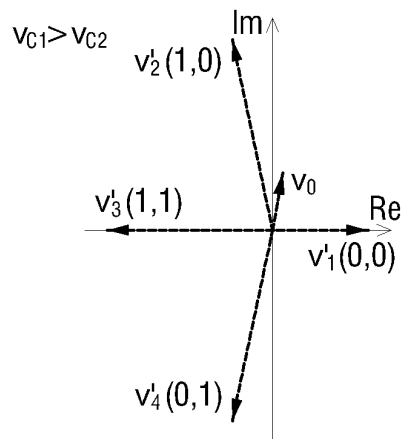
도면3a



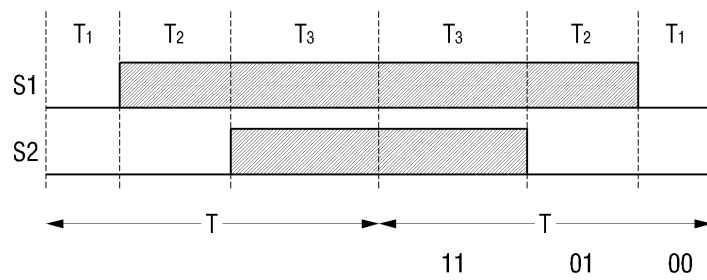
도면3b



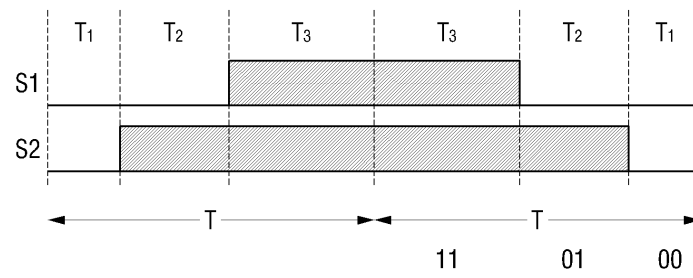
도면3c



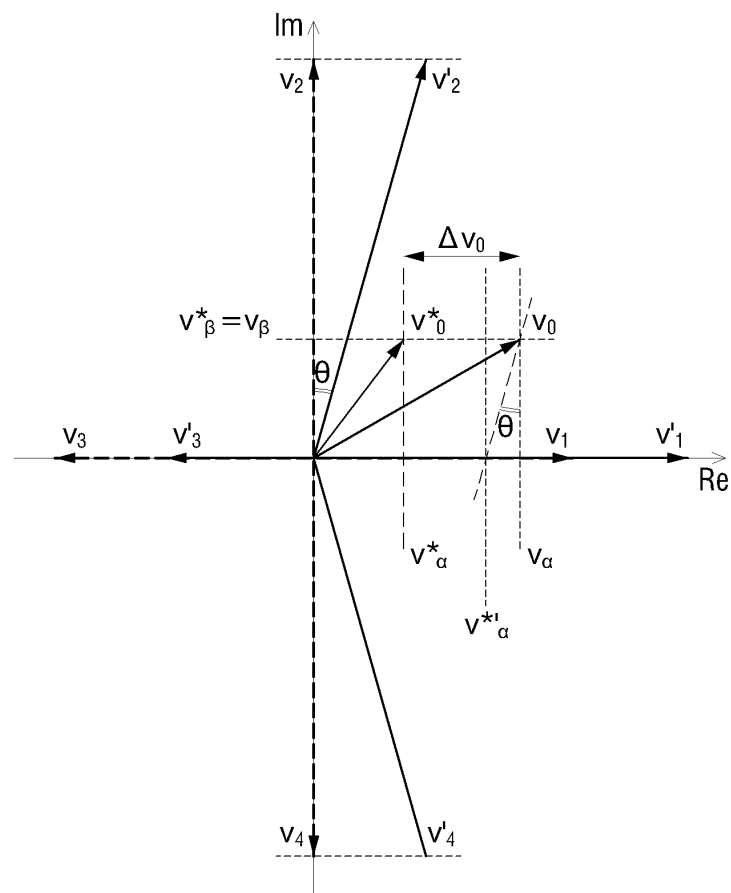
도면4a



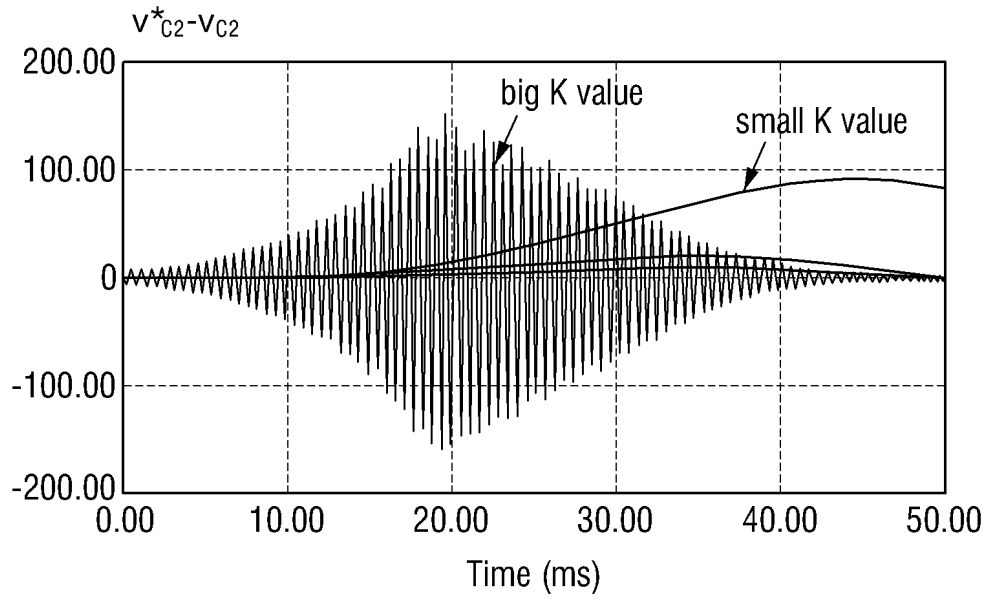
도면4b



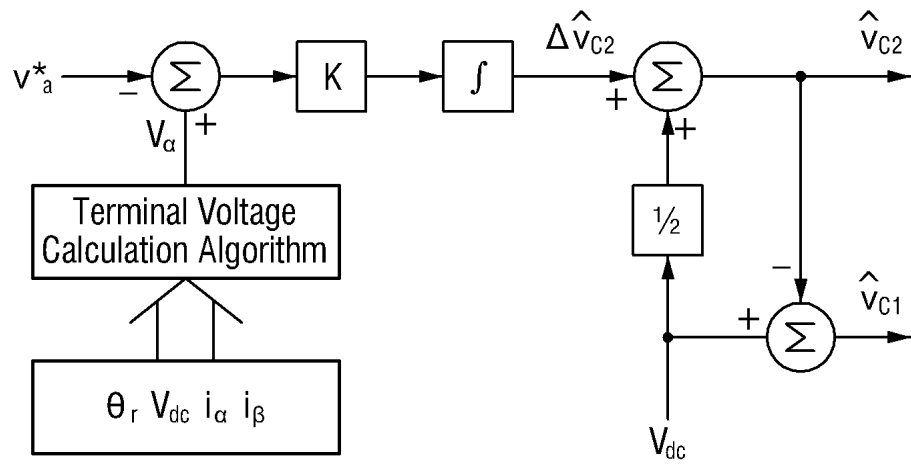
도면5



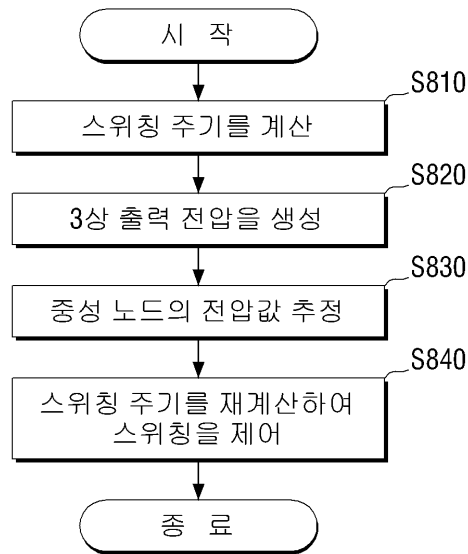
도면6



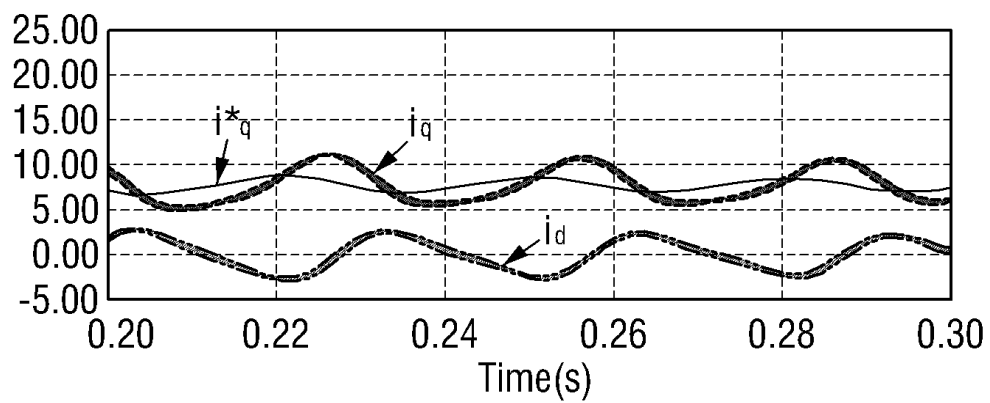
도면7



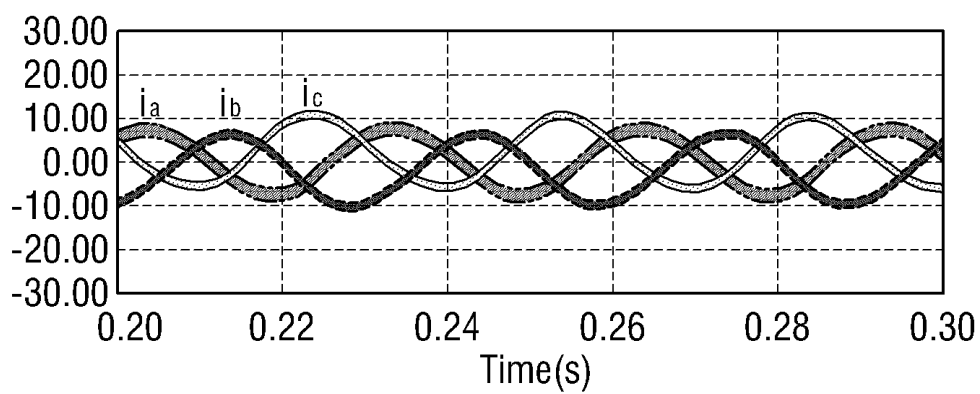
도면8



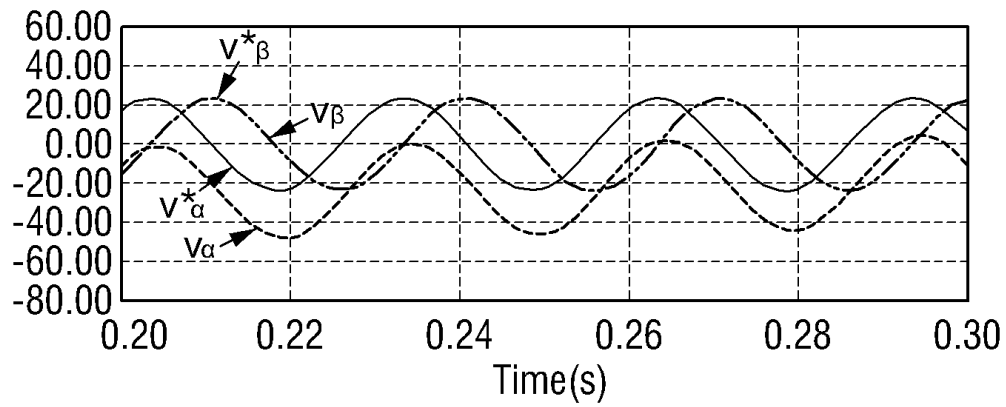
도면9a



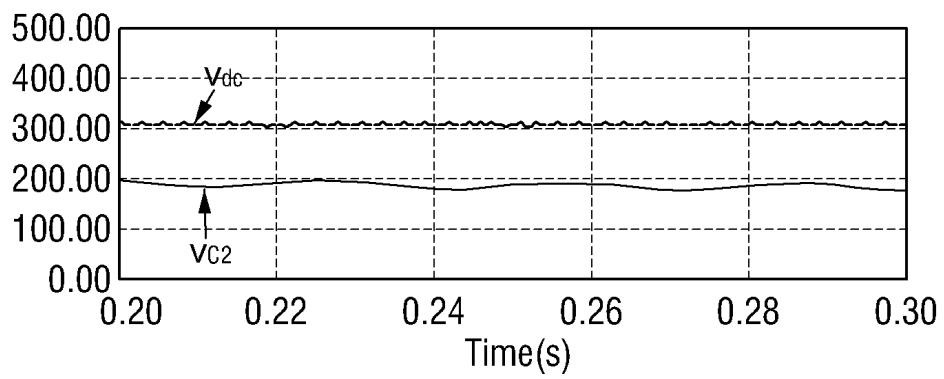
도면9b



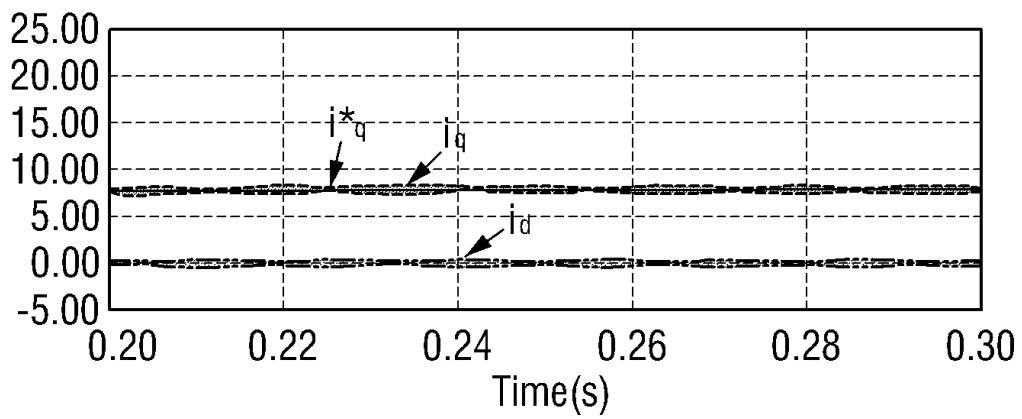
도면9c



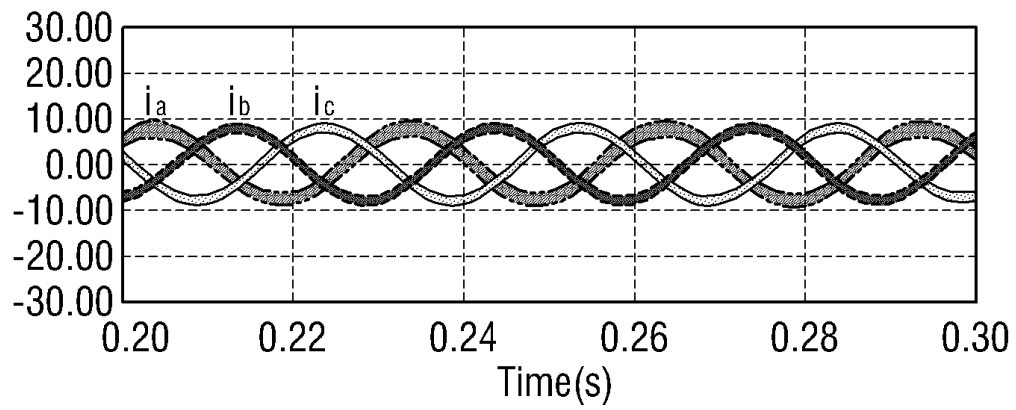
도면9d



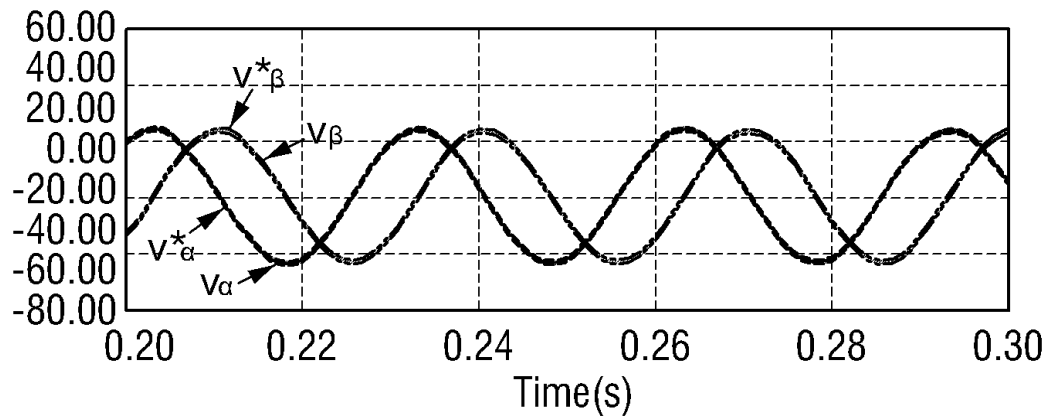
도면10a



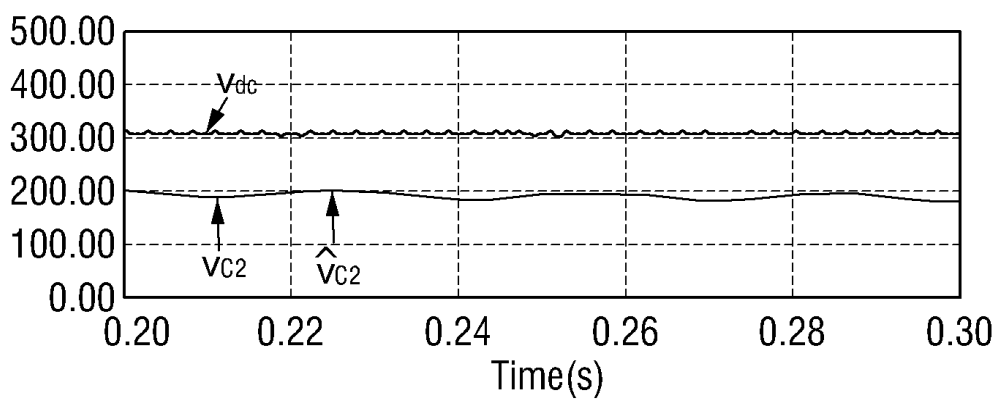
도면10b



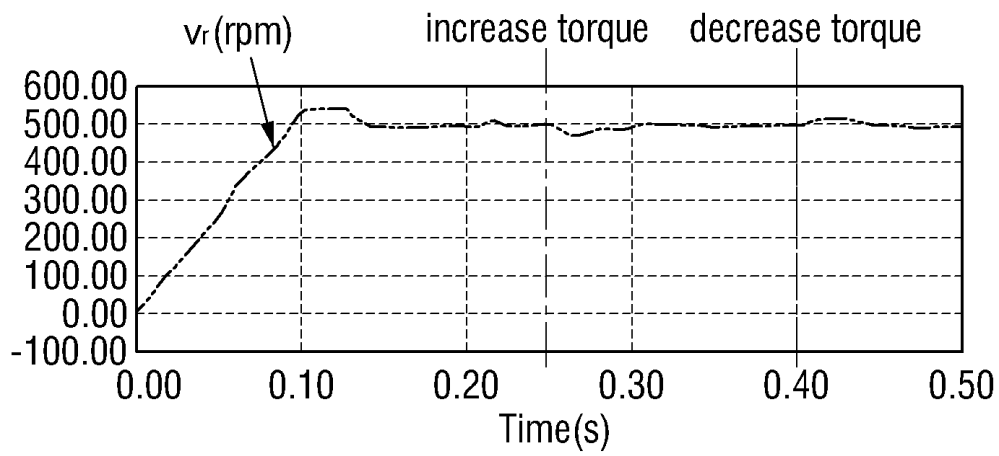
도면10c



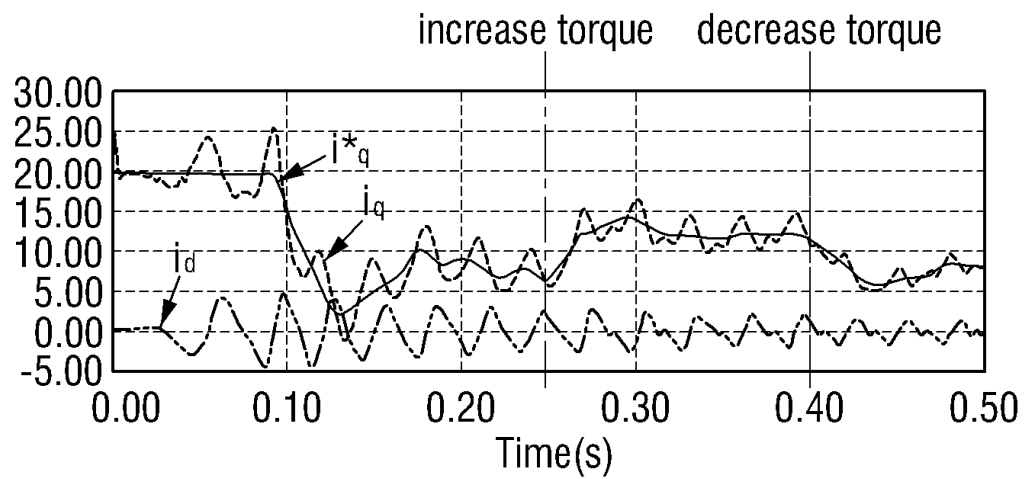
도면10d



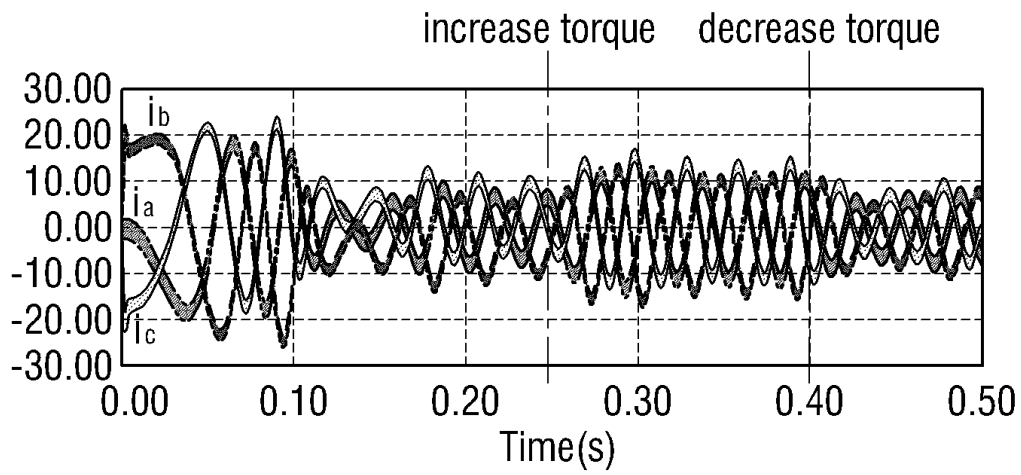
도면11a



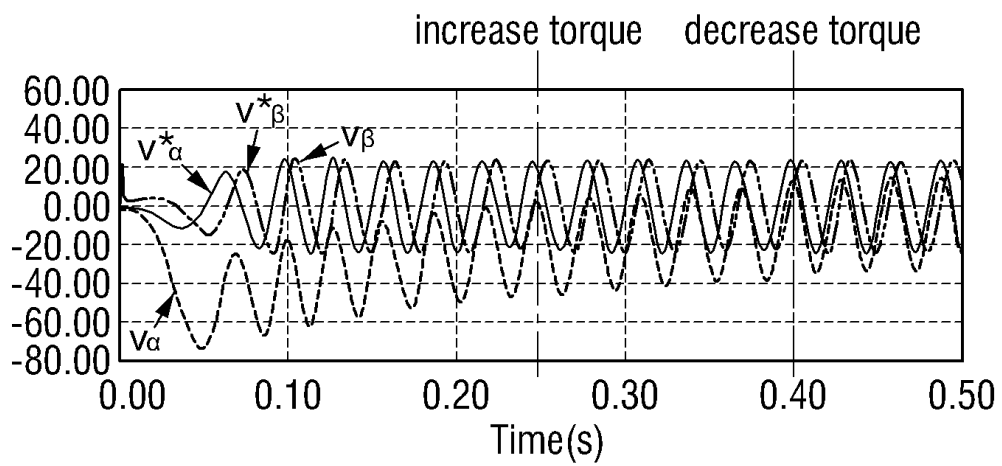
도면11b



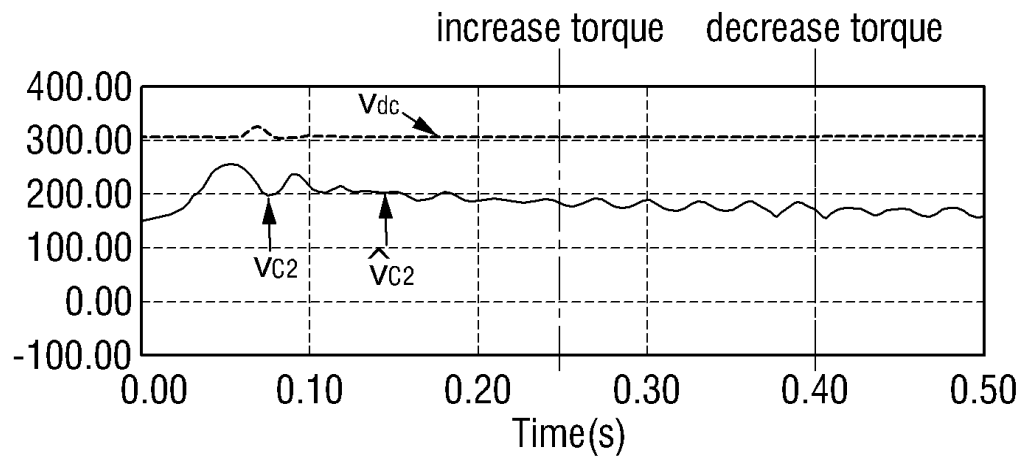
도면11c



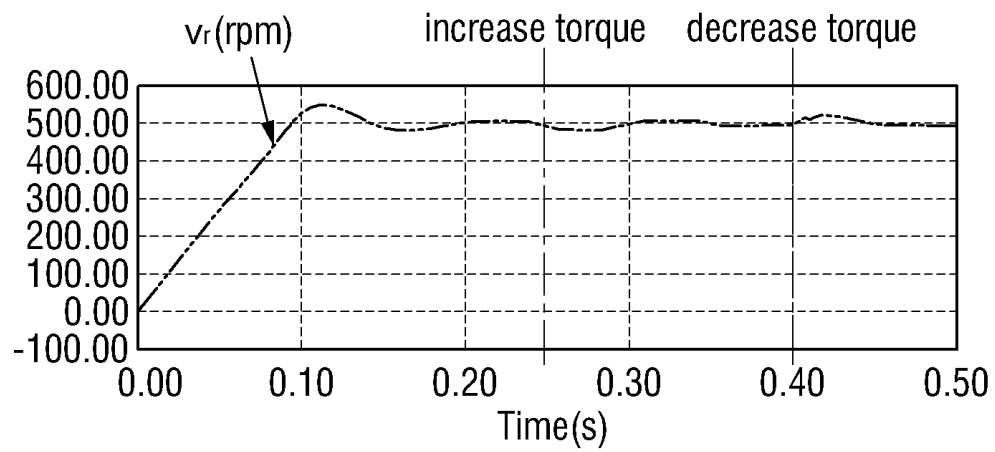
도면11d



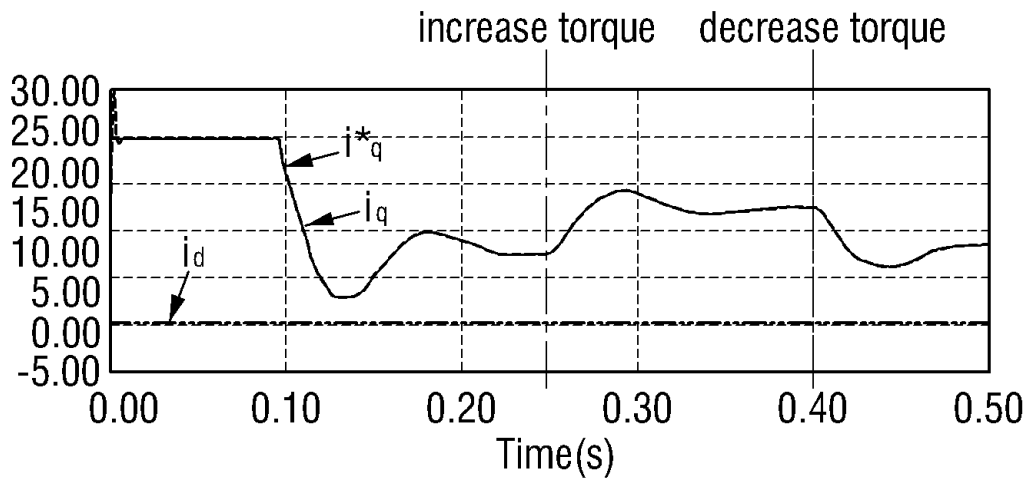
도면11e



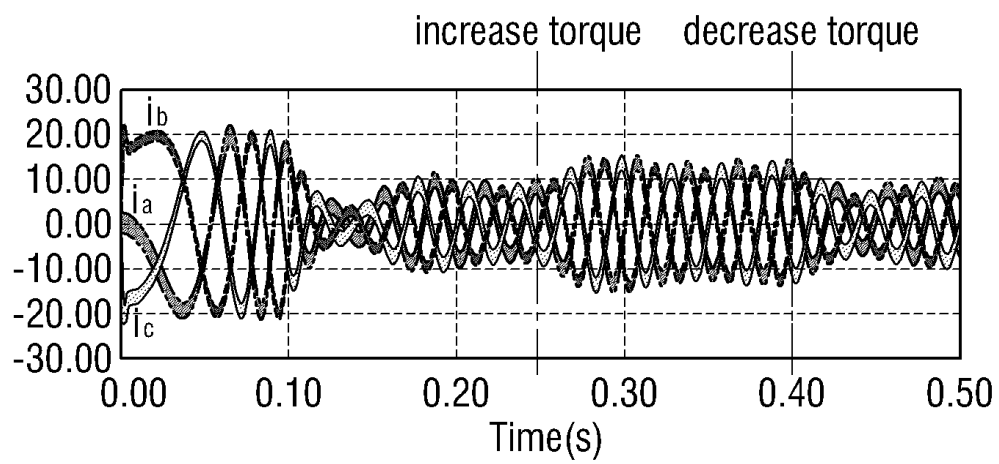
도면12a



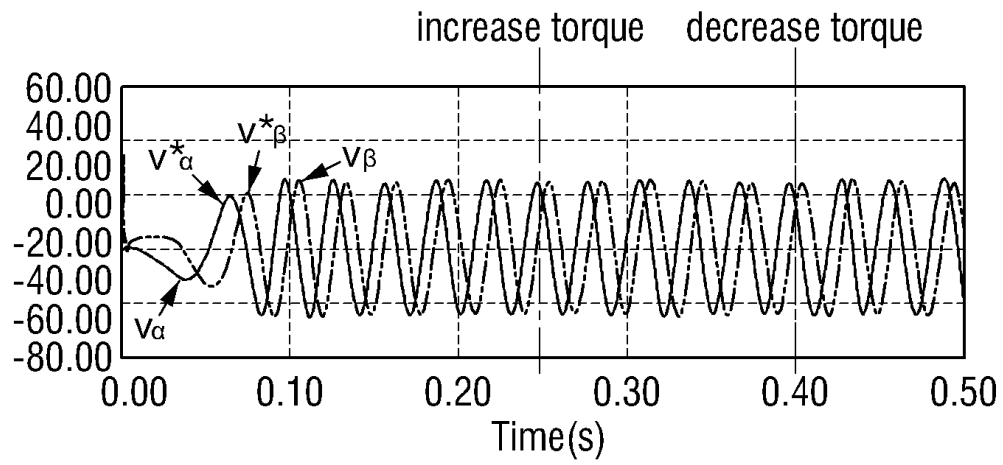
도면12b



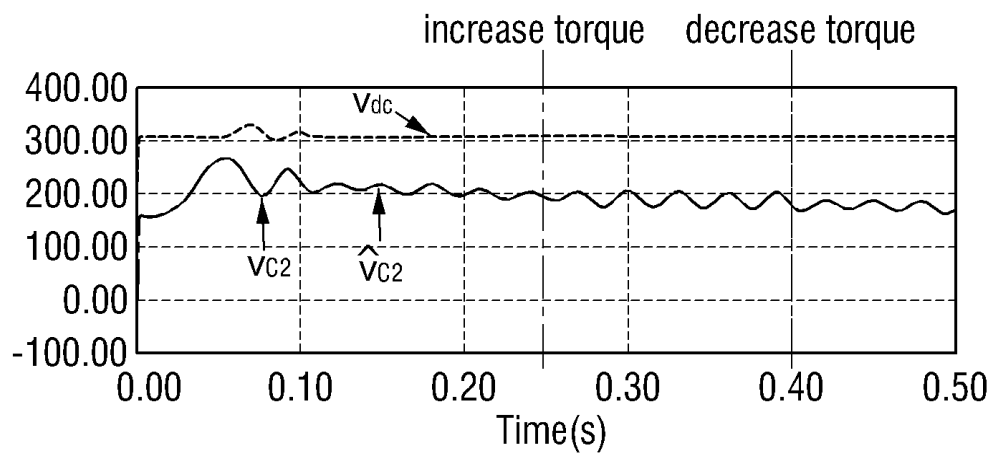
도면12c



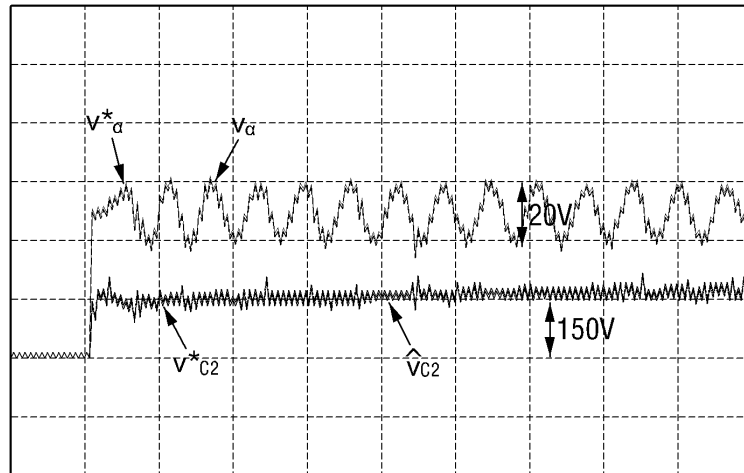
도면12d



도면12e



도면13



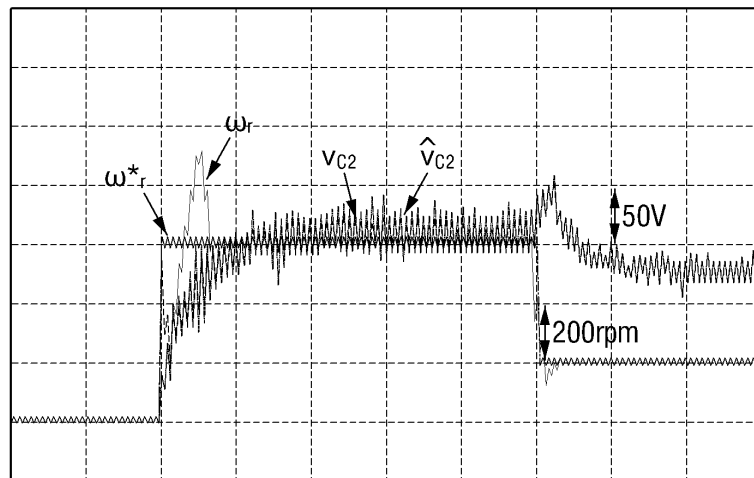
A: ① Mean -519mV
 B: ② Mean -3.03V
 C: ③ Mean -3.05V
 D: ④ off

Edge  ① DC 3.72V

1: 2.00V BW	2: 2.00V BW	3: 2.00V	4: 2.00V BW
DC1MΩ	DC1MΩ	DC1MΩ	DC1MΩ
ofs 1.00V	ofs 1.00V	ofs 1.00V	ofs 1.00V

LeCroy f:0.00000Hz 250kS 500k points RTC:2009/04

도면14



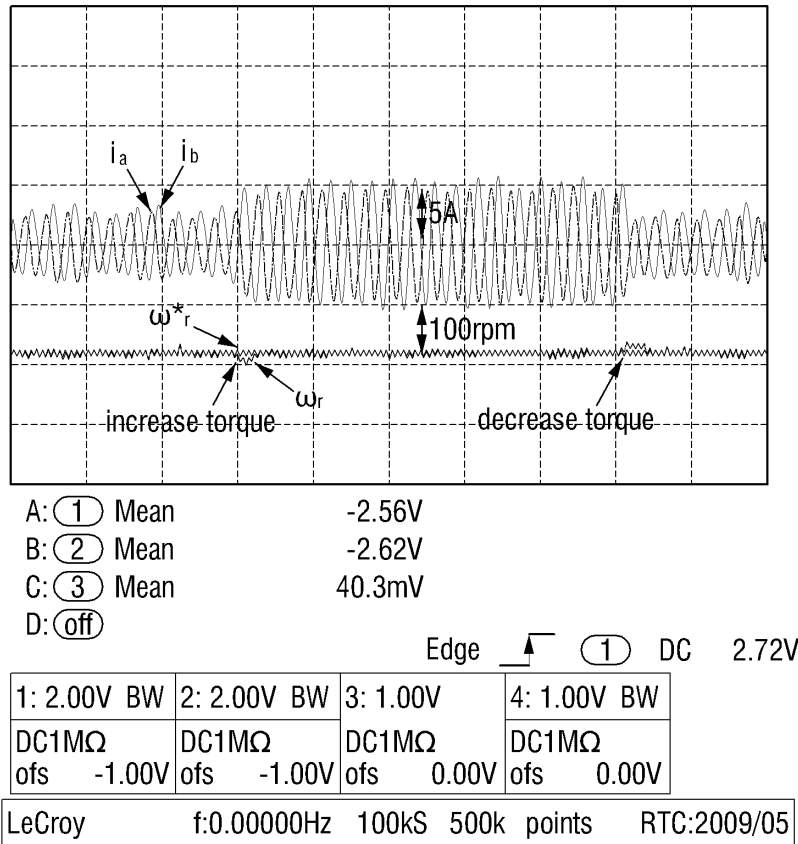
A: ① Mean -2.66V
 B: ② Mean -2.68V
 C: ③ Mean -1.35V
 D: ④ off

Edge ① DC 1.92V

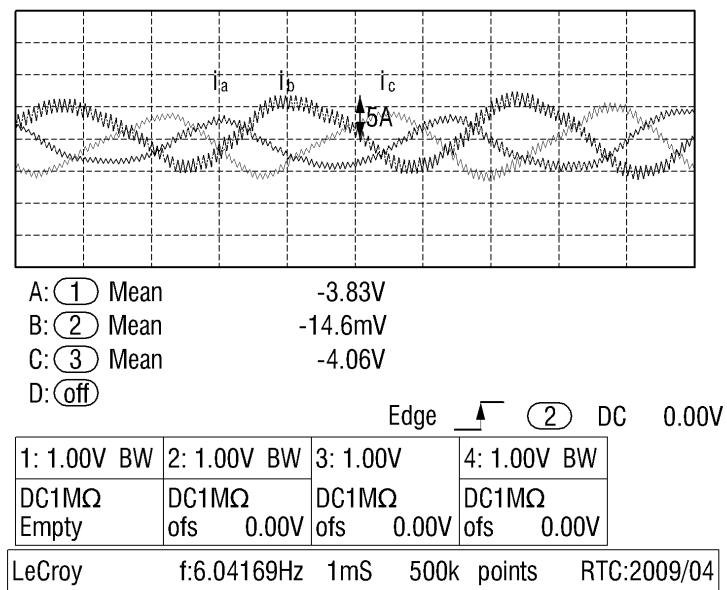
1: 1.00V BW	2: 1.00V BW	3: 2.00V	4: 2.00V BW
DC1MΩ	DC1MΩ	DC1MΩ	DC1MΩ
ofs 2.00V	ofs 2.00V	ofs -1.00V	ofs -1.00V

LeCroy f:0.00000Hz 50kS 500k points RTC:2009/04

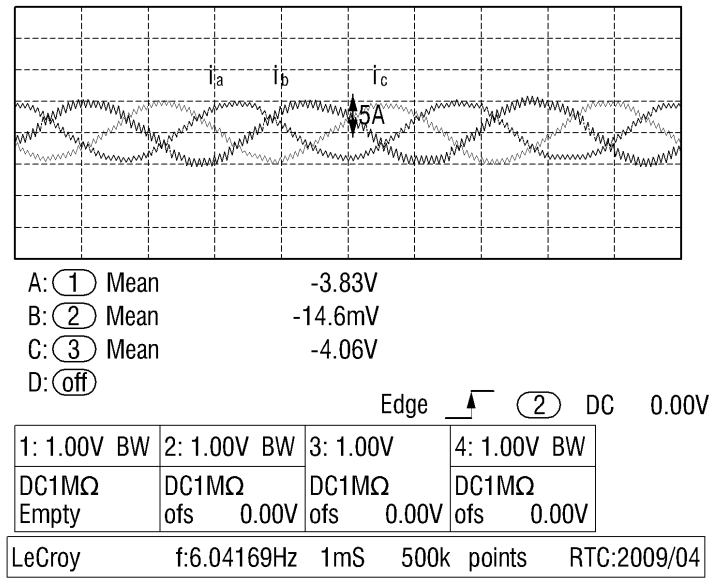
도면15



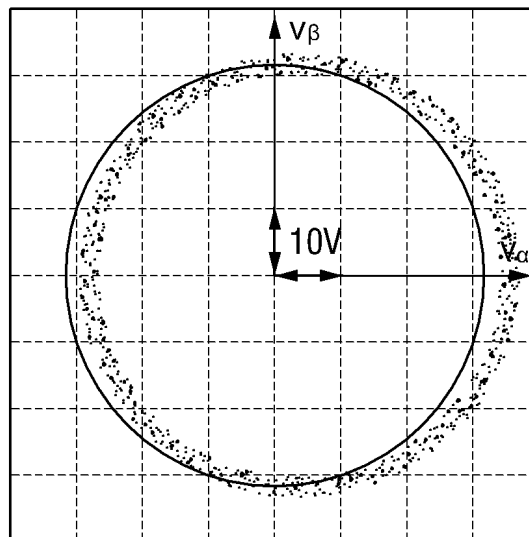
도면16a



도면16b



도면17a



도면17b

