



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I877454 B

(45) 公告日：中華民國 114 (2025) 年 03 月 21 日

(21) 申請案號：111105665

(22) 申請日：中華民國 111 (2022) 年 02 月 16 日

(51) Int. Cl. : H01L21/02 (2006.01)

H01L21/265 (2006.01)

H01L21/322 (2006.01)

H01L21/324 (2006.01)

H01L21/76 (2006.01)

H01L21/762 (2006.01)

(30) 優先權：2021/02/19 日本

2021-025398

(71) 申請人：日商信越化學工業股份有限公司 (日本) SHIN-ETSU CHEMICAL CO., LTD. (JP)
日本

(72) 發明人：秋山昌次 AKIYAMA, SHOJI (JP)

(74) 代理人：林志剛

(56) 參考文獻：

TW I270928B

TW I718279B

審查人員：林宥辰

申請專利範圍項數：12 項 圖式數：4 共 15 頁

(54) 名稱

複合晶圓及其製造方法

(57) 摘要

本發明的解決手段為提供一種複合晶圓之製造方法，具備：準備支持基板之階段，該支持基板為鉬酸鋰及鈮酸鋰之任一者，且實質上並未極化、與準備活性基板之階段，該活性基板為貼合在支持基板的一面側之鉬酸鋰及鈮酸鋰之任一者，並極化、與於活性基板注入離子，生成界面之階段、與貼合支持基板與活性基板之階段、與昇溫貼合之支持基板與活性基板之階段、與於界面剝離活性基板之階段。又，並提供該複合晶圓。

指定代表圖：

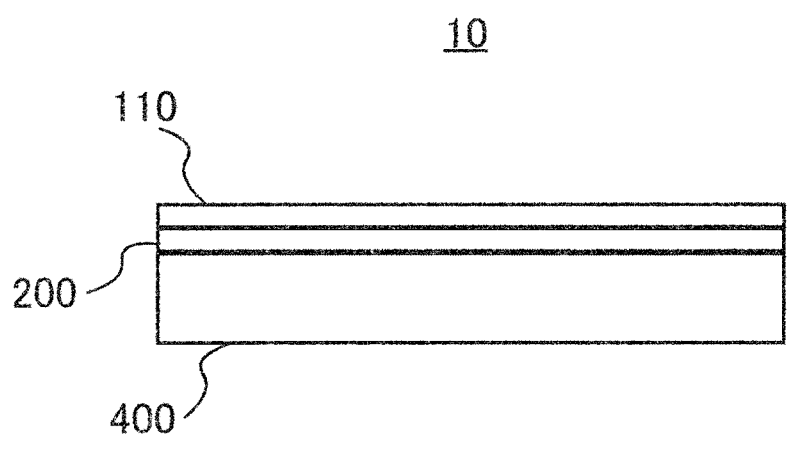
符號簡單說明：

10:複合晶圓

110:LT層

200:介在層

400:LT基板



【圖 1】



I877454

公告本

【發明摘要】

【中文發明名稱】

複合晶圓及其製造方法

【中文】

本發明的解決手段為提供一種複合晶圓之製造方法，具備：準備支持基板之階段，該支持基板為鉍酸鋰及鈮酸鋰之任一者，且實質上並未極化、與準備活性基板之階段，該活性基板為貼合在支持基板的一面側之鉍酸鋰及鈮酸鋰之任一者，並極化、與於活性基板注入離子，生成界面之階段、與貼合支持基板與活性基板之階段、與昇溫貼合之支持基板與活性基板之階段、與於界面剝離活性基板之階段。又，並提供該複合晶圓。

【指定代表圖】圖 1

【代表圖之符號簡單說明】

10:複合晶圓

110:LT層

200:介在層

400:LT基板

【特徵化學式】無

【發明說明書】

【中文發明名稱】

複合晶圓及其製造方法

【技術領域】

【0001】本發明係關於複合晶圓及其製造方法。

【先前技術】

【0002】有一種藉由透過金屬膜，將預先注入氫離子之鉭酸鋰(亦有簡稱為Lithium Tantalate: LT的情況)的晶圓貼合在鉭酸鋰的晶圓，進行熱處理，回避起因於熱膨脹係數差之問題，並且以熱剝離之方法(例如參照非專利文獻1)。

[先前技術文獻]

[非專利文獻]

[非專利文獻1] “3-inch single crystal LiTaO₃ films onto metallic electrode using SmartCut™ technology”
Tauzin et al. *ELECTRIC LETTERS*, 19th June 2008, Vol.44
No.13

【發明內容】

[發明欲解決之課題]

【0003】於支持晶圓使用鉭酸鋰或鈮酸鋰(亦有簡稱為Lithium Niobate: LN的情況)時，因應作為支持晶圓之LT

或LN所具有之極化，於活性層之薄膜LT或LN亦產生電荷，導致對特性給予不良影響。

[用以解決課題之手段]

【0004】在本發明之第1態樣，複合晶圓具備：支持基板與活性層，該支持基板為鉍酸鋰及鈮酸鋰之任一者，且實質上並未極化，該活性層為貼合在支持基板的一面側之鉍酸鋰及鈮酸鋰之任一者，並極化。

【0005】可進一步具備配在支持基板與活性層之間的介在層。介在層可具有絕緣性。介在層可包含 SiO_2 、 SiON 及 SiN 之至少一個。

【0006】在本發明之第2態樣，為複合晶圓之製造方法，具備：準備支持基板之階段，該支持基板為鉍酸鋰及鈮酸鋰之任一者，且實質上並未極化、與準備活性基板之階段，該活性基板為貼合在支持基板的一面側之鉍酸鋰及鈮酸鋰之任一者，並極化、與於活性基板注入離子，生成界面之階段、與貼合支持基板與活性基板之階段、與昇溫貼合之支持基板與前述活性基板之階段、與於界面剝離活性基板之階段。

【0007】可進一步具備於貼合之階段前，在支持基板或活性基板彼此貼合的面之至少一側，形成介在層之階段。介在層可具有絕緣性。介在層可包含 SiO_2 、 SiON 及 SiN 之至少一個。介在層可用PVD法及CVD法之任一者形成。

【0008】可進一步具備於貼合之階段前，活性化處理支持基板或活性基板彼此貼合的面之至少一側之階段。活性化處理可包含電漿處理。準備支持基板之階段可包含無極性化支持基板所預先具有之極化之階段。

【0009】尚，上述之發明的概要並非列舉本發明之特徵的全部者。又，此等之特徵群的次組合又亦可成為發明。

【圖式簡單說明】

【0010】

[圖1]示意性表示有關本實施形態之複合晶圓10之剖面圖。

[圖2]示意性表示複合晶圓10之製造方法的各階段。

[圖3]表示支持基板與破壞溫度的關係。

[圖4]表示支持基板與 Q_{max} 值的關係。

【實施方式】

【0011】以下，雖通過發明之實施的形態說明本發明，但以下之實施形態並非限定該申請專利範圍之發明者。又，於實施形態當中所說明之特徵的組合的全部對發明之解決手段並非一定必須。

【0012】圖1為示意性表示有關本實施形態之複合晶圓10之剖面圖。複合晶圓10具備：作為支持基板之LT基板400、與配在LT基板400的一面之介在層200、與作為配在

和在介在層 200 之 LT 基板 400 相反側的面之活性層之 LT 層 110。

【0013】LT 層 110 極化中。例如，LT 層 110 為單晶，即使沒有外部電場，於結晶之 Z 軸方向亦進行電氣性極化。藉此，LT 層 110 成為發揮壓電效果等之機能的活性層。

【0014】LT 層 110 例如具有數百 nm 的厚度。取代 LT 層 110，可使用 LN 層。

【0015】另一方面，LT 基板 400 實質上並未極化。於此，所謂實質上並未極化，不僅包含無外部電場的情況下完全未極化的狀態，亦包含不是故意產生而是最初開始就產生之極化的狀態、即使經由消除極化之步驟亦殘留之極化的狀態、極化至對 LT 層 110 發揮機能不會產生障礙的程度的狀態等，至少較 LT 層 110 之極化更弱。進而，例如 LT 基板 400 的極化較佳為以 d_{33} 儀錶的絕對值為 0.5pC/N 以下。

【0016】LT 基板 400 例如具有數百 μm 的厚度，並給予操作複合晶圓 10 時之機械性強度。取代 LT 基板 400，可使用與活性層膨脹係數差較小之其他基板，例如 LN 基板。

【0017】介在層 200 在厚度方向，配在 LT 層 110 與 LT 基板 400 之間。介在層 200 較佳為具有絕緣性，又，較佳為以研磨容易出現鏡面等加工容易。介在層 200 可為 SiO_2 、 SiON 及 SiN 之至少一個。介在層 200 在未施加外部電壓的狀態並未極化。

【0018】圖2示意性表示複合晶圓10之製造方法的各階段。

【0019】圖2之(a)表示準備LT基板100之階段。LT基板100在複合晶圓10，其一部分成為LT層110。因此，LT基板100亦可說是活性基板。LT基板100係例如從藉由上拉法所形成之LT單晶錠，切出數百 μm 的厚度的板狀者。於LT基板100已沿著結晶之Z軸，進行施加高電壓之極化處理，藉此即使無外部電壓，亦產生沿著該Z軸之極化。

【0020】圖2之(b)表示於LT基板100注入離子之階段。藉由從LT基板100之一側的面，注入 H^+ 等之離子，從該一側的面，於數百 nm 的厚度形成離子注入界面300。尚，該一側的面為在貼合之階段，接近所貼合之側的面。

【0021】圖2之(c)表示於LT基板100之該一側的面，形成介在層200之階段。介在層200例如以PVD法及CVD法之任一種形成。

【0022】圖2之(d)表示準備作為支持基板之LT基板400之階段。LT基板400與LT基板100相同，例如係從藉由上拉法所形成之LT單晶錠，切出數百 μm 的厚度的板狀者。另一方面，於LT基板400並未進行LT基板100之極化處理。LT基板400於未施加外部電壓的情況下，實質上並未極化。

【0023】尚，對於LT基板400，可積極地進行無極性化之處理。例如，藉由將LT基板400昇溫至居里點(Curie point)(相轉移點)以上的溫度，來破壞LT基板400所產生之

極化。尚，LT的居里點為607°C前後，LN之居里點為1160°C前後。

【0024】圖2之(e)表示貼合LT基板100與LT基板400之階段。較佳為於貼合LT基板100與LT基板400之前，活性化處理被貼合的面的至少一者。尚，如本實施形態，於LT基板100之一側的面設置介在層200的情況下，與LT基板400的貼合面成為與在介在層200之LT基板100相反側的面。因此，較佳為活性化處理介在層200及LT基板400的貼合面之至少一者。活性化處理包含例如電漿處理。

【0025】於上述貼合面，貼合LT基板100與LT基板400。在本實施形態，透過介在層200，貼合LT基板100與LT基板400。活性化處理貼合面的至少一者的情況下，貼合階段於常溫進行即可。尚，取代活性化處理，可於貼合階段進行數百度的高溫(及即使為任意但為高壓)貼合。

【0026】圖2之(f)表示剝離LT基板100之階段。在剝離LT基板100之階段，首先，將彼此貼合之LT基板100、介在層200及LT基板400昇溫至例如200°C左右或其以上。進而，於離子注入界面300，物理性剝離LT基板100。藉此，LT基板100之貼合面側的一部分作為LT層110殘留，而形成複合晶圓10。

【0027】以上，根據本實施形態，藉由於成為活性層之LT基板100與成為支持基板之LT基板400，使用熱膨脹係數相等或接近者，使得於熱處理時難以產生翹曲，並可昇溫至可剝離的溫度為止。進而，由於成為支持基板之LT

基板400實質上並未極化，可避免對活性層之LT層110的不良影響。

[實施例1]

【0028】於0.35mm厚之42°Y切割LT100mm ϕ 的晶圓(有極化)，將SiO₂以PVD(濺鍍)法進行700nm成膜，並進行研磨定為500m。將此晶圓於各種之支持基板以電漿活性化法實施表面處理後，進行貼合並昇溫。將記錄此時之破壞溫度者示於圖3。膨脹係數差較大者於低溫產生破壞，將無差異之LT或LN使用在支持基板者，並未產生破壞。認為作為支持基板，使用LT或LN，從防止基板破裂的觀點來看為有效。

[實施例2]

【0029】於0.35mm厚之160°Y切割LN100mm ϕ 晶圓(有極化)，將SiO₂以PVD(濺鍍)法進行700nm成膜，並進行研磨定為500m。將此晶圓於各種之支持基板以電漿活性化法實施表面處理後，進行貼合並昇溫。結果與實施例1相同。

[實施例3]

【0030】於成為活性層之0.35mm厚之42°Y切割LT100mm ϕ 晶圓(有極化)，將H⁺離子以100keV並以7.5e16atoms/cm²的注入量注入。接著，將SiO₂以PVD(濺

鍍)法進行成膜，並進行研磨。將此晶圓於各種之支持基板以電漿活性化法實施表面處理後，進行貼合並昇溫至180°C。接著，以SiGen法(機械剝離法)沿著植入(Impla)界面，進行剝離，並研磨表面，將LT的厚度定為500nm，進行550°C之熱處理，而得到複合晶圓。

【0031】於此等之複合晶圓製作諧振器，並在2GHz附近，測定Qmax值。所謂Q值，為信號峰值之尖銳度，該值為量測裝置之性能的指標。將結果示於圖4。由此結果，判斷出於支持晶圓，使用無極化之LT或LN者為特性最為良好。

[實施例4]

【0032】使用成為活性層之0.35mm厚之160°Y切割LN100mm ϕ (有極化)晶圓，進行與實施例3相同之實驗。將剝離前之昇溫溫度定為450°C。結果顯示與實施例3相同的傾向。

[實施例5]

【0033】在實施例1，即使將介在層以CVD(化學氣相沈積)法成膜，將介在層的材質變更為SiON、SiN，結果亦幾乎相同。判斷本發明並未依賴介在層之成膜方法或材質。

【0034】以上，雖將本發明使用實施的形態說明，但本發明之技術範圍並非被限定於上述實施的形態所記載的

範圍。於上述實施的形態可加上多樣之變更或改良為本發明領域具有通常知識者可輕易瞭解。加上該多樣之變更或改良的形態亦可包含本發明之技術範圍，從申請專利範圍的記載可清楚明白。

【0035】應注意在申請專利範圍、說明書及圖面中所表示之裝置、系統、程式及方法之操作、程序、步驟及階段等之各處理的實行順序，只要未特別明示「更早之前」、「之前」等，且除非將之前處理的輸出於之後的處理使用，即可以任意的順序實現。關於申請專利範圍、說明書及圖面中之操作流程，方便上即使使用「首先」、「接著」等進行說明，並非意指必須依此順序實施。

【符號說明】

【0036】

10:複合晶圓

100:LT基板

110:LT層

200:介在層

300:離子注入界面

400:LT基板

【發明申請專利範圍】

【請求項1】一種複合晶圓，具備支持基板與活性層，該支持基板為鉍酸鋰及銢酸鋰之任一者，且實質上並未極化，該活性層為貼合在前述支持基板的一面側之鉍酸鋰及銢酸鋰之任一者，並極化。

【請求項2】如請求項1之複合晶圓，其係進一步具備配在前述支持基板與前述活性層之間的介在層。

【請求項3】如請求項2之複合晶圓，其中，前述介在層具有絕緣性。

【請求項4】如請求項2之複合晶圓，其中，前述介在層包含 SiO_2 、 SiON 及 SiN 之至少一個。

【請求項5】一種複合晶圓之製造方法，具備：準備支持基板之階段，該支持基板為鉍酸鋰及銢酸鋰之任一者，且實質上並未極化、與

準備活性基板之階段，該活性基板為貼合在前述支持基板的一面側之鉍酸鋰及銢酸鋰之任一者，並極化、與

於前述活性基板注入離子，生成界面之階段、與

貼合前述支持基板與前述活性基板之階段、與

昇溫貼合之前述支持基板與前述活性基板之階段、與於前述界面剝離前述活性基板之階段。

【請求項6】如請求項5之複合晶圓之製造方法，其係進一步具備於前述貼合之階段前，在前述支持基板或前述活性基板彼此貼合的面之至少一側，形成介在層之階段。

【請求項7】如請求項6之複合晶圓之製造方法，其

中，前述介在層具有絕緣性。

【請求項8】如請求項6之複合晶圓之製造方法，其中，前述介在層包含 SiO_2 、 SiON 及 SiN 之至少一個。

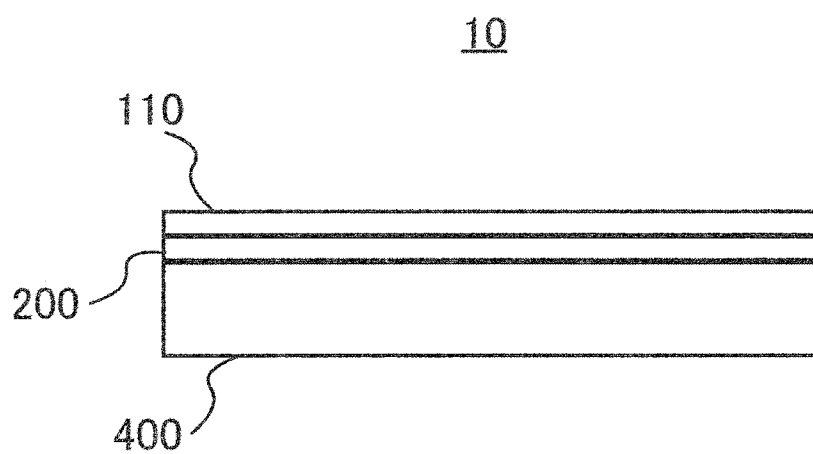
【請求項9】如請求項6之複合晶圓之製造方法，其中，前述介在層係以PVD法及CVD法之任一種形成。

【請求項10】如請求項5之複合晶圓之製造方法，其係進一步具備於前述貼合之階段前，活性化處理前述支持基板或前述活性基板彼此貼合的面之至少一側之階段。

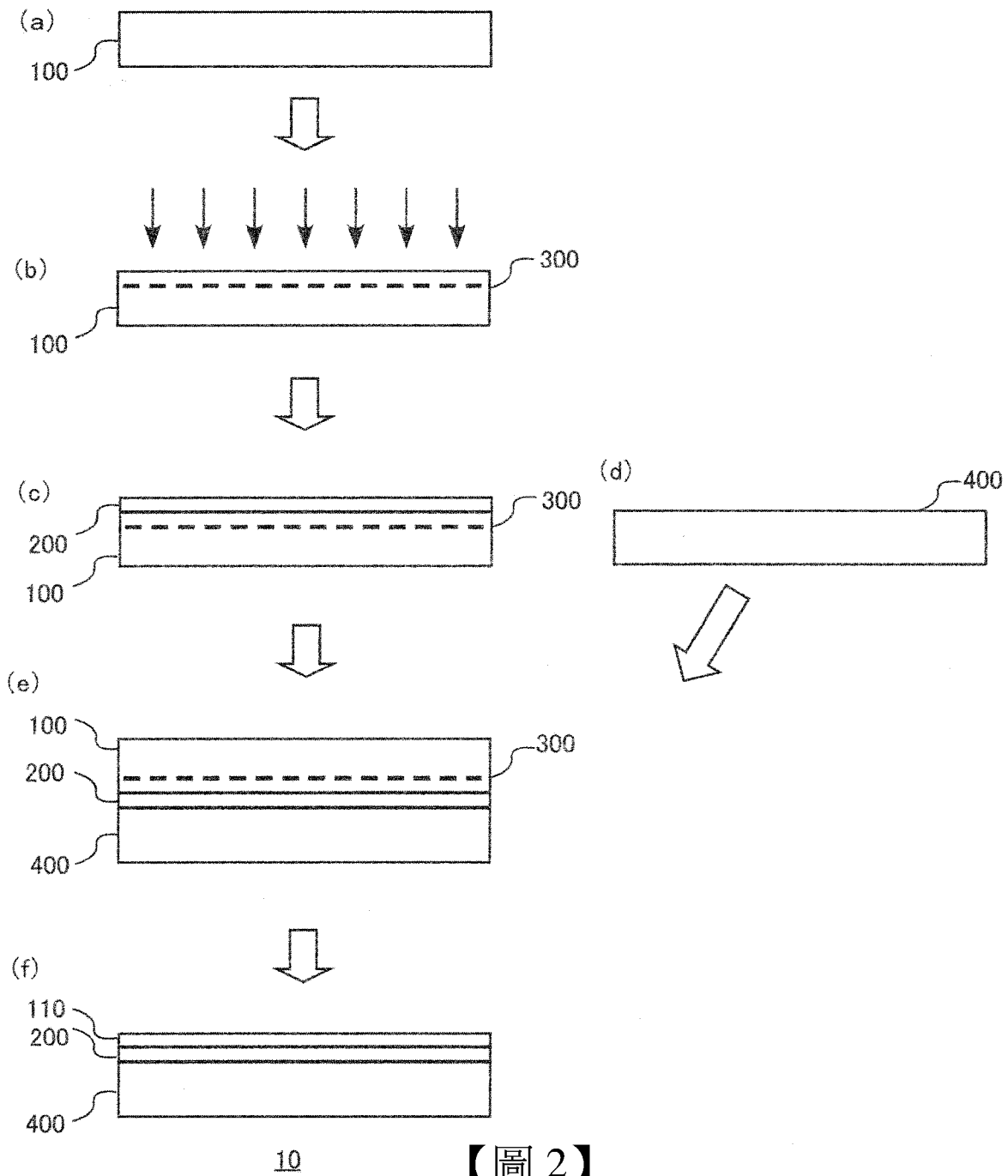
【請求項11】如請求項10之複合晶圓之製造方法，其中，前述活性化處理包含電漿處理。

【請求項12】如請求項5之複合晶圓之製造方法，其中，準備前述支持基板之階段包含無極性化前述支持基板所預先具有之極化之階段。

【發明圖式】



【圖 1】



【圖 2】

支持基板	Si	附熱氧化膜之Si	玻璃	藍寶石	LT	LN
破壞溫度	150°C	150°C	80°C	170°C	未破壞	未破壞

【圖 3】

支持基板	有極化 LT (Z切割品)	有極化 LN (Z切割品)	有極化 LT (Y切割品)	有極化 LN (Y切割品)	無極化 LT	無極化 LN
Qmax值 (2GHz)	1370	1210	1990	1760	3230	3150

【圖 4】