

【特許請求の範囲】**【請求項 1】**

各種のタイミング信号を発生するタイミング発生部と、
前記タイミング発生部が発生したタイミング信号に基づく駆動信号を取得し、取得した当該駆動信号に応じて画像信号を出力する撮像素子と、

前記タイミング発生部が発生したタイミング信号に基づくタイミングパルスを取得し、取得した当該タイミングパルスに応じて、前記撮像素子から出力される画像信号を処理する画像信号処理部と、

前記タイミング発生部が発生したタイミング信号を基に、前記撮像素子から出力され前記画像信号処理部に入力する画像信号と当該画像信号処理部に入力するタイミングパルスとの位相を調整する位相調整手段とを含む撮像装置であり、

前記位相調整手段は、前記タイミング発生部と前記撮像素子との間に介在し、当該タイミング発生部から供給されるタイミング信号の位相を進めて前記画像信号を出力する基となる前記駆動信号として当該撮像素子に供給することを特徴とする撮像装置。

【請求項 2】

前記タイミング発生部と前記画像信号処理部と前記位相調整手段を含む制御部と、前記撮像素子とは、ケーブルを介して接続されており、

前記位相調整手段による前記画像信号と前記タイミングパルスとの位相の調整量は、前記ケーブルの長さに応じた量であることを特徴とする請求項 1 記載の撮像装置。

【請求項 3】

前記請求項 1 または請求項 2 に記載の撮像装置は、被写体を撮像し、取得した駆動信号に基づいて画像信号を出力することを特徴とする内視鏡装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、撮像装置、内視鏡装置およびこれらの装置に適用される制御装置に関する。

【背景技術】**【0002】**

固体撮像素子として CCD イメージセンサを備えた撮像装置が知られている(例えば、特許文献 1 参照)。この特許文献 1 の撮像装置としての監視カメラは、レンズ等の光学系と、CCD イメージセンサから構成される撮像部とを備えている。また、撮像部から読み出されたアナログ信号をデジタル信号に変換する AFE (アナログフロントエンド) と、AFE から入力されるデジタル信号を処理する信号処理部とを備えている。

【0003】

【特許文献 1】 特開 2008 - 85410 号公報

【発明の開示】**【発明が解決しようとする課題】****【0004】**

CCD イメージセンサから出力されたアナログ信号をデジタル信号に変換する AFE の処理に際しては、CCD イメージセンサから得られた画像(画素)信号の信号波形に対して適切なタイミングでサンプル/ホールド処理を行い、デジタル信号に変換することが重要である。これは、CCD イメージセンサからの信号波形に対して適切なタイミングでサンプル/ホールド処理が行われないと、CCD イメージセンサが正常に機能したとしても AFE にて適切にデジタル信号に変換されず、出力画像の品質が低下してしまうからである。

【0005】

本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、出力画像の品質を向上させることができる撮像装置を提供することにある。

【課題を解決するための手段】**【0006】**

10

20

30

40

50

請求項１に記載の発明は、各種のタイミング信号を発生するタイミング発生部と、前記タイミング発生部が発生したタイミング信号に基づく駆動信号を取得し、取得した当該駆動信号に応じて画像信号を出力する撮像素子と、前記タイミング発生部が発生したタイミング信号に基づくタイミングパルスを取得し、取得した当該タイミングパルスに応じて、前記撮像素子から出力される画像信号を処理する画像信号処理部と、前記タイミング発生部が発生したタイミング信号を基に、前記撮像素子から出力され前記画像信号処理部に入力する画像信号と当該画像信号処理部に入力するタイミングパルスとの位相を調整する位相調整手段とを含む撮像装置であり、前記位相調整手段は、前記タイミング発生部と前記撮像素子との間に介在し、当該タイミング発生部から供給されるタイミング信号の位相を進めて前記画像信号を出力する基となる前記駆動信号として当該撮像素子に供給することを特徴とする撮像装置である。これにより、本発明を採用しない場合に比べて、所望のタイミングの画像信号にすることができる。

10

【０００７】

請求項２に記載の発明は、前記タイミング発生部と前記画像信号処理部と前記位相調整手段を含む制御部と、前記撮像素子とは、ケーブルを介して接続されており、前記位相調整手段による前記画像信号と前記タイミングパルスとの位相の調整量は、前記ケーブルの長さに応じた量であることを特徴とする請求項１記載の撮像装置である。これにより、ケーブルの長さに関わらず、画像信号処理部に入力する画像信号とタイミングパルスとを適切なタイミングにすることができる。

【０００８】

20

請求項３に記載の発明は、前記請求項１または請求項２に記載の撮像装置は、被写体を撮像し、取得した駆動信号に基づいて画像信号を出力することを特徴とする内視鏡装置である。これにより、画像信号処理部に入力する画像信号とタイミングパルスとを適切なタイミングにすることができ、出力画像の品質を向上させた内視鏡装置を提供することができる。

【発明の効果】

【０００９】

画像信号処理部に入力する画像信号とタイミングパルスとを適切なタイミングにすることができ、出力画像の品質を向上させた撮像装置、内視鏡装置を提供できる。

【発明を実施するための最良の形態】

30

【００１０】

以下、添付図面を参照して、本発明を実施するための最良の形態（実施の形態）について詳細に説明する。

【００１１】

< 実施形態 >

図１は、実施形態に係る撮像装置１００の概略構成を示す図である。この撮像装置１００は、体腔内の観察や検査を行う内視鏡装置、あるいは監視カメラとして用いられるものである。

【００１２】

40

図１に示すように、撮像装置１００は、レンズ等の光学系１１と、固体撮像素子であるＣＣＤイメージセンサ１２とを有する先端部１０を備えている。また、撮像装置１００は、ＣＣＤイメージセンサ１２からの出力信号を処理する制御部２０を備えている。また、撮像装置１００は、先端部１０と制御部２０とを有線で接続する同軸ケーブル３０を備えている。

【００１３】

実施形態に係る先端部１０のＣＣＤイメージセンサ１２は、対象物の光学像を電気的信号に変換し、２次元の画像として出力する装置であり、光電変換を行う複数の受光素子（フォトダイオード）を含む受光部と、転送ゲートと、シフトレジスタ（転送部）とを備えている。

【００１４】

50

受光部の各受光素子は受光量に応じた電荷を生成して蓄積する。そして電荷蓄積に必要な所定の時間が経過した後にシフト信号がアクティブになると、転送ゲートがオンになる。これにより、アナログの画像データである蓄積電荷が、転送ゲートを介して各受光素子に対応して設けられたシフトレジスタに転送される。そして、各シフトレジスタに転送された画像（画素）信号（蓄積電荷）*Vout*は、2相の駆動クロック（駆動信号）である*H1*，*H2*に基づいて、*CCD*イメージセンサ12からシリアル出力される。

【0015】

制御部20は、*CCD*イメージセンサ12からの出力信号である画像信号*Vout*を処理する*AFE*（アナログフロントエンド）21と、*AFE*21の出力をデジタル信号処理するデジタル信号処理部22とを備えている。また、制御部20は、*CCD*イメージセンサ12向け制御信号である後述する駆動クロック*H1*，*H2*を発生するとともに、*AFE*21向け制御信号である後述する*AFE*駆動パルス*SHp*，*SHD*などの各種タイミング信号を発生する*TG*（Timing Generator）23を備えている。なお、*AFE*（アナログフロントエンド）21、デジタル信号処理部22および*TG*23は、同一の制御基板に実装されている。

10

【0016】

*AFE*21は、*CCD*イメージセンサ12から入力される画像信号（蓄積電荷）*Vout*をノイズ除去しながらサンプル/ホールド処理を行う画像信号処理部としての*CDS*（Correlated Double Sampling：相関二重サンプリング）211と、サンプル/ホールド処理された画像信号を所定のレベルまで増幅する*PGA*（Programmable Gain Amplifier：可変利得増幅回路）212を備えている。また、*AFE*21は、*PGA*212にて増幅されたアナログの画像信号をデジタル信号に変換する*A/D*変換器213と、*A/D*変換器213にて変換されたデジタル信号を信号処理部22へ送出するラッチ部214とを備えている。

20

【0017】

信号処理部22は、*AFE*21から出力されたデジタル信号に対して処理を施し、この撮像装置100において必要とされる撮像データ処理を行う。例えば、信号処理部22は、ホワイトバランス、ガンマ補正などの映像処理や、フォーマット処理、圧縮処理等のエンコード処理を行う。そして、信号処理部22にて所与の処理が施されたデータは、図示しない表示部において画像表示が行われたり、図示しない記録部において記録メディアに記録されたり、図示しない送信部から出力されたりする。

30

【0018】

*TG*23は、*CCD*イメージセンサ12の画像信号出力の基となる駆動クロック*H1*，*H2*、および*CCD*イメージセンサ12のゲートに入力されるリセットゲートパルス*RG*を発生し、*CCD*イメージセンサ12に向けて供給する。また、*TG*23は、*CCD*イメージセンサ12向けの制御信号（タイミング信号）である*H1*，*H2*，*RG*と同期したタイミング信号であり、*AFE*21の*CDS*211のサンプル/ホールド処理の基となるタイミングパルス*SHp*，*SHD*を発生し、*AFE*21に向けて供給する。

【0019】

また、制御部20は、*TG*23から出力された制御信号である駆動クロック*H1*，*H2*およびリセットゲートパルス*RG*の位相を補正し、補正駆動クロック*H1-a*，*H2-a*および補正リセットゲートパルス*RG-a*を*CCD*イメージセンサ12に向けて出力するための位相シフト回路である*PSC*（Phase Shift Circuit）50を、*TG*23と*CCD*イメージセンサ12との間に介在（接続）するように、*TG*23、*AFE*21などと同一の制御基板に実装されている。

40

【0020】

実施形態に係る撮像装置100においては、制御信号*H1-a*，*H2-a*，*RG-a*の位相を制御信号*H1*，*H2*，*RG*に対して進めることで、同軸ケーブル30に起因する*CCD*イメージセンサ12からの画像信号*Vout*の遅延を補正するものである。

【0021】

50

以下に、この P S C 5 0 による A F E 駆動パルス S H P , S H D の位相の補正 (調整) について説明する。

【 0 0 2 2 】

A F E 2 1 が、C C D イメージセンサ 1 2 から得た画素信号 V o u t の信号波形に対して適切なタイミングでサンプル / ホールド処理を行い、A / D 変換しなければ、A / D 変換された撮像画像データとして適切なデータが得られない。

【 0 0 2 3 】

図 2 は、A F E 2 1 の C D S 2 1 1 にて行われるサンプル / ホールド処理のタイミング波形を示す図である。波形 V o u t として示した、C C D イメージセンサ 1 2 から出力されたある画素についての画像信号の信号波形に対して、サンプル / ホールド処理として、
10
基準レベル (例えば、波形の黒レベル) に相当するポイントとデータレベルに相当するポイントのサンプリングを行う。

【 0 0 2 4 】

なお、C D S 2 1 1 が基準レベルの信号値とデータレベルの信号値の差分を採ることで、基準レベルに対する値としてのデータレベルを取得し、その差分を A / D 変換器 2 1 3 にて A / D 変換することで、A F E 2 1 は、基準レベルを基準とした適切なデータレベルをデジタルデータとして取得する。

【 0 0 2 5 】

そして、基準レベルのサンプル / ホールド処理のために図示するようなタイミングの A F E 駆動パルス S H P が用いられ、またデータレベルのサンプル / ホールド処理のために
20
図示するようなタイミングの A F E 駆動パルス S H D が用いられる。

【 0 0 2 6 】

それゆえ、A F E 2 1 から適切な撮像画像データを得るためには、上記タイミングの A F E 駆動パルス S H P , S H D が、C C D イメージセンサ 1 2 からの画像信号 V o u t に対して適切な位相状態でなければならない。もし、A F E 駆動パルス S H P , S H D と画像信号 V o u t との相互の位相が適切でない場合には、画像信号 V o u t の基準レベル及びデータレベルのタイミングでサンプリングできず、A / D 変換された撮像画像データの値は適切な値にならない。つまり、A F E 駆動パルス S H P , S H D の C C D イメージセンサ 1 2 からの画像信号 V o u t に対する位相が適切でないと画像の品質が低下してしまう。
30

【 0 0 2 7 】

一方、実施形態に係る撮像装置 1 0 0 のように、C C D イメージセンサ 1 2 を有する先端部 1 0 と、A F E 2 1 , P S C 5 0 を有する制御部 2 0 が同軸ケーブル 3 0 で接続されている場合においては、同軸ケーブル 3 0 にて信号が伝送される際に、伝送遅延が発生する。特に、P S C 5 0 と A F E 2 1 は同一の制御基板に実装され両者の離間距離が数 m m あるいは数 c m であるのに対して、同軸ケーブル 3 0 の長さが数 m である場合には、同軸ケーブル 3 0 に起因する伝送遅延が顕著に現れる。

【 0 0 2 8 】

図 3 は、実施形態に係る撮像装置 1 0 0 に対して、P S C 5 0 を省いた構成の撮像装置におけるタイミングチャートである。なお、図 3 中、C K は、T G 2 3 の動作周波数におけるクロック信号であり、駆動クロック H 1 , H 2 およびリセットゲートパルス R G は、クロック信号が分周比 2 で分周されて出力されている。また、H 1 - 1 , H 2 - 1 , R G - 1 は、T G 2 3 から出力された H 1 , H 2 , R G が C C D イメージセンサ 1 2 に至った時点の制御信号である。
40

【 0 0 2 9 】

図 2 は、C C D イメージセンサ 1 2 と制御部 2 0 との間に伝送遅延が生じないと仮定した場合のタイミングチャートでもあり、この図 2 の状態と図 3 の状態を比較する。

【 0 0 3 0 】

図 3 に示すように、同軸ケーブル 3 0 において伝送遅延が発生するために、T G 2 3 から出力された制御信号 H 1 , H 2 , R G が同軸ケーブル 3 0 を介して C C D イメージセン
50

サ 1 2 に至るまでには、T G 2 3 から出力された制御信号 S H P , S H D が A F E 2 1 に至るまでに要する時間 (T G 2 3 と A F E 2 1 の離間距離は数 m m あるいは数 c m であるのでほぼ 0 (s e c)) よりも長い時間 d 1 (s e c) が経過する。また、C C D イメージセンサ 1 2 から出力された画像信号 V o u t が同軸ケーブル 3 0 を介して A F E 2 1 に至るまでには、時間 d 2 が経過する。

【 0 0 3 1 】

ここで、同軸ケーブル 3 0 の伝送遅延時間 S (s e c) は以下の式 (1) を用いて算出できる。

$$S = L / V_p \quad (s e c) \cdots (1)$$

ここで、L (m) は、同軸ケーブル 3 0 の長さであり、V p (m / s e c) は、同軸ケーブル 3 0 の伝送速度である。なお、V p (m / s e c) は、以下の式 (2) を用いて算出できる。

$$v_p = \frac{C}{\sqrt{\mu_r \times \epsilon_r}} \quad (m / s e c) \cdots (2)$$

ここで、C は光速度 (2 . 9 9 7 9 2 5 × 1 0 ⁸ (m / s e c)) であり、μ r は比透磁率であり、ε r は比誘電率である。

【 0 0 3 2 】

同軸ケーブル 3 0 の場合、比透磁率 μ r = 1、比誘電率 ε r = 2 . 4 であるので、これらの値を式 (2) に入力すると、V p = 1 . 9 4 × 1 0 ⁸ (m / s e c) である。

ゆえに、例えば、L = 1 (m) の同軸ケーブル 3 0 を使用した場合、伝送遅延時間 S (s e c) は、S = 1 / (1 . 9 4 × 1 0 ⁸) = 5 . 2 (n s e c) となる。

また、この算出された遅延時間 S は、図 3 に示すタイミングチャートの d 1 (往路) と d 2 (復路) に相当するため、撮像装置 1 全体での伝送遅延時間は、d 1 + d 2 = 2 × S = 1 0 . 4 (n s e c) となる。

【 0 0 3 3 】

なお、T G 2 3 の最高動作周波数が 5 0 M H z である場合、駆動クロック H 1 , H 2 および A F E 駆動パルス S H P , S H D の周期は、4 0 (n s e c) である。ゆえに、撮像装置 1 の同軸ケーブル 3 0 として 1 (m) の長さの同軸ケーブルを用いた場合には、同軸ケーブル 3 0 に起因する遅延時間のみで、正規の画像データに比較して 2 5 % もの位相のズレが生じる。

【 0 0 3 4 】

そこで、本実施の形態に係る撮像装置 1 0 0 においては、T G 2 3 と C C D イメージセンサ 1 2 との間に位相調整手段としての P S C 5 0 を介在させて、T G 2 3 から出力された制御信号である駆動クロック H 1 , H 2 およびリセットゲートパルス R G の位相を適切なタイミングに補正した補正駆動クロック H 1 - a , H 2 - a および補正リセットゲートパルス R G - a を C C D イメージセンサ 1 2 に向けて出力する。

【 0 0 3 5 】

そのために、P S C 5 0 として、プログラマブルに位相制御することができ、入力された信号に対し最高分解能 (遅延差) が N で位相が進められる少なくとも 1 つ以上のクロック信号を出力する位相制御 (シフト) 回路を用いる。最高分解能が N であるので、周波数 f (H z) (周期 1 / f (s e c)) 入力の場合は、1 / (f × N) (s e c) 単位にて位相を進めることができる。

【 0 0 3 6 】

例えば、P S C 5 0 として、最高分解能が 3 2 である位相シフト回路を例にすると、T G 2 3 の最高動作周波数が 5 0 (M H z) で、駆動クロック H 1 , H 2 およびリセットゲートパルス R G の周波数が 2 5 (M H z) である場合には、1 / (2 5 (M H z) × 3 2) = 1 . 2 5 (n s e c) 単位にて位相を進めることができる。

【 0 0 3 7 】

10

20

30

40

50

ゆえに、1 (m) の長さの同軸ケーブル 30 に起因する遅延時間 10 . 4 (nsec) を補正するべく、遅延時間に相当する位相シフト量を得たい場合には、シフト量 8 (/ 32) にプログラムする。これにより、PSC50 から CCD イメージセンサ 12 に到達する信号 H1 - a , H2 - a , RG - a が、TG23 から PSC50 に向けて出力される信号 H1 , H2 , RG に対して 10 (nsec) (= 1 . 25 (nsec) × 8) 進められ、補正することが可能となる。

【0038】

図 4 は、実施形態に係る撮像装置 100 の PSC50 として最高分解能が 32 の位相シフト回路を用い、シフト量を 8 にプログラムした場合におけるタイミングチャートである。なお、同軸ケーブル 30 の長さは 1 (m) とする。

10

【0039】

同軸ケーブル 30 に起因して、TG23 による制御信号 H1 , H2 , RG の出力から、CCD イメージセンサ 12 から出力された画像信号 Vout の AFE21 への到達まで 10 . 4 (= d1 + d2) (nsec) 要する。これに対して、TG23 による信号 H1 , H2 , RG の出力に対して PSC50 にて補正された信号 H1 - a , H2 - a , RG - a が 10 (nsec) 進められる。これにより、図 4 に示すように、AFE 駆動パルス SHP , SHD が画像信号 Vout に対して適切なタイミングとなるので、CDS211 にてサンプル / ホールド処理が適切に行われることとなり、AFE21 から適切な撮像画像データが得られる。

【0040】

20

上述した説明においては、同軸ケーブル 30 の長さを 1 (m) と仮定し、最高分解能が 32 である PSC24 のシフト量を 8 にプログラムする点について説明したが、同軸ケーブル 30 の長さに応じてシフト量を調整することが好適である。例えば、同軸ケーブル 30 の長さが 2 (m) である場合には、PSC50 のシフト量を 16 にプログラムことが好適である。

【0041】

また、PSC50 として、最高分解能が 32 であるものを例示したが、例えば最高分解能が 16 である場合には、同軸ケーブル 30 の長さが 1 (m) のときに PSC50 のシフト量を 4 にプログラムすることが好適である。

【0042】

30

なお、内視鏡装置あるいは監視カメラに適用される撮像装置に、上述した実施形態に係る撮像装置 100 における、AFE21、デジタル信号処理部 22、TG23 および PSC50 をパーツ毎に区分けして備えることが必須ではなく、これらと同等の機能を形を問わずに備えていてもよい。

【0043】

すなわち、各種のタイミング信号を発生するタイミング発生部と、タイミング発生部が発生したタイミング信号に基づく駆動信号を取得し、取得した当該駆動信号に応じて画像信号を出力する撮像素子と、タイミング発生部が発生したタイミング信号に基づくタイミングパルスを取得し、取得した当該タイミングパルスに応じて、撮像素子から出力される画像信号を処理する画像信号処理部と、タイミング発生部が発生したタイミング信号を基に、撮像素子から出力され画像信号処理部に入力する画像信号と当該画像信号処理部に入力するタイミングパルスとの位相を調整する位相調整手段とを含む撮像装置であることが好適である。

40

【0044】

そして、タイミング発生部が、発生したタイミング信号を駆動信号として撮像素子に供給する一方で、位相調整手段は、タイミング発生部と画像信号処理部との間に介在し、当該タイミング発生部から供給され駆動信号と同期したタイミング信号の位相を遅らせて画像信号の処理の基となるタイミングパルスとして画像信号処理部に供給することが好適である。

【0045】

50

あるいは、タイミング発生部が、発生したタイミング信号をタイミングパルスとして画像信号処理部に供給する一方で、位相調整手段は、タイミング発生部と撮像素子との間に介在し、当該タイミング発生部から供給されタイミングパルスと同期したタイミング信号の位相を進めて画像信号を出力する基となる駆動信号として当該撮像素子に供給することが好適である。

【 0 0 4 6 】

そして、タイミング発生部と画像信号処理部と位相調整手段を含む制御部と、撮像素子とがケーブルを介して接続されている場合には、位相調整手段による画像信号とタイミングパルスとの位相の調整量は、ケーブルの長さに応じた量であることが好適である。

【 0 0 4 7 】

また、撮像装置に適用される制御部 1 0 は、タイミング信号を発生し、発生したタイミング信号に基づく駆動信号を撮像素子に供給するとともに、当該撮像素子から当該駆動信号に応じて出力される画像信号を発生したタイミング信号に基づくタイミングパルスに応じて処理する制御装置であって、発生したタイミング信号を基に、撮像素子から出力される画像信号とタイミングパルスとの位相を調整する位相調整手段を備えることが好適である。

【 0 0 4 8 】

そして、発生したタイミング信号を駆動信号として撮像素子に供給する一方で、位相調整手段は、駆動信号と同期させて発生したタイミング信号の位相を遅らせて画像信号の処理の基となるタイミングパルスとして供給することが好適である。

【 0 0 4 9 】

あるいは、発生したタイミング信号をタイミングパルスとして画像信号処理に用いる一方で、位相調整手段は、タイミングパルスと同期させて発生したタイミング信号の位相を進めた信号を駆動信号として撮像素子に供給することが好適である。

【 0 0 5 0 】

また、位相調整手段による画像信号とタイミングパルスとの位相の調整量は、撮像素子に駆動信号を伝送するケーブルの長さに応じた量であることが好適である。

【 0 0 5 1 】

なお、上述したの実施形態においては、各シフトレジスタに転送された画像信号（蓄積電荷）V o u t を、駆動クロック（駆動信号）である H 1 , H 2 に基づいてシリアル出力する態様の C C D イメージセンサ 1 2 を備えた撮像装置 1 0 0 に P S C 5 0 を適用させた。しかしながら、P S C 5 0 あるいは P S C 5 0 を備える制御部 1 0 は、かかる態様の C C D イメージセンサ 1 2 以外の C C D イメージセンサを備える撮像装置を適用対象としてもよい。

【図面の簡単な説明】

【 0 0 5 2 】

【図 1】実施形態に係る撮像装置の概略構成を示す図である。

【図 2】A F E の C D S にて行われるサンプル / ホールド処理のタイミング波形を示す図である。

【図 3】実施形態に係る撮像装置に対して、T G と A F E との間に介在する P S C を省いた構成の撮像装置におけるタイミングチャートである。

【図 4】実施形態に係る撮像装置におけるタイミングチャートである。

【符号の説明】

【 0 0 5 3 】

1 0 0 ... 撮像装置、 1 0 ... 先端部、 1 1 ... 光学系、 1 2 ... C C D イメージセンサ、 2 0 ... 制御部、 2 1 ... A F E 、 2 2 ... 信号処理部、 2 3 ... T G 、 5 0 ... P S C 、 2 1 1 ... C D S 、 2 1 2 ... P G A 、 2 1 3 ... A / D 変換器、 2 1 4 ... ラッチ部

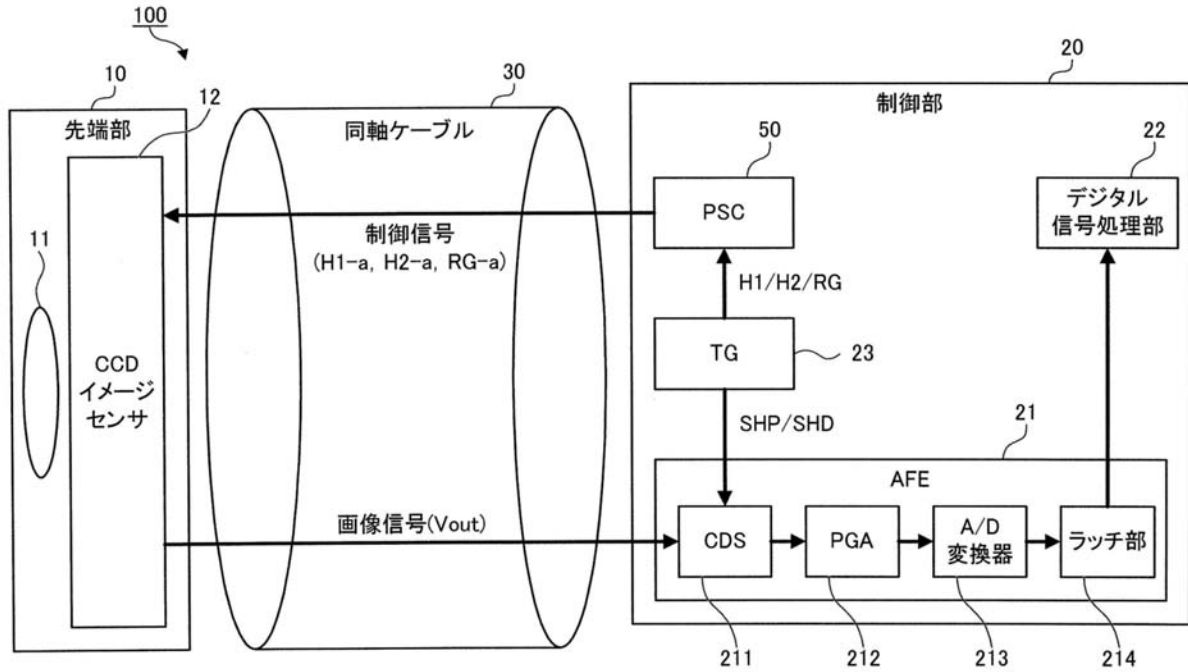
10

20

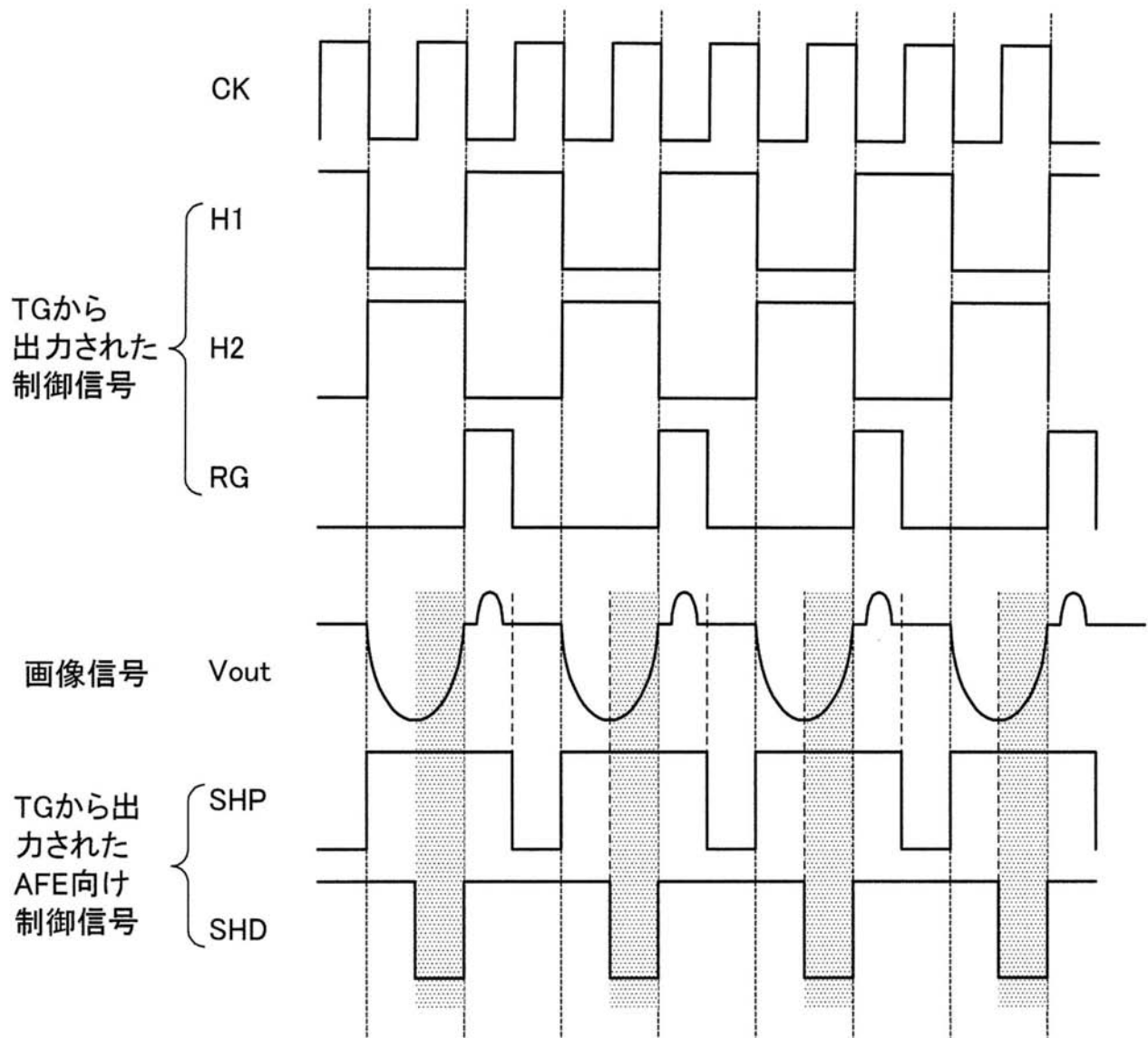
30

40

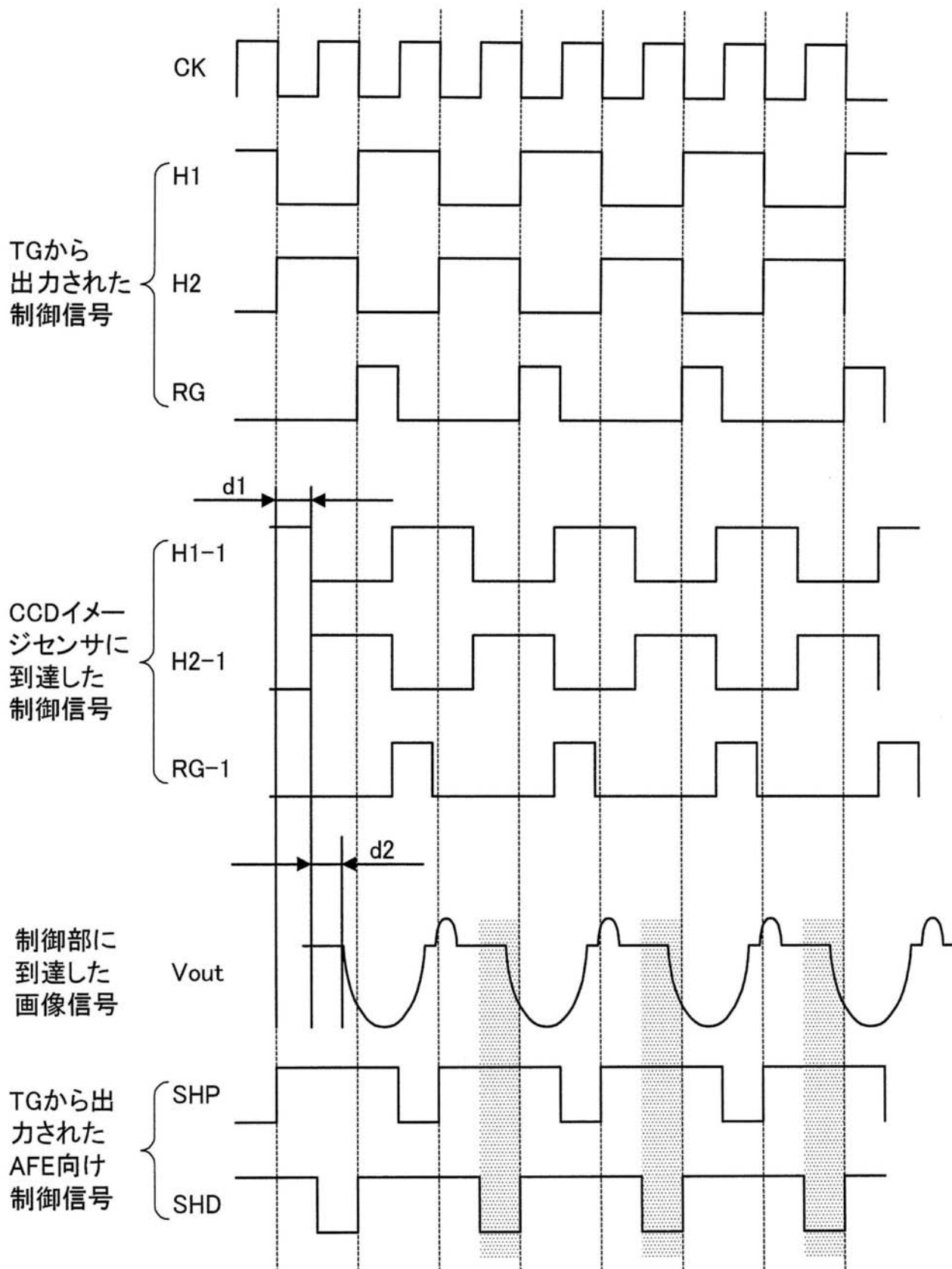
【図 1】



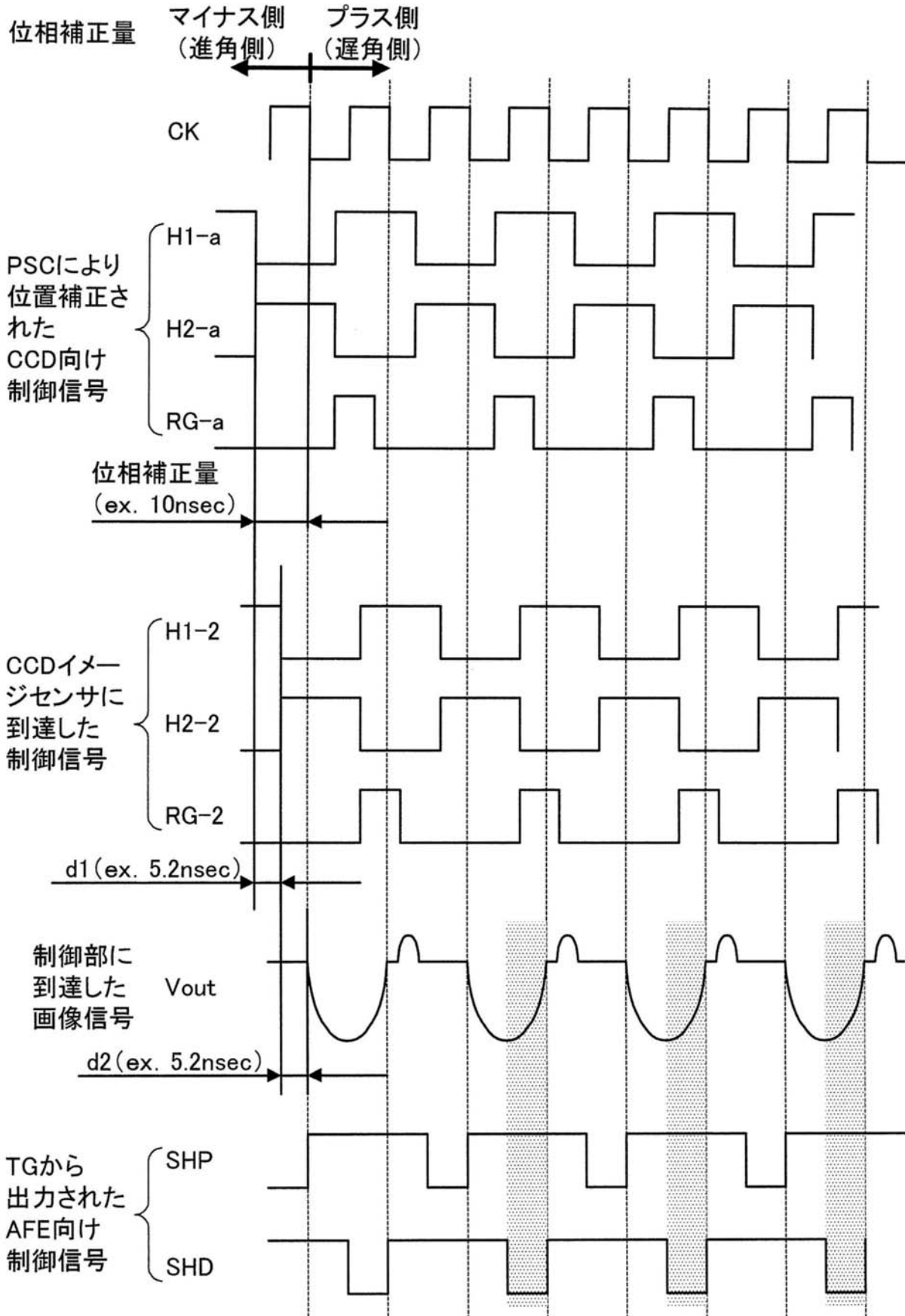
【図 2】



【図 3】



【図 4】



フロントページの続き

F ターム(参考) 4C061 LL02 SS05 SS18

5C122 DA11 DA26 EA12 FC01 FC07 GC86 GE05 HB02