

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7396995号
(P7396995)

(45)発行日 令和5年12月12日(2023.12.12)

(24)登録日 令和5年12月4日(2023.12.4)

(51)国際特許分類

F I
H 0 4 N 25/78 (2023.01) H 0 4 N 25/78
H 0 4 N 25/70 (2023.01) H 0 4 N 25/70

請求項の数 9 (全39頁)

(21)出願番号 特願2020-550958(P2020-550958)
(86)(22)出願日 令和1年10月7日(2019.10.7)
(86)国際出願番号 PCT/IB2019/058506
(87)国際公開番号 WO2020/075031
(87)国際公開日 令和2年4月16日(2020.4.16)
審査請求日 令和4年9月2日(2022.9.2)
(31)優先権主張番号 特願2018-192666(P2018-192666)
(32)優先日 平成30年10月11日(2018.10.11)
(33)優先権主張国・地域又は機関
日本国(JP)

(73)特許権者 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地
(72)発明者 池田 隆之
神奈川県厚木市長谷398番地 株式会
社半導体エネルギー研究所内
根来 雄介
神奈川県厚木市長谷398番地 株式会
社半導体エネルギー研究所内
審査官 鈴木 明

最終頁に続く

(54)【発明の名称】 撮像装置および電子機器

(57)【特許請求の範囲】**【請求項1】**

第1の画素と、

第2の画素と、

第1の相關二重サンプリング回路と、

第2の相關二重サンプリング回路と、

A/D変換回路と、を有し、

前記第1の画素および前記第2の画素は、それぞれ発光デバイスと、光電変換デバイスと、を有し、

前記第1の画素は、前記第1の相關二重サンプリング回路と電気的に接続され、

前記第2の画素は、前記第1の相關二重サンプリング回路と電気的に接続され、

前記第1の相關二重サンプリング回路は、前記第2の相關二重サンプリング回路と電気的に接続され、

前記第2の相關二重サンプリング回路は、前記A/D変換回路と電気的に接続され、

前記第1の画素、前記第2の画素、前記第1の相關二重サンプリング回路および前記第2の相關二重サンプリング回路は、チャネル形成領域に金属酸化物を有するトランジスタを有し、

前記第1の画素および前記第2の画素は、それぞれ、前記トランジスタとして第1のトランジスタと、さらに第2のトランジスタと、第3のトランジスタと、第4のトランジスタと、第5のトランジスタと、を有し、

10

20

前記第1の画素および前記第2の画素は、さらに、それぞれ第1のキャパシタと、第2のキャパシタと、メモリ回路と、を有し、

前記第1のトランジスタのソースまたはドレインの一方は、前記光電変換デバイスの一方の電極と電気的に接続され、

前記第1のトランジスタのソースまたはドレインの他方は、前記第1のキャパシタの一方の電極と電気的に接続され、

前記第1のキャパシタの一方の電極は、前記第2のトランジスタのソースまたはドレインの一方と電気的に接続され、

前記第2のトランジスタのソースまたはドレインの他方は、前記第3のトランジスタのソースまたはドレインの一方と電気的に接続され、

前記第3のトランジスタのソースまたはドレインの一方は、前記第2のキャパシタの一方の電極と電気的に接続され、

前記第2のキャパシタの一方の電極は、前記第4のトランジスタのゲートと電気的に接続され、

前記第4のトランジスタのソースまたはドレインの一方は、前記第5のトランジスタのソースまたはドレインの一方と電気的に接続され、

前記第5のトランジスタのソースまたはドレインの他方は、前記第1の相關二重サンプリング回路と電気的に接続され、

前記第2のキャパシタの他方の電極は、前記メモリ回路と電気的に接続されている撮像装置。

10

【請求項2】

請求項1において、

前記メモリ回路は、第6のトランジスタと、第7のトランジスタと、第8のトランジスタと、第9のトランジスタと、を有し、

前記メモリ回路は、さらに、第3のキャパシタを有し、

前記第6のトランジスタのソースまたはドレインの一方は、前記第3のキャパシタの一方の電極と電気的に接続され、

前記第3のキャパシタの一方の電極は、前記第7のトランジスタのゲートと電気的に接続され、

前記第7のトランジスタのソースまたはドレインの一方は、前記第8のトランジスタのソースまたはドレインの一方と電気的に接続され、

30

前記第7のトランジスタのソースまたはドレインの他方は、前記第9のトランジスタのソースまたはドレインの一方と電気的に接続され、

前記第9のトランジスタのソースまたはドレインの一方は、前記第2のキャパシタの他方の電極と電気的に接続されている撮像装置。

【請求項3】

請求項1または請求項2において、

前記第1の画素が有する前記第5のトランジスタのソースまたはドレインの他方と、前記第2の画素が有する前記第5のトランジスタのソースまたはドレインの他方とは、電気的に接続され、

前記第1の画素が有する前記第5のトランジスタのゲートと、前記第2の画素が有する前記第5のトランジスタのゲートとは、電気的に接続される撮像装置。

40

【請求項4】

請求項1乃至請求項3のいずれか一項において、

前記第1の画素が有する発光デバイスは、第1の波長にピークを有する近赤外光を発する機能を有し、

前記第2の画素が有する発光デバイスは、第2の波長にピークを有する近赤外光を発する機能を有し、

前記第1の波長は、前記第2の波長よりも短く、

前記第1の画素が有する前記光電変換デバイスは、吸収端波長が前記第2の波長よりも

50

短く、

前記第2の画素が有する前記光電変換デバイスは、吸收端波長が前記第2の波長以上である撮像装置。

【請求項5】

請求項1乃至請求項3のいずれか一項において、

前記第1の画素が有する発光デバイスは、第1の波長にピークを有する近赤外光を発する機能を有し、

前記第2の画素が有する発光デバイスは、第2の波長にピークを有する近赤外光を発する機能を有し、

前記第1の波長は、前記第2の波長よりも短く、

前記第1の画素および前記第2の画素が有する前記光電変換デバイスは、吸收端波長が前記第2の波長以上である撮像装置。

【請求項6】

請求項5において、

前記第1の画素には前記第1の波長およびその近傍の光を選択的に透過する第1の光学フィルタ層が設けられ、

前記第2の画素には前記第2の波長およびその近傍の光を選択的に透過する第2の光学フィルタ層が設けられる撮像装置。

【請求項7】

請求項1乃至請求項6のいずれか一項において、

前記第1の画素、前記第2の画素、前記第1の相関二重サンプリング回路および前記第2の相関二重サンプリング回路は、第1の可撓性基板と、前記第1の可撓性基板と対向する第2の可撓性基板との間に設けられている撮像装置。

【請求項8】

請求項1乃至請求項7のいずれか一項において、

前記金属酸化物は、Inと、Znと、M(MはAl、Ti、Ga、Ge、Sn、Y、Zr、La、Ce、NdまたはHf)と、を有する撮像装置。

【請求項9】

請求項1乃至請求項8のいずれか一項に記載の撮像装置と、表示装置と、を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、撮像装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物(コンポジション・オブ・マター)に関するものである。より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、照明装置、蓄電装置、記憶装置、撮像装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

【0003】

なお、本明細書等において半導体装置とは、半導体特性を利用して機能しうる装置全般を指す。トランジスタ、半導体回路は半導体装置の一態様である。また、記憶装置、表示装置、撮像装置、電子機器は、半導体装置を有する場合がある。

【背景技術】

【0004】

基板上に形成された酸化物半導体薄膜を用いてトランジスタを構成する技術が注目されて

10

20

30

40

50

いる。例えば、酸化物半導体を有するオフ電流が極めて低いトランジスタを画素回路に用いる構成の撮像装置が特許文献1に開示されている。

【先行技術文献】

【特許文献】

【0005】

【文献】特開2011-119711号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

撮像装置は、可視光を画像化する手段として用いられるだけでなく、様々な用途に用いられている。例えば、個人認証、不良解析、医療診断、セキュリティ用途などに用いられている。これらの用途では、可視光の他、X線などの短波長の光、赤外線などの長波長の光などを用途に応じて使い分けている。

【0007】

可視光および赤外線としては自然光や室内光を利用する場合もあるが、専用の光源を用いることも一般化している。光源としては電球型のランプ、LEDおよびレーザなどが用いられるが、撮像装置との組み合わせでは小型化、薄型化に課題がある。

【0008】

したがって、本発明の一態様では、光源を有する撮像装置を提供することを目的の一つとする。または、薄型の光源を有し、当該光源から発する光の被写体からの反射光を撮像する撮像装置を提供することを目的の一つとする。または、薄型の赤外光源を有する撮像装置を提供することを目的の一つとする。または複数の画素の積和演算が可能な撮像装置を提供することを目的の一つとする。

【0009】

または、低消費電力の撮像装置を提供することを目的の一つとする。または、高速に撮像が行える撮像装置を提供することを目的の一つとする。または、信頼性の高い撮像装置を提供することを目的の一つとする。または、新規な撮像装置を提供することを目的の一つとする。または、上記撮像装置の動作方法を提供することを目的の一つとする。または、新規な半導体装置などを提供することを目的の一つとする。

【0010】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0011】

本発明の一態様は、光源を有する薄型の撮像装置に関する。または、演算が可能な撮像装置に関する。

【0012】

本発明の一態様は、第1の画素と、第2の画素と、第1の相関二重サンプリング回路と、第2の相関二重サンプリング回路と、A/D変換回路と、を有し、第1の画素および第2の画素は、それぞれ発光デバイスと、光電変換デバイスと、を有し、第1の画素は、第1の相関二重サンプリング回路と電気的に接続され、第2の画素は、第1の相関二重サンプリング回路と電気的に接続され、第1の相関二重サンプリング回路は、第2の相関二重サンプリング回路と電気的に接続され、第2の相関二重サンプリング回路は、A/D変換回路と電気的に接続され、第1の画素、第2の画素、第1の相関二重サンプリング回路および第2の相関二重サンプリング回路は、チャネル形成領域に金属酸化物を有するトランジスタを有する撮像装置である。

【0013】

第1の画素および第2の画素は、それぞれ、トランジスタとして第1のトランジスタと、

10

20

30

40

50

さらに第2のトランジスタと、第3のトランジスタと、第4のトランジスタと、第5のトランジスタと、を有し、第1の画素および第2の画素は、さらに、それぞれ第1のキャパシタと、第2のキャパシタと、メモリ回路と、を有し、第1のトランジスタのソースまたはドレインの一方は、光電変換デバイスの一方の電極と電気的に接続され、第1のトランジスタのソースまたはドレインの他方は、第1のキャパシタの一方の電極と電気的に接続され、第1のキャパシタの一方の電極は、第2のトランジスタのソースまたはドレインの一方と電気的に接続され、第2のトランジスタのソースまたはドレインの他方は、第3のトランジスタのソースまたはドレインの一方は、第2のキャパシタの一方の電極と電気的に接続され、第3のトランジスタのソースまたはドレインの一方は、第2のキャパシタの一方の電極と電気的に接続され、第2のキャパシタの一方の電極は、第4のトランジスタのゲートと電気的に接続され、第4のトランジスタのソースまたはドレインの一方は、第5のトランジスタのソースまたはドレインの一方と電気的に接続され、第5のトランジスタのソースまたはドレインの他方は、第1の相關二重サンプリング回路と電気的に接続され、第2のキャパシタの他方の電極は、メモリ回路と電気的に接続することができる。

【0014】

メモリ回路は、第6のトランジスタと、第7のトランジスタと、第8のトランジスタと、第9のトランジスタと、を有し、メモリ回路は、さらに、第3のキャパシタを有し、第6のトランジスタのソースまたはドレインの一方は、第3のキャパシタの一方の電極と電気的に接続され、第3のキャパシタの一方の電極は、第7のトランジスタのゲートと電気的に接続され、第7のトランジスタのソースまたはドレインの一方は、第8のトランジスタのソースまたはドレインの一方と電気的に接続され、第7のトランジスタのソースまたはドレインの他方は、第9のトランジスタのソースまたはドレインの一方と電気的に接続され、第9のトランジスタのソースまたはドレインの一方は、第2のキャパシタの他方の電極と電気的に接続することができる。

【0015】

第1の画素が有する第5のトランジスタのソースまたはドレインの他方と、第2の画素が有する第5のトランジスタのソースまたはドレインの他方と、は電気的に接続され、第1の画素が有する第5のトランジスタのゲートと、第2の画素が有する第5のトランジスタのゲートと、は電気的に接続される構成としてもよい。

【0016】

第1の波長 < 第2の波長であって、第1の画素および第2の画素が有する発光デバイスは、第1の波長および第2の波長を含む近赤外光を発し、第1の画素が有する光電変換デバイスは、吸収端波長が第2の波長よりも短く、第2の画素が有する光電変換デバイスは、吸収端波長が第2の波長以上である構成とすることができる。

【0017】

また、第1の波長 < 第2の波長であって、第1の画素が有する発光デバイスは、第1の波長にピークを有する近赤外光を発し、第2の画素が有する発光デバイスは、第2の波長にピークを有する近赤外光を発し、第1の画素が有する光電変換デバイスは、吸収端波長が第2の波長よりも短く、第2の画素が有する光電変換デバイスは、吸収端が第2の波長以上である構成としてもよい。

【0018】

また、第1の波長 < 第2の波長であって、第1の画素が有する発光デバイスは、第1の波長にピークを有する近赤外光を発し、第2の画素が有する発光デバイスは、第2の波長にピークを有する近赤外光を発し、第1の画素および第2の画素が有する光電変換デバイスは、吸収端波長が第2の波長以上である構成としてもよい。当該構成において、第1の画素には第1の波長およびその近傍の光を選択的に透過する第1の光学フィルタ層が設けられ、第2の画素には第2の波長およびその近傍の光を選択的に透過する第2の光学フィルタ層が設けられていてもよい。

【0019】

第1の画素、第2の画素、第1の相關二重サンプリング回路および第2の相關二重サンプ

10

20

30

40

50

リング回路は、第1の可撓性基板と、第1の可撓性基板と対向する第2の可撓性基板との間に設けることができる。

【0020】

金属酸化物は、Inと、Znと、M(MはAl、Ti、Ga、Ge、Sn、Y、Zr、La、Ce、NdまたはHf)と、を有することが好ましい。

【発明の効果】

【0021】

本発明の一態様を用いることで、光源を有する撮像装置を提供することができる。または、薄型の光源を有し、当該光源から発する光の被写体からの反射光を撮像する撮像装置を提供することができる。または、薄型の赤外光源を有する撮像装置を提供することができる。または複数の画素の積和演算が可能な撮像装置を提供することができる。

10

【0022】

または、低消費電力の撮像装置を提供することができる。または、高速に撮像が行える撮像装置を提供することができる。または、信頼性の高い撮像装置を提供することができる。または、新規な撮像装置を提供することができる。または、上記撮像装置の動作方法を提供することができる。または、新規な半導体装置などを提供することができる。

【図面の簡単な説明】

【0023】

図1は、撮像装置を説明するブロック図である。

20

図2A～図2Cは、画素アレイを説明する図である。

図3は、画素回路を説明する図である。

図4Aは、ローリングシャッタ方式を説明する図である。図4Bは、グローバルシャッタ方式を説明する図である。

図5は、読み出し回路を説明する図である。

図6は、撮像装置の動作を説明するタイミングチャートである。

図7は、撮像装置を説明するブロック図である。

図8A～図8Cは、発光デバイスと光電変換デバイスを説明する図である。

図9A～図9Cは、画素回路を説明する図である。

図10A～図10Cは、画素回路を説明する図である。

図11A～図11Cは、画素回路を説明する図である。

30

図12A～図12Cは、画素回路を説明する図である。

図13A、図13Bは、画素回路を説明する図である。

図14A～図14Cは、撮像装置の画素の構成、光電変換デバイスの構成および発光デバイスの構成を説明する図である。

図15は、撮像装置の画素の構成を説明する図である。

図16A～図16Dは、トランジスタを説明する図である。

図17A1、図17A2、図17B1、図17B2は、電子機器を説明する図である。

図18A、図18Bは、電子機器を説明する図である。

【発明を実施するための形態】

【0024】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略することができる。なお、図を構成する同じ要素のハッキングを異なる図面間で適宜省略または変更する場合もある。

40

【0025】

また、回路図上では单一の要素として図示されている場合であっても、機能的に不都合がなければ、当該要素が複数で構成されてもよい。例えば、スイッチとして動作するトラン

50

ジスタは、複数が直列または並列に接続されてもよい場合がある。また、キャパシタ（容量素子ともいう）を分割して複数の位置に配置してもよい場合がある。

【0026】

また、一つの導電体が、配線、電極および端子のような複数の機能を併せ持っている場合があり、本明細書においては、同一の要素に対して複数の呼称を用いる場合がある。また、回路図上で要素間が直接接続されているように図示されている場合であっても、実際には当該要素間が複数の導電体を介して接続されている場合があり、本明細書ではこのような構成でも直接接続の範疇に含める。

【0027】

(実施の形態1)

本実施の形態では、本発明の一態様である撮像装置について、図面を参照して説明する。

10

【0028】

本発明の一態様は、画素に発光デバイスおよび光電変換デバイスを有する撮像装置である。発光デバイスが発し、被写体で反射された光を光電変換デバイスで受光する。発光デバイスにはEL素子を用いるため、薄型の光源付撮像装置を構成することができる。

【0029】

また、発光波長の異なるEL素子が複数設けられた構成、および受光波長の異なる光電変換デバイスが複数設けられた構成とすることもできる。したがって、複数の波長に対する被写体の情報を得ることができる。

【0030】

また、撮像装置は、画素で取得した第1のデータに第2のデータ（重み）を乗じた第3のデータを出力する機能を有する。第3のデータを外部で演算することで、特定の波長に対する被写体の情報をより詳しく得ることができる。また、適切な重みを与えた複数の画素をまとめて読み出すことで、画素間の差分データなどを出力させることもでき、外部演算を省略することもできる。

20

【0031】

また、発光デバイスとして赤外光を発する素子を用いることで生体認証、身体活動の計測、工業製品の不良解析、農産物の選定などの用途に用いることができる。また、グローバルシャッタ方式での撮像が可能な画素回路を用いることで、動きのある被写体であっても歪みのない画像を得ることができる。

30

【0032】

<撮像装置>

図1は、本発明の一態様の撮像装置を説明するブロック図である。当該撮像装置は、マトリクス状に配列された画素を有する画素アレイ21と、画素アレイ21の行を選択する機能を有する回路22（ロードライバ）と、画素回路10からデータを読み出す機能を有する回路23と、電源電位を供給する回路28を有する。画素には画素回路10および発光デバイス11が設けられている。

【0033】

回路23は読み出し回路であり、画素回路10の出力データに対して相關二重サンプリング処理を行うための回路24（第1のCDS回路）と、回路24の出力データに対して相關二重サンプリング処理を行うための回路25（第2のCDS回路）と、回路25から出力されたアナログデータをデジタルデータに変換する機能を有する回路26（A/D変換回路等）と、データを読み出す画素アレイ21の列を選択する機能を有する回路27（カラムドライバ）などを有することができる。回路23には、そのほか電流源回路などを設けることができる。

40

【0034】

なお、画素回路10と発光デバイス11が重ならない構成としてもよい。例えば、図2Aに示すように、画素回路10と発光デバイス11とを一定の間隔で交互に配置してもよい。また、図2Bに示すように、画素回路10と発光デバイス11とを行毎に交互に配置してもよい。図2Bに示す構成の変形例として、破線で示すように発光デバイス11を一方

50

向に延在させた構成であってもよい。

【0035】

また、図2Cに示すように、隣り合う2つの画素回路10の間に発光デバイス11を配置する構成であってもよい。この場合、発光デバイス11は、画素回路10と接続する配線と重なる領域を有して配置される。なお、図2A乃至図2Cでは画素回路10と同数の発光デバイス11を図示しているが、発光デバイス11の数は画素回路10と異なっていてもよい。

【0036】

<画素回路>

図3は、本発明の一態様の撮像装置に用いることができる画素回路10を説明する回路図である。画素回路10は、光電変換デバイス101と、トランジスタ102と、トランジスタ103と、トランジスタ104と、トランジスタ105と、トランジスタ106と、キャパシタ107と、キャパシタ108と、メモリ回路30を有することができる。なお、キャパシタ107を設けない構成としてもよい。

10

【0037】

光電変換デバイス101の一方の電極(カソード)は、トランジスタ102のソースまたはドレインの一方と電気的に接続される。トランジスタ102のソースまたはドレインの他方は、キャパシタ107の一方の電極と電気的に接続される。キャパシタ107の一方の電極は、トランジスタ103のソースまたはドレインの一方と電気的に接続される。トランジスタ103のソースまたはドレインの他方は、トランジスタ104のソースまたはドレインの一方と電気的に接続される。トランジスタ104のソースまたはドレインの一方は、キャパシタ108の一方の電極と電気的に接続される。キャパシタ108の一方の電極は、トランジスタ105のゲートと電気的に接続される。トランジスタ105のソースまたはドレインの一方は、トランジスタ106のソースまたはドレインの一方と電気的に接続される。キャパシタ108の他方の電極は、メモリ回路30と電気的に接続される。

20

【0038】

メモリ回路30は、トランジスタ110と、トランジスタ111と、トランジスタ112と、トランジスタ113と、キャパシタ114を有することができる。

【0039】

トランジスタ110のソースまたはドレインの一方は、キャパシタ114の一方の電極と電気的に接続される。キャパシタ114の一方の電極は、トランジスタ112のゲートと電気的に接続される。トランジスタ112のソースまたはドレインの一方は、トランジスタ111のソースまたはドレインの一方と電気的に接続される。トランジスタ112のソースまたはドレインの他方は、トランジスタ113のソースまたはドレインの一方と電気的に接続される。トランジスタ113のソースまたはドレインの一方は、キャパシタ108の他方の電極と電気的に接続される。

30

【0040】

ここで、トランジスタ102のソースまたはドレインの他方、キャパシタ107の一方の電極およびトランジスタ103のソースまたはドレインの一方を接続する配線をノードFD1とする。トランジスタ103のソースまたはドレインの他方、トランジスタ104のソースまたはドレインの一方、キャパシタ108の一方の電極およびトランジスタ105のゲートを接続する配線をノードFD2とする。

40

【0041】

ノードFD1は、電荷蓄積部として機能させることができる。ノードFD2は、電荷検出部として機能させることができる。

【0042】

また、メモリ回路30において、トランジスタ110のソースまたはドレインの一方、キャパシタ114の一方の電極およびトランジスタ112のゲートを接続する配線をノードNW1とする。トランジスタ112のソースまたはドレインの他方、トランジスタ113のソースまたはドレインの一方およびキャパシタ108の他方の電極を接続する配線をノ

50

ード NW 2 とする。

【 0 0 4 3 】

ノード NW 1 は、データ保持ノードとして機能させることができる。ノード NW 2 は、データ読み出しノードとして機能させることができる。

【 0 0 4 4 】

光電変換デバイス 101 の他方の電極（アノード）は、配線 121 と電気的に接続される。トランジスタ 102 のゲートは、配線 124 と電気的に接続される。トランジスタ 103 のゲートは、配線 125 と電気的に接続される。トランジスタ 104 のソースまたはドレインの他方およびトランジスタ 105 のソースまたはドレインの他方は、配線 122 に電気的に接続される。トランジスタ 104 のゲートは、配線 126 と電気的に接続される。トランジスタ 106 のゲートは、配線 127 と電気的に接続される。トランジスタ 106 のソースまたはドレインの他方は、配線 123 と電気的に接続される。キャパシタ 107 の他方の電極は、例えば GND 配線などの基準電位線と電気的に接続される。

10

【 0 0 4 5 】

また、メモリ回路 30 において、トランジスタ 110 のソースまたはドレインの他方は、配線 133 と電気的に接続される。トランジスタ 111 のソースまたはドレインの他方は、配線 134 と電気的に接続される。トランジスタ 113 のソースまたはドレインの他方は、配線 135 と電気的に接続される。キャパシタ 114 の他方の電極は、例えば GND 配線などの基準電位線と電気的に接続される。

20

【 0 0 4 6 】

配線 124、125、126、127、136、137、138 は、各トランジスタの導通を制御する信号線として機能させることができる。

【 0 0 4 7 】

配線 121、122 は、電源線としての機能を有することができる。図 3 に示す構成では光電変換デバイス 101 のカソード側がトランジスタ 102 と電気的に接続する構成であり、ノード FD 1 およびノード FD 2 を高電位にリセットして動作させる構成であるため、配線 122 は高電位（配線 121 よりも高い電位）とする。

【 0 0 4 8 】

メモリ回路 30 において、トランジスタ 112 およびトランジスタ 113 はソースフォロアとして動作し、ノード NW 1 の電位をノード NW 2 に読み出すことができる。配線 134 および配線 135 はトランジスタ 112 を動作させるための電源線としての機能を有することができ、配線 134 は高電位（配線 135 よりも高い電位）とする。

30

【 0 0 4 9 】

配線 123 は出力線として機能させることができる。メモリ回路における配線 133 は、データ（重み）書き込み用の信号線として機能させることができる。

【 0 0 5 0 】

光電変換デバイス 101 としては、フォトダイオードを用いることができる。本発明の一態様では、赤外線を用いた撮像を行う。したがって、光電変換デバイス 101 には、少なくとも赤外領域の光を光電変換できるフォトダイオードを用いる。

40

【 0 0 5 1 】

例えば、光電変換層に有機光導電膜を有するフォトダイオードを用いることができる。有機光導電膜は薄膜であり、支持基板に可撓性があれば曲げることもできる。したがって、可撓性を有する撮像装置の形成に適する。また、撮像装置の大型化も容易である。なお、光電変換デバイス 101 として、有機光導電膜を有するフォトコンダクタを用いてもよい。

【 0 0 5 2 】

また、単結晶シリコンを光電変換部に用いた p-n 接合型フォトダイオード、多結晶シリコンまたは微結晶シリコンを光電変換層に用いた p-i-n 型フォトダイオードなどを用いることもできる。または、化合物半導体など、赤外領域の光を光電変換できる材料を有するフォトダイオードを用いてもよい。

【 0 0 5 3 】

50

なお、上記フォトダイオードまたはフォトコンダクタに用いることのできる材料の多くは可視光領域にも感度を有するため、可視光の画像を取得することもできる。なお、赤外光の画像を取得する際、可視光がノイズとなる場合は、光電変換デバイス 101 と被写体との間に赤外線透過フィルタ（可視光を遮断するフィルタ）を設けることが好ましい。

【0054】

トランジスタ 102 は、ノード FD1 の電位を制御する機能を有する。トランジスタ 103 は、ノード FD2 の電位を制御する機能を有する。トランジスタ 104 は、ノード FD1 およびノード FD2 の電位をリセットする機能を有する。トランジスタ 105 はソースフォロア回路として機能し、ノード FD2 の電位を画像データとして配線 123 に出力することができる。トランジスタ 106 は画像データを出力する画素を選択する機能を有する。

10

【0055】

トランジスタ 102、トランジスタ 103 およびトランジスタ 104 にはチャネル形成領域に金属酸化物を用いたトランジスタ（以下、OSトランジスタ）を用いることが好ましい。OSトランジスタは、オフ電流が極めて低い特性を有する。トランジスタ 102、トランジスタ 103 およびトランジスタ 104 にOSトランジスタを用いることによって、ノード FD1 およびノード FD2 で電荷を保持できる期間を極めて長くすることができる。そのため、回路構成や動作方法を複雑にすることなく、全画素で同時に電荷の蓄積動作を行うグローバルシャッタ方式を適用することができる。

【0056】

20

<撮像装置の動作モード>

図 4 A はローリングシャッタ方式の動作方法を模式化した図であり、図 4 B はグローバルシャッタ方式を模式化した図である。En は n 列目（n は自然数）の露光（蓄積動作）、Rn は n 列目の読み出し動作を表している。図 4 A、図 4 B では、1 行目（Line [1]）から M 行目（Line [M]）（M は自然数）までの動作を示している。

【0057】

ローリングシャッタ方式は、露光とデータの読み出しを順次行う動作方法であり、ある行の読み出し期間と他の行の露光期間を重ねる方式である。露光後すぐに読み出し動作を行うため、データの保持期間が比較的短い回路構成であっても撮像を行うことができる。しかしながら、撮像の同時性がないデータで 1 フレームの画像が構成されるため、動体の撮像においては画像に歪みが生じてしまう。

30

【0058】

一方で、グローバルシャッタ方式は、全画素で同時に露光を行って各画素にデータを保持し、行毎にデータを読み出す動作方法である。したがって、動体の撮像であっても歪みのない画像を得ることができる。

【0059】

画素回路にチャネル形成領域に Si を用いたトランジスタ（以下、Siトランジスタ）などの比較的オフ電流の高いトランジスタを用いた場合は、電荷蓄積部からデータ電位が流出しやすいためローリングシャッタ方式が用いられる。Siトランジスタを用いてグローバルシャッタ方式を実現するには、別途メモリ回路などを設ける必要があり、さらに複雑な動作を高速で行わなければならない。一方で、画素回路にOSトランジスタを用いた場合は、電荷蓄積部からのデータ電位の流出がほとんどないため、容易にグローバルシャッタ方式を実現することができる。

40

【0060】

メモリ回路 30 におけるトランジスタ 110、トランジスタ 111、トランジスタ 112、トランジスタ 113 にも OSトランジスタを用いることが好ましい。トランジスタ 110 に OSトランジスタを用いることによって、ノード NW1 の電位を極めて長く保持することができる。したがって、同じデータであれば、ノード NW1 に書き込む頻度を少なくすることができる。

【0061】

50

また、トランジスタ 111、トランジスタ 112、トランジスタ 113 に OS トランジスタを用いることによって、ノード NW2 の電位を極めて長く保持することができる。ノード NW2 の電位が長期に保持できることでノード FD2 の電位が安定するため、画素回路 10 から信頼性のあるデータを読み出すことができる。

【0062】

なお、画素回路 10 が有するその他のトランジスタにも OS トランジスタを適用してもよい。または、OS トランジスタおよび Si トランジスタを任意に組み合わせて適用してもよい。または、全てのトランジスタを OS トランジスタとしてもよい。または、全てのトランジスタを Si トランジスタとしてもよい。Si トランジスタとしては、アモルファスシリコンを有するトランジスタ、結晶性のシリコン（代表的には、低温ポリシリコン、単結晶シリコンなど）を有するトランジスタなどが挙げられる。

10

【0063】

発光デバイス 11 には EL 素子を用いることができる。当該 EL 素子としては赤外光を発する素子を用いることができる。特に波長 700 nm 以上 2500 nm 以下にピークを有する近赤外光を発する EL 素子であることが好ましい。例えば、波長 760 nm およびその近傍の光は静脈中の還元ヘモグロビンに吸収されやすいため、手のひらや指などからの反射光などを受光して画像化することで静脈の位置を検出することができる。当該作用は生体認証として利用することができる。

【0064】

また、還元ヘモグロビンの吸収の大きい波長の光および酸化ヘモグロビンの吸収の大きい波長（例えば 940 nm）の光の受光量を比較することで、生体の神経活動が活発な領域を検出することができる。当該機能は、脳機能の分析などに利用することができる。また、同様に還元ヘモグロビンが吸収する波長の光と酸化ヘモグロビンが吸収する波長の光の受光量を比較することで、血中酸素濃度を計測することもできる。なお、赤外光の吸収の対象を血液中のグルコースとすれば、血糖値を計測することもできる。

20

【0065】

そのほか、適切な波長の近赤外光を利用して食品内の異物検査や工業製品の不良解析などの非破壊検査を行うこともできる。また、グローバルシャッタ方式と組み合わせることで、被写体に動きがあっても精度の高いセンシングが可能となる。

【0066】

脳機能の分析では、比較的大面積の撮像装置（センサ）を頭部に密着させる必要があるため、当該撮像装置は可撓性を有すること、または頭部形状に合わせた湾曲面に可撓性を有する撮像装置が形成されていることが好ましい。撮像装置に可撓性を付与するには、まずは硬質基板上に撮像装置を完成させ、軟質基板に転置する方法がとられる。

30

【0067】

このとき、硬質基板から撮像装置を剥離するためのバッファ層にポリイミドなどの有機樹脂が用いられるため、トランジスタ等のプロセス温度が制限されることがある。そのため、トランジスタの電気特性および信頼性を低下させてしまうことがある。また、多結晶シリコンを用いたトランジスタを形成するにはレーザ照射が必要であり、バッファ層および周辺部材に与えたレーザダメージにより剥離不良が起こることもある。

40

【0068】

したがって、可撓性を有する撮像装置を形成する場合は、OS トランジスタを用いることが好ましい。OS トランジスタは比較的低温で形成することができ、レーザ照射工程が不要であるため、上記の問題がなく、可撓性を有する撮像装置に適するといえる。

【0069】

また、発光デバイス 11 として EL 素子を用いることで、薄型の光源付撮像装置を実現することができ、様々な機器へ搭載が容易となり、携帯性も向上させることができる。

【0070】

<読み出し回路>

図 5 は、画素アレイ 21 の特定の一列に接続される回路 23 を説明する図である。画素回

50

路 1 0 からデータが出力される配線 1 2 3 には、電流源回路 2 9 が電気的に接続される。また、配線 1 2 3 には、回路 2 4 (第 1 の C D S 回路) 、回路 2 5 (第 2 の C D S 回路) 、回路 2 6 (A / D 変換回路) 、回路 2 7 (シフトレジスタ) が順次接続される。

【 0 0 7 1 】

回路 2 4 は、トランジスタ 1 4 1 およびキャパシタ 1 4 3 を有する構成とすることができる。また、回路 2 5 は、トランジスタ 1 4 2 およびキャパシタ 1 4 4 を有する構成とすることができる。

【 0 0 7 2 】

キャパシタ 1 4 3 の一方の電極は、配線 1 2 3 と電気的に接続される。キャパシタ 1 4 3 の他方の電極は、トランジスタ 1 4 1 のソースまたはドレインの一方と電気的に接続される。トランジスタ 1 4 1 のソースまたはドレインの一方は、キャパシタ 1 4 4 の一方の電極と電気的に接続される。キャパシタ 1 4 4 の他方の電極は、トランジスタ 1 4 2 のソースまたはドレインの一方と電気的に接続される。トランジスタ 1 4 2 のソースまたはドレインの一方は、回路 2 6 と電気的に接続される。回路 2 6 は、回路 2 7 と電気的に接続される。回路 2 6 は、例えば、コンパレータ、カウンタおよび出力部 (O U T) などを有することができる。

10

【 0 0 7 3 】

ここで、キャパシタ 1 4 3 の他方の電極、トランジスタ 1 4 1 のソースまたはドレインの一方およびキャパシタ 1 4 4 の一方の電極を接続する配線をノード N C 1 とする。キャパシタ 1 4 4 の他方の電極、トランジスタ 1 4 2 のソースまたはドレインの一方および回路 2 6 を接続する配線をノード N C 2 とする。

20

【 0 0 7 4 】

トランジスタ 1 4 1 のソースまたはドレインの他方、およびトランジスタ 1 4 2 のソースまたはドレインの他方は、基準電位 (V C D S) を供給することのできる配線と電気的に接続される。

【 0 0 7 5 】

< 撮像装置の出力データ >

本発明の一態様の撮像装置では、画素で取得した第 1 のデータに第 2 のデータ (重み) を乗じた第 3 のデータを出力することができる。第 3 のデータは画素回路 1 0 、回路 2 4 および回路 2 5 を用いて生成することができ、不要な成分は除かれる。次にその説明を行う。

30

【 0 0 7 6 】

第 3 のデータは、画素回路 1 0 が output する露光なしのデータ (D r) 、露光なしのデータに重みを加えたデータ (D r + w) 、露光ありのデータ (D r + x) 、露光ありのデータに重みを加えたデータ (D r + x + w) を用いて生成する。

【 0 0 7 7 】

画素回路 1 0 が D r を出力するとき、配線 1 2 3 には式 (1) の関数に比例した電流が流れる。ここで、 r はリセット電位、 V t h はトランジスタ 1 0 5 のしきい値電圧であり、 r が読み出し時のノード F D 2 の電位に相当する。

【 0 0 7 8 】

$$(r - V_{th})^2 \quad (1)$$

40

【 0 0 7 9 】

画素回路 1 0 が D r + w を出力するとき、配線 1 2 3 には式 (2) の関数に比例した電流が流れる。ここで、 w は重みであり、 r + w が読み出し時のノード F D 2 の電位に相当する。

【 0 0 8 0 】

$$(r + w - V_{th})^2 \quad (2)$$

【 0 0 8 1 】

画素回路 1 0 が D r + x を出力するとき、配線 1 2 3 には式 (3) の関数に比例した電流が流れる。ここで、 x は露光による電位の変動量であり、 r + x が読み出し時のノード F D 2 の電位に相当する。

【 0 0 8 2 】

50

$$(r + x - V_{th})^2 \quad (3)$$

【0083】

画素回路10がD_{r+x+w}を出力するとき、配線123には式(4)の関数に比例した電流が流れる。r+x+wが読み出し時のノードFD2の電位に相当する。

【0084】

$$(r + x + w - V_{th})^2 \quad (4)$$

【0085】

ここで、露光無しの場合と露光ありの場合で、それぞれ重みの有無における変化量(差分)を算出する。具体的には、式(2)-式(1)、および式(4)-式(3)を計算する。

【0086】

$$(r + w - V_{th})^2 - (r - V_{th})^2 = w (2r + w - 2V_{th}) \quad (5)$$

【0087】

$$(r + x + w - V_{th})^2 - (r + x - V_{th})^2 = w (2r + 2x + w - 2V_{th})$$

(6)

【0088】

さらに、式(6)-式(5)を計算すると、式(7)に示すように解は2wxとなる。

【0089】

$$w (2r + 2x + w - 2V_{th}) - w (2r + w - 2V_{th}) = 2wx \quad (7)$$

【0090】

すなわち、露光データ(x)と重み(w)の積に関する情報を抽出することができる。上記式(1)乃至(4)に相当するデータを出力する動作は、画素回路10で行うことができる。式(5)および式(6)に相当するデータの算出動作は、主に回路24で行うことができる。式(7)に相当するデータの算出動作は、主に回路25で行うことができる。

【0091】

<撮像装置の動作>

次に画素回路10、回路24および回路25の具体的な動作の一例を図6のタイミングチャートを用いて説明する。なお、本明細書におけるタイミングチャートの説明においては、高電位を“H”、低電位を“L”で表す。なお、配線121、123、135には常時“L”が供給され、配線122、134には常時“H”が供給されている状態とする。

【0092】

なお、ここでは発光デバイス11の動作に触れないが、少なくとも蓄積動作の期間に適切に発光させるための電源電位が発光デバイス11に供給される状態とする。

【0093】

期間T1において、配線124の電位を“H”、配線125の電位を“H”、配線126の電位を“H”、配線127の電位を“L”、配線136の電位を“H”、配線137の電位を“L”、配線138の電位を“H”、配線151の電位を“L”、配線152の電位を“L”とすると、トランジスタ102、103、104が導通し、ノードFD1およびノードFD2には配線122の電位“H”(r:リセット電位)が供給される(リセット動作)。

【0094】

また、メモリ回路30において、トランジスタ113が導通し、ノードNW2に配線135の電位“L”が書き込まれる。このとき、キャパシタ108には“r-L”が保持される。さらに、トランジスタ110が導通し、ノードNW1に配線133から供給される電位“w”が書き込まれる。なお、ノードNW1への重みの書き込みは、期間T1に限らず、重みがノードNW2に読み出される前までに行われればよい。

【0095】

期間T2において、配線124の電位を“H”、配線125の電位を“L”、配線126の電位を“L”、配線127の電位を“L”、配線136の電位を“L”、配線137の電位を“L”、配線138の電位を“H”、配線151の電位を“L”、配線152の電位を“L”とすると、トランジスタ103、104が非導通となってノードFD2にリセット電位“r”が保持される。また、ノードFD1の電位は、光電変換デバイス101の動作に応じて露光量の電

10

20

30

40

50

位“ x ”分変化し、“ $r + x$ ”となる（蓄積動作）。

【0096】

期間T3において、配線124の電位を“L”、配線125の電位を“L”、配線126の電位を“L”、配線127の電位を“L”、配線136の電位を“L”、配線137の電位を“L”、配線138の電位を“H”、配線151の電位を“L”、配線152の電位を“L”とすると、トランジスタ102が非導通となり、ノードFD1の電位は確定し、保持される。また、トランジスタ110が非導通となり、ノードNW1の電位は保持される。

【0097】

このとき、トランジスタ102、トランジスタ103、トランジスタ104およびトランジスタ110にオフ電流の低いOSトランジスタを用いることによって、ノードFD1、ノードFD2およびノードNW1からの不必要な電荷の流出を抑えることができ、各データの保持時間を延ばすことができる。

【0098】

期間T4において、配線124の電位を“L”、配線125の電位を“L”、配線126の電位を“L”、配線127の電位を“H”、配線136の電位を“L”、配線137の電位を“L”、配線138の電位を“H”、配線151の電位を“H”、配線152の電位を“H”とすると、トランジスタ106が導通し、トランジスタ105のソースフォロア動作によりノードFD2の電位“r”を含む関数 $(r - V_{th})^2$ に比例した電流が配線123に流れる（読み出し動作1）。当該動作は前述の式(1)に相当する。

【0099】

また、回路24のトランジスタ141および回路25のトランジスタ142が導通し、ノードNC1およびノードNC2にはそれぞれ基準電位“ V_{CDs} ”が書き込まれる。

【0100】

期間T5において、配線124の電位を“L”、配線125の電位を“L”、配線126の電位を“L”、配線127の電位を“H”、配線136の電位を“L”、配線137の電位を“H”、配線138の電位を“L”、配線151の電位を“L”、配線152の電位を“H”とすると、メモリ回路30において、トランジスタ111が導通、トランジスタ113が非導通となり、トランジスタ112のソースフォロア動作によりノードNW1の電位“w”がノードNW2に読み出される。

【0101】

このとき、ノードFD2の電位は、キャパシタ108の容量結合により“ $r - L + w$ ”となる。ここで、“ L ”=0Vであれば、ノードFD2の電位は“ $r + w$ ”となる。したがって、トランジスタ105のソースフォロア動作により“ $r + w$ ”を含む関数 $(r + w - V_{th})^2$ に比例した電流が配線123に流れる。当該動作は前述の式(2)に相当する。

【0102】

また、回路24ではトランジスタ141が非導通となる。このとき、ノードNC1の電位は、“ V_{CDs} ”=0Vのとき、キャパシタ143の容量結合によって $(r + w - V_{th})^2 - (r - V_{th})^2 = w(2r + w - 2V_{th})$ となる。当該動作は前述の式(5)に相当する。

【0103】

期間T6において、配線124の電位を“L”、配線125の電位を“H”、配線126の電位を“L”、配線127の電位を“H”、配線136の電位を“L”、配線137の電位を“L”、配線138の電位を“H”、配線151の電位を“H”、配線152の電位を“L”とすると、トランジスタ103が導通し、ノードFD2にノードFD1の電位“ $r + x$ ”の電位が読み出される。したがって、トランジスタ105のソースフォロア動作により“ $r + x$ ”を含む関数 $(r + x - V_{th})^2$ に比例した電流が配線123に流れる。当該動作は前述の式(3)に相当する。

【0104】

また、メモリ回路30において、トランジスタ111が非導通、トランジスタ113が導通となり、ノードNW2に配線135の電位“L”が書き込まれる。このとき、キャパシタ

10

20

30

40

50

108には“ $r + x - L$ ”が保持される。

【0105】

また、回路24のトランジスタ141が導通し、ノードNC1には基準電位“ V_{CDS} ”が書き込まれる。また、回路25のトランジスタ142が非導通となる。したがって、ノードNC2の電位は、キャパシタ144の容量結合により“ $V_{CDS} - w (2r + w - 2V_{th})$ ”となる。すなわち、“ V_{DS} ” = 0 Vであれば、ノードNC2の電位は、“ $-w (2r + w - 2V_{th})$ ”となる。

【0106】

期間T7において、配線124の電位を“L”、配線125の電位を“H”、配線126の電位を“L”、配線127の電位を“H”、配線136の電位を“L”、配線137の電位を“H”¹⁰、配線138の電位を“L”、配線151の電位を“L”、配線152の電位を“L”とすると、メモリ回路30において、トランジスタ111が導通、トランジスタ113が非導通となり、トランジスタ112のソースフォロア動作によりノードNW1の電位“w”がノードNW2に読み出される。

【0107】

このとき、ノードFD2の電位は、キャパシタ108の容量結合により“ $r + x - L + w$ ”となる。ここで、“L” = 0 Vであれば、ノードFD2の電位は“ $r + x + w$ ”となる。したがって、トランジスタ105のソースフォロア動作により“ $r + x + w$ ”を含む関数($r + x + w - V_{th}$)²に比例した電流が配線123に流れる。当該動作は前述の式(4)に相当する。

20

【0108】

また、回路24ではトランジスタ141が非導通となる。このとき、ノードNC1の電位は、“ V_{CDS} ” = 0 Vのとき、キャパシタ143の容量結合によって($r + x + w - V_{th}$)² - ($r + x - V_{th}$)² = $w (2r + 2x + w - 2V_{th})$ となる。当該動作は前述の式(6)に相当する。

【0109】

また、回路25のトランジスタ142が非導通となる。このとき、ノードNC2の電位は、“ V_{CDS} ” = 0 Vのとき、キャパシタ144の容量結合によって $w (2r + 2x + w - 2V_{th}) - w (2r + w - 2V_{th}) = 2wx$ となる。当該動作は前述の式(7)に相当する。したがって、回路25から露光データ(x)と重み(w)の積に関する情報を抽出することができる。

30

【0110】

以上が画素回路10、回路24および回路25の具体的な動作の一例である。

【0111】

<撮像装置の変形例>

本発明の一態様の撮像装置は、図7に示すブロック図の構成としてもよい。図7に示す撮像装置は、複数の画素回路10で読み出しのゲート線(配線128)、および出力線(配線123)を共有している点が図1の撮像装置と異なる。なお、図7では4つの画素で出力線等の配線を共有する例を示しているが、数は2以上であって、全画素数を等分割できる数であれば限定されない。

40

【0112】

当該構成により、複数の画素から得られる露光データ(x)と重み(w)の積の情報をまとめて読み出すことができる。すなわち、複数の画素を用いた積和演算を行うことができる。複数の画素のそれぞれは、任意の重みを乗じたデータを出力することができる。したがって、複数の画素の一部に反転符号を有する重みを乗じることで、外部にデータを取り出すことなく、その他の画素との差分を得ることができる。

【0113】

当該撮像装置も図6に示すタイミングチャートおよびその説明に従って動作させることができる。以下、導かれる関数を示す。なお、まとめて読み出す画素数が4の場合、nは1乃至4の整数である。

50

【0114】

時刻 T_4 に配線 123 に読み出される電流は、 $n(r - V_{th})^2$ に比例する。

【0115】

時刻 T_5 に配線 123 に読み出される電流は、 $n(r + w_n - V_{th})^2$ に比例する。

【0116】

時刻 T_6 に配線 123 に読み出される電流は、 $n(r + x_n - V_{th})^2$ に比例する。

【0117】

時刻 T_7 に配線 123 に読み出される電流は、 $n(r + x_n + w_n - V_{th})^2$ に比例する。

【0118】

そして、時刻 T_7 のおわりに回路 25 で $n(x_n + w_n)$ を得ることができる。

10

【0119】

<発光デバイスおよび撮像デバイス>

次に、各画素が有することができる発光デバイスと光電変換デバイスの組み合わせについて説明する。図 8A 乃至図 8C は、第 1 の画素 160、第 2 の画素 170 および被写体 180 を説明する図である。第 1 の画素 160 および第 2 の画素 170 は、画素アレイ 21 が有する画素に適用することができる。なお、一つの画素を正方形とみなしたときの一辺のサイズは 1mm 以下、好ましくは 100 μm 以下とする。

【0120】

図 8A は、第 1 の画素 160 に光電変換デバイス 101a、第 2 の画素 170 に光電変換デバイス 101b、両方の画素に発光デバイス 11a を有する構成である。発光デバイス 11a から発せられた光は被写体 180 でその一部が吸収され、被写体 180 で反射した光は各画素で受光される。なお、図中に示す矢印は、光の経路の一部を示している。

20

【0121】

撮像の目的となる中心波長が波長 A および波長 B (波長 A < 波長 B) の二つであるとき、発光デバイス 11a には波長 A および波長 B を含むプロードな波長分布の光を発する EL 素子を用いることができる。ここで、光電変換デバイス 101a の吸収端波長は波長 B よりも短く、光電変換デバイス 101b の吸収端波長は波長 B 以上とすることができる。

【0122】

光電変換デバイス 101a としては、波長 A 近傍を吸収端波長とする半導体材料を光電変換層に用いたフォトダイオードを用いることができる。光電変換デバイス 101b としては、波長 B 近傍を吸収端波長とする半導体材料を光電変換層に用いたフォトダイオードを用いることができる。

30

【0123】

または、光電変換デバイス 101a、101b ともに波長 A および波長 B を含む波長域に感度を有する半導体材料で光電変換層を形成してもよい。このとき、光電変換デバイス 101a 上に波長 A およびその近傍を透過する光学フィルタを設け、光電変換デバイス 101b 上に波長 B およびその近傍を透過する光学フィルタを設ければよい。

【0124】

このような組み合わせにより、第 1 の画素 160 では波長 A 近傍およびそれより波長の短い光の情報を得ることができる。また、第 2 の画素 170 では波長 B 近傍およびそれより波長の短い光の情報を得ることができる。つまり、第 2 の画素 170 で得られた情報から第 1 の画素 160 で得られた情報の差分をとれば、波長 B およびその近傍のデータを抽出することができる。

40

【0125】

図 1 に示す撮像装置を用いることで、各画素で取得した画像データに重みを乗じたデータを出力することができる。したがって、当該データを外部に取り出して差分演算することで、波長 B およびその近傍の情報のみを得ることができる。

【0126】

また、図 7 に示す撮像装置を用いれば、差分演算に用いる画素に適切な重みを加え、ま

50

めて読み出すことで波長 B およびその近傍の情報のみを得ることができる。

【 0 1 2 7 】

なお、上記は二つの波長の光を利用する例であるが、さらに多くの波長の光を利用する構成としてもよい。

【 0 1 2 8 】

図 8 B は、第 1 の画素 1 6 0 に光電変換デバイス 1 0 1 a および発光デバイス 1 1 b を有し、第 2 の画素 1 7 0 に光電変換デバイス 1 0 1 b および発光デバイス 1 1 b を有する構成である。発光デバイス 1 1 b には、波長 A にピークを有する光を発する E L 素子を用いることができる。発光デバイス 1 1 c には、波長 B にピークを有する光を発する E L 素子を用いることができる。

10

【 0 1 2 9 】

図 8 B に示す構成では、光源の波長分布がプロードではないため、波長 A にピークを有する光の情報を光電変換デバイス 1 0 1 a で直接取得することができる。また、波長 B にピークを有する光の情報を光電変換デバイス 1 0 1 b で直接取得することができる。

【 0 1 3 0 】

図 8 C は、第 1 の画素 1 6 0 に発光デバイス 1 1 b 、第 2 の画素 1 7 0 に発光デバイス 1 1 c 、両方の画素に光電変換デバイス 1 0 1 b を有する構成である。光電変換デバイス 1 0 1 b の吸収端波長を波長 B 以上とし、第 1 の画素 1 6 0 と第 2 の画素 1 7 0 を時間差 (T 1 、 T 2) で動作させる。この動作により、 T 1 では、波長 B にピークを有する光の情報を画素 1 7 0 が有する光電変換デバイス 1 0 1 b で直接取得することができる。また、 T 2 では、波長 A にピークを有する光の情報を画素 1 6 0 が有する光電変換デバイス 1 0 1 b で直接取得することができる。

20

【 0 1 3 1 】

なお、図 8 B 、図 8 C に示す構成では、必ずしも差分演算をする必要はないが、差分演算を行うことにより不要な波長のノイズ成分を削減できる場合がある。

【 0 1 3 2 】

< 画素の変形例 >

図 9 A は、本発明の一態様の撮像装置の画素に設けることができる画素回路 1 0 および発光デバイス 1 1 を説明する回路図である。画素回路 1 0 は、図 3 に示した構成と同じである。

30

【 0 1 3 3 】

当該画素では画素回路 1 0 と発光デバイス 1 1 との電気的な接続はないため、発光デバイス 1 1 に対する入力電位、および発光のタイミングは独立して制御することができる。発光デバイス 1 1 の一方の電極は、配線 1 3 0 と電気的に接続される。配線 1 3 0 は、発光デバイス 1 1 に順方向バイアスを供給して発光させるための電位を供給する機能を有する。発光デバイス 1 1 の他方の電極は、例えば G N D 配線などの基準電位線と電気的に接続される。

【 0 1 3 4 】

図 9 B は、発光デバイス 1 1 の一方の電極が配線 1 2 2 と電気的に接続された構成である。ノード F D 1 およびノード F D 2 のリセット電位、トランジスタ 1 0 5 に供給する電源電位、および発光デバイス 1 1 の入力電位を共通化できる場合は、当該構成とすることができる。

40

【 0 1 3 5 】

また、図 9 C に示すように、図 9 B の構成にトランジスタ 1 0 9 を加えてもよい。トランジスタ 1 0 9 のソースまたはドレインの一方は、発光デバイス 1 1 の一方の電極と電気的に接続される。トランジスタ 1 0 9 のソースまたはドレインの他方は、配線 1 2 2 と電気的に接続される。トランジスタ 1 0 9 のゲートは配線 1 2 4 と電気的に接続される。当該構成とすることによって、発光期間をトランジスタ 1 0 2 の導通の期間のみに制限することができ、消費電力を低減することができる。トランジスタ 1 0 2 の導通が必要な期間は、ノード F D 1 に対するリセット動作期間および蓄積動作期間のみであり、読み出し動作

50

期間などにおける不要な発光を抑えることができる。

【0136】

また、発光デバイス11に入力する適切な電位に対して、ノードFD1およびノードFD2のリセット電位などが高すぎる場合は、図10Aに示すように発光デバイス11の一方の電極と配線122との間に抵抗素子115を電気的に接続してもよい。抵抗素子115は電流制限抵抗として作用し、発光デバイス11に流れる電流を制限することができ、発光デバイス11の信頼性を高めることができる。抵抗素子115の抵抗値は、発光デバイス11の電気特性にあわせて適切な値を選択すればよい。

【0137】

なお、図10Bに示すように図9Cに示したトランジスタ109を抵抗素子115の代替えとして動作させてもよい。当該構成では、トランジスタ109のゲートは配線131と電気的に接続する。したがって、配線131の電位を可変することで、発光デバイス11の照度および発光のタイミングを任意に制御することができ、消費電力を抑えることができる。

10

【0138】

また、図10Cに示すように、トランジスタ109を設けた構成であって、トランジスタ109のソースまたはドレインの他方を配線130と電気的に接続し、トランジスタ109のゲートを配線124と電気的に接続する構成であってもよい。当該構成では、発光デバイス11に対する入力電位は配線130で制御し、発光のタイミングは配線124で制御する。

20

【0139】

なお、図9A乃至図9Cおよび図10A乃至図10Cでは、光電変換デバイス101のカソードがトランジスタ102と電気的に接続する構成を示したが、図11A乃至図11Cおよび図12A乃至図12Cに示すように光電変換デバイス101のアノードがトランジスタ102と電気的に接続する構成としてもよい。

【0140】

図11A乃至図11Cおよび図12A乃至図12Cに示す構成では、光電変換デバイス101の一方の電極が配線122と電気的に接続され、光電変換デバイス101の他方の電極がトランジスタ102のソースまたはドレインの一方と電気的に接続される。また、トランジスタ104のソースまたはドレインの他方が配線132と電気的に接続される。

30

【0141】

配線132は、電源線またはリセット電位の供給線としての機能を有することができる。図11A乃至図11Cおよび図12A乃至図12Cに示す構成では、ノードFD1およびノードFD2を低電位にリセットして動作させる構成であるため、配線132は低電位(配線122よりも低い電位)とする。

【0142】

図11A乃至図11Cおよび図12A乃至図12Cに示す発光デバイス11およびその周辺要素との接続形態の説明は、図9A乃至図9Cおよび図10A乃至図10Cの説明を参照することができる。

【0143】

撮像装置が有するOSトランジスタは、バックゲートを設けた構成としてもよい。図13Aは、バックゲートがフロントゲートと電気的に接続された構成を示しており、オン電流を高める効果を有する。図13Bは、バックゲートが定電位を供給できる配線と電気的に接続された構成を示しており、トランジスタのしきい値電圧を制御することができる。

40

【0144】

また、図13A、図13Bを組み合わせるなど、それぞれのトランジスタが適切な動作が行えるような構成としてもよい。また、バックゲートが設けられないトランジスタを画素回路が有していてもよい。なお、トランジスタにバックゲートを設ける構成は、本実施の形態に示す全ての画素回路および周辺回路に適用することができる。

【0145】

50

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【0146】

(実施の形態2)

本実施の形態では、本発明の一態様の撮像装置の構造例などについて説明する。

【0147】

図14Aに、撮像装置が有する画素の構造を例示する。画素は、発光デバイス11および光電変換デバイス101を有する層510、画素回路10を構成するトランジスタ等を有する層520の積層構造とすることができます。なお、それぞれの層は支持基板を有する。

【0148】

層510が有する発光デバイス11としては、エレクトロルミネッセンスを利用する発光デバイス(EL素子)を適用することができる。EL素子は、一対の電極の間に発光性の化合物を含む層(EL層)を有する。一対の電極間に、EL素子のしきい値電圧よりも大きい電位差を生じさせると、EL層に陽極側から正孔が注入され、陰極側から電子が注入される。注入された電子と正孔はEL層において再結合し、EL層に含まれる発光物質が発光する。

【0149】

また、EL素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

【0150】

有機EL素子は、電圧を印加することにより、一方の電極から電子、他方の電極から正孔がそれぞれEL層に注入される。そして、それらキャリア(電子および正孔)が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光デバイスは、電流励起型の発光デバイスと呼ばれる。

【0151】

EL層は、蒸着法(真空蒸着法を含む)、転写法、印刷法、インクジェット法、塗布法などの方法で形成することができる。

【0152】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。

【0153】

図14Bに発光デバイス11(EL素子)の構成を示す。EL層300は、層330、発光層320、層340などの複数の層で構成することができる。層330は、例えば電子注入性の高い物質を含む層(電子注入層)および電子輸送性の高い物質を含む層(電子輸送層)などを有することができる。発光層320は、例えば発光性の化合物を有する。層340は、例えば正孔注入性の高い物質を含む層(正孔注入層)および正孔輸送性の高い物質を含む層(正孔輸送層)を有することができる。

【0154】

電極311および電極312の間に設けられたEL層300は、単一の発光ユニットとして機能することができる。なお、層330と層340との間に複数の発光層が設けられてもよい。なお、電極311および電極312のいずれか一方に透光性の導電膜を用いることで、光の射出方向が決定される。

【0155】

発光デバイス11は、EL層300を構成する材料に応じて様々な波長の光を発することができる。本発明の一態様では、EL層300を構成する材料に近赤外光(波長720乃至2500nm)にピークを有する光を発する材料を用いる。例えば、720nm、76

10

20

30

40

50

0 nm、850 nm、900 nm、940 nmおよびこれらの波長近傍の光を発する材料を用途に応じて用いればよい。

【0156】

なお、本発明の一態様においては、EL層300の発光材料（ゲスト材料、またはドーパント材料ともいう）として、近赤外光を呈する有機金属イリジウム錯体を有すると好ましい。当該有機金属イリジウム錯体としては、ジメチルフェニル骨格とキノキサリン骨格とを有すると好適である。また、上記有機金属イリジウム錯体としては、代表的には、ビス{4,6-ジメチル-2-[3-(3,5-ジメチルフェニル)-2-キノキサリニル-N]フェニル-C}(2,2',6,6'-テトラメチル-3,5-ヘプタンジオナト-2O,O')イリジウム(III)（略称：Ir(dmdpq)₂(dpm)）などを用いることができる。上記有機金属イリジウム錯体を用いることで、量子効率または発光効率の高い撮像素子を提供することができる。10

【0157】

また、上記有機金属イリジウム錯体を分散状態にするために用いる物質（すなわちホスト材料）としては、例えば、2,3-ビス(4-ジフェニルアミノフェニル)キノキサリン（略称：TPAQn）、NPBのようなアリールアミン骨格を有する化合物の他、CBP、4,4',4'''-トリス(カルバゾール-9-イル)トリフェニルアミン（略称：TCTA）等のカルバゾール誘導体や、ビス[2-(2'-ヒドロキシフェニル)ピリジナト]亜鉛（略称：Znpp₂）、ビス[2-(2-ヒドロキシフェニル)ベンズオキサゾラト]亜鉛（略称：Zn(BOX)₂）、ビス(2-メチル-8-キノリノラト)(4-フェニルフェノラト)アルミニウム(III)（略称：BAlq）、トリス(8-キノリノラト)アルミニウム(III)（略称：Alq₃）等の金属錯体が好ましい。また、PVKのような高分子化合物を用いることもできる。20

【0158】

なお、上記有機金属イリジウム錯体を分散状態にするために用いる材料（ホスト材料）としては、N-(1,1'-ビフェニル-4-イル)-N-[4-(9-フェニル-9H-カルバゾール-3-イル)フェニル]-9,9-ジメチル-9H-フルオレン-2-アミン（略称：PCBBiF）を用いると好適である。

【0159】

なお、発光層320において、上述した有機金属イリジウム錯体（ゲスト材料）と上述したホスト材料とを含んで形成することにより、EL層300からは、発光効率の高い近赤外の燐光発光を得ることができる。30

【0160】

層510が有する光電変換デバイス101としては、フォトダイオード、フォトコンダクタなどを用いることができる。例えば、光電変換デバイス101は、図14Cに示すように、層531と、層540と、層532との積層とすることができます。

【0161】

図14Cに示す光電変換デバイス101は有機光導電膜の一例であり、層531、層532は電極に相当し、一方が透光性を有することで光電変換部に光を導入することができる。層540は光電変換部に相当し、層541、層542および層542を有する。40

【0162】

光電変換部の層541、543のいずれか一方はホール輸送層、他方は電子輸送層とすることができます。また、層542は光電変換層とすることができます。

【0163】

ホール輸送層としては、例えば酸化モリブデンなどを用いることができる。電子輸送層としては、例えば、C60、C70などのフラーレン、またはそれらの誘導体などを用いることができる。

【0164】

光電変換層としては、n型有機半導体およびp型有機半導体の混合層（バルクヘテロ接合構造）を用いることができる。光電変換層の材料の一例としては、銅(II)フタロシア50

ニン (Copper (II) phthalocyanine; CuPc) やテトラフェニルジベンゾペリフランテン (Tetraphenyl dibenzoperiflant hene; DBP) 等の有機半導体材料が挙げられる。

【0165】

また、光電変換デバイス 101 として、単結晶シリコンを用いて形成する p-n 接合型フォトダイオード、単結晶シリコン、微結晶シリコン、または多結晶シリコンなどの薄膜を用いて形成する p-i-n 接合型フォトダイオードなどを用いてもよい。単結晶シリコン、微結晶シリコン、多結晶シリコンは赤外光に感度を有し、赤外光の検知に適している。

【0166】

層 520 には、主に画素回路 10 が有するトランジスタ等の要素が設けられる。また、実施の形態 1 で説明した周辺回路が有するトランジスタの一部または全てを有していてもよい。当該トランジスタには OS トランジスタを用いることが好ましい。

10

【0167】

OS トランジスタに用いる半導体材料としては、エネルギーギャップが 2 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3 eV 以上である金属酸化物を用いることができる。代表的には、インジウムを含む酸化物半導体などであり、例えば、後述する CAC - OS または CAC - OS などを用いることができる。CAC - OS は結晶を構成する原子が安定であり、信頼性を重視するトランジスタなどに適する。また、CAC - OS は、高移動度特性を示すため、高速駆動を行うトランジスタなどに適する。

【0168】

OS トランジスタは半導体層のエネルギーギャップが大きいため、数 $y A / \mu m$ (チャネル幅 1 μm あたりの電流値) という極めて低いオフ電流特性を示す。また、OS トランジスタは、インパクトイオン化、アバランシェ降伏、および短チャネル効果などが生じないなど Si トランジスタとは異なる特徴を有し、高耐圧で信頼性の高い回路を形成することができる。また、Si トランジスタでは問題となる結晶性の不均一性に起因する電気特性のばらつきも OS トランジスタでは生じにくい。

20

【0169】

OS トランジスタが有する半導体層は、例えばインジウム、亜鉛および M (アルミニウム、チタン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、セリウム、スズ、ネオジムまたはハフニウム等の金属の一つまたは複数) を含む In - M - Zn 系酸化物で表記される膜とすることができます。In - M - Zn 系酸化物は代表的には、スパッタリング法で形成することができる。または、ALD (Atomic layer deposition) 法を用いて形成してもよい。

30

【0170】

In - M - Zn 系酸化物をスパッタリング法で形成するために用いるスパッタリングターゲットの金属元素の原子数比は、In - M - Zn - M を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In : M : Zn = 1 : 1 : 1 、 In : M : Zn = 1 : 1 : 1.2 、 In : M : Zn = 3 : 1 : 2 、 In : M : Zn = 4 : 2 : 3 、 In : M : Zn = 4 : 2 : 4.1 、 In : M : Zn = 5 : 1 : 6 、 In : M : Zn = 5 : 1 : 7 、 In : M : Zn = 5 : 1 : 8 等が好ましい。なお、成膜される半導体層の原子数比はそれぞれ、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス 40 % の変動を含む。

40

【0171】

半導体層としては、キャリア密度の低い酸化物半導体を用いる。例えば、半導体層は、キャリア密度が $1 \times 10^{17} / cm^3$ 以下、好ましくは $1 \times 10^{15} / cm^3$ 以下、さらに好ましくは $1 \times 10^{13} / cm^3$ 以下、より好ましくは $1 \times 10^{11} / cm^3$ 以下、さらに好ましくは $1 \times 10^{10} / cm^3$ 未満であり、 $1 \times 10^{-9} / cm^3$ 以上の酸化物半導体を用いることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。当該酸化物半導体は欠陥準位密度が低く、安定な特性を有する酸化物半導体であるといえる。

50

【0172】

なお、これらに限られず、必要とするトランジスタの半導体特性および電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、半導体層のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとすることが好ましい。

【0173】

半導体層を構成する酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸素欠損が増加し、n型化してしまう。このため、半導体層におけるシリコンや炭素の濃度（二次イオン質量分析法（S I M S : Secondary Ion Mass Spectrometry）により得られる濃度）を、 2×10^{18} atoms / cm³以下、好ましくは 2×10^{17} atoms / cm³以下とする。

10

【0174】

また、アルカリ金属およびアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、半導体層におけるアルカリ金属またはアルカリ土類金属の濃度（S I M S により得られる濃度）を、 1×10^{18} atoms / cm³以下、好ましくは 2×10^{16} atoms / cm³以下にする。

【0175】

また、半導体層を構成する酸化物半導体に窒素が含まれていると、キャリアである電子が生じてキャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため半導体層における窒素濃度（S I M S により得られる濃度）は、 5×10^{18} atoms / cm³以下にすることが好ましい。

20

【0176】

また、半導体層を構成する酸化物半導体に水素が含まれていると、金属原子と結合する酸素と反応して水になるため、酸化物半導体中に酸素欠損を形成する場合がある。酸化物半導体中のチャネル形成領域に酸素欠損が含まれていると、トランジスタはノーマリーオン特性となる場合がある。さらに、酸素欠損に水素が入った欠陥はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。したがって、水素が多く含まれている酸化物半導体を用いたトランジスタは、ノーマリーオン特性となりやすい。

30

【0177】

酸素欠損に水素が入った欠陥は、酸化物半導体のドナーとして機能しうる。しかしながら、当該欠陥を定量的に評価することは困難である。そこで、酸化物半導体においては、ドナー濃度ではなく、キャリア濃度で評価される場合がある。よって、本明細書等では、酸化物半導体のパラメータとして、ドナー濃度ではなく、電界が印加されない状態を想定したキャリア濃度を用いる場合がある。つまり、本明細書等に記載の「キャリア濃度」は、「ドナー濃度」と言い換えることができる場合がある。

【0178】

酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、S I M S により得られる水素濃度を、 1×10^{20} atoms / cm³未満、好ましくは 1×10^{19} atoms / cm³未満、より好ましくは 5×10^{18} atoms / cm³未満、さらに好ましくは 1×10^{18} atoms / cm³未満とする。水素などの不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

40

【0179】

また、半導体層は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、c軸に配向した結晶を有するC A A C - O S (C - A x i s A l i g n e d C r y s t a l l i n e O x i d e S e m i c o n d u c t o r)、多結晶構造、微結晶構造、または非晶質

50

構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAC-OSは最も欠陥準位密度が低い。

【0180】

非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【0181】

なお、半導体層が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAC-OSの領域、単結晶構造の領域のうち、二種以上を有する混合膜であってもよい。混合膜は、例えば上述した領域のうち、いずれか二種以上の領域を含む単層構造、または積層構造を有する場合がある。

10

【0182】

以下では、非単結晶の半導体層の一態様であるCAC(Cloud-Aligned Composite)-OSの構成について説明する。

【0183】

CAC-OSとは、例えば、酸化物半導体を構成する元素が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、酸化物半導体において、一つあるいはそれ以上の金属元素が偏在し、該金属元素を有する領域が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

20

【0184】

なお、酸化物半導体は、少なくともインジウムを含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ガルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれていてもよい。

【0185】

例えば、In-Ga-Zn酸化物におけるCAC-OS (CAC-OSの中でもIn-Ga-Zn酸化物を、特にCAC-IGZOと呼称してもよい。)とは、インジウム酸化物(以下、In_{OX1}(X1は0よりも大きい実数)とする。)、またはインジウム亜鉛酸化物(以下、In_{X2}Zn_{Y2}O_{Z2}(X2、Y2、およびZ2は0よりも大きい実数)とする。)と、ガリウム酸化物(以下、Ga_{OX3}(X3は0よりも大きい実数)とする。)、またはガリウム亜鉛酸化物(以下、Ga_{X4}Zn_{Y4}O_{Z4}(X4、Y4、およびZ4は0よりも大きい実数)とする。)などと、に材料が分離することでモザイク状となり、モザイク状のIn_{OX1}、またはIn_{X2}Zn_{Y2}O_{Z2}が、膜中に均一に分布した構成(以下、クラウド状ともいう。)である。

30

【0186】

つまり、CAC-OSは、Ga_{OX3}が主成分である領域と、In_{X2}Zn_{Y2}O_{Z2}、またはIn_{OX1}が主成分である領域とが、混合している構成を有する複合酸化物半導体である。なお、本明細書において、例えば、第1の領域の元素Mに対するInの原子数比が、第2の領域の元素Mに対するInの原子数比よりも大きいことを、第1の領域は、第2の領域と比較して、Inの濃度が高いとする。

40

【0187】

なお、IGZOは通称であり、In、Ga、Zn、およびOによる1つの化合物をいう場合がある。代表例として、In₂Ga_{1-x}O₃(ZnO)_{m1}(m1は自然数)、またはIn_(1+x0)Ga_(1-x0)O₃(ZnO)_{m0}(-1 < x0 < 1、m0は任意数)で表される結晶性の化合物が挙げられる。

【0188】

50

上記結晶性の化合物は、単結晶構造、多結晶構造、またはCAC構造を有する。なお、CAC構造とは、複数のIGZOのナノ結晶がc軸配向を有し、かつa-b面においては配向せずに連結した結晶構造である。

【0189】

一方、CAC-OSは、酸化物半導体の材料構成に関する。CAC-OSとは、In、Ga、Zn、およびOを含む材料構成において、一部にGaを主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。したがって、CAC-OSにおいて、結晶構造は副次的な要素である。

【0190】

なお、CAC-OSは、組成の異なる二種類以上の膜の積層構造は含まないものとする。例えば、Inを主成分とする膜と、Gaを主成分とする膜との2層からなる構造は、含まない。

【0191】

なお、 $_{3}O_{x}$ が主成分である領域と、 $In_{x}Zn_{y}O_{z}$ 、または InO_{x} が主成分である領域とは、明確な境界が観察できない場合がある。

【0192】

なお、ガリウムの代わりに、アルミニウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれている場合、CAC-OSは、一部に該金属元素を主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。

【0193】

CAC-OSは、例えば基板を意図的に加熱しない条件で、スパッタリング法により形成することができる。また、CAC-OSをスパッタリング法で形成する場合、成膜ガスとして、不活性ガス（代表的にはアルゴン）、酸素ガス、および窒素ガスの中から選ばれたいずれか一つまたは複数を用いればよい。また、成膜時の成膜ガスの総流量に対する酸素ガスの流量比は低いほど好ましく、例えば酸素ガスの流量比を0%以上30%未満、好ましくは0%以上10%以下とすることが好ましい。

【0194】

CAC-OSは、X線回折(XRD: X-ray diffraction)測定法のひとつであるOut-of-plane法による $/2$ スキャンを用いて測定したときに、明確なピークが観察されないという特徴を有する。すなわち、X線回折測定から、測定領域のa-b面方向、およびc軸方向の配向は見られないことが分かる。

【0195】

また、CAC-OSは、プローブ径が1nmの電子線（ナノビーム電子線ともいう。）を照射することで得られる電子線回折パターンにおいて、リング状に輝度の高い領域（リング領域）と、該リング領域に複数の輝点が観測される。したがって、電子線回折パターンから、CAC-OSの結晶構造が、平面方向、および断面方向において、配向性を有しないnc(nano-crystral)構造を有することがわかる。

【0196】

また、例えば、In-Ga-Zn酸化物におけるCAC-OSでは、エネルギー分散型X線分光法(EDX: Energy Dispersive X-ray spectrometry)を用いて取得したEDXマッピングにより、 $_{3}O_{x}$ が主成分である領域と、 $In_{x}Zn_{y}O_{z}$ 、または InO_{x} が主成分である領域とが、偏在し、混合している構造を有することが確認できる。

【0197】

CAC-OSは、金属元素が均一に分布したIGZO化合物とは異なる構造であり、IG

10

20

30

40

50

ZO化合物と異なる性質を有する。つまり、CAC-OSは、GaO_xなどが主成分である領域と、In_xZn_yO_z、またはInO_xが主成分である領域と、に互いに相分離し、各元素を主成分とする領域がモザイク状である構造を有する。

【0198】

ここで、In_xZn_yO_z、またはInO_xが主成分である領域は、GaO_xなどが主成分である領域と比較して、導電性が高い領域である。つまり、In_xZn_yO_z、またはInO_xが主成分である領域を、キャリアが流れることにより、酸化物半導体としての導電性が発現する。したがって、In_xZn_yO_z、またはInO_xが主成分である領域が、酸化物半導体中にクラウド状に分布することで、高い電界効果移動度(μ)が実現できる。

10

【0199】

一方、GaO_xなどが主成分である領域は、In_xZn_yO_z、またはInO_xが主成分である領域と比較して、絶縁性が高い領域である。つまり、GaO_xなどが主成分である領域が、酸化物半導体中に分布することで、リーク電流を抑制し、良好なスイッチング動作を実現できる。

【0200】

したがって、CAC-OSを半導体素子に用いた場合、GaO_xなどに起因する絶縁性と、In_xZn_yO_z、またはInO_xに起因する導電性とが、相補的に作用することにより、高いオン電流(I_{on})、および高い電界効果移動度(μ)を実現することができる。

20

【0201】

また、CAC-OSを用いた半導体素子は、信頼性が高い。したがって、CAC-OSは、様々な半導体装置の構成材料として適している。

【0202】

層510および層520が有する支持基板には、可撓性を有する基板を用いることが好ましい。支持基板が可撓性を有することで、可撓性を有する撮像装置を構成することができる。例えば、生体の一部に撮像装置を密着させて装着することが容易となる。

【0203】

可撓性を有する支持基板の材料としては、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)等のポリエスチル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート(PCR)樹脂、ポリエーテルスルホン(PES)樹脂、ポリアミド樹脂(ナイロン、アラミド等)、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン(PTFE)樹脂、ABS樹脂、セルロースナノファイバー等を用いることができる。

30

【0204】

また、層520が有する支持基板には、シリコンウエハなどの半導体基板、ガラス基板、セラミクス基板、絶縁表面を有する金属基板などを用いてもよい。これらの基板が可撓性を有するほど薄く加工することが好ましい。用途によっては、可撓性を有さない支持基板を用いてもよい。

40

【0205】

層510が有する支持基板には、利用する波長の光に対して透光性を有する基板を上記材料から選択して用いることができる。

【0206】

なお、層520が有する支持基板にシリコンウエハなどの半導体基板を用いる場合は、当該半導体基板に画素回路を駆動する回路、画像信号の読み出し回路、画像処理回路等を設けることができる。具体的には、実施の形態1で説明した回路(画素回路10、回路22、23、28など)が有する一部または全てのトランジスタを支持基板に設けることができる。当該構成とすることで、画素回路を構成する要素および周辺回路を複数の層に分散

50

させ、当該要素同士または当該要素と当該周辺回路を重ねて設けることができるため、撮像装置の面積を小さくすることができる。

【0207】

図15は、図14Aに示す画素の断面の一例を説明する図である。層510は発光デバイス11として、図14Bに示したEL素子を有する。また、光電変換デバイス101として、図14Cに示した有機光導電膜を有する。層520はOSトランジスタを有し、図15では図9Cに示す構成を例として、光電変換デバイス101と接続するトランジスタ102、および発光デバイス11と接続するトランジスタ109を例示する。

【0208】

発光デバイス11において、電極312は図9Cに示す基準電位線(GND)に相当する。光電変換デバイス101において、層532は電源線(配線121)に相当する。

10

【0209】

図16AにOSトランジスタの詳細を示す。図16Aに示すOSトランジスタは、酸化物半導体層および導電層の積層上に絶縁層を設け、当該半導体層に達する溝を設けることでソース電極205およびドレイン電極206を形成するセルファアライン型の構成である。

【0210】

OSトランジスタは、酸化物半導体層207に形成されるチャネル形成領域、ソース領域203およびドレイン領域204のほか、ゲート電極201、ゲート絶縁膜202を有する構成とすることができる。当該溝には少なくともゲート絶縁膜202およびゲート電極201が設けられる。当該溝には、さらに酸化物半導体層208が設けられていてもよい。

20

【0211】

OSトランジスタは、図16Bに示すように、ゲート電極201をマスクとして半導体層にソース領域203およびドレイン領域204を形成するセルファアライン型の構成としてもよい。

【0212】

または、図16Cに示すように、ソース電極205またはドレイン電極206とゲート電極201とが重なる領域を有するノンセルファアライン型のトップゲート型トランジスタであってもよい。

【0213】

トランジスタ102、109はバックゲート535を有する構造を示しているが、バックゲートを有さない構造であってもよい。バックゲート535は、図16Dに示すトランジスタのチャネル幅方向の断面図のように、対向して設けられるトランジスタのフロントゲートと電気的に接続してもよい。なお、図16Dは図16Aのトランジスタを例として示しているが、その他の構造のトランジスタも同様である。また、バックゲート535にフロントゲートとは異なる固定電位を供給することができる構成であってもよい。

30

【0214】

トランジスタ102、109上には平坦化膜551、552が設けられる。平坦化膜551、552によってトランジスタやコンタクト部で生じる凹凸部を平坦化した面に発光デバイス11(電極311、EL層300、電極312)および光電変換デバイス101(層531、層540、層532)が設けられる。

40

【0215】

電極311および層531には金属などの低抵抗の導電膜を用いることができる。例えば、タンゲステン(W)、モリブデン(Mo)、ジルコニウム(Zr)、ハフニウム(Hf)、バナジウム(V)、ニオブ(Nb)、タンタル(Ta)、クロム(Cr)、コバルト(Co)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)などの金属、またはその合金、もしくはその金属窒化物から一種以上を用いて形成することができる。

【0216】

電極312および層532には近赤外光を透過する透光性導電膜を用いることができる。例えば、電極312および層532には、酸化タンゲステンを含むインジウム酸化物、酸

50

化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、インジウム錫酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0217】

図15に示す画素の構成では、層510が有する発光デバイス11から外部に光601を射出し、その反射光602を層510が有する光電変換デバイス101で受光する。

【0218】

発光デバイス11および光電変換デバイス101に酸素、水素、水分、二酸化炭素等が侵入しないように、発光デバイス11および光電変換デバイス101上に保護層553を設けてもよい。保護層553としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC (Diamond Like Carbon) などの無機絶縁膜を用いることが好ましい。

10

【0219】

また、保護層553と基板582との間に封止層570を設けて密封することが好ましい。封止層570としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC (ポリビニルクロライド)、アクリル系樹脂、ポリイミド、エポキシ系樹脂、シリコーン系樹脂、PVB (ポリビニルブチラル) またはEVA (エチレンビニルアセテート)などを用いることができる。また、封止層570に乾燥剤が含まれていてもよい。

20

【0220】

また、保護層553と基板582との間ににおいて、発光デバイス11と光電変換デバイス101との境およびその近傍に遮光層571を設けることが好ましい。発光デバイス11から射出された光の一部は、封止層570、保護層553、基板582などで散乱または反射され、光電変換デバイス101で受光されてしまうことがある。遮光層571を設けることによって、これらの有用な情報を含まない迷光を光電変換デバイス101で受光することを防ぐことができる。遮光層571は、利用する波長の光の反射率の高い金属または吸収率の高い樹脂などで形成することが好ましい。

20

【0221】

基板581、582は支持基板である。基板581、582として可撓性を有する基板を用いる場合は、基板581とトランジスタ等が設けられる領域との間に層591を設けることが好ましい。また、基板582と封止層570が設けられる領域との間に層592を設けることが好ましい。

30

【0222】

形成温度が高く、精密に位置合わせが必要な構造物（例えばトランジスタなど）を可撓性基板上に直接形成することは困難であり、これらはまず硬質基板上に形成して可撓性基板に転置することが一般的である。層591、592は当該構造物を硬質基板から剥離するためのバッファ層であり、例えばポリイミドなどの耐熱性があり線膨張係数の小さい樹脂を用いることができる。なお、基板581を設げず、層591が支持基板としての機能を有していてもよい。また、基板582を設げず、層592が支持基板としての機能を有していてもよい。

40

【0223】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【0224】

(実施の形態3)

本実施の形態では、本発明の一態様に係る撮像装置を用いることができる電子機器の一例を説明する。

【0225】

図17A1は、脳機能を分析する赤外分光装置である。図17A2に示すように、人体には頭部に被せるように装着する。本発明の一態様の撮像装置912は可撓性を有し、ヘル

50

メット型の筐体 911 の内側曲面に取り付けることができる。なお、撮像装置 912 は筐体 911 の内側全面ではなく、必要な部位のみに取り付けられていてもよい。また、赤外分光装置は、データ記録用メモリ、制御用 LSI、バッテリーなどを有することができる。データの取り出しおよび電源の供給は外部インターフェイス 913 を介して行うことができる。

【0226】

当該赤外分光装置では、酸化ヘモグロビンが吸収ピークを有する赤外光の吸光度と還元ヘモグロビンが吸収ピークを有する赤外光の吸光度を比較する（差分をとる）ことで大脳皮質中の神経活動を検知することができる。脳の活動部位および活動の強度を知るため、傷病の把握や研究に用いることができる。本発明の一態様の撮像装置 912 は光源を有し薄型であるため、薄型軽量の赤外分光装置を形成することができる。

10

【0227】

図 17B1 は、図 17A1 と基本的な機能は同じであるが、形状および用途の異なる脳機能を分析する赤外分光装置である。当該赤外分光装置は、バンド 921 に内蔵された二つの撮像装置 922、バッテリー 923 および無線通信ユニット 924 を有する。図 17B2 に示すように、人体にはバンド 921 の弾性を利用して頭部の一部に装着する。バンド 921 は樹脂または金属などの弾性体で形成されている。電源の供給はバッテリー 923 から行うことができ、データは無線通信ユニット 924 を介して送受信することができる。当該赤外分光装置は小型軽量で、脳の特定の部位の活動検知に用いることができる。

20

【0228】

図 18A は、血中酸素濃度計である。筐体 931 に設けられた検知部 932 に指をのせ、検知部 932 直下に配置された撮像装置 934 で撮像を行う。撮像結果は、筐体 931 上部に設けられた表示部 933 に表示される。当該血中酸素濃度計では、異なる二つの波長の光に対する酸化ヘモグロビンと還元ヘモグロビンの吸光度の差分から血中の酸素濃度を算出することができる。本発明の一態様の撮像装置 912 は光源を有し薄型であるため、薄型軽量の血中酸素濃度計を形成することができる。

20

【0229】

図 18B は食品選別機器であり、筐体 941、操作ボタン 942、表示部 943、遮光フード 944 等を有する。果物などの被検査食材に受光部の周囲に設けられた遮光フード 944 を密着させて撮像することにより、食材内に混入した異物、虫、食材内部の空洞や腐敗などを検出することができる。また、検出した複数の赤外光の差分から赤外分光スペクトルを得ることができ、食材の糖度なども検出することができる。食品選別機器では、不良品やグレードの選別や収穫期の判断を行うことができる。受光部に設けられた本発明の一態様の撮像装置 945 は光源が不要であるため、薄型、軽量で携帯性の良い食品選別機器を安価に形成することができる。

30

【0230】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【符号の説明】

【0231】

10 : 画素回路、11 : 発光デバイス、11a : 発光デバイス、11b : 発光デバイス、11c : 発光デバイス、21 : 画素アレイ、22 : 回路、23 : 回路、24 : 回路、25 : 回路、26 : 回路、27 : 回路、28 : 回路、29 : 電流源回路、30 : メモリ回路、101 : 光電変換デバイス、101a : 光電変換デバイス、101b : 光電変換デバイス、102 : トランジスタ、103 : トランジスタ、104 : トランジスタ、105 : トランジスタ、106 : トランジスタ、107 : キャパシタ、108 : キャパシタ、109 : トランジスタ、110 : トランジスタ、111 : トランジスタ、112 : トランジスタ、113 : トランジスタ、114 : キャパシタ、115 : 抵抗素子、121 : 配線、122 : 配線、123 : 配線、124 : 配線、125 : 配線、126 : 配線、127 : 配線、128 : 配線、130 : 配線、131 : 配線、132 : 配線、133 : 配線、134 : 配線、135 : 配線、136 : 配線、137 : 配線、138 : 配線、141 : トランジスタ、

40

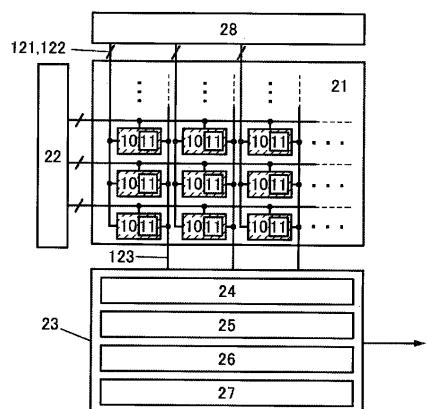
50

142：トランジスタ、143：キャパシタ、144：キャパシタ、151：配線、152：配線、160：画素、170：画素、180：被写体、201：ゲート電極、202：ゲート絶縁膜、203：ソース領域、204：ドレイン領域、205：ソース電極、206：ドレイン電極、207：酸化物半導体層、208：酸化物半導体層、300：EL層、311：電極、312：電極、320：発光層、330：層、340：層、510：層、520：層、531：層、532：層、535：バックゲート、540：層、541：層、542：層、543：層、551：平坦化膜、552：平坦化膜、553：保護層、570：封止層、571：遮光層、581：基板、582：基板、591：層、592：層、601：光、602：反射光、911：筐体、912：撮像装置、913：外部インターフェイス、921：バンド、922：撮像装置、923：バッテリー、924：無線通信ユニット、931：筐体、932：検知部、933：表示部、934：撮像装置、941：筐体、942：操作ボタン、943：表示部、944：遮光フード、945：撮像装置。

【図面】

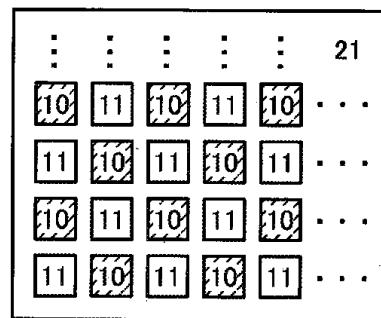
【図1】

図1



【図2A】

図2A



10

20

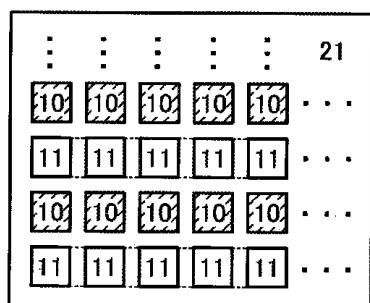
30

40

50

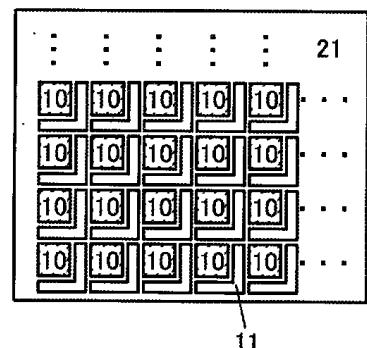
【図2B】

2B



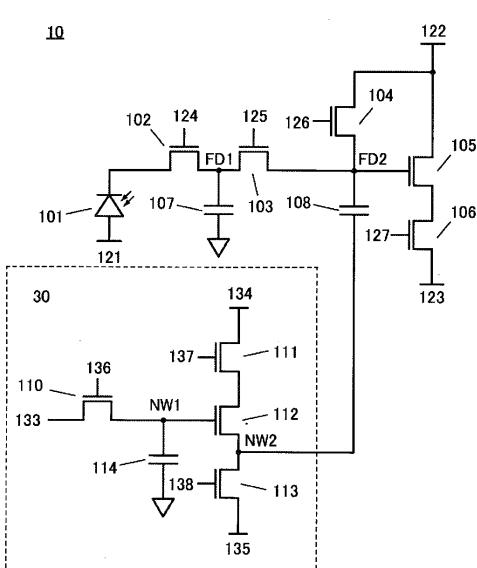
【図2C】

図2C



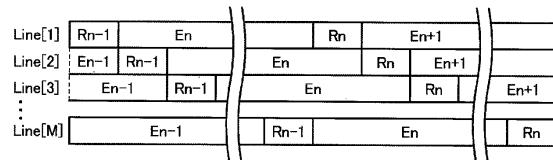
【 図 3 】

四 3



【図4A】

☒ 4A



10

20

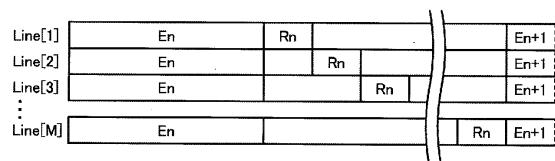
30

40

50

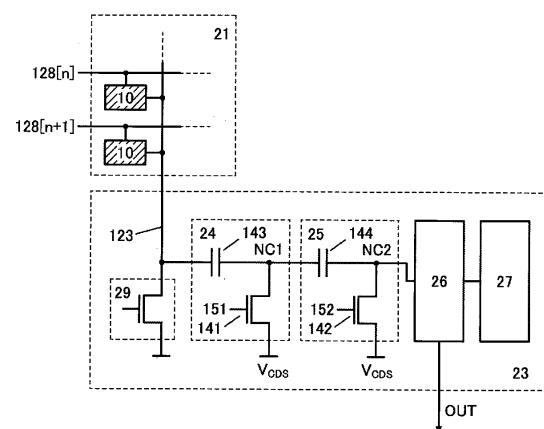
【図 4 B】

図4B



【図 5】

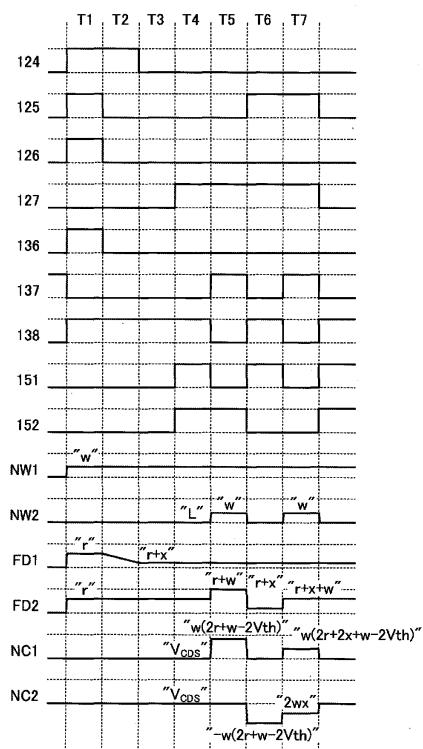
図5



10

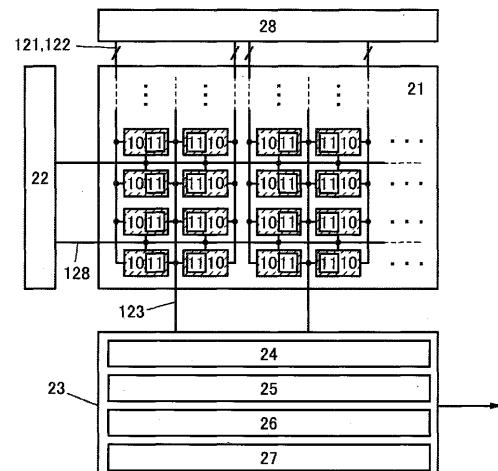
【図 6】

図6



【図 7】

図7



20

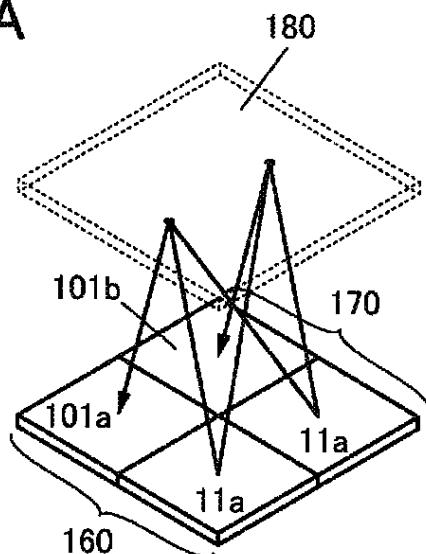
30

40

50

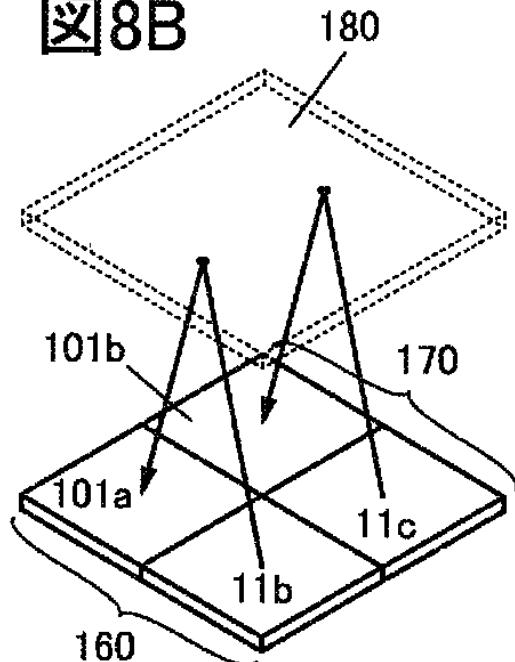
【図 8 A】

図8A



【図 8 B】

図8B

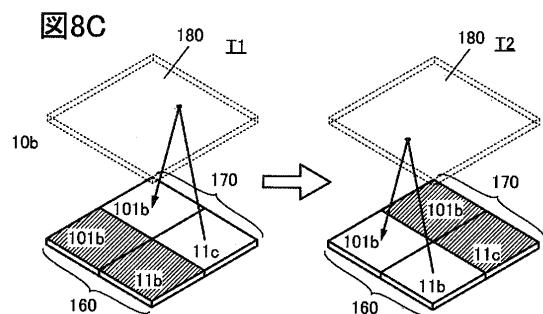


10

20

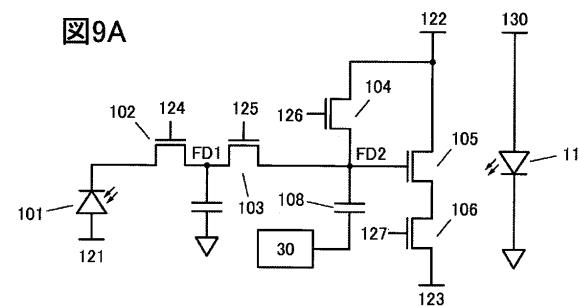
【図 8 C】

図8C



【図 9 A】

図9A

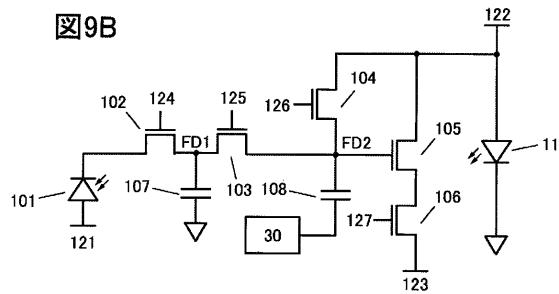


30

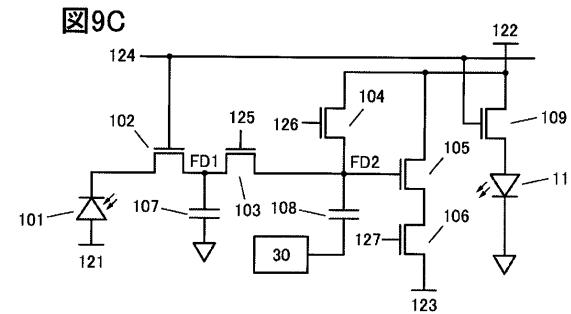
40

50

【図 9 B】

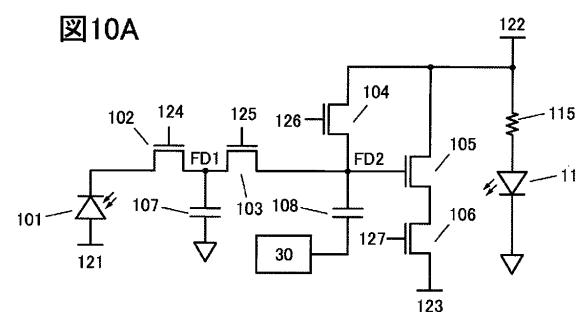


【図 9 C】

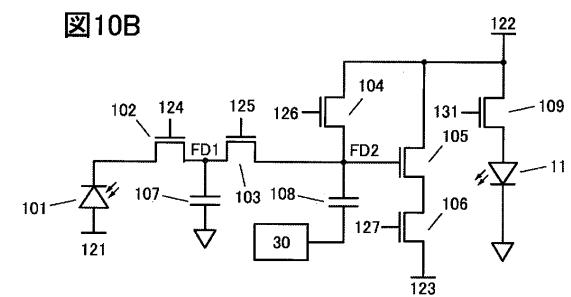


10

【図 10 A】

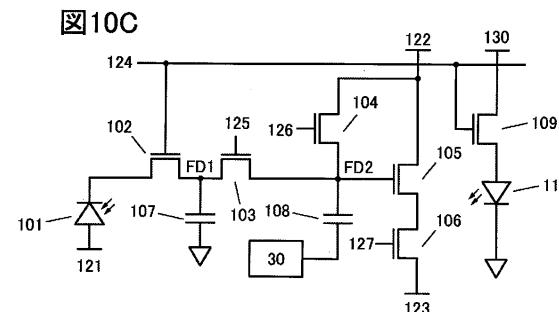


【図 10 B】

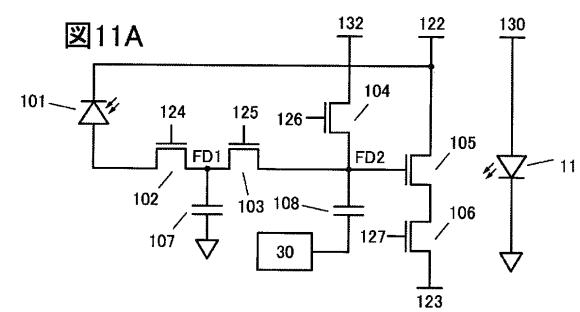


20

【図 10 C】



【図 11 A】

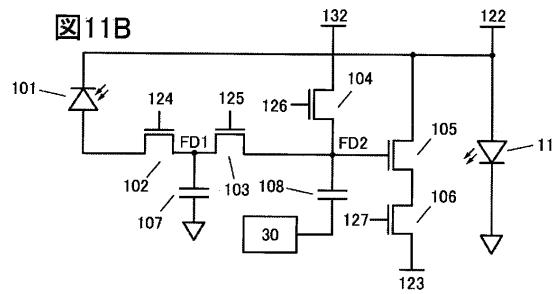


30

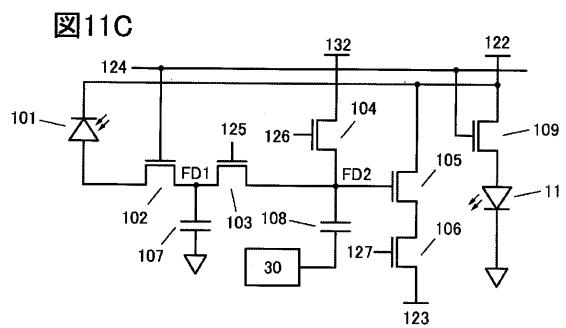
40

50

【図 1 1 B】

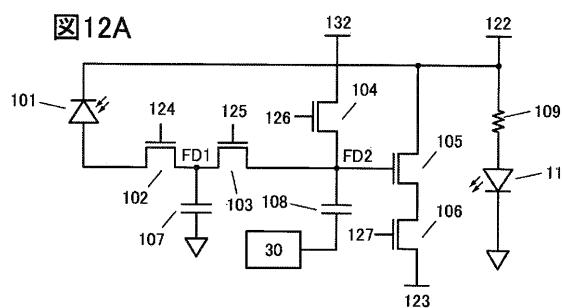


【図 1 1 C】

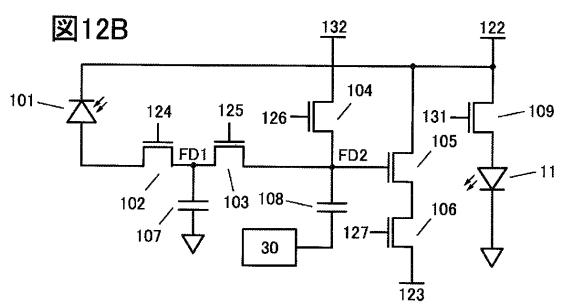


10

【図 1 2 A】

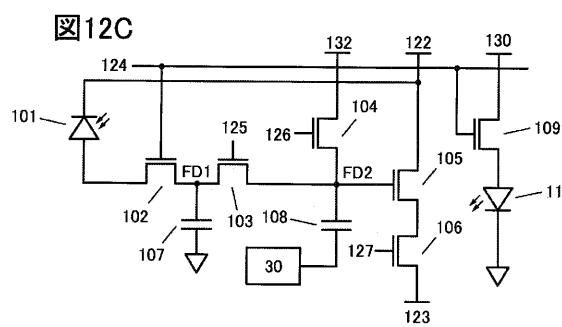


【図 1 2 B】

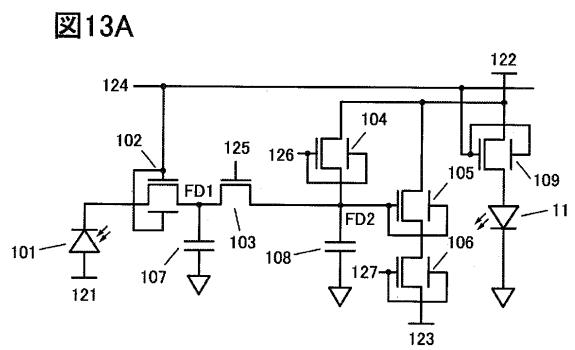


20

【図 1 2 C】



【図 1 3 A】



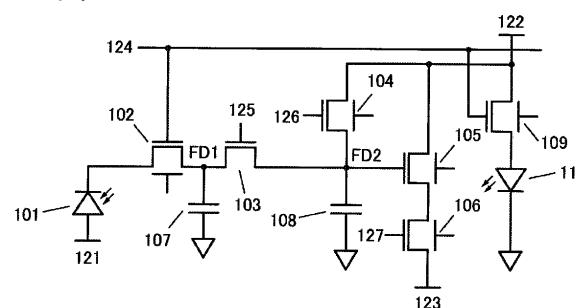
30

40

50

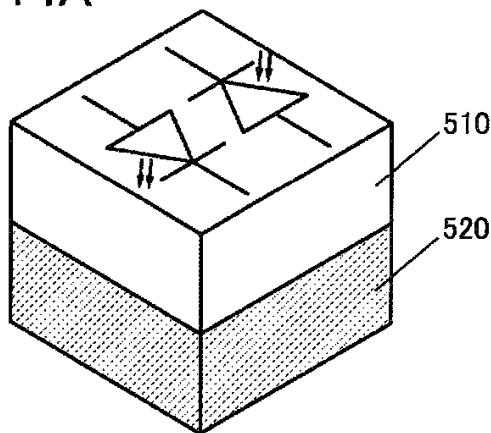
【図 1 3 B】

図13B



【図 1 4 A】

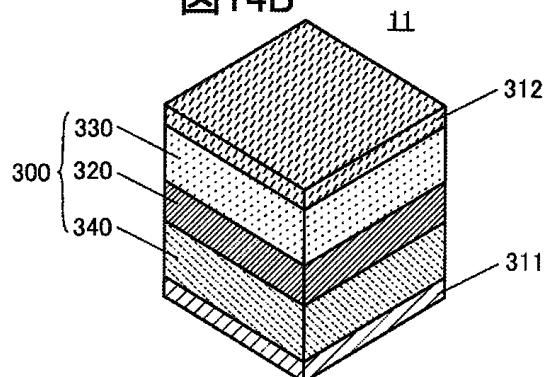
図14A



10

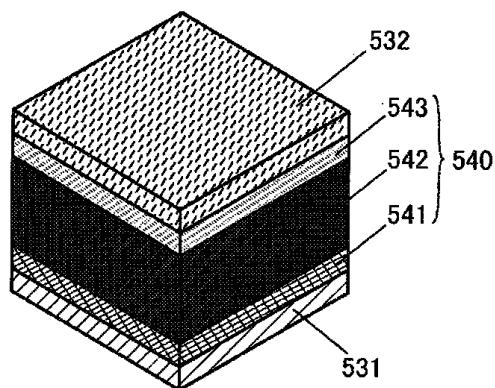
【図 1 4 B】

図14B



20

【図 1 4 C】

図14C 101

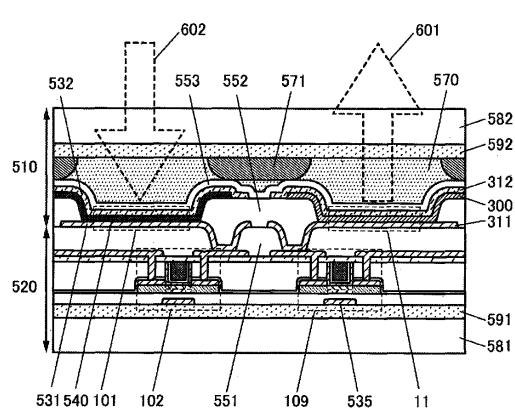
30

40

50

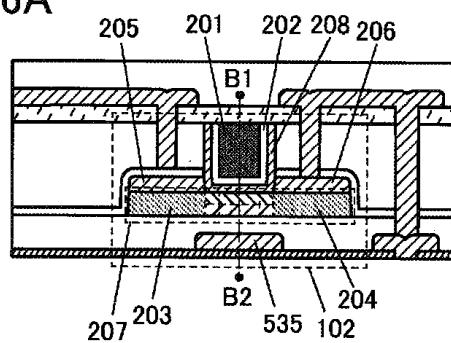
【図15】

図15



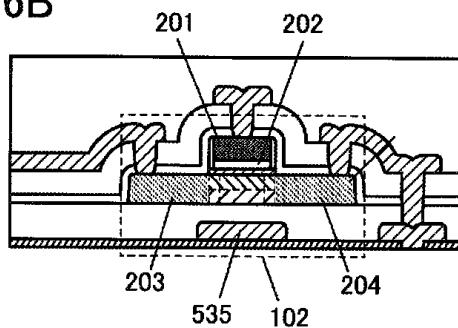
【図16A】

図16A



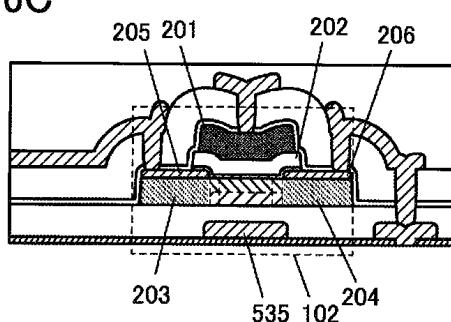
【図16B】

図16B



【図16C】

図16C



10

20

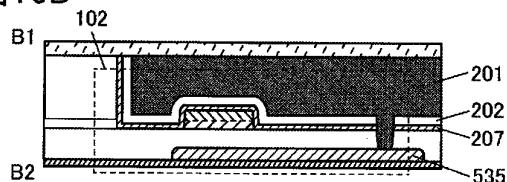
30

40

50

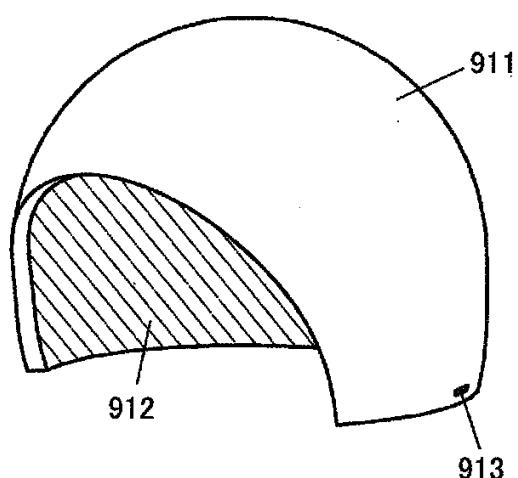
【図 16 D】

図16D



【図 17 A 1】

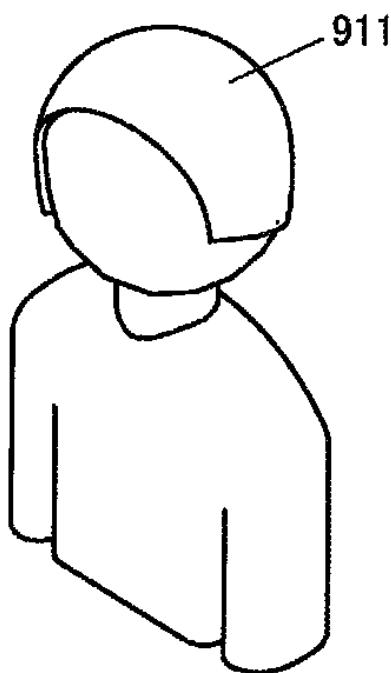
図17A1



10

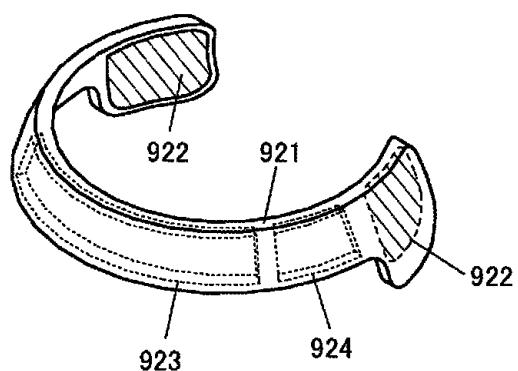
【図 17 A 2】

図17A2



【図 17 B 1】

図17B1



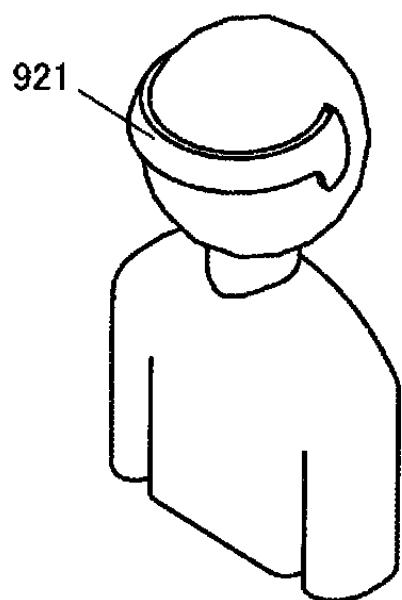
30

40

50

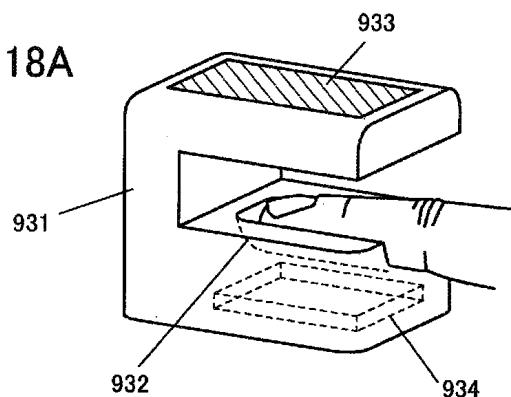
【図 17 B 2】

図17B2



【図 18 A】

図18A

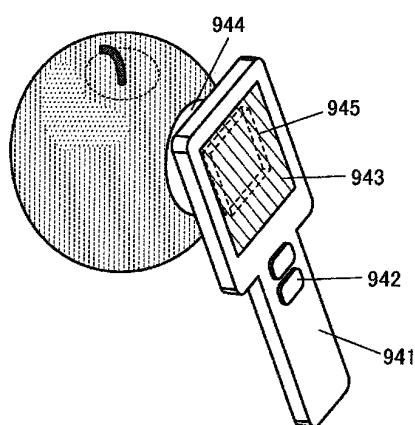


10

20

【図 18 B】

図18B



30

40

50

フロントページの続き

(56)参考文献 特開2018-136491 (JP, A)

特開2011-118887 (JP, A)

特開2011-119711 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

H04N 25/00 - 25/79