



(12) 发明专利

(10) 授权公告号 CN 115129552 B

(45) 授权公告日 2024. 06. 28

(21) 申请号 202210763829.1

(22) 申请日 2022.06.30

(65) 同一申请的已公布的文献号

申请公布号 CN 115129552 A

(43) 申请公布日 2022.09.30

(73) 专利权人 苏州浪潮智能科技有限公司

地址 215100 江苏省苏州市吴中经济开发区郭巷街道官浦路1号9幢

(72) 发明人 施世磊

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

专利代理师 薛娇

(51) Int. Cl.

G06F 11/30 (2006.01)

(56) 对比文件

CN 114138644 A, 2022.03.04

CN 108919935 A, 2018.11.30

审查员 武茹茹

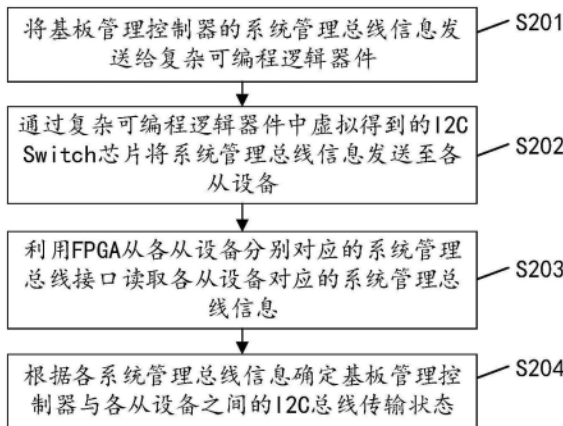
权利要求书2页 说明书9页 附图4页

(54) 发明名称

I2C总线的传输状态监测方法、装置、设备及存储介质

(57) 摘要

本发明公开了一种I2C总线的传输状态监测方法,该方法包括以下步骤:将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备;利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息;根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。应用本发明所提供的I2C总线的传输状态监测方法,提高了问题定位效率,提高产品的开发效率,缩短了产品开发周期,便于后期产品维护。本发明还公开了一种I2C总线的传输状态监测装置、设备及存储介质,具有相应技术效果。



1. 一种I2C总线的传输状态监测方法,其特征在于,包括:
将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;
通过所述复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将所述系统管理总线信息发送至各从设备;
利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息;根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态;
其中,利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息,包括:
接收系统管理总线接口选择信号;
根据所述系统管理总线接口选择信号确定目标系统管理总线接口;
利用FPGA从所述目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息;
根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态,包括:
对所述目标系统管理总线信息进行输出显示;
当显示内容为预设二进制编码信号时,确定所述基板管理控制器与所述目标从设备之间的I2C总线状态正常;
当显示内容为错误提示信息时,确定所述基板管理控制器与所述目标从设备之间的I2C总线状态异常;
当显示内容为所述目标从设备的地址显示正常但数据显示异常时,确定所述基板管理控制器与所述目标从设备之间的I2C总线连接正常、数据获取异常。
2. 根据权利要求1所述的I2C总线的传输状态监测方法,其特征在于,在利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息之后,还包括:
将各所述从设备分别对应的系统管理总线信息存储至预先挂载于所述FPGA的闪存芯片中。
3. 根据权利要求2所述的I2C总线的传输状态监测方法,其特征在于,在将各所述从设备分别对应的系统管理总线信息存储至预先挂载于所述FPGA的闪存芯片中之后,还包括:
利用外接于所述FPGA的Type-C连接器导出所述FPGA的闪存芯片中的系统管理总线信息。
4. 根据权利要求1所述的I2C总线的传输状态监测方法,其特征在于,在利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息之后,还包括:
对所述系统管理总线信息进行输出显示操作。
5. 根据权利要求4所述的I2C总线的传输状态监测方法,其特征在于,对所述系统管理总线信息进行输出显示操作,包括:
将所述系统管理总线信息输出至通过低压差分信号连接于所述FPGA的液晶显示器,以利用所述液晶显示器对所述系统管理总线信息进行显示。

6. 一种I2C总线的传输状态监测装置,其特征在于,包括:

第一信息发送模块,用于将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;

第二信息发送模块,用于通过所述复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将所述系统管理总线信息发送至各从设备;

信息读取模块,用于利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息;状态确定模块,用于根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态;

其中,信息读取模块包括:

选择信号接收子模块,用于接收系统管理总线接口选择信号;

接口确定子模块,用于根据系统管理总线接口选择信号确定目标系统管理总线接口;

信息读取子模块,用于利用FPGA从目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息;

状态确定模块具体为根据目标系统管理总线信息确定基板管理控制器与目标从设备之间的I2C总线传输状态的模块;

状态确定模块包括:

输出显示子模块,用于对目标系统管理总线信息进行输出显示;

状态正常确定子模块,用于当显示内容为预设二进制编码信号时,确定基板管理控制器与目标从设备之间的I2C总线状态正常;

状态异常确定子模块,用于当显示内容为错误提示信息时,确定基板管理控制器与目标从设备之间的I2C总线状态异常;

连接正常确定子模块,用于当显示内容为目标从设备的地址显示正常但数据显示异常时,确定基板管理控制器与目标从设备之间的I2C总线连接正常、数据获取异常。

7. 一种I2C总线的传输状态监测设备,其特征在于,包括:

存储器,用于存储计算机程序;

处理器,用于执行所述计算机程序时实现如权利要求1至5任一项所述I2C总线的传输状态监测方法的步骤。

8. 一种计算机可读存储介质,其特征在于,所述计算机可读存储介质上存储有计算机程序,所述计算机程序被处理器执行时实现如权利要求1至5任一项所述I2C总线的传输状态监测方法的步骤。

I2C总线的传输状态监测方法、装置、设备及存储介质

技术领域

[0001] 本发明涉及通信技术领域,特别是涉及一种I2C总线的传输状态监测方法、装置、设备及计算机可读存储介质。

背景技术

[0002] 目前服务器在人们的生活中起着至关重要的作用,如移动支付、手机电脑通讯、地图导航等等都离不开服务器超强的计算力。伴随着科技的进步,产品的迭代升级,服务器的功能越来越复杂,接入的设备、使用的器件也越来越多,对服务器的稳定性要求也越来越高。在服务器中不同器件之间的信息传递,有一种很重要的总线协议,叫做I2C (Inter-Integrated Circuit) 总线,它是一种两线式串行总线,用于连接控制器和其外围设备进行主从通信。I2C一共有两个总线:一条是双向的串行数据线SDA (Serial Data),一条是串行时钟线SCL (Serial Clock Line),SDA是数据线,是用来传输数据的,SCL是时钟线,是控制数据发送的时序的。所有接到I2C总线设备上的串行数据线SDA都接到总线的SDA上,各设备的时钟线SCL接到总线的SCL上。I2C总线上的每个设备都自己一个唯一的地址,来确保不同设备之间访问的准确性。

[0003] 在服务器的研发测试中会遇到各种各样的I2C报错问题,各种各样的问题在现有的服务器设计机制里面,只会由BMC (Baseboard Management Controller,基板管理控制器)对每个设备通过I2C总线进行信息读取,读不到信息会在日志中进行简单的日志记录,后期通过专业设备进行问题定位。这种设计机制严重影响了研发工程师定位问题的效率,拉长了产品的开发周期,也增加了后期产品的维护难度。

[0004] 综上所述,如何有效地解决I2C总线问题定位效率低,产品开发周期长,后期产品维护难度大等问题,是目前本领域技术人员急需解决的问题。

发明内容

[0005] 本发明的目的是提供一种I2C总线的传输状态监测方法,该方法提高了问题定位效率,提高产品的开发效率,缩短了产品开发周期,便于后期产品维护;本发明的另一目的是提供一种I2C总线的传输状态监测装置、设备及计算机可读存储介质。

[0006] 为解决上述技术问题,本发明提供如下技术方案:

[0007] 一种I2C总线的传输状态监测方法,包括:

[0008] 将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;

[0009] 通过所述复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将所述系统管理总线信息发送至各从设备;

[0010] 利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息;

[0011] 根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态。

[0012] 在本发明的一种具体实施方式中,在利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息之后,还包括:

[0013] 将各所述从设备分别对应的系统管理总线信息存储至预先挂载于所述FPGA的闪存芯片中。

[0014] 在本发明的一种具体实施方式中,在将各所述从设备分别对应的系统管理总线信息存储至预先挂载于所述FPGA的闪存芯片中之后,还包括:

[0015] 利用外接于所述FPGA的Type-C连接器导出所述FPGA的闪存芯片中的系统管理总线信息。

[0016] 在本发明的一种具体实施方式中,在利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息之后,还包括:

[0017] 对所述系统管理总线信息进行输出显示操作。

[0018] 在本发明的一种具体实施方式中,对所述系统管理总线信息进行输出显示操作,包括:

[0019] 将所述系统管理总线信息输出至通过低压差分信号连接于所述FPGA的液晶显示器,以利用所述液晶显示器对所述系统管理总线信息进行显示。

[0020] 在本发明的一种具体实施方式中,利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息,包括:

[0021] 接收系统管理总线接口选择信号;

[0022] 根据所述系统管理总线接口选择信号确定目标系统管理总线接口;

[0023] 利用FPGA从所述目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息;

[0024] 根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态,包括:

[0025] 根据所述目标系统管理总线信息确定所述基板管理控制器与所述目标从设备之间的I2C总线传输状态。

[0026] 在本发明的一种具体实施方式中,根据所述目标系统管理总线信息确定所述基板管理控制器与所述目标从设备之间的I2C总线传输状态,包括:

[0027] 对所述目标系统管理总线信息进行输出显示;

[0028] 当显示内容为预设二进制编码信号时,确定所述基板管理控制器与所述目标从设备之间的I2C总线状态正常;

[0029] 当显示内容为错误提示信息时,确定所述基板管理控制器与所述目标从设备之间的I2C总线状态异常;

[0030] 当显示内容为所述目标从设备的地址显示正常但数据显示异常时,确定所述基板管理控制器与所述目标从设备之间的I2C总线连接正常、数据获取异常。

[0031] 一种I2C总线的传输状态监测装置,包括:

[0032] 第一信息发送模块,用于将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;

[0033] 第二信息发送模块,用于通过所述复杂可编程逻辑器件中虚拟得到的I2CSwitch芯片将所述系统管理总线信息发送至各从设备;

[0034] 信息读取模块,用于利用FPGA从各所述从设备分别对应的系统管理总线接口读取各所述从设备对应的系统管理总线信息;

[0035] 状态确定模块,用于根据各所述系统管理总线信息确定所述基板管理控制器与各所述从设备之间的I2C总线传输状态。

[0036] 一种I2C总线的传输状态监测设备,包括:

[0037] 存储器,用于存储计算机程序;

[0038] 处理器,用于执行所述计算机程序时实现如前所述I2C总线的传输状态监测方法的步骤。

[0039] 一种计算机可读存储介质,所述计算机可读存储介质上存储有计算机程序,所述计算机程序被处理器执行时实现如前所述I2C总线的传输状态监测方法的步骤。

[0040] 本发明所提供的I2C总线的传输状态监测方法,将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备;利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息;根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。

[0041] 由上述技术方案可知,通过设置复杂可编程逻辑器件与基板管理控制器相连,并在复杂可编程逻辑器件中预先虚拟得到I2C Switch芯片,基板管理控制器将系统管理总线信息发送给复杂可编程逻辑器件,预先通过各系统管理总线接口挂载各从设备,复杂可编程逻辑器件将系统管理总线信息通过各系统管理总线接口发送至各从设备,并设置于复杂可编程逻辑器件相连的FPGA,通过FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息,进而得到I2C的传输状态和数据,规避了使用专业设备进行问题定位带来的不方便和麻烦,提高了问题定位效率,提高产品的开发效率,缩短了产品开发周期,便于后期产品维护。

[0042] 相应的,本发明还提供了与上述I2C总线的传输状态监测方法相对应的I2C总线的传输状态监测装置、设备和计算机可读存储介质,具有上述技术效果,在此不再赘述。

附图说明

[0043] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0044] 图1为现有技术中一种I2C总线的传输状态监测系统的结构框图;

[0045] 图2为本发明实施例中I2C总线的传输状态监测方法的一种实施流程图;

[0046] 图3为本发明实施例中I2C总线的传输状态监测方法的另一种实施流程图;

[0047] 图4为本发明实施例中一种I2C总线的传输状态监测系统的结构框图;

[0048] 图5为本发明实施例中一种I2C总线的传输状态监测装置的结构框图;

[0049] 图6为本发明实施例中一种I2C总线的传输状态监测设备的结构框图;

[0050] 图7为本实施例提供的一种I2C总线的传输状态监测设备的具体结构示意图。

具体实施方式

[0051] 参见图1,图1为现有技术中一种I2C总线的传输状态监测系统的结构框图。通过基板管理控制器的I2C接口连接从设备和下挂9548等I2C Switch芯片进行扩展。无法有效监控I2C的传输状态和数据,出现问题需要使用专业设备进行定位,定位效率低,难度较高,影响产品的开发效率,产品开发周期长。

[0052] 为此,本申请中提供的I2C总线的传输状态监测方法中,提高了问题定位效率,提高产品的开发效率,缩短了产品开发周期,便于后期产品维护。

[0053] 为了使本技术领域的人员更好地理解本发明方案,下面结合附图和具体实施方式对本发明作进一步的详细说明。显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0054] 参见图2,图2为本发明实施例中I2C总线的传输状态监测方法的一种实施流程图,该方法可以包括以下步骤:

[0055] S201:将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件。

[0056] 预先设置复杂可编程逻辑器件(Complex Programmable Logic Device,CPLD)与基板管理控制器相连。当基板管理控制器与从设备进行通信时,将基板管理控制器的系统管理总线信息(System Management Bus,SMBUS)发送给复杂可编程逻辑器件。

[0057] S202:通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备。

[0058] 在复杂可编程逻辑器件中预先虚拟得到I2C Switch芯片,在将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件之后,通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备。

[0059] 例如,以通用的服务器为例,当前的基板管理控制器接出的SMBUS(I2C)信号的速率通常为100Kb/s,可以将主板上基板管理控制器和复杂可编程逻辑器件之间的SMBUS信号速率提高到2Mb/s,在复杂可编程逻辑器件内部通过虚拟与9548芯片同功能的I2C Switch芯片输出多路SMBUS,每路SMBUS的速率为100Kb/s,连接从设备。从而使得基板管理控制器与复杂可编程逻辑器件之间仅需要一个系统管理总线接口即可。

[0060] S203:利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息。

[0061] 预先设置与复杂可编程逻辑器件相连的FPGA(Field Programmable Gate Array,可编程逻辑器件)。在通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备之后,利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息,如通过将系统管理总线信息传输到承载基板管理控制器和复杂可编程逻辑器件的主板上预留的连接器,通过该连接器传输到FPGA所在的侦错板(DEBUG BOARD)上的连接器,从而实现系统管理总线信息由从设备到FPGA的传输。

[0062] 在本发明的一种具体实施方式中,在步骤S203之后,该方法还可以包括以下步骤:

[0063] 将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪存芯片中。

[0064] 在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后,将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪

存芯片中。从而实现对系统管理总线信息的日志记录,方便后续读取日志信息进行从设备与基板管理控制器之间的I2C总线状态判定及维护。

[0065] 在本发明的一种具体实施方式中,在将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪存芯片中之后,该方法还可以包括以下步骤:

[0066] 利用外接于FPGA的Type-C连接器导出FPGA的闪存芯片中的系统管理总线信息。

[0067] 在将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪存芯片中之后,利用外接于FPGA的Type-C连接器(USB_DP/DN)导出FPGA的闪存芯片中的系统管理总线信息。通过将闪存芯片中的系统管理总线信息导出,便于对日志信息进行集中保存。

[0068] 在本发明的一种具体实施方式中,在步骤S203之后,该方法还可以包括以下步骤:

[0069] 对系统管理总线信息进行输出显示操作。

[0070] 在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后,对系统管理总线信息进行输出显示操作。通过对系统管理总线信息进行输出显示,用户可以直观地体现I2C总线的传输状态和数据。

[0071] 在本发明的一种具体实施方式中,对系统管理总线信息进行输出显示操作,可以包括以下步骤:

[0072] 将系统管理总线信息输出至通过低压差分信号连接于FPGA的液晶显示器,以利用液晶显示器对系统管理总线信息进行显示。

[0073] 预先设置与FPGA相连的液晶显示器,在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后,将系统管理总线信息输出至通过低压差分信号(Low-Voltage Differential Signaling, LVDS)连接于FPGA的液晶显示器,以利用液晶显示器对系统管理总线信息进行显示。从而实现了系统管理总线信息的直观展示。

[0074] S204:根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。

[0075] 在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后,根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。各系统管理总线信息会根据基板管理控制器与相应从设备之间的具体通信连接情况而变化,根据系统管理总线信息的具体内容可以确定基板管理控制器与各从设备之间的I2C总线传输状态。

[0076] 由上述技术方案可知,通过设置复杂可编程逻辑器件与基板管理控制器相连,并在复杂可编程逻辑器件中预先虚拟得到I2C Switch芯片,基板管理控制器将系统管理总线信息发送给复杂可编程逻辑器件,预先通过各系统管理总线接口挂载各从设备,复杂可编程逻辑器件将系统管理总线信息通过各系统管理总线接口发送至各从设备,并设置于复杂可编程逻辑器件相连的FPGA,通过FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息,进而得到I2C的传输状态和数据,规避了使用专业设备进行问题定位带来的不方便和麻烦,提高了问题定位效率,提高产品的开发效率,缩短了产品开发周期,便于后期产品维护。

[0077] 需要说明的是,基于上述实施例,本发明实施例还提供了相应的改进方案。在后续实施例中涉及与上述实施例中相同步骤或相应步骤之间可相互参考,相应的有益效果也可

相互参照,在下文的改进实施例中不再一一赘述。

[0078] 参见图3,图3为本发明实施例中I2C总线的传输状态监测方法的另一种实施流程图,该方法可以包括以下步骤:

[0079] S301:将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件。

[0080] S302:通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备。

[0081] S303:接收系统管理总线接口选择信号。

[0082] 在通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备之后,可以选择对具体哪个从设备对应的系统管理总线信息进行输出显示,如可以根据按键开关选择,生成系统管理总线接口选择信号,状态检测系统接收系统管理总线接口选择信号。

[0083] S304:根据系统管理总线接口选择信号确定目标系统管理总线接口。

[0084] 系统管理总线接口选择信号中包含目标系统管理总线接口,在接收到系统管理总线接口选择信号之后,根据系统管理总线接口选择信号确定目标系统管理总线接口。

[0085] S305:利用FPGA从目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息。

[0086] 在根据系统管理总线接口选择信号确定目标系统管理总线接口之后,利用FPGA从目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息。从而实现对特定从设备的系统管理总线信息输出,或者选择输出全部系统管理总线信息。

[0087] S306:根据目标系统管理总线信息确定基板管理控制器与目标从设备之间的I2C总线传输状态。

[0088] 在本发明的一种具体实施方式中,步骤S306可以包括以下步骤:

[0089] 步骤一:对目标系统管理总线信息进行输出显示;

[0090] 步骤二:当显示内容为预设二进制编码信号时,确定基板管理控制器与目标从设备之间的I2C总线状态正常;

[0091] 步骤三:当显示内容为错误提示信息时,确定基板管理控制器与目标从设备之间的I2C总线状态异常;

[0092] 步骤四:当显示内容为目标从设备的地址显示正常但数据显示异常时,确定基板管理控制器与目标从设备之间的I2C总线连接正常、数据获取异常。

[0093] 为方便描述,可以将上述四个步骤结合起来进行说明。

[0094] 参见图4,图4为本发明实施例中一种I2C总线的传输状态监测系统的结构框图。在利用FPGA从目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息之后,对目标系统管理总线信息进行输出显示。当显示内容为预设二进制编码信号时,如显示011111001010001001...,确定基板管理控制器与目标从设备之间的I2C总线状态正常。当显示内容为错误提示信息时,如显示ERROR!!!,确定基板管理控制器与目标从设备之间的I2C总线状态异常。当显示内容为目标从设备的地址显示正常但数据显示异常时,如显示Address:0x80no reading!!!,确定基板管理控制器与目标从设备之间的I2C总线连接正常、数据获取异常。从而使得I2C传输信息更加透明化、智能化。

[0095] 如图4所示,侦错板工作使用的电源从与主板接口处连接主板电源,支持侦错板工

作, 侦错板支持热插拔, 侦错板上的使能信号、复位信号均由FPGA进行控制。

[0096] 相应于上面的方法实施例, 本发明还提供了一种I2C总线的传输状态监测装置, 下文描述的I2C总线的传输状态监测装置与上文描述的I2C总线的传输状态监测方法可相互对应参照。

[0097] 参见图5, 图5为本发明实施例中一种I2C总线的传输状态监测装置的结构框图, 该装置可以包括:

[0098] 第一信息发送模块51, 用于将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件;

[0099] 第二信息发送模块52, 用于通过复杂可编程逻辑器件中虚拟得到的I2CSwitch芯片将系统管理总线信息发送至各从设备;

[0100] 信息读取模块53, 用于利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息;

[0101] 状态确定模块54, 用于根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。

[0102] 由上述技术方案可知, 通过设置复杂可编程逻辑器件与基板管理控制器相连, 并在复杂可编程逻辑器件中预先虚拟得到I2C Switch芯片, 基板管理控制器将系统管理总线信息发送给复杂可编程逻辑器件, 预先通过各系统管理总线接口挂载各从设备, 复杂可编程逻辑器件将系统管理总线信息通过各系统管理总线接口发送至各从设备, 并设置于复杂可编程逻辑器件相连的FPGA, 通过FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息, 进而得到I2C的传输状态和数据, 规避了使用专业设备进行问题定位带来的不方便和麻烦, 提高了问题定位效率, 提高产品的开发效率, 缩短了产品开发周期, 便于后期产品维护。

[0103] 在本发明的一种具体实施方式中, 该装置还可以包括:

[0104] 信息存储模块, 用于在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后, 将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪存芯片中。

[0105] 在本发明的一种具体实施方式中, 该装置还可以包括:

[0106] 信息导出模块, 用于在将各从设备分别对应的系统管理总线信息存储至预先挂载于FPGA的闪存芯片中之后, 利用外接于FPGA的Type-C连接器导出FPGA的闪存芯片中的系统管理总线信息。

[0107] 在本发明的一种具体实施方式中, 该装置还可以包括:

[0108] 信息显示模块, 用于在利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息之后, 对系统管理总线信息进行输出显示操作。

[0109] 在本发明的一种具体实施方式中, 信息显示模块具体为将系统管理总线信息输出至通过低压差分信号连接于FPGA的液晶显示器, 以利用液晶显示器对系统管理总线信息进行显示的模块。

[0110] 在本发明的一种具体实施方式中, 信息读取模块53包括:

[0111] 选择信号接收子模块, 用于接收系统管理总线接口选择信号;

[0112] 接口确定子模块, 用于根据系统管理总线接口选择信号确定目标系统管理总线接

口；

[0113] 信息读取子模块,用于利用FPGA从目标系统管理总线接口读取目标从设备对应的目标系统管理总线信息；

[0114] 状态确定模块54具体为根据目标系统管理总线信息确定基板管理控制器与目标从设备之间的I2C总线传输状态的模块。

[0115] 在本发明的一种具体实施方式中,状态确定模块54包括：

[0116] 输出显示子模块,用于对目标系统管理总线信息进行输出显示；

[0117] 状态正常确定子模块,用于当显示内容为预设二进制编码信号时,确定基板管理控制器与目标从设备之间的I2C总线状态正常；

[0118] 状态异常确定子模块,用于当显示内容为错误提示信息时,确定基板管理控制器与目标从设备之间的I2C总线状态异常；

[0119] 连接正常确定子模块,用于当显示内容为目标从设备的地址显示正常但数据显示异常时,确定基板管理控制器与目标从设备之间的I2C总线连接正常、数据获取异常。

[0120] 相应于上面的方法实施例,参见图6,图6为本发明所提供的I2C总线的传输状态监测设备的示意图,该设备可以包括：

[0121] 存储器332,用于存储计算机程序；

[0122] 处理器322,用于执行计算机程序时实现上述方法实施例的I2C总线的传输状态监测方法的步骤。

[0123] 具体的,请参考图7,图7为本实施例提供的一种I2C总线的传输状态监测设备的具体结构示意图,该I2C总线的传输状态监测设备可因配置或性能不同而产生比较大的差异,可以包括处理器(central processing units,CPU) 322(例如,一个或一个以上处理器)和存储器332,存储器332存储有一个或一个以上的计算机应用程序342或数据344。其中,存储器332可以是短暂存储或持久存储。存储在存储器332的程序可以包括一个或一个以上模块(图示没标出),每个模块可以包括对数据处理设备中的一系列指令操作。更进一步地,处理器322可以设置为与存储器332通信,在I2C总线的传输状态监测设备301上执行存储器332中的一系列指令操作。

[0124] I2C总线的传输状态监测设备301还可以包括一个或一个以上电源326,一个或一个以上有线或无线网络接口350,一个或一个以上输入输出接口358,和/或,一个或一个以上操作系统341。

[0125] 上文所描述的I2C总线的传输状态监测方法中的步骤可以由I2C总线的传输状态监测设备的结构实现。

[0126] 相应于上面的方法实施例,本发明还提供一种计算机可读存储介质,计算机可读存储介质上存储有计算机程序,计算机程序被处理器执行时可实现如下步骤：

[0127] 将基板管理控制器的系统管理总线信息发送给复杂可编程逻辑器件；通过复杂可编程逻辑器件中虚拟得到的I2C Switch芯片将系统管理总线信息发送至各从设备；利用FPGA从各从设备分别对应的系统管理总线接口读取各从设备对应的系统管理总线信息；根据各系统管理总线信息确定基板管理控制器与各从设备之间的I2C总线传输状态。

[0128] 该计算机可读存储介质可以包括：U盘、移动硬盘、只读存储器(Read-Only Memory,ROM)、随机存取存储器(Random Access Memory,RAM)、磁碟或者光盘等各种可以存

储程序代码的介质。

[0129] 对于本发明提供的计算机可读存储介质的介绍请参照上述方法实施例,本发明在此不做赘述。

[0130] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其它实施例的不同之处,各个实施例之间相同或相似部分互相参见即可。对于实施例公开的装置、设备及计算机可读存储介质而言,由于其与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0131] 本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的技术方案及其核心思想。应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以对本发明进行若干改进和修饰,这些改进和修饰也落入本发明权利要求的保护范围内。

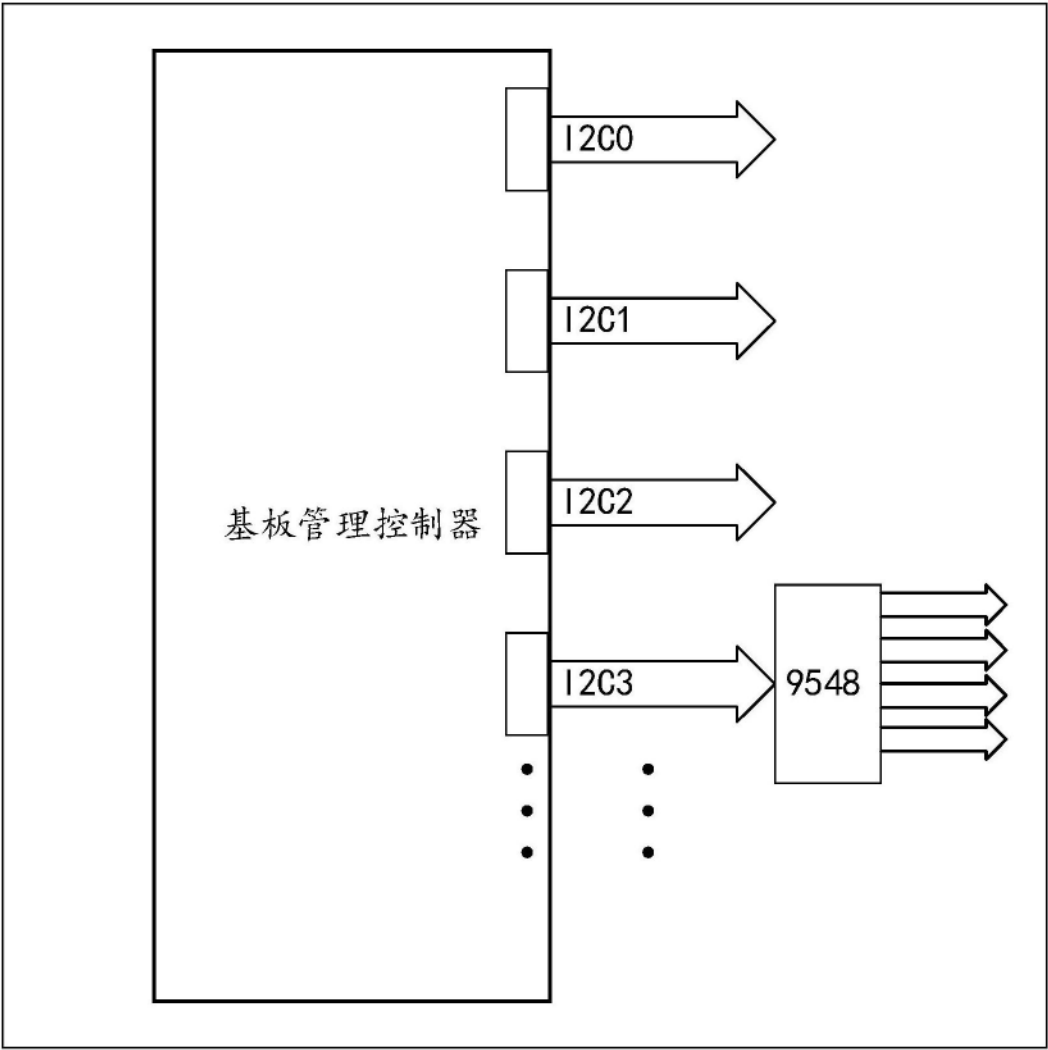


图1

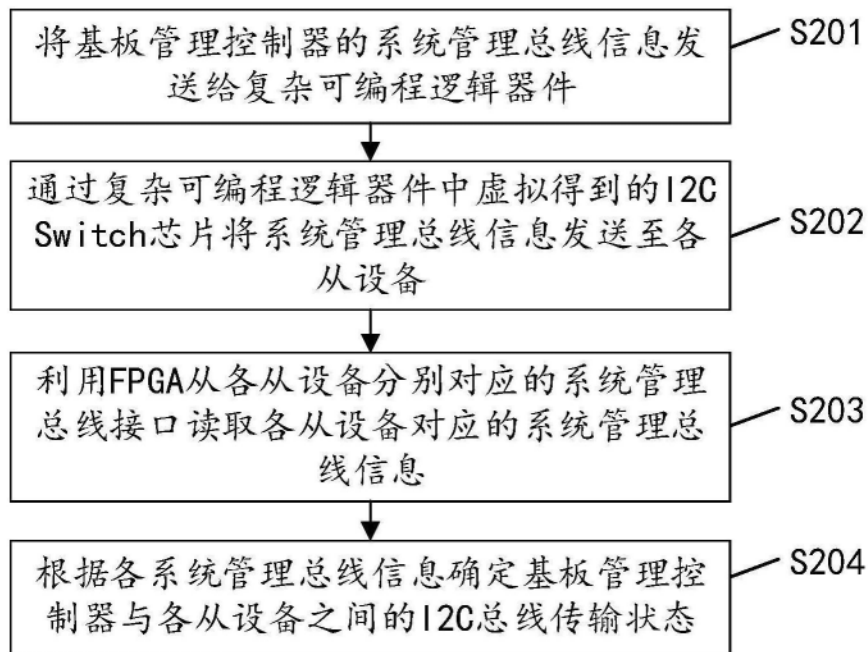


图2

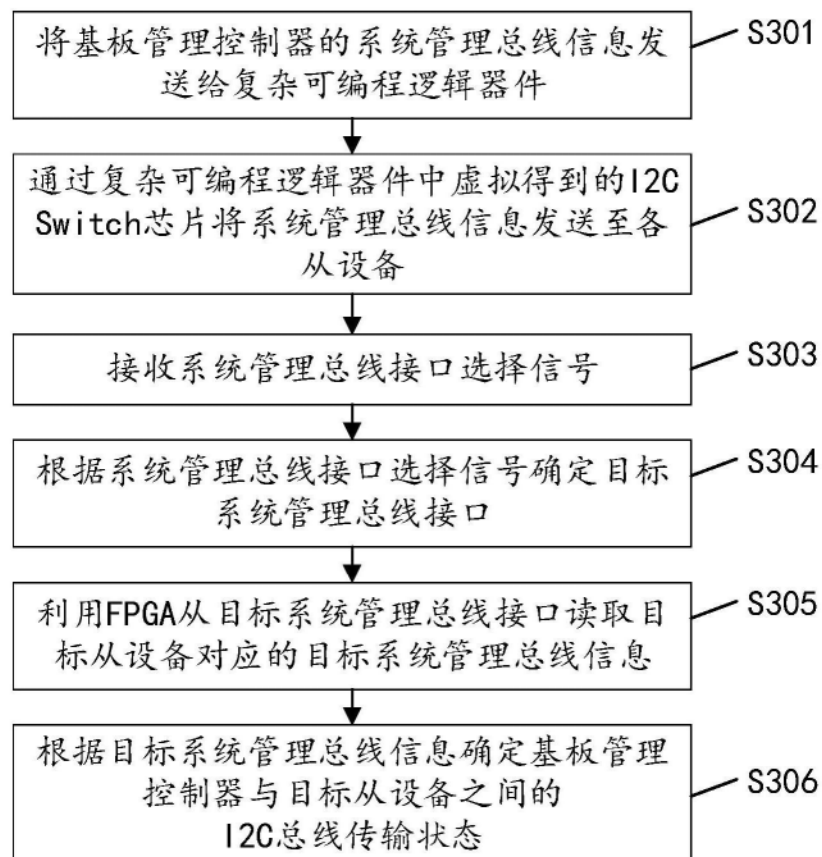


图3

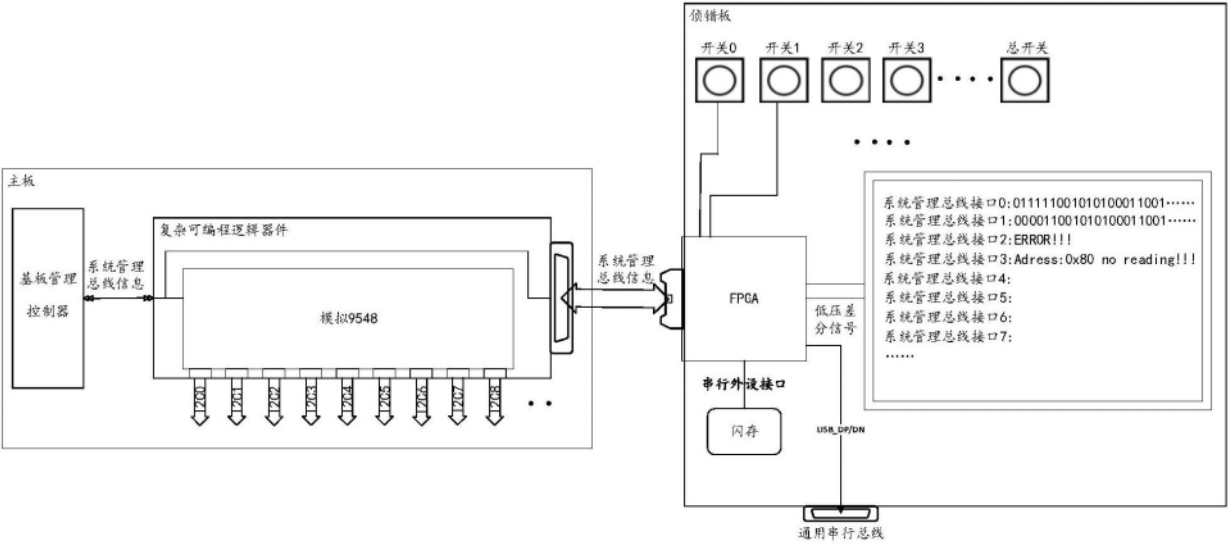


图4

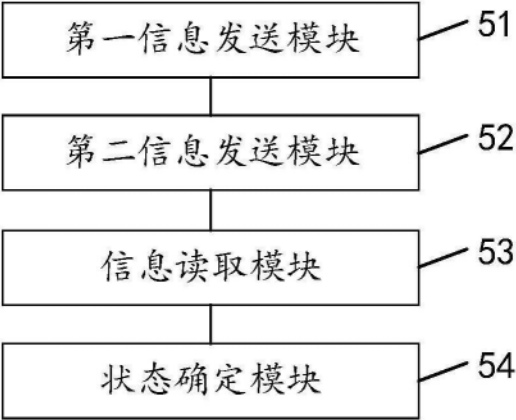


图5

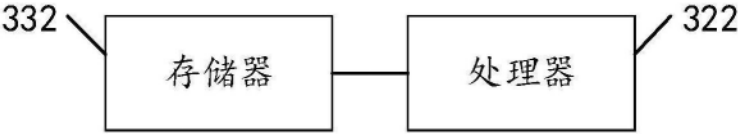


图6

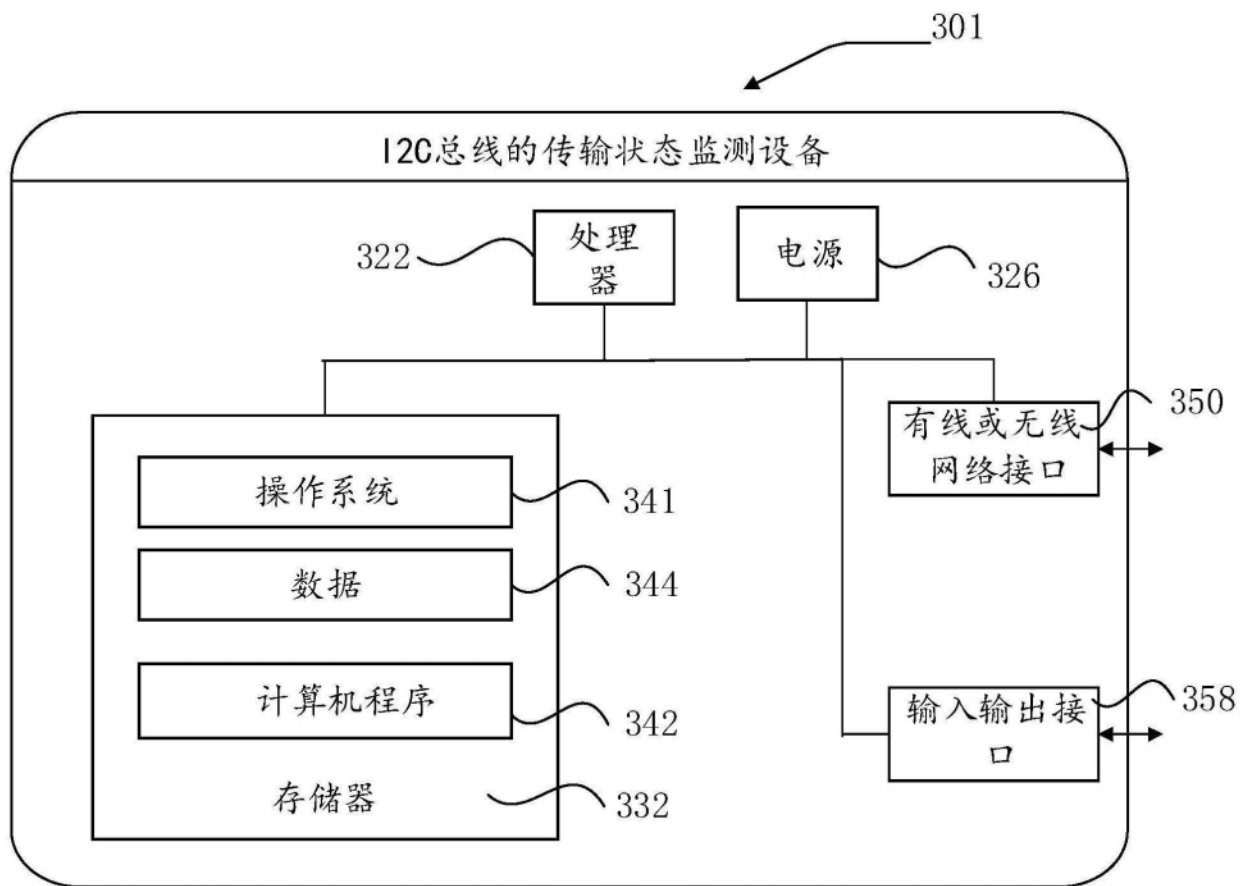


图7