

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成19年11月8日(2007.11.8)

【公表番号】特表2007-507836(P2007-507836A)

【公表日】平成19年3月29日(2007.3.29)

【年通号数】公開・登録公報2007-012

【出願番号】特願2006-529510(P2006-529510)

【国際特許分類】

<i>H 05 B</i>	<i>33/06</i>	<i>(2006.01)</i>
<i>H 01 L</i>	<i>51/50</i>	<i>(2006.01)</i>
<i>H 05 B</i>	<i>33/14</i>	<i>(2006.01)</i>
<i>H 05 B</i>	<i>33/22</i>	<i>(2006.01)</i>
<i>H 05 B</i>	<i>33/10</i>	<i>(2006.01)</i>
<i>H 05 B</i>	<i>33/12</i>	<i>(2006.01)</i>

【F I】

<i>H 05 B</i>	<i>33/06</i>	
<i>H 05 B</i>	<i>33/14</i>	A
<i>H 05 B</i>	<i>33/14</i>	Z
<i>H 05 B</i>	<i>33/22</i>	Z
<i>H 05 B</i>	<i>33/10</i>	
<i>H 05 B</i>	<i>33/12</i>	Z

【手続補正書】

【提出日】平成19年9月18日(2007.9.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

前記基板上に形成された行と列に整列される画素のマトリックスと、

少なくとも2セットの電極、即ち画素の行を接続するための第1のセット、および画素の列を接続するための第2のセットであって、前記第1および第2の電極セットの少なくとも1つのものが、第1の長さの電極延長部を持った第1のサブセットと、第2の、より短い長さの電極延長部を持った第2のサブセットとして挟み込まれるようにした電極と、

前記サブセットの電極延長部と垂直な方向で、また前記第2のサブセットの電極延長部との電気的接觸状態で一様に延長された第1のコネクタと、

前記第1のサブセットの電極延長部と垂直な方向で、また前記第1のサブセットのみの電極延長部との電気的接觸状態で一様に延長された第2のコネクタと、

前記第1のサブセットの前記電極延長部を前記第1のコネクタから電気的に分離する絶縁パッチのセットとを有し、前記コネクタと対応する前記延長部の部分を、前記基板周辺部を刻みとること、または延長部におけるギャップを刻みとることによって除去して、行と列に接続された延長部のその部分をコネクタと電気的接觸状態のその部分から電気的に隔離するように、すべての前記コネクタを基板周囲部上に位置付けることを特徴とするエレクトロルミネセント・ディスプレイ(ELD)。

【請求項2】

基板と、

前記基板上に形成された行と列に整列される画素のマトリックスと、

少なくとも2セットの電極、即ち画素の行を接続するための第1のセット、および画素の列を接続するための第2のセットであって、前記第1および第2の電極セットの少なくとも1つのものが、第1の長さの電極延長部を持った第1のサブセットと、前記第1の長さより短い第2の長さの電極延長部を持った第2のサブセットと、第1または第2の長さより短い第3の長さの電極延長部を持った第3のサブセットとして挟み込まれるようにした電極と、

前記サブセットの電極延長部と垂直な方向で、また前記第3のサブセットの電極延長部との電気的接触状態で一様に延長された第1のコネクタと、

前記第1および第2のサブセットの電極延長部と垂直な方向で、また前記第2のサブセットのみの電極延長部との電気的接触状態で一様に延長された第2のコネクタと、

前記第1のサブセットの電極延長部と垂直な方向で、また前記第1のサブセットのみの電極延長部との電気的接触状態で一様に延長された第3のコネクタと、

前記第1および第2のサブセットの前記電極延長部を前記第1のコネクタから電気的に分離する絶縁パッチの第1のセットと、

前記第1のサブセットの前記電極延長部を前記第2のコネクタから電気的に分離する絶縁パッチの第2のセットとを有し、前記コネクタと対応する前記延長部の部分を、前記基板周辺部を刻みとること、または延長部におけるギャップを刻みとることによって除去して、行と列に接続された延長部のその部分をコネクタと電気的接触状態のその部分から電気的に隔離するように、すべての前記コネクタを基板周囲部上に位置付けることを特徴とするエレクトロルミネセント・ディスプレイ(ELD)。

【請求項3】

基板と、

前記基板上に形成された行と列に整列される画素のマトリックスと、

少なくとも2セットの電極、即ち画素の行を接続するための第1のセット、および画素の列を接続するための第2のセットであって、前記第1および第2の電極セットの少なくとも1つのものが、第1のセットの電極延長部を持った第1のサブセットと、前記第2のセットの電極延長部を持った第2のサブセットとして挟み込まれ、また前記第1および第2のセットの電極延長部が、対応する前記電極セットの反対端から延長されたようにした電極と、

前記第1のセットの電極延長部と垂直な方向で、またそれとの電気的接触状態で一様に延長された第1のコネクタと、

前記第2のセットの電極延長部と垂直な方向で、またそれとの電気的接触状態で一様に延長された第2のコネクタとを有し、前記コネクタと対応する前記延長部の部分を、前記基板周辺部を刻みとること、または延長部におけるギャップを刻みとることによって除去して、行と列に接続された延長部のその部分をコネクタと電気的接触状態のその部分から電気的に隔離するように、すべての前記コネクタを基板周囲部上に位置付けることを特徴とするエレクトロルミネセント・ディスプレイ(ELD)。

【請求項4】

請求項1に記載のELDであって、前記ELDは、

(i) 前記基板上に、すべての前記電極延長部と前記第1および第2の電極セットの前記1つのものを作る段階と、

(ii) 前記基板上に、厚膜誘電体の堆積によってすべての前記絶縁パッチを作る段階と、

(iii) 前記基板上に、導電体の堆積によってすべての前記コネクタを作る段階と、

(iv) 前記基板上に、前記画素のマトリックスと前記第1および第2の電極セットの前記他のものを作る段階と、

を有する方法によって製造されたことを特徴とするELD。

【請求項5】

請求項1に記載のELDであって、前記ELDは、

(i) 前記基板上に、すべての前記電極延長部と前記第1および第2の電極セットの前記他のものを作る段階と、

(i i) 前記基板上に、厚膜誘電体の堆積によってすべての前記絶縁パッチを作る段階と、

(i i i) 前記基板上に、導電体の堆積によってすべての前記コネクタを作る段階と、

(i v) 前記基板上に、前記画素のマトリックスと前記第1および第2の電極セットの前記1つのものを作る段階と、

を有する方法によって製造されたことを特徴とするE L D。

【請求項6】

請求項1に記載のE L Dであって、前記E L Dは、

(i) 前記基板上に、導電体の堆積によってすべての前記コネクタを作り、前記基板上に、前記第1および第2の電極セットの他のものを作る段階と、

(i i) 前記基板上に、厚膜誘電体の堆積によってすべての前記絶縁パッチを作る段階と、

(i i i) 前記基板上に、すべての前記電極延長部を作る段階と、

(i v) 前記基板上に、前記画素のマトリックスと前記第1および第2の電極セットの前記1つのものを作る段階と、

を有する方法によって製造されたことを特徴とするE L D。