

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2000 年 12 月 14 日 (14.12.2000)

PCT

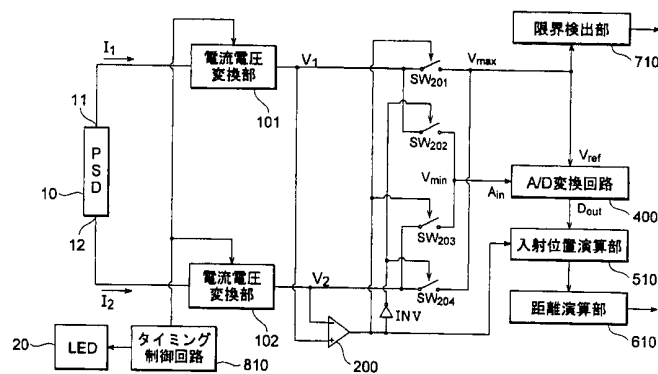
(10) 国際公開番号
WO 00/75608 A1

- (51) 国際特許分類: G01C 3/06, (MIZUNO, Seiichiro) [JP/JP]. 倉橋 明 (KURAHASHI, Akira) [JP/JP]. 安達 泉 (ADACHI, Izumi) [JP/JP]; 〒435-8558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (21) 国際出願番号: PCT/JP00/03766
- (22) 国際出願日: 2000 年 6 月 9 日 (09.06.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願平11/162606 1999 年 6 月 9 日 (09.06.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒435-8558 静岡県浜松市市野町1126番地の1 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 水野誠一郎
- (74) 代理人: 弁理士 長谷川芳樹, 外 (HASEGAWA, Yoshiki et al.); 〒104-0061 東京都中央区銀座二丁目6番12号 大倉本館 創英国際特許法律事務所 Tokyo (JP).
- (81) 指定国 (国内): AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.
- (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許

[続葉有]

(54) Title: OPTICAL POSITION DETECTOR AND RANGEFINDER

(54) 発明の名称: 光位置検出装置および距離測定装置



101...I/V CONVERTER
102...I/V CONVERTER
400...A/D CONVERSION
510...CALCULATION OF POSITION OF INCIDENCE
610...CALCULATION OF DISTANCE
710...LIMIT DETECTOR
810...TIMING CONTROLLER

(57) Abstract: The signal current (I1) output from the output terminal (11) of a semiconductor position detector (10) is converted to a signal voltage (V1) by a current-to-voltage converter (101), while the signal current (I2) output from the output terminal (12) of the semiconductor position detector (10) is converted to a signal voltage (V2) by a current-to-voltage converter (102). A comparator (200) compares signal voltages (V1, V2) and provides a maximum signal (V_{max}) and a minimum signal (V_{min}). An analog-to-digital converter (400) sets an analog-to-digital conversion range based on the maximum signal (V_{max}) and outputs the minimum signal (V_{min}) converted into a digital signal. Based on the comparison signal and the digital signal, a circuit (510) determines the position of incidence of light on the semiconductor position detector (10).

[続葉有]



(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
— 国際調査報告書

(57) 要約:

半導体位置検出素子10の出力端子11から出力された電流信号 I_1 は電流電圧変換部101により電圧信号 V_1 に変換され、出力端子12から出力された電流信号 I_2 は電流電圧変換部102により電圧信号 V_2 に変換される。電圧信号 V_1 、 V_2 は比較回路200により大小比較されて比較信号が出力され、最大信号 $V_{\max}$ および最小信号 $V_{\min}$ が選択される。A/D変換回路400では、最大信号 $V_{\max}$ に基づいてA/D変換レンジが設定されて、最小信号 $V_{\min}$ がデジタル信号に変換されて出力される。半導体位置検出素子10における光の入射位置は、比較信号およびデジタル信号に基づいて入射位置演算部510により求められる。

明細書

光位置検出装置および距離測定装置

技術分野

本発明は、半導体位置検出素子を用いた光位置検出装置、および、測距対象物
5 に投光したスポット光またはスリット光の反射光を光位置検出装置により検出し
て該測距対象物までの距離を測定する距離測定装置に関するものである。

背景技術

半導体位置検出素子は、入射した光を光電変換して光電流を発生し、その光の
入射位置に応じて、第1の出力端子から第1の電流信号 I_1 を出力し、第2の出力
10 端子から第2の電流信号 I_2 を出力する。第1の電流信号と第2の電流信号との和
($I_1 + I_2$) は、入射した光の光量に応じたものである。第1の電流信号と第2
の電流信号との和 ($I_1 + I_2$) が一定であれば、第1の電流信号と第2の電流信
号との差 ($I_1 - I_2$) は、光の入射位置に応じたものである。光位置検出装置は、
このような半導体位置検出素子を用いて光入射位置を検出するものである。また、
15 距離測定装置は、このような光位置検出装置に加えて投光部等を備えて、投光部
により測距対象物に投光されたスポット光の反射光を光位置検出装置内の半導体
位置検出素子により受光して、その測距対象物までの距離を検出するものである。

従来の光位置検出装置は、半導体位置検出素子から出力される第1の電流信号
 I_1 に基づく第1の電圧信号 V_1 と、第2の電流信号 I_2 に基づく第2の電圧信号 V_2
20 との比 (V_1 / V_2) を求め、光入射位置を示す出力とするものであった。或いは、
従来の光位置検出装置は、第1の電圧信号 V_1 と第2の電圧信号 V_2 との和 ($V_1 +$
 V_2) および差 ($V_1 - V_2$) を求め、差を和で除算して、その除算結果 ($(V_1 - V$
 $_2) / (V_1 + V_2)$) を、光入射位置を示す出力とするものであった（例えば特開
平2-247504号公報を参照）。何れにしても、従来の光位置検出装置は、
25 半導体位置検出素子における光入射位置を示す出力とする為には除算手段を必要
としていた。また、上記公報には、除数および被除数それぞれとなるべき電圧信

号を適当な増倍率で増倍した後にA/D変換し、その後に除算を行うことにより除算結果を適切な範囲の値として、デジタル値として出力される光入射位置の分解能を改善する技術が開示されている。

発明の開示

5 上記従来の光位置検出装置における除算手段は、アナログ回路およびデジタル回路の何れによっても実現することができるが、回路規模が大きいことから小型化が困難でありハードウェアコストが高くなり、或いは、演算量が大きいことから除算処理に要する時間が長くなる。また、上記公報に開示されたものは、多数の増幅回路およびA/D変換回路を備えることが必要であることから、小型化が
10 困難でありハードウェアコストが高くなる。

さらに、複数の半導体位置検出素子を備える場合に、各半導体位置検出素子から出力される電流信号に基づいて光入射位置を求める処理回路（電流電圧変換回路、除算回路、増幅回路およびA/D変換回路などを含む）を1組だけ備えるとすれば、光入射位置を求めるのに要する時間が更に長くなる。一方、半導体位置
15 検出素子の数と同数の上記処理回路を備えるとすれば、回路規模が更に大きくなり、ハードウェアコストが更に高くなる。

このような光位置検出装置を含む従来の距離測定装置も、同様に、回路規模が大きく、処理時間が長いという問題点を有している。

本発明は、上記問題点を解消する為になされたものであり、回路規模が小さく、
20 処理時間が短く、デジタル値として出力される光入射位置の分解能が優れた光位置検出装置、および、このような光位置検出装置を用いた距離測定装置を提供することを目的とする。

本発明に係る第1の光位置検出装置は、(1) 入射した光を光電変換し、その光の入射位置に応じて、第1の出力端子から第1の電流信号を出力し、第2の出力
25 端子から第2の電流信号を出力する半導体位置検出素子と、(2) 半導体位置検出素子の第1の出力端子から出力された第1の電流信号を入力し、この第1の電流

信号に基づいて第1の電圧信号を出力する第1の電流電圧変換部と、(3) 半導体位置検出素子の第2の出力端子から出力された第2の電流信号を入力し、この第2の電流信号に基づいて第2の電圧信号を出力する第2の電流電圧変換部と、(4) 第1の電流電圧変換部から出力された第1の電圧信号および第2の電流電圧変換部から出力された第2の電圧信号それぞれの値を大小比較して、その比較結果を示す比較信号を出力するとともに、第1および第2の電圧信号のうち値が大きい方を最大信号（最大電圧信号）とし、値が小さい方を最小信号（最小電圧信号）とし、それぞれを選択して出力する選択回路と、(5) 選択回路から出力された最大信号に基づいてA/D変換レンジを設定して、選択回路から出力された最小信号の電圧をデジタル信号に変換し、そのデジタル値を出力するA/D変換回路と、(6) 選択回路から出力された比較信号（比較結果）およびA/D変換回路から出力されたデジタル出力に基づいて、半導体位置検出素子における光の入射位置を求める入射位置演算部と、を備えることを特徴とする。

本発明に係る第1の光位置検出装置によれば、半導体位置検出素子に光が入射すると、その光は光電変換され、その光の入射位置に応じて、第1の出力端子から第1の電流信号 I_1 が出力され、第2の出力端子から第2の電流信号 I_2 が出力される。第1の電流信号 I_1 は第1の電流電圧変換部に入力され、この第1の電流信号 I_1 に基づいて第1の電圧信号 V_1 が出力される。同様に、第2の電流信号 I_2 は第2の電流電圧変換部に入力され、この第2の電流信号 I_2 に基づいて第2の電圧信号 V_2 が出力される。第1および第2の電圧信号 V_1 、 V_2 それぞれは選択回路に入力して、各々の値が大小比較され、その比較結果を示す比較信号が出力されるとともに、第1および第2の電圧信号 V_1 、 V_2 のうち、電圧が大きい方を最大信号 $V_{\max}$ とし、電圧が小さい最小信号 $V_{\min}$ として、それぞれが選択されて出力される。そして、A/D変換回路では、選択回路から出力された最大信号 $V_{\max}$ に基づいてA/D変換レンジが設定される。好適には、A/D変換レンジが最大信号 $V_{\max}$ 電圧に等しく設定されることにより、A/D変換レンジの全範囲が有効に利

用される。また、A/D変換回路では、選択回路から出力された最小信号 $V_{\min}$ の電圧がデジタル信号に変換され、そのデジタル値が出力される。このデジタル値は、比 $(V_{\min}/V_{\max})$ を示すものである。半導体位置検出素子における光の入射位置は、入射位置演算部により、選択回路から出力された比較信号およびA/D変換回路から出力されたデジタル出力に基づいて求められる。したがって、A/D変換回路ではA/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時間が短い。

また、本発明に係る第1の光位置検出装置は、選択回路から出力された最大信号の電圧を監視して、その電圧が閾値より小さいときにその旨を示す信号を出力する限界検出部を更に備えることを特徴とする。この場合には、限界検出部により、選択回路から出力された最大信号の電圧が監視されて、その電圧が閾値より小さいときに、その旨を示す信号が出力される。したがって、検出すべき光が半導体位置検出素子の光入射領域に入射したか否かが判断され、誤検出が防止される。

また、本発明に係る第1の光位置検出装置は、半導体位置検出素子、第1の電流電圧変換部、第2の電流電圧変換部および選択回路を複数組備え、A/D変換回路は、各組の選択回路から出力された最大信号（最大電圧信号）および最小信号（最小電圧信号）を順次に入力し、入射位置演算部は、各組の選択回路から出力された比較結果（比較信号）を順次に入力することを特徴とする。また更に、限界検出部は、各組の選択回路から出力された最大信号を順次に入力することを特徴とする。複数個の半導体位置検出素子をアレイ状に配置した場合には、2次元の光入射領域に光が入射した位置が検出される。また、第1および第2の電流電圧変換部ならびに選択回路を各半導体位置検出素子毎に個別に設け、A/D変換回路、入射位置演算部および限界検出部を各半導体位置検出素子に共通のものとして設けたことにより、半導体光検出素子をマルチチャネル化したにも拘わらず、回路規模が小さく、処理時間が短い。なお、最大信号および最小信号は各組

ごとに求められる。

本発明に係る第2の光位置検出装置は、(1) 入射した光を光電変換し、その光の入射位置に応じて、第1の出力端子から第1の電流信号を出力し、第2の出力端子から第2の電流信号を出力する半導体位置検出素子と、(2) 半導体位置検出素子の第1の出力端子から出力された第1の電流信号を入力し、この第1の電流信号に基づいて第1の電圧信号を出力する第1の電流電圧変換部と、(3) 半導体位置検出素子の第2の出力端子から出力された第2の電流信号を入力し、この第2の電流信号に基づいて第2の電圧信号を出力する第2の電流電圧変換部と、(4) 第1の電流電圧変換部から出力された第1の電圧信号および第2の電流電圧変換部から出力された第2の電圧信号を加算し、その加算された和を示す和信号(第3の電圧信号)を出力する加算回路と、(5) 第1の電流電圧変換部から出力された第1の電圧信号または第2の電流電圧変換部から出力された第2の電圧信号を選択して出力する選択回路と、(6) 加算回路から出力された和信号に基づいてA/D変換レンジを設定して、選択回路により選択されて出力された第1または第2の電圧信号をデジタル信号に変換し、そのデジタル値を出力するA/D変換回路と、を備えることを特徴とする。

本発明に係る第2の光位置検出装置によれば、半導体位置検出素子に光が入射すると、その光は光電変換され、その光の入射位置に応じて、第1の出力端子から第1の電流信号 I_1 が出力され、第2の出力端子から第2の電流信号 I_2 が出力される。第1の電流信号 I_1 は第1の電流電圧変換部に入力され、この第1の電流信号 I_1 に基づいて第1の電圧信号 V_1 が出力される。同様に、第2の電流信号 I_2 は第2の電流電圧変換部に入力され、この第2の電流信号 I_2 に基づいて第2の電圧信号 V_2 が出力される。第1および第2の電圧信号 V_1 、 V_2 それぞれは加算回路により加算されて、その加算された和を示す和信号 $V_{\text{sum}} = V_1 + V_2$ が出力される。また、第1または第2の電圧信号 V_1 、 V_2 は選択回路により選択されて出力される。そして、A/D変換回路では、加算回路から出力された和信号 V_{sum} に基づい

てA/D変換レンジが設定される。好適には、A/D変換レンジが和信号 V_{sum} の電圧に等しく設定されることにより、A/D変換レンジの全範囲が有効に利用される。また、A/D変換回路では、選択回路により選択されて出力された第1または第2の電圧信号 V_1 、 V_2 がデジタル信号に変換され、そのデジタル値が出力される。このデジタル出力は比 (V_1/V_{sum}) または比 (V_2/V_{sum}) を示すものである。したがって、A/D変換回路ではA/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時間が短い。なお、比 $((V_1 - V_2)/V_{\text{sum}})$ を示すデジタル値に基づいて半導体位置検出素子における光の入射位置を求めてもよく、この場合には、選択回路は第1および第2の電圧信号 V_1 、 V_2 を順次に選択し、A/D変換回路は比 (V_1/V_{sum}) および比 (V_2/V_{sum}) それぞれを示すデジタル信号を順次に出力するようにして、これらのデジタル信号を入力して両者の差分を演算して出力する入射位置演算部を設けるのが好適である。

また、本発明に係る第2の光位置検出装置は、加算回路から出力された和信号の値を監視して、その値が閾値より小さいときにその旨を示す信号を出力する限界検出部を更に備えることを特徴とする。この場合には、限界検出部により、加算回路から出力された和信号の値が監視されて、その値が閾値より小さいときにその旨を示す信号が出力される。したがって、検出すべき光が半導体位置検出素子の光入射領域に入射したか否かが判断され、誤検出が防止される。

また、本発明に係る第2の光位置検出装置は、半導体位置検出素子、第1の電流電圧変換部、第2の電流電圧変換部、加算回路および選択回路を複数組備え、A/D変換回路は、各組の加算回路から出力された和信号、および、選択回路により選択されて出力された第1または第2の電圧信号を順次に入力する、ことを特徴とする。また更に、限界検出部は、各組の加算回路から出力された和信号を順次に入力する、ことを特徴とする。複数個の半導体位置検出素子をアレイ配置した場合には、2次元の光入射領域に光が入射した位置が検出される。また、第

1 および第2の電流電圧変換部ならびに加算回路を各半導体位置検出素子毎に個別に設け、A/D変換回路、入射位置演算部および限界検出部を各半導体位置検出素子に共通のものとして設けたことにより、半導体光検出素子をマルチチャネル化したにも拘わらず、回路規模が小さく、処理時間が短い。なお、最大信号および最小信号は各組ごとに求められる。

本発明に係る第1または第2の光位置検出装置は、測距対象物に向けてスポット光またはスリット光を投光する投光部とともに用いられる光位置検出装置であって、(1) 第1の電流電圧変換部は、(1a)第1の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第1の積分回路と、(1b) 投光部により測距対象物に投光されていないときに第1の積分回路から出力された電圧信号と、投光部により測距対象物に投光されているときに第1の積分回路から出力された電圧信号との差を求めて、この差に応じて第1の電圧信号を出力する第1の差分演算回路と、を含み、(2) 第2の電流電圧変換部は、(2a)第2の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第2の積分回路と、(2b)投光部により測距対象物に投光されていないときに第2の積分回路から出力された電圧信号と、投光部により測距対象物に投光されているときに第2の積分回路から出力された電圧信号との差を求めて、この差に応じて第2の電圧信号を出力する第2の差分演算回路と、を含むことを特徴とする。この場合には、第1（第2）の電流電圧変換部では、第1（第2）の電流信号に応じて第1（第2）の積分回路に電荷が蓄積されて、その蓄積された電荷の量に応じた電圧信号が第1（第2）の積分回路から出力される。そして、投光部により測距対象物に投光されていないときに第1（第2）の積分回路から出力された電圧信号と、投光部により測距対象物に投光されているときに第1（第2）の積分回路から出力された電圧信号との差が、第1（第2）の差分演算回路により求められて、この差に応じて第1（第2）の電圧信号が出力される。したがって、背景光成分が除去されて、半導体位置検出素子により検出すべき光の入

射位置が精度よく求められる。

また、本発明に係る第1または第2の光位置検出装置では、(1) 第1の電流電圧変換部は、半導体位置検出素子の第1の出力端子から出力される第1の電流信号から背景光の寄与分の平均値を除去する第1の平均背景光除去回路を更に含み、
5 (2) 第2の電流電圧変換部は、半導体位置検出素子の第2の出力端子から出力される第2の電流信号から背景光の寄与分の平均値を除去する第2の平均背景光除去回路を更に含む、ことを特徴とする。この場合には、半導体位置検出素子の第1 (第2) の出力端子から出力される第1 (第2) の電流信号から背景光の寄与分の平均値が第1 (第2) の平均背景光除去回路により除去されるので、半導体
10 位置検出素子における光入射位置が更に精度よく求められる。

本発明に係る距離測定装置は、(1) 測距対象物に向けてスポット光またはスリット光を投光する投光部と、(2) 投光部による測距対象物への投光の反射光を受光する上記の光位置検出装置と、(3) 光位置検出装置により求められた半導体位置検出素子における光の入射位置に基づいて、測距対象物までの距離を求める距離演算部と、を備えることを特徴とする。本発明に係る距離測定装置によれば、
15 投光部より測距対象物に向けてスポット光またはスリット光が投光され、その反射光が光位置検出装置により受光される。そして、距離演算部により、光位置検出装置により求められた半導体位置検出素子における光の入射位置に基づいて、測距対象物までの距離が求められる。

20 図面の簡単な説明

図1は第1の実施形態に係る光位置検出装置および距離測定装置の構成図である。

図2はA/D変換回路の回路図である。

図3はA/D変換回路中の可変容量積分回路の詳細な回路図である。

25 図4A、図4B、図4C、図4Dは、A/D変換回路の動作を説明する図である。

図 5 は第 2 の実施形態に係る光位置検出装置および距離測定装置の構成図である。

図 6 は積分回路、平均背景光除去回路および差分演算回路の回路図である。

5 図 7 A、図 7 B、図 7 C、図 7 D、図 7 E、図 7 F、図 7 G、図 7 H は、積分回路、平均背景光除去回路および差分演算回路の動作を説明するためのタイミングチャートである。

図 8 A、図 8 B は差分演算回路の他の回路図である。

図 9 は第 3 の実施形態に係る光位置検出装置および距離測定装置の構成図である。

10 図 10 は第 4 の実施形態に係る光位置検出装置および距離測定装置の構成図である。

図 11 は第 5 の実施形態に係る光位置検出装置および距離測定装置の構成図である。

15 図 12 は第 6 の実施形態に係る光位置検出装置および距離測定装置の構成図である。

発明を実施するための最良の形態

以下、添付図面を参照して本発明の実施の形態を詳細に説明する。なお、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

(第 1 の実施形態)

20 先ず、第 1 の実施形態に係る光位置検出装置および距離測定装置について説明する。図 1 は、第 1 の実施形態に係る光位置検出装置および距離測定装置の構成図である。本実施形態に係る光位置検出装置は、半導体位置検出素子 10、第 1 の電流電圧変換部 101、第 2 の電流電圧変換部 102、比較回路 200、論理反転回路 INV、スイッチ素子 $SW_{201} \sim SW_{204}$ 、A/D 変換回路 400、入射位置演算部 510 および限界検出部 710 を備える。本実施形態に係る距離測定装置は、上記光位置検出装置に加えて投光部 20 および距離演算部 610 を備える。

25

また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路 810 を備える。

半導体位置検出素子 10 は、例えば P S D (Position Sensitive Detector) や楔型 2 分割フォトダイオード等であり、第 1 の出力端子 11 および第 2 の出力端子 12 を有している。この半導体位置検出素子 10 の光入射領域に光が入射すると、その光の入射位置において光電変換効果により光電流が発生する。その光電流は、光入射位置から第 1 の出力端子 11 までの間の距離と第 2 の出力端子 12 までの間の距離とに応じて分配され、第 1 の出力端子 11 から第 1 の電流信号 I_1 が出力され、第 2 の出力端子 12 から第 2 の電流信号 I_2 が出力される。

投光部 20 は、例えば発光ダイオードや半導体レーザ光源等であり、タイミング制御回路 810 から出力される制御信号に基づいて、測距対象物に向けてスポット光またはスリット光を所定のタイミングで投光する。測距対象物からの反射光は、半導体位置検出素子 10 の前面に配置されたレンズ (図示せず) を介して、半導体位置検出素子 10 の光入射領域に入射する。半導体位置検出素子 10 における光入射位置は、測距対象物までの距離に応じたものである。測距対象物までの距離は、半導体位置検出素子 10 における光入射位置から三角測量の原理に基づいて求められる。

電流電圧変換部 101 は、半導体位置検出素子 10 の第 1 の出力端子 11 から出力された第 1 の電流信号 I_1 を入力し、この第 1 の電流信号 I_1 に基づいて第 1 の電圧信号 V_1 を出力する。同様に、電流電圧変換部 102 は、半導体位置検出素子 10 の第 2 の出力端子 12 から出力された第 2 の電流信号 I_2 を入力し、この第 2 の電流信号 I_2 に基づいて第 2 の電圧信号 V_2 を出力する。電流電圧変換部 101 および 102 それぞれは、タイミング制御回路 810 から出力される制御信号に基づいて所定のタイミングで動作する。電流電圧変換部 101 および 102 それぞれは、例えば、増幅器と帰還抵抗素子とを備えるものであってもよいし、また、増幅器と積分容量素子とを備えるものであってもよい。

比較回路 200 は、電流電圧変換部 101 から出力された電圧信号 V_1 と、電流電圧変換部 102 から出力された電圧信号 V_2 とを入力し、電圧信号 V_1 および電圧信号 V_2 それぞれの値を大小比較し、その比較結果を示す比較信号を出力する。この比較信号は、電圧信号 V_1 の値が電圧信号 V_2 の値より大きいときに論理 H となり、そうでないときに論理 L となる。論理反転回路 INV は、比較回路 200 から出力された比較信号を論理反転し、その論理反転信号を出力する。スイッチ素子 SW_{201} は、電流電圧変換部 101 の出力端子と A/D 変換回路 400 の V_{ref} 入力端子との間に設けられている。スイッチ素子 SW_{202} は、電流電圧変換部 101 の出力端子と A/D 変換回路 400 の A_{in} 入力端子との間に設けられている。

スイッチ素子 SW_{203} は、電流電圧変換部 102 の出力端子と A/D 変換回路 400 の A_{in} 入力端子との間に設けられている。また、スイッチ素子 SW_{204} は、電流電圧変換部 102 の出力端子と A/D 変換回路 400 の V_{ref} 入力端子との間に設けられている。

スイッチ素子 SW_{201} および SW_{203} それぞれは、比較回路 200 から出力された比較信号が論理 H であるときに閉じ、この比較信号が論理 L であるときに開く。スイッチ素子 SW_{202} および SW_{204} それぞれは、論理反転回路 INV から出力された論理反転信号が論理 H であるときに閉じ、この論理反転信号が論理 L であるときに開く。すなわち、スイッチ素子 SW_{202} および SW_{204} それぞれは、比較回路 200 から出力された比較信号が論理 L であるときに閉じ、この比較信号が論理 H であるときに開く。そして、比較回路 200 およびスイッチ素子 $SW_{201} \sim SW_{204}$ を含む選択回路は、電流電圧変換部 101 から出力された電圧信号 V_1 および電流電圧変換部 102 から出力された電圧信号 V_2 のうち、電圧が大きい方の電圧信号を最大信号 V_{max} として A/D 変換回路 400 の V_{ref} 入力端子に入力させ、値が小さい方の電圧信号を最小信号 V_{min} として A/D 変換回路 400 の A_{in} 入力端子に入力させる。

A/D 変換回路 400 は、 V_{ref} 入力端子、 A_{in} 入力端子および D_{out} 出力端子を有

している。A/D変換回路400は、 V_{ref} 入力端子に入力した最大信号 V_{max} の電圧に基づいてA/D変換レンジを設定して、 A_{in} 入力端子に入力した最小信号（アナログ信号） V_{min} の電圧をデジタル信号に変換し、そのデジタル値を D_{out} 出力端子から出力する。すなわち、 D_{out} 出力端子から出力されるデジタル出力は、最小
5 信号 V_{min} の電圧を最大信号 V_{max} の電圧で除算した結果（ V_{min}/V_{max} ）を示すものである。

入射位置演算部510は、電圧信号 V_1 および電圧信号 V_2 それぞれの電圧（値）の大小比較の結果を示す比較結果を比較回路200より入力し、また、A/D変換回路400の D_{out} 出力端子から出力されたデジタル信号をも入力し、この比較
10 結果とデジタル信号とに基づいて、半導体位置検出素子10における光入射位置を求める。すなわち、A/D変換回路400の D_{out} 出力端子から出力されたデジタル出力のみでは、このデジタル出力が比（ V_1/V_2 ）及び比（ V_2/V_1 ）のうち何れを示すものであるかを判定することができないことから、入射位置演算部510は、比較回路200から出力された比較結果に基づいて、A/D変換回路4
15 00から出力されたデジタル出力が比（ V_1/V_2 ）及び比（ V_2/V_1 ）のうち何れを示すものであるかを判定し、その判定結果に基づいて半導体位置検出素子10における光入射位置を求める。

距離演算部610は、入射位置演算部510により求められた半導体位置検出素子10における光入射位置に基づいて、測距対象物までの距離を三角測量の原理により求める。なお、入射位置演算部510および距離演算部610それぞれ
20 は、デジタル回路により実現してもよいし、また、CPUにおけるソフトウェア処理により実現してもよい。また、入射位置演算部510および距離演算部610は、一体のものであってよく、比較回路200から出力された比較信号およびA/D変換回路400から出力されたデジタル値に基づいて直ちに測距対象物ま
25 での距離を求めてもよい。

限界検出部710は、A/D変換回路400の V_{ref} 入力端子に入力される最大

信号 $V_{\max}$ の電圧を監視して、その値が閾値より小さいときにその旨を示す信号を出力する。すなわち、検出すべき光が半導体位置検出素子 10 の光入射領域に入射せず背景光成分のみが入射した場合、電流電圧変換部 101 から出力される電圧信号 V_1 の電圧および電流電圧変換部 102 から出力される電圧信号 V_2 の電圧は共に小さく互いに略等しく、また、最大信号 $V_{\max}$ の電圧および最小信号 $V_{\min}$ の電圧も共に小さく互いに略等しい。このようなとき、検出すべき光が半導体位置検出素子 10 の光入射領域に入射していないにも拘わらず、A/D 変換回路 400 の D_{out} 出力端子から出力されるデジタル信号は、半導体位置検出素子 10 の光入射領域の略中央に光が入射したことを示すものとなる。そこで、限界検出部 710 は、最大信号 $V_{\max}$ の電圧を監視して閾値と比較することにより、検出すべき光が半導体位置検出素子 10 の光入射領域に入射したか否かを判断して、誤検出を防止するものである。

タイミング制御回路 810 は、電流電圧変換部 101 および 102 それぞれの動作を制御するための制御信号、および、投光部 20 による測距対象物へのスポット光またはスリット光の投光を制御するための制御信号を出力する。

図 2 は、A/D 変換回路 400 の回路図である。A/D 変換回路 400 は、可変容量積分回路 410、比較回路 A_{402} 、容量制御部 420 および読み出し部 430 を備える。

可変容量積分回路 410 は、容量素子 C_{401} 、アンプ A_{401} 、可変容量部 C_{400} およびスイッチ素子 SW_{401} を備える。アンプ A_{401} は、 A_{in} 入力端子に入力した電圧信号（アナログ信号）を、容量素子 C_{401} を介して反転入力端子に入力する。アンプ A_{401} の非反転入力端子は接地されている。可変容量部 C_{400} は、容量が可変であって制御可能であり、アンプ A_{401} の反転入力端子と出力端子との間に設けられ、入力した電圧信号に応じて電荷を蓄える。スイッチ素子 SW_{401} は、アンプ A_{401} の反転入力端子と出力端子との間に設けられ、開いているときには可変容量部 C_{400} に電荷の蓄積を行わせ、閉じているときには可変容量部 C_{400} における電荷蓄積をリセ

ットする。そして、可変容量積分回路 4 1 0 は、 A_{in} 入力端子に入力した電圧信号を入力し、可変容量部 C_{400} の容量に応じて積分し、積分した結果である積分信号を出力する。

比較回路 A_{402} は、可変容量積分回路 4 1 0 から出力された積分信号を反転入力端子に入力し、 V_{ref} 入力端子に入力した電圧信号を非反転入力端子に入力し、これら 2 つの入力信号の値を大小比較して、その大小比較の結果である比較結果信号を出力する。

容量制御部 4 2 0 は、比較回路 A_{402} から出力された比較結果信号を入力し、この比較結果信号に基づいて可変容量部 C_{400} の容量を制御する容量指示信号 C を出力するとともに、この比較結果信号に基づいて積分信号の値と V_{ref} 入力端子に入力した電圧信号の値とが所定の分解能で一致していると判断した場合に可変容量部 C_{400} の容量値に応じた第 1 のデジタル値（信号）を出力する。

読み出し部 4 3 0 は、容量制御部 4 2 0 から出力された第 1 のデジタル値を入力し、この第 1 のデジタル値に対応する第 2 のデジタル値を出力する。第 2 のデジタル値は、第 1 のデジタル値の値から可変容量積分回路 4 1 0 のオフセット値を除去した値を示すものである。読み出し部 4 3 0 は、例えば記憶素子であり、第 1 のデジタル値をアドレスとして入力し、記憶素子のそのアドレスに記憶されているデータを第 2 のデジタル値として出力する。この第 2 のデジタル値は、 A/D 変換回路 4 0 0 の D_{out} 出力端子から出力される。

図 3 は、 A/D 変換回路 4 0 0 中の可変容量積分回路 4 1 0 の詳細な回路図である。この図では、 $1/2^4 = 1/16$ の分解能を有する A/D 変換機能を備える回路構成を示し、以下、この回路構成で説明する。

この図に示すように、可変容量部 C_{400} は、容量素子 $C_{411} \sim C_{414}$ 、スイッチ素子 $SW_{411} \sim SW_{414}$ およびスイッチ素子 $SW_{421} \sim SW_{424}$ を備える。容量素子 C_{411} およびスイッチ素子 SW_{411} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{421} は、容量素子 C_{411} およびス

イッチ素子 SW_{411} の接続点と接地電位との間に設けられている。容量素子 C_{412} およびスイッチ素子 SW_{412} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{422} は、容量素子 C_{412} およびスイッチ素子 SW_{412} の接続点と接地電位との間に設けられている。容量素子 C_{413} およびスイッチ素子 SW_{413} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{423} は、容量素子 C_{413} およびスイッチ素子 SW_{413} の接続点と接地電位との間に設けられている。また、容量素子 C_{414} およびスイッチ素子 SW_{414} は、互いに縦続接続されて、アンプ A_{401} の反転入力端子と出力端子との間に設けられており、スイッチ素子 SW_{424} は、容量素子 C_{414} およびスイッチ素子 SW_{414} の接続点と接地電位との間に設けられている。

スイッチ素子 $SW_{411} \sim SW_{414}$ それぞれは、容量制御部 420 から出力された容量指示信号 C のうち $C_{11} \sim C_{14}$ に基づいて開閉する。スイッチ素子 $SW_{421} \sim SW_{424}$ それぞれは、容量制御部 420 から出力された容量指示信号 C のうち $C_{21} \sim C_{24}$ に基づいて開閉する。また、容量素子 $C_{411} \sim C_{414}$ の容量値を $C_{411} \sim C_{414}$ で表すとすれば、これらは、

$$C_{411} = 2 C_{412} = 4 C_{413} = 8 C_{414} \cdots (1)$$

$$C_{411} + C_{412} + C_{413} + C_{414} = C_0 \cdots (2)$$

なる関係を満たす。

次に、本実施形態に係る光位置検出装置および距離測定装置の動作について説明する。投光部 20 から測距対象物に向けてスポット光またはスリット光が投光されると、その測距対象物からの反射光はレンズを介して半導体位置検出素子 10 の光入射領域に入射する。半導体位置検出素子 10 の光入射領域に光が入射すると、光電変換効果により発生した光電流は、光入射位置に応じた割合で分配されて、第 1 の出力端子 11 から電流信号 I_1 として出力され、第 2 の出力端子 12 から電流信号 I_2 として出力される。電流信号 I_1 は電流電圧変換部 101 に入力

して、電流電圧変換されて電流信号 I_1 の値に応じた電圧信号 V_1 が電流電圧変換部 101 から出力される。一方、電流信号 I_2 は電流電圧変換部 102 に入力して、電流電圧変換されて電流信号 I_2 の値に応じた電圧信号 V_2 が電流電圧変換部 102 から出力される。

5 電流電圧変換部 101 から出力された電圧信号 V_1 および電流電圧変換部 102 から出力された電圧信号 V_2 それぞれの値は、比較回路 200 により大小比較され、その比較結果を示す比較信号が比較回路 200 から出力される。この比較信号に基づいてスイッチ素子 $SW_{201} \sim SW_{204}$ それぞれの開閉が制御されて、電圧信号 V_1 および電圧信号 V_2 のうちの値が大きい最大信号（最大電圧信号） $V_{\max}$ は、A/D 変換回路 400 の V_{ref} 入力端子に入力し、電圧信号 V_1 および電圧信号 V_2 のうちの値が小さい最小信号（最小電圧信号） $V_{\min}$ は、A/D 変換回路 400 の A_{in} 入力端子に入力する。また、最大信号 $V_{\max}$ は限界検出部 710 により閾値と大小比較されて、検出すべき光が半導体位置検出素子 10 の光入射領域に入射したか
10 否かが検知される。

15 続いて、図 4 A、図 4 B、図 4 C、図 4 D を用いて、A/D 変換回路 400 の動作を説明する。当初、可変容量積分回路 410 のスイッチ素子 SW_{401} は閉じられ、可変容量積分回路 410 はリセット状態とされている。また、可変容量積分回路 410 のスイッチ素子 $SW_{411} \sim SW_{414}$ それぞれが閉じられ、スイッチ素子 $SW_{421} \sim SW_{424}$ それぞれが開かれて、可変容量部 C_{400} の容量値が C_0 に設定されている。そして、その後の或る時刻に、A/D 変換回路 400 のスイッチ素子 SW_{401}
20 が開かれる。

A_{in} 入力端子に入力した最小信号 $V_{\min}$ は、A/D 変換回路 400 の可変容量積分回路 410 に入力する。可変容量積分回路 410 の容量素子 C_{401} に最小信号 $V_{\min}$ が入力すると、その最小信号 $V_{\min}$ の電圧と可変容量部 C_{400} の容量値 C_0 とに応じた電荷 Q が可変容量部 C_{400} に流入する（図 4 A 参照）。このとき、可変容量積分回路 410 から出力される積分信号の値 V_{sa} は、
25

$$V_{sa} = V_{13} = Q / C_0 \cdots (3)$$

なる式で表される。

引き続き、容量制御部 420 は、可変容量部 C_{400} のスイッチ素子 $SW_{412} \sim SW_{414}$ を開いた後、スイッチ素子 $SW_{422} \sim SW_{424}$ を閉じる（図 4 B 参照）。この結果、
5 可変容量部 C_{400} の容量値は C_{411} となり、可変容量積分回路 410 から出力される積分信号の電圧値 V_{sb} は、

$$V_{sb} = Q / C_{411} \cdots (4)$$

となる。この積分信号の電圧は、比較回路 A_{402} に入力し、 V_{ref} 入力端子に入力している最大信号 V_{max} の電圧と大小比較される。

もし、 $V_{sb} > V_{max}$ であれば、この比較結果を受けて容量制御部 420 は、さらに、
10 可変容量部 C_{400} のスイッチ素子 SW_{422} を開いた後に、スイッチ素子 SW_{412} を閉じる（図 4 C 参照）。この結果、可変容量部 C_{400} の容量値は $C_{411} + C_{412}$ となり、可変容量積分回路 410 から出力される積分信号の電圧 V_{sc} は、

$$V_{sc} = Q / (C_{411} + C_{412}) \cdots (5)$$

15 となる。この積分信号の電圧は、比較回路 A_{402} に入力し、最大信号 V_{max} の電圧と大小比較される。

また、 $V_{sb} < V_{max}$ であれば、この比較結果を受けて容量制御部 420 は、さらに、
可変容量部 C_{400} のスイッチ素子 SW_{411} および SW_{422} を開いた後に、スイッチ素子 SW_{412} および SW_{421} を閉じる（図 4 D 参照）。この結果、可変容量部 C_{400} の容量
20 値は C_{412} となり、可変容量積分回路 410 から出力される積分信号 V_{sd} の電圧は、

$$V_{sd} = Q / C_{412} \cdots (6)$$

となる。この積分信号の電圧は、比較回路 A_{402} に入力し、最大信号 V_{max} の電圧と大小比較される。

以後、同様にして、可変容量積分回路 410、比較回路 A_{402} および容量制御部
25 420 からなるフィードバックループにより、積分信号の電圧（値）と最大信号 V_{max} の電圧（値）とが所定の分解能で一致していると容量制御部 420 により判

断されるまで、可変容量部 C_{400} の容量値の設定、および、積分信号の電圧と最大信号 $V_{\max}$ の電圧との大小比較を繰り返す。最終的に得られる可変容量部 C_{400} の容量値 C_x は、

$$C_0 \cdot V_{\min} = C_x \cdot V_{\text{ref}} \cdots (7)$$

5 なる関係式で表される。

容量制御部 420 は、このようにして可変容量部 C_{400} の容量素子 $C_{411} \sim C_{414}$ の全てについて容量制御を終了すると、可変容量部 C_{400} の最終的な容量値に応じたデジタル値（信号）を読み出し部 430 へ向けて出力する。読み出し部 430 では、容量制御部 420 から出力されたデジタル値をアドレスとして入力し、記憶素子のそのアドレスに記憶されているデジタル値を出力する。このデジタル値は、
10 A/D変換回路 400 の D_{out} 出力端子から入射位置演算部 510 へ出力される。

入射位置演算部 510 では、A/D変換回路 400 から出力されたデジタル値および比較回路 200 から出力された比較信号に基づいて、半導体位置検出素子 10 における光入射位置が求められる。また、距離演算部 610 では、入射位置演算部 510 により求められた半導体位置検出素子 10 における光入射位置に基づいて、測距対象物までの距離が三角測量の原理により求められる。
15

以上のように、 V_{ref} 入力端子から比較回路 A_{402} に入力される最大信号 $V_{\max}$ の電圧は、A/D変換回路 400 が飽和することなく A/D変換することができる電圧信号の最大値すなわち A/D変換レンジを規定している。しかも、A/D変換回路 400 の A_{in} 入力端子に入力する最小信号 $V_{\min}$ の電圧は必ず最大信号 $V_{\max}$ の電圧以下であるから、上記 A/D変換レンジの全ての範囲を有効に活用することができる。すなわち、本実施形態における A/D変換回路 400 は、受光量が大きくても飽和することなく、且つ、受光量が小さくても A/D変換の分解能が優れたものとなる。また、本実施形態では、除算回路を設けることなく、A/D変換回路 400 により A/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時間が
20
25

短い。

(第2の実施形態)

次に、第2の実施形態に係る光位置検出装置および距離測定装置について説明する。図5は、第2の実施形態に係る光位置検出装置および距離測定装置の構成図である。本実施形態に係る光位置検出装置は、半導体位置検出素子10、積分回路111、112、平均背景光除去回路121、122、差分演算回路131、132、比較回路200、論理反転回路INV、スイッチ素子 $SW_{201} \sim SW_{204}$ 、A/D変換回路400、入射位置演算部510および限界検出部710を備える。本実施形態に係る距離測定装置は、上記光位置検出装置に加えて投光部20および距離演算部610を備える。また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路820を備える。

第1の実施形態と比較すると、第2の実施形態は、電流電圧変換部101に替えて積分回路111、平均背景光除去回路121および差分演算回路131を備えている点、電流電圧変換部102に替えて積分回路112、平均背景光除去回路122および差分演算回路132を備えている点、ならびに、タイミング制御回路810に替えてタイミング制御回路820を備えている点で異なる。

積分回路111および112それぞれは、互いに同一の回路構成である。積分回路111は、半導体位置検出素子10の第1の出力端子11から出力された電流信号 I_1 に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する。同様に、積分回路112は、半導体位置検出素子10の第2の出力端子12から出力された電流信号 I_2 に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する。

平均背景光除去回路121および122それぞれは、互いに同一の回路構成である。平均背景光除去回路121は、半導体位置検出素子10の出力端子11から出力される電流信号 I_1 から背景光の寄与分の平均値を除去する。同様に、平均背景光除去回路122は、半導体位置検出素子10の出力端子12から出力され

る電流信号 I_2 から背景光の寄与分の平均値を除去する。

差分演算回路 1 3 1 および 1 3 2 それぞれは、互いに同一の回路構成である。差分演算回路 1 3 1 は、投光部 2 0 により測距対象物に投光されていないときに積分回路 1 1 1 から出力された電圧信号と、投光部 2 0 により測距対象物に投光されているときに積分回路 1 1 1 から出力された電圧信号との差を求めて、この差に応じて電圧信号 V_1 を出力する。同様に、差分演算回路 1 3 2 は、投光部 2 0 により測距対象物に投光されていないときに積分回路 1 1 2 から出力された電圧信号と、投光部 2 0 により測距対象物に投光されているときに積分回路 1 1 2 から出力された電圧信号との差を求めて、この差に応じて電圧信号 V_2 を出力する。

図 6 は、積分回路 1 1 1、平均背景光除去回路 1 2 1 および差分演算回路 1 3 1 の回路図である。積分回路 1 1 2、平均背景光除去回路 1 2 2 および差分演算回路 1 3 2 の回路図も同様である。

積分回路 1 1 1 は、増幅器 A_1 、容量素子 C_1 、スイッチ素子 SW_{11} およびスイッチ素子 SW_{12} を備えている。容量素子 C_1 およびスイッチ素子 SW_{11} は、互いに縦続接続されて増幅器 A_1 の入出力端子間に設けられている。スイッチ素子 SW_{12} も増幅器 A_1 の入出力端子間に設けられている。スイッチ素子 SW_{11} は、タイミング制御回路 8 2 0 から出力される ST 信号により開閉が制御される。スイッチ素子 SW_{12} は、タイミング制御回路 8 2 0 から出力される $RS1$ 信号により開閉が制御される。この積分回路 1 1 1 は、スイッチ素子 SW_{11} が閉じてスイッチ素子 SW_{12} が開いているときに、半導体位置検出素子 1 0 の出力端子 1 1 から出力された電流信号 I_1 のうち増幅器 A_1 に入力した電流成分に応じて電荷を容量素子 C_1 に蓄積し、その蓄積された電荷の量に応じた電圧信号を平均背景光除去回路 1 2 1 および差分演算回路 1 3 1 それぞれへ出力する。

平均背景光除去回路 1 2 1 は、定電流発生源 S_2 、MOS トランジスタ T_2 、容量素子 C_2 およびスイッチ素子 SW_2 を備えている。MOS トランジスタ T_2 のソース端子は、半導体位置検出素子 1 0 の出力端子 1 1 および定電流発生源 S_2 に接続

されている。MOSトランジスタ T_2 のゲート端子は、容量素子 C_2 を介して接地され、スイッチ素子 SW_2 を介して積分回路 1 1 1 の出力端子に接続されている。MOSトランジスタ T_2 のドレイン端子は直接に接地されている。スイッチ素子 SW_2 は、タイミング制御回路 8 2 0 から出力される RM 信号により開閉が制御される。この平均背景光除去回路 1 2 1 は、スイッチ素子 SW_2 が閉じているときに、積分回路 1 1 1 から出力された電圧信号を容量素子 C_2 に記憶するとともに、その電圧信号を MOS トランジスタ T_2 のゲート端子に印加して、そのゲート電圧に応じた電流を MOS トランジスタ T_2 のソース端子からドレイン端子へ流す。また、平均背景光除去回路 1 2 1 は、スイッチ素子 SW_2 が開いた後も、容量素子 C_2 に記憶された電圧信号を MOS トランジスタ T_2 のゲート端子に印加して、そのゲート電圧に応じた電流を MOS トランジスタ T_2 のソース端子からドレイン端子へ流す。

差分演算回路 1 3 1 は、増幅器 A_3 、容量素子 C_{31} 、容量素子 C_{32} 、スイッチ素子 SW_{31} およびスイッチ素子 SW_{32} を備えている。入力端子から出力端子へ順にスイッチ素子 SW_{31} 、容量素子 C_{31} および増幅器 A_3 が接続されており、増幅器 A_3 の入出力端子間にスイッチ素子 SW_{32} および容量素子 C_{32} が互いに並列接続されている。スイッチ素子 SW_{31} は、タイミング制御回路 8 2 0 から出力される CSW 信号により開閉が制御される。スイッチ素子 SW_{32} は、タイミング制御回路 8 2 0 から出力される RS 2 信号により開閉が制御される。

この差分演算回路 1 3 1 は、スイッチ素子 SW_{32} を閉じているときにスイッチ素子 SW_{31} を一定期間だけ閉じることで、積分回路 1 1 1 から出力された電圧信号に応じた電荷 Q_1 だけ容量素子 C_{31} に充電する。そして、スイッチ素子 SW_{32} を開いているときにスイッチ素子 SW_{31} を一定期間だけ閉じることで、積分回路 1 1 1 から出力される新たな電圧信号に応じた電荷 Q_2 だけ容量素子 C_{31} に充電しようとする。このようにして、電荷 Q_1 と電荷 Q_2 との差分すなわち電荷 ($Q_1 - Q_2$) を容量素子 C_{32} に蓄積して、その蓄積された電荷 ($Q_1 - Q_2$) に応

じた電圧信号 V_1 をアンプ A_3 から出力する。

次に、本実施形態に係る光位置検出装置および距離測定装置の動作について説明する。投光部20から測距対象物に向けてスポット光またはスリット光が投光されると、その測距対象物からの反射光および背景光はレンズを介して半導体位置検出素子10の光入射領域に入射する。半導体位置検出素子10の光入射領域に光が入射すると、光電変換効果により発生した光電流は、光入射位置に応じた割合で分配されて、第1の出力端子11から電流信号 I_1 として出力され、第2の出力端子12から電流信号 I_2 として出力される。

また、投光部20から測距対象物に向けてスポット光またはスリット光が投光されていないときにも、半導体位置検出素子10の光入射領域に背景光成分が入射し、この背景光成分に応じた電流信号が半導体位置検出素子10の出力端子11および12それぞれから出力される。本実施形態では、積分回路111、平均背景光除去回路121および差分演算回路131により、電流信号 I_1 から背景光成分が除去され、電圧信号 V_1 が出力される。一方、積分回路112、平均背景光除去回路122および差分演算回路132により、電流信号 I_2 から背景光成分が除去され、電圧信号 V_2 が出力される。

図7A、図7B、図7C、図7D、図7E、図7F、図7G、図7Hは、積分回路111、平均背景光除去回路121および差分演算回路131の動作を説明するためのタイミングチャートである。積分回路112、平均背景光除去回路122および差分演算回路132の動作も同様である。

まず、時刻 t_1 から時刻 t_2 までの期間 T_1 では、投光部20はスポット光またはスリット光を出力しない状態に設定される。RM信号が論理Hとなることにより、平均背景光除去回路121のスイッチ素子 SW_2 は閉じられる。ST信号およびRS1信号それぞれが論理Lとなることにより、積分回路111のスイッチ素子 SW_{11} および SW_{12} それぞれは開かれ、積分回路111は非積分動作状態に設定される。

この期間T₁では、積分回路111の入力端子には、平均背景光除去回路121の定電流発生源S₂からの供給電流と、半導体位置検出素子10に入射する背景光に起因する出力端子11からの出力電流との和I_Tが流入する。そして、非積分動作状態にある積分回路111からの出力電圧が平均背景光除去回路121のトランジスタT₂のゲート端子に供給されることにより、この電流I_Tの全ては、平均背景光除去回路121のトランジスタT₂のソース端子からドレイン端子へ流れて除去される。この状態でのトランジスタT₂のゲート・ソース間電圧V_{gs}は、

$$V_{gs} = (2 \times I_T / \beta)^{1/2} + V_{th} \quad \dots(8)$$

で表される。ここで、βはトランジスタT₂のサイズで決まる定数であり、V_{th}はトランジスタT₂の閾値である。

時刻t₂に、RM信号が論理Lとなることにより、平均背景光除去回路121のスイッチ素子SW₂は開かれる。その後も、スイッチ素子SW₂が開かれた時点で積分回路111の入力端子に供給されていた電流値だけ引き続いて平均背景光除去回路121のトランジスタT₂を流れ続ける。すなわち、トランジスタT₂のゲート・ソース間電圧V_{gs}が容量素子C₂に保持され、以後の計測にあたってのノイズの主成分である背景光の平均的な寄与分と、平均背景光除去回路121の定電流発生源S₂からの供給電流とが除去される。なお、定電流発生源S₂は、以後の計測にあたって、背景光の光量の変動してもトランジスタT₂の電流方向を保証するために設置されている。

また、時刻t₂に、RS1信号が論理Hとなることにより、積分回路111のスイッチ素子SW₁₂は閉じられる。その後に、ST信号が論理Hとなることにより、積分回路111のスイッチ素子SW₁₁は閉じられ、積分回路11の容量素子C₁は放電される。

時刻t₃から時刻t₄までの期間T₂では、RS1信号が論理Lとなることにより、積分回路111のスイッチ素子SW₁₂は開かれ、積分回路111は積分動作状態とされる。この状態が設定されると、背景光の変化分に相当する電流が積分

回路 1 1 1 に流入し容量素子 C_1 に充電される。

この結果、期間 T_2 では、背景光のみが入射し、背景光の変動によって発生した光電流の変動分が積分回路 1 1 1 の容量素子 C_1 に充電されるので、積分回路 1 1 1 から出力される積分信号の電圧が次第に上昇していく。そして、時刻 t_3 から時間 τ 経過した時刻 t_4 における積分回路 1 1 1 の積分信号の電圧を V_{11} とし、背景光の変動分によって半導体位置検出素子 1 0 の出力端子 1 1 から出力される電流を I_d とすれば、 $I_1 = I_d$ であるから、

$$V_{11} = I_d \cdot \tau / C_1 \cdots (9)$$

となる。

時刻 t_4 直前から時刻 t_4 までの期間、 CSW 信号が論理 H となることにより、差分演算回路 1 3 1 のスイッチ素子 SW_{31} は閉じられる。また、この間、 RS_2 信号が論理 H となっており、差分演算回路 1 3 1 のスイッチ素子 SW_{32} は閉じられている。そして、スイッチ素子 SW_{31} が開かれた時刻 t_4 における積分回路 1 1 1 からの出力電圧 V_{11} は、時刻 t_4 以降も差分演算回路 1 3 1 の容量素子 C_{32} に保持される。また、時刻 t_4 に、 RS_1 信号が論理 H となることにより、積分回路 1 1 1 のスイッチ素子 SW_{12} は閉じられ、積分回路 1 1 1 の容量素子 C_1 は放電される。

次いで、時刻 t_5 から時刻 t_6 までの期間 T_3 では、投光部 2 0 より測距対象物に向けてスポット光またはスリット光が投光される。また、この期間 T_3 では、 RS_1 信号が論理 L となることにより、積分回路 1 1 1 のスイッチ素子 SW_{12} は開かれ、積分回路 1 1 1 は積分動作状態とされる。この状態が設定されると、背景光の変化分と反射光との和に相当する電流が積分回路 1 1 1 に流入し容量素子 C_1 に充電される。なお、期間 T_2 および T_3 それぞれの時間 τ は互いに等しい。

そして、時刻 t_5 から時間 τ 経過した時刻 t_6 における積分回路 1 1 1 の積分信号の電圧を V_{12} とし、反射スポット光成分による電流を I_{sh} とし、背景光の変動分の光強度は期間 T_2 のときと変わらないので背景光変動分の電流を I_d とすると、 $I_1 = I_d + I_{sh}$ であるから、

$$V_{12} = (I_{sh} + I_d) \cdot \tau / C_1 \cdots (10)$$

となる。

時刻 t_6 直前から時刻 t_6 までの期間、CSW 信号が論理 H となることにより、差分演算回路 131 のスイッチ素子 SW_{31} は閉じられる。また、この間、RS2 信号が論理 L となっており、差分演算回路 131 のスイッチ素子 SW_{32} は開かれている。そして、時刻 t_6 以降、差分演算回路 131 の容量素子 C_{31} および C_{32} には、電荷保存の法則により、

$$(V_{12} - V_{11}) \cdot C_{31} = V_1 \cdot C_{32} \cdots (11)$$

に従った電荷が保持される。

そして、この(11)式に(9)式および(10)式を代入すると、差分演算回路 131 の出力端子から出力される電圧信号 V_1 の値は、

$$V_1 = I_{sh} \cdot \tau \cdot C_{31} / (C_1 \cdot C_{32}) \cdots (12)$$

で示される値となる。また、容量素子 C_{31} および C_{32} それぞれの容量値を互いに等しくすると、

$$V_1 = I_{sh} \cdot \tau / C_1 \cdots (13)$$

となる。

積分回路 112、平均背景光除去回路 122 および差分演算回路 132 も同様に動作する。すなわち、差分演算回路 132 の出力端子から出力される電圧信号 V_2 の値は上記(12)式または上記(13)式と同様に表される。このようにして電圧信号 V_1 および V_2 それぞれが得られると、これ以降、第 1 の実施形態の場合と同様にして本実施形態でも動作する。

本実施形態に係る光位置検出装置および距離測定装置は、第 1 の実施形態に係るものが奏する効果と同様の効果を奏する他、以下のような効果をも奏する。すなわち、本実施形態では、差分演算回路 131、132 を設けて、投光部 20 により測距対象物に投光されていないときに積分回路 111、112 から出力された電圧信号 V_{11} と、投光部 20 により測距対象物に投光されているときに積分回

路 1 1 1, 1 1 2 から出力された電圧信号 V_{12} との差を求めて、この差に応じた電圧信号 V_1 , V_2 を出力するようにしたので、背景光成分が除去される。したがって、反射スポット光成分のみに基づいて、半導体位置検出素子 1 0 における光入射位置や測距対象物までの距離を精度よく求めることができる。また、本実施形態では、平均背景光除去回路 1 2 1, 1 2 2 により背景光の定常成分を除去し、差分演算回路 1 3 1, 1 3 2 により背景光の変動成分を除去することにより、半導体位置検出素子 1 0 における光入射位置や測距対象物までの距離を更に精度よく求めることができる。

なお、差分演算回路 1 3 1, 1 3 2 は他の回路構成も可能である。例えば、図 8 A に示すように、容量素子とバッファ回路とが縦続接続され、これらの接続点がスイッチ素子を介して接地されたものであってもよい。この回路では、スイッチ素子が閉じているときに容量素子に電荷 Q_1 だけ充電し、スイッチ素子が開いているときに容量素子から電荷 Q_2 を放電し、このようにして、電荷 Q_1 と電荷 Q_2 との差分すなわち電荷 $(Q_1 - Q_2)$ を容量素子に蓄積して、その蓄積された電荷 $(Q_1 - Q_2)$ に応じた電圧信号をバッファ回路から出力する。また、例えば、図 8 B に示すように、第 1 のスイッチ素子を閉じて第 1 の容量素子に電圧信号 V_{11} を記憶し、第 2 のスイッチ素子を閉じて第 2 の容量素子に電圧信号 V_{12} を記憶し、電圧信号 V_{11} および V_{12} それぞれを差動回路に入力して、両者の差を差動回路から出力するようにしてもよい。

(第 3 の実施形態)

次に、第 3 の実施形態に係る光位置検出装置および距離測定装置について説明する。図 9 は、第 3 の実施形態に係る光位置検出装置および距離測定装置の構成図である。本実施形態に係る光位置検出装置は、半導体位置検出素子 1 0、第 1 の電流電圧変換部 1 0 1、第 2 の電流電圧変換部 1 0 2、加算回路 3 0 0、スイッチ素子 $SW_{301} \sim SW_{302}$ 、A/D 変換回路 4 0 0、入射位置演算部 5 3 0 および限界検出部 7 3 0 を備える。本実施形態に係る距離測定装置は、上記光位置検出

装置に加えて投光部 2 0 および距離演算部 6 3 0 を備える。また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路 8 3 0 を備える。

第 1 の実施形態と比較すると、第 3 の実施形態は、比較回路 2 0 0 およびスイッチ素子 $SW_{201} \sim SW_{204}$ に替えて加算回路 3 0 0 およびスイッチ素子 $SW_{301} \sim SW_{302}$ を備えている点、入射位置演算部 5 1 0 に替えて入射位置演算部 5 3 0 を備えている点、距離演算部 6 1 0 に替えて距離演算部 6 3 0 を備えている点、限界検出部 7 1 0 に替えて限界検出部 7 3 0 を備えている点、ならびに、タイミング制御回路 8 1 0 に替えてタイミング制御回路 8 3 0 を備えている点で異なる。

加算回路 3 0 0 は、第 1 の電流電圧変換部 1 0 1 から出力された第 1 の電圧信号 V_1 および第 2 の電流電圧変換部 1 0 2 から出力された第 2 の電圧信号 V_2 を入力し、電圧信号 V_1 の電圧（値）と電圧信号 V_2 の電圧（値）とを加算して、その加算された和である和信号 $V_{sum} (= V_1 + V_2)$ を出力する。スイッチ素子 $SW_{301} \sim SW_{302}$ は、タイミング制御回路 8 3 0 により制御されて開閉し、電圧信号 V_1 および電圧信号 V_2 のうち何れかを選択して、その選択した電圧信号を A/D 変換回路 4 0 0 の A_{in} 入力端子に入力させる。

A/D 変換回路 4 0 0 は、第 1 の実施形態で説明した構成と同様の構成である。ただし、本実施形態では、A/D 変換回路 4 0 0 は、加算回路 3 0 0 から出力された電圧信号 V_{sum} を V_{ref} 入力端子に入力し、スイッチ素子 $SW_{301} \sim SW_{302}$ により選択された電圧信号 V_1 または V_2 を A_{in} 入力端子に入力する。そして、A/D 変換回路 4 0 0 は、 V_{ref} 入力端子に入力した電圧信号 V_{sum} に基づいて A/D 変換レンジを設定して、 A_{in} 入力端子に入力した電圧信号 V_1 または V_2 をデジタル信号に変換し、そのデジタル値を D_{out} 出力端子から出力する。したがって、 D_{out} 出力端子から出力されるデジタル値は、電圧信号 V_1 または V_2 の電圧（値）を電圧信号 V_{sum} の電圧（値）で除算した結果 (V_1 / V_{sum}) または (V_2 / V_{sum}) を示すものである。

入射位置演算部 5 3 0 は、A/D 変換回路 4 0 0 の D_{out} 出力端子から出力され

たデジタル値（デジタル信号）を入力し、このデジタル値に基づいて、半導体位置検出素子 10 における光入射位置を求める。なお、A/D 変換回路 400 は比 (V_1/V_{sum}) を示すデジタル値（デジタル信号）を出力して、入射位置演算部 530 はこのデジタル値に基づいて光入射位置を求めてもよいし、A/D 変換回路 400 は比 (V_2/V_{sum}) を示すデジタル値（デジタル信号）を出力して、入射位置演算部 530 はこのデジタル値に基づいて光入射位置を求めてもよい。これらの場合には、スイッチ素子 $SW_{301} \sim SW_{302}$ それぞれの開閉状態は固定されていてもよい。

また、スイッチ素子 $SW_{301} \sim SW_{302}$ が順次に閉じることにより、A/D 変換回路 400 は、比 (V_1/V_{sum}) を示すデジタル値および比 (V_2/V_{sum}) を示すデジタル値を順次に出力して、入射位置演算部 530 は、これら 2 つのデジタル値の差に基づいて光入射位置を求めてもよい。

距離演算部 630 は、入射位置演算部 530 により求められた半導体位置検出素子 10 における光入射位置に基づいて、測距対象物までの距離を三角測量の原理により求める。なお、入射位置演算部 530 および距離演算部 630 それぞれは、デジタル回路により実現してもよいし、また、CPU におけるソフトウェア処理により実現してもよい。また、入射位置演算部 530 および距離演算部 630 は、一体のものであってよく、A/D 変換回路 400 から出力されたデジタル出力に基づいて直ちに測距対象物までの距離を求めてもよい。

限界検出部 730 は、加算回路 300 から出力され A/D 変換回路 400 の V_{ref} 入力端子に入力される電圧信号 V_{sum} の値を監視して、その値が閾値より小さいときにその旨を示す信号を出力する。すなわち、検出すべき光が半導体位置検出素子 10 の光入射領域に入射せず背景光成分のみが入射した場合、電流電圧変換部 101 から出力される電圧信号 V_1 の電圧および電流電圧変換部 102 から出力される電圧信号 V_2 の電圧は共に小さくて互いに略等しく、また、加算回路 300 から出力される電圧信号 V_{sum} の電圧も小さい。このようなとき、検出すべき光

が半導体位置検出素子 10 の光入射領域に入射していないにも拘わらず、A/D 変換回路 400 の D_{out} 出力端子から出力されるデジタル信号は、半導体位置検出素子 10 の光入射領域の略中央に光が入射したことを示すものとなる。そこで、
5 限界検出部 730 は、最大信号 V_{sum} の電圧を監視して閾値と比較することにより、
検出すべき光が半導体位置検出素子 10 の光入射領域に入射したか否かを判断して、誤検出を防止するものである。

タイミング制御回路 830 は、電流電圧変換部 101 および 102 それぞれの動作を制御するための制御信号、投光部 20 による測距対象物へのスポット光またはスリット光の投光を制御するための制御信号、および、スイッチ素子 SW_{301} ~ SW_{302} それぞれの開閉を制御するための制御信号を出力する。また、タイミング制御回路 830 は、入射位置演算部 530 における差分演算動作を制御するための制御信号を出力する。

次に、本実施形態に係る光位置検出装置および距離測定装置の動作について説明する。投光部 20 から測距対象物に向けてスポット光またはスリット光が投光
15 されると、その測距対象物からの反射光はレンズを介して半導体位置検出素子 10 の光入射領域に入射する。半導体位置検出素子 10 の光入射領域に光が入射すると、光電変換効果により発生した光電流は、光入射位置に応じた割合で分配されて、第 1 の出力端子 11 から電流信号 I_1 として出力され、第 2 の出力端子 12 から電流信号 I_2 として出力される。電流信号 I_1 は電流電圧変換部 101 に入力
20 して、電流電圧変換されて電流信号 I_1 の値に応じた電圧信号 V_1 が電流電圧変換部 101 から出力される。一方、電流信号 I_2 は電流電圧変換部 102 に入力して、電流電圧変換されて電流信号 I_2 の値に応じた電圧信号 V_2 が電流電圧変換部 102 から出力される。

電流電圧変換部 101 から出力された電圧信号 V_1 および電流電圧変換部 102 から出力された電圧信号 V_2 それぞれの値は、加算回路 300 により加算され、
25 その加算結果である電圧信号 V_{sum} が加算回路 300 から出力される。この加算回

路300から出力された電圧信号 V_{sum} は、A/D変換回路400の V_{ref} 入力端子に入力する。また、この電圧信号 V_{sum} は、限界検出部730により閾値と大小比較されて、検出すべき光が半導体位置検出素子10の光入射領域に入射したか否かが検知される。また、スイッチ素子 SW_{301} または SW_{302} が閉じられて、電圧信号 V_1 または電圧信号 V_2 がA/D変換回路400の A_{in} 入力端子に入力する。

A/D変換回路400では、加算回路300から出力された電圧信号 V_{sum} が V_{ref} 入力端子に入力し、スイッチ素子 $SW_{301} \sim SW_{302}$ により選択された電圧信号 V_1 または V_2 が A_{in} 入力端子に入力して、第1の実施形態の場合と同様の動作によりA/D変換と同時に実質的な除算演算が行われる。そして、A/D変換回路400の D_{out} 出力端子からは、電圧信号 V_1 または V_2 の電圧を電圧信号 V_{sum} の電圧で除算した結果(V_1/V_{sum})または(V_2/V_{sum})を示すデジタル信号が出力される。

入射位置演算部530では、A/D変換回路400から出力されたデジタル信号に基づいて、半導体位置検出素子10における光入射位置が求められる。また、距離演算部630では、入射位置演算部530により求められた半導体位置検出素子10における光入射位置に基づいて、測距対象物までの距離が三角測量の原理により求められる。

以上のように、 V_{ref} 入力端子から比較回路 A_{402} に入力される最大信号 V_{max} の電圧は、A/D変換回路400が飽和することなくA/D変換することができる電圧信号の最大値すなわちA/D変換レンジを規定している。しかも、A/D変換回路400の A_{in} 入力端子に入力する電圧信号 V_1 または V_2 の値は必ず電圧信号 V_{sum} の値以下であるから、上記A/D変換レンジの全ての範囲を有効に活用することができる。すなわち、本実施形態におけるA/D変換回路400は、受光量が大きくても飽和することなく、且つ、受光量が小さくてもA/D変換の分解能が優れたものとなる。また、本実施形態では、除算回路を設けることなく、A/D変換回路400によりA/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時

間が短い。

(第4の実施形態)

次に、第4の実施形態に係る光位置検出装置および距離測定装置について説明する。図10は、第4の実施形態に係る光位置検出装置および距離測定装置の構成図である。本実施形態に係る光位置検出装置は、半導体位置検出素子10、積分回路111、112、平均背景光除去回路121、122、差分演算回路131、132、加算回路300、スイッチ素子 $SW_{301} \sim SW_{302}$ 、A/D変換回路400、入射位置演算部530および限界検出部730を備える。本実施形態に係る距離測定装置は、上記光位置検出装置に加えて投光部20および距離演算部630を備える。また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路840を備える。

第3の実施形態と比較すると、第4の実施形態は、電流電圧変換部101に替えて積分回路111、平均背景光除去回路121および差分演算回路131を備えている点、電流電圧変換部102に替えて積分回路112、平均背景光除去回路122および差分演算回路132を備えている点、ならびに、タイミング制御回路830に替えてタイミング制御回路840を備えている点で異なる。

なお、積分回路111、平均背景光除去回路121および差分演算回路131は、図6に示した回路図の構成と同様の構成であり、図7A乃至図7Hに示したタイミングチャートと同様のタイミングチャートで動作する。積分回路112、平均背景光除去回路122および差分演算回路132も同様である。

本実施形態に係る光位置検出装置および距離測定装置の動作は、差分演算回路131、132から電圧信号 V_1 、 V_2 が出力されるまでは第2の実施形態の場合と同様であり、それ以降は第3の実施形態の場合と同様である。また、本実施形態に係る光位置検出装置および距離測定装置が奏する効果は、第2の実施形態に係るものが奏する効果と同様であり、第3の実施形態に係るものが奏する効果と同様である。

(第5の実施形態)

次に、第5の実施形態に係る光位置検出装置および距離測定装置について説明する。図11は、第5の実施形態に係る光位置検出装置および距離測定装置の構成図である。本実施形態に係る光位置検出装置および距離測定装置は、第1の実施形態に係るものをマルチチャネル化したものである。

本実施形態に係る光位置検出装置は、ユニット $U_1 \sim U_N$ ($N \geq 2$)、A/D変換回路400、入射位置演算部510、限界検出部710およびシフトレジスタ950を備える。本実施形態に係る距離測定装置は、上記光位置検出装置に加えて投光部20および距離演算部610を備える。また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路810を備える。

各ユニット U_n ($1 \leq n \leq N$) それぞれは、互いに同一の回路構成であり、半導体位置検出素子10、電流電圧変換部101、電流電圧変換部102、比較回路200、論理反転回路INV、スイッチ素子 $SW_{201} \sim SW_{204}$ 、および、スイッチ素子 $SW_{211} \sim SW_{213}$ を備える。各ユニット U_n の半導体位置検出素子10はアレイ状に配置されている。スイッチ素子 SW_{211} は、最大信号 $V_{\max}$ をユニット U_n 外に出力するか否かを制御するものである。スイッチ素子 SW_{212} は、最大信号 $V_{\min}$ をユニット U_n 外に出力するか否かを制御するものである。また、スイッチ素子 SW_{213} は、比較回路200から出力された比較信号をユニット U_n 外に出力するか否かを制御するものである。1つのユニット中のスイッチ素子 $SW_{211} \sim SW_{213}$ それぞれは互いに同一タイミングで開閉し、異なるユニット間では互いに異なるタイミングで開閉する。シフトレジスタ950は、各ユニット U_n それぞれのスイッチ素子 $SW_{211} \sim SW_{213}$ を順次に閉じる。

各ユニット U_n それぞれでは、スイッチ素子 $SW_{201} \sim SW_{204}$ により最大信号 $V_{\max}$ および最小信号 $V_{\min}$ が選択されるまでは、第1の実施形態の場合と同様に動作し、また、互いに同一タイミングで動作する。その後は、シフトレジスタ950から出力される制御信号により、先ず第1のユニット U_1 中のスイッチ素子 $SW_{211} \sim S$

5 W_{213} が閉じられて、第1のユニット U_1 における最大信号 $V_{\max}$ が限界検出部 7 1 0
に入力し、第1のユニット U_1 における最大信号 $V_{\max}$ および最小信号 $V_{\min}$ が A/D
変換回路 4 0 0 に入力し、第1のユニット U_1 における比較回路 2 0 0 から出力さ
れた比較信号が入射位置演算部 5 1 0 に入力して、第1の実施形態の場合と同様
10 に動作する。以降順次に、第 n のユニット U_n 中のスイッチ素子 $SW_{211} \sim SW_{213}$ が
閉じられて、第 n のユニット U_n における最大信号 $V_{\max}$ が限界検出部 7 1 0 に入力
し、第 n のユニット U_n における最大信号 $V_{\max}$ および最小信号 $V_{\min}$ が A/D 変換回
路 4 0 0 に入力し、第 n のユニット U_n における比較回路 2 0 0 から出力された比
較信号が入射位置演算部 5 1 0 に入力して、第1の実施形態の場合と同様に動作
15 する。

本実施形態に係る光位置検出装置および距離測定装置は、第1の実施形態に係
るものが奏する効果と同様の効果を奏する他、複数の半導体位置検出素子 1 0 が
アレイ配置されているので、2次元の光入射領域に光が入射した位置を検出する
ことができる。また、本実施形態では、電流電圧変換部 1 0 1 および 1 0 2 なら
20 びに比較回路 2 0 0 等を各ユニット U_n 毎に個別に設け、A/D 変換回路 4 0 0、
入射位置演算部 5 1 0、距離演算部 6 1 0 および限界検出部 7 1 0 を各ユニット
 U_n に共通のものとして設けたことにより、半導体光検出素子 1 0 をマルチチャネ
ル化したにも拘わらず、回路規模が小さく、処理時間が短い。

20 なお、本実施形態において、電流電圧変換部 1 0 1 に替えて積分回路 1 1 1、
平均背景光除去回路 1 2 1 および差分演算回路 1 3 1 を備え、また、電流電圧変
換部 1 0 2 に替えて積分回路 1 1 2、平均背景光除去回路 1 2 2 および差分演算
回路 1 3 2 を備えてもよい。

(第6の実施形態)

25 次に、第6の実施形態に係る光位置検出装置および距離測定装置について説明
する。図 1 2 は、第6の実施形態に係る光位置検出装置および距離測定装置の構
成図である。本実施形態に係る光位置検出装置および距離測定装置は、第3の実

施形態に係るものをマルチチャネル化したものである。

本実施形態に係る光位置検出装置は、ユニット $U_1 \sim U_N$ ($N \geq 2$)、A/D 変換回路 400、入射位置演算部 530、限界検出部 730 およびシフトレジスタ 960 を備える。本実施形態に係る距離測定装置は、上記光位置検出装置に加えて投光部 20 および距離演算部 630 を備える。また、本実施形態に係る光位置検出装置および距離測定装置は更にタイミング制御回路 830 を備える。

各ユニット U_n ($1 \leq n \leq N$) それぞれは、互いに同一の回路構成であり、半導体位置検出素子 10、電流電圧変換部 101、電流電圧変換部 102、加算回路 300、スイッチ素子 $SW_{301} \sim SW_{302}$ 、および、スイッチ素子 $SW_{311} \sim SW_{312}$ を備える。各ユニット U_n の半導体位置検出素子 10 はアレイ配置されている。スイッチ素子 SW_{311} は、加算回路 300 から出力された電圧信号 V_{sum} をユニット U_n 外に出力するか否かを制御するものである。また、スイッチ素子 SW_{312} は、スイッチ素子 SW_{301} および SW_{302} により選択された電圧信号 V_1 または V_2 をユニット U_n 外に出力するか否かを制御するものである。1つのユニット中のスイッチ素子 $SW_{311} \sim SW_{312}$ それぞれは互いに同一タイミングで開閉し、異なるユニット間では互いに異なるタイミングで閉じる。シフトレジスタ 960 は、各ユニット U_n それぞれのスイッチ素子 $SW_{311} \sim SW_{312}$ を順次に閉じる。

各ユニット U_n それぞれでは、加算回路 300 により電圧信号 V_{sum} が出力され、スイッチ素子 $SW_{301} \sim SW_{302}$ により電圧信号 V_1 または電圧信号 V_2 が選択されるまでは、第3の実施形態の場合と同様に動作し、また、互いに同一タイミングで動作する。その後は、シフトレジスタ 960 から出力される制御信号により、先ず第1のユニット U_1 中のスイッチ素子 $SW_{311} \sim SW_{312}$ が閉じられて、第1のユニット U_1 における電圧信号 V_{sum} が限界検出部 730 に入力し、第1のユニット U_1 における電圧信号 V_{sum} および電圧信号 V_1 または V_2 が A/D 変換回路 400 に入力して、第3の実施形態の場合と同様に動作する。以降順次に、第 n のユニット U_n 中のスイッチ素子 $SW_{311} \sim SW_{312}$ が閉じられて、第 n のユニット U_n における電

圧信号 V_{sum} が限界検出部 730 に入力し、第 n のユニット U_n における電圧信号 V_{sum} および電圧信号 V_1 または V_2 が A/D 変換回路 400 に入力して、第 3 の実施形態の場合と同様に動作する。

5 本実施形態に係る光位置検出装置および距離測定装置は、第 3 の実施形態に係るものが奏する効果と同様の効果を奏する他、複数の半導体位置検出素子 10 がアレイ配置されていることから、2 次元の光入射領域に光が入射した位置を検出することができる。また、本実施形態では、電流電圧変換部 101 および 102 ならびに加算回路 300 等を各ユニット U_n 毎に個別に設ける一方、A/D 変換回路 400、入射位置演算部 530、距離演算部 630 および限界検出部 730 を
10 各ユニット U_n に共通のものとして設けたことにより、半導体光検出素子 10 をマルチチャネル化したにも拘わらず、回路規模が小さく、処理時間が短い。

15 なお、本実施形態においても、電流電圧変換部 101 に替えて積分回路 111、平均背景光除去回路 121 および差分演算回路 131 を備え、また、電流電圧変換部 102 に替えて積分回路 112、平均背景光除去回路 122 および差分演算回路 132 を備えてもよい。

20 以上、詳細に説明したとおり、本発明に係る第 1 の光位置検出装置によれば、第 1 の電流電圧変換部から出力された第 1 の電圧信号および第 2 の電流電圧変換部から出力された第 2 の電圧信号それぞれは選択回路に入力して、各々の値が大小比較され、その比較結果を示す比較信号が出力されるとともに、第 1 および第 2 の電圧信号のうち電圧が大きい方を最大信号とし、電圧が小さい方を最小信号としてそれぞれが選択されて出力される。そして、A/D 変換回路では、選択回路から出力された最大信号に基づいて A/D 変換レンジが設定されて、選択回路から出力されたアナログの最小信号の電圧がデジタル信号に変換され、そのデジタル値が出力される。半導体位置検出素子における光の入射位置は、入射位置演算部により、選択回路から出力された比較信号および A/D 変換回路から出力された当該デジタル出力に基づいて求められる。
25

また、本発明に係る第2の光位置検出装置によれば、第1の電流電圧変換部から出力された第1の電圧信号および第2の電流電圧変換部から出力された第2の電圧信号それぞれは加算回路により加算されて、その加算された和を示す和信号が出力される。また、第1および第2の電圧信号は選択回路により選択されて出力される。そして、A/D変換回路では、加算回路から出力された和信号に基づいてA/D変換レンジが設定されて、選択回路により選択されて出力された第1または第2の電圧信号がデジタル信号に変換され、そのデジタル値が出力される。半導体位置検出素子における光の入射位置は、A/D変換回路から出力されたデジタル信号に基づいて求められる。

したがって、本発明に係る第1および第2の光位置検出装置それぞれにおいて、A/D変換回路ではA/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時間が短い。

また、最大信号または和信号の電圧を監視して、その電圧が閾値より小さいときにその旨を示す信号を出力する限界検出部を更に備える場合には、検出すべき光が半導体位置検出素子の光入射領域に入射したか否かが判断され、誤検出が防止される。

また、半導体位置検出素子、第1の電流電圧変換部および第2の電流電圧変換部等を複数組備え、A/D変換回路、入射位置演算部および限界検出部を各半導体位置検出素子に共通のものとして設ける場合には、2次元の光入射領域に光が入射した位置が検出され、また、半導体光検出素子をマルチチャネル化したにも拘わらず、回路規模が小さく、処理時間が短い。

また、第1（第2）の電流電圧変換部では、第1（第2）の電流信号に応じて第1（第2）の積分回路に電荷が蓄積されて、その蓄積された電荷の量に応じた電圧信号が第1（第2）の積分回路から出力され、そして、投光部により測距対象物に投光されていないときに第1（第2）の積分回路から出力された電圧信号

と、投光部により測距対象物に投光されているときに第1（第2）の積分回路から出力された電圧信号との差が第1（第2）の差分演算回路により求められて、この差に応じて第1（第2）の電圧信号が出力される場合には、背景光成分が除去されて、半導体位置検出素子により検出すべき光の入射位置が精度よく求められる。また、半導体位置検出素子の第1（第2）の出力端子から出力される第1（第2）の電流信号から背景光の寄与分の平均値が第1（第2）の平均背景光除去回路により除去される場合には、半導体位置検出素子における光入射位置が更に精度よく求められる。

本発明に係る距離測定装置によれば、投光部より測距対象物に向けてスポット光またはスリット光が投光され、その反射光が本発明に係る第1または第2の光位置検出装置により受光される。そして、距離演算部により、光位置検出装置により求められた半導体位置検出素子における光の入射位置に基づいて、測距対象物までの距離が求められる。したがって、本発明に係る距離測定装置において、A/D変換回路ではA/D変換と同時に実質的な除算演算を実現することができるので、回路規模が小さくハードウェアコストが安価であり、且つ、処理時間が短い。

産業上の利用可能性

本発明は、半導体位置検出素子を用いた光位置検出装置、および、測距対象物に投光したスポット光またはスリット光の反射光を光位置検出装置により検出して該測距対象物までの距離を測定する距離測定装置に利用することができる。

請求の範囲

1. 入射した光を光電変換し、その光の入射位置に応じて、第1の出力端子から第1の電流信号を出力し、第2の出力端子から第2の電流信号を出力する半導体位置検出素子と、

5 前記半導体位置検出素子の前記第1の出力端子から出力された前記第1の電流信号を入力し、この第1の電流信号に基づいて第1の電圧信号を出力する第1の電流電圧変換部と、

前記半導体位置検出素子の前記第2の出力端子から出力された前記第2の電流信号を入力し、この第2の電流信号に基づいて第2の電圧信号を出力する第2の電流電圧変換部と、

10 前記第1の電流電圧変換部から出力された前記第1の電圧信号および前記第2の電流電圧変換部から出力された前記第2の電圧信号それぞれの値を大小比較して、その比較結果を示す比較信号を出力するとともに、前記第1および前記第2の電圧信号のうち、電圧が大きい最大信号および電圧が小さい最小信号それぞれ

15 を選択して出力する選択回路と、
前記選択回路から出力された前記最大信号に基づいてA/D変換レンジを設定して、前記選択回路から出力された前記最小信号をデジタル信号に変換して出力するA/D変換回路と、

20 前記選択回路から出力された前記比較信号および前記A/D変換回路から出力された前記デジタル信号に基づいて、前記半導体位置検出素子における光の入射位置を求める入射位置演算部と、

を備えることを特徴とする光位置検出装置。

2. 前記選択回路から出力された前記最大信号の電圧を監視して、その電圧が閾値より小さいときにその旨を示す信号を出力する限界検出部を更に備えること

25 を特徴とする請求の範囲第1項記載の光位置検出装置。

3. 前記半導体位置検出素子、前記第1の電流電圧変換部、前記第2の電流電

圧変換部および前記選択回路を複数組備え、

前記A/D変換回路は、各組の前記選択回路から出力された前記最大信号および前記最小信号を順次に入力し、

前記入射位置演算部は、各組の前記選択回路から出力された前記比較信号を順次に入力する、

ことを特徴とする請求の範囲第1項記載の光位置検出装置。

4. 前記半導体位置検出素子、前記第1の電流電圧変換部、前記第2の電流電圧変換部および前記選択回路を複数組備え、

前記A/D変換回路は、各組の前記選択回路から出力された前記最大信号および前記最小信号を順次に入力し、

前記入射位置演算部は、各組の前記選択回路から出力された前記比較信号を順次に入力し、

前記限界検出部は、各組の前記選択回路から出力された前記最大信号を順次に入力する、

ことを特徴とする請求の範囲第2項記載の光位置検出装置。

5. 入射した光を光電変換し、その光の入射位置に応じて、第1の出力端子から第1の電流信号を出力し、第2の出力端子から第2の電流信号を出力する半導体位置検出素子と、

前記半導体位置検出素子の前記第1の出力端子から出力された前記第1の電流信号を入力し、この第1の電流信号に基づいて第1の電圧信号を出力する第1の電流電圧変換部と、

前記半導体位置検出素子の前記第2の出力端子から出力された前記第2の電流信号を入力し、この第2の電流信号に基づいて第2の電圧信号を出力する第2の電流電圧変換部と、

前記第1の電流電圧変換部から出力された前記第1の電圧信号および前記第2の電流電圧変換部から出力された前記第2の電圧信号を加算し、その加算された

和を示す和信号を出力する加算回路と、

前記第 1 の電流電圧変換部から出力された前記第 1 の電圧信号または前記第 2 の電流電圧変換部から出力された前記第 2 の電圧信号を選択して出力する選択回路と、

- 5 前記加算回路から出力された前記和信号に基づいて A/D 変換レンジを設定して、前記選択回路により選択されて出力された前記第 1 または前記第 2 の電圧信号をデジタル信号に変換して出力する A/D 変換回路と、

前記 A/D 変換回路から出力された前記デジタル信号に基づいて、前記半導体位置検出素子における光の入射位置を求める入射位置演算部と、

- 10 を備えることを特徴とする光位置検出装置。

6. 前記加算回路から出力された前記和信号の電圧を監視して、その電圧が閾値より小さいときにその旨を示す信号を出力する限界検出部を更に備えることを特徴とする請求の範囲第 5 項記載の光位置検出装置。

7. 前記半導体位置検出素子、前記第 1 の電流電圧変換部、前記第 2 の電流電圧変換部、前記加算回路および前記選択回路を複数組備え、

前記 A/D 変換回路は、各組の前記加算回路から出力された前記和信号、および、前記選択回路により選択されて出力された前記第 1 または前記第 2 の電圧信号を順次に入力する、

ことを特徴とする請求の範囲第 5 項記載の光位置検出装置。

- 20 8. 前記半導体位置検出素子、前記第 1 の電流電圧変換部、前記第 2 の電流電圧変換部、前記加算回路および前記選択回路を複数組備え、

前記 A/D 変換回路は、各組の前記加算回路から出力された前記和信号、および、前記選択回路により選択されて出力された前記第 1 または前記第 2 の電圧信号を順次に入力し、

- 25 前記限界検出部は、各組の前記加算回路から出力された前記和信号を順次に入力する、

ことを特徴とする請求の範囲第 6 項記載の光位置検出装置。

9. 測距対象物に向けてスポット光またはスリット光を投光する投光部とともに用いられる光位置検出装置であって、

前記第 1 の電流電圧変換部は、

5 前記第 1 の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第 1 の積分回路と、

前記投光部により前記測距対象物に投光されていないときに前記第 1 の積分回路から出力された電圧信号と、前記投光部により前記測距対象物に投光されているときに前記第 1 の積分回路から出力された電圧信号との差を求めて、この差に
10 応じて前記第 1 の電圧信号を出力する第 1 の差分演算回路と、を含み、

前記第 2 の電流電圧変換部は、

前記第 2 の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第 2 の積分回路と、

前記投光部により前記測距対象物に投光されていないときに前記第 2 の積分回路から出力された電圧信号と、前記投光部により前記測距対象物に投光されているときに前記第 2 の積分回路から出力された電圧信号との差を求めて、この差に
15 応じて前記第 2 の電圧信号を出力する第 2 の差分演算回路と、を含む、

ことを特徴とする請求の範囲第 1 項に記載の光位置検出装置。

10. 前記第 1 の電流電圧変換部は、前記半導体位置検出素子の前記第 1 の出力端子から出力される前記第 1 の電流信号から背景光の寄与分の平均値を除去する第 1 の平均背景光除去回路を更に含み、
20

前記第 2 の電流電圧変換部は、前記半導体位置検出素子の前記第 2 の出力端子から出力される前記第 2 の電流信号から背景光の寄与分の平均値を除去する第 2 の平均背景光除去回路を更に含む、

25 ことを特徴とする請求の範囲第 9 項記載の光位置検出装置。

11. 測距対象物に向けてスポット光またはスリット光を投光する投光部とと

もに用いられる光位置検出装置であって、

前記第 1 の電流電圧変換部は、

前記第 1 の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第 1 の積分回路と、

- 5 前記投光部により前記測距対象物に投光されていないときに前記第 1 の積分回路から出力された電圧信号と、前記投光部により前記測距対象物に投光されているときに前記第 1 の積分回路から出力された電圧信号との差を求めて、この差に応じて前記第 1 の電圧信号を出力する第 1 の差分演算回路と、を含み、

前記第 2 の電流電圧変換部は、

- 10 前記第 2 の電流信号に応じて電荷を蓄積して、その蓄積された電荷の量に応じて電圧信号を出力する第 2 の積分回路と、

前記投光部により前記測距対象物に投光されていないときに前記第 2 の積分回路から出力された電圧信号と、前記投光部により前記測距対象物に投光されているときに前記第 2 の積分回路から出力された電圧信号との差を求めて、この差に応じて前記第 2 の電圧信号を出力する第 2 の差分演算回路と、を含む、

- 15

ことを特徴とする請求の範囲第 5 項に記載の光位置検出装置。

1 2 . 前記第 1 の電流電圧変換部は、前記半導体位置検出素子の前記第 1 の出力端子から出力される前記第 1 の電流信号から背景光の寄与分の平均値を除去する第 1 の平均背景光除去回路を更に含み、

- 20 前記第 2 の電流電圧変換部は、前記半導体位置検出素子の前記第 2 の出力端子から出力される前記第 2 の電流信号から背景光の寄与分の平均値を除去する第 2 の平均背景光除去回路を更に含む、

ことを特徴とする請求の範囲第 1 1 項に記載の光位置検出装置。

- 1 3 . 測距対象物に向けてスポット光またはスリット光を投光する投光部と、
25 前記投光部による前記測距対象物への投光の反射光を受光する請求の範囲第 1 項に記載の光位置検出装置と、前記光位置検出装置により求められた前記半導体位

置検出素子における光の入射位置に基づいて、前記測距対象物までの距離を求める距離演算部と、を備えることを特徴とする距離測定装置。

14. 測距対象物に向けてスポット光またはスリット光を投光する投光部と、前記投光部による前記測距対象物への投光の反射光を受光する請求の範囲第5項

5 に記載の光位置検出装置と、前記光位置検出装置により求められた前記半導体位置検出素子における光の入射位置に基づいて、前記測距対象物までの距離を求める距離演算部と、を備えることを特徴とする距離測定装置。

図1

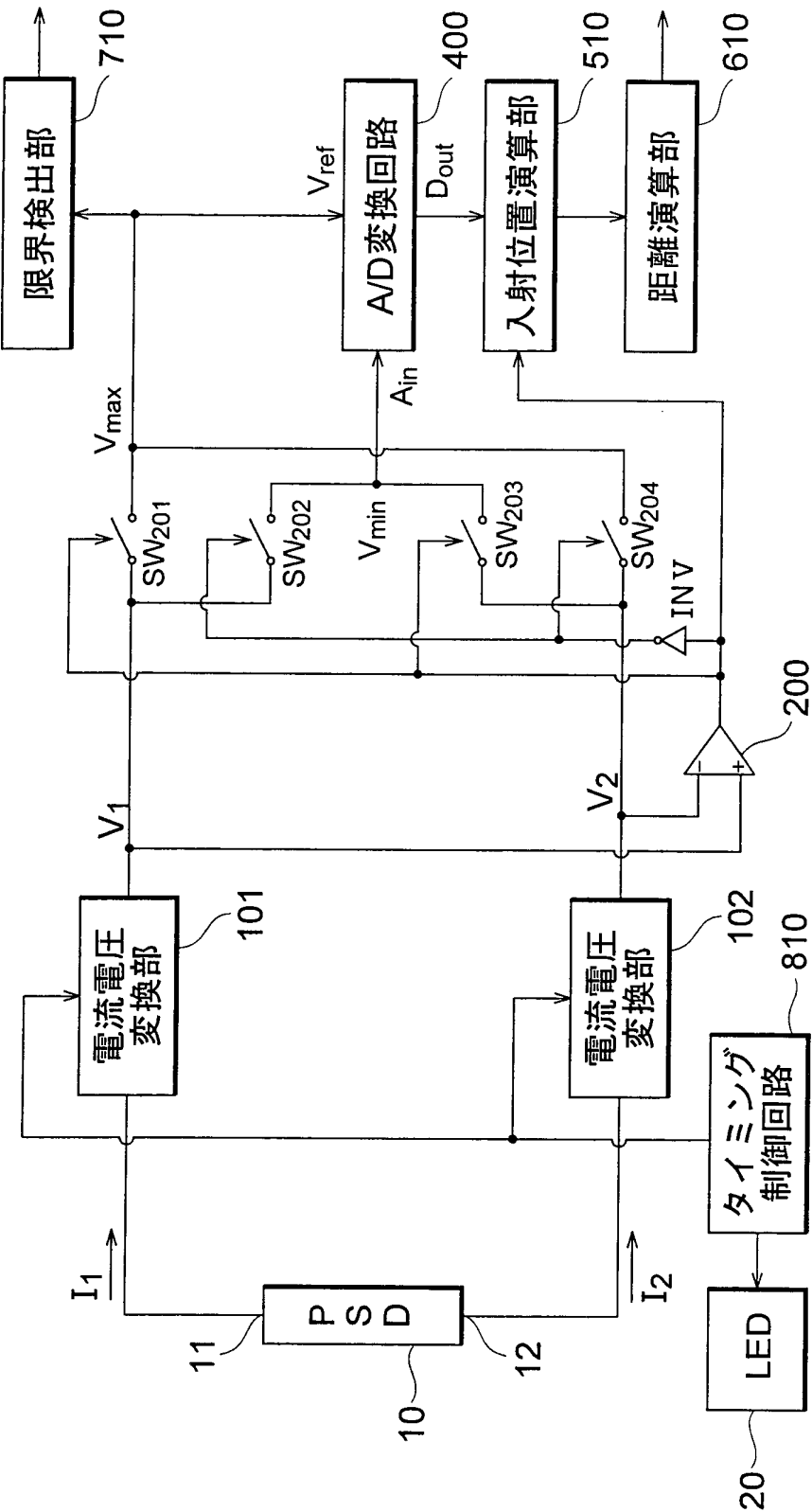


図2

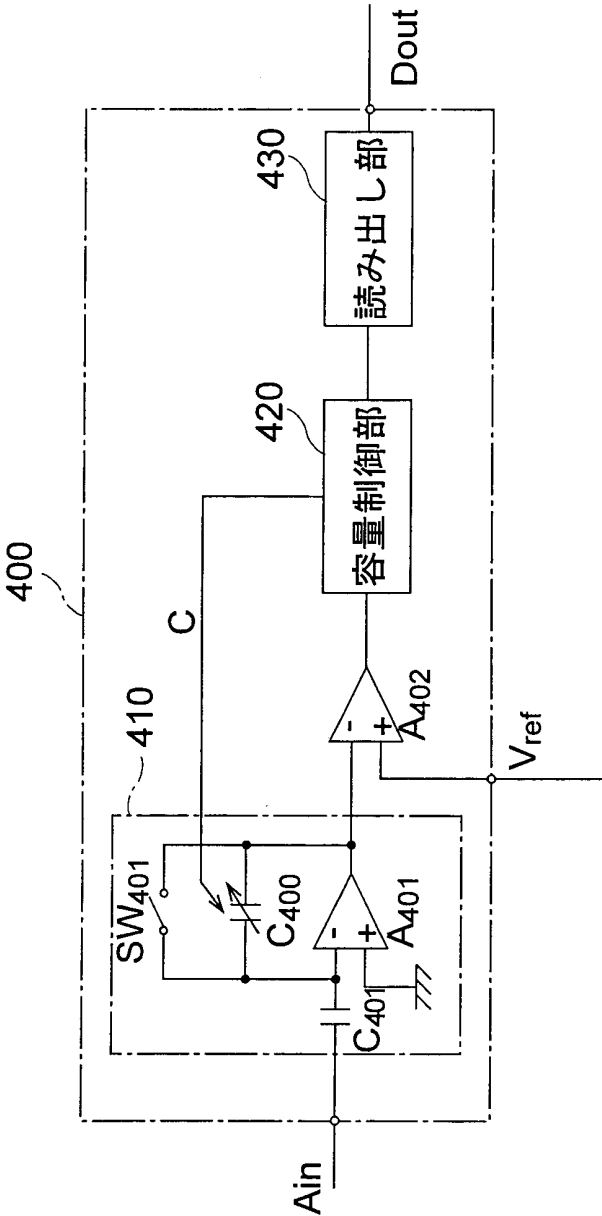


図3

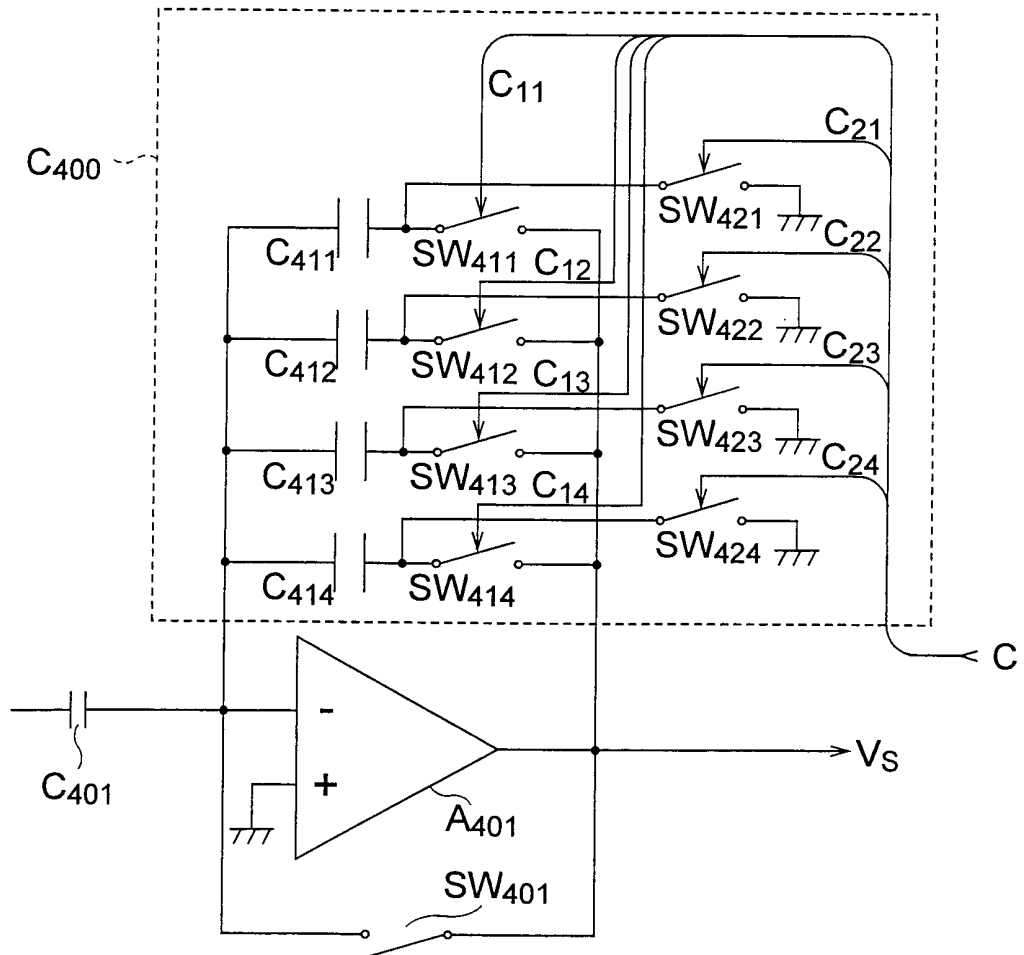


図4A

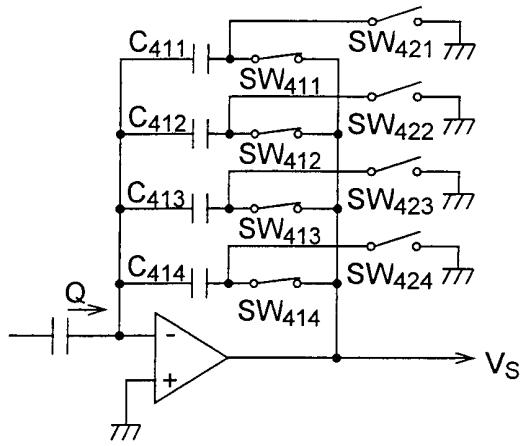


図4B

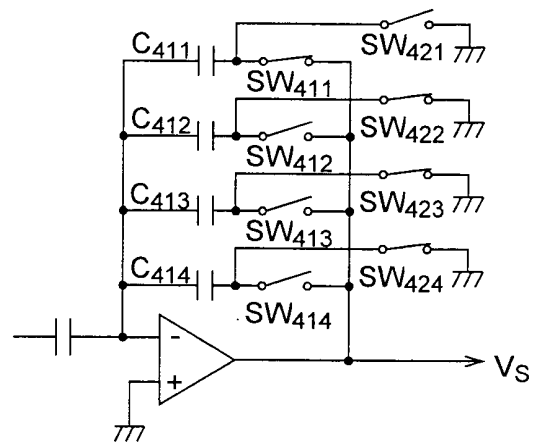


図4C

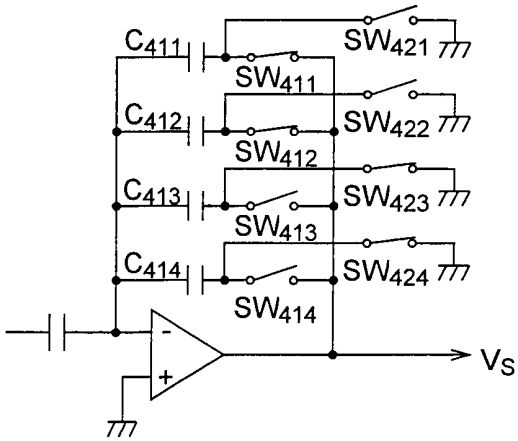


図4D

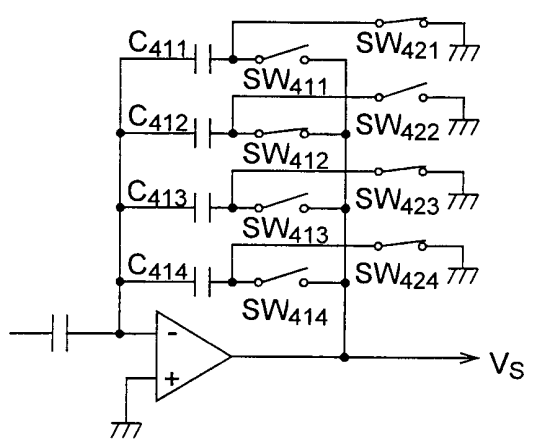


図5

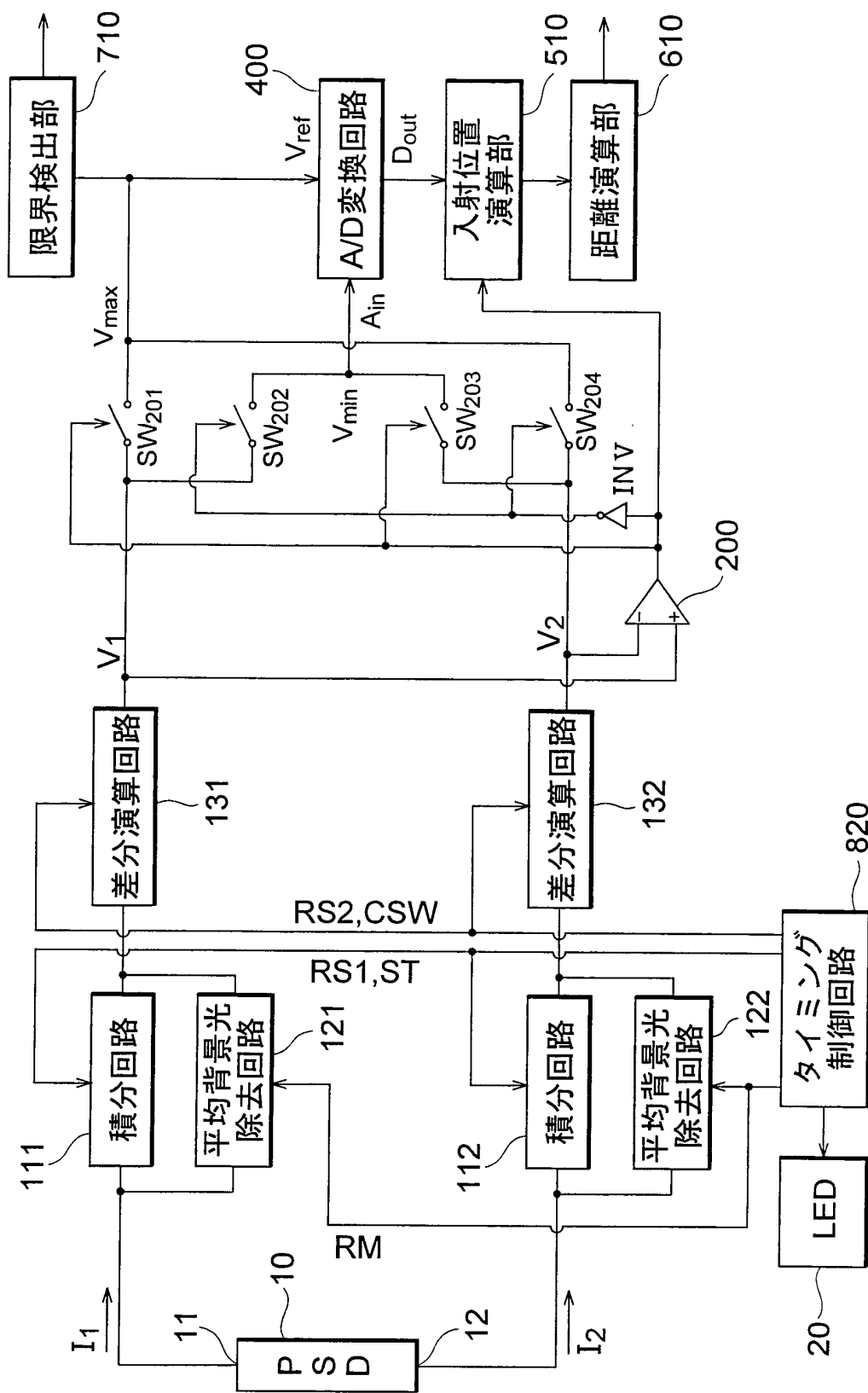
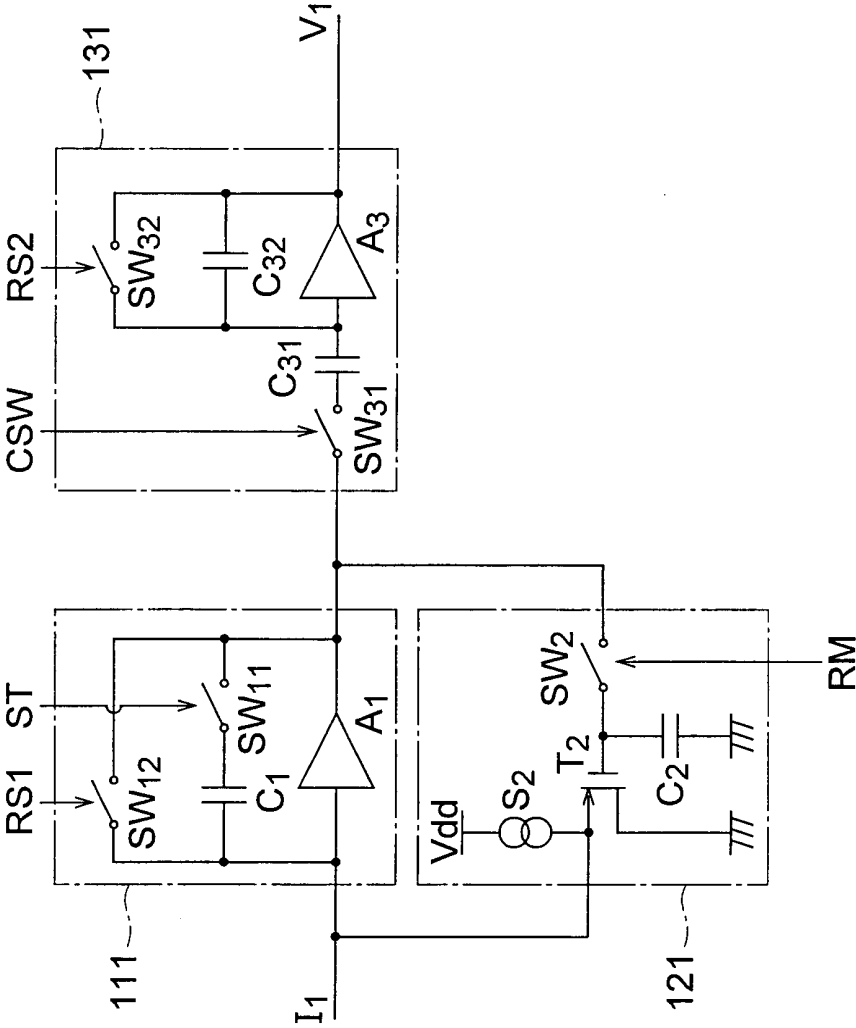


図6



- 図7A**
投光部20点灯
- 図7B**
SW₂ (RM信号)
- 図7C**
SW₁₁ (ST信号)
- 図7D**
SW₁₂ (RS1信号)
- 図7E**
積分回路111出力
- 図7F**
SW₃₁ (CSW信号)
- 図7G**
SW₃₂ (RS2信号)
- 図7H**
差分演算回路131出力

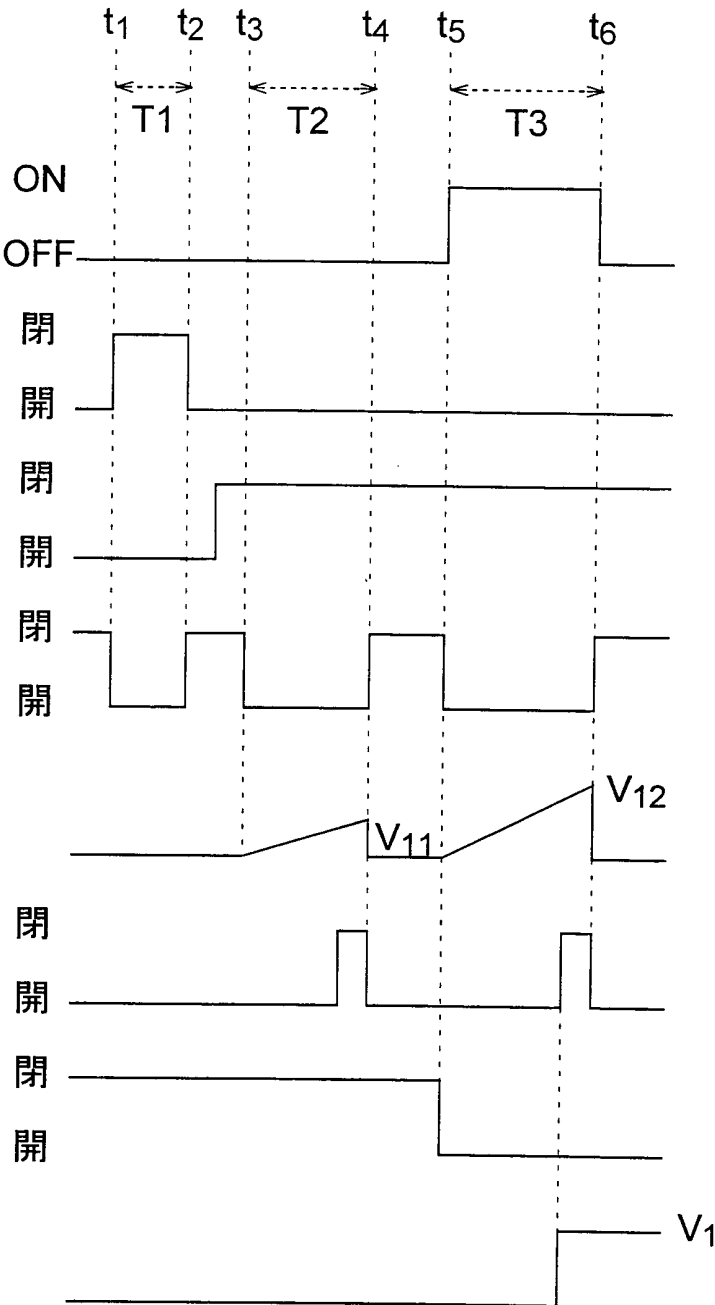


図8A

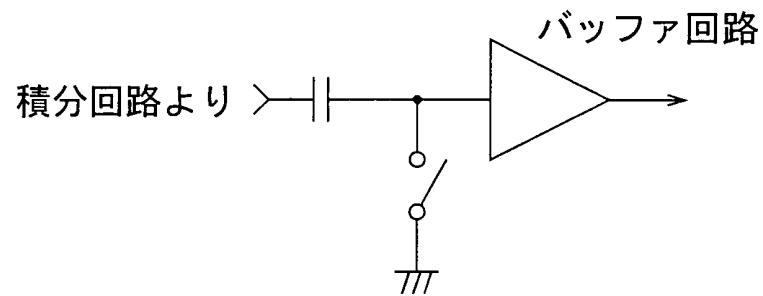


図8B

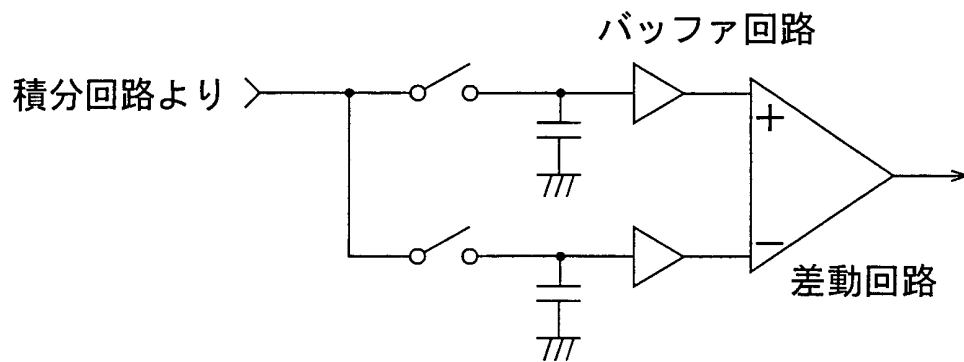
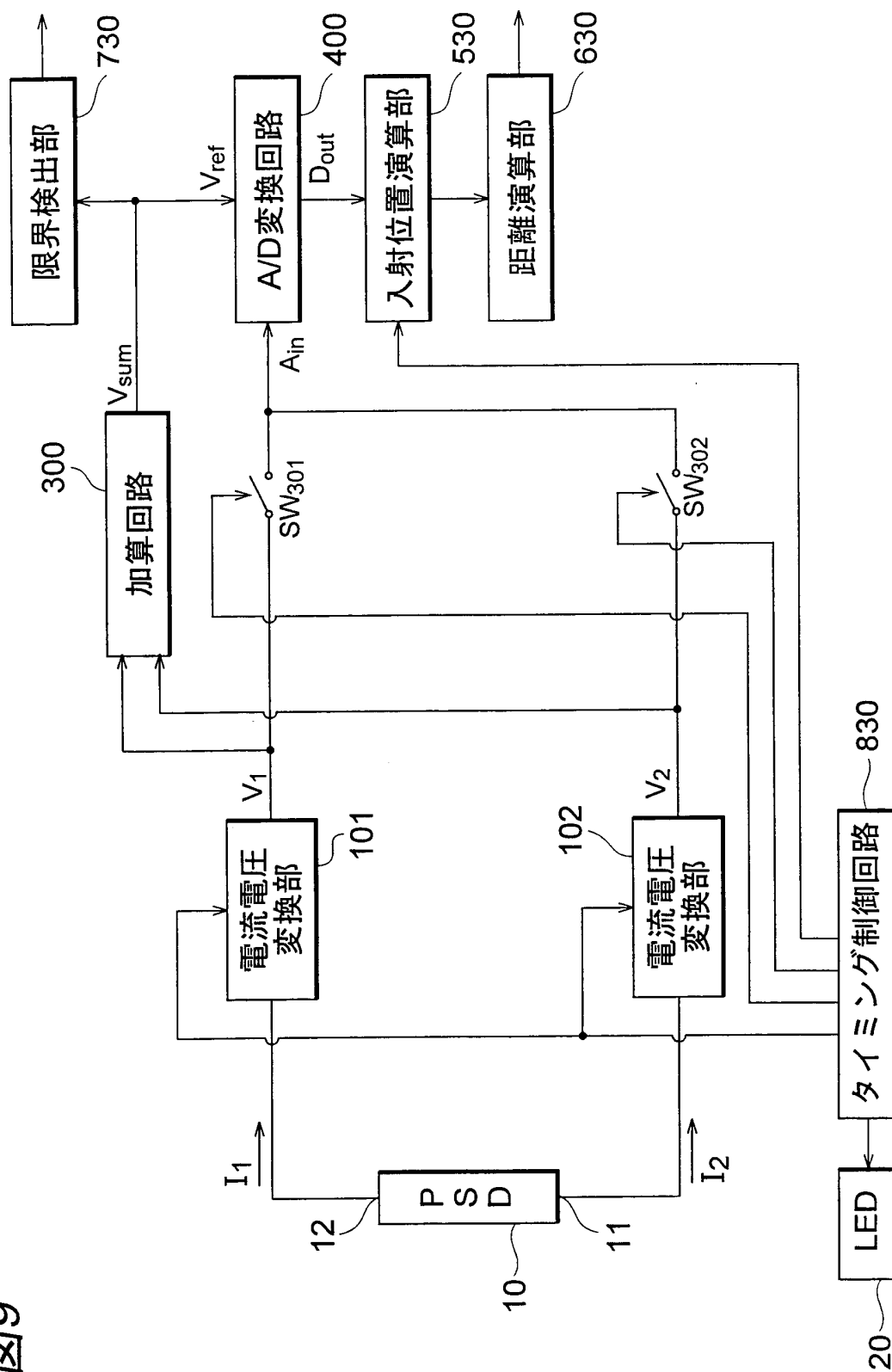


図9



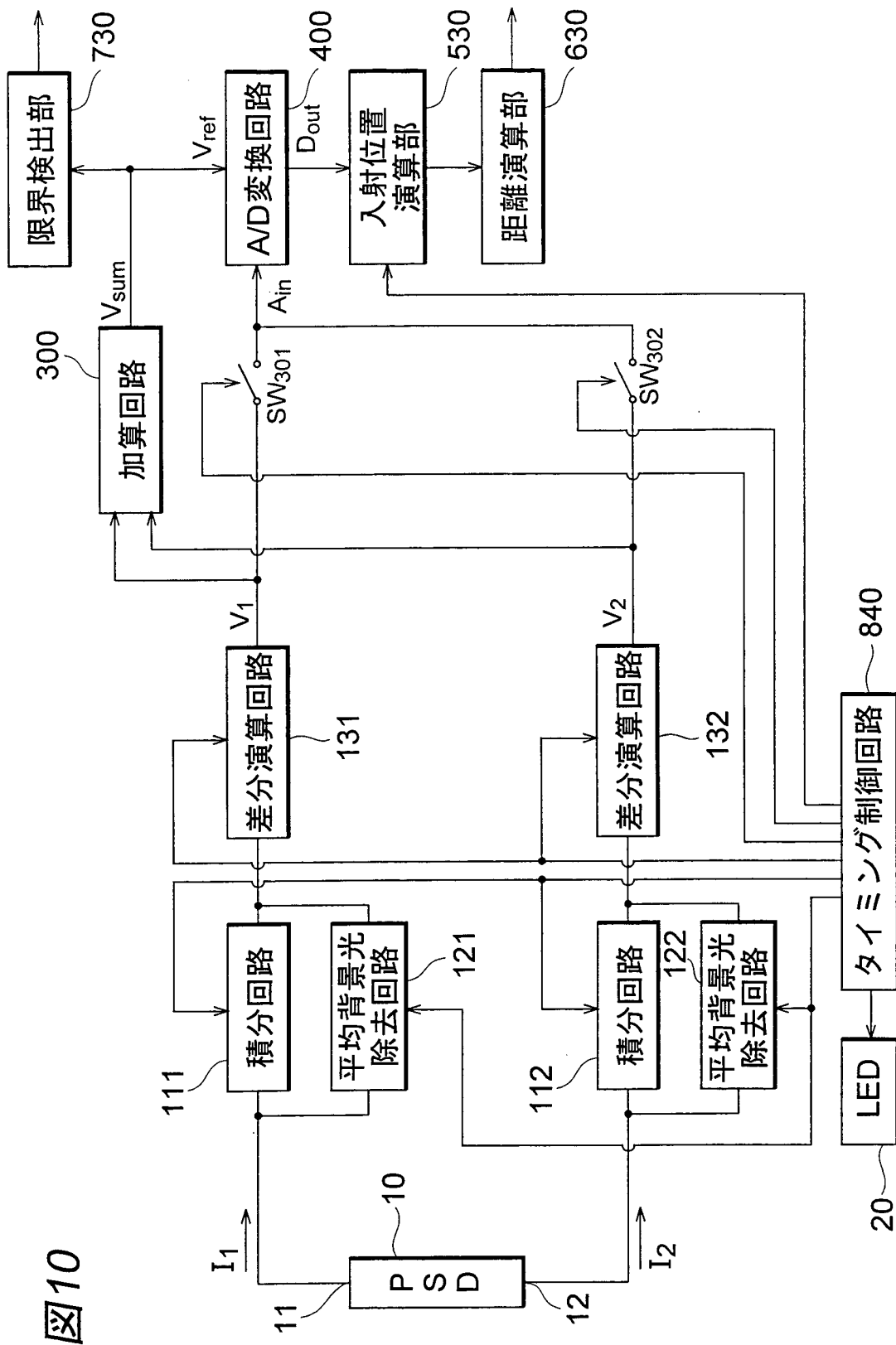
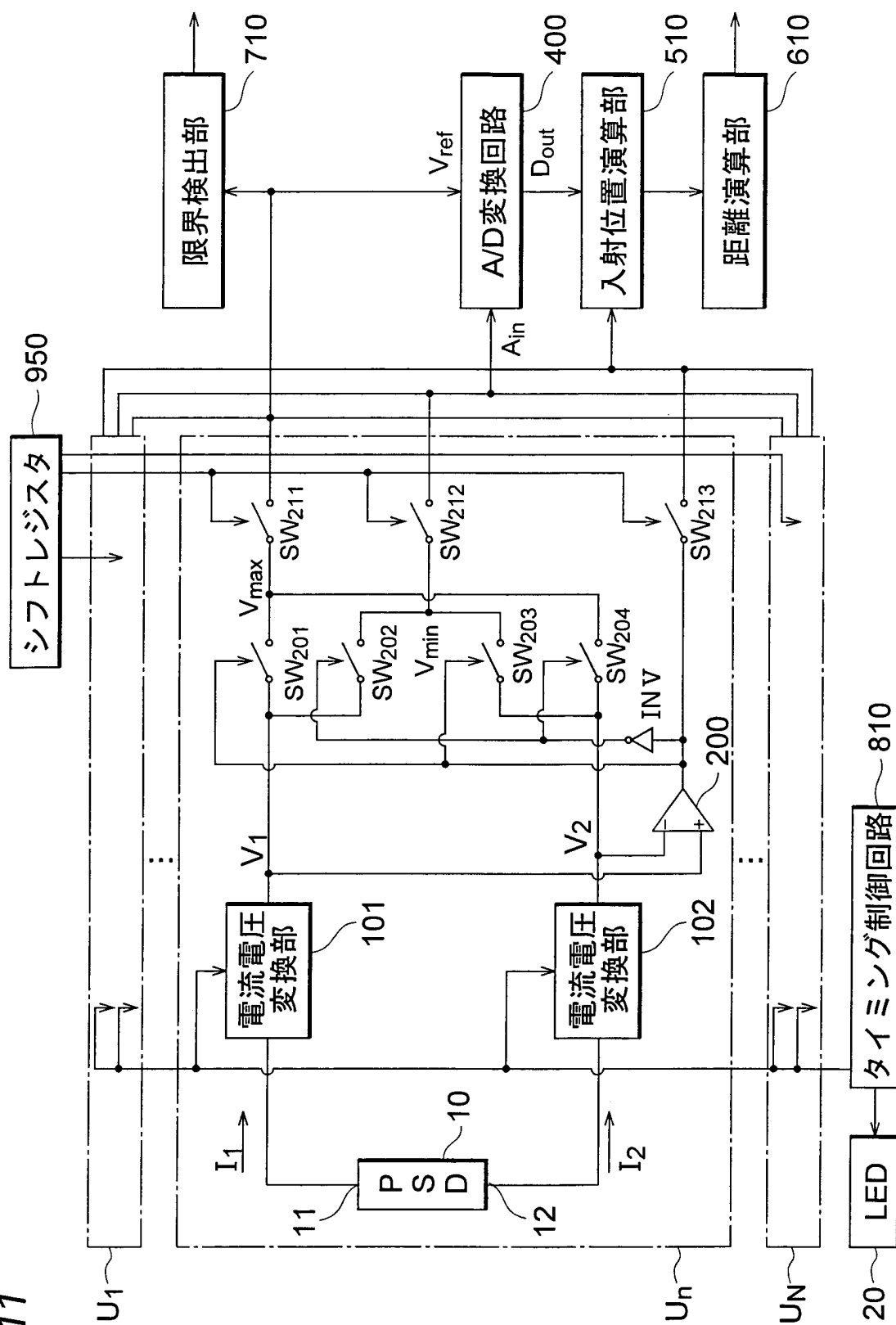
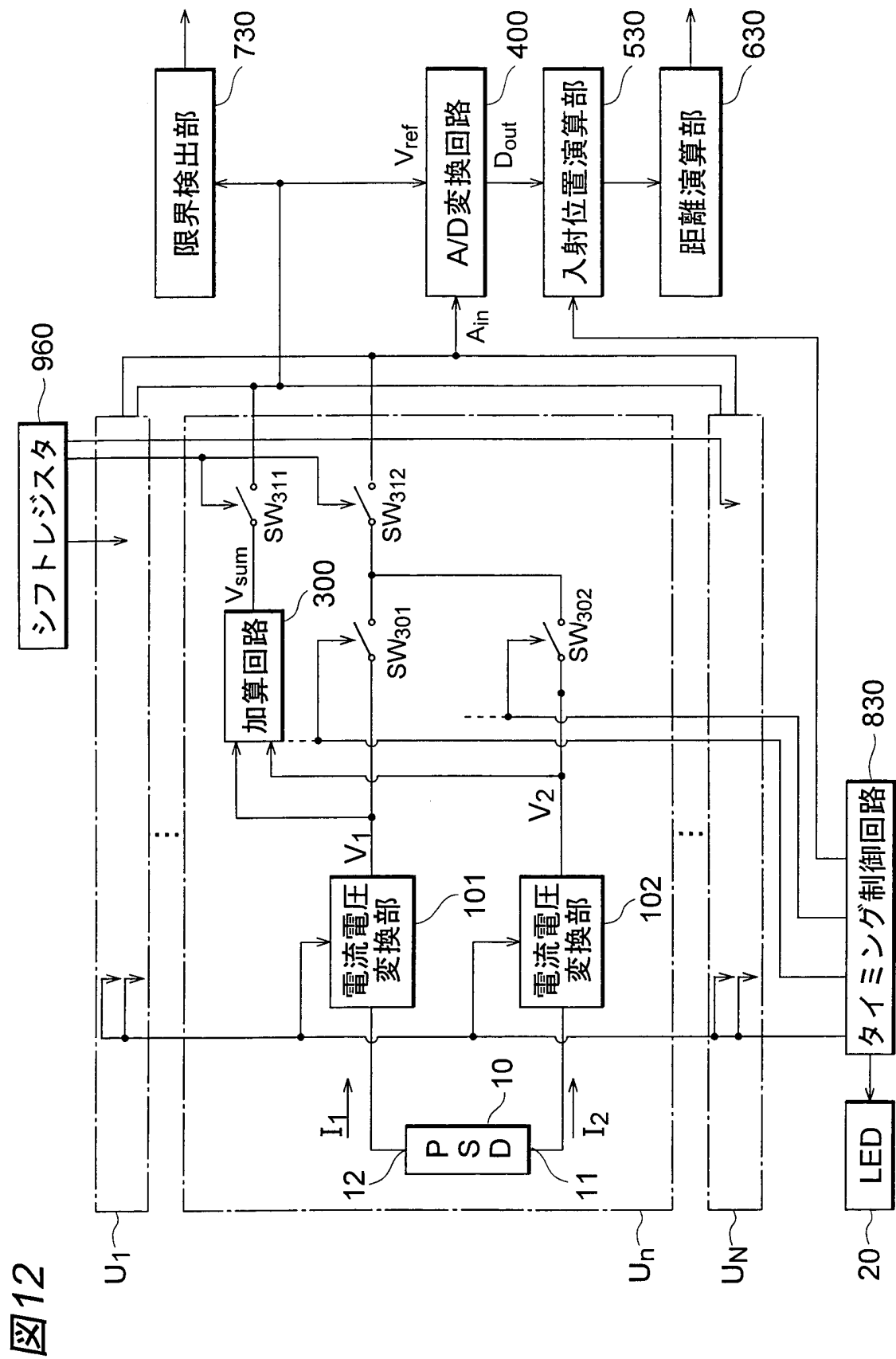


図11





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/03766

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G01C3/06, G01B11/00
G01S17/46, H01L31/16

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G01C3/00-3/32, G01B11/00-11/30
G02B7/28-7/32, H01L31/16

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US, 5337116, A1 (Olympus Optical Co., Ltd.), 09 August, 1994 (09.08.94), Column 14, line 48 to Column 16, line 20 & JP, 6-137860, A & JP, 6-137859, A	1-4, 9, 10, 13
A	US, 5572012, A (Seiko Precision Inc.), 05 November, 1996 (05.11.96), Column 3, line 44 to Column 8, line 9 & JP, 7-13067, A & JP, 7-13066, A & GB, 2279197, A & GB, 9412103, A0 & DE, 4421092, A & GB, 2317521, A	1-4, 9, 10, 13
A	JP, 6-160083, A (Matsushita Electric Works, Ltd.), 07 June, 1994 (07.06.94), Claim 1; Par. No. [0010] (Family: none)	2, 6
A	US, 5534991, A (Canon Kabushiki Kaisha), 09 July, 1996 (09.07.96), Column 2, lines 38 to 43; Column 10, line 29 to Column 11, line 25 & JP, 6-34875, A & JP, 6-27366, A	2, 6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 August, 2000 (16.08.00) Date of mailing of the international search report 29 August, 2000 (29.08.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/03766

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 6-241786, A (Canon Inc.), 02 September, 1994 (02.09.94), Par. Nos. [0015]~[0023] (Family: none)	5-8, 11, 12, 14
A	US, 5644385, A1 (Hamamatsu Photonics K.K.), 01 July, 1997 (01.07.97), Column 6, line 29 to Column 10, line 12 & JP, 7-294248, A & EP, 679869, A2	9-12

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ G01C3/06, G01B11/00 G01S17/46, H01L31/16		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ G01C3/00-3/32, G01B11/00-11/30 G02B7/28-7/32, H01L31/16		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2000年 日本国登録実用新案公報 1994-2000年 日本国実用新案登録公報 1996-2000年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
WPI		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	US, 5337116, A1 (Olympus Optical Co., Ltd.,) 9. 8月. 1994 (09. 08. 94) 第14欄第48行~第16欄第20行 & JP, 6-137860, A & JP, 6-137859, A	1-4, 9, 10, 13
A	US, 5572012, A (Seiko Precision Inc.,) 5. 11月. 1996 (05. 11. 96) 第3欄第44行~第8欄第9行 & JP, 7-13067, A & JP, 7-13066, A & GB, 2279197, A & GB, 9412103, A0 & DE, 4421092, A & GB, 2317521, A	1-4, 9, 10, 13
☒ C欄の続きにも文献が列举されている。 ☐ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	16. 08. 00	国際調査報告の発送日
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 渡部 葉子 印 電話番号 03-3581-1101 内線 3256

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 6-160083, A (松下電工株式会社) 7. 6月. 1994 (07. 06. 94) 請求項1, 段落番号【0010】 (ファミリーなし)	2, 6
A	US, 5534991, A (Canon Kabushiki Kaisha) 9. 7月. 1996 (09. 07. 96) 第2欄第38行~第43行, 第10欄第29行~第11欄第25行 & JP, 6-34875, A & JP, 6-27366, A	2, 6
A	JP, 6-241786, A (キャノン株式会社) 2. 9月. 1994 (02. 09. 94) 段落番号【0015】~【0023】 (ファミリーなし)	5-8, 11, 12, 14
A	US, 5644385, A1 (Hamamatsu Photonics K.K.,) 1. 7月. 1997 (01. 07. 97) 第6欄第29行~第10欄第12行 & JP, 7-294248, A & EP, 679869, A2	9-12