

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-523920

(P2006-523920A)

(43) 公表日 平成18年10月19日(2006.10.19)

(51) Int.Cl.		F I		テーマコード (参考)
H05B 33/10	(2006.01)	H05B 33/10		3K107
H05B 33/04	(2006.01)	H05B 33/04		
H05B 33/06	(2006.01)	H05B 33/06		
H01L 51/50	(2006.01)	H05B 33/14	A	

審査請求 未請求 予備審査請求 未請求 (全 11 頁)

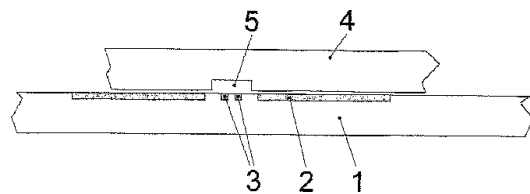
(21) 出願番号	特願2006-506013 (P2006-506013)	(71) 出願人	503343185
(86) (22) 出願日	平成16年3月23日 (2004.3.23)		マイクロエミッシブ ディスプレイズ リミテッド
(85) 翻訳文提出日	平成17年9月22日 (2005.9.22)		イギリス国、エジンバラ、ウエスト メインズ ロード、ザ キングス ビルディングス、スコッティッシュ マイクロエレクトロニクス センター
(86) 国際出願番号	PCT/GB2004/001270	(74) 代理人	100066692
(87) 国際公開番号	W02004/086529		弁理士 浅村 皓
(87) 国際公開日	平成16年10月7日 (2004.10.7)	(74) 代理人	100072040
(31) 優先権主張番号	0306721.2		弁理士 浅村 肇
(32) 優先日	平成15年3月24日 (2003.3.24)	(74) 代理人	100123180
(33) 優先権主張国	英国 (GB)		弁理士 白江 克則
		(74) 代理人	100087217
			弁理士 吉田 裕

最終頁に続く

(54) 【発明の名称】 半導体素子を形成する方法

(57) 【要約】

回路2および回路に電気接続するための端子手段3を含む半導体基板1と、素子のさらなる層を形成するための、少なくとも1つの溝5を含む薄板4とから半導体素子を形成する方法。接着剤は、基板1及び薄板4のうちの少なくとも1つに塗布される。基板及び薄板は、次いで溝5が端子手段3に対向するような位置に位置合わせされる。基板及び薄板は、次いで接着剤を用いて互いに接着される。



【特許請求の範囲】**【請求項 1】**

半導体素子を形成する方法において、
回路および該回路に電気接続するための端子手段を含む半導体基板を提供する段階と、
前記素子のさらなる層を形成するための、少なくとも 1 つの溝を含む薄板を提供する段階と、

前記基板及び前記薄板のうちの少なくとも 1 つに接着剤を塗布する段階と、

前記少なくとも 1 つの溝が前記端子手段に対向する位置に、前記基板及び前記薄板を位置合わせし、前記接着剤を用いて前記位置で前記基板と前記薄板とを接着する段階とを含む、半導体素子を形成する方法。

10

【請求項 2】

前記接着剤を前記薄板にのみ塗布する請求項 1 に記載された半導体素子を形成する方法。

【請求項 3】

前記端子手段が、複数の接合パッドを含む請求項 1 又は請求項 2 に記載された半導体素子を形成する方法。

【請求項 4】

前記半導体基板が、少なくとも 1 つの有機発光ダイオードの配列を含む請求項 1 から請求項 3 までのいずれか 1 項に記載された半導体素子を形成する方法。

【請求項 5】

前記さらなる層が、透光層を含む請求項 4 に記載された半導体素子を形成する方法。

20

【請求項 6】

前記透光層が、ガラスでできている請求項 5 に記載された半導体素子を形成する方法。

【請求項 7】

透光層が、色フィルタを有する請求項 5 又は請求項 6 に記載された半導体素子を形成する方法。

【請求項 8】

前記回路が、複数の離散回路手段を含み、該回路手段のそれぞれが、その少なくとも 1 つの縁端部に端子手段を有し、前記基板を表面に接着した後、前記基板及び前記薄板を、前記少なくとも 1 つの溝のところで前記薄板を分断することによって個別化して、前記回路手段のうちの 1 つをそれぞれ含む複数の素子を形成する請求項 1 から請求項 7 までのいずれか 1 項に記載された半導体素子を形成する方法。

30

【請求項 9】

前記薄板が、複数の互いに平行な溝と、前記複数の平行な溝に直交する別の 1 組の互いに平行な溝とを含み、前記薄板および前記基板を接着したときに、交差する 4 つの溝部分によって区切られる方形部分に素子が含まれる請求項 8 に記載された半導体素子を形成する方法。

【請求項 10】

各回路手段が、前記方形部分の 4 つの縁端部のすべてに端子手段を有する請求項 9 に記載された半導体素子を形成する方法。

40

【請求項 11】

前記接着剤を、前記基板に接着される前記薄板の表面全体に塗布する請求項 1 から請求項 10 までのいずれか 1 項に記載された半導体素子を形成する方法。

【請求項 12】

各回路手段が、その 1 つの縁端部のみに端子手段を有する請求項 8 に記載された半導体素子を形成する方法。

【請求項 13】

前記薄板を、それに沿って前記基板の分断される線からずれた線に沿って分断し、前記基板の前記線及び前記薄板の前記線を、前記溝に位置合わせするが、前記溝の幅の分互いに間隔をあける請求項 12 に記載された半導体素子を形成する方法。

50

【請求項 1 4】

前記接着剤を、前記薄板の一部分にのみ塗布する請求項 1 2 又は請求項 1 3 に記載された半導体素子を形成する方法。

【請求項 1 5】

前記接着剤を、前記溝に平行な線状に前記薄板に塗布する請求項 1 4 に記載された半導体素子を形成する方法。

【請求項 1 6】

回路および該回路に電気接続するための端子手段を含む半導体基板と、
接着剤により前記基板に接着され、前記素子のさらなる層を形成する薄板とを含む半導体素子組立体において、

前記薄板が、前記端子手段に対向して位置合わせされた少なくとも 1 つの溝を含む半導体素子組立体。

【請求項 1 7】

前記端子手段が、複数の接合パッドを含む請求項 1 6 に記載された半導体素子組立体。

【請求項 1 8】

半導体基板が、少なくとも 1 つの有機発光ダイオードの配列を含む請求項 1 6 又は請求項 1 7 に記載された半導体素子組立体。

【請求項 1 9】

前記さらなる層が、透光層を含む請求項 1 8 に記載された半導体素子組立体。

【請求項 2 0】

前記透光層が、ガラスでできている請求項 1 9 に記載された半導体素子組立体。

【請求項 2 1】

前記透光層が、色フィルタを有する請求項 1 9 又は請求項 2 0 に記載された半導体素子組立体。

【請求項 2 2】

前記回路が、複数の離散回路手段を含み、該回路手段のそれぞれが、その少なくとも 1 つの縁端部に端子手段を有する請求項 1 6 から請求項 2 0 までのいずれか 1 項に記載された半導体素子組立体。

【請求項 2 3】

前記薄板が、複数の互いに平行な溝と、前記複数の平行な溝に直交する別の 1 組の互いに平行な溝とを含み、前記薄板および前記基板が接着されたときに交差する 4 つの溝部分によって区切られる方形部分に素子が含まれる請求項 2 2 に記載された半導体素子組立体。

【請求項 2 4】

各回路手段が、前記方形部分の 4 つの縁端部のすべてに端子手段を有する請求項 2 3 に記載された半導体素子組立体。

【請求項 2 5】

各回路手段が、その 1 つの縁端部にのみ端子手段を有する請求項 2 2 に記載された半導体素子組立体。

【請求項 2 6】

前記薄板が、それに沿って前記基板の分断される基板チャネルからずれた、前記薄板を分断するための薄板チャネルを含み、前記基板の前記チャネル及び前記薄板の前記チャネルが、前記溝に位置合わせされるが、前記溝の幅の分互いに間隔がおかれる請求項 2 5 に記載された半導体素子組立体。

【請求項 2 7】

請求項 1 3 から請求項 1 5 までのいずれか 1 項に記載された方法に従って作製される光電素子であって、前記素子が、

回路、発光素子および該回路に電気接続するための端子手段を含む半導体基板と、
接着剤を用いて前記基板に接着され、前記素子のさらなる層を形成する薄板とを含む光電素子において、

10

20

30

40

50

前記薄板が、前記基板を越えて延びる部分を有し、該部分が、それに沿って前記基板の分断される線からずれた線に沿って前記薄板の分断される工程中に形成される光電素子。

【請求項 28】

前記端子手段が、複数の接合パッドを含む請求項 27 に記載された光電素子。

【請求項 29】

前記半導体基板が、少なくとも 1 つの有機発光ダイオードの配列を含む請求項 28 に記載された光電素子。

【請求項 30】

前記さらなる層が、透光層を含む請求項 29 に記載された光電素子。

【請求項 31】

前記透光層が、ガラスでできている請求項 30 に記載された光電素子。

【請求項 32】

前記透光層が、色フィルタを有する請求項 30 又は請求項 31 に記載された光電素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、少なくとも 2 つの層を組み合わせる段階を含む、半導体素子の形成方法に関するものである。

【背景技術】

【0002】

本発明は、それだけに限らないが、能動回路（例えば、CMOS（相補型金属酸化膜半導体）ウェハ）及び単色OLED（有機発光ダイオードの画素）を組み込んだ半導体性基板と、色素子を提供する色フィルタを含む例えばガラスでできた更なる透光層とから光電素子を形成する場合に、特に適用可能である。このような素子は、米国公開特許明細書US - A1 - 20010052752に記載されている。

【0003】

複数のOLED配列（アレイ）が単一基板に形成される。基板は、各配列の縁端部の回りに金属接合パッドを含み、配列の回路に電気的に接続される。透光性フィルタ層を基板に取り付ける便利な方法は、紫外線硬化性のエポキシ系接着剤を使用することであろう。基板にフィルタ層を接着した後、得られた組立体を切断することによって個別化された個々のOLED素子が得られる。

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、接合パッドに過剰な接着剤が残留するため、化学洗浄剤を使用して除去しなければならない。洗浄処理は難しく、洗浄剤によって素子の封入性が損なわれることがある。

【課題を解決するための手段】

【0005】

本発明は、上記の不都合を軽減することを目的とする。本発明の第1の観点によると、回路およびその回路に電気接続するための端子手段を含む半導体基板を提供する段階と、素子のさらなる層を形成するための、少なくとも1つの溝を含む薄板を提供する段階と、基板及び薄板のうちの少なくとも1つに接着剤を塗布する段階と、少なくとも1つの溝が端子手段に対向する位置に基板及び薄板を位置合わせし、基板と薄板とを、接着剤を用いてその位置で接着する段階とを含む半導体素子を形成する方法が提供される。

【0006】

端子手段は複数の接合パッドを含むことができる。本発明によるOLED素子を作製する方法では、半導体基板は少なくとも1つのOLED配列を含む。さらなる層は、色フィルタなどのフィルタを有し、例えばガラスでできた透光層を含むことができる。

【0007】

10

20

30

40

50

本発明の特定の具体例では、回路は、その少なくとも1つの縁端部に端子手段をそれぞれ有する複数の離散（ディスクリット）回路手段を含み、表面に基板を接着した後、基板及び薄板は、少なくとも1つの溝のところで薄板を分断することによって個別化されて、1つの回路手段をそれぞれ含む複数の素子が形成される。例えば、薄板には複数の互いに平行な溝があり、これらの複数の平行な溝に直交する別の1組の互いに平行な溝もあり、薄板と基板とが接着されたときに交差する4つの溝部分によって区切られる方形部分に素子を含むことができる。本発明のこの具体例では、各回路手段は、方形部分の4つの縁端部のすべてに端子手段を有することができる。接着剤は、基板に接着される薄板表面全体に、例えば吹付けによって塗布することができる。

【0008】

10

代替具体例では、各回路手段は、その1つの縁端部のみに端子手段を有する。この具体例では、それに沿って基板の分断される線からずれた線に沿って、薄板を分断することができ、基板の線及び薄板の線は、溝に位置合わせされるが、溝の幅の分互いに間隔がおかれる。これにより、薄板の部分を取り除く必要がなくなる。接着剤は溝に平行な例えば実線又は破線状に、薄板の一部分にのみ塗布することができる。

【0009】

本発明の第2の観点によれば、回路および該回路に電気接続するための端子手段を含む半導体基板と、接着剤を用いて基板に接着され素子のさらなる層を形成する薄板とを含み、薄板が端子手段に対向して位置合わせされた少なくとも1つの溝を含む半導体素子組立体が提供される。

20

【0010】

端子手段は、複数の接合パッドを含むことができる。本発明によるOLED素子組立体では、半導体基板は、少なくとも1つのOLED配列を含む。さらなる層は、色フィルタなどのフィルタを有する、例えばガラスからなる透光層を含むことができる。

【0011】

本発明の特定の具体例では、回路は、少なくともその1つの縁端部に端子手段をそれぞれ有する複数の離散回路手段を含む。例えば、薄板には複数の互いに平行な溝があり、これらの複数の平行な溝に直交する別の1組の互いに平行な溝もあり、薄板と基板とが接着されたときに交差する4つの溝部分によって区切られる方形部分に素子を含むことができる。本発明のこの具体例では、各回路手段は、方形部分の4つの縁端部のすべてに端子手段を有することができる。

30

【0012】

代替具体例では、各回路手段は、その1つの縁端部のみに端子手段を有する。この具体例では、薄板は、それに沿って基板の分断される基板チャネルからずれた、薄板を分断するための薄板チャネルを含むことができ、基板のチャネル及び薄板のチャネルは、溝に位置合わせされるが、溝の幅の分互いに間隔がおかれる。

【0013】

本発明の第3の観点によれば、前記で規定された本発明方法の代替具体例に従って作製され、回路、発光素子及び回路に電気接続するための端子手段を含む半導体基板と、接着剤を用いて基板に接着され、素子のさらなる層を形成する薄板とを含む光電素子であって、薄板が、基板を越えて延びる部分を有し、その部分は、その線に沿って基板の分断される線からずれた線に沿って薄板を分断する工程中に形成される光電素子が提供される。

40

【0014】

端子手段は、複数の接合パッドを含むことができる。本発明によるOLED素子では、半導体基板は、OLEDの配列を少なくとも1つ含む。さらなる層は、色フィルタなどのフィルタを有する、例えばガラスでできた透光層を含むことができる。

【0015】

添付の図面を参照して、一例としてのみ、本発明の特定の実施例を説明する。

【実施例】

【0016】

50

図1は、能動回路上に作製された多数の単色OLED配列2を有するCMOSウェハを含む基板1の一部分を示している。配列はそれぞれ方形であり、4つの辺のすべてに沿って接合パッド3を有している。図3では、台形はそれぞれ接合パッドの列を示し、接合パッド3とOLED配列2との接続部は、分かりやすくするために省いている。有機発光ダイオードに加え、基板は封入層や電極層などのさらなる層も含む。

【0017】

図2は、図1の基板に接着させるためのガラス板4の一部分を示している。深さが例えば0.2mmで、基板1の接合パッド3の配置に対応する、溝5からなる十字交差網がガラス板4にエッチングにより形成されている。板は、光電素子の色画素を規定するための色フィルタ(図示せず)を有する。

10

【0018】

溝5を含む板4の表面全体にわたって、透過性のUV硬化性エポキシ接着剤6が、均一の厚さ(例えば、5 μ m)の層となるように吹き付けられる。板4及び基板1は、次いで図3に示すように組み立てられる。溝5は、接合パッド3に位置合わせされるので、接着剤は接合パッドに接触しない。

【0019】

好ましくは、隣接する素子の接合パッド3間の罫書きチャネルの位置で基板1を貫通して鋸切断し、かつ各溝5の両縁端部で板4を貫通して鋸切断して溝上のガラスを取り除くことによって、図3の組立体を個別化する。損傷を防ぐために、基板1と板4との界面から例えば50 μ mのところまで鋸による切削を停止し、次いで組立体を鋸切削部で分断させる。

20

【0020】

図4は、基板1'のOLED配列2'が接合パッド3'の列を片側にのみ有する代替の組立体を示している。

【0021】

ガラス板4の鋸の切削部6は、それぞれの溝5の片方の縁端部のみに設けられている。これらの鋸の切削部は、基板1'の切削部7から、例えば1.4mmだけずれている。基板1'及び板4は、鋸の切削部7及び6のところまでそれぞれ分断されて図5に示す個別化された素子が得られる。この実施例では、板からガラスの部分を取り除く必要はない。

【0022】

板4の表面全体への接着剤吹付けの代替案として、例えばロボットを使用して、溝5と平行に接着剤を実線又は破線状に板4に塗布することもできる。これは、図4及び図5に示す実施例では特に適切である。板4が基板1'に押し付けられると接着剤は広がるが、ガラスの表面特性のため、接合パッド3'表面上ではなく溝5の内面に沿って流れる。

30

【0023】

本明細書で使用する「含む」という動詞はすべて「からなる又は包含する」を意味する。

【図面の簡単な説明】

【0024】

【図1】本発明において使用される基板の部分概略図。

40

【図2】図1の基板に接着するためのガラス薄板の部分概略図。

【図3】図1の基板及び図2の薄板から形成された組立体の概略横断面図。

【図4】代替の組立体の概略横断面図。

【図5】個別化後の図4の組立体を示す図。

【 図 1 】

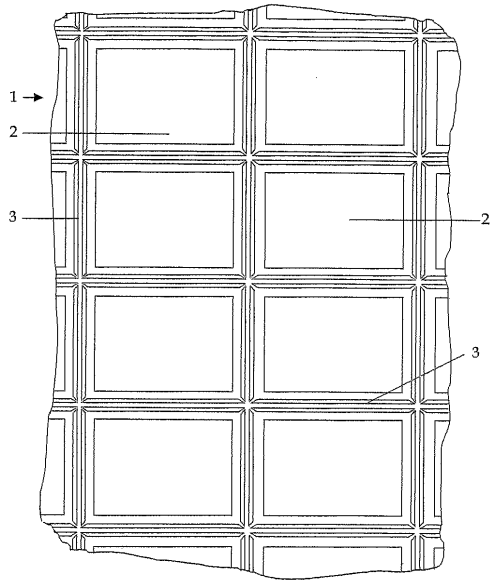


Fig. 1 (Prior Art)

【 図 2 】

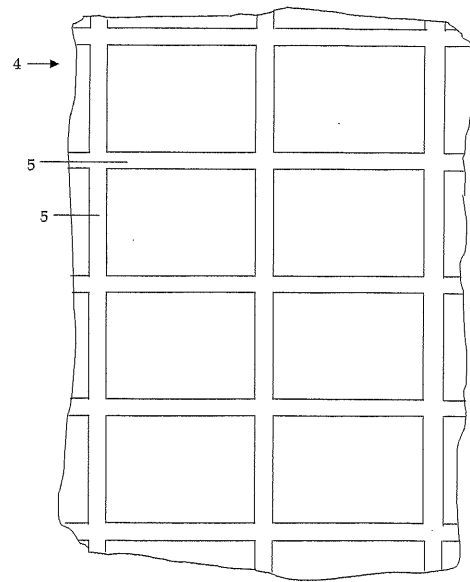


Fig. 2

【 図 3 】

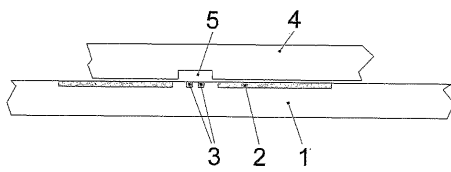


Fig. 3

【 図 4 】

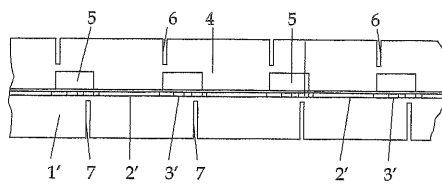


Fig. 4

【 図 5 】

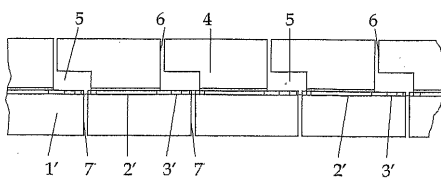


Fig. 5

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No
T/GB2004/001270

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L51/20 H01L27/15		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L B81C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No
X	US 2002/170175 A1 (AIGNER ROBERT ET AL) 21 November 2002 (2002-11-21) figures 1-3 paragraphs '0019!, '0022! - '0024!, '0031!, '0033! column 3, paragraph 51-54 figures 7,9,10	1,3, 8-10, 12-17, 22-26
Y	----- -/--	1-11, 16-24, 27-32
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search 10 September 2004		Date of mailing of the international search report 17/09/2004
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Faou, M

INTERNATIONAL SEARCH REPORT

International Application No.
T/GB2004/001270

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	PATENT ABSTRACTS OF JAPAN vol. 2003, no. 04, 2 April 2003 (2003-04-02) -& JP 2002 352951 A (TOHOKU PIONEER CORP), 6 December 2002 (2002-12-06) abstract; figures 1-3 -----	2,4-7, 11, 18-21, 27-32
Y	US 5 668 033 A (KANAMORI KATUHIKO ET AL) 16 September 1997 (1997-09-16) columns 1,2,4 - column 6, lines 6-9 figures 16-18 column 9, lines 26-33 - column 13, lines 15-31 -----	1-3, 8-10,16, 17,22-24
A	US 2001/052752 A1 (GHOSH AMALKUMAR P ET AL) 20 December 2001 (2001-12-20) paragraph '0042! paragraph '0032!; figure 5 -----	1-32
A	PATENT ABSTRACTS OF JAPAN vol. 2002, no. 02, 2 April 2002 (2002-04-02) -& JP 2001 297878 A (NIPPON SEIKI CO LTD), 26 October 2001 (2001-10-26) abstract figures 2,4 -----	4-7, 18-21, 27-31
A	US 2002/044124 A1 (ARAI YASUYUKI ET AL) 18 April 2002 (2002-04-18) figures 1,15A,15B paragraphs '0014!, '0097! paragraphs '0214! - '0230! -----	1-32

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.

PCT/JP2004/001270

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2002170175 A1	21-11-2002	DE 19962231 A1 AT 272845 T DE 50007326 D1 WO 0146664 A2 EP 1240529 A2 JP 2003517946 T	12-07-2001 15-08-2004 09-09-2004 28-06-2001 18-09-2002 03-06-2003
JP 2002352951 A	06-12-2002	NONE	
US 5668033 A	16-09-1997	JP 8316497 A DE 19619921 A1	29-11-1996 05-12-1996
US 2001052752 A1	20-12-2001	AU 5519401 A WO 0182390 A1 WO 02071506 A1 US 2002003403 A1	07-11-2001 01-11-2001 12-09-2002 10-01-2002
JP 2001297878 A	26-10-2001	NONE	
US 2002044124 A1	18-04-2002	JP 2002108243 A TW 538246 B	10-04-2002 21-06-2003

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 バックリー、アラスデア、ロバート

イギリス国、エディンバラ、 モントピーリア パーク 92、フラット 2エフ2

(72)発明者 ボダマー、ジョージ、カール、ヘルマン

イギリス国、エディンバラ、 ゴードン テラス 8ビー

(72)発明者 ホワイトレッジ、スティーブン、アンドリュー

イギリス国、エディンバラ、 コミストン ドライブ 121、コミストン コート 7

Fターム(参考) 3K107 AA01 CC45 DD12 DD38 EE22 EE42 EE55 GG52