



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0048362  
(43) 공개일자 2009년05월13일

(51) Int. Cl.

H01L 21/60 (2006.01) H01L 23/02 (2006.01)

(21) 출원번호 10-2008-0110509

(22) 출원일자 2008년11월07일  
심사청구일자 없음

(30) 우선권주장  
JP-P-2007-292142 2007년11월09일 일본(JP)

(71) 출원인

신꼬오덴기 고교 가부시키가이샤

일본국 나가노켄 나가노시 오시마다마치 80

(72) 발명자

오이 기요시

일본국 나가노켄 나가노시 오시마다마치 80 신꼬  
오덴기 고교 가부시키가이샤 내

스노하라 마사히로

일본국 나가노켄 나가노시 오시마다마치 80 신꼬  
오덴기 고교 가부시키가이샤 내

후지이 도모하루

일본국 나가노켄 나가노시 오시마다마치 80 신꼬  
오덴기 고교 가부시키가이샤 내

(74) 대리인

문기상, 문두현

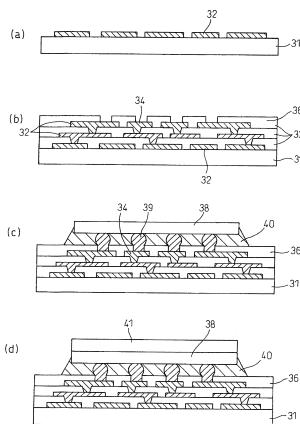
전체 청구항 수 : 총 7 항

#### (54) 반도체 장치의 제조 방법 및 반도체 장치

#### (57) 요 약

반도체 칩(38)의 열팽창률과의 차이가  $2 \times 10^{-6} / ^\circ\text{C}$  이하인 임시 기판(31) 위에, 소정수의 배선층(32)을 형성하고, 최상층의 절연층(36)의 개구부에 최상층의 배선층의 일부를 패드(pad)(34)로서 노출시켜 배선 기판을 제작하며, 반도체 칩(38)의 솔더 접합 부재를 배선 기판의 패드(34)와 접촉시키고 리플로(reflow)시켜서, 반도체 칩(38)을 배선 기판(36)에 부착한다. 이후에, 부착된 반도체 칩(38)의 상면을 노출시키면서 상기 반도체 칩의 외주부를 밀봉하고, 임시 기판(31)을 제거하며, 이어서 외부 접속용 단자를 상기 배선 기판 위에 형성한다.

#### 대 표 도 - 도1



## 특허청구의 범위

### 청구항 1

반도체 칩과,

외부 단자를 포함하고 있고 솔더(solder)에 의해서 상기 반도체 칩에 접속되어지는 배선 기판을 포함하는 반도체 장치로서,

상기 반도체 칩과 상기 배선 기판 사이의 접속부 사이의 피치(pitch)가  $100 \mu\text{m}$  이하이며,

상기 반도체 칩의 상면(upper surface)은 노출되어 있고 상기 반도체 칩의 외주부는 밀봉재로 밀봉되어 있는 반도체 장치의 제조 방법에 있어서,

상기 반도체 장치의 제조 방법은,

(a) 반도체 칩의 열팽창률과의 차이가  $2 \times 10^{-6}/\text{^\circ C}$  이내인 재료로 형성된 임시 기판 위에, 최하 배선층을 형성하는 단계와,

(b) 상기 최하 배선층 위에 소정수의 배선층을 형성하고, 최상층의 절연층의 개구부에 최상층의 배선층의 일부를 패드(pad)로서 노출시켜서, 배선 기판을 제작하는 단계와,

(c) 상기 반도체 칩의 솔더 접합 부재를 상기 배선 기판의 상기 패드와 접촉시켜서 리플로(reflow)시켜, 상기 반도체 칩을 상기 배선 기판에 부착하는 단계와,

(d) 부착된 상기 반도체 칩의 외주부를, 상기 반도체 칩의 상면(upper surface)을 노출한 상태에서 밀봉하는 단계와,

(e) 상기 임시 기판을 제거하는 단계, 및

(f) 상기 배선 기판의 상기 임시 기판의 제거에 의해 노출된 상기 배선층 위에 패턴화한 절연층을 형성하고, 상기 절연층의 개구부로부터 노출된 배선층의 일부에, 외부 접속 단자(terminal)를 형성하는 단계를 포함하는 반도체 장치의 제조 방법.

### 청구항 2

제 1 항에 있어서,

상기 반도체 칩은 실리콘 칩이며,

상기 임시 기판의 열팽창률은  $5 \times 10^{-6}/\text{^\circ C}$  이하인 것을 특징으로 하는 반도체 장치의 제조 방법.

### 청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 임시 기판은 실리콘, 글래스(glass) 또는 금속으로 형성되어 있는 것을 특징으로 하는 반도체 장치의 제조 방법.

### 청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 반도체 칩의 노출면에 접속되어 있는 히트 스프레더(heat spreader)는 상기 단계 (d) 이전에 부착되는 것을 특징으로 하는 반도체 장치의 제조 방법.

### 청구항 5

제 4 항에 있어서,

상기 히트 스프레더는 상기 노출면으로부터 일측면까지의 상기 반도체 칩을 덮는 금속 커버이며,

상기 금속 커버의 단부는 상기 배선 기판의 그라운드 배선층에 접속되어 있는 것을 특징으로 하는 반도체 장치

의 제조 방법.

## 청구항 6

반도체 칩과,

외부 접속 단자를 포함하고 있고 솔더에 의해서 상기 반도체 칩에 접속되어지는 배선 기판을 포함하는 반도체 장치로서,

상기 반도체 칩과 상기 배선 기판 사이의 접속부 사이의 피치가  $100 \mu\text{m}$  이하이며,

상기 반도체 칩을 덮고 있는 금속 커버를 포함하고 또한 상기 금속 커버의 단부가 상기 배선 기판의 그라운드 배선층에 접속되어 있는 것을 특징으로 하는 반도체 장치.

## 청구항 7

제 6 항에 있어서,

상기 금속 커버의 외주부는 밀봉재로 덮혀 있는 것을 특징으로 하는 반도체 장치.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

<1> 본 발명은, 반도체 장치의 제조 방법에 관한 것으로서, 더욱 상세하게 말하자면, 반도체 칩과 배선 기판을 솔더를 이용하여  $100 \mu\text{m}$  이하의 피치로 접속하고 있으면서, 칩과 배선 기판의 접속 불량이 없는 반도체 장치를 제공 가능한 제조 방법에 관한 것이다. 본 발명은, 또한 상기 제조 방법으로 제조한 반도체 장치에도 관련된다.

#### 배경기술

<2> "반도체 장치"(semiconductor apparatus)는, 일반적으로, 유기(organic) 코어 기판에 빌드업법(build-up method)에 의해 다층 배선을 형성한 배선 기판에, 반도체 칩을 솔더로 접속한 장치이다. 반도체 장치는 반도체 칩을 배선 기판을 거쳐서 외부 전기 회로, 예를 들면 마더보드 기판 등의 전기 회로에 접속하는데 사용된다.

<3> 종래의 반도체 장치의 제조와 관련하여 도 13의 (a) 내지 도 13의 (c)를 참조하여 설명하기로 한다. 반도체 장치는 일반적으로 배선 기판(102)에 반도체 칩(101)을 접속하여 제조된다. 도 13의 (a)에 나타낸 바와 같이, 반도체 칩(101)은 솔더 범프(111)를 가지고 있고, 또한 배선 기판(102)의 패드(112)와 함께 상기 솔더 범프(111)와 접촉하면서 리플로(reflow)하여 배선 기판(102)에 접합된다. 도 13의 (b)에 나타낸 바와 같이, 반도체 칩(101)과 배선 기판 사이의 갭(gap)은 언더필재(underfill material)(103)로 충전되며, 이에 의해서 반도체 장치가 제조된다. 일부의 경우에 있어서, 배선 기판(102)에 히트 스프레더(heat spreader)(104)[도 13의 (c) 참조]를 부착시켜서 반도체 칩(101)에서 발생되는 열(heat)을 방출시킨다. 이후에, 히트 스프레더(104)에는, 방열용 히트 싱크(heat sink)(도시하지 않음)가 접합된다.

<4> 반도체 장치의 제작에 있어서, 솔더의 리플로에 의해 반도체 칩이 배선 기판에 접속되어지기 때문에, 리플로시의 가열에 의해, 칩과 배선 기판은 함께 열팽창되고, 칩의 솔더 범프와 배선 기판의 패드 위치는 가열되기 전의 위치로부터 함께 이동하게 된다. 칩[일반적으로 기재(base material)로서 실리콘을 사용]의 열팽창률(약  $3 \times 10^{-6} / ^\circ\text{C}$ )에 비교하여, 배선 기판(기재로서 수지를 사용)의 열팽창률은 약 10 배 정도 크기 때문에, 가열시의 칩의 솔더 범프와 배선 기판의 패드의 위치에 있어서 어긋남이 발생하게 된다. 칩의 솔더 범프와 배선 기판의 패드의 피치가 큰 경우에는, 열팽창에 의한 양자의 위치 어긋남은 무시할 수 있지만, 피치가 작아지게 되면(예를 들면,  $100 \mu\text{m}$  이하), 무시할 수 없게 되며, 칩과 배선 기판 사이의 접속이 견고하지 않게 된다.

<5> 또한, 기재로서 수지를 사용하는 배선 기판에서 강성을 얻기 위해서는, 배선 기판에 유리 직물(glass cloth)에 수지를 함침한 코어재가 이용되고 있다.

<6> 이 때문에, 과거의 반도체 장치에 있어서, 박형화를 하거나 디자인 룰(design rule)을 작게 하는 것이 곤란하였다.

<7> 일본국 특개 2006-186321 호에는, 코어재를 이용하는 배선 기판을 사용하지 않고, 빌드업법에 의해서, 금속판 위에 배선층을 형성하고, 그 후에 금속판을 제거하는 회로 기판의 제조 방법이 개시되어 있다. 그러나, 일본국 특개 2006-186321 호에 개시된 회로 기판에서의 패드의 피치는  $1000 \mu\text{m}$ 이다. 이와 같은 수준의 피치 사이즈를 감안하면, 회로 기판과 반도체 칩 사이의 열팽창률의 차이는 고려할 필요가 없다. 또한, 일본국 특개 2006-186321 호는 솔더 리플로시의 열팽창에 의한 회로 기판과 칩 사이에서의 접속 문제가 발생하는 것에 대해서는 인식하고 있지 않다.

<8> 일본국 특개 2001-177010 호에는, 솔더 리플로에 의해서, 금속으로부터 이루어진 고강성 지지체 상의 다층 배선 기판에 반도체 칩을 장착하여 접합하고, 칩의 측면, 칩과 배선 기판 사이의 접합부, 및 배선 기판의 노출 영역을 절연성 수지로 피복하여 반도체 디바이스를 제조하는 방법이 개시되어 있다.

<9> 고강성 지지체를 사용하는 이 방법에 의하면, 회로 기판과 칩 사이에서의 열팽창률의 차이로부터 접합시의 가열에 의해 발생하는 응력에 의한 배선 기판의 휘어짐을 방지할 수 있다. 그러나, 일본국 특개 2001-177010 호 역시 솔더 리플로시의 열팽창에 의한 회로 기판과 칩 사이에서의 접속 문제가 발생하는 것에 대해서는 인식하고 있지 않다.

<10> [특허 문헌 1] 일본국 특개 2006-186321 호.

<11> [특허 문헌 2] 일본국 특개 2001-177010 호.

## 발명의 내용

### 해결 하고자하는 과제

<12> 본 발명의 목적은, 반도체 칩과 배선 기판 사이에서의 상호 위치에서의 어긋남을 초래하지 않고도, 반도체 칩과 배선 기판 사이의 접속 영역 사이의 피치가  $100 \mu\text{m}$  이하인 반도체 장치의 제조 방법을 제공하는 것이다.

### 과제 해결수단

<13> 본 발명의 일 측면에 따르면,

<14> 반도체 칩과,

<15> 외부 단자를 포함하고 있고 솔더(solder)에 의해서 상기 반도체 칩에 접속되어지는 배선 기판을 포함하는 반도체 장치로서,

<16> 상기 반도체 칩과 상기 배선 기판 사이의 접속부 사이의 피치(pitch)가  $100 \mu\text{m}$  이하이며,

<17> 상기 반도체 칩의 상면(upper surface)은 노출되어 있고 상기 반도체 칩의 외주부는 밀봉재로 밀봉되어 있는 반도체 장치의 제조 방법에 있어서,

<18> (a) 반도체 칩의 열팽창률과의 차이가  $2 \times 10^{-6} / ^\circ\text{C}$  이내인 재료로 형성된 임시 기판 위에, 최하 배선층을 형성하는 단계와,

<19> (b) 상기 최하 배선층 위에 소정수의 배선층을 형성하고, 최상층의 절연층의 개구부에 최상층의 배선층의 일부를 패드(pad)로서 노출시켜서, 배선 기판을 제작하는 단계와,

<20> (c) 상기 반도체 칩의 솔더 접합 부재를 상기 배선 기판의 상기 패드와 접촉시켜서 리플로(reflow)시켜, 상기 반도체 칩을 상기 배선 기판에 부착하는 단계와,

<21> (d) 부착된 상기 반도체 칩의 외주부를, 상기 반도체 칩의 상면(upper surface)을 노출한 상태에서 밀봉하는 단계와,

<22> (e) 상기 임시 기판을 제거하는 단계, 및

<23> (f) 상기 배선 기판의 상기 임시 기판의 제거에 의해 노출된 상기 배선층 위에 패턴화한 절연층을 형성하고, 상기 절연층의 개구부로부터 노출된 배선층의 일부에, 외부 접속 단자(terminal)를 형성하는 단계를 포함하는 반도체 장치의 제조 방법이 제공된다.

<24> 여기에서, 최하층의 배선층 및 최상층의 배선층은 배선층의 전체 개수가 하나(1)인 경우에 동일한 배선층일 수

도 있다.

- <25> 임시 기판으로서는, 예를 들면, 실리콘, 글래스(glass) 또는 금속으로 형성되어 있는 기판을 사용할 수 있다.
- <26> 반도체 칩의 노출면에 접속되어 있는 히트 스프레더(heat spreader)는 상기 단계 (d) 이전에 부착될 수도 있다. 히트 스프레더로서는, 상기 노출면으로부터 일측면까지의 상기 반도체 칩을 덮는 금속 커버이다. 또한, 금속 커버의 단부는 상기 배선 기판의 그라운드 배선층에 접속될 수도 있으며, 이에 따라서, 히트 스프레더는 반도체 칩의 전자파 쉴드재(shielding material)로서 사용될 수도 있다.
- <27> 본 발명의 다른 측면에 따르면,
- <28> 반도체 칩과,
- <29> 외부 접속 단자를 포함하고 있고 솔더에 의해서 상기 반도체 칩에 접속되어지는 배선 기판을 포함하는 반도체 장치로서,
- <30> 상기 반도체 칩과 상기 배선 기판 사이의 접속부 사이의 피치가  $100 \mu\text{m}$  이하이며,
- <31> 상기 반도체 칩을 덮고 있는 금속 커버를 포함하고 또한 상기 금속 커버의 단부가 상기 배선 기판의 그라운드 배선층에 접속되어 있는 것을 특징으로 하는 반도체 장치가 제공된다.
- <32> 본 발명의 반도체 장치는 상기 금속 커버의 외주부가 밀봉재로 덮혀 있도록 구성될 수도 있다.

### 효과

- <33> 본 발명에 따르면, 솔더를 이용하여 반도체 칩과 배선 기판 사이를  $100 \mu\text{m}$  이하의 피치로 접속하고 있으면서도, 반도체 칩과 배선 기판 사이의 접속 불량이 없는 반도체 장치를 사용할 수 있게 된다.
- <34> 또한, 본 발명에 따르면, 반도체 장치의 배선 기판을, 수지를 함침한 유리 직물과 같은 코어재를 사용하지 않고도 제작할 수 있으며, 따라서, 본 발명의 반도체 장치는, 박형화 또는 디자인 룰을 감소시킬 수 있게 되었다.

### 발명의 실시를 위한 구체적인 내용

- <35> 이하, 도 1의 (a) 내지 도 1의 (d)와 도 2의 (a) 내지 도 2의 (c)를 참조하여, 본 발명의 반도체 장치의 제조 방법에 대해서 설명하기로 한다.
- <36> 도 1의 (a)에 나타낸 바와 같이, 실리콘 반도체 칩의 열팽창률(약  $3 \times 10^{-6} / ^\circ\text{C}$ )에 근접한  $5 \times 10^{-6} / ^\circ\text{C}$  이하의 열팽창률을 갖는 임시 기판(31)을 준비하고, 임시 기판(31)의 한쪽 표면에 최하 배선층(32)을 형성한다.
- <37> 상기 조건을 만족하는 임시 기판(31)으로서는, 예를 들면, 실리콘, 글래스 등으로 형성된 기판을 사용할 수 있다. 다르게는, 상기 조건을 만족하는 열팽창률이 낮은 금속판 등(일례로서, Kovar 합금판 또는 Fe-42Ni 합금판)을 사용할 수 있다.
- <38> 배선층(32)은, 예를 들면, 패턴화한 구리 도금층으로 형성될 수 있다. 임시 기판(31)의 두께는 반도체 장치의 제조 과정 중에서의 취급과, 이후에 임시 기판을 제거하는 점을 고려해서, 적절하게 결정될 수 있다. 일례로서, 실리콘으로 형성한 임시 기판의 경우, 약 700 내지 800  $\mu\text{m}$  두께를 채택할 수 있다.
- <39> 도 1의 (b)에 나타낸 바와 같이, 임시 기판(31)의 배선층(32) 위에, 빌드업법에 의해 소정수의 절연층(33)과 배선층(32)을 형성하고, 최상층의 배선층의 일부를 패드(34)로서 노출시켜서, 임시 기판(31) 위에 반도체 장치의 배선 기판(36)을 제작한다. 패드(34)의 피치는  $100 \mu\text{m}$  이하, 예를 들면,  $80 \mu\text{m}$ 로 설정될 수 있다. 절연층(33)은, 예를 들면, 에폭시 또는 폴리이미드 수지(polyimide resin)로 형성되며, 패드(34)가 노출되는 최상층의 절연층은 솔더 레지스트에 의해서 형성된다.
- <40> 도 1의 (c)에 나타낸 바와 같이, 배선 기판(36)의 패드(34)의 피치와 동일한  $80 \mu\text{m}$ 의 피치에서 솔더 접합 부재로서의 솔더 범프(도시하지 않음)를 형성한 반도체 칩(38)을, 솔더 범프의 리플로에 의해 형성한 솔더 접속부(39)를 통하여, 배선 기판(36)에 부착한다. 이후에, 기판(36)과 칩(38) 사이의 갭(gap)에 언더필재(40)를 충전 한다. 솔더 범프의 리플로시의 가열에 의해, 임시 기판(31)과 반도체 칩(38)의 쌍방이 열팽창하지만, 이들의 열팽창률이 실질적으로 동일(실리콘으로 형성한 임시 기판의 경우)하거나 매우 근접(글래스 또는 Kovar 합금 등으로 형성한 임시 기판의 경우)하고 있기 때문에, 칩(38)의 솔더 범프와 배선 기판(36)의 패드(34)의 접합은 방해받지 않는다.

- <41> 도 1의 (d)에 나타낸 바와 같이, 부착된 반도체 칩(38)의 상면에는 히트 스프레더(41)가 부착된다. 이 부착은, 접착제(도시하지 않음)를 이용하여 수행될 수 있다. 당연하게도, 히트 스프레더(41)는 생략될 수 있으며, 필요에 따라 부착될 수 있다. 이하, 히트 스프레더가 없는 반도체 장치의 제조예에 대해서 설명하기로 한다.
- <42> 도 2의 (a)에 나타낸 바와 같이, 반도체 칩(38)의 외주부는 밀봉재(42)로 밀봉된다. 이 밀봉은, 일반적인 반도체 장치에서 밀봉 목적으로 사용되는 재료를 사용하여 통상의 방법에 의해서 수행될 수 있다. 이 밀봉은, 예를 들면, 에폭시 수지계 밀봉재를 사용하여, 트랜스퍼 몰딩 혹은 풋팅(potting)등과 같은 공자의 성형 기술에 의해 수행될 수 있다.
- <43> 계속하여, 도 2의 (b)에 나타낸 바와 같이, 임시 기판(31)[도 2의 (a)]을 제거하고, 배선 기판(36)의 한 면을 노출시킨다. 임시 기판(31)은 실리콘 또는 글래스로 형성된 임시 기판의 경우, 연마(polishing)와 드라이 에칭(dry etching)에 의해서 제거될 수 있으며, Kovar 합금과 같은 금속으로 형성된 임시 기판의 경우, 습식 에칭(wet etching)에 의해서 제거될 수 있다. 습식 에칭에 의해 임시 기판(31)을 제거하는 경우에는, 임시 기판의 배선 기판이 형성된 측면에, 에칭을 정지시키기 위한 스톱퍼층(stopper layer)을 사전에 배치하여 두는 것이 바람직하다.
- <44> 도 2의 (c)에 나타낸 바와 같이, 배선 기판(36)의 임시 기판을 제거하여 노출한 면에 패턴화한 솔더 레지스트층(44)을 형성하고, 외부 접속 단자로서 솔더 범프(45)를 형성하며, 따라서 볼 그리드 어레이(BGA, Ball Grid Array) 접속용 반도체 장치가 완성된다. 솔더 범프(45) 대신에, 핀 그리드 어레이(PGA, pin grid array) 접속용의 핀(pin), 혹은 랜드 그리드 어레이(LGA, land grid array) 접속용의 랜드(land)를 형성할 수도 있다.
- <45> 일본국 특개 2001-177010 호에서는, 금속으로 형성되는 고강성 지지체 상의 다층 배선 기판에 반도체 칩을 솔더 리플로에 의해 접합하고 있다. 일본국 특개 제 2001-177010 호에서는, 솔더 리플로 후의 휘어짐의 발생을 억제하기 위해서, 지지체에는 고강성 금속 재료가 사용되고 있다. 그러나, 도 3에 모식적으로 나타낸 바와 같이, 반도체 칩(51)과, 배선 기판(52)이 올려진 지지체(53)의 열팽창률의 차이가 크기 때문에, 리플로 시에 반도체 칩과 지지체 사이에서의 열팽창의 차이에 의해서, 칩의 범프와 기판의 패드의 위치 어긋남이 발생한다. 참고로, 도 3에서는, 칩(51)과 지지체(53)의 열팽창의 크기를 속이 빈 화살표의 크기로 나타내었다. 그 결과, 고정밀도로 실장을 수행하는 것이 곤란하였다. 또한, 실온으로 되돌아왔을 때, 지지체의 강성에 의해서 휘어짐은 발생하지 않지만, 반도체 디바이스 내에의 높은 응력은 유지되고 있었다.
- <46> 반대로, 본 발명에 따르면, 도 4에 모식적으로 나타낸 바와 같이, 반도체 칩(51)과, 배선 기판(52)이 올려진 임시 기판(55)의 열팽창률의 차이가 작기 때문에, 리플로 시에 반도체 칩과 임시 기판의 양자의 열팽창의 차이에 의한 칩의 범프와 기판의 패드의 위치 어긋남은 생기지 않거나, 또는 어긋남이 발생하였다고 하더라도 무시할 수 있게 된다. 참고로, 도 4에서도, 칩(51)과 임시 기판(55)의 열팽창의 크기를 속이 빈 화살표의 크기로 나타내었다. 따라서, 고정밀도 실장을 수행할 수 있는 것과 동시에, 실온으로 되돌아왔을 때에도 응력이 발생하지 않는다.
- <47> 이하, 반도체 칩과 임시 기판의 열팽창률 차이가  $2 \times 10^{-6} / ^\circ\text{C}$  이하인 임시 기판을 사용하는 것의 효과에 대해서 구체적으로 설명하기로 한다.
- <48> 실리콘 칩의 열팽창률(약  $3 \times 10^{-6} / ^\circ\text{C}$ )의 차이가  $13 \times 10^{-6} / ^\circ\text{C}$ 인 경우(이 예에서는, 임시 기판으로서 구리(Cu)가 채택된 경우)에, 반도체 칩과 임시 기판을  $30^\circ\text{C}$ 로부터  $260^\circ\text{C}$ 의 리플로 온도까지(온도 차이는  $230^\circ\text{C}$ ) 가열한다고 하면,  $20 \times 20 \text{ mm}$ 의 실장 영역 내에서의 칩의 범프와 기판의 패드의 위치 어긋남은,  $230 \times 0.000013 \times 20 = 0.0598 \text{ mm}$ (약  $60 \mu\text{m}$ )가 된다.
- <49> 반대로, 본 발명에 따르면, 실리콘 칩의 열팽창률과의 차이가  $2 \times 10^{-6} / ^\circ\text{C}$ 인 임시 기판을 사용했을 경우에는, 동일한 방식으로(온도 차이는  $230^\circ\text{C}$ ) 가열하는 조건에서,  $20 \times 20 \text{ mm}$ 의 실장 영역 내에서의 칩의 범프와 기판의 패드의 위치 어긋남은,  $230 \times 0.000002 \times 20 = 0.0092 \text{ mm}$ (약  $10 \mu\text{m}$ )가 된다. 따라서, 본 발명에 따르면, 위치 어긋남을  $10 \mu\text{m}$  이내로 억제할 수 있기 때문에,  $100 \mu\text{m}$  이하 피치에서의 접속에 적용할 수 있다.
- <50> 도 5에, 본 발명의 제조 방법에 의해 획득할 수 있는 반도체 장치의 예를 나타낸다. 이 반도체 장치에서는, 반도체 칩(1)과 배선 기판(2)이, 피치  $100 \mu\text{m}$  이하의, 솔더에 의한 접속부(3)에 의해서 접속되어 있으며, 반도체 칩(1)의 한쪽 면[솔더에 의해 배선 기판(2)에 접합된 면의 반대측의 면]이 노출되어 있으며, 반도체 칩(1)의 외주부는 밀봉재(4)로 밀봉되어 있다.

- <51> 도 5에는, 3 개의 배선층(6)을 갖는 배선 기판(2)이 도시되어 있지만, 배선 기판(2)은 임의의 개수(하나 또는 그 이상)의 배선층을 가질 수 있다. 또한, 도 5에는 반도체 칩이 1 개 부착된 반도체 장치가 도시되어 있지만, 본 발명의 반도체 장치에서의 반도체 칩의 개수는 2 또는 그 이상일 수도 있다. 배선 기판(2)의 반도체 칩(1)이 부착된 면과 반대의 면에는, 반도체 장치를 외부 전기 회로, 예를 들면 마더보드 기판과 같은 전기 회로에 접속하기 위한 외부 접속 단자(7)(예를 들면, 도 5에 나타낸 바와 같은 솔더 범프)가 배치되어 있다.
- <52> 본 발명에 따른 반도체 장치의 배선 기판(2)에서는, 강성을 개선하기 위해서 유리 직물에 수지를 함침한 코어재는 사용되지 않았다. 본 발명에 따른 반도체 장치의 강성은 반도체 칩의 외주부의 밀봉재(4)에 의해서 유지된다.
- <53> 도 5의 반도체 장치에 있어서, 반도체 칩(1)과 배선 기판(2) 사이의 갭(gap)에는, 언더필재(8)가 충전되어 있다. 일부 경우에는, 언더필재(8) 대신에, 도 6에 나타낸 바와 같이, 칩(1)과 배선 기판(2) 사이의 갭에 밀봉재(4)가 충전될 수도 있다. 따라서, 반도체 장치의 제조 공수를 줄일 수 있다.
- <54> 본 발명에 따른 반도체 장치에 있어서, 외부 접속용 단자(7)는, 도 5에 예시한 것과 같은 솔더 범프 대신에, 도 7에 나타낸 바와 같이, 배선 기판(2)의 배선층의 일부를 돌출시킴으로써 형성되는 돌출 단자(9)로 할 수 있다. 돌출 단자(9)를 갖는 배선 기판은, 도 1의 (a)를 참조해서 설명한 단계에서, 예를 들면, 돌출 단자에 대응하는 리세스(recess)(도시하지 않음)를 미리 형성한 실리콘으로 형성한 임시 기판을 이용하여, 최하 배선층(32)을 형성하는 것에 의해서 용이하게 제조될 수 있다. 따라서, 돌출 단자(9)는 배선층의 형성 단계와 동일한 단계에서 형성될 수 있으므로, 반도체 장치의 제조 공수를 줄일 수 있다. 배선 재료에 의해서 형성된 돌출 단자(9)의 표면에는, 외부 회로와의 접속을 용이하게 하기 위한 금 도금층(도시하지 않음)이 형성될 수 있다.
- <55> 도 8에 나타낸 바와 같이, 본 발명에 따른 반도체 장치의 반도체 칩(1)의, 물당재(4)로부터 노출된 면에는, 히트 스프레더(방열판)(12)를 부착하여, 반도체 칩으로부터 발생되는 열을 효율적으로 방출하도록 할 수도 있다. 이 히트 스프레더에는 히트 싱크(heat sink)(도시하지 않음) 등이 추가로 부착될 수도 있다.
- <56> 히트 스프레더를 부착할 때에는, 이 히트 스프레더가 반도체 칩의 전자파 실드재로서 사용되도록 할 수도 있다. 이 경우에는, 도 9의 (a) 및 도 9의 (b)에 나타낸 바와 같이, 히트 스프레더와 결합된 금속 커버(12')로 반도체 칩의 외주를 덮고, 이어서 금속 커버(12')의 단부를 배선 기판(2)의 그라운드 배선층에, 예를 들면, 솔더(13)[도 9의 (a)] 또는 와이어(14)[도 9의 (b)]로 접속한다.
- <57> 본 발명에 따른 반도체 장치에 있어서, 반도체 칩(1)의 열팽창률이 반도체 장치의 제조 과정에서 사용하는 임시 기판의 열팽창률과 동일하거나 매우 근접하기 때문에, 리플로 가열시에 칩의 범프와 배선 기판의 범프의 위치 어긋남이 감소되어, 더욱 정밀하게 금속 커버(12')를 설치할 수 있게 된다.
- <58> 전자파 실드재로서 반도체의 외주를 덮는 동시에, 히트 스프레더와 조합된 금속 커버(12')를 갖는 반도체 장치에 있어서, 도 9의 (a)와 도 9의 (b)에 나타낸 바와 같이, 금속 커버(12')의 외주부는 밀봉재(4)로 덮혀질 수 있다. 일부 경우에, 밀봉재(4)는 생략될 수도 있다.
- <59> 도 10에 나타낸 바와 같이, 본 발명에 따른 반도체 장치에 있어서, 수동 소자(예를 들면, 칩 커패시터나 칩 레지스터와 같은 칩 구성 요소), 센서(예를 들면, 온도 센서)(도시하지 않음) 또는 다른 구성 요소(16)를 필요에 따라 설치할 수도 있다.
- <60> 두 개 또는 그 이상의 반도체 칩(1)이 부착된 본 발명에 따른 반도체 장치에 히트 스프레더(12)를 사용하는 경우에는, 상기 히트 스프레더(12)는, 도 11에 나타낸 바와 같이, 두 개 또는 그 이상의 반도체 칩(1)에 대해서 공통(common)일 수도 있다. 도 11에 나타낸 바와 같이, 두 개 또는 그 이상의 반도체 칩(1) 사이에 높이 차이가 있는 경우에도, 금속판의 프레스 가공에 의해 성형될 수 있는 히트 스프레더(12)가 그 높이 차이를 용이하게 흡수할 수도 있다. 또한, 도 11은 간단하게 나타내기 위해서 배선 기판(2)의 절연층 또는 배선층을 생략하였다.
- <61> 본 발명에서는, 이상에서 설명한 반도체 장치의 형태를 조합한 것도 제조할 수 있다. 예를 들면, 도 8에서 설명한 히트 스프레더, 또는 도 9의 (a)와 도 9의 (b)에서 설명한 히트 스프레더와 전자파 실드재를 겹하는 금속 커버를 구비하고, 또한, 도 10에서 설명한 것과 같은 수동 부품 또는 센서 등을 설치한 반도체 장치를 제조할 수도 있다.
- <62> 본 발명에 따라서 제조된 반도체 장치는, 반도체 장치의 외부 접속 단자를 거쳐서, 예를 들면, 마더보드 등의 실장 기판에 설치될 수도 있다. 도 12는 본 발명에 따른 반도체 장치(21)를 마더보드(22)에 설치한 실장품의

예를 나타낸 도면이다.

<63> 예시적인 실시예와 관련하여 본 발명을 설명하였으나, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게는 본 발명으로부터 벗어나지 않고도 본 발명에 대해서 다양한 변형 및 변경을 가할 수 있음을 명확하며, 따라서, 첨부한 특허청구범위에서는 이와 같은 모든 변형 및 변경이 본 발명의 진정한 정신 및 범위 내에 들어가도록 하는 것을 목적으로 하고 있다.

### **도면의 간단한 설명**

<64> 도 1의 (a) 내지 도 1의 (d)는 본 발명의 반도체 장치의 제조 방법을 모식적으로 설명한 제 1 도면.

<65> 도 2의 (a) 내지 도 2의 (c)는 본 발명의 반도체 장치의 제조 방법을 모식적으로 설명한 제 2 도면.

<66> 도 3은, 특히 문헌 1에 기재된 방법에 따라서, 솔더 리플로에 의해서 반도체 칩과 배선 기판 사이의 접합을 모식적으로 설명한 도면.

<67> 도 4는 본 발명의 방법에 따라서, 솔더 리플로에 의해서, 반도체 칩과 배선 기판 사이의 접합을 모식적으로 설명한 도면.

<68> 도 5는 본 발명에 따른 반도체 장치를 나타낸 모식도.

<69> 도 6은 본 발명에 따른 반도체 장치를 나타낸 모식도.

<70> 도 7은 본 발명에 따른 반도체 장치를 나타낸 모식도.

<71> 도 8은 본 발명에 따른 반도체 장치를 나타낸 모식도.

<72> 도 9의 (a) 및 도 9의 (b)는 본 발명에 따른 반도체 장치를 나타낸 모식도.

<73> 도 10은 본 발명에 따른 반도체 장치를 나타낸 모식도.

<74> 도 11은 본 발명에 따른 반도체 장치를 나타낸 모식도.

<75> 도 12는 본 발명에 따른 반도체 장치가 실장 기판에 장착된 실장품을 설명하는 모식도.

<76> 도 13의 (a) 내지 도 13의 (c)는 종래의 반도체 장치 및 그 제작을 설명하는 모식도.

<77> \* 도면의 주요 부분에 대한 부호의 설명 \*

<78> 1 반도체 칩

<79> 2 배선 기판

<80> 3 솔더 접속부

<81> 4 밀봉재

<82> 7 외부 접속용 단자

<83> 12 히트 스프레터

<84> 12' 금속 커버

<85> 16 구성 요소

<86> 21 반도체 장치

<87> 31 임시 기판

<88> 32 배선층

<89> 33 절연층

<90> 34 패드

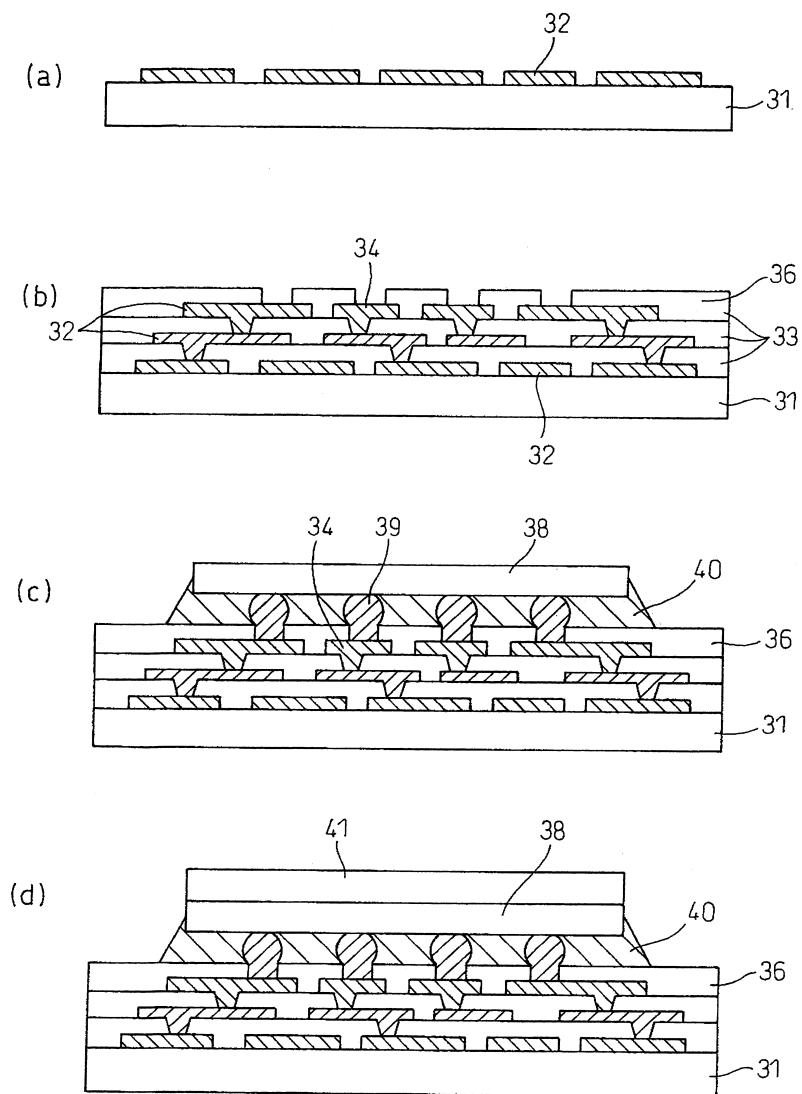
<91> 36 배선 기판

<92> 38 반도체 칩

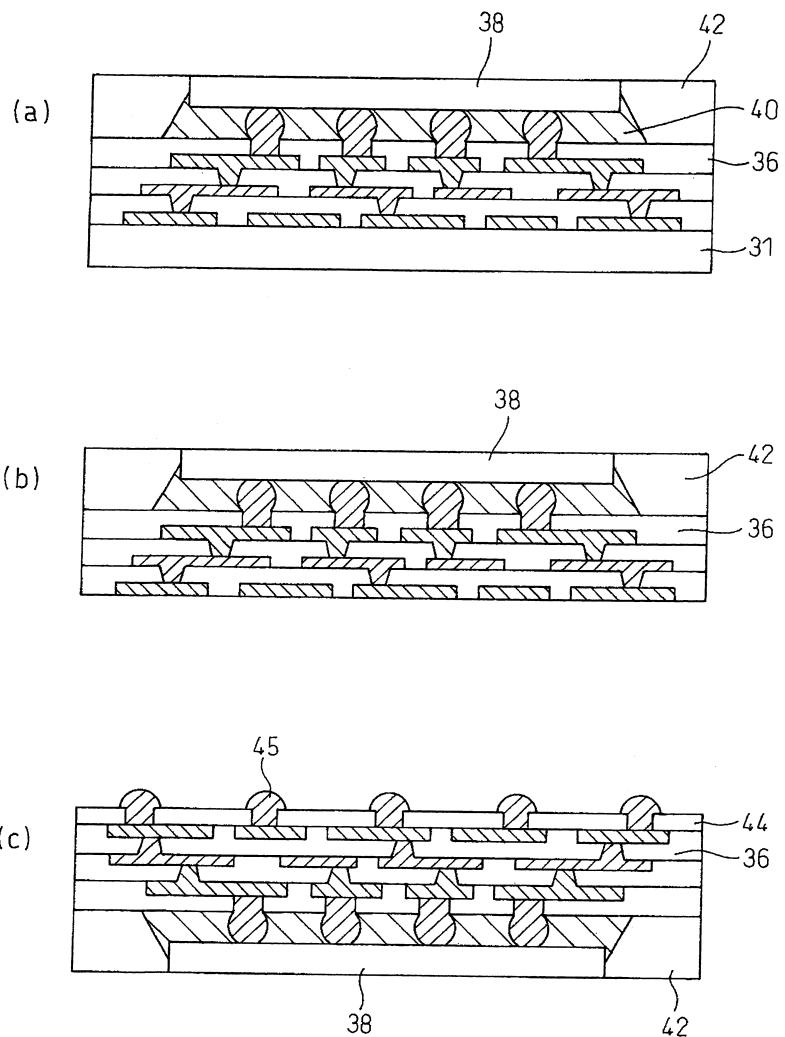
<93>	39	솔더 접속부
<94>	41	히트 스프레더
<95>	42	밀봉재
<96>	45	솔더 범프

## 도면

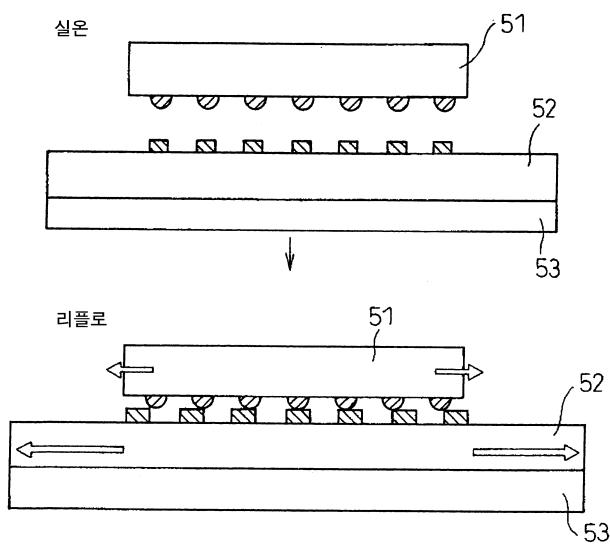
## 도면1



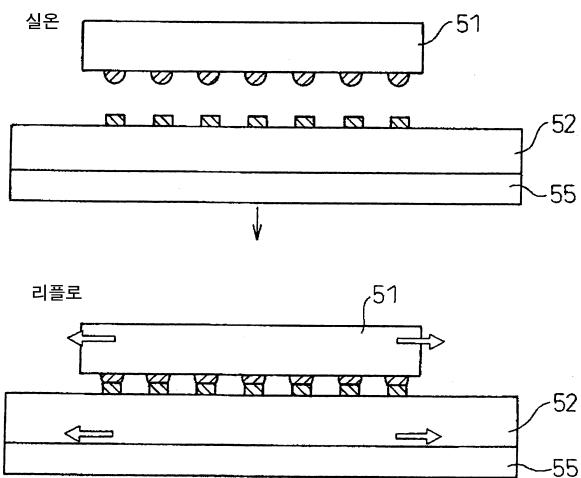
## 도면2



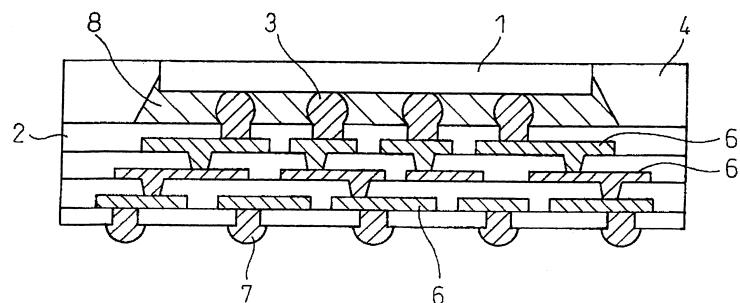
## 도면3



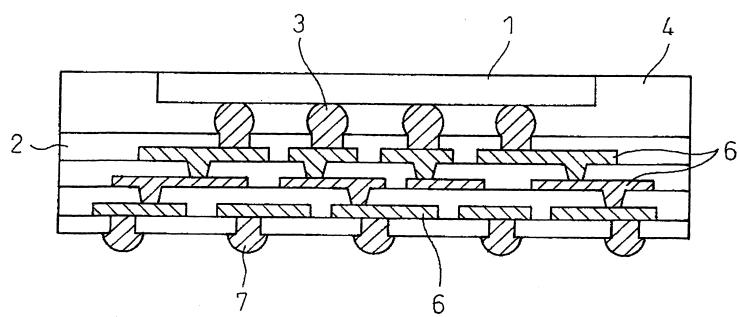
도면4



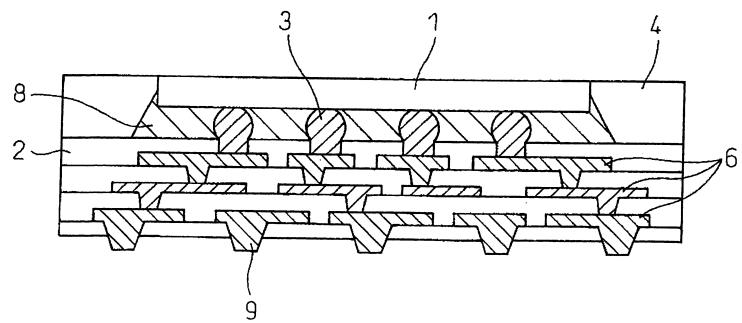
도면5



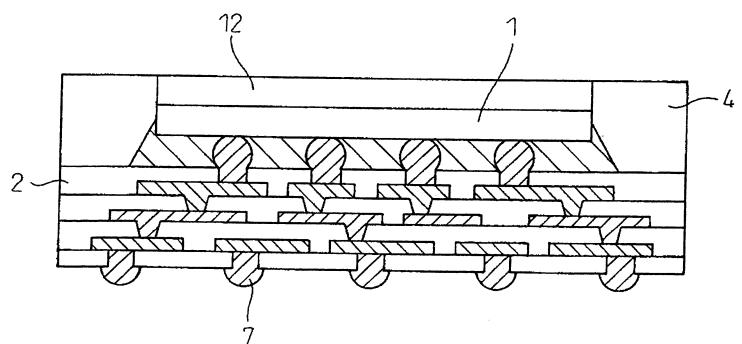
도면6



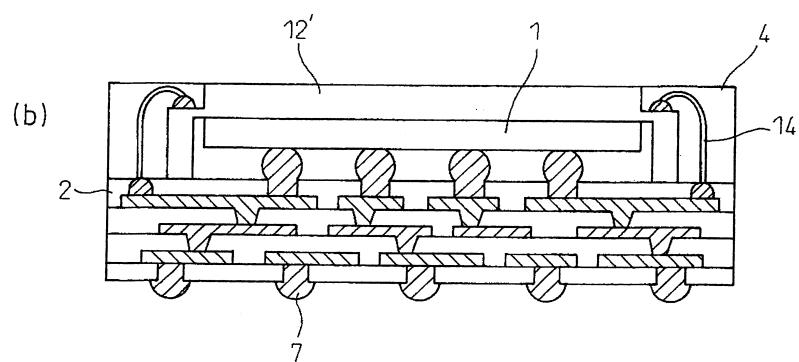
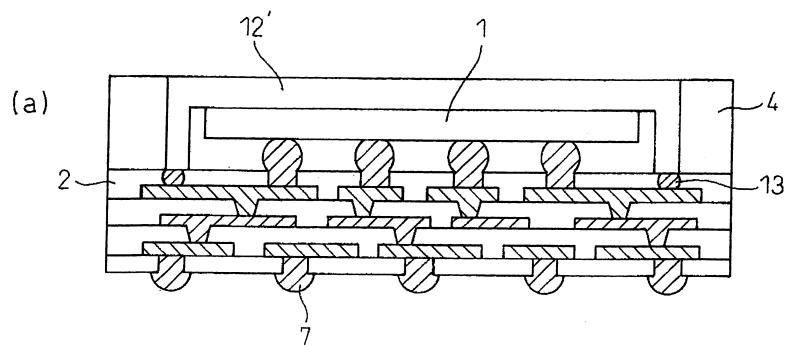
도면7



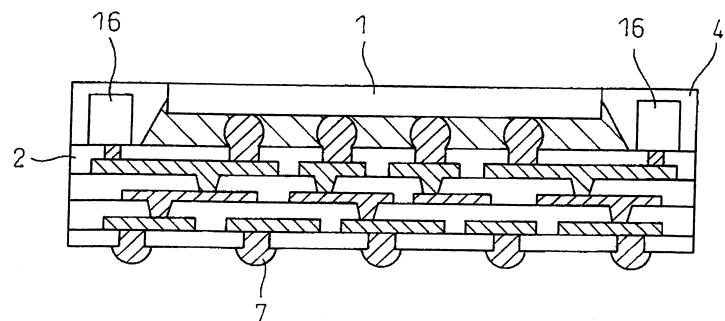
도면8



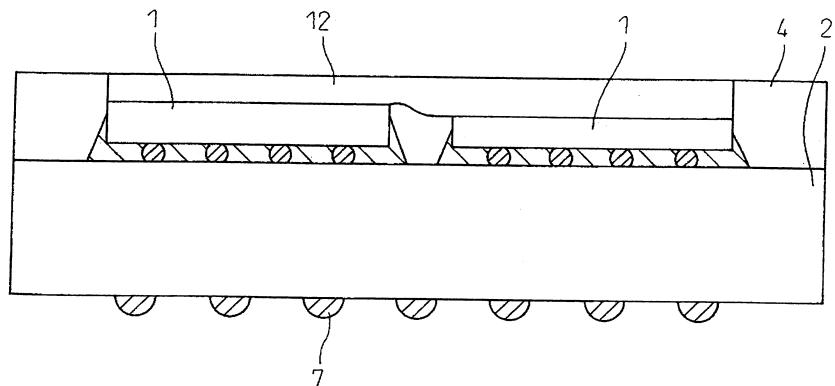
## 도면9



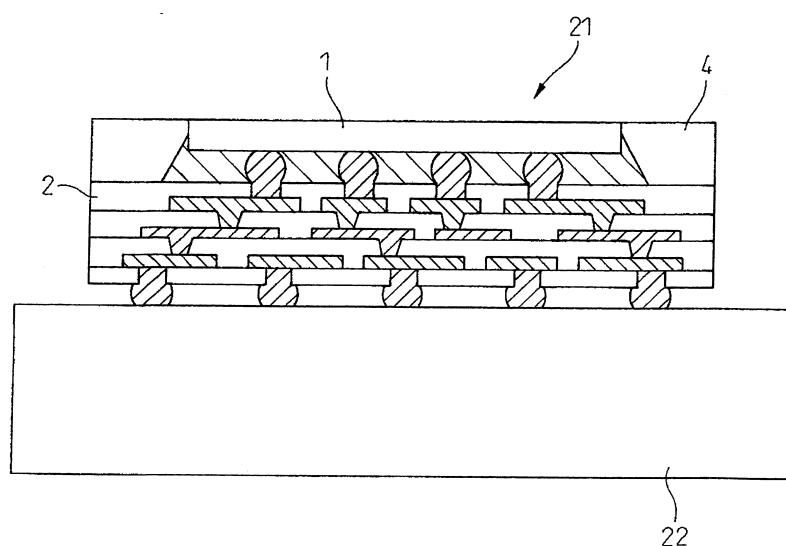
## 도면10



도면11



도면12



도면13

