



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년08월19일
(11) 등록번호 10-2011793
(24) 등록일자 2019년08월12일

- (51) 국제특허분류(Int. Cl.)
 $G10L\ 19/008$ (2014.01) $G10L\ 19/002$ (2013.01)
 $G10L\ 19/012$ (2013.01) $G10L\ 19/02$ (2006.01)
 $G10L\ 19/022$ (2013.01) $G10L\ 19/03$ (2013.01)
- (52) CPC특허분류
 $G10L\ 19/008$ (2013.01)
 $G10L\ 19/002$ (2013.01)
- (21) 출원번호 10-2019-7002371(분할)
- (22) 출원일자(국제) 2011년04월06일
 심사청구일자 2019년02월21일
- (85) 번역문제출일자 2019년01월24일
- (65) 공개번호 10-2019-0011330
- (43) 공개일자 2019년02월01일
- (62) 원출원 특허 10-2018-7001783
 원출원일자(국제) 2011년04월06일
 심사청구일자 2018년02월01일
- (86) 국제출원번호 PCT/EP2011/055350
- (87) 국제공개번호 WO 2011/124608
 국제공개일자 2011년10월13일
- (30) 우선권주장
 61/322,458 2010년04월09일 미국(US)
- (56) 선행기술조사문헌
 Heiko Purnhagen et al., 'Technical description of proposed Unified Stereo Coding in USAC', ISO/IEC HTC1/SC29/WG11, MPEG2009/M16921, October 2009.

- (73) 특허권자
돌비 인터네셔널 에이비
 네덜란드 1101 씨엔 암스트레담 주이두스트 헤리
 커베르그백 1-35 3이 아폴로 빌딩
- (72) 발명자
카를손, 폰투스
 스웨덴, 에스-168 32 브롬마, 비그메스타베겐 3
프르나겐, 헤이코
 스웨덴, 에스-113 30 스톡홀름, 게블레가탄 12
 아, 씨/오 돌비 스웨덴 에이비
빌레모에스, 라스
 스웨덴, 에스-113 30 스톡홀름, 게블레가탄 12
 아, 씨/오 돌비 스웨덴 에이비
- (74) 대리인
박경재

전체 청구항 수 : 총 3 항

심사관 : 정성윤

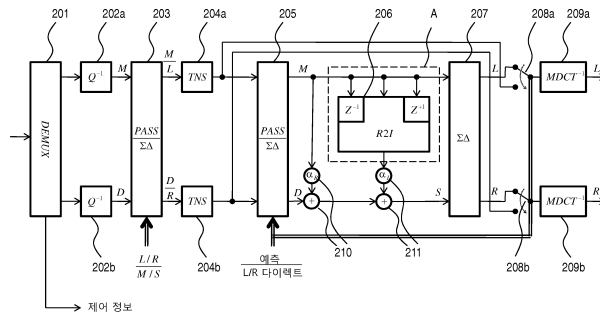
(54) 발명의 명칭 MDCT-기반의 복소수 예측 스테레오 코딩

(57) 요약

본 발명은 주파수 영역에서 복소수 예측을 사용하여 스테레오 엔코딩 및 디코딩하기 위한 방법들 및 장치들을 제공한다. 일실시예에서, 복소수 예측 코딩에 의해 엔코딩되고 2개의 입력 채널들의 제1 주파수-영역 표현들을 포함하는 입력 스테레오 신호로부터 출력 스테레오 신호를 얻기 위한 디코딩 방법은 (i) 제1 입력 채널의 제2 주파

(뒷면에 계속)

대표도 - 도2



수-영역 표현을 계산하고, (ii) 제1 입력 채널의 제1 및 제2 주파수-영역 표현들, 제2 입력 채널의 제1 주파수-영역 표현 및 복소수 예측 계수에 기초하여 출력 채널을 계산하는, 업믹스 단계를 포함한다. 업믹스는 제어 데이터에 따라 중단될 수 있다.

(52) CPC특허분류

G10L 19/012 (2013.01)

G10L 19/02 (2013.01)

G10L 19/022 (2013.01)

G10L 19/03 (2013.01)

명세서

청구범위

청구항 1

복소수 예측 스테레오 코딩에 의해 스테레오 신호를 제공하기 위한 디코더 시스템에 있어서, 상기 디코더 시스템은 :

다운믹스 신호(M) 및 잔차신호(D)의 제1 주파수 영역 표현들에 기초하여 상기 스테레오 신호를 발생하게 구성된 업믹스 스테이지(206, 207, 210, 211; 306, 307, 308, 309, 312; 406, 407, 408, 409; 1410; 1421; 1433)를 포함하고, 각각의 상기 제1 주파수 영역 표현들은 다차원 공간의 제1 부분공간으로 표현된 대응하는 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분들을 포함하고,

상기 업믹스 스테이지는 :

상기 제1 주파수 영역 표현에 기초하여 상기 다운믹스 신호의 제2 주파수 영역 표현을 계산하기 위한 모듈(206; 306, 307; 408) - 상기 제2 주파수 영역 표현은 상기 제1 부분공간에 포함되지 않은 다차원 공간의 일부분을 포함하는 상기 다차원 공간의 제2 부분공간에서 표현된 신호의 스펙트럼 내용을 나타내는 제2 스펙트럼 성분을 포함함 - ;

상기 다운믹스 신호의 상기 제1 주파수 영역 표현은 비트 스트림 신호에 엔코딩된 복소수 예측 계수(α)의 실수-값 부분에 의하여 가중되고, 상기 다운믹스 신호의 상기 제2 주파수 영역 표현은 상기 복소수 예측 계수의 허수-값 부분에 의하여 가중되는, 상기 잔차신호의 상기 제1 주파수 영역 표현을 결합하고, 사이드 신호(S)를 계산하기 위한 가중 합산기(210, 211; 308, 309; 406, 407); 및

상기 다운믹스 신호의 상기 제1 주파수 영역 표현 및 상기 사이드 신호에 기초하여 상기 스테레오 신호를 계산하기 위한 합-차 스테이지(207; 312; 409)를 포함하고,

상기 업믹스 스테이지는 상기 다운믹스 신호와 상기 잔차 신호에 대한 독립 대역폭 제한을 적용하도록 구성되는,

디코더 시스템.

청구항 2

출력 스테레오 신호로 복소수 예측 스테레오 코딩에 의해 입력 스테레오 신호를 업믹싱하기 위한 디코딩 방법에 있어서,

상기 입력 스테레오 신호는 복소수 예측 계수(α)와 다운믹스 신호(M)와 잔차 신호(D)의 제1 주파수 영역 표현들을 포함하고,

각각의 상기 제1 주파수 영역 표현들은 다차원 공간의 제1 부분공간을 표현한 대응 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분을 포함하고, 상기 방법은 업믹스 스테이지에 의해 수행되고,

상기 제1 주파수 영역 표현에 기초하여 상기 다운믹스 신호의 제2 주파수 영역 표현을 계산하는 단계 - 상기 제2 주파수 영역 표현은 상기 제1 부분공간에 포함되지 않은 상기 다차원 공간의 일부분을 포함하는 상기 다차원 공간의 제2 부분공간에서 나타난 상기 신호의 스펙트럼 내용을 표현하는 제2 스펙트럼 성분을 포함함 - ; 와

상기 다운믹스 신호의 상기 제1 주파수 영역 표현은 상기 복소수 예측 계수의 실수-값 부분에 의하여 가중되고, 상기 다운믹스 신호의 상기 제2 주파수 영역 표현은 상기 복소수 예측 계수의 허수-값 부분에 의하여 가중되는, 상기 잔차 신호의 상기 제1 주파수 영역 표현을 결합하여 사이드 신호(S)를 계산하는 단계를 포함하고,

독립 대역폭 제한은 상기 다운믹스 신호와 상기 잔차 신호에 대해 적용되는,

디코딩 방법.

청구항 3

범용 컴퓨터에 의해 실행될 때, 제2항에 개시된 방법을 수행하는 명령들을 저장하는 컴퓨터-판독가능 저장매체.

발명의 설명

기술 분야

[0001] 본원에 개시된 발명은 스테레오 오디오 코딩에 관한 것으로, 특히 주파수 영역에서 복소수 예측을 사용하여 스테레오 코딩하기 위한 기술들에 관한 것이다.

배경 기술

[0002] 스테레오 신호의 좌측(L) 채널 및 우측(R) 채널의 조인트(joint) 코딩은 L 및 R의 독립적 코딩에 비해 더 효율적인 코딩을 가능하게 한다. 조인트 스테레오 코딩을 위한 일반적인 수법은 미드(mid)/사이드(side)(M/S) 코딩이다. 여기에서, 미드(M) 신호는 L 신호와 R 신호를 더함으로써 형성되는데, 예를 들면 M 신호는 다음의 형태를 취할 수 있다.

[0003] $M = (L + R)/2$

[0004] 또한, 사이드(S) 신호는 채널 L 및 채널 R 두 개를 서로 감함으로써 형성되는데, 예를 들면 S 신호는 다음의 형태를 취할 수 있다.

[0005] $S = (L - R)/2$

[0006] M/S 코딩의 경우에, L 신호 및 R 신호 대신에 M 신호 및 S 신호가 코딩된다.

[0007] MPEG(Moving Picture Experts Group) AAC(Advanced Audio Coding) 표준(표준 문서 ISO/IEC 13818-7 참조)에서, L/R 스테레오 코딩 및 M/S 스테레오 코딩은 시간-가변 및 주파수-가변 방식으로 선택될 수 있다. 따라서, 스테레오 엔코더는 스테레오 신호의 일부 주파수 대역들에 대해선 L/R 코딩을 적용할 수 있고 반면 M/S 코딩은 스테레오 신호의 그외의 다른 주파수 대역들을 엔코딩하기 위해 사용된다(주파수 가변). 또한, 엔코더는 시간에 따라 L/R과 M/S 코딩 간을 전환할 수 있다(시간-가변). MPEG AAC에서, 스테레오 엔코딩은 주파수 영역, 특히 MDCT(수정된 이산 코사인 변환) 영역에서 수행된다. 이것은 주파수 및 시간 가변적으로 L/R 또는 M/S 코딩을 적응형으로 선택할 수 있게 한다.

[0008] 파라미터 스테레오 코딩은 모노럴 신호와 이에 더하여 스테레오 파라미터들에 대한 소량의 사이드 정보로서 스테레오 오디오 신호를 효율적으로 코딩하기 위한 기술이다. 이것은 MPEG-4 오디오 표준(표준 문서 ISO/IEC 14496-3 참조)의 부분이다. 모노럴 신호는 임의의 오디오 코더를 사용하여 엔코딩될 수 있다. 스테레오 파라미터들은 모노 비트 스트림의 보조 부분 내에 내포될 수 있고, 이에 따라 완전한 순(forward) 및 역 호환성을 달성할 수 있다. 디코더에서, 먼저 디코딩되는 것이 모노럴 신호이고, 이후에 스테레오 파라미터들의 도움으로 스테레오 신호가 재구성된다. 모노 신호와 제로 교차 상관을 갖는, 디코딩된 모노 신호의 역상관된 버전은 역상관기, 예를 들면, 하나 이상의 지연 라인들을 포함하는 적합한 전역-통과 필터에 의해 생성된다. 근본적으로, 역상관된 신호는 모노 신호와 동일한 스펙트럼 및 시간적 에너지 분포를 갖는다. 역상관된 신호와 함께 모노럴 신호는, 스테레오 파라미터들에 의해 제어되고 스테레오 신호를 재구성하는 업믹스 프로세스에 입력된다. 더 많은 정보에 대해선, 논문 "Low Complexity Parametric Stereo Coding in MPEG-4", H. Purnhagen, Proc. of the 7th Int. Conference on Digital Audio Effects (DAFx'04), Naples, Italy, October 5-8, 2004, pages 163-168을 참조한다.

[0009] MPEG 서라운드(MPS; ISO/IEC 23003-1 및 논문 "MPEG Surround - The ISO/MPEG Standard for Efficient and Compatible Multi-Channel Audio Coding", J. Herre et al., Audio Engineering Convention Paper 7084, 122nd Convention, May 5-8, 2007 참조)는 파라미터 스테레오 코딩의 원리를 잔차 코딩에 결합하고, 역상관된 신호를 송신 잔차로 대체하고, 이에 따라 인지 품질을 향상시킬 수 있게 한다. 잔차 코딩은 다-채널 신호를 다운믹스하고, 선택적으로, 공간 단서들(spatial cue)을 추출함으로써 달성될 수 있다. 다운믹스 프로세스 동안에, 오차 신호를 나타내는 잔차 신호들이 계산되고 이어서 엔코딩되고 송신된다. 이들은 디코더에서 역상관된 신호들을 대신할 수 있다. 혼성(hybrid) 수법에서, 이들은 어떤 주파수 대역들, 바람직하게 비교적 낮은 대역들에서 역상관 신호들을 대체할 수 있다.

[0010] 도 1에 두 가지 예들이 도시된 현재 MPEG 통합 스피치 및 오디오 코딩(USAC) 시스템에 따라, 디코더는 코어 디코더의 하류측에 위치한 복소수값의 퀴드래처 미러 필터(QMF) बैं크를 포함한다. 필터 बैं크의 출력으로서 얻어진

QMF 표현은 복소수 α 에 따라 2배만큼 오버샘플링된다- 이며, 다운믹스 신호(혹은, 증가적으로, 미드 신호)(M) 및 잔차신호(D)로서 배열될 수 있고, 이들에 복소수 엔트리들을 가진 업믹스 행렬이 적용된다. L 신호 및 R 신호(QMF 영역에서)는 다음과 같이 얻어진다:

$$\begin{bmatrix} L \\ R \end{bmatrix} = g \begin{bmatrix} 1 - \alpha & 1 \\ 1 + \alpha & -1 \end{bmatrix} \begin{bmatrix} M \\ D \end{bmatrix}$$

[0011]

[0012] 여기에서 g 는 실수값의 이득율이며 α 는 복소수값의 예측 계수이다. 바람직하게, α 는 잔차신호 D의 에너지를 최소화되게 선택된다. 이득율은 정규화에 의해서, 즉 합 신호의 파워가 좌 신호 및 우 신호의 파워들의 합과 같게 될 수 있도록 결정된다. L 신호 및 R 신호 각각의 실수부 및 허수부는 서로 중복적(redundant)이긴 하지만 - 원칙적으로, 이들 각각은 다른 것에 기초하여 계산될 수 있다-, 가청 에일리어싱 아티팩트들이 발생하지 않고 후속하여 스펙트럼 대역 복제(SBR) 디코더를 적용할 수 있게 하는 데에는 이익이 된다. 또한, 오버샘플링된 신호 표현의 사용은, 유사한 이유로, 모노-대-스테레오 업믹스와 같은, 다른 시간- 또는 주파수-적용형 신호 처리(도시되지 않음)와 관계가 있는 아티팩트들을 방지할 목적으로 선택될 수 있다. 역 QMF 필터링은 디코더에서 마지막 처리 단계이다. 신호의 대역-제한 QMF 표현은 이 유형의 디코더들에 통합될 수 있는 것들인 대역-제한 잔차 기술들 및 "잔차 채움(fill)" 기술들을 가능하게 함에 유의한다.

[0013] 상기 코딩 구조는 낮은 비트 레이트들, 전형적으로 80 kb/s 미만에서 매우 적합하나, 계산상에 복잡성에 관련하여 더 높은 비트 레이트들에 대해선 최적이지 않다. 더 정확하게는, 더 높은 비트 레이트들에서, SBR 툴(tool)은 전형적으로 이용되지 않는다(코딩 효율을 개선하지 않을 것이기 때문에). 또한, SBR 스테이지가 없는 디코더에서, 복소수값의 업믹스 행렬만이 QMF 필터 뱅크를 존재하게 하는데, 이것은 계산면에서 부담이 되고 지연을 야기한다(1024 샘플들의 프레임 길이에서, QMF 분해/합성 필터 뱅크는 961 샘플들의 지연을 야기한다). 이것은 명백히 더 효율적인 코딩 구조에 대한 필요성을 나타낸다.

발명의 내용

해결하려는 과제

[0014] 본 발명의 목적은 고 비트 레이트 범위에서도 계산적으로 효율적인 스테레오 코딩을 위한 방법들 및 장치를 제공하는 것이다.

과제의 해결 수단

[0015] 본 발명의 디코더 시스템은 다운믹스 신호(M) 및 잔차신호(D)의 제1 주파수-영역 표현들에 기초하여 상기 스테레오 신호를 발생하게 구성된 업믹스 스테이지를 포함하고, 상기 제1 주파수-영역 표현들의 각각은 다차원 공간의 제1 부분공간으로 표현된 대응하는 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분들을 포함하고,

[0016] 상기 업믹스 스테이지는

[0017] 상기 다운믹스 신호의 상기 제1 주파수-영역 표현에 기초하여 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 모듈로서, 상기 제2 주파수-영역 표현은 상기 제1 부분공간 내에 포함되지 않은 상기 다차원 공간의 부분을 포함하는 상기 다차원 공간의 제2 부분공간으로 표현된 상기 신호의 스펙트럼 내용을 나타내는 제2 스펙트럼 성분들을 포함하는 모듈;

[0018] 상기 다운믹스 신호의 상기 제1 및 제2 주파수-영역 표현들, 상기 잔차신호의 상기 제1 주파수-영역 표현 및 비트 스트림 신호에 엔코딩된 복소수 예측 계수(α)에 기초하여 사이드 신호(S)를 계산하기 위한 가중 합산기; 및

[0019] 상기 다운믹스 신호의 상기 제1 주파수-영역 표현 및 상기 사이드 신호에 기초하여 상기 스테레오 신호를 계산하기 위한 합-차 스테이지를 포함하고,

[0020] 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 상기 모듈은

[0021] 상기 제1 스펙트럼 성분들 중 적어도 일부로부터 하나 이상의 제1 중간 성분들을 도출하고;

[0022] 하나 이상의 제2 중간 성분들을 얻기 위해 하나 이상의 임펄스 응답들의 적어도 한 부분에 따라 상기 하나 이상의 제1 스펙트럼 성분들의 조합을 형성하고;

- [0023] 상기 하나 이상의 제2 중간 성분들로부터 상기 하나 이상의 제2 스펙트럼 성분들을 도출하게 구성된다.
- [0024] 상기 제1 스펙트럼 성분들은 변환 계수들의 하나 이상의 시간 프레임들로 배열된 변환 계수들이며, 각 블록은 시간-영역 신호의 시간 세그먼트로의 변환의 적용에 의해 발생된다.
- [0025] 상기 하나 이상의 임펄스 응답들의 상기 부분들은 상기 하나 이상의 변환들의 주파수 응답 특징들에 기초하며; 상기 변환의 상기 주파수 응답 특징들은 선택적으로 상기 신호의 상기 시간 세그먼트로의 변환에 적용되었던 하나 이상의 분해 윈도우 함수들의 특징들에 따른다.
- [0026] 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 상기 모듈은
- [0027] (a) 제1 스펙트럼 성분들의 동시발생 시간 프레임;
- [0028] (b) 제1 스펙트럼 성분들의 동시발생 및 선행 시간 프레임; 및
- [0029] (c) 제1 스펙트럼 성분들의 동시발생, 선행 및 후속 시간 프레임;
- [0030] 중 하나에 기초하여 제2 스펙트럼 성분들의 각각의 시간 프레임을 얻게 구성된다.
- [0031] 상기 업믹스 스테이지의 상류측에 배열되고, 비트 스트림 신호에 기초하여 상기 다운믹스 신호(M) 및 잔차신호(D)의 상기 제1 주파수-영역 표현들을 제공하기 위한 역양자화 스테이지를 더 포함한다.
- [0032] 상기 제1 스펙트럼 성분들은 상기 제1 부분공간으로 표현된 실수값들을 가지며; 상기 제2 스펙트럼 성분들은 상기 제2 부분공간으로 표현된 허수값들을 가지며;
- [0033] 상기 제1 스펙트럼 성분들은 선택적으로 :
- [0034] 이산(離散) 코사인 변환(DCT), 또는 수정 이산 코사인 변환(MDCT) 중 하나에 의해 얻어질 수 있고,
- [0035] 상기 제2 스펙트럼 성분들은 선택적으로 :
- [0036] 이산(離散) 사인 변환(DST), 또는 수정 이산 사인 변환(MDST) 중 하나에 의해 얻어질 수 있다.
- [0037] 상기 업믹스 스테이지의 상류측에 배열된 적어도 한개의 순시잡음형성(tempo -ral noise shaping, TNS) 모듈; 및
- [0038] 상기 업믹스 스테이지의 하류측에 배열된 추가적인 적어도 한개의 TNS 모듈; 및
- [0039] (a) 상기 업믹스 스테이지 상류측의 상기 TNS 모듈(들), 또는
- [0040] (b) 상기 업믹스 스테이지 하류측의 추가적인 상기 TNS 모듈(들)
- [0041] 중 어느 하나를 선택적으로 활성화하기 위한 선택기를 더 포함한다.
- [0042] 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 상기 모듈은 적어도 2개의 시간적으로 이웃한 및/또는 주파수가 인접한 제1 스펙트럼 성분들의 결합에 의해 결정된 제2 근사 스펙트럼 성분들을 포함하는 제2 근사 스펙트럼 표현을 계산하게 구성된다.
- [0043] 또한, 본 발명의 디코딩 방법은 다운믹스 신호(M) 및 잔차신호(D)의 제1 주파수-영역 표현들을 수신하며, 상기 제1 주파수-영역 표현들의 각각은 다차원 공간의 제1 부분공간으로 표현된 해당 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분들을 포함하는 단계; 상기 다운믹스 신호의 상기 제1 주파수-영역 표현에 기초하여 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하며, 상기 제2 주파수-영역 표현은 상기 제1 부분공간 내에 포함되지 않은 상기 다차원 공간의 부분을 포함하는 상기 다차원 공간의 제2 부분공간으로 표현된 상기 신호의 스펙트럼 내용을 나타내는 제2 스펙트럼 성분들을 포함하는 단계, 상기 다운믹스 신호의 상기 제1 및 제2 주파수-영역 표현들, 상기 잔차신호의 상기 제1 주파수-영역 표현 및 비트 스트림 신호에 엔코딩된 복소수 예측 계수(a)에 기초하여 사이드 신호(S)를 계산하는 단계, 및 합-차 변환을 상기 다운믹스 신호 및 상기 사이드 신호의 상기 제1 주파수-영역 표현에 적용함으로써 상기 스테레오 신호를 계산하는 단계를 수행함으로써, 상기 스테레오 신호를 얻기 위해 상기 다운믹스 신호 및 잔차신호를 업믹스하는 단계를 포함하며,
- [0044] 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하는 상기 단계는 상기 제1 스펙트럼 성분들 중 적어도 일부로부터 하나 이상의 제1 중간 성분들을 도출하는 단계; 하나 이상의 제2 중간 성분들을 얻기 위해 하나 이상의 임펄스 응답들중 적어도 한 부분에 따라 상기 하나 이상의 제1 스펙트럼 성분들의 조합을 형성하는 단계; 상기 하나 이상의 제2 중간 성분들로부터 상기 하나 이상의 제2 스펙트럼 성분들을 도출하는 단계를 포함한다.

- [0045] 상기 제1 스펙트럼 성분들은 변환 계수들의 하나 이상의 시간 프레임들로 배열된 변환 계수들이며, 각 블록은 시간-영역 신호의 시간 세그먼트로의 변환의 적용에 의해 발생된다.
- [0046] 상기 하나 이상의 임펄스 응답들중 상기 부분들은 상기 하나 이상의 변환들의 주파수 응답특성들에 기초하며; 상기 변환의 상기 주파수 응답특성들은 선택적으로 상기 신호의 상기 시간 세그먼트로의 변환에 적용되었던 하나 이상의 분석 윈도우 함수들의 특성들에 따른다.
- [0047] 제2-주파수-영역 표현을 계산하는 상기 단계는, 제2 스펙트럼 성분들의 각각의 시간 프레임을 얻기 위해서, 입력으로서 (a) 제1 스펙트럼 성분들의 동시발생 시간 프레임; (b) 제1 스펙트럼 성분들의 동시발생 및 선행 시간 프레임; 및 (c) 제1 스펙트럼 성분들의 동시발생, 선행 및 후속 시간 프레임 중 하나를 사용한다.
- [0048] 상기 제1 스펙트럼 성분들은 상기 제1 부분공간으로 표현된 실수값들을 가지며; 상기 제2 스펙트럼 성분들은 상기 제2 부분공간으로 표현된 허수값들을 가지며;
- [0049] 상기 제1 스펙트럼 성분들은 선택적으로 이산 코사인 변환(DCT), 또는 수정 이산 코사인 변환(MDCT) 중 하나에 의해 얻어질 수 있고, 상기 제2 스펙트럼 성분들은 선택적으로 이산 사인 변환(DST), 또는 수정 이산 사인 변환(MDST) 중 하나에 의해 얻어질 수 있다.
- [0050] 상기 다운믹스 신호의 제2 주파수-영역 표현을 계산하는 상기 단계는 적어도 2개의 시간적으로 이웃한 및/또는 주파수가 인접한 제1 스펙트럼 성분들의 결합에 의해 결정된 제2 근사 스펙트럼 성분들을 포함하는 제2 근사 스펙트럼 표현을 계산하는 단계를 포함한다.
- [0051] 또한, 컴퓨터-판독가능 매체는, 범용 컴퓨터에 의해 실행될 때, 상기 방법을 수행하는 명령들을 저장하는 컴퓨터-판독가능 매체를 포함한다.

발명의 효과

- [0052] 상술한 바와 같이, 본 발명은 고 비트 레이트 범위에서도 계산적으로 효율적인 스테레오 코딩을 위한 방법들 및 장치를 제공할 수 있다.

도면의 간단한 설명

- [0053] 이제 발명은 동반된 도면들을 참조하여, 다음 단락에서 기술되는 실시예들에 의해 더욱 예시될 것이다.
 - 도 1은 배경기술에 따른 QMF-기반의 디코더들을 나타낸 2개의 일반화한 블록도들로 구성된다.
 - 도 2는 본 발명의 실시예에 따라, 복소수 예측을 사용한 MDCT-기반 스테레오 디코더 시스템의 일반화한 블록도로서, 디코딩될 신호의 채널의 복소수 표현이 주파수 영역에서 계산된다.
 - 도 3은 본 발명의 실시예에 따라, 복소수 예측을 사용한 MDCT-기반 스테레오 디코더 시스템의 일반화한 블록도로서, 디코딩될 신호의 채널의 복소수 표현이 시간 영역에서 계산된다.
 - 도 4는 active TNS 스테이지의 위치가 선택가능한, 도 2의 디코더 시스템의 대안적 실시예를 도시한 것이다.
 - 도 5는 본 발명의 또 다른 측면의 실시예들에 따라, 복소수 예측을 사용한 MDCT-기반 스테레오 엔코더 시스템들을 나타낸 일반화한 블록도를 포함한다.
 - 도 6은 본 발명의 실시예에 따라, 복소수 예측을 사용한 MDCT-기반 스테레오 엔코더의 일반화한 블록도로서, 엔코딩될 신호의 채널의 복소수 표현은 이 신호의 시간-영역 표현에 기초하여 계산된다.
 - 도 7은 다이렉트 L/R 코딩 모드에서도 동작가능한, 도 6의 엔코더 시스템의 대안적 실시예를 도시한 것이다.
 - 도 8은 본 발명의 실시예에 따라, 복소수 예측을 사용한 MDCT-기반 스테레오 엔코더의 일반화한 블록도로서, 엔코딩될 신호의 채널의 복소수 표현은 이 신호의 제1 주파수-영역 표현에 기초하여 계산되고, 디코더 시스템은 다이렉트 L/R 코딩 모드에서도 동작가능하다.
 - 도 9는 코딩 스테이지의 하류측에 배열된 TNS 스테이지를 더 포함하는, 도 7의 엔코더 시스템의 대안적 실시예를 도시한 것이다.
 - 도 10은 도 2 및 도 8에서 A로 표기한 부분의 대안적 실시예를 도시한 것이다.
 - 도 11은 코딩 스테이지의 하류측 및 상류측에 각각 배열된 2개의 주파수-영역 수정 장치들을 더 포함하는, 도 8

의 엔코더 시스템의 대안적 실시예를 도시한 것이다.

도 12는 MDST 스펙트럼의 계산 또는 근사값을 위한 서로 다른 복잡성-품질 절충 선택들을 보인 6 피험자들로 부터 96 kb/s에서의 청취 테스트 결과들을 그래픽으로 나타낸 것으로, "+" 로 표기한 데이터 점들은 감추어진 기준을 나타내고, "×"는 3.5 kHz 대역-제한 앵커(anchor)를 나타내고, "*"는 USAC 통상의 스테레오 (M/S 또는 L/R)을 나타내고, "□"는 예측 계수의 허수부를 비활성화하여(즉, 실수값 예측으로서, MDST를 요구하지 않는다) 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩을 나타내고, "■"은 MDST의 근사값을 계산하기 위해 현재의 MDCT 프레임을 사용하여 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩을 나타내고, "○"은 MDST의 근사값을 계산하기 위해 현재 및 이전의 MDCT 프레임들을 사용하여 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩을 나타내고, "●"은 MDST를 계산하기 위해 현재, 이전 및 다음의 MDCT 프레임들을 사용하여 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩을 나타낸다.

도 13은 도 12의 데이터를, MDST의 근사값을 계산하기 위해 현재 MDCT 프레임을 사용하여 복소수 예측에 의해 MDCT-영역 통합 스테레오 코딩에 대한 차분 스코어들로서 나타낸 것이다.

도 14는 발명의 실시예들에 따른 디코더 시스템의 3개의 실시예들을 도시한 일반화한 블록도들을 포함한다.

도 15는 발명의 실시예에 따른 디코딩 방법을 도시한 흐름도이다.

도 16은 발명의 실시예에 따른 엔코딩 방법을 도시한 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0054] I. 디코더 시스템들

[0055] 도 2는 복소수 예측 계수 $a = a_R + a_I$ 중 적어도 한 값, 및 다운믹스(M) 채널과 잔차(D) 채널을 갖는 스테레오 신호의 MDCT 표현을 포함하는 비트 스트림을 디코딩하기 위한 디코딩 시스템을 일반화한 블록도 형태로 도시한 것이다. 예측 계수의 실수부(a_R) 및 허수부(a_I)는 양자화 및/또는 조인트 코딩되어 있을 수 있다. 그러나, 바람직하게, 실수부 및 허수부는 전형적으로 0.1(무차원 수)의 스텝 크기 (step size)로, 독립적이고 균일하게 양자화된다. 복소수 예측 계수를 위해 사용되는 주파수-대역 분해능은 반드시 MPEG 표준에 따른 스케일 팩터 대역들(sfb; 즉, 동일 MDCT 양자화 스텝 크기 및 양자화 범위를 사용하는 일 그룹의 MDCT 라인들)을 위한 분해능과 동일한 것은 아니다. 특히, 예측 계수를 위한 주파수-대역 분해능은 바크 스케일(Bark scale)과 같은 음향 심리학적으로 정당화되는 것일 수 있다. 디멀티플렉서(201)는 이에 공급되는 비트 스트림으로부터 이들 MDCT 표현들 및 예측 계수(도면에 나타낸 바와 같은 제어 정보의 부분)을 추출하게 구성된다. 실제로, 예를 들면, 비트 스트림이 예측 또는 비-예측 모드에서 디코딩될 것인지의 명령들, TNS 정보, 등, 단지 복소수 예측 계수보다 더 많은 정보가 비트 스트림에 엔코딩될 수 있다. TNS 정보는 디코더 시스템의 TNS(합성) 필터들에 의해 적용될 TNS 파라미터들의 값들을 포함할 수 있다. 몇개의 TNS 필터들, 이를테면 두 채널들을 위해 동일한 다수 세트들의 TNS 파라미터들이 사용된다면, 이 정보를, 독립적으로 두 세트의 파라미터들을 수신하기보다는 파라미터의 이러한 정체(identity)를 나타내는 비트 형태로 수신하는 것이 절약이 된다. 또한, 예를 들면 2개의 가용한 선택들의 음향심리학적 평가에 기초하여 적합할 때, 업믹스 스테이지 전 또는 다음에 TNS를 적용할지 여부의 정보가 포함될 수도 있다. 또한, 제어 정보는 다운믹스 신호 및 잔차신호에 대한 개별적으로 제한된 대역폭들을 나타낼 수도 있다. 각 채널에 대해, 대역폭 한도 이상의 주파수 대역들은 디코딩되지 않고 제로로 설정될 것이다. 어떤 경우들에 있어서, 가장 높은 주파수 대역들은 이들이 이미 제로까지 하향하여 양자화될만큼 작은 에너지 함량을 갖는다. 통상적인 관행(cf. MPEG 표준에서 파라미터 max_sfb)은 다운믹스 신호 및 잔차신호 둘 다에 대해 동일한 대역폭 한도를 사용하는 것이었다. 그러나, 다운믹스 신호보다는 큰 정도로, 잔차신호는 낮은 주파수 대역들에 모여있는 에너지를 함유한다. 그러므로, 잔차신호에 전용 상측 대역폭 한도를 둠으로써, 현저한 품질 손실 없이 비트-레이트 감소가 가능하다. 예를 들면, 이것은 비트 스트림에 하나는 다운믹스 신호에 대한 것이고 또 하나는 잔차신호에 대한 것인 2개의 독립적인 max_sfb 파라미터들에 의해 통제될 수 있다.

[0056] 이 실시예에서, 스테레오 신호의 MDCT 표현은 고정된 수의 데이터 점들(예를 들면, 1024 점들), 몇몇 고정된 수의 데이터 점들 중 하나(예를 들면, 128 또는 1024 점들) 또는 가변수의 점들을 포함하는 연속한 시간 프레임들(또는 시간 블록들)로 세그먼트화된다. 당업자들에게 공지된 바와 같이, MDCT는 임계 샘플링된다. 도면의 우측에 나타낸 디코딩 시스템의 출력은 좌측 L 채널 및 우측 R 채널을 갖는 시간-영역 스테레오 신호이다. 역양자화 모듈들(202)은 디코딩 시스템에 비트 스트림 입력, 혹은 적합한 경우, 원래의 비트 스트림의 디멀티플렉싱 후에 얻어지고 다운믹스 채널 및 잔차 채널 각각에 대응하는 2개의 비트 스트림들을 취급하게 구성된다. 역양자화된

채널 신호들은 통과 모드에서 동작하거나 각각의 변환 매트릭스들

$$\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$$

$$\frac{1}{2} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$$

[0057]

[0058]

에 대응하는 합-차 모드에서 동작하는 스위칭 어셈블리(203)에 제공된다. 다음 단락에서 더욱 논의되는 바와 같이, 디코더 시스템은 제2 스위칭 어셈블리(205)를 포함한다. 이 실시예 및 기술된 실시예들에서 대부분의 다른 스위치들 및 스위칭 어셈블리들처럼, 스위칭 어셈블리들(203, 205) 둘 다는 주파수-선택적 방식으로 동작한다. 이것은 매우 다양한 디코딩 모드들의 디코딩, 예를 들면, 관련 기술에 공지된 바와 같은 디코딩 주파수-의존성 L/R 또는 M/S 디코딩을 할 수 있게 한다. 따라서, 발명에 따른 디코더는 관련 기술에 관련하여 상위집합으로서 간주될 수 있다.

[0059]

우선은 스위칭 어셈블리(203)가 통과 모드에 있다고 하면, 역양자화된 채널 신호들은 이 실시예에서 각각의 TNS 필터들(204)을 통과한다. TNS 필터들(204)은 디코딩 시스템의 동작에 필수는 아니며 통과 요소들로 대체될 수도 있다. 이 다음에, 신호는 상류측에 위치한 스위칭 어셈블리(203)와 동일한 기능을 갖는 제2 스위칭 어셈블리(205)에 공급된다. 앞에 기술된 바와 같은 신호들을 입력들로 하고 제2 스위칭 어셈블리(205)이 통과 모드에 설정되었을 때, 전자의 출력은 다운믹스 채널 신호 및 잔차 채널 신호이다. 여전히 시간-연속적 MDCT 스펙트럼들로 표현된 다운믹스 신호는 이에 기초하여 다운믹스 신호의 MDST 스펙트럼들을 계산하게 구성된 실수-허수 변환(206)에 공급된다. 이 실시예에서, 한 MDST 프레임은, 하나는 이전의 프레임이고, 또 하나는 현재의(또는 동시 발생) 프레임이고 또 하나는 후속 프레임인 3개의 MDCT 프레임들에 기초한다. 실수-허수 변환(206)의 입력측이 지연 성분들을 포함함을 기호로 (Z^{-1} , Z) 로 나타내었다.

[0060]

실수-허수 변환(206)으로부터 얻어진 다운믹스 신호의 MDST 표현은 예측 계수의 허수부 a_i 에 의해 가중되며, 예측 계수의 실수부 a_r 에 의해 가중된 다운믹스 신호의 MDCT 표현 및 잔차신호의 MDCT 표현에 더해진다. 디코더 시스템에 의해 초기에 수신된 비트 스트림에 엔코딩된 복소수 예측 계수 a 이 공급되는, (기능적으로) 가중 가산기를 함께 형성하는, 곱셈기들 및 가산기들(210, 211)에 의해 두 번의 가산들 및 곱셈들이 수행된다. 복소수 예측 계수는 매 시간 프레임마다 한번 결정될 수 있다. 한 프레임 내에 음향심리학적으로 의도된 분할인 매 주파수 대역마다 한번과 같이 더 자주 결정될 수도 있다. 또한, 발명에 따라 엔코딩 시스템들에 관련하여 이하 논의되는 바와 같이, 덜 빈번하게 결정될 수도 있다. 실수-허수 변환(206)은 다운믹스 채널 신호의 현재의 MDST 프레임이 다운믹스 채널 신호 및 잔차 채널 신호 각각의 하나의 동시발생 MDCT 프레임들과 조합되게, 가중 가산기와 동기화된다. 이들 3개의 신호들의 합은 사이드 신호 $S = \text{Re}\{aM\} + D$ 이다. 이 표현에서, M 은 다운믹스 신호의 MDCT 표현 및 MDST 표현 둘 다, 즉 $M = M_{\text{MDCT}} - iM_{\text{MDST}}$, 를 포함하며, $D = D_{\text{MDCT}}$ 는 실수값이다. 이에 따라, 다운믹스 채널 및 사이드 채널을 갖는 스테레오 신호가 얻어지고, 이로부터 합-차 변환(207)은 다음과 같이 좌 채널 및 우 채널을 복원한다.

$$\begin{cases} L = M + S \\ R = M - S \end{cases}$$

[0061]

[0062] 이들 신호들은 MDCT 영역으로 표현된다. 디코딩 시스템의 마지막 단계는 역 MDCT(209)을 채널들 각각에 적용하는 것으로, 이에 의해 좌/우 스테레오 신호의 시간-영역 표현이 얻어진다.

[0063] 실수-허수 변환(206)의 가능한 구현은 위에 언급된 바와 같이 출원인의 특허 6,980,933 B2에 더욱 기술되어 있다. 이 특허에서 식(41)에 의해서, 변환은 예를 들면 짝수 점들에 대해서 유한 임펄스-응답 필터로서 표현될 수 있다.

[0064]

$$S(2v) = \frac{2}{N} \sum_{p=0}^{N-1} [(-1)^{p+1} X_I(p) + X_{III}(p)] h_{I,III}(2v - p) + \frac{4}{N} \sum_{l=0}^{N-1} X_{II}(2l + 1) h_{II}(2v - 2l - 1),$$

[0065] $S(2v)$ 은 $2v$ 번째 MDST 데이터 점이며, X_I , X_{II} , X_{III} 는 프레임들 각각으로부터 MDCT 데이터이며, N 은 프레임 길이이다. 또한, $h_{I,III}$, h_{II} 는 적용된 윈도우 함수에 따른 임펄스 응답들이며, 그러므로 사각형, 정현 및 카이저-베셀-유도와 같은 윈도우 함수의 각 선택마다, 그리고 각 프레임 길이마다 결정된다. 이 계산의 복잡성은 비교적 적은 에너지 함량을 가지며 MDST 데이터에 비교적 덜 기여하는 임펄스 응답들은 생략함으로써 감소될 수 있다. 이러한 단순화에 대한 대안 혹은 확장으로서, 임펄스 응답들 자체들은 예를 들면, 전체 프레임 길이 N 에서 더 적은 수의 점들로 단축될 수 있다. 예로서, 임펄스 응답 길이는 1024개의 점들(탭들)에서 10개의 점들로 감소될 수 있다. 여전히 의미있는 것으로 여겨질 수 있는 가장 극단적인 절단은 다음 식과 같다.

[0066]

$$S(v) = X_{II}(v + 1) - X_{II}(v - 1)$$

[0067]

이외의 다른 간단한 수법들은 US 2005/0197831 A1에서 볼 수 있다.

[0068]

또한, 계산이 기초로 하는 입력 데이터의 양을 감소시키는 것이 가능하다. 예시하면, 도면 상에 "A"로 표기한 부분으로서 나타난 실수-허수 변환(206) 및 이의 상류측의 연결들은 단순화된 변형으로 대체되며, 이들 중 2개 A' 및 A'' 가 도 10에 도시되었다. 변형 A' 는 신호의 근사 허수 표현을 제공한다. 여기에서, MDST 계산은 현재 및 이전의 프레임만을 고려한다. 이 단락에 위에 식을 참조하면, 이것은 $p = 0, \dots, N - 1$ (인덱스 III은 후속 시간 프레임을 나타낸다)에 대해 $X_{III}(p) = 0$ 으로 설정함으로써 달성될 수 있다. 변형 A' 은 후속 프레임의 MDCT 스펙트럼을 입력으로서 요구하지 않기 때문에, MDST 계산은 어떠한 시간 지연도 유발하지 않는다. 명백히, 이 근사값은 얻어진 MDST 신호의 정확도를 다소 감소시키지만, 이 신호의 에너지가 감소하게 되는 것도 내포할 수 있고, 후자의 사실은 예측 코딩의 특성의 결과로서, α_1 증가에 의해 완전히 보상될 수 있다.

[0069]

또한, 도 10에는 현재 시간 프레임에 대한 MDCT 데이터만을 입력으로서 사용하는 변형 A'' 가 도시되었다. 변형 A'' 는 분명 변형 A' 보다 덜 정확한 MDST 표현을 생성한다. 한편, 이것은 변형 A' 와 똑같이 제로 지연으로 동작하며 더 적은 계산상의 복잡성을 갖는다. 이미 언급된 바와 같이, 동일한 근사화가 엔코더 시스템 및 디코더 시스템에서 사용되는 한, 과형 코딩 특성들은 영향을 받지 않는다.

[0070]

변형 A , A' 또는 A'' 이 사용되든 아니면 임의의 이의 추가 전계가 사용되든 관계없이, MDST 스펙트럼의 이들 부분들만이 복소수 예측 계수의 허수부가 비-제로, 즉 $\alpha_1 \neq 0$ 인 것에 대해서 계산될 필요가 있다. 실제 상황들에

서, 이것은 계수의 허수부의 절대값 $|a_1|$ 이 소정의 임계값보다 크다는 의미로 받아들일 것이며, 이것은 사용되는 하드웨어의 단위 반올림에 관계될 수 있다. 계수의 허수부가 시간 프레임 내 모든 주파수 대역들에 대해 제로인 경우에, 이 프레임에 대한 어떠한 MDST 데이터도 계산할 필요성은 없다. 따라서, 적합하게, 실수-허수 변환(206)은 MDST 출력을 발생하지 않음으로써 매우 작은 $|a_1|$ 값들의 발생들에 응답하게 구성되며, 이에 의해서 계산 자원들이 절약될 수 있다. 그러나, MDST 데이터의 한 프레임을 생성하기 위해 현재보다 더 많은 프레임들이 사용되는 실시예들에서, 이미 비-제로의 예측 계수에 연관된 다음 시간 프레임 -이것은 물론 다음 시간 블록일 수도 있다- 이 발생할 때 충분한 입력 데이터가 이미 실수-허수 변환(206)에서 이용될 수 있도록 변환(206)의 상류측에 있는 어떠한 유닛들이든, MDST 스펙트럼이 전혀 필요하지 않더라도, 적합하게 계속하여 동작해야 하는데, 특히 제2 스위칭 어셈블리(205)는 MDCT 스펙트럼들을 계속하여 보내야 한다.

[0071] 도 2로 돌아가면, 스위칭 어셈블리들(203, 205) 둘 다가 이들의 각각의 통과 모드들에 설정되었다는 가정하에 디코딩 시스템의 기능이 기술되었다. 이제 논의되는 바와 같이, 디코더 시스템은 예측 코딩되지 않은 신호들도 디코딩할 수 있다. 이 사용을 위해서, 제2 스위칭 어셈블리(205)는 이의 합-차 모드로 설정될 것이며, 적합하게, 도면에 나타낸 바와 같이, 선택기(208)은 이의 하측 위치에 설정될 것이며, 그럼으로써 신호들이 TNS 필터들(204)과 제2 스위칭 어셈블리(205) 사이에 소스 점(source point)으로부터 역변환(209)에 확실하게 직접 공급되게 한다. 정확한 디코딩을 보증하기 위해서, 신호는 적합하게 소스 점에서 L/R 형태를 갖는다. 그러므로, 실수-대-허수 변환에 항시(예를 들면 좌측 신호에 의해 간헐적으로가 아니다) 정확한 미드(즉, 다운믹스) 신호가 공급되는 보증하기 위해서, 제2 스위칭 어셈블리(205)는 바람직하게 비-예측-코딩된 스테레오 신호의 디코딩 동안에 합-차 모드에 설정된다. 위에 언급된 바와 같이, 예측 코딩은 예를 들면, 데이터 레이트-대-오디오 품질 판단에 기초하여 어떤 프레임들에 대해선 통상의 다이렉트 또는 조인트 코딩으로 대체될 수도 있다. 이러한 판단의 결과는 다양한 방법들, 예를 들면, 각 프레임 내 전용 표시자 비트의 값에 의해서, 혹은 예측 계수의 값의 유 또는 무에 의해서 엔코더에서 디코더에 통신될 수 있다. 이들 사실들이 확정되었을 때, 제1 스위칭 어셈블리(203)의 역할은 쉽게 실현될 수 있다. 사실, 비-예측 코딩 모드에서, 디코더 시스템은 다이렉트 (L/R) 스테레오 코딩 또는 조인트 (M/S) 코딩에 따라 두 신호들을 처리할 수 있고, 제1 스위칭 어셈블리(203)을 통과 또는 합-차 모드에서 동작시킴으로써, 소스 점에 항시 다이렉트 코딩된 신호가 제공될 수 있게 하는 것이 가능하다. 명백히, 스위칭 어셈블리(203)는 합-차 스테이지로서 기능할 땐 M/S 형태의 입력 신호를 L/R 형태의 출력 신호(선택적 TNS 필터들(204)에 공급되는)로 변환할 것이다.

[0072] 디코더 시스템은 특정 시간 프레임이 예측-코딩 또는 비-예측-코딩 모드에서 디코더 시스템에 의해 디코딩될 것 인지의 신호를 수신한다. 비-예측 모드는 각 프레임 내 전용 표시자 비트의 값에 의해서, 또는 예측 계수의 부재(또는 제로 값)에 의해 시그널링될 수 있다. 예측 모드는 유사하게 통신될 수 있다. 어떠한 오버헤드도 없이 폴백을 할 수 있게 하는 특별히 잇점이 있는 구현은 시간 프레임마다 송신되고 다음과 같이 정의되는 2-비트 필드 ms_mask_present(MPEG-2 AAC, 문서 ISO/IEC 13818-7 참조)의 유보된 4번째 값을 이용한다.

표 1

[0073]

USAC에서 ms_mask_present의 정의	
값	의미
00	모든 주파수 대역들에 대한 L/R 코딩
01	대역당 한 시그널링 비트는 L/R 또는 M/S를 나타내기 위해 사용된다.
10	모든 주파수 대역들에 대한 M/S 코딩
11	유보

[0074] 값 11을 "복소수 예측 코딩"을 의미하는 것으로 재정의함으로써, 디코더는 어떠한 비트-레이트 페널티도 없이, 모든 레거시(legacy) 모드들, 특히 M/S 및 L/R 코딩에서 동작될 수 있으며, 그러면서도 관계된 프레임들에 대한 복소수 예측 코딩 모드를 나타내는 신호를 수신할 수 있다.

- [0075] 도 4는 전반적인 구조가 도 2에 도시된 것과 동일하지만 적어도 2개의 서로 다른 구조들을 포함하는 디코더 시스템을 도시한 것이다. 먼저, 도 4의 시스템은 업믹스 스테이지의 상류측 및/또는 하류측에서 주파수-영역 수정을 수반하는 어떤 처리 단계를 적용할 수 있게 하는 스위치들(404, 411)을 포함한다. 이것은 한편으로는, 역양자화 모듈들(401)의 하류측에 제1 스위치(404)와 더불어 제공된 제1 세트의 주파수-영역 수정기들(403)(이 도면에는 TNS 합성 필터들로서 도시됨) 및 업믹스 스테이지(406, 407, 408, 409)의 상류측에 바로 배열된 제2 스위칭 어셈블리(405)의 상류측에 제1 스위칭 어셈블리(402)에 의해 달성된다. 다른 한편으로, 디코더 시스템은 업믹스 스테이지(406, 407, 408, 409)의 하류측에, 그러나 역변환 스테이지(412)의 상류측에 제2 스위치(411)와 더불어 제공된 제2 세트의 주파수-영역 수정기들(410)을 포함한다. 잇점이 있게, 도면 상에 나타난 바와 같이, 주파수-영역 수정기의 입력측으로 상류측으로 연결되고 연관된 스위치에 하류측으로 연결된 통과 라인과 병렬로 각 주파수-영역 수정기가 배열된다. 이 구조의 덕택으로, 주파수-영역 수정기엔 항상 신호 데이터가 공급되어, 현재의 시간 프레임만보다는 더 많은 시간 프레임들에 기초하여 주파수 영역에서 처리할 수 있게 한다. 제1 세트의 주파수-영역 수정기들(403)을 적용할지 아니면 제2 세트의 주파수-영역 수정기들(410)을 적용할지 여부에 대한 판단은 엔코더에 의해 취해질 수 있고(그리고 비트 스트림으로 전달되고), 아니면 예측 코딩이 적용될지 여부에 기초할 수도 있거나, 또는 실제 상황들에서 적합한 것으로 발견된 그외 어떤 다른 기준에 기초할 수도 있다. 예로서, 주파수-영역 수정기가 TNS 필터들이라면, 제1 세트(403)는 일부 종류들의 신호들에 대해 사용하는 것이 잇점이 있을 수 있고, 제2 세트(410)는 그외의 다른 종류들의 신호들에 대해 잇점이 있을 수 있다. 이 선택의 결과가 비트 스트림에 엔코딩된다면, 디코더 시스템은 이에 따라 각각의 세트의 TNS 필터들을 작동시킬 것이다.
- [0076] 도 4에 도시된 디코더 시스템의 이해를 용이하게 하기 위해서, 다이렉트 (L/R) 코딩된 신호의 디코딩은 $\alpha = 0$ (의사(pseudo)-L/R 및 L/R이 동일하고 사이드 채널 및 잔차 채널은 서로 다르지 않음을 의미한다)이고, 제1 스위칭 어셈블리(402)가 통과 모드에 있고, 제2 스위칭 어셈블리가 합-차 모드에 있어, 제2 스위칭 어셈블리(405)와 업믹스 스테이지의 합-차 스테이지(409) 사이에서 신호가 M/S 형태를 갖게 하였을 때 행해지는 것임에 분명하게 유의한다. 그러면 업믹스 스테이지는 사실상 통과 단계에 있게 될 것이기 때문에, (각각의 스위치들(404, 411)을 사용하여) 제1 또는 제2 세트의 주파수-영역 수정기들이 활성화될지는 중요하지 않다.
- [0077] 도 3은 도 2 및 도 4의 디코더 시스템들에 관련하여 업믹스하기 위해 요구되는 MDST 데이터의 제공에 대한 다른 수법을 나타내는 발명의 실시예에 따른 디코더 시스템을 도시한 것이다. 이미 기술된 디코더 시스템들처럼, 도 3의 시스템은 역-양자화 모듈들(301), 통과 또는 합-차 모드에서 동작할 수 있는 제1 스위칭 어셈블리(302) 및 TNS (합성) 필터들(303)을 포함하고, 이들 모두는 디코더 시스템의 입력측부터 직렬로 배열된다. 이 지점에서 하류측에 모듈들은 도면에 나타난 바와 같이 2개의 제2 스위치들(305, 310) 둘 다가 이들의 상측의 위치들 또는 하측의 위치들에 있도록 바람직하게 연대적으로 동작되는 이들 두 제2 스위치들(305, 310)에 의해 선택적으로 이용된다. 디코더 시스템의 출력측은 합-차 스테이지(312)가 있고, 이의 바로 상류측에는 각 채널의 MDCT-영역 표현을 시간-영역 표현으로 변환하기 위한 2개의 역 MDCT 모듈들(306, 311)이 있다.
- [0078] 디코더 시스템에 다운믹스/잔차 스테레오 신호 및 복소수 예측 계수의 값들을 엔코딩하는 비트 스트림이 공급되는 복소수 예측 디코딩에서, 제1 스위칭 어셈블리(302)는 이의 통과 모드에 설정되고 제2 스위치들(305, 310)은 상측의 위치에 설정된다. TNS 필터들에서 하류측에서는(역양자화되고, TNS-필터링된 MDCT) 스테레오 신호의 2개의 채널들이 서로 다른 방식들로 처리된다. 다운믹스 채널은 한편으로는 예측 계수의 실수부 α_R 에 의해 가중된 다운믹스 채널의 MDCT 표현을 잔차 채널의 MDCT 표현에 더하는 곱셈기 및 합산기(308)에, 그리고, 다른 한편으로는 역 MDCT 변환 모듈들 중 하나(306)에 제공된다. 역 MDCT 변환 모듈(306)로부터의 출력인 다운믹스 채널 M의 시간-영역 표현은 최종 합-차 스테이지(312) 및 MDST 변환 모듈(307) 둘 다에 공급된다. 다운믹스 채널의 시간-영역 표현의 이러한 이중의 사용은 계산상의 복잡성 면에서 잇점이 있다. 이와 같이 하여 얻어진 다운믹스 채널의 MDST 표현은 또 하나의 곱셈기 및 합산기(309)에 공급되고, 이 곱셈기 및 합산기(309)는 예측 계수의 허수부 α_I 에 의해 가중한 후에 이 신호를 합산기(308)로부터 선형 조합 출력에 더하고, 이에 따라 합산기(309)의 출력은 사이드 채널 신호 $S = \text{Re}\{\alpha M\} + D$ 가 된다. 도 2에 도시된 디코더 시스템과 유사하게, 곱셈기들 및 합산기들(308, 309)은 입력들로서 다운믹스 신호의 MDCT 및 MDST 표현들, 잔차신호의 MDCT 표현 및 복소수 예측 계수의 값을 갖는 가중된 복소-신호 합산기를 형성하게 용이하게 결합될 수 있다. 본 실시예에서 이 지점에서 하류측에서는 사이드 채널 신호가 최종 합-차 스테이지(312)에 공급되기 전에 역 MDCT 변환 모듈(311)을 통하는 경로만이 남게 된다.
- [0079] 디코더 시스템에서 필요한 동기성은 주파수-선택적 M/S 및 L/R 코딩에선 이미 관행인 바와 같이, 역 MDCT 변환

모듈들(306, 311) 둘 다에서 동일한 변환 길이들 및 윈도우 형상들을 적용함으로써 달성될 수 있다. 역 MDCT 모듈(306)의 어떤 실시예들 및 MDST 모듈(307)의 실시예들의 조합에 의해 한-프레임 지연이 야기된다. 그러므로, 5개의 선택적 지연 블록들(313)(또는 컴퓨터 구현에서 이러한 취지의 소프트웨어 명령들이) 제공되고, 따라서 점선의 우측에 위치한 시스템의 부분은 필요시 좌측 부분에 관련하여 한 프레임만큼 지연될 수 있다. 명백히, 점선과 연결선들 간에 모든 교차점들에는 역 MDCT 모듈(306)과 MDST 변환 모듈(307) 간에 연결선은 제외하고 -지연이 발생하는 경우엔 보상이 필요하다- 지연 블록들이 제공된다.

[0080] 하나의 시간 프레임을 위한 MDST 데이터의 조합은 시간-영역 표현의 한 프레임으로부터의 데이터를 요구한다. 그러나, 역 MDCT 변환은 하나(현재), 또는 2개(바람직하게는 이전 및 현재), 또는 3개(바람직하게는 이전, 현재 및 후속) 연속된 프레임들에 기초한다. MDCT에 연관된 공지된 시간-영역 알리아스(alias) 상쇄(TDAC)의 덕택으로, 3-프레임 선택(option)은 입력 프레임들의 완전한 중첩을 달성하며 이에 따라 적어도 시간-영역 알리아스를 내포하는 프레임들에서 최상의(및 아마도 완벽한) 정확성을 제공한다. 명백히, 3-프레임 역 MDCT는 한-프레임 지연으로 동작한다. 근사 시간-영역 표현을 MDST 변환에의 입력으로서 사용하기로 받아들임으로써, 이 지연, 그림으로써 디코더 시스템의 서로 다른 부분들 간에 지연들을 보상할 필요성을 피할 수 있다. 2-프레임 선택에서, TDAC을 할 수 있게 하는 중첩/가산은 프레임의 전반부에서 행해지고, 알리아스는 후반부에만 있을 수 있다. 1-프레임 선택에서, TDAC의 부재는 프레임 전체에 걸쳐 알리아스가 일어날 수 있음을 의미하지만, 이러한 식으로 달성되고, 복소수 예측 코딩에서 중간 신호로서 사용되는 MDST 표현은 여전히 만족스러운 품질을 제공할 수 있다.

[0081] 도 3에 도시된 디코딩 시스템은 2가지 비-예측 디코딩 모드들에서 동작할 수도 있다. 다이렉트 L/R 코딩된 스테레오 신호를 디코딩하기 위해서, 제2 스위치들(305, 310)은 하측 위치에 설정되고, 제1 스위칭 어셈블리(302)는 통과 모드에 설정된다. 이에 따라, 신호는 합-차 스테이지(304)의 상류측에서 L/R 형태를 가지며, 합-차 스테이지(304)는 이를 M/S 형태로 변환하며, 이에 역 MDCT 변환 및 최종의 합-차 동작이 행해진다. 조인트 M/S 코딩된 형태로 제공된 스테레오 신호를 디코딩하기 위해서, 제1 스위칭 어셈블리(302)는 대신에 합-차 모드에 설정되고, 따라서 신호는 제1 스위칭 어셈블리(302)와 합-차 스테이지(304) 사이에선 L/R 형태를 가지며, 이것은 종종 M/S 형태보다는 TNS 필터링 관점에서는 더 적합하다. 합-차 스테이지(304)의 하류측에서 처리는 다이렉트 L/R 디코딩에서의 처리와 동일하다.

[0082] 도 14는 본 발명의 실시예들에 따라 디코더들의 3개의 일반화한 블록도들로 구성된다. 이 출원에 동반된 몇몇의 다른 블록도들과는 달리, 도 14에서 연결선은 다-채널 신호를 기화화할 수 있다. 특히, 이러한 연결선은 좌/우, 미드/사이드, 다운믹스/잔차, 의사-좌측/의사-우측 채널들 및 이외의 다른 조합들을 포함하는 스테레오 신호를 송신하기 위해 배열될 수 있다.

[0083] 도 14a는 입력 신호의 주파수-영역 표현(이 도면의 목적을 위해 MDCT 표현으로서 나타냄)을 디코딩하기 위한 디코더 시스템을 도시한 것이다. 디코더 시스템은 입력 신호를 기초로 발생된 스테레오 신호의 시간-영역 표현을 자신의 출력으로서 공급하게 구성된다. 복소수 예측 스테레오 코딩에 의해 코딩된 입력 신호를 디코딩할 수 있기 위해서, 디코더 시스템에는 업믹스 스테이지(1410)가 제공된다. 그러나, 다른 포맷들로 인코딩되고, 아마도, 시간에 따라 몇몇 코딩 간을 교번하는 것으로 예를 들면 복소수 예측 코딩에 의해 코딩된 시간 프레임들의 시퀀스에 이어 다이렉트 좌/우 코딩에 의해 코딩된 시간 부분이 오는 입력신호를 취급할 수도 있다. 서로 다른 코딩 포맷들을 취급하는 디코더 시스템의 능력은 상기 업믹스 스테이지(1410)와 병렬로 배열된 연결선(통과)의 제공에 의해 달성된다. 스위치(1411)에 의해서, 업믹스 스테이지(1410)(도면에서 하측에 스위치 위치)로부터 출력 또는 연결선(도면에서 상측에 스위치 위치)으로, 가용한 비-처리된 신호가 더 하류측에 배열된 디코더 모듈들에 공급될지를 선택하는 것이 가능하다. 이 실시예에서, 역 MDCT 모듈(1412)은 스위치의 하류측에 배열되고, 신호의 MDCT 표현을 시간-영역 표현으로 변환한다. 예로서, 업믹스 스테이지(1410)에 공급되는 신호는 다운믹스/잔차 형태의 스테레오 신호일 수 있다. 이어서 업믹스 스테이지(1410)는 사이드 신호를 도출하고 합-차 동작을 수행하여 좌/우 스테레오 신호(MDCT 영역에서)가 출력되게 구성된다.

[0084] 도 14b는 도 14a의 디코더 시스템과 유사한 디코더 시스템을 도시한 것이다. 본 시스템은 이의 입력 신호로 비트 스트림을 수신하게 구성된다. 비트 스트림은 처음에는 조합된 디멀티플렉서 및 역양자화 모듈(1420)에 의해 처리되고, 이것은 도 14a의 스위치(1411)와 유사한 기능을 갖는 스위치(1442)의 위치에 의해 결정되는 바와 같이, 제1 출력 신호로서 후속 처리를 위해 다-채널 스테레오 신호의 MDCT 표현을 제공한다. 더 정확하게, 스위치(1422)는 디멀티플렉서 및 역양자화로부터 제1 출력이 업믹스 스테이지(1421) 및 역 MDCT 모듈(1423)(하측 위치)에 의해 처리될 것인지 아니면 역 MDCT 모듈(1423)만(상측 위치)에 의해 처리될 것인지를 판정한다. 조합된 디멀티플렉서 및 역양자화 모듈(1420)은 제어 정보도 출력한다. 현재의 경우에, 스테레오 신호에 연관된 제

어 정보는 스위치(1422)의 상측 또는 하측 위치가 신호를 디코딩하는데 적합한지, 아니면 더 추상적으로는, 어떤 코딩 포맷에 따라, 스테레오 신호가 디코딩될 것인지를 나타내는 데이터를 포함할 수 있다. 또한, 제어 정보는 업믹스 스테이지(1421)의 특성들을 조절하기 위한 파라미터들, 예를 들면, 위에서 이미 기술된 바와 같이 복소수 예측 코딩에서 사용되는 복소수 예측 계수 α 의 값을 포함할 수 있다.

[0085] 도 14c는 도 14b의 것들과 유사한 실체들 외에도, 업믹스 스테이지(1433)의 상류측 및 하류측에 각각 배열된 제 1 및 제2 주파수-영역 수정 장치들(1431, 1435)을 포함하는 디코더 시스템을 도시한 것이다. 이 도면의 목적들을 위해서, 각 주파수-영역 수정 장치는 TNS 필터에 의해 도시되었다. 그러나, 주파수-영역 수정 장치라는 용어는 업믹스 스테이지 전 또는 후에 적용될 수 있는 TNS 필터링과는 다른 프로세스들인 것으로 이해될 수도 있을 것이다. 주파수-영역 수정들의 예들은 예측, 잡음 추가, 대역폭 확장, 및 비-선형 처리를 포함한다. 아마도 처리될 신호의 특성들 및/또는 이러한 주파수-영역 수정 장치의 구성 또는 설정을 포함하는 음향심리학적 고찰들 및 유사한 이유들은, 업믹스 스테이지(1433)의 하류측이 아니라 상류측에서 상기 주파수-영역 수정을 적용하는 것이 잇점이 있음을 종종 나타낸다. 다른 경우들에 있어서, 주파수-영역 수정의 하류측에 위치는 상류측 것보다 바람직하는 유사한 고찰들에 의해 확정될 수도 있다. 스위치들(1432, 1436)에 의해서, 주파수-영역 수정 장치들(1431, 1435)은 제어 정보에 응하여 디코더 시스템이 요망되는 구성을 선택할 수 있게 선택적으로 활성화될 수 있다. 예로서, 도 14c는 조합된 디멀티플렉서 및 역양자화 모듈(1430)로부터 스테레오 신호가 처음에는 제1 주파수-영역 수정 장치(1431)에 의해 처리되고 이어서 업믹스 스테이지(1433)에 공급되고 마지막으로 제2 주파수-영역 수정 장치(1435)를 거치지 않고 역 MDCT 모듈(1437)에 직접 보내지는 구성을 도시한 것이다. 요약 단락에서 설명된 바와 같이, 이 구성은 복소수 예측 코딩에서 업믹스 후에 TNS를 수행하는 선택보다 바람직하다.

[0086] II. 엔코더 시스템들

[0087] 본 발명에 따른 엔코더 시스템은 좌/우 (L/R) 스테레오 신호를 복소수 예측 코딩에 의해 출력 비트 스트림으로서 엔코딩하기 위한 엔코더 시스템의 일반화한 블록도인 도 5를 참조하여 이제 기술될 것이다. 엔코더 시스템은 신호의 시간-영역 또는 주파수-영역 표현을 수신하고 이것을 다운믹스 스테이지 및 예측 계수 추정기 둘 다에 공급한다. 예측 계수들의 실수부 및 허수부는 최종의 멀티플렉서(MUX)에 공급될 다운믹스 채널 및 잔차 채널들로 좌 채널 및 우 채널의 변환을 통제하기 위해 다운믹스 스테이지에 제공된다. 신호가 엔코더에 주파수-영역 표현으로서 공급되지 않았다면, 다운믹스 스테이지 또는 멀티플렉서에서 이러한 표현으로 변환된다.

[0088] 예측 코딩에서 원리 중 하나는 좌/우 신호를 미드/사이드 형태로 변환, 즉,

$$\begin{cases} M = (L + R)/2 \\ S = (L - R)/2 \end{cases}$$

[0089]

하고 이어서 다음과 같이 설정함으로써 이들 채널들 간에 나머지 상관을 이용하는 것이다.

$$S = \text{Re}\{\alpha M\} + D$$

[0091]

$$D = S - \text{Re}\{\alpha M\}$$

[0092] α 는 결정될 복소수 예측 계수이며 D는 잔차신호이다. 잔차신호의 에너지가 최소화되게 α 를 선택하는 것이 가능하다. 에너지 최소화는 이산 신호의 경우엔 평균제곱(mean-square) 면에서 최적화에 이르는 것인, 순시 파워, 더 짧거나 혹은 더 긴 기간의 에너지(power average)에 관하여 행해질 수 있다.

[0093] 예측 계수의 실수부 및 허수부(α_R, α_I)는 양자화 및/또는 조인트 코딩될 수 있다. 그러나, 바람직하게 실수부 및 허수부는 전형적으로 0.1(무차원 수)의 스텝 크기로, 독립적이고 균일하게 양자화된다. 복소수 예측 계수를 위해 사용되는 주파수-대역 분해능은 반드시 MPEG 표준에 따른 스케일 팩터 대역들(sfb; 즉, 동일 MDCT 양자화 스텝 크기 및 양자화 범위를 사용하는 일 그룹의 MDCT 라인들)을 위한 분해능과 동일한 것은 아니다. 특히, 예

측 계수를 위한 주파수-대역 분해능은 바크 스케일과 같은 음향심리학적으로 정당화되는 것일 수 있다. 주파수-대역 분해능은 변환 길이가 가변하는 경우들에서 가변할 수 있는 것에 유의한다.

[0094] 이미 언급된 바와 같이, 발명에 따른 엔코더 시스템은 예측 스테레오 코딩을 적용할지 아니면 적용하지 않을지의 자유를 가질 수 있는데, 후자의 경우는 L/R 또는 M/S 코딩에 폴백을 의미한다. 이러한 판단은 시간-프레임마다 취해지거나, 혹은 더 미세하게는, 시간 프레임 내 주파수-대역마다 취해질 수 있다. 위에 언급된 바와 같이, 판단의 부정적 결과는 다양한 방법들, 예를 들면, 각 프레임 내 전용 표시자 비트의 값에 의해서, 혹은 예측 계수의 값의 부재(또는 제로 값)에 의해서 디코더 실체에 통신될 수 있다. 긍정적 판단도 유사하게 통신될 수 있다. 어떠한 오버헤드도 없이 폴백을 할 수 있게 하는 특별히 잇점이 있는 구현은 시간 프레임마다 송신되고 다음과 같이 정의되는 2-비트 필드 ms_mask_present(MPEG-2 AAC, 문서 ISO/IEC 13818-7 참조)의 유보된 4번째 값을 이용한다.

표 2

USAC에서 ms_mask_present의 정의	
값	의미
00	모든 주파수 대역들에 대한 L/R 코딩
01	대역당 하나의 시그널링 비트는 L/R 또는 M/S을 표시하기 위해 사용된다.
10	모든 주파수 대역들에 대한 M/S 코딩
11	유보

[0096] 값 11을 "복소수 예측 코딩"을 의미하는 것으로 재정의함으로써, 엔코더는 어떠한 비트-레이트 페널티도 없이, 모든 레거시 모드들, 특히 M/S 및 L/R 코딩에서 동작될 수 있으며, 그러면서도 잇점이 있는 프레임들에 대한 복소수 예측 코딩을 시그널링할 수 있다.

[0097] 실질적 판단은 데이터 레이트-대-오디오 품질 근거에 기초할 수 있다. 품질 측정으로서, 엔코더 내 포함된 음향심리학 모델을 사용하여 얻어진 데이터가(가용한 MDCT-기반의 오디오 엔코더들의 경우에 흔히 있는 바와 같이) 사용될 수 있다. 특히, 엔코더의 일부 실시예들은 예측 계수의 레이트-왜곡이 최적화되는 선택을 제공한다. 따라서, 이러한 실시예들에서, 예측 계수의 허수부 - 및 아마도 실수부도 - 는 예측 이득이 증가해도 잔차신호의 코딩이 예측 계수를 코딩하기 위해 요구되는 비트들을 소비하는 것을 정당화하기에 충분한 비트들을 절약하지 않는다면 제로로 설정된다.

[0098] 엔코더의 실시예들은 비트 스트림 내 TNS에 관계된 정보를 엔코딩할 수 있다. 이러한 정보는 디코더측에서 TNS(합성) 필터들에 의해 적용될 TNS 파라미터들의 값들을 포함할 수 있다. 동일한 다수 세트들의 TNS 파라미터들이 두 채널들에 대해 사용될 것이라면, 2 세트의 파라미터들을 독립적으로 송신하기보다는 파라미터 세트들의 정체(identity)를 나타내는 시그널링 비트를 포함시키는 것이 절약이 된다. 또한, 예를 들면, 2개의 가용한 선택들의 음향심리학적 평가에 기초하여 적합할 때 업믹스 스테이지 전 혹은 다음에 TNS를 적용하지 여부의 정보가 포함될 수도 있다.

[0099] 복잡성 및 비트-레이트 관점에서 잠재적으로 이익이 되는 또 다른 선택적 특징으로서, 엔코더는 잔차신호의 엔코딩을 위한 개별적으로 제한된 대역폭을 사용하게 구성될 수 있다. 이 한도 이상의 주파수 대역들은 디코더에 전송되지 않고 제로로 설정될 것이다. 어떤 경우들에 있어서, 가장 높은 주파수 대역들은 이미 제로까지 밀므로 양자화될만큼 작은 에너지 함량을 갖는다. 정규 실시(cf. MPEG 표준에서 파라미터 max_sfb)에서는 다운믹스 신호 및 잔차신호 둘 다에 대해 동일한 대역폭 한도를 사용해야 한다. 이제, 발명자들은 다운믹스 신호보다는 큰 정도로 잔차신호가 낮은 주파수 대역들에 모인 에너지 함량을 갖는다는 것을 실험적으로 발견하였다. 그러므로, 잔차신호에 전용 상측에 대역폭 한도를 둬으로써, 현저한 품질 손실 없이 비트-레이트 감소가 가능하다. 예를 들면, 이것은 하나는 다운믹스 신호에 대한 것이고 또 하나는 잔차신호에 대한 것인 2개의 독립적인 max_sfb 파라미터들을 전송함으로써 달성될 수 있다.

- [0100] 예측 계수, 이의 양자화 및 코딩, M/S 또는 L/R 모드에서의 폴백, TNS 필터링 및 상측 대역폭 한도, 등의 최적의 판정의 사안들이 도 5에 도시된 디코더 시스템에 관련하여 논의되었을지라도, 이후 도면들에 관련하여 이어지는 것에서 개시될 실시예들에도 동일한 사실들이 똑같이 적용될 수 있음을 지적해 둔다.
- [0101] 도 6은 복소수 예측 스테레오 코딩을 수행하게 구성된 발명에 따른 또 다른 엔코더 시스템을 도시한 것이다. 시스템은 연속한, 아마도 중첩하는, 시간 프레임들로 세그먼트화되고 좌 채널 및 우 채널을 포함하는 스테레오 신호의 시간-영역 표현을 입력으로서 수신한다. 합-차 스테이지(601)는 신호를 미드 채널 및 사이드 채널로 변환한다. 미드 채널은 MDCT 모듈(602) 및 MDST 모듈(603) 둘 다에 공급되고, 사이드 채널은 MDCT 모듈(604)에만 공급된다. 예측 계수 추정기(605)는 각 시간 프레임에 대해 -아울러 아마도 프레임 내 개개의 주파수 대역들에 대해- 위에 설명된 바와 같이 복소수 예측 계수 α 의 값을 추정한다. 계수 α 의 값은 가중 합산기들(606, 607)에 가중치로서 공급되며, 가중 합산기들(606, 607)은 미드 신호의 MDCT 및 MDST 표현들과 사이드 신호의 MDCT 표현과의 선형 조합으로서 잔차신호(D)를 형성한다. 바람직하게, 복소수 예측 계수는 비트 스트림에 엔코딩될 때 사용하게 될 동일한 양자화 수법에 의해 나타나는 가중 합산기들(606, 607)에 공급되는데, 이것은 명백히 엔코더 및 디코더 둘 다가 예측 계수의 동일한 값을 적용할 때, 더 충실한 재구성을 제공한다. 잔차신호, 미드 신호(잔차신호와 함께 나타날 때는 더 적합하게는 다운믹스 신호이라고 칭할 수 있다) 및 예측 계수는 조합된 양자화 및 멀티플렉서 스테이지(608)에 공급되고, 이것은 이들 및 있을 수 있는 추가의 정보를 출력 비트 스트림으로서 엔코딩한다.
- [0102] 도 7은 도 6의 엔코더 시스템에 대한 변형예를 도시한 것이다. 도면에서 기호들의 유사성으로부터 명백한 바와 같이, 이것은 유사한 구조를 가지지만 다이렉트 L/R 코딩 폴백 모드에서 동작하는 추가된 기능도 갖는다. 엔코더 시스템은 조합된 양자화 및 멀티플렉서 스테이지(709)의 상류측에 바로 제공된 스위치(710)에 의해 복소수 예측 코딩 모드와 폴백 모드 간에 작동된다. 상측 위치에서, 도면에 도시된 바와 같이, 스위치(710)는 엔코더가 폴백 모드에서 동작하게 할 것이다. MDCT 모듈들(702, 704)의 바로 하류측에 지점들로부터, 미드/사이드 신호가 합-차 스테이지(705)에 공급되고, 합-차 스테이지(705)는 이를 좌/우 형태로 변환후에 이를 스위치(710)에 보내고, 스위치(710)는 이를 조합된 양자화 및 멀티플렉서 스테이지(709)에 연결한다.
- [0103] 도 8은 본 발명에 따른 엔코더 시스템을 도시한 것이다. 도 6 및 도 7의 엔코더 시스템들과는 달리, 이 실시예는 MDCT 데이터로부터 직접, 즉, 주파수 영역에서 실수-대-허수 변환에 의해서 복소수 예측 코딩을 위해 요구되는 MDST 데이터를 도출한다. 실수-대-허수 변환은 도 2 및 도 4의 디코더 시스템들에 관련하여 논의된 수법들 중 어느 것이든 적용한다. 충실한 디코딩이 달성될 수 있게, 디코더의 계산 방법을 엔코더의 계산 방법에 맞추는 것이 중요하며, 바람직하게, 동일한 실수-대-허수 변환 방법들이 엔코더 측 및 디코더 측에서 사용된다. 디코더 실시예들에 대해서, 점선으로 둘러싸이고 실수-대-허수 변환(804)을 포함하는 부분(A)은 근사 변형들 혹은 입력으로서 더 적은 입력 시간 프레임들을 사용하는 것으로 대체될 수 있다. 마찬가지로, 코딩은 위에 기술된 다른 근사값 수법들 중 어느 것을 사용하여 단순화될 수 있다.
- [0104] 더 높은 수준에서, 도 8의 엔코더 시스템은 아마도 도 7에 MDST 모듈을 (적합히 연결된) 실수-대-허수 모듈로 대체하는 간단한 조치에 따르는 것과는 다른 구조를 갖는다. 본 구조는 명확하며 예측 코딩과 다이렉트 L/R 코딩 간을 확실하고 계산적으로 절약이 되게 전환하는 기능을 달성한다. 입력 스테레오 신호는 MDCT 변환 모듈들(801)에 공급되고, 이것은 각 채널의 주파수-영역 표현을 출력한다. 이것은 예측 코딩 모드와 다이렉트 코딩 모드 간에 엔코더 시스템을 작동시키기 위한 최종 스위치(808)에 그리고 합-차 스테이지(802)에도 공급된다. 다이렉트 L/R 코딩 또는 조인트 M/S 코딩 - 예측 계수가 제로로 설정된 시간 프레임에서 수행된다- 에서, 이 실시예는 입력 신호에 MDCT 변환, 양자와 및 멀티플렉싱만을 적용하는데, 후자의 2개의 단계들은 시스템의 출력측에 배열된, 비트 스트림이 공급되는 조합된 양자화 및 멀티플렉서 스테이지(807)에 의해 달성된다. 예측 코딩에서, 채널들 각각은 합-차 스테이지(802)와 스위치(808) 사이에서 더욱 처리가 가해진다. 미드 신호의 MDCT 표현으로부터, 실수-대-허수 변환(804)은 MDST 데이터를 도출하며 이들을 예측 계수 추정기(803) 및 가중 합산기(806) 둘 다에 보낸다. 도 6 및 도 7에 도시된 엔코더 시스템들에서와 같이, 또 하나의 가중 합산기(805)를 사용하여 사이드 신호를 미드 신호의 가중된 MDCT 및 MDST 표현들에 결합하여 잔차 채널 신호를 형성하고, 이것은 조합된 양자화 및 멀티플렉서 모듈(807)에 의해 미드(즉, 다운믹스) 채널 신호 및 예측 계수와 함께 엔코딩된다.
- [0105] 이제 도 9로 가서, 엔코더 시스템의 실시예들 각각에 하나 이상의 TNS (분해) 필터들이 결합될 수 있음이 예시될 것이다. 이전의 논의들에 따라, 신호에 이의 다운믹스된 형태로 TNS 필터링을 적용하는 것이 종종 잇점이 있다. 따라서, 도 9에 도시된 바와 같이, TNS를 포함하게 도 7의 엔코더 시스템의 개조는 조합된 양자화 및 멀티플렉서 모듈(909)의 바로 상류측에 TNS 필터들(911)을 추가함으로써 달성된다.

- [0106] 우/잔차 TNS 필터(911b) 대신에, 2개의 개별적인 TNS 필터들(도시되지 않음)이 우 또는 잔차 채널을 취급하도록 구성된 스위치(910)의 부분의 바로 상류측에 제공될 수 있다. 이에 따라, 두 TNS 필터들 각각에는 항상 각각의 채널 신호 데이터가 공급될 것이며, 이에 따라 현재 시간 프레임만보다 더 많은 시간 프레임들에 기초하여 TNS 필터링을 할 수 있게 될 것이다. 이미 언급된 바와 같이, TNS 필터들은 주파수-영역 수정 장치들, 특히 자신들의 처리를 현재의 한 프레임보다 더 많은 프레임에 기초하는 장치들의 단지 한 예이며, 이것은 TNS 필터에서 행해지는 것만큼 혹은 그보다 많은 이러한 대체로부터 이익을 얻을 수 있다.
- [0107] 도 9에 도시된 실시예에 대한 또 다른 가능한 대안으로서, 선택적 활성화를 위한 TNS 필터들은 각 채널을 위한 하나 이상의 지점에 배열될 수 있다. 이것은 서로 다른 다수 세트들의 TNS 필터들이 스위치들에 의해 연결될 수 있는 도 4에 도시된 디코더 시스템의 구조와 유사하다. 이것은 각 시간 프레임에 대해 TNS 필터링을 위해 가장 적합한 가용한 스테이지를 선택할 수 있게 한다. 특히, 복소수 예측 스테레오 코딩과 다른 코딩 모드들 간에 스위칭에 관련하여 서로 다른 TNS 위치들 간을 전환하는 잇점이 있을 수 있다.
- [0108] 도 11은 도 8의 엔코더 시스템에 기초한 변형을 도시한 것으로, 다운믹스 신호의 제2 주파수-영역 표현은 실수-대-허수 변환(1105)에 의해 도출된다. 도 4에 도시된 디코더 시스템과 유사하게, 이 엔코더 시스템은 한 주파수-영역 수정기 모듈(1102)는 다운믹스 스테이지의 상류측에 제공된 것이고 또 하나의 주파수-영역 수정기 모듈(1109)는 다운믹스 스테이지의 하류측에 제공된 것인, 선택적으로 활성화할 수 있는 주파수-영역 수정기 모듈들을 포함한다. 이 도면엔 TNS 필터들로 예시된 주파수-영역 모듈들(1102, 1109)은 4개의 스위치들(1103a, 1103b, 1109a, 1109b)을 사용하여 신호 경로들 각각에 연결될 수 있다.
- [0109] III. 비-장치(Non-apparatus) 실시예들
- [0110] 본 발명의 제 3 및 제 4 측면들의 실시예가 도 15 및 도 16에 도시되었다. 도 15는 다음의 단계들을 포함하는, 비트 스트림을 스테레오 신호로 디코딩하는 방법을 도시한 것이다.
 - [0111] 1. 비트 스트림이 입력된다.
 - [0112] 2. 비트 스트림이 역양자화되고, 이에 의해서 스테레오 신호의 다운믹스 채널 및 잔차 채널의 제1 주파수-영역 표현이 얻어진다.
 - [0113] 3. 다운믹스 채널의 제2 주파수-영역 표현이 계산된다.
 - [0114] 4. 채널들의 3개의 주파수-영역 표현들에 기초하여 사이드 채널 신호가 계산된다.
 - [0115] 5. 바람직하게 좌/우 형태인 스테레오 신호가 사이드 채널 및 다운믹스 채널에 기초하여 계산된다.
 - [0116] 6. 이와 같이 하여 얻어진 스테레오 신호가 출력된다.
- [0117] 단계 3 내지 단계 5는 업믹스 프로세스로서 간주될 수 있다. 단계 1 내지 단계 6 각각은 본 명세서의 앞의 부분들에서 개시된 디코더 시스템들 중 어느 것 내의 대응하는 기능과 유사하고, 이의 구현에 관계된 더 상세한 것은 동일 부분들에서 인용될 수 있다.
- [0118] 도 16은 다음의 단계들을 포함한, 스테레오 신호를 비트 스트림 신호로서 엔코딩하기 위한 방법을 도시한 것이다.
 - [0119] 1. 스테레오 신호가 입력된다.
 - [0120] 2. 스테레오 신호가 제1 주파수-영역 표현으로 변환된다.
 - [0121] 3. 복소수 예측 계수가 결정된다.
 - [0122] 4. 주파수-영역 표현이 다운믹스된다.
 - [0123] 5. 다운믹스 채널 및 잔차 채널이 복소수 예측 계수와 함께 비트 스트림으로서 엔코딩된다.
 - [0124] 6. 비트 스트림이 출력된다.
- [0125] 단계 1 내지 단계 5 각각은 본 명세서의 앞의 부분들에서 개시된 엔코더 시스템들 중 어느 것 내의 대응하는 기능과 유사하고, 이의 구현에 관계된 더 상세한 것은 동일 부분들에서 인용될 수 있다.
- [0126] 두 방법들은 소프트웨어 프로그램들의 형태로 컴퓨터-관독가능 명령들로서 표현될 수 있고 컴퓨터에 의해 실행될 수 있다. 이 발명의 보호의 범위는 이러한 소프트웨어를 배포하기 위한 이러한 소프트웨어 및 컴퓨터-프로그

램 제품들까지 확장한다.

[0127] IV. 실험적 평가

[0128] 본원에 개시된 실시예들 중 몇몇을 실험적으로 평가하였다. 이 과정에서 얻어진 실험 자료의 가장 중요한 부분들이 이 소항목에서 요약될 것이다. 실험들을 위해 사용된 실시예는 다음의 특징들을 가졌다:

[0129] (i) 각 MDST 스펙트럼(시간 프레임에 대한)이 현재, 이전 및 다음 MDCT 스펙트럼들로부터 2차원 유한 임펄스 응답 필터링에 의해 계산되었다.

[0130] (ii) USAC 스테레오 엔코더로부터 음향심리학 모델이 사용되었다.

[0131] (iii) 복소수 예측 계수 α 의 실수부 및 허수부가 PS 파라미터들 ICC, CLD 및 IPD 대신에 전송되었다. 실수부 및 허수부는 독립적으로 취급되었으며, 범위 [-3.0, 3.0]로 제한되었고 0.1의 스텝 크기를 사용하여 양자화되었다. 이어서, 이들은 시간-차분적으로(time-differentially) 코딩되었으며 마지막으로 USAC의 스케일 팩터 코드북(codebook)을 사용하여 허프만 코딩되었다. 예측 계수들은 매 제2 스케일-팩터 대역마다 업데이트되었으며, 이에 따라 주파수 분해능은 MPEG 서라운드(예를 들면, ISO/IEC 23003-1 참조)의 분해능과 유사하게 되었다. 이 양자화 및 코딩 수법에 따라 평균 비트 레이트는 96 kb/s의 타겟 비트 레이트를 갖는 전형적인 구성에서 이 스테레오 사이트 정보에 대해 근사적으로 2 kb/s이 되었다.

[0132] (iv) 비트 스트림 포맷은 2-비트 ms_mask_present 비트 스트림 요소가 현재 단지 3개의 가능한 값들을 갖고 있기 때문에, 현재의 USAC 비트 스트림들을 나눈이 없이 수정되었다. 복소수 예측을 나타내기 위해 4번째 값을 사용함으로써 어떠한 비트들도 낭비됨이 없이 기본 미드/사이드 코딩의 폴백 모드가 가능하다(이 주제에 대한 더 상세한 것에 대해선, 본 명세서의 이전의 소항목을 참조한다).

[0133] 특히 헤드폰들을 통한 재생과 48 kHz의 샘플링 레이트로 8 테스트 항목들의 사용을 수반하는, MUSHRA 방법에 따라 청취 테스트들이 달성되었다. 3, 4 또는 6 테스트 피험자들이 각 테스트에 참가하였다.

[0134] 복잡성과 품질의 선택들 간에 존재하는 실제적인 복잡성 대 품질 절충을 예시하기 위해 서로 다른 MDST 근사화들의 영향을 평가하였다. 결과들은 도 12 및 도 13에서 볼 수 있고, 전자는 얻어진 절대 스코어들을 나타내며 후자는 96s USAC cp1f, 즉 MDST의 근사화를 계산하기 위해 현재 MDCT 프레임을 사용한 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩에 기준한 차분 스코어들을 나타낸다. MDCT-기반의 통합 스테레오 코딩에 의해 달성된 품질 이득은 MDST 스펙트럼을 계산하는데 있어 더 계산적으로 복잡한 수법들이 적용될 때 증가함을 알 수 있다. 모든 테스트에 대해 평균을 고찰하면, 단일-프레임-기반의 시스템 96s USAC cp1f은 종래의 스테레오 코딩에 비해 코딩 효율에 현저한 증가를 제공한다. 결국, 훨씬 현저하게 더 나은 결과들이 96s USAC cp3f, 즉 MDST를 계산하기 위해 현재, 이전 및 다음 MDST 프레임들을 사용한 복소수 예측에 의한 MDCT-영역 통합 스테레오 코딩에 대해 얻어진다.

[0135] V. 실시예들

[0136] 또한, 본 발명은 복소수 예측 스테레오 코딩에 의해 비트 스트림 신호를 스테레오 신호로 디코딩하기 위한 디코더 시스템으로서 구현될 수 있고, 디코더 시스템은

[0137] 비트 스트림 신호에 기초하여 다운믹스 신호(M) 및 잔차신호(D)의 제1 주파수-영역 표현들을 제공하기 위한 역양자화 스테이지(202; 401)로서, 제1 주파수-영역 표현들의 각각은 다차원 공간의 제1 부분공간으로 표현된 대응하는 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분들을 포함하고, 제1 스펙트럼 성분들은 변환 계수들의 하나 이상의 시간 프레임들로 배열된 변환 계수들이며, 각 블록은 시간-영역 신호의 시간 세그먼트로의 변환의 적용에 의해 발생하는 것인, 역양자화 스테이지(202; 401); 및

[0138] 역양자화 스테이지의 하류측에 배열되고 다운믹스 신호 및 잔차신호에 기초하여 스테레오 신호를 발생하게 구성된 업믹스 스테이지(206, 207, 210, 211; 406, 407, 408, 409)을 포함하고, 상기 업믹스 스테이지는

[0139] 다운믹스 신호의 제1 주파수-영역 표현에 기초하여 이의 제2 주파수-영역 표현을 계산하기 위한 모듈(206; 408)로서, 제2 주파수-영역 표현은 제1 부분공간에 포함되지 않은 다차원 공간의 부분을 포함하는 다차원 공간의 제2 부분공간으로 표현된 신호의 스펙트럼 내용을 나타내는 제2 스펙트럼 성분들을 포함하며, 상기 모듈은

[0140] 제1 스펙트럼 성분들 중 적어도 일부로부터 하나 이상의 제1 중간 성분들을 도출하고;

[0141] 하나 이상의 임펄스 응답들의 적어도 일부에 따라 상기 하나 이상의 제1 스펙트럼 성분들의 조합을 형성하여

하나 이상의 제2 중간 성분들을 얻으며;

- [0142] 상기 하나 이상의 제2 중간 성분들로부터 상기 하나 이상의 제2 스펙트럼 성분들을 도출하게 구성된 것인, 상기 모듈;
- [0143] 다운믹스 신호의 제1 및 제2 주파수-영역 표현들, 잔차신호의 제1 주파수-영역 표현 및 비트 스트림 신호에 엔코딩된 복소수 예측 계수(α)에 기초하여 사이드 신호(S)를 계산하기 위한 가중 합산기(210, 211; 406, 407); 및
- [0144] 다운믹스 신호의 제1 주파수-영역 표현 및 사이드 신호에 기초하여 스테레오 신호를 계산하기 위한 합-차 스테이지(207; 409)를 포함한다.
- [0145] 또한, 본 발명은 복소수 예측 스테레오 코딩에 의해 비트 스트림 신호를 스테레오 신호로 디코딩하기 위한 디코더 시스템으로서 구현될 수 있고, 디코더 시스템은
- [0146] 비트 스트림 신호에 기초하여 다운믹스 신호(M) 및 잔차신호(D)의 제1 주파수-영역 표현들을 제공하기 위한 역양자화 스테이지(301)로서, 제1 주파수-영역 표현들의 각각은 다차원 공간의 제1 부분공간으로 표현된 대응하는 신호의 스펙트럼 내용을 나타내는 제1 스펙트럼 성분들을 포함하는, 역양자화 스테이지(301); 및
- [0147] 역양자화 스테이지의 하류측에 배열되고 다운믹스 신호 및 잔차신호에 기초하여 스테레오 신호를 발생하게 구성된 업믹스 스테이지(306, 307, 308, 309, 312)를 포함하고, 상기 업믹스 스테이지는,
- [0148] 다운믹스 신호의 제1 주파수-영역 표현에 기초하여 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 모듈(306, 307)로서, 제2 주파수-영역 표현은 제1 부분공간에 포함되지 않은 다차원 공간의 부분을 포함하는 다차원 공간의 제2 부분공간으로 표현된 신호의 스펙트럼 내용을 나타내는 제2 스펙트럼 성분들을 포함하며, 상기 모듈은
- [0149] 다차원 공간의 제1 부분공간에서 다운믹스 신호의 제1 주파수-영역 표현에 기초하여 다운믹스 신호의 시간-영역 표현을 계산하기 위한 역변환 스테이지(306); 및
- [0150] 신호의 시간-영역 표현에 기초하여 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 변환 스테이지(307)를 포함하는, 상기 모듈;
- [0151] 다운믹스 신호의 제1 및 제2 주파수-영역 표현들, 잔차신호의 제1 주파수-영역 표현 및 비트 스트림 신호에 엔코딩된 복소수 예측 계수(α)에 기초하여 사이드 신호(S)를 계산하기 위한 가중 합산기(308, 309); 및
- [0152] 다운믹스 신호의 제1 주파수-영역 표현 및 사이드 신호에 기초하여 스테레오 신호를 계산하기 위한 합-차 스테이지(312)를 포함한다.
- [0153] 또한, 본 발명은 독립 디코더 시스템의 청구항에 개시된 특징들을 가진 디코더 시스템으로서 구현될 수 있고,
- [0154] 다운믹스 신호의 제2 주파수-영역 표현을 계산하기 위한 모듈은 다차원 공간의 제1 부분공간에 각각의 신호의 제1 주파수-영역 표현에 기초하여 다운믹스 신호 및/또는 사이드 신호의 시간-영역 표현을 계산하기 위한 역변환 스테이지(306); 및
- [0155] 신호의 시간-영역 표현에 기초하여 각각의 신호의 제2 주파수-영역 표현을 계산하기 위한 변환 스테이지(307)를 포함하며,
- [0156] 바람직하게, 역변환 스테이지(306)는 역 수정 이산 코사인 변환을 수행하며 변환 스테이지는 수정 이산 사인 변환을 수행한다.
- [0157] 위의 디코더 시스템에서, 스테레오 신호는 시간 영역으로 표현될 수 있고, 디코더 시스템은 상기 역양자화 스테이지와 상기 업믹스 스테이지 사이에 배열되고,
- [0158] (a) 조인트 스테레오 코딩에서 사용을 위한 통과 스테이지; 또는
- [0159] (b) 다이렉트 스테레오 코딩에서 사용을 위한 합-차 스테이지로서 기능하게 동작할 수 있는 스위칭 어셈블리(302);
- [0160] 업믹스 스테이지에 배열되어, 사이드 신호의 시간-영역 표현을 계산하기 위한 또 하나의 역변환 스테이지(311);
- [0161] 역변환 스테이지들(306, 301)의 상류측에 배열되고, 이들을

[0162] (a) 결국엔 스위칭 어셈블리(302)의 하류측의 및 업믹스 스테이지의 상류측의 지점에 연결되는 또 하나의 합-차 스테이지(304)에, 또는

[0163] (b) 스위칭 어셈블리(302)로부터 얻어진 다운믹스 신호 및 가중 합산기(308, 309)로부터 얻어진 사이드 신호에 선택적으로 연결하게 구성된 선택기(305, 310)를 더 포함할 수 있다.

[0164] VI. 결어

[0165] 본 발명의 또 다른 실시예들은 위에 설명을 읽은 후에 당업자에게 명백하게 될 것이다. 본 설명 및 도면들이 실시예들 및 예들을 개시할지라도, 발명은 이들 특정한 예들로 제한되지 않는다. 첨부한 청구항들에 의해 정의되는 본 발명의 범위 내에서 수많은 수정들 및 변형들이 행해질 수 있다.

[0166] 이 출원에 개시된 방법들 및 장치는 의례적인 실험을 포함한, 당업자의 능력들 내에서 적합한 수정들 후에, 2 이상의 채널들을 갖는 신호들의 코딩에 적용될 수 있음에 유의한다. 기술된 실시예들에 관련하여 언급된 임의의 신호들, 파라미터들 및 매트릭스들은 주파수-가변 혹은 주파수-불변 및/또는 시간-가변 혹은 시간-불변일 수 있음을 특히 강조해 둔다. 기술된 계산 단계들은 주파수에 관하여, 또는 한번에 모든 주파수 대역들에 대해 수행될 수 있고, 모든 실체들은 주파수-선택적으로 동작하게 실시될 수 있다. 응용 목적들을 위해서, 임의의 양자화 수법들은 음향 심리학적 모델들에 따라 구성될 수 있다. 또한, L/R-대-M/S 변환 및 M/S-대-L/R 변환 뿐만 아니라 다운믹스/잔차 형태에서 의사-L/R 형태로의 변환은 모두 다음의 형태입에 유의하며,

$$g \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$$

[0167] 여기서, 이득을 g만이 가변할 수 있다. 이에 따라, 이득을들을 개별적으로 조절함으로써, 디코딩 이득의 적합한 선택에 의해 어떤 엔코딩 이득을 보상하는 것이 가능하다. 또한, 당업자가 아는 바와 같이, 짝수개의 직렬로 배열된 합-차 변환들 아마도 1이 아닌 이득을 갖고, 통과 스테이지에 영향을 미친다.

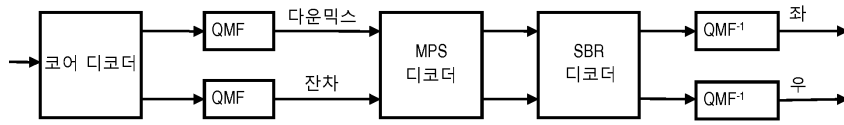
[0169] 위에 개시된 시스템들 및 방법들은 소프트웨어, 펌웨어, 하드웨어 또는 이들의 조합으로서 구현될 수 있다. 어떤 성분들 또는 모든 성분들은 디지털 신호 프로세서 또는 마이크로프로세서에 의해 실행되는 소프트웨어로서 구현될 수 있고, 혹은 하드웨어 또는 특수 용도의 집적회로로서 구현될 수도 있다. 이러한 소프트웨어는 컴퓨터 저장매체를 및 통신매체를 포함할 수 있는 컴퓨터 판독가능 매체들 상에 배포될 수 있다. 당업자에게 공지된 바와 같이, 컴퓨터 저장매체들은 컴퓨터 판독가능 명령들, 데이터 구조들, 프로그램 모듈들 또는 그외의 다른 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현되는 휘발성 및 비휘발성, 착탈가능 및 비-착탈가능 매체들 모두를 포함한다. 컴퓨터 저장매체들은 다음으로 제한되는 것은 아니나, RAM, ROM, EEPROM, 플래시 메모리 또는 이외의 다른 메모리 기술, CD-ROM, 디지털 다기능 디스크들(DVD) 또는 그외 광학 디스크 저장장치, 자기 카세트들, 자기 테이프, 자기 디스크 저장장치 또는 그외 자기 저장 장치들, 혹은 요망되는 정보를 저장하기 위해 사용될 수 있고 컴퓨터에 의해 액세스될 수 있는 이외 어떤 다른 매체를 포함한다. 또한, 통신매체는 전형적으로 컴퓨터 판독가능 명령들, 데이터 구조들, 프로그램 모듈들, 또는 반송파와 같은 변조된 데이터 신호 또는 이외의 다른 수송 메커니즘에서의 그외의 다른 데이터를 구현하며 임의의 정보 전달 매체들을 포함함이 당업자에게 공지되어 있다.

부호의 설명

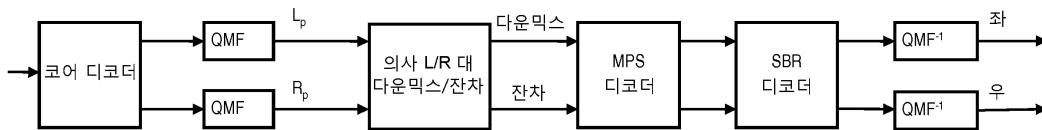
- [0170] 203: 제1 스위칭 어셈블리
- 204: TNS 필터들
- 205: 제2 스위칭 어셈블리
- 208: 선택기
- 209: 역변환

도면

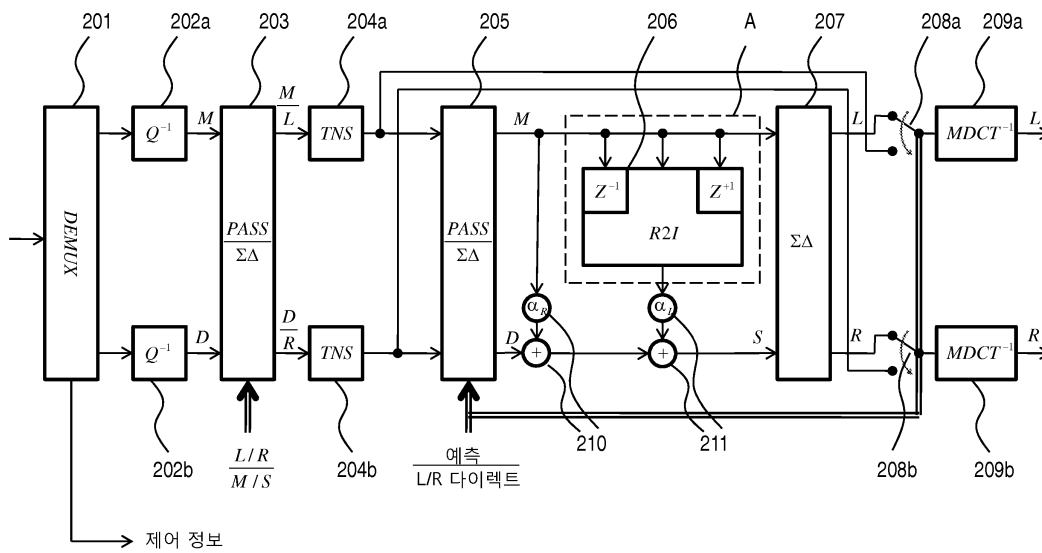
도면1a



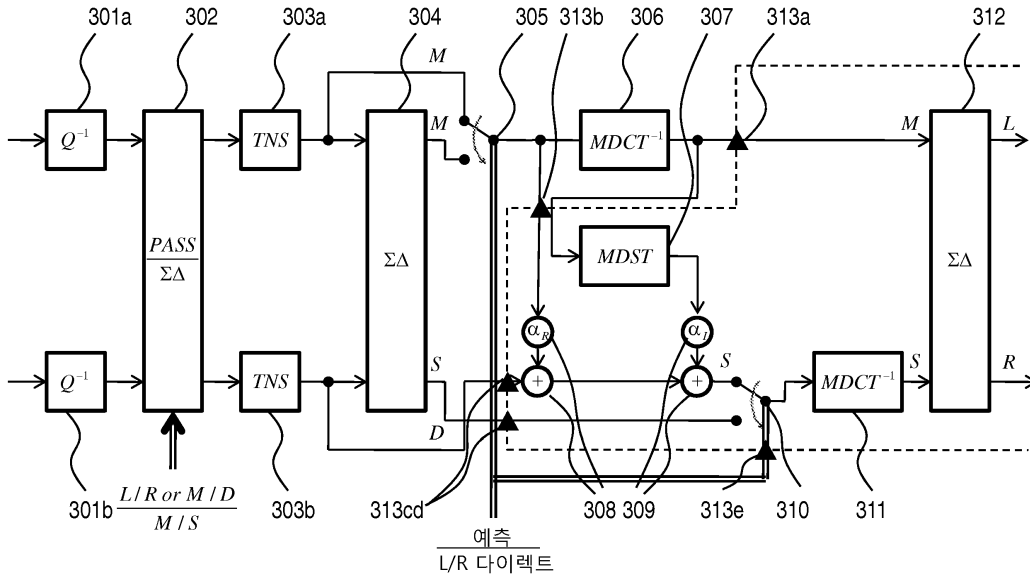
도면1b



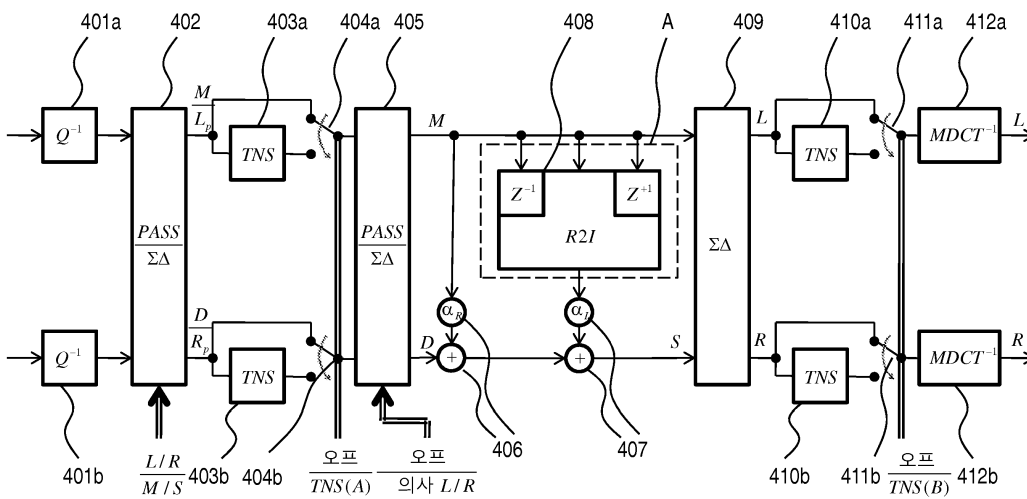
도면2



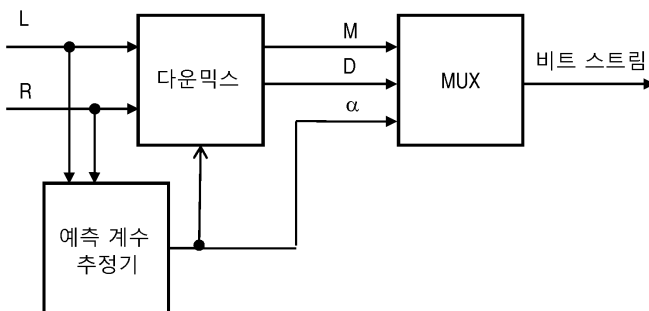
도면3



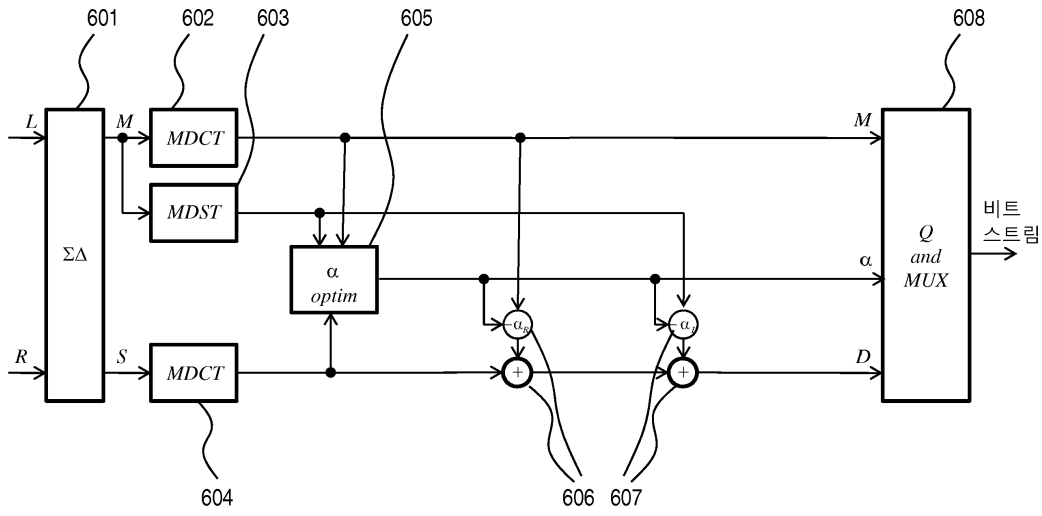
도면4



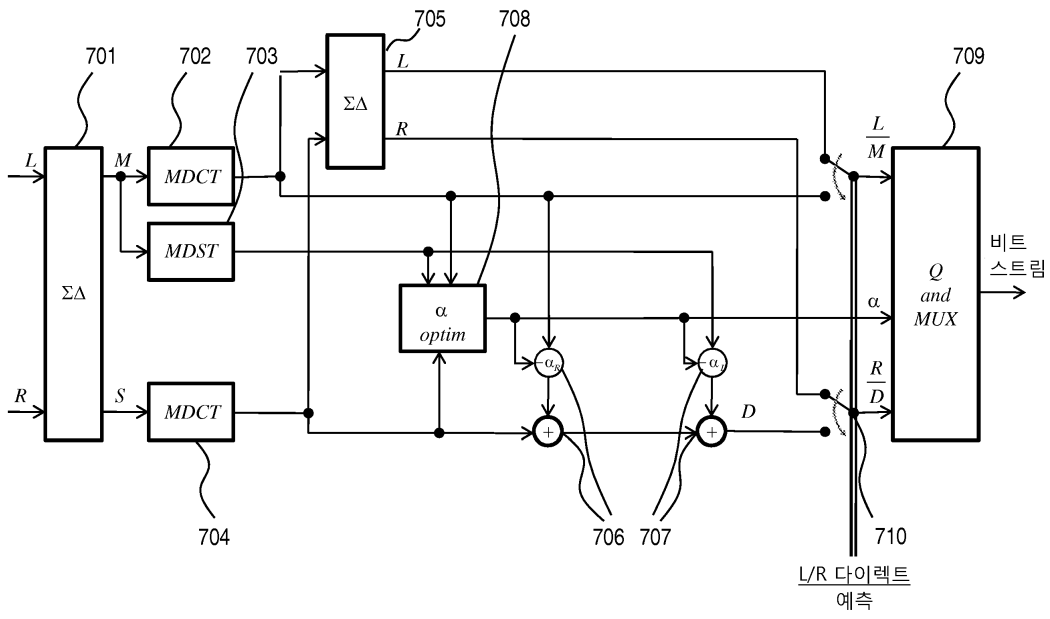
도면5



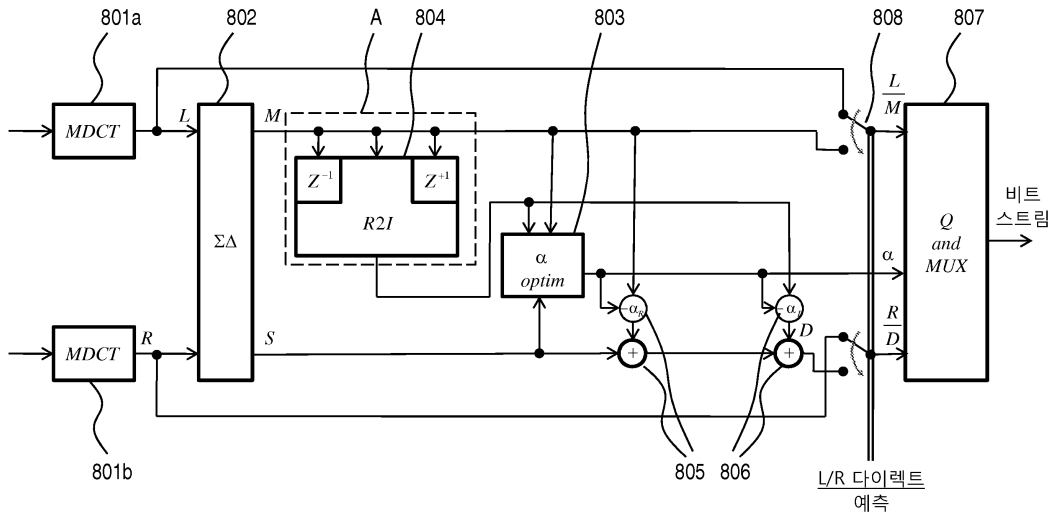
도면6



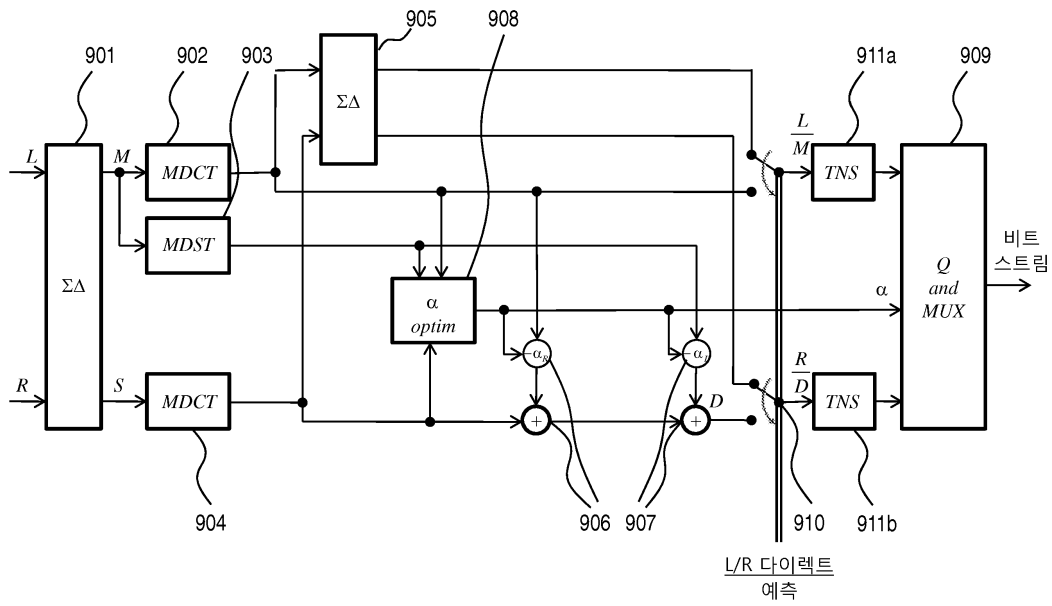
도면7



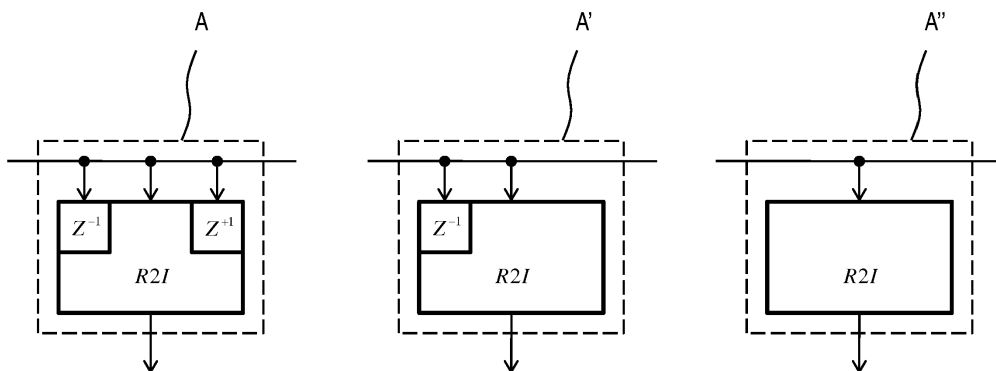
도면8



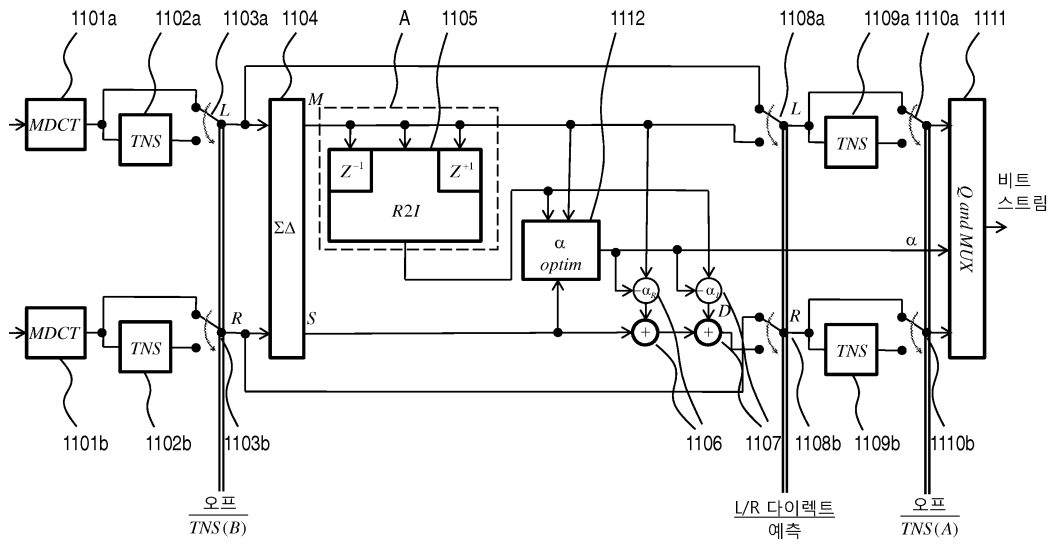
도면9



도면10

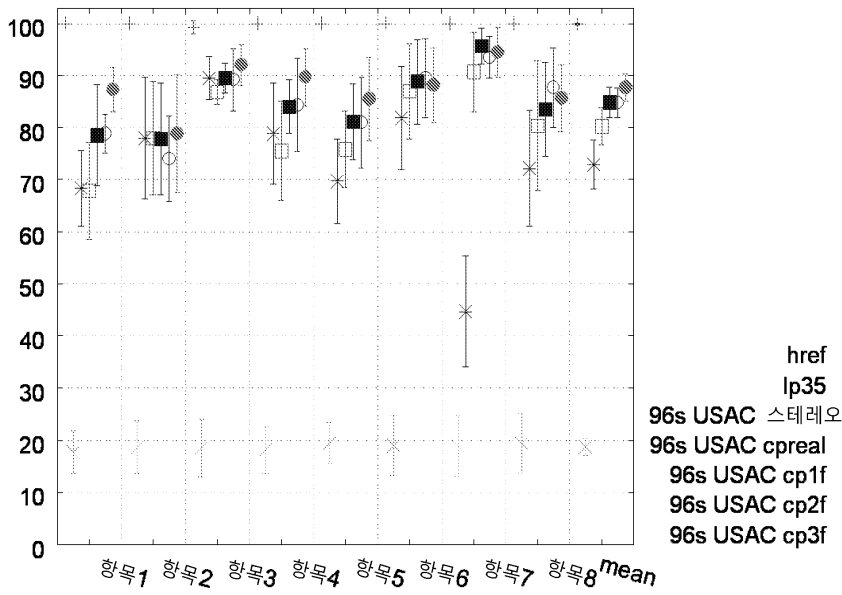


도면11



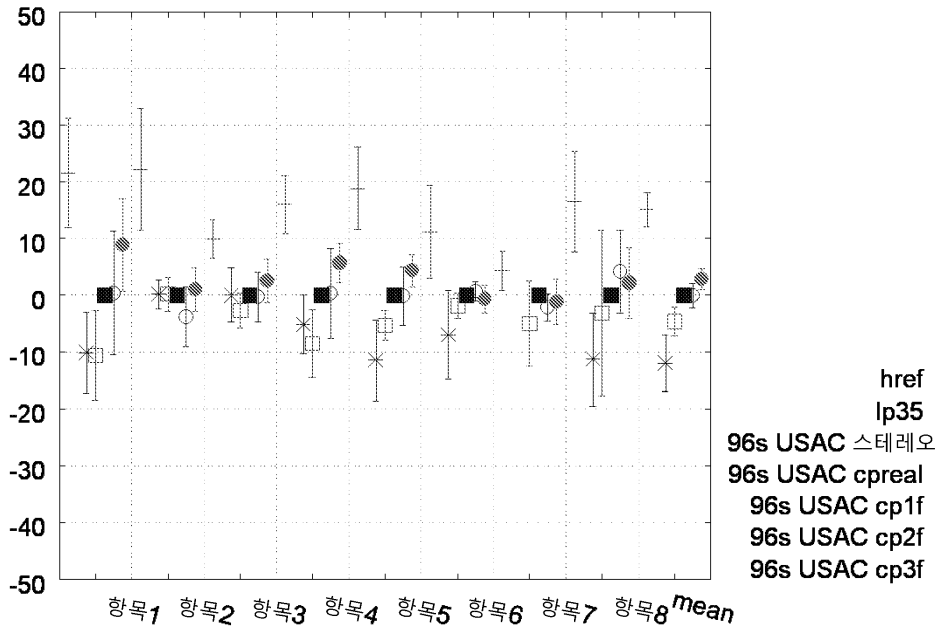
도면12

MUSHRA, 절대 스코어, 6 피험자들

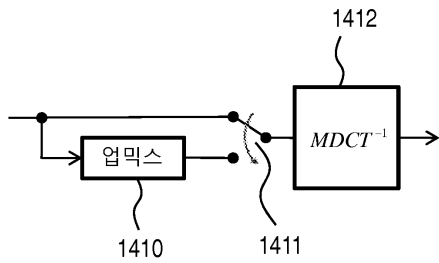


도면13

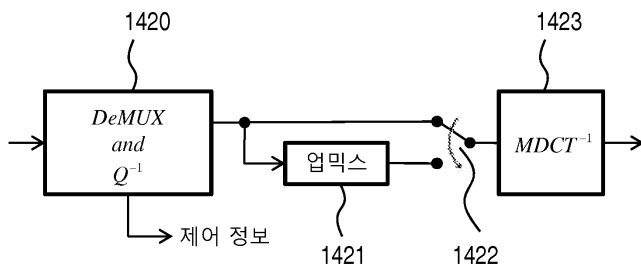
MUSHRA, 차분 스코어, 6 피험자들



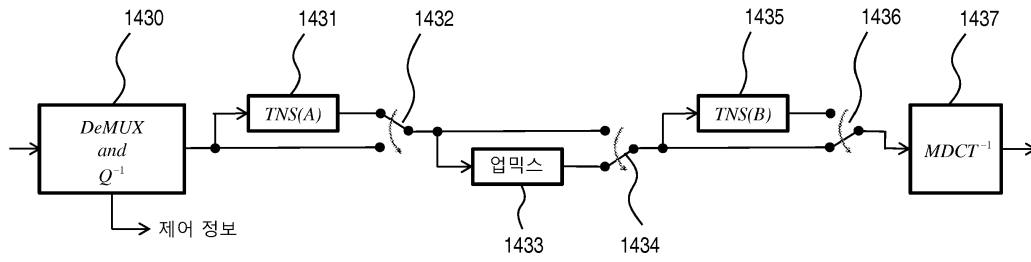
도면14a



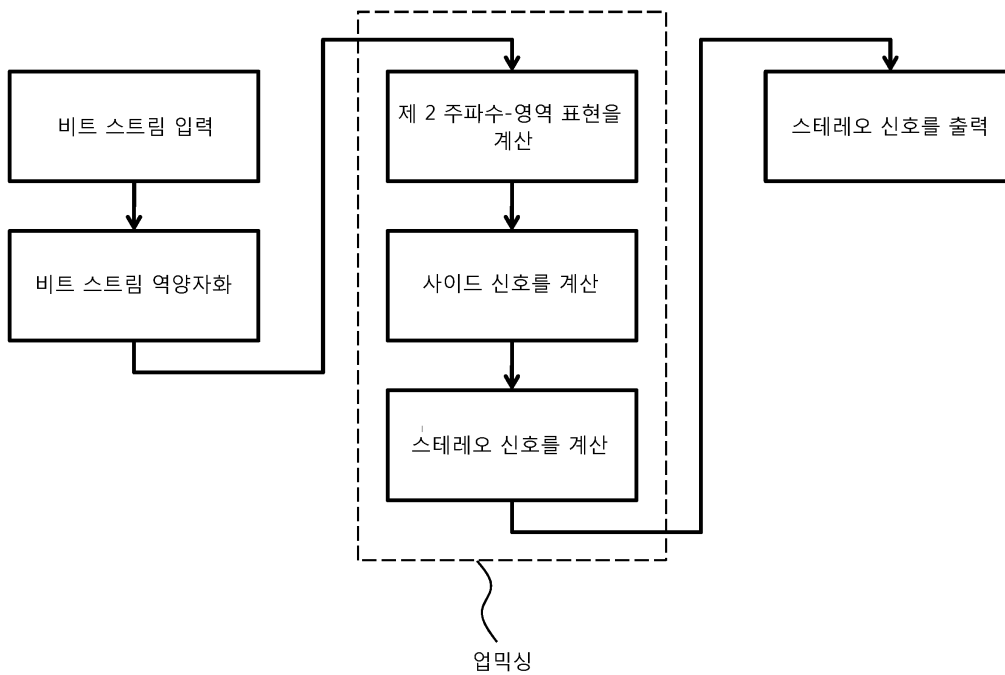
도면14b



도면14c



도면15



도면16

