

I276695

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ☒有 ☐無主張優先權
日本 (1)2001.09.20 (1)2001-287114
(2)2002.03.22 (2)2002-080873

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ ）

[發明所屬之技術領域]

本發明係關於鹵素化合物之成膜方法及成膜裝置。

[背景技術及發明所欲解決之課題]

在光學透鏡、顯示器、光通訊構件等之光學構件的表面係形成有反射防止膜來抑制因反射所造成之光量損失等。當形成反射防止膜之基材為玻璃的情況下，此反射防止膜之表面層通常係使用氟化鎂(MgF_2)。其理由在於，氟化鎂之折射率為 1.38 相當的低，其反射防止效果高，且可藉由真空蒸鍍法輕易地形成，又當其係於被加熱到 300°C 左右之基材的表面所形成時具有充分之耐久性。

但是，當基材為塑膠的情況，因為基材不能加熱到前述的高溫，所以無法使用成膜法。

是以，例如在日本專利特開平 9-243802 號公報中係揭示了使用濺鍍法來形成氟化鎂膜之方法。濺鍍法，因自濺鍍靶所飛出之膜形成材料之能量較真空蒸鍍的情況為高，所以基材即使不加熱亦能在其表面形成緻密的硬膜。

但是，若以濺鍍法來形成氟化鎂膜時，膜形成材料自靶飛出之際，氟會因為離子之衝擊而自膜形成材料(氟化鎂)解離，於基材表面會形成欠缺氟之膜，膜之吸光會增加。是以，在該成膜方法中，乃對靶以既定之高溫來加熱控制，使得膜形成材料維持在分子狀態自靶飛出。藉此，可防止氟自膜形成材料解離，結果，可抑制吸光之增加。

但是，該使用濺鍍法之成膜方法，必須對靶進行溫度控制使得膜形成材料保持在分子狀態而飛出。

五、發明說明()

又，此等課題不僅是氟化鎂，亦為當作反射防止膜或半透鏡等之各種光學薄膜來使用之鹵素化合物之成膜中使用濺鍍法皆會共同衍生之課題。

[發明之簡單說明]

本發明係用以解決上述課題所得者，其目的在於提供一種鹵素之成膜方法與成膜裝置，可將鹵素自膜形成材料解離導致鹵素欠缺所造成之弊端加以抑制下進行成膜。

為了解決上述課題，本發明之鹵素化合物之成膜方法，其特徵在於，具有：在真空室內所配置之偏壓供給電極之前面來配置基材之步驟；使得鹵素化合物所構成之膜材料蒸發之步驟；將該偏壓供給電極當作一側之電極來供給高頻電壓以於該真空室內產生電漿之步驟；對該偏壓供給電極施加偏壓(以具有負平均值且最大值超過該高頻電壓所得之自生偏壓之波狀來變化)之步驟；藉此，使得該蒸發之膜材料離子化而於該基材上析出，於該基材上形成由鹵素化合物所構成之膜。

依據本發明，可使得鹵素化合物離子化而讓該離子化之膜材料物質於基材上析出來形成薄膜。又，即使鹵素離子自該鹵素化合物之離子解離出，藉由對該偏壓供給電極施加偏壓(以具有負平均值且最大值超過該高頻電壓所得之自生偏壓之波狀來變化)，可將該鹵素元素之離子導往基材，可被抓入基材上所形成之膜中。

藉此，讓鹵素化合物離子化來形成薄膜之際，可抓入容易做為負離子解離之鹵素元素，可防止所得膜中欠缺鹵

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

素元素。又，由於係以離子沉積的方式來形成薄膜，所以可形成緻密的膜。

又，可使得前述偏壓之最大值成為正電壓。藉此，可進一步抑制鹵素元素之欠缺。

又，前述偏壓可藉由電源來施加。

又，前述偏壓可依據將前述高頻電壓之電源側與前述真空室側之阻抗加以整合之匹配電路中所產生之電壓來施加。藉此，可省略專用之偏壓電源。

又，在藉由高頻電力使得膜材料離子化而生成電漿之離子沉積方式的薄膜形成進行時，可設置使得膜材料蒸發之蒸發源，且在該蒸發源與基材間配置供給高頻電力之線圈狀離子化電極，讓該蒸發源所蒸發之膜材料通過線圈狀離子化電極而離子化。藉由此發明來形成薄膜的情況由於同樣地利用離子沉積來形成薄膜，所以可得到緻密之膜。

又，藉由本發明來形成薄膜之際，讓前述膜材料離子化之時，可藉由群團(cluster)離子產生機構使得前述鹵素化合物所構成之膜材料以群團狀蒸發同時進行離子化。藉此，可將群團離子射入基材來形成薄膜。再者，藉由將前述帶正電壓之偏壓施加於偏壓供給電極，可將鹵素化合物之群團離子所解離之鹵素元素之離子抓入基材中。

又，在前述真空室內將前述基板自其背面側加以保持之基材支持件能以導電性材質來形成，且可將該基材支持件兼做為前述偏壓供給電極。藉此，可對將形成薄膜之基材自背面側加以保持之基材支持件施加前述偏壓，所以可

五、發明說明 ()

簡易且有效地施加偏壓來將離子抓入基材。

又，於以上之成膜方法中，若設置具備坩堝(保持與前述蒸發之鹵素化合物為同一之材料)、電子槍(利用電子束對該坩堝內之鹵素化合物加熱使其蒸發)、以及擋板(自該坩堝往基材之方向隔著一定間隔來設置)而成之電子束式蒸發源，將該坩堝內之鹵素化合物以電子束來加熱使其蒸發，且以該擋板來阻斷該蒸發之鹵素化合物直接入射於該基材，藉此，可將蒸發之鹵素化合物導往擋板與坩堝之相對側方。

藉此，由於利用電子束式蒸發源所蒸發之鹵素化合物會由擋板所阻斷，所以無法直接入射於基材。再者，受到擋板所阻斷、被導往擋板與坩堝之相對側方的鹵素化合物所解離之鹵素元素之離子會由帶正電壓之偏壓導往基材。

藉此，相對於所蒸發之鹵素化合物，往基材所供給之鹵素元素之離子可相對增加，可防止於基材所形成之膜中的鹵素相對減少之情況。

又，依據電子束式蒸發源，由於係利用電子束使得鹵素化合物蒸發，所以鹵素化合物可更為細微地分解蒸發，鹵素元素之離子可更輕易解離。藉此，更容易對基材供給鹵素元素之離子。

又，做為前述鹵素化合物可選擇氟化鎂(MgF_2)。使用氟化鎂可形成光學薄膜，依據本發明，在形成氟化鎂膜之時，可防止膜中欠缺鹵素元素之氟。藉此，可在不損及透明性等之光學功能的前提下形成氟化鎂膜。

五、發明說明()

又，前述偏壓之頻率可設定在 100kHz~2.45GHz。藉此，可適宜地將鹵素元素抓入膜中並防止鹵素元素自膜中脫離。

又，本發明之鹵素化合物之成膜裝置，係具備：真空室；偏壓供給電源(其設於真空室內，且前面配置有基材)；蒸發源(使得基材上所形成之膜材料蒸發)；高頻電源(將偏壓供給電極當作一側之電極來供給高頻電壓以於真空室內產生電漿)；以及偏壓電源(用以對偏壓供給電極施加偏壓(以具有負平均值與正最大值之波狀來變化，具有 100kHz~2.45GHz 之頻率))。藉此，可適宜地將鹵素元素抓入膜中並防止鹵素元素自膜中脫離。

又，本發明之氟化鎂膜係藉由：在真空室內所配置之偏壓供給電極之前面來配置基材之步驟；使得氟化鎂蒸發之步驟；將該偏壓供給電極當作一側之電極來供給高頻電壓以於該真空室內產生電漿之步驟；對該偏壓供給電極施加偏壓(以具有負平均值與正最大值之波狀來變化，具有 100kHz~2.45GHz 之頻率)之步驟這些步驟而於基材上形成。藉此，可得到可見光區之吸收被抑制且緻密之硬氟化鎂膜。

又，本發明之氟化鎂膜，為結晶粒徑 3 奈米~10 奈米之物。

本發明之前述、後述目的與特徵將藉由下述之說明配合圖式做進一步之闡明。

[圖式之簡單說明]

五、發明說明 ()

圖 1A 係顯示可實施本發明之真空成膜裝置之構成概略示意圖。

圖 1B 係顯示本發明之偏壓之例子之圖。

圖 2 係顯示本發明之偏壓之其他例子之圖。

圖 3A~C 係顯示本發明之偏壓電源單元之其他構成例之圖。

圖 4 係顯示可實施本發明之真空成膜裝置之構成概略圖。

圖 5 係顯示可實施本發明之真空成膜裝置之構成概略圖。

圖 6 係顯示可實施本發明之真空成膜裝置之構成概略圖。

圖 7 係顯示高頻電力對於氟化鎂薄膜之吸收係數所造成之影響之圖。

圖 8 係顯示基板溫度對於氟化鎂薄膜之吸收係數所造成之影響之圖。

圖 9A 係表示氟離子往基板表面之入射阻礙之示意圖。

圖 9B 係氟離子自基板表面脫離之示意圖。

圖 10A 顯示本發明之作用，為表示將解離之氟離子抓入之圖。

圖 10B 顯示本發明之作用，為表示防止氟脫離之圖。

圖 11 係顯示氟化鎂薄膜之吸收率相對於偏壓之脈衝頻率之依存性之圖。

五、發明說明()

圖 12 係顯示在石英基板上形成氟化鎂薄膜的情況下在可見光區之光吸收率之圖。

圖 13A 係用以說明耐磨損性試驗之圖，係示意地顯示耐磨損性試驗裝置之概要之立體圖。

圖 13B 係用以說明耐磨損性試驗之圖，係顯示耐磨損性評價基準之圖。

圖 14 係顯示氟化鎂薄膜之結晶粒徑之表。

圖 15A 係用以說明本發明之實施形態中實施例適用於多層膜之圖，其顯示多層膜之構成。

圖 15B 係用以說明本發明之實施形態中實施例適用於多層膜之圖，其顯示於基板上所形成之多層膜在可見光區之反射率。

圖 16 係顯示在偏壓之脈衝頻率之高頻化為適宜之真空成膜裝置之構成例之圖。

圖 17 係顯示圖 1 之基板支持件之電位變化之圖。

圖 18 係顯示圖 1 之基板支持件之電位變化之圖。

[發明之詳細說明]

以下針對本發明之實施形態，參照圖 1~圖 18 來說明。

圖 1A 係顯示可實施本發明之真空成膜裝置之一例之成膜裝置 10 之構成概略的示意圖。成膜裝置 10 的構成係在成膜方式上依據離子沉積來形成薄膜。成膜裝置 10 係具備真空室 1 與電力供給單元 8，電力供給單元 8 係具備有高頻電源單元 11 與偏壓電源單元 12 來構成。於真空室 1

五、發明說明()

內之上部，係配置有基板支持件 2 以將待形成薄膜之基板(基材)5 自其薄膜形成表面之相對背面側加以保持。基板支持件 2 在圖 1A 所示之例子中係由導電性材質所形成而可將電力供給於真空室 1 內。再者，基板支持件 2 如後面所說明般，其功能為偏壓供給電極且可供給高頻電力。

又，基板支持件 2 可由未圖示馬達所旋轉驅動，藉由基板支持件 2 之旋轉使得基板 5 在旋轉下進行成膜。

於真空室 1 之下部，配置有一邊保持由鹵素化合物所構成之膜之材料物質一邊蒸散於真空室 1 內之空間的蒸發源 3。做為此蒸發源 3，可使用：將膜材料以加熱用電源做電阻加熱使之蒸散者、以電子槍加熱來蒸散者、利用濺擊使得材料物質蒸散者、利用電弧放電來蒸散者等之使得膜材料物質在真空室 1 內之空間蒸散之各種蒸發源。

又，真空室 1 係藉由未圖示之真空泵等之排氣機構以及氣體供給機構將真空室 1 內設定成為所需之真空環境氣氛。亦即，依據成膜條件將真空室 1 內任意地調整到所需之真空環境氣氛。

又，真空室 1 係由導電性材質所形成，真空室壁係呈接地狀態。

高頻電源單元 11 係被供給電力使得真空室 1 內生成電漿，將蒸發源 3 所蒸散之膜材料離子化(激發)。高頻電源單元 11 之輸出端子之一端係經由高通濾波器 15 連接到基板支持件 2 側，其輸出端子之另一端係呈接地狀態。再者，由高頻電源單元 11 所輸出之高頻電力係施加於基板支持

五、發明說明()

件 2。

高通濾波器 15 係設於高頻電源單元 11 與基板支持件 2 之間，使得高頻電源單元 11 之輸出通往基板支持件 2 側，並阻止偏壓電源單元 12 之輸出往高頻電源單元 11 側輸入。

關於高頻電源單元 11 之輸出，其具體之電力值與頻率係依據所欲形成之膜的材質種類以及成膜條件來選擇所需之電力值與頻率。

又，於高頻電源單元 11 與高通濾波器 15 之間特別設有未圖示之匹配箱(matching box)。此匹配箱係由電容器或線圈所構成之週知之匹配電路所構成，藉由調整該匹配箱，可使得高頻電源單元 11 與真空室 1 側之阻抗做匹配。

偏壓電源單元 12 係具備波形生成器 13 與偏壓電源 14 所構成者。波形生成器 13 係用以生成自偏壓電源單元 12 所輸出之偏壓之波形。

此波形生成器 13 能以固定維持一定值之直流成分或各頻率之交流成分、方形波或三角波等之各種波形為基本成分來產生，又，亦可依據複數之基本成分來合成基本波形。又，依據由波形生成器 13 所生成之基本波形，利用偏壓電源 14 放大至既定大小之輸出之偏壓。

偏壓電源 14 之輸出端子之一端係經由第一低通濾波器 16 連接到基板支持件 2 側，其輸出端子之另一端係呈接地狀態。又，自偏壓電源 14 所輸出之偏壓係施加於基板支持件 2。

五、發明說明()

第一低通濾波器 16 係設於偏壓電源 14 與基板支持件 2 之間，使得偏壓電源 14 之輸出通往基板支持件 2 側，並阻止高頻電源單元 11 之輸出往偏壓電源單元 12 側輸入。

其次，針對偏壓電源單元 12 所輸出之偏壓做說明。圖 1B 係顯示偏壓之波形的一例。於圖 1B 中，橫軸係對應於時間(sec.)，縱軸係對應於電壓值(V)的大小。又，橫軸之上方代表正電壓、橫軸下方代表負電壓。

偏壓係如圖 1B 所示般，由帶有一定之正電壓值(V_{p1})之正偏壓部分與帶有一定之負電壓值($-V_{B1}$)之負偏壓部分所形成。

又，做為偏壓，如圖 1B 所示般，在一個週期($T_{w1}+T_1$)期間中之 T_{w1} 之間，係以方形波脈衝狀輸出正電壓。又，做為偏壓，如圖 1B 所示般，在一個週期($T_{w1}+T_1$)期間中 T_{w1} 以外之期間 T_1 係以負電壓來輸出。

使用以上所說明之成膜裝置 10，可進行以下之成膜。將鹵素化合物所構成之膜材料裝填於蒸發源 3 中的同時，將基板 5 設定於基板支持件 2 上。將基板 5 設定於基板支持件 2 之際，欲成膜之基板 5 的表面係設定成與蒸發源 3 對向。

然後，一邊藉由蒸發源 3 使得鹵素化合物蒸發一邊使得電力供給單元 8 動作，將高頻電力透過基板支持件 2 供給到真空室 1 內，並將偏壓施加於基板支持件 2。

藉此，於真空室 1 內生成電漿，且藉由蒸發源 3 所蒸發之鹵素化合物會因該電漿而離子化(激發)，鹵素化合物

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

之離子會入射於基板 5 而附著其上形成薄膜。

藉由成膜裝置 10 於基板 5 形成薄膜中，若在真空室 1 內存在著電漿之狀態下供給高頻電力，則於基板 5 之表面附近會因伴隨所謂的自生偏壓而形成負電位。

然後，伴隨該自生偏壓的負電位以及偏壓之負偏壓可使得帶正電荷之鹵素化合物的離子朝向基板 5 加速。如此般，可利用偏壓之負偏壓使得鹵素化合物之離子進一步加速，使得於基板 5 所形成之膜成為更為緻密之構造。

又，藉由成膜裝置 10 實施成膜步驟之際，雖容易從離子化之鹵素化合物解離出鍵結力弱之鹵素元素，但此暫時解離之鹵素元素可被抓入基板 5。亦即，藉由偏壓中之正偏壓，可將帶負電荷之鹵素元素之離子抓入基板 5。

藉此，可防止在基板 5 所形成之膜中欠缺鹵素元素，可防止因鹵素元素之欠缺所伴生之膜功能的下降。

此處，關於自生偏壓簡單地說明。高通濾波器 15 係具有與高頻電源單元 11 做串聯之阻流電容器(未圖示)。此阻流電容器可讓電流之高頻成分通過但會阻斷直流成分。是以，一旦高頻電力被供給到真空室 1 內，則由該高頻電力所產生之電漿流入基板支持件 2 之電荷會基存在阻流電容器。若比較電漿中所存在之電子以及離子，則電子會以較快之速度往基板支持件側移動，所以在阻流電容器之兩端，會產生由阻流電容器之電容以及電荷量所決定之補償電壓，此補償電壓會施加於基板支持件 2 上。藉由此種機制在與電漿相接之電極(此處為基板支持件 2)所產生之電壓稱

五、發明說明 ()

為自生偏壓。此自生偏壓大致一定(大致直流)，係使得基板支持件 2 成為負電壓般而產生。

其次說明該自生偏壓與偏壓電源單元 12 所輸出之偏壓的關係。阻流電容器與偏壓電源單元 12 相對於基板支持件 2 係相互並聯著。此時，自生偏壓與偏壓電源單元 12 所產生之偏壓當中佔優勢之電壓會支配性地施加於基板支持件 2。在本實施形態中，偏壓電源單元 12 所產生之偏壓較佔優勢，此偏壓係支配性地施加於基板支持件 2。是以，如圖 17 所示般，基板支持件 2 之電位 V_H 係大致依照偏壓電源單元 12 所產生之偏壓(參照圖 1B)而與之同樣地變化。

此偏壓電源單元 12 所產生之偏壓之最大值 V_{P1} 係設定成較偏壓電源單元 12 不存在時之自生偏壓的電壓值(負)為高之電壓。藉此，可抑制自生偏壓相對於帶負電荷之鹵素元素離子的電氣排斥力，可輕易地將鹵素元素離子抓入基板 5。此偏壓之最大值 V_{P1} 若以偏壓電源單元 12 不存在時之自生偏壓的絕對值當作 V_{dc} ，則以 $+0.5V_{dc}$ 到 $-0.5V_{dc}$ 為佳。此自生偏壓的絕對值 V_{dc} ，在通常的成膜條件下係 200V~300V 左右。此處應注意的是，該偏壓之最大值 V_{P1} 未必如圖 1B 所示般為正的值，為負的值亦無妨。當然，此偏壓之最大值 V_{P1} 在前述範圍內以僅可能高為佳。此乃由於其值愈高愈容易將鹵素元素之離子抓入基板 5 之故。但是，當超過前述範圍之上限則真空室 1 內之放電會變得不安定故非所希望者。又，前述偏壓之正向脈衝之寬度 t 以 10 μ s 以下為佳。其理由在於，若超過 10 μ s，則真空室 1

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

內之放電會變得不安定之故。又，該偏壓之正向脈衝之頻率在圖 1A 所示之成膜裝置 10 以設定在 100kHz~4×13.56MHz 為佳。其理由在於，如後述般，在 100kHz 以上時正向脈衝重疊之效果會變得顯著，但若成為 4×13.56MHz 以上，則圖 1A 所示之使用偏壓電源單元 12 之成膜裝置 10 其真空室 1 內之放電會變得不安定之故。

其次，針對偏壓之其他例子，參酌圖 2 來說明。圖 2 係顯示偏壓之其他波形之例。圖 2 所示之偏壓整體上具有平滑之曲線狀波形，係由帶負電壓值($-V_{B2}$)之正弦波狀之負偏壓部分與帶正電壓值(V_{P2})之正弦波狀之正偏壓部分所形成。又，如圖 2 所示般，該偏壓在一個週期($T_{w2}+T_2$)期間中之 T_{w2} 之間係以正電壓輸出，在其他期間 T_2 之間係以負電壓來輸出。圖 2 所示之波形的偏壓可將帶有負的固定電壓值之直流電壓加到交流電壓而得到。

關於圖 2 所示之波形之偏壓，正偏壓部分之電壓值係設定成至少其平均值為基板 5 上之前述自生偏壓所產生之負電位之絕對值以上的大小。藉此，可抑制自生偏壓相對於帶負電荷之鹵素元素離子的電氣排斥力，可輕易地將鹵素元素離子抓入基板 5。

又，關於正偏壓之偏壓大小，其平均值以較前述自生偏壓所產生之負電位之電壓的絕對值為大較佳。藉此，由於基板 5 上之電位成為正電位，可更輕易地將鹵素元素之離子抓入基板 5。

其次，針對可使用上述成膜裝置 10 之電力供給單元之

五、發明說明 ()

其他例依據圖 3A~C 做說明。圖 3A 所示之偏壓電源單元 22 係具備：用以形成負偏壓之可輸出一定負直流電壓之直流電源 24、用以形成正偏壓之可輸出一定正電壓之脈衝電壓之脈衝電源 23 而構成者。

又，藉由直流電源 24 之輸出與脈衝電源 23 之輸出可形成偏壓。此偏壓係經由第一低通濾波器 21 而輸往基板支持件 2 側。

第一低通濾波器 21 係使得直流電源 24 以及脈衝電源 23 所輸出之偏壓通往基板支持件 2 側，並阻止高頻電源單元 11 之輸出往偏壓電源單元 22 側輸入。

如圖 3A 所示般，若構成偏壓電源單元，則用以形成負偏壓之直流電源 24 與用以形成正偏壓之脈衝電源 23 可獨立設置，所以可輕易地對負偏壓與正偏壓做個別之調整。

圖 3B 係顯示偏壓電源單元之又一例子。在圖 3B 所示之偏壓電源單元 26，係具備用以形成負偏壓之可輸出一定負直流電壓之直流電源 27、以及用以形成正偏壓之脈衝列電源 28。又，直流電源 27 之輸出係經由第二低通濾波器 29 輸往基板支持件 2 側，脈衝列電源 28 之輸出係經由帶通濾波器 30 輸往基板支持件 2 側，由該等輸出所形成之偏壓係施加於基板支持件 2。

第二低通濾波器 29 係設於直流電源 27 與基板支持件 2 之間，使得直流電源 27 之輸出通往基板支持件 2 側，並阻止高頻電源單元 11 之輸出以及脈衝列電源 28 之輸出往

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（ ）

直流電源 27 側輸入。

帶通濾波器 30 係設於脈衝列電源 28 與基板支持件 2 之間，使得脈衝列電源 28 之脈衝輸出通往基板支持件 2 側，並阻止高頻電源單元 11 以及直流電源 27 之輸出往脈衝列電源 28 側輸入。

若依據圖 3B 所示之偏壓電源單元 26，用以形成負偏壓之直流電源 27 以及用以形成正偏壓之脈衝列電源 28 呈獨立狀態，又，與該等電源朝基板支持件 2 側輸出有關聯之濾波器 29、30 也呈獨立狀態，所以偏壓之調整更為容易。

圖 3C 係顯示電力供給單元之再一例。於圖 3C 所示之例子中，電力供給單元係由線性放大器 31 與訊號產生器 (function generator) 32 所構成。又，利用訊號產生器 32 來合成出與高頻電力有關之高頻波形、與偏壓中之負偏壓部分有關之波形、與偏壓中之正偏壓部分有關之波形而生成波形，將此合成之波形利用線性放大器 31 來放大後當作所需之輸出來輸出到基板支持件 2 側。

若以圖 3C 所示般來構成電力供給單元，則由於無需設置濾波器所以無需進行濾波器之調整。再者，可將高頻之輸出與偏壓中之負偏壓、正偏壓之輸出做一元化的管理，輸出平衡之調整變得容易。

又，如圖 3A,B 所示之偏壓電源單元 22、26 般讓負偏壓之部分與正偏壓之部分各自獨立來輸出的情況下，合成該等輸出所形成之偏壓係將直流電源 24、27、脈衝電源 23

五、發明說明 ()

、脈衝列電源 28 之輸出做相互的調整以成為既定電壓值之負偏壓以及既定電壓值之正偏壓。

在上述說明之偏壓的例子中，係舉出了使得正偏壓與負偏壓之雙方輸出的例子，但是未必要輸出負偏壓，即使不輸出負偏壓仍可對鹵素化合物之離子造成電氣引力使其朝向基板 5 加速。亦即，由於對電漿中供給高頻電力所產生之自生偏壓帶負電位，所以利用該自生偏壓可對鹵素化合物之離子形成電氣引力。

又，使用上述所說明之成膜裝置 10 來實施本發明之時，成膜裝置 10 能以未圖示之控制器來控制。

可藉由該控制器之控制使得前述高頻電源單元 11 以輸出由既定之電力、頻率所構成之高頻電力的方式來動作，又使得前述偏壓電源單元 12、22、26 以輸出既定之負偏壓、正偏壓的方式來動作，並使得前述訊號產生器 32、線性放大器 31 進行所需的動作。

又，亦可藉由前述控制器，使得真空泵等之排氣機構以及氣體供給機構動作，將真空室 1 內設定成所需之真空環境氣氛。

實施例

依據本發明，做為可成膜之膜的材料物質雖以各種之鹵素化合物為對象，但本發明最佳之適用例在本實施例中係舉出將本發明適用於氟化鎂之例子。

首先，說明離子沉積中氟離子之行爲。

圖 7 係顯示高頻電力對於氟化鎂薄膜之吸收係數所造

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 ()

成之影響之圖。於圖 7 中，橫軸與縱軸分別表示波長以及吸收係數。又，在參數方面係讓高頻電力做 50W、300W、500W 之 3 階段變化。由圖 7 可明顯看出，對真空室所供給之高頻電力愈大，則於基板上所形成之氟化鎂薄膜在可見光區之吸收係數愈大。

又，圖 8 係顯示基板溫度對於氟化鎂薄膜之吸收係數所造成之影響之圖。於圖 8 中，橫軸與縱軸分別表示波長以及吸收係數。又，在參數方面係讓基板溫度以無加熱、50℃、100℃、150℃、200℃、250℃、300℃ 做 7 階段變化。高頻電力係定於 300W。由圖 8 可明顯看出，基板溫度愈高，則於基板上所形成之氟化鎂薄膜在可見光區之吸收係數愈大。

圖 9A,B 係表示氟離子往基板表面之入射阻礙以及自基板表面脫離之示意圖，圖 9A 係顯示入射阻礙之圖，圖 9B 係顯示脫離之圖。

氟化鎂薄膜之吸收係數之所以會隨著高頻電力之增加而增加的原因一般認為係如下所述。如圖 9A 所示般，藉由高頻電壓所產生之自生偏壓，基板 5 之表面會帶負電。另一方面，自蒸發源所蒸發而通過電漿 100 中之氟化鎂 101 雖帶正電，但此時氟離子 103 會自一部分之氟化鎂 101 解離。此氟離子 103 由於帶負電，所以其對於基板 5 之入射受到阻礙。其結果，於基板 5 上所形成之氟化鎂薄膜會成為欠缺氟之狀態，於可見光區之吸收係數乃增加。再者，自氟化鎂 101 所解離之氟離子 103 之量係與高頻電力呈

五、發明說明()

正比。是以，當高頻電力增加，則氟化鎂薄膜之吸收係數也會增加。

又，氟化鎂薄膜之吸收係數之所以隨著基板溫度之上升而上升之理由係如圖 9B 所示般，基板表面由於高頻電壓所產生之自生偏壓會帶負電，於是附著於基板 5 之表面的氟化鎂 101 中之氟會受到電氣排斥力。結果，氟化鎂 101 中之氟的鍵結力差，氟離子 103 乃會從部分之氟化鎂脫離。而該脫離之氟離子 103 之數量係與基板 5 之溫度成正比。是以，氟化鎂薄膜之吸收係數會隨著基板溫度之上升而上升。

其次，詳細地說明本發明之作用效果。

圖 10A,B 係顯示本發明之作用之圖，圖 10A 為表示將解離之氟離子抓入之圖，圖 10B 為表示防止氟脫離之圖。

在本發明中，由於在偏壓當中存在著成為正偏壓之期間，所以如圖 10A 所示般，受到電漿作用自氟化鎂 101 解離之氟離子 103 會因此正偏壓而被抓入基板 5 之表面。又，由於在偏壓週期當中存在著成為正偏壓之期間，所以如圖 10B 所示般，可防止氟離子 103 自附著於基板表面之氟化鎂 101 脫離。其結果，可防止於基板 5 上所形成之氟化鎂薄膜在可見光區之吸收係數的增加。

其次說明本發明之效果。

圖 11 係顯示氟化鎂薄膜之吸收率相對於偏壓之脈衝頻率之依存性之圖。於圖 11 中，橫軸與縱軸係分別表示波長與光之吸收率。又，使用圖 1B 所示之波形的偏壓，以其

五、發明說明()

脈衝頻率為參數，做 65kHz 與 100kHz 之 2 階段變化。其結果如圖 11 所示般，當脈衝頻率為 100kHz 之情況，相較於 65kHz 之情況在吸收率方面顯著地下降，可得到良好之吸收率。又，在本實施例中雖未顯示，但脈衝頻率為 65kHz 之情況與未施加正偏壓之情形大致相同。又，脈衝頻率為 350kHz 之使用石英基板的情況係示於後述之圖 12。又，雖未顯示脈衝頻率為 350kHz 以上的情況，但理論上僅可能在短週期使得正偏壓期間歷經短期間來存在為佳。是以，脈衝頻率愈高愈佳。但是，當脈衝頻率過度地增加，在真空室中之電漿放電會變得不安定，所以實用上以 2.45GHz 以下為佳。其中，當脈衝頻率為 2.45GHz 時以使用 ECR(electron cyclotron resonance)裝置為佳。使用該 ECR 裝置之成膜裝置如後所述。

圖 12 係顯示在石英基板上形成氟化鎂薄膜的情況下在可見光區之光吸收率之圖。此時，伴隨偏壓之脈衝頻率設定成 350kHz 以及使用石英基板，如圖 11 所示，相較於在玻璃基板上形成氟化鎂薄膜的情況可得到低吸收率。又，參考起見亦顯示了石英之吸收率。

圖 13A,B 係用以說明耐磨損性試驗之圖，圖 13A 係示意地顯示耐磨損性試驗裝置之概要之立體圖，圖 13B 係顯示耐磨損性評價基準之圖。

如圖 13A 所示般，此試驗所使用之耐磨損性試驗裝置 201 之構成係於可往返移動之可動台 202 上載置試料(形成有薄膜之基板)203，使得下面配置有鋼棉 204 之下壓件

五、發明說明 ()

205 對試料 203 以既定之荷重(此處為 700g)下壓。符號 206 係用以保持下壓件 205 之臂。又，鋼棉 204 在此係使用 #0000 者。耐磨損性係如圖 13B 所示般分成 A~D 之 4 等級來評價。此處，等級 A 表示「無傷痕」，等級 B 表示「有些微傷痕」，等級 C 表示「有傷痕以及膜剝離」，等級 D 表示「膜幾乎剝離」。

以該耐磨損性試驗裝置 201 以及耐磨損性評價基準所評價之結果，當施加正偏壓的情況，相較於未施加正偏壓在耐磨損性上提升 1 等級左右。又，當成膜之真空度做了最適化的情況，相較於通常之情形在耐磨損性上提升了 1~2 等級左右。

圖 14 係顯示氟化鎂薄膜之結晶粒徑之表。如圖 14 所示般，於 300℃ 蒸鍍之氟化鎂薄膜的結晶粒徑為 12~20 奈米。又，於常溫(基板未加熱)下蒸鍍之氟化鎂薄膜未發生結晶化，其結晶粒徑無法計算。相對於此，由本實施例之成膜裝置所形成之氟化鎂薄膜之結晶粒徑為 3~10 奈米。是以，可判斷本實施例所得之氟化鎂薄膜有著以往所沒有之結晶粒徑。此被認為主要係因為本實施例所得之氟化鎂薄膜係利用離子沉積在相對低溫(大約 100℃ 以下)所形成之故。

其次，說明較佳之氣體種類。於本實施例中，係將氬氣導入真空室 1 內。又，若使用 CF_4 、 SF_6 等之含氟氣體，則可對基板上所形成之薄膜補充氟，故更為適宜。

其次，說明對多層膜之適用例。

五、發明說明()

圖 15A,B 係用以說明本實施例適用於多層膜之圖，圖 15A 顯示多層膜之構成，圖 15B 顯示於基板上所形成之多層膜在可見光區之反射率。如圖 15A 所示般，本實施例之多層膜，係於基板上依序形成 Al_2O_3 (折射率 $n=1.63$)、 ZrO_2 (折射率 $n=2.00$)、以及 MgF_2 (折射率 $n=1.38$)之各膜。此多層膜之反射率如圖 15B 所示般呈良好狀態。

其次，針對本發明之其他實施形態做說明。圖 4 係示意地顯示可實施本發明之其他實施形態之成膜裝置 35 之構成概略圖。成膜裝置 35 能以離子沉積做為成膜方式來進行成膜。

成膜裝置 35 係具備真空室 36 與高頻電源(RF)37 以及偏壓電源單元(DC)38。

於真空室 36 內之上部，係配置有基板支持件 39 以將待形成薄膜之基板 5 自其薄膜形成表面之相對背面側加以保持。基板支持件 39 在圖 4 所示之例子中具有偏壓供給電極的作用來對真空室 36 內供給偏壓。基板支持件 39 係由導電性材質所形成，可被施加來自偏壓電源單元 38 之偏壓電力。

偏壓電源單元 38 可輸出一定之正電壓值之直流電壓(DC)做為偏壓。將此偏壓電源單元 38 所輸出之偏壓施加於基板支持件 39，則如後述般，帶負電荷之鹵素元素離子可被抓入基板 5。

於真空室 36 內之下部係配置著蒸發源 3，可一邊保持鹵素化合物所構成之膜材料物質、一邊蒸散到真空室 36 內

五、發明說明 ()

之空間。此蒸發源 3 係與上述成膜裝置 10 之蒸發源 3 為相同構成者。

又，於真空室 36 內之蒸發源 3 與基板 5 之間配置有線圈狀離子化電極 40。線圈狀離子化電極 40 係連接於高頻電源 37，可透過離子化電極 40 對真空室 36 內供給高頻電力。

高頻電源 37 所供給之高頻電力可使得由蒸發源 3 所蒸發、通過離子化電極 40 內側之膜材料離子化而生成電漿。高頻電源 37 之輸出端子之一端係透過匹配盒 41 連接到離子化電極 40，其輸出端子之另一端則呈接地狀態。

匹配盒 41 係由電容器或線圈所構成之週知的匹配電路來構成，藉由調整該匹配盒 41，可將高頻電源 37 與真空室 36 側之阻抗做匹配。

又，真空室 36 係藉由未圖示之真空泵等之排氣機構以及氣體供給機構將真空室 36 內設定成為所需之真空環境氣氛，可依據成膜條件將真空室 36 內任意地調整到所需之真空環境氣氛。

使用以上所說明之成膜裝置 35，可進行以下之薄膜形成。於蒸發源 3 裝填由鹵素化合物所構成之膜材料，且將基板 5 設定於基板支持件 39 上。

接著，一邊藉由蒸發源 3 使得鹵素化合物蒸發一邊使得高頻電源 37 動作來透過離子化電極 40 供給高頻電力，同時使得偏壓電源單元 38 動作以將正電壓之直流電壓施加於基板支持件 39。

五、發明說明()

藉此，可使得通過離子化電極 40 之蒸發的鹵素化合物離子化而生成電漿，且使得鹵素化合物之離子入射於基板 5 而附著其上形成薄膜。

又，藉由成膜裝置 35 實施成膜步驟之際，雖容易從離子化之鹵素化合物解離出鍵結力弱之鹵素元素，但此暫時解離之鹵素元素可被抓入基板 5。亦即，藉由將偏壓電源單元所輸出之直流電壓施加於基板支持件 39，可將帶負電荷之鹵素元素之離子抓入基板 5。

其次，針對本發明之又一不同實施形態做說明。圖 5 係示意地顯示可實施本發明之又一不同實施形態之成膜裝置 45 之構成概略圖。成膜裝置 45 可使用群團(cluster)離子束來形成薄膜。

成膜裝置 45 係具備真空室 46 與以及偏壓電源單元(DC)48。於真空室 46 內之上部，係配置有基板支持件 49 以將待形成薄膜之基板 5 自其薄膜形成表面之相對背面側加以保持。基板支持件 49 在圖 5 所示之例子中具有偏壓供給電極的作用來對真空室 46 內供給偏壓。基板支持件 49 係由導電性材質所形成，可被施加來自偏壓電源單元 48 之偏壓。

偏壓電源單元 48 可輸出一定之正電壓值之直流電壓(DC)做為偏壓。將此偏壓電源單元 48 所輸出之偏壓施加於基板支持件 49，則如後述般，帶負電荷之鹵素元素離子可被抓入基板 5。

於真空室 46 內，與基板 5 對向設置有群團離子產生機

五、發明說明()

構。此群團離子產生機構係如以下所說明般，由可產生群團(形成原子或分子之塊狀集團)之週知的機構以及將群團離子化之週知的機構所構成。

群團離子產生機構係具有真空室 46 內之下部的群團蒸發源 50 以及線圈狀之離子化電極 53。群團蒸發源 50 具有將鹵素化合物所構成之膜材料物質保持於內部之坩堝，用以對坩堝內之膜材料進行加熱之線圈狀的彈式燈絲(bombard filament)係圍繞坩堝之外圍來設置。

接著，一旦藉由彈式燈絲來加熱坩堝，則由坩堝之上端的噴嘴向上噴出之膜材料物質會群團化，群團會朝向基板 5 噴出。此群團係膜材料物質自坩堝之噴嘴往真空環境氣氛中噴出的過程中因絕熱膨脹所冷卻形成之物，為膜材料物質之數百到數千之原子或分子以分子間力等做微弱鍵結之集團。

自群團蒸發源 50 所噴出之群團在通過離子化電極 53 之內側之際會受到經由該離子化電極 53 所供給之高頻電力的影響而離子化，生成群團離子。

又，真空室 46 係藉由未圖示之真空泵等之排氣機構以及氣體供給機構將真空室 46 內設定成為所需之真空環境氣氛，依據成膜條件將真空室 46 內任意地調整到所需之真空環境氣氛。

使用以上所說明之成膜裝置 45，可進行以下之薄膜形成。於群團蒸發源 50 裝填由鹵素化合物所構成之膜材料，且將基板 5 設定於基板支持件 49 上。

五、發明說明()

接著，利用群團蒸發源 50 將群團朝上方噴射來通過離子化電極 53 之內側，藉此生成群團離子，並藉由將群團離子入射於基板 5 而附著其上來形成薄膜。

又，藉由成膜裝置 45 實施成膜步驟之際，雖容易從群團離子化之鹵素化合物解離出鍵結力弱之鹵素元素，但此暫時解離之鹵素元素可被抓入基板 5。亦即，藉由將偏壓電源單元 48 所輸出之直流電壓施加於基板支持件 49，可將帶負電荷之鹵素元素之離子抓入基板 5。

依照前述方式，不論是成膜裝置 35 或成膜裝置 45，藉由在對基板支持件 39、49 所施加之偏壓中加入負電壓之部分，則可使得帶正電荷之鹵素化合物之離子朝向基板 5 加速，因而可於基板 5 形成緻密構造之膜。

其次，針對本發明之又一不同實施形態做說明。圖 6 係示意地顯示可實施本發明之又一不同實施形態之成膜裝置 60 之構成概略圖。成膜裝置 60 可依據離子沉積來形成薄膜。關於圖 6 所示之成膜裝置 60，除了電子束式蒸發源 55 設於真空室 1 內以外，其餘之構件係與圖 1A 所示之成膜裝置 10 中所設置之構件相同。亦即，在成膜裝置 60 中，1 為真空室，5 為基板，3 為蒸發源，2 為兼做為偏壓供給用電極之基板支持件。

又，8 為電力供給單元，其構成具備有高頻電源單元 11 以及偏壓電源單元 12。偏壓電源單元 12 之構成具備有波形生成器 13 與偏壓電源 14。又，15 為高通濾波器，16 為第一低通濾波器。

五、發明說明()

於成膜裝置 60 所設置之各構件係和在成膜裝置 10 所設置者為相同之構成，又動作方式也相同。

電子束式蒸發源 55 係一種能以電子束來加熱膜材料而使之蒸發之週知的電子束方式之蒸發源。電子束式蒸發源 55 係具備用以保持膜材料之鹵素化合物的坩堝 56，於坩堝 56 中裝填有與蒸發源 3 所存放之鹵素化合物同一之材料物質。

又，坩堝 56 內之鹵素化合物係被未圖示之電子槍所放射之電子束 59 加熱，自坩堝 56 之上端的開口往上方之空間蒸散。

又，於電子束式蒸發源 55，擋板 57 係自坩堝 56 之上端離開一定的間隔在上方覆蓋坩堝 56 而附設。擋板 57 可藉由繞支軸 55a 來相對於坩堝 56 做公轉式的移動，以在將坩堝 56 上方加以覆蓋之關閉位置、自坩堝 56 之上方退開之開放位置做切換。

又，一旦擋板 57 位於關閉位置，則自坩堝 56 所蒸散之鹵素化合物會被擋板 57 所遮住，而無法向基板 5 直接入射。

以該成膜裝置 60 在基板 5 形成薄膜時，使得電子束式蒸發源 55 之擋板 57 處於上述關閉狀態下來加熱坩堝 56 內之鹵素化合物。

藉此，存放於坩堝 56 內之鹵素化合物可自坩堝 56 蒸發。接著，所蒸發之鹵素化合物因受到擋板所遮住所以無法朝基板 5 的方向直接往上方蒸發，而是繞往坩堝 56 與擋

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 ()

板 57 之間的空間 58 的相對側方，被導至可面對真空室 1 內之基板 5 的開放空間 1a。

再者，由於鹵素元素離子易於從所蒸發之鹵素化合物解離，所以所解離之鹵素元素的離子可藉由偏壓電源單元 12 所輸出之偏壓中所含正電壓的部分來導往基板 5。

如前所述，依據成膜裝置 60，可藉由電子束式蒸發源 55 使得鹵素化合物蒸發，且可藉由擋板 57 來防止自蒸發源 55 所蒸發之鹵素化合物朝向基板 5 直接入射，藉此，自蒸發之鹵素化合物所解離之鹵素元素之離子可優先被供給到基板 5。

藉此，相對於在真空室 1 內所蒸發之鹵素化合物，供給到基板 5 之鹵素元素的離子量相對地增加，可防止於基板 5 所形成之膜中的鹵素相對的降低。

再者，依據蒸發源 55，由於利用電子束來蒸發鹵素化合物，所以鹵素化合物可更細微地分解蒸發，鹵素元素之離子更容易解離。藉此，可更輕易地將鹵素元素之離子供給到基板 5。

又，使用電子束式蒸發源 55 將鹵素元素之離子供給到基板 5 之方法，在以上之說明中係舉出了利用在圖 1A 所說明之成膜裝置 10 附加電子束式蒸發源 55 所構成之成膜裝置 60 來進行之例子，不過在真空成膜方式亦可適用使得膜材料物質離子化來形成薄膜之其他方式。

亦即，亦可於依據圖 4 所說明之成膜裝置 35 或依據圖 5 所說明之成膜裝置 45 設置上述電子束式蒸發源 55，在此

五、發明說明()

種情形下亦可自以蒸發源 55 所蒸發之鹵素化合物讓鹵素元素之離子優先地供給到基板 5。

其次，說明本發明之又一其他實施形態。

圖 16 係顯示在偏壓之脈衝頻率之高頻化為適宜之真空成膜裝置之構成例之圖。

如圖 16 所示般，在本構成例之真空成膜裝置，係取代圖 1A 之高頻電源單元與高通濾波器，改設置 ECR 裝置 613。ECR 裝置 613 係具有對真空室 1 之壁部開口般設置之 ECR 空洞 607 與 ECR 電源 608，將 ECR 電源 608 所產生之 2.45GHz 之微波導入 ECR 空洞 607，在未圖示之磁鐵所形成之磁場下引起電子回旋加速(cyclotron)共鳴而產生高密度之電漿。此電漿 611 係供給於真空室 1 內。其他方面係和圖 1A 之成膜裝置為同樣的構成。又，在此真空成膜裝置中，蒸發源 603 係採用電阻加熱方式，於船皿(boat)603a 上所載置之薄膜材料(氟化鎂)606 係藉由電阻加熱而蒸發。又，於基板支持件 2 之背後係配置著加熱器 605 以將基板 5 自背後來加熱。符號 604 係表示膜厚感測器。又，符號 609 係表示氣體之流出口。又，符號 610 係表示蒸發之膜材料物質。

以上述方式所構成之真空成膜裝置，電漿 611 係藉由 ECR 裝置 613 供給到真空室 1 內，所以偏壓之脈衝頻率即使相對較高也不會造成放電的不安定。最大可高達與 ECR 電源 608 所供給之微波同樣的 2.45GHz。

其次，說明本發明之又一不同實施形態。在本構成例

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

樣

五、發明說明()

，係於圖 1A 之真空成膜裝置中，去除偏壓電源單元 12 與第一低通濾波器 16，將未圖示之匹配盒中之電阻以及電容之值設定為既定值。此匹配盒係由固定電容器、固定電阻、以及可變電容器等所構成，當中，當固定電容器與固定電阻為既定值之情況下，會出現本發明者所發現之以下現象。

圖 18 係顯示圖 1A 之基板支持件 2 之電位變化之圖。於本構成例之真空成膜裝置，若使得高頻電源單元動作將高頻電力供給於真空室 1 內，則如圖 18 所示般，基板支持件 2 之電位會以大致固定之負電壓 V_{dc} 為中心以振幅 V_a 振動呈現振動波狀的變化。此振動波之頻率係和自高頻電源單元所輸出之高頻電力的頻率(通常為 13.56MHz)相同或是其整數倍。負電壓 V_{dc} 通常的情況被認為係相當於自生偏壓的電壓。惟，此種現象的發生機構目前尚不明瞭。又，在本構成例中，由於此振動波之振幅 V_a 較前述負電壓 V_{dc} 略大，所以基板支持件 2 之電位在高頻電力之頻率，於 Δt 的期間係成為週期性的正電位。是以，與圖 1A 之情況相同，可抑制鹵素元素之欠缺來形成鹵素化合物之薄膜。又，在圖 18 中係將振動波之波形描繪成正負之交互脈衝列狀，但實際上為正弦波。又，正電位期間 Δt 以 $10\mu s$ 以下為佳。另一方面，頻率以 $13.56MHz \sim 4 \times 13.56MHz$ 為佳。

如以上所說明般，依據本發明，在將膜材料之鹵素化合物離子化來形成薄膜之際，可將自鹵素化合物之離子所解離出之鹵素元素之離子抓入膜中，可防止膜中欠缺鹵素

五、發明說明()

元素。

藉此，依據本發明，可使得鹵素化合物離子化來形成薄膜，且可防止膜中欠缺鹵素元素。藉此，所形成之鹵素化合物之膜，為緻密且強固的膜，且可維持所希望的功能。

又，依據本發明，可防止以反應氣體之形態供給於真空室內之補充不容易之鹵素元素之欠缺。例如於形成氧化物膜的情形下，可對真空室內持續供給氧氣來進行成膜以補充膜中欠缺的氧，惟依據本發明，無需以反應氣體的形態來補充鹵素。

如以上所說明般，依據本發明，針對鹵素化合物之膜，可防止鹵素元素之欠缺，在不損及所希望之功能的前提下形成薄膜，此為所具有之效果。

在不脫離本發明之基本特徵精神的前提下，本發明能以數種實施形態來施行，上述之實施例僅是做為舉例之用而非用以限制本發明，由於本發明之範圍係受限於後述之申請專利範圍而非前面之說明內容，所以任何變更若落入申請專利範圍之界定或是與該界定等效皆會受到本申請專利範圍之約束。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要（發明之名稱：

)

鹵素化合物之成膜方法及成膜裝置、以及氟化鎂膜

本發明係提供一種鹵素化合物之成膜方法及成膜裝置，即使鹵素元素自膜形成材料解離，亦可一面抑制因欠缺鹵素元素所造成之弊害一面形成薄膜。具體而言，係使得鹵素化合物所構成之膜材料利用蒸發源 3 來蒸發，且藉由自高頻電源單元 11 所輸出而經由基板支持件 2 來供給之高頻電力做離子化，使得離子化之膜材料析出於基板 5 上而形成薄膜。再者，自鹵素化合物之離子所解離之鹵素元素的離子可藉由自偏壓電源單元 12 所輸出而施加到基板支持件 2 的偏壓來被抓入基板 5。

英文發明摘要（發明之名稱：

)

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

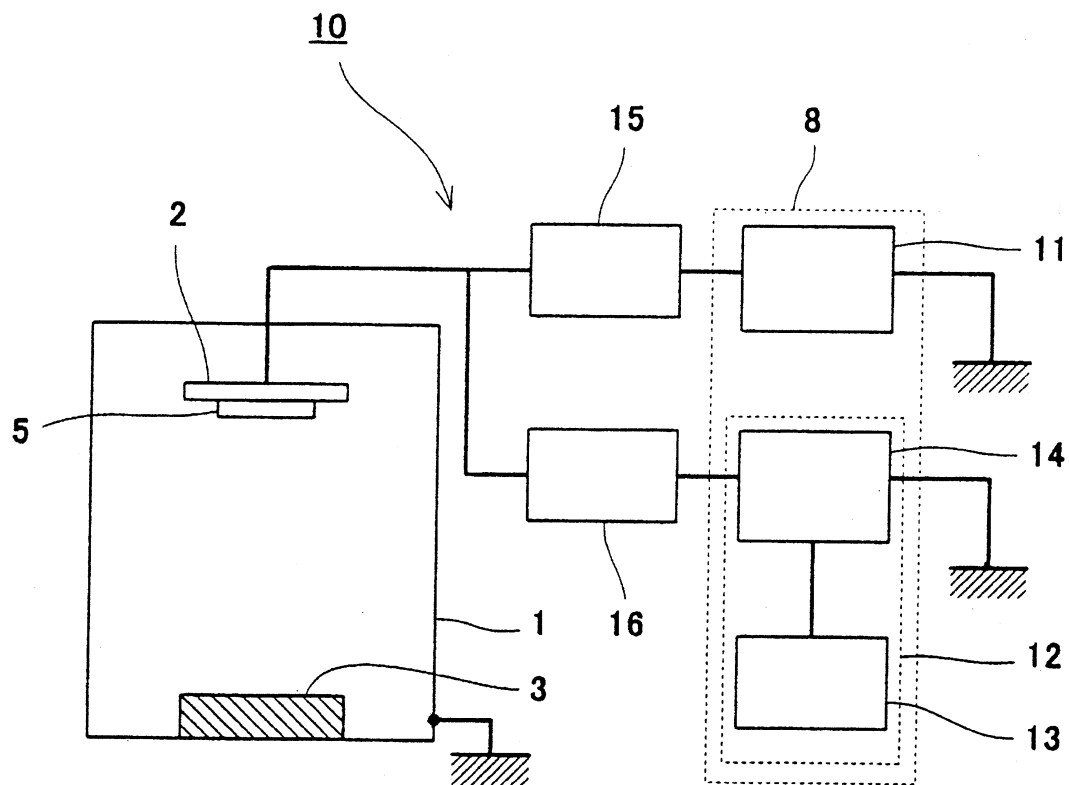


圖 1A

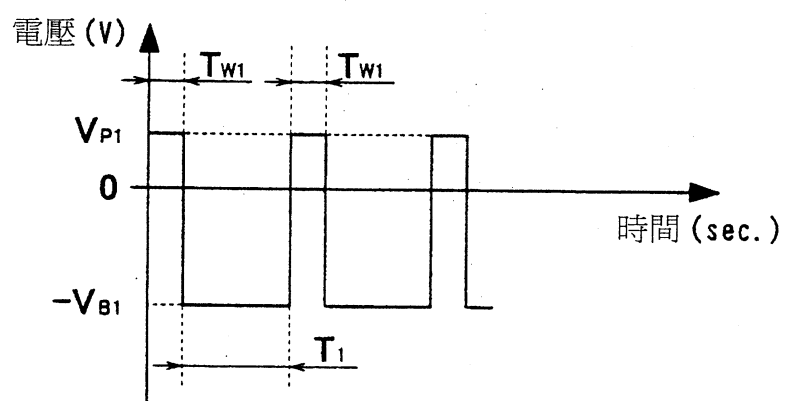
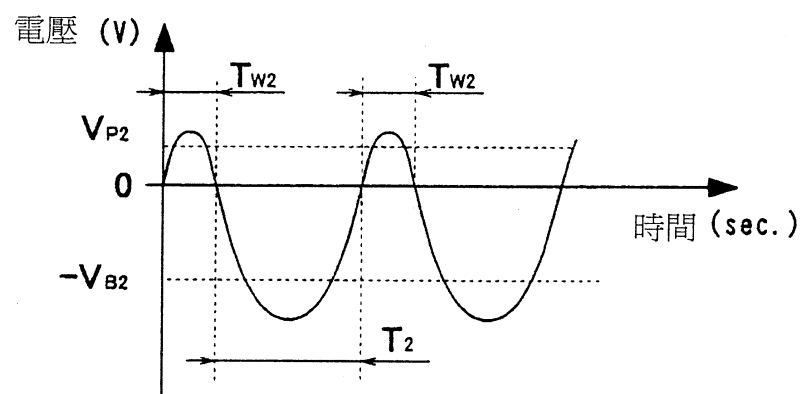
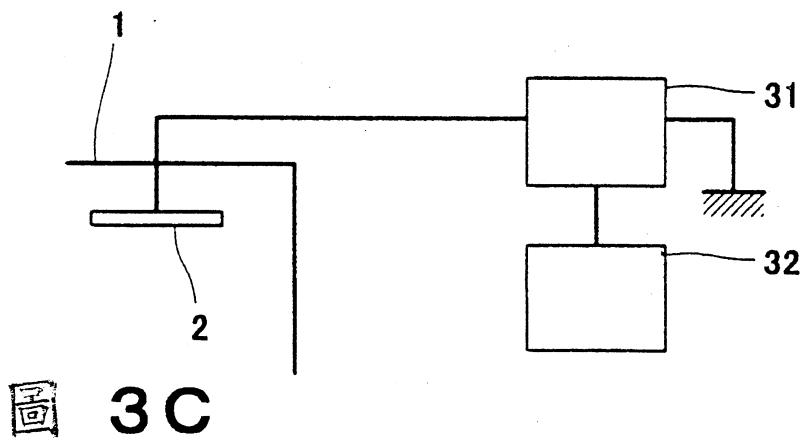
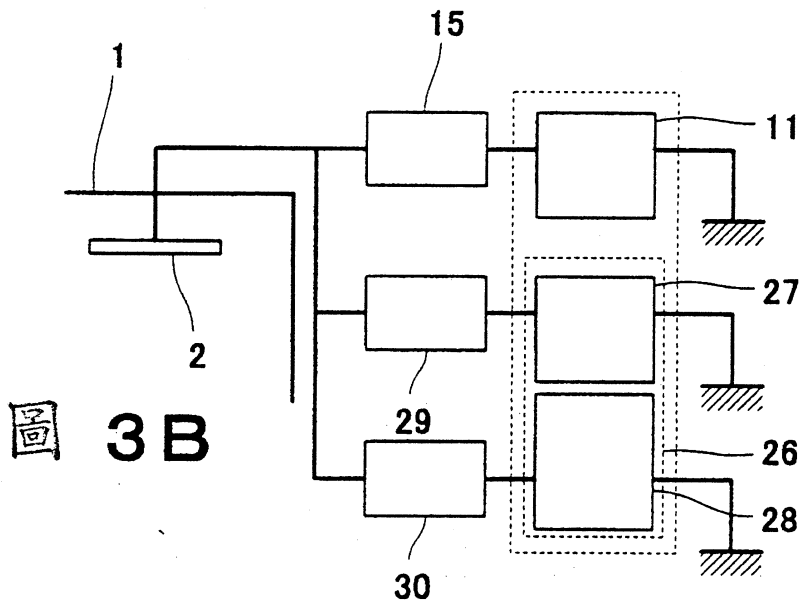
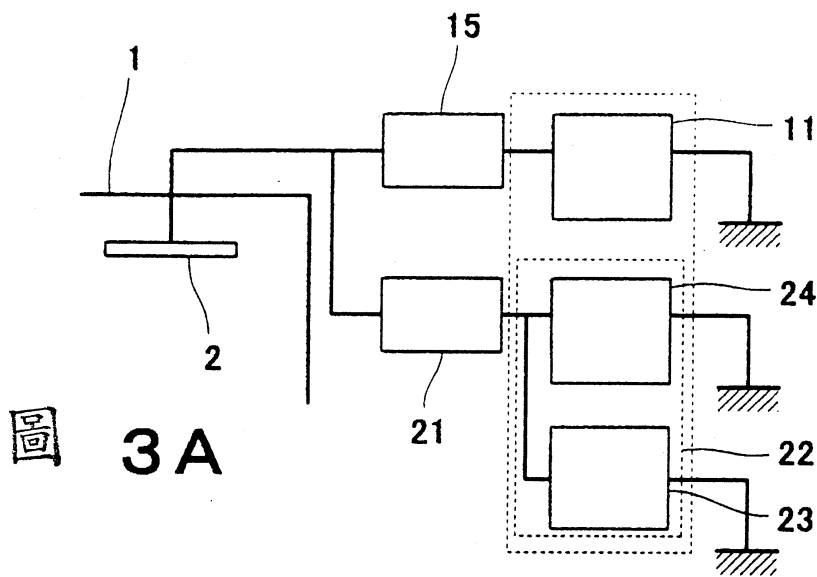


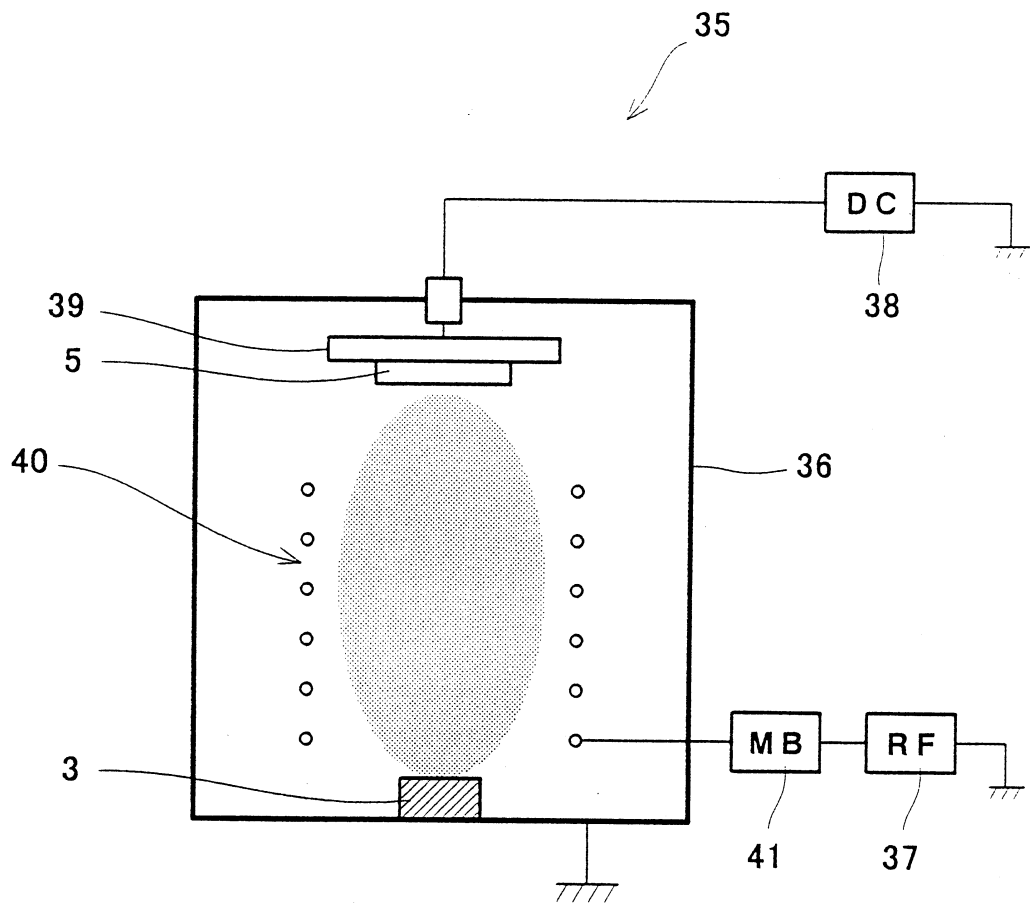
圖 1B



圖

2





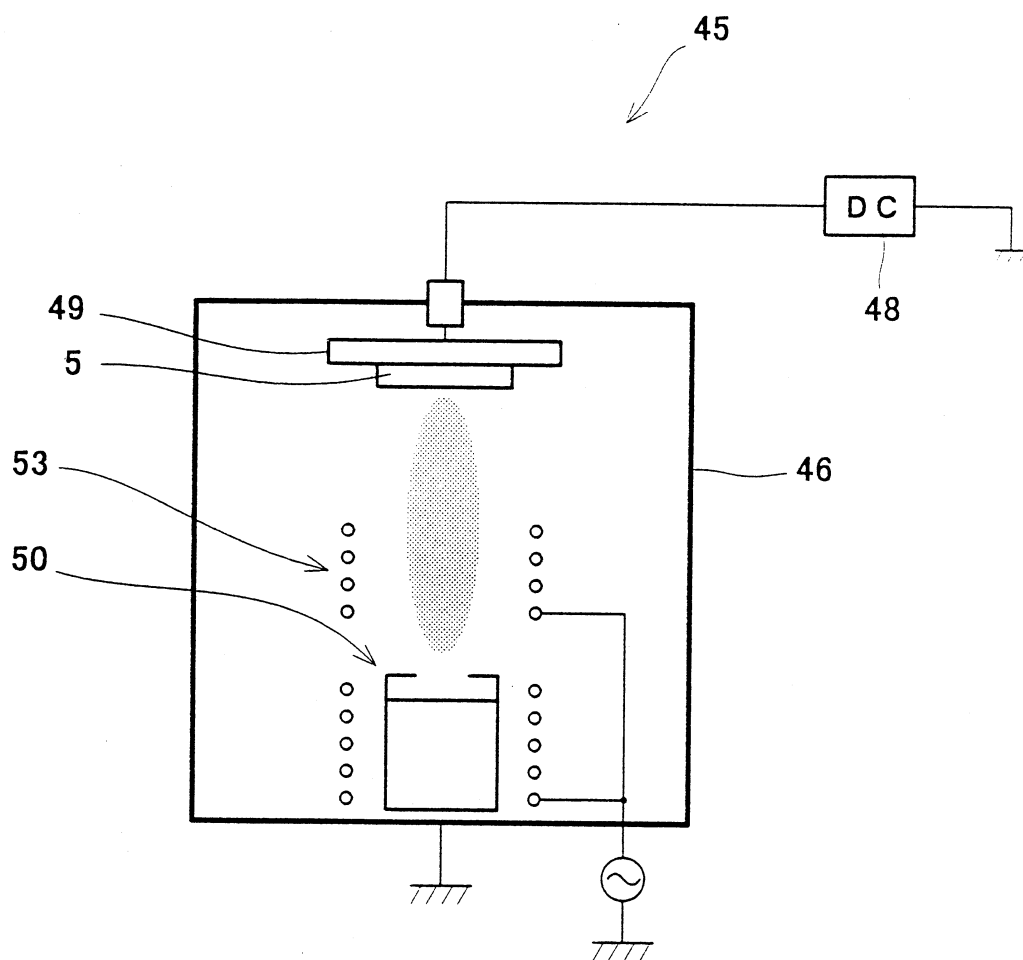


圖 5

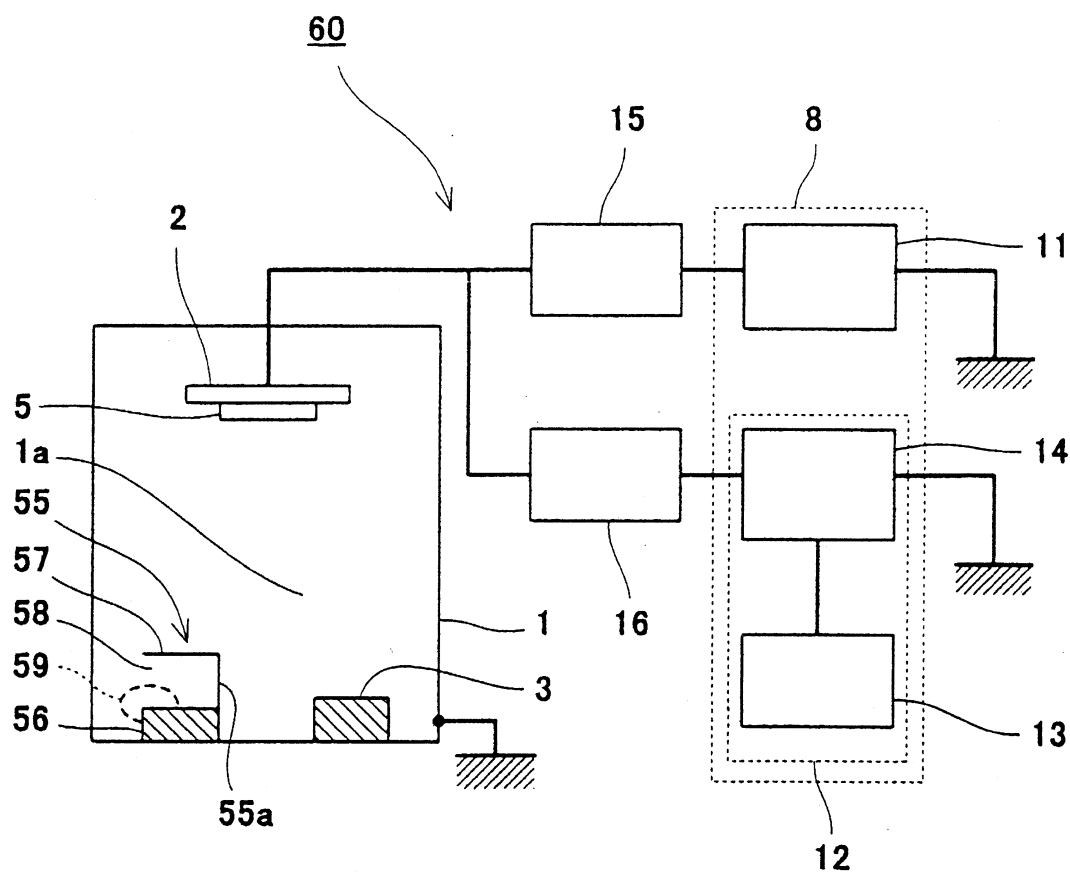
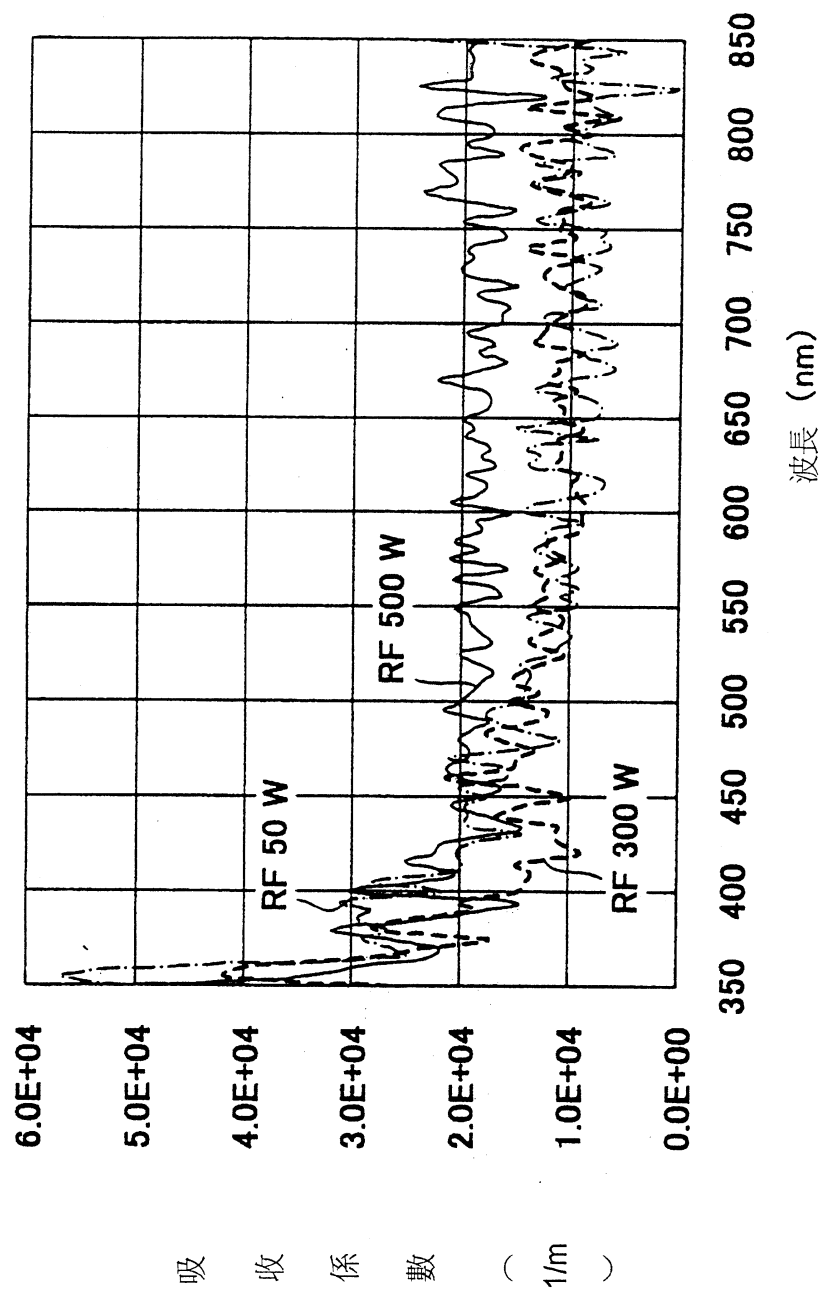


圖 6



7

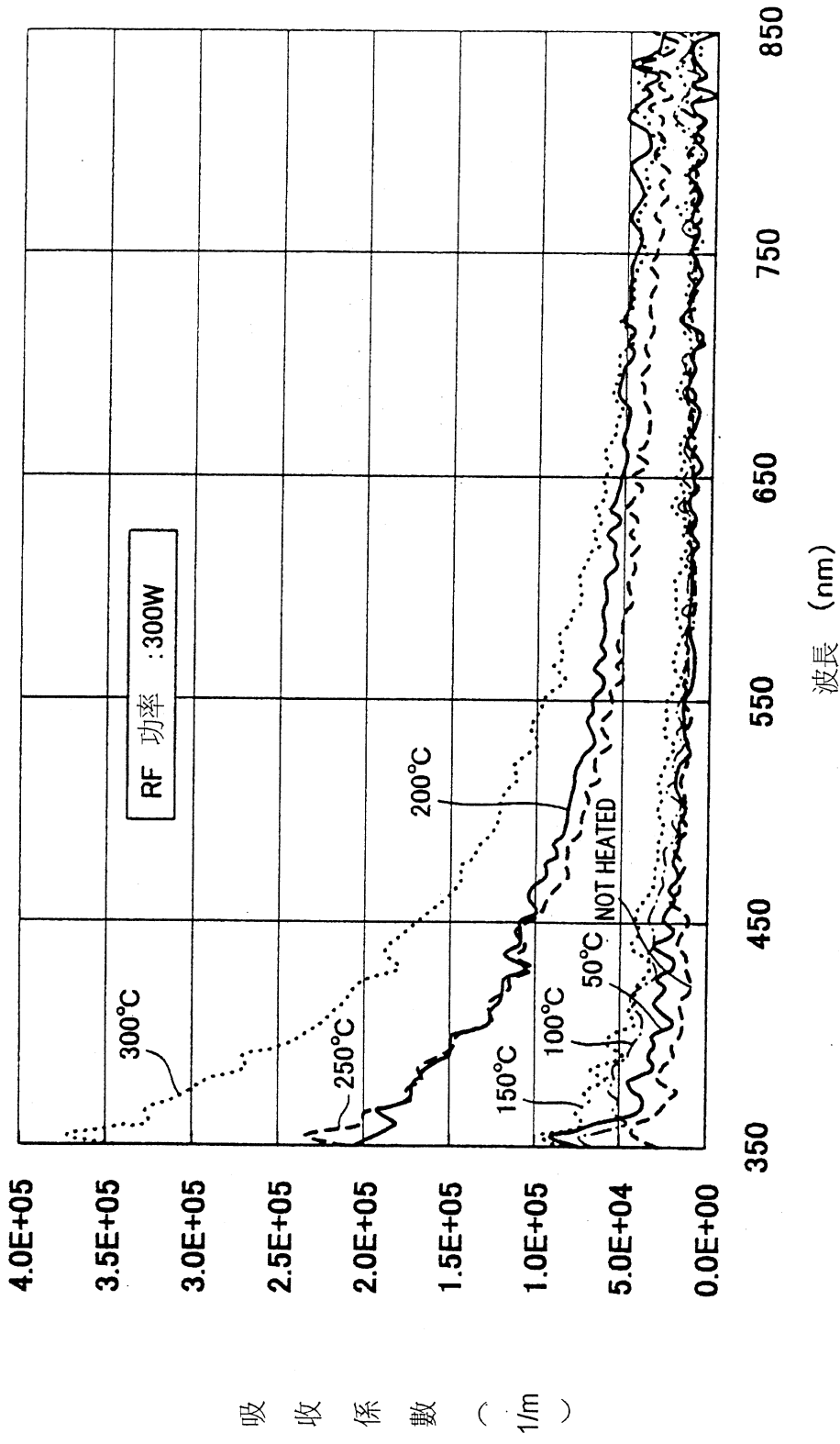
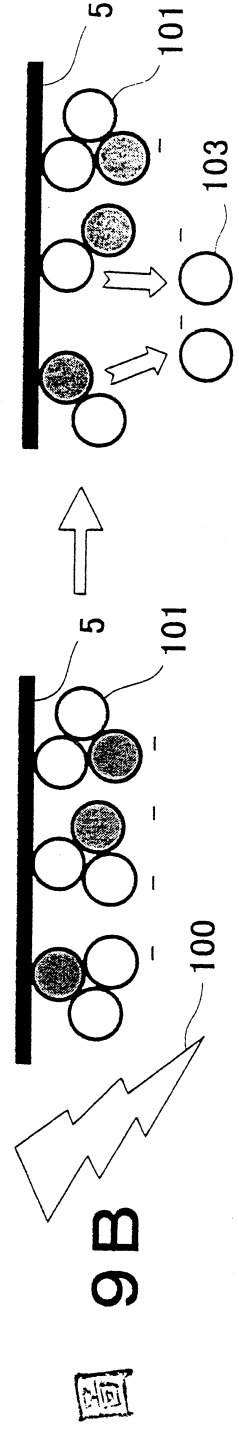
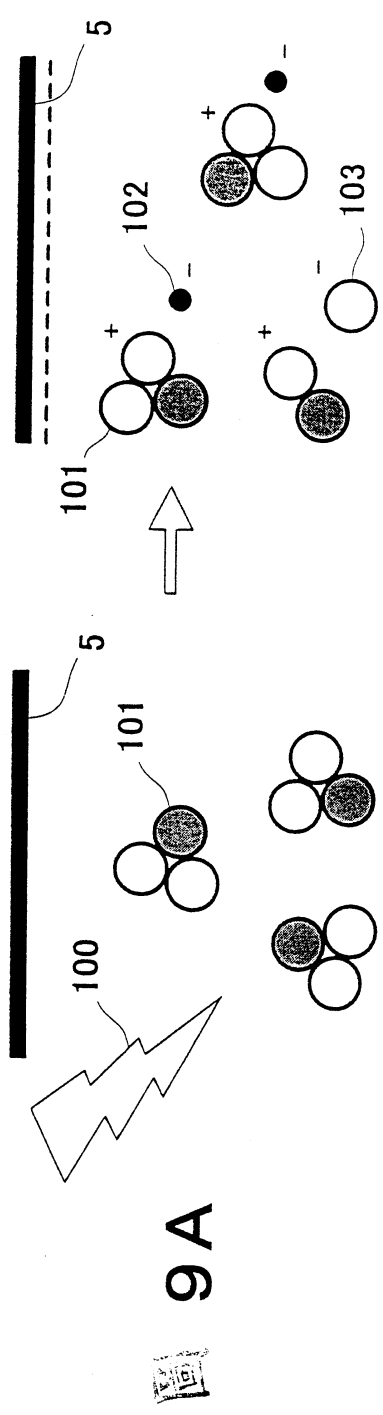
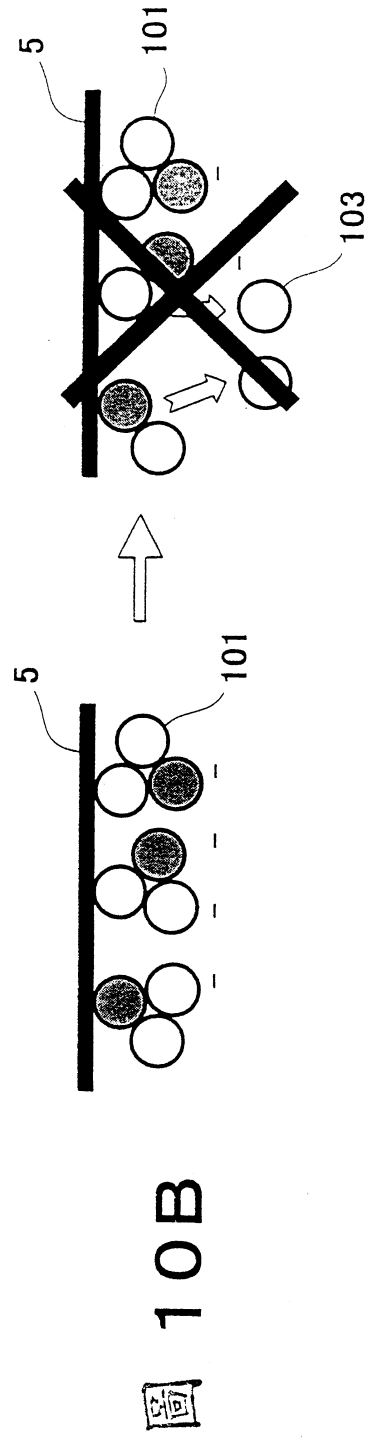
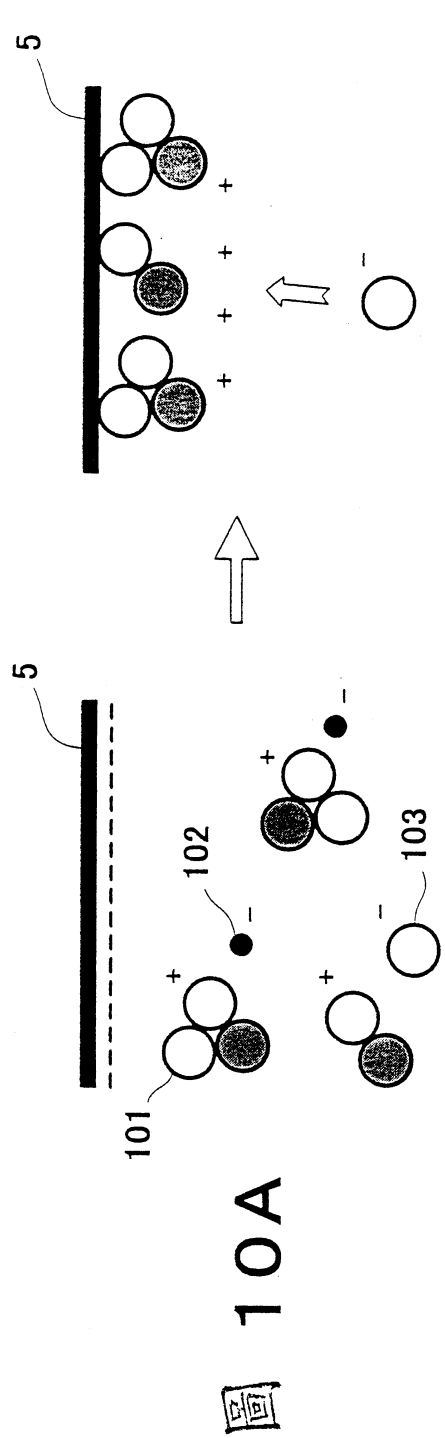


圖 8





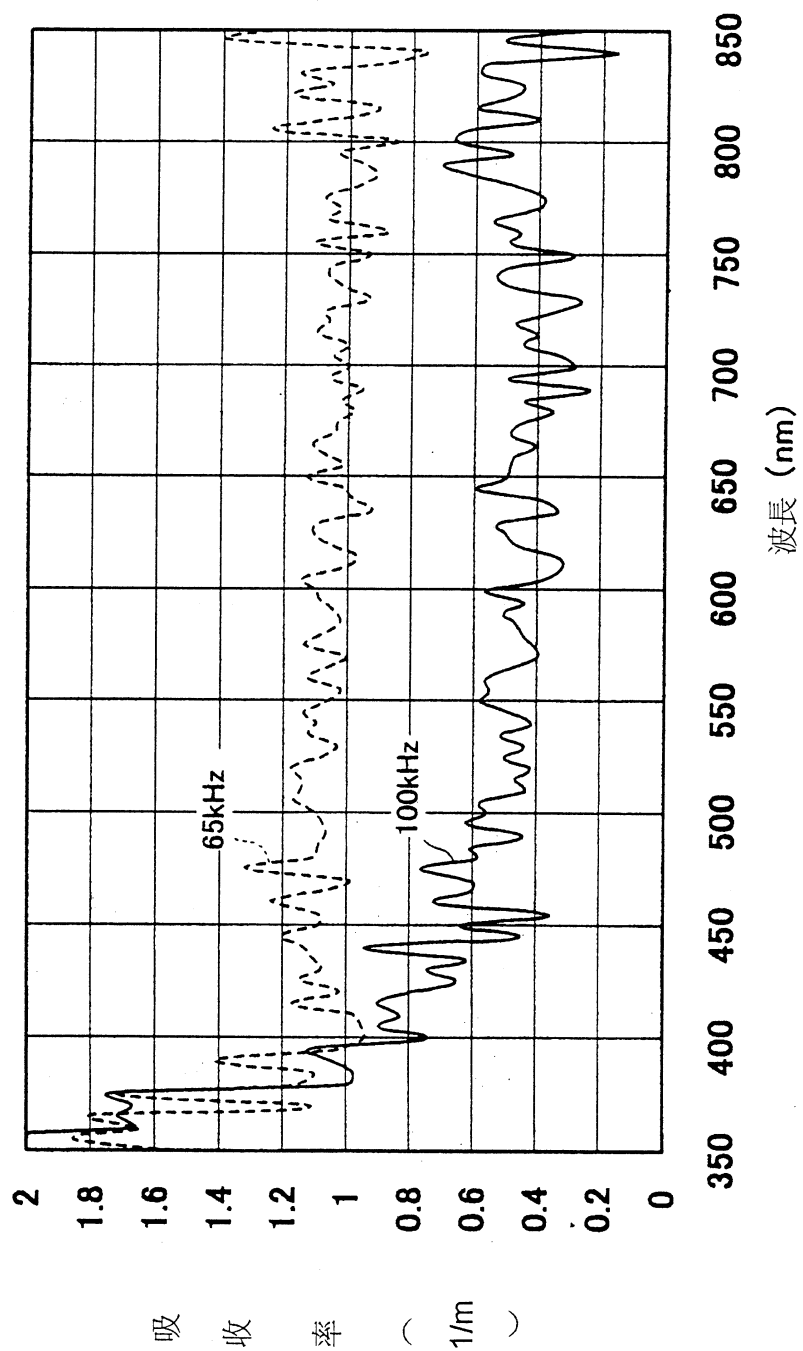


圖 11

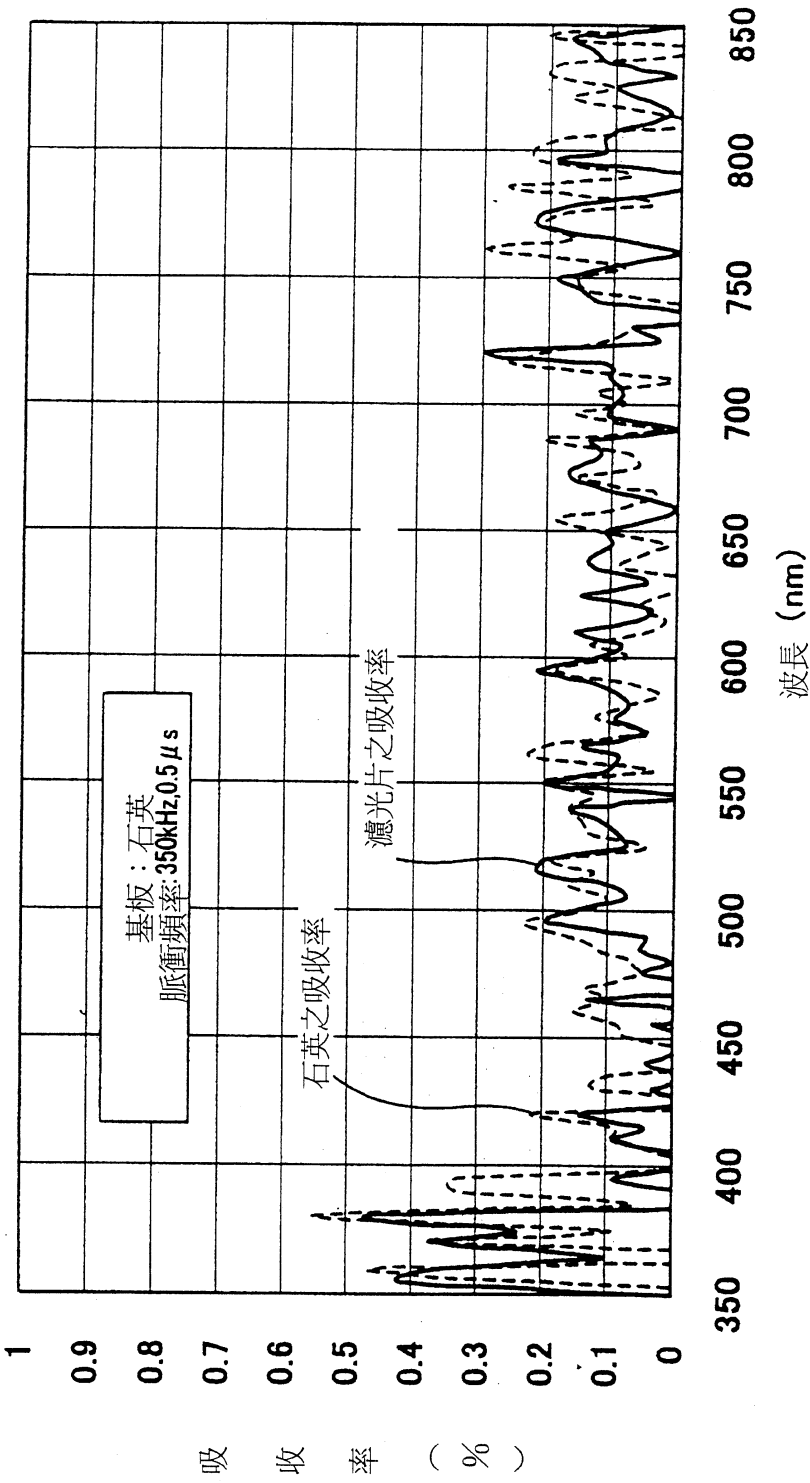


圖 12

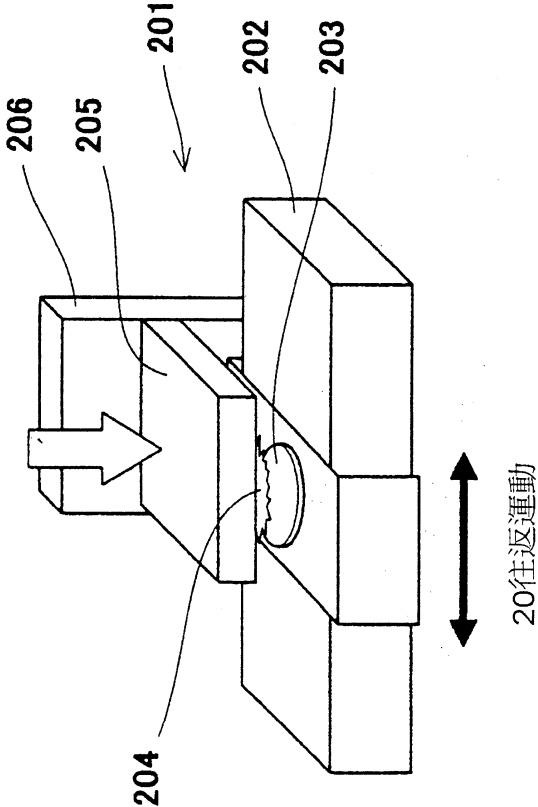


圖 13A

等級	耐磨損性之評估基準
A	無傷痕
B	些微傷痕
C	傷痕與剝離
D	幾乎剝離

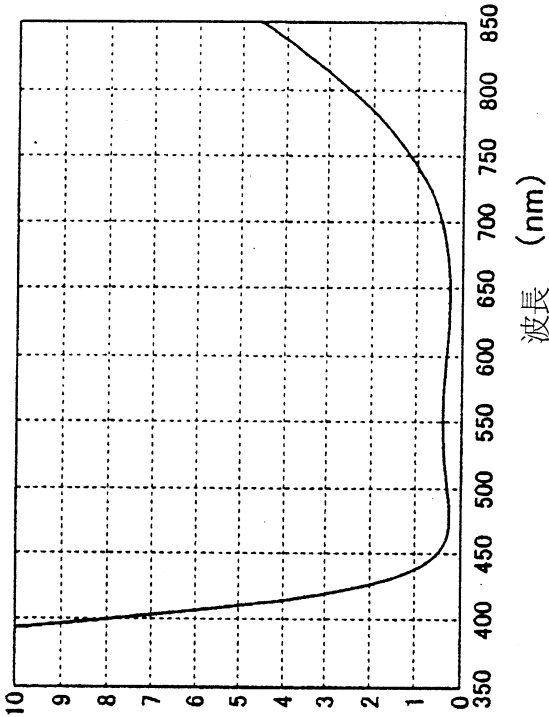
圖 13B

	晶粒直徑 (nm)
於300°C下之膜沈積	12~20
基板未加熱	晶粒直徑無法計算
施加正偏壓	3~10

圖 14

MgF ₂ n=1.38
ZrO ₂ n=2.00
Al ₂ O ₃ n=1.63
SUBSTRATE

反 射 率 (%)



15A

15B

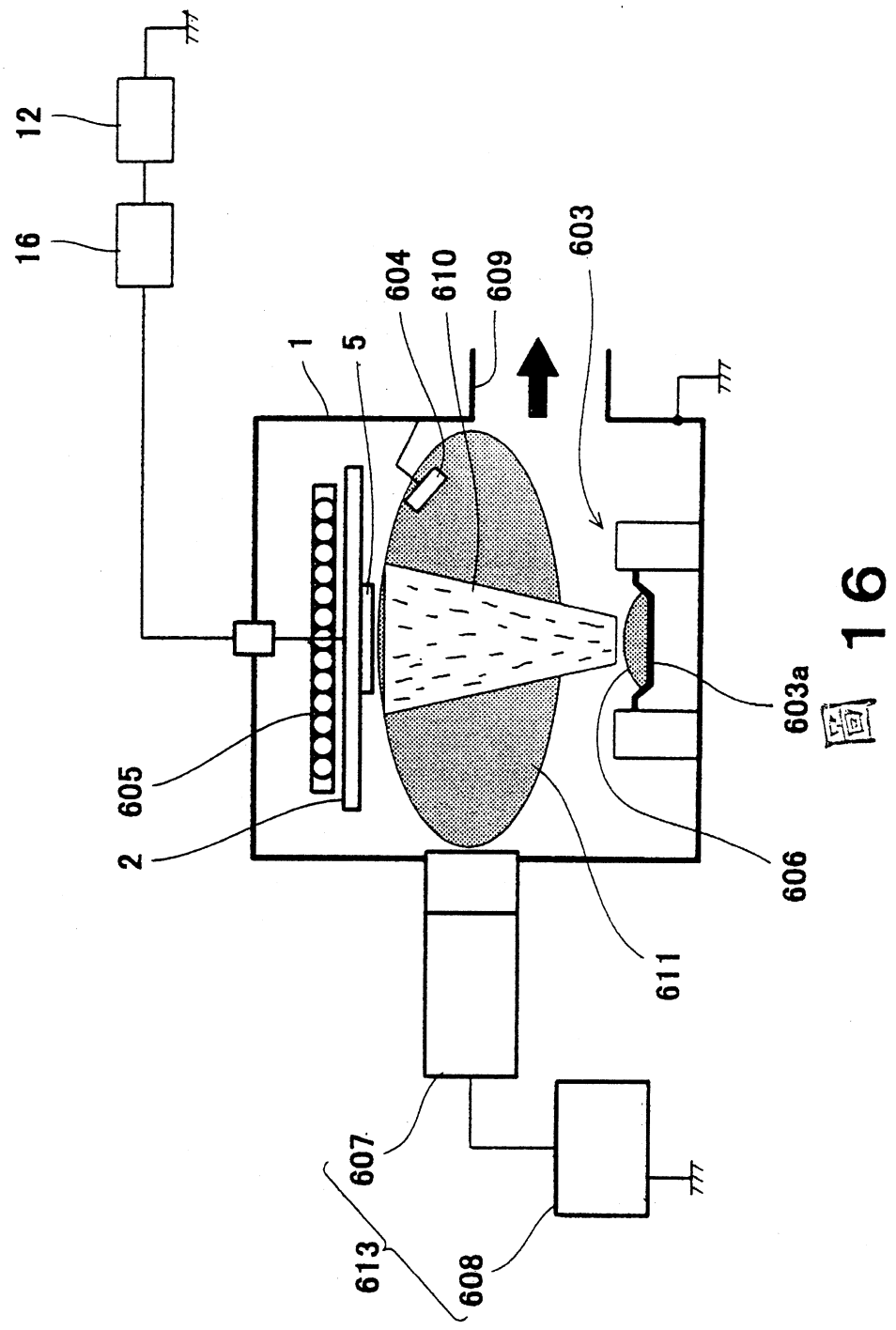


圖 16

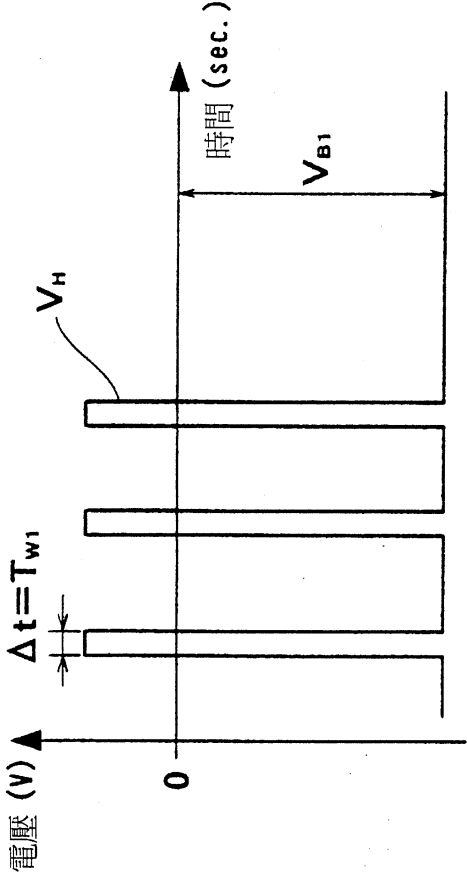


圖 17

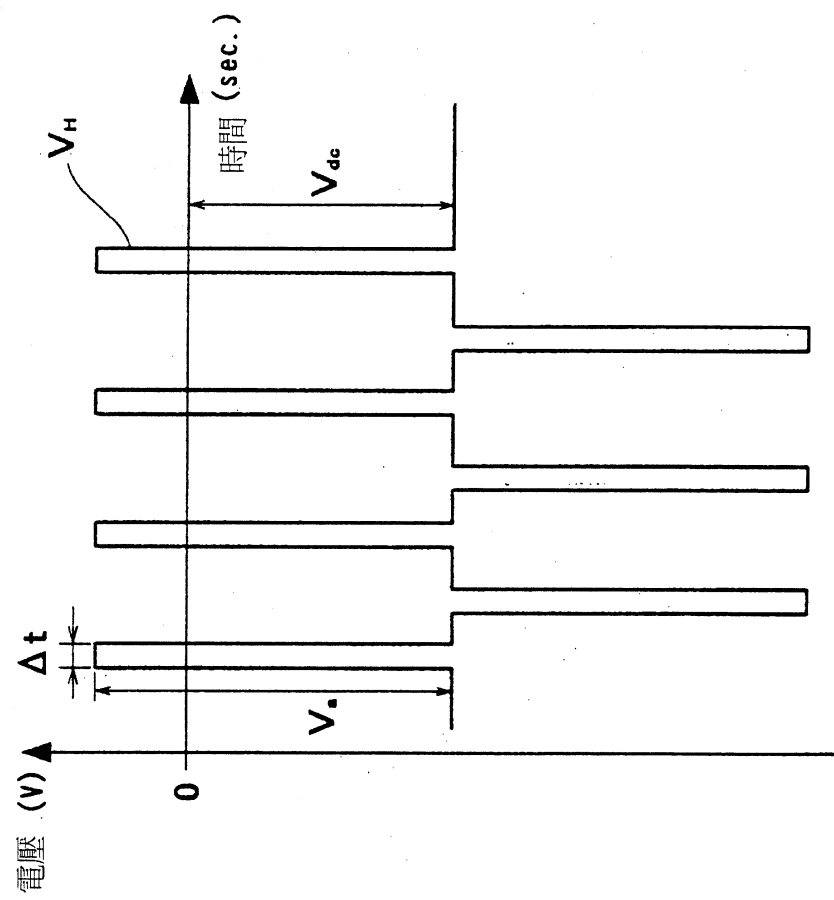
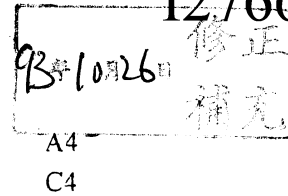


圖 18

公告本

I276695



申請日期	91. 9. 12
案 號	91120844
類 別	C23C14/06, G02B 1/11

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	鹵素化合物之成膜方法及成膜裝置、以及氟化鎂膜
	英 文	
二、發明 創作人	姓 名	1.堀 崇展 2.梶山 博司 3.加藤 明
	國 籍	日 本
	住、居所	1.日本兵庫縣寶塚市新明和町1番1號 新明和工業股份有限公司開發中心內 2.日本茨城縣日立市大甕町7丁目1番1號 日立製作所股份有限公司日立研究所內 3.同 2.
三、申請人	姓 名 (名稱)	1.新明和工業股份有限公司 2.日立製作所股份有限公司
	國 籍	日 本
	住、居所 (事務所)	1.日本兵庫縣寶塚市新明和町1番1號 2.日本東京都千代田區神田駿河台4丁目6番地
	代 表 人 姓 名	1.井手壽之 2.庄山悅彥

裝

訂

線

六、申請專利範圍

1.一種鹵素化合物之成膜方法，具有：

在真空室內所配置之偏壓供給電極之前面配置基材之步驟；

使得鹵素化合物所構成之膜材料蒸發之步驟；

將該偏壓供給電極當作一側之電極來供給高頻電壓以於該真空室內產生電漿之步驟；

對該偏壓供給電極施加偏壓(以具有負平均值且最大值超過該高頻電壓所得之自生偏壓之波狀來變化)之步驟；

藉此，使得該蒸發之膜材料離子化而於該基材上析出，於該基材上形成由鹵素化合物所構成之膜。

2.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該偏壓之最大值為正電壓。

3.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該偏壓係藉由電源所施加者。

4.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該偏壓係基於匹配電路(用以整合該高頻電壓之電源側與該真空室側之阻抗)中所產生之電壓所施加者。

5.如申請專利範圍第 1 項之鹵素化合物之成膜方法，係設置使得該膜材料蒸發之蒸發源，且於該蒸發源與該基材之間配置可供給高頻電力之線圈狀離子化電極；

使得自該蒸發源所蒸發之膜材料物質通過線圈狀離子化電極而離子化。

6.如申請專利範圍第 1 項之鹵素化合物之成膜方法，係藉由群團(cluster)離子產生機構使得該含有鹵素化合物之

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

膜材料以群團狀蒸發並離子化，來使得該膜材料離子化。

7.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該真空室內將該基板自背面側加以保持之基材支持件係以導電性材質所形成，且將該基材支持件兼做為該偏壓供給電極。

8.如申請專利範圍第 1 項之鹵素化合物之成膜方法，係進一步設置具備坩堝(用以保持與該蒸發之鹵素化合物為同一之材料)、電子槍(利用電子束對該坩堝內之鹵素化合物加熱使其蒸發)、以及擋板(自該坩堝往基材之方向隔著一定間隔來設置)而成之電子束式蒸發源；

將該坩堝內之鹵素化合物以電子束來加熱使其蒸發，且以該擋板來阻斷該蒸發之鹵素化合物直接入射於該基材，藉此，將蒸發之鹵素化合物導往擋板與坩堝之相對側方。

9.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該鹵素化合物係氟化鎂(MgF_2)。

10.如申請專利範圍第 1 項之鹵素化合物之成膜方法，其中，該偏壓之頻率為 100kHz~2.45GHz。

11.一種鹵素化合物之成膜裝置，係具備：

真空室；

偏壓供給電源，係設於該真空室內，且前面配置有基材；

蒸發源，係使得該基材上所形成之膜材料蒸發；

高頻電源，係將該偏壓供給電極當作一側之電極來供

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

給高頻電壓以於該真空室內產生電漿；以及

偏壓電源，係用以對該偏壓供給電極施加偏壓(以具有負平均值與正最大值之波狀來變化，具有 100kHz~2.45GHz 之頻率)。

12.一種氟化鎂膜，係藉由下述步驟形成在基材上：

在真空室內所配置之偏壓供給電極之前面配置基材之步驟；

使得氟化鎂蒸發之步驟；

將該偏壓供給電極當作一側之電極來供給高頻電壓以於該真空室內產生電漿之步驟；以及

對該偏壓供給電極施加偏壓(以具有負平均值與正最大值之波狀來變化，具有 100kHz~2.45GHz 之頻率)之步驟；
且

其結晶粒徑為 3 奈米~10 奈米。

(請先閱讀背面之注意事項再填寫本頁)

訂

線