[19]中华人民共和国国家知识产权局

[51]Int.Cl[7]
H04N 7/24
H03M 7/30

[12]发明专利说明书

[21] ZL 专利号 93106897.5

[45]授权公告日 2000 年 3 月 15 日

[11]授权公告号 CN 1050490C

[22]申请日 1993.6.8 [24]颁证日 2000.1.1
[21]申请号 93106897.5
[30]优先权
[32]1992.6.9 [33]DE [31]P4218695.1
[73]专利权人 德国索姆森－布兰特有限公司
地址 联邦德国威宁根－施威宁根
[72]发明人 德特·哈普特 福瑞德哈姆·荷兹
汉兹·沃恩·科森
[56]参考文献
WO92/08289 1992. 5.14 H03M7/30
审查员 荣 铮

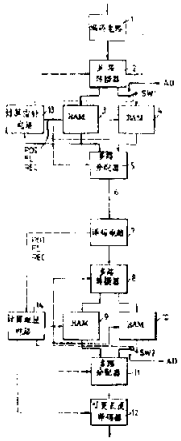
[74]专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 杨国旭

权利要求书 5 页 说明书 9 页 附图页数 2 页

[54]发明名称 数据传输和/或存储的方法、编码器和译码器

[57]摘要

本发明涉及数据传输和/或存储的方法、编码器和译码器。没有占满的信息组 被填入了来自其它信息组的中间存储的数据项(1,10)。为了在即使受干 扰时也能译码,每个信息组还包括地址指针信息(POI,FL),它指向存 储器(10)中的地址。重新构造从字长大于平均长度的信息组中分离出的数 据分量。具有全字宽的恢复指针对(REC)被插入预定数量的有用数据信息 组中间,从而其它地址指针仅仅覆盖具有全字宽的 LSB。从而使附加数据项 也能被插进数据流。



ISSN1008-4274

权 利 要 求 书

1. 数据传输和/或存储的方法，其中在编码器端，数据项最初被一部分一部分地转换成具有不同字长（ BL ）的数字信号并随后利用第一存储装置（ 3 ）和第二存储装置（ 4 ）被分配给具有恒定字长（ m ）的信息组，其中数字信号部分经过选择的数据分量－特别是来自各个图象信息组变换的 dc 分量（ DCa,DCb,DCh ）和最重要的交变分量（ ACa,ACb,ACh ）－被放在这些信息组的每一个之中，然后事先得用具有读写地址的地址指针信息（ FL，POI ）而存储在第二存储装置（ 4 ）中间的具有小于平均字长的信息组被从具有大于平均字长的信息组中分离出的数据分量（ ACx ）填充，其中地址信息被同时传输和/或存储，在译码器端利用第三存储装置（ 9 ）和第四存储装置以及地址信息，根据信息组的最初的不同的字长重新构造信息组，而从具有大于平均字长的信息组中分离出的数据分量（ ACx ）被分别及时地附加在原本属于这些信息组的经选择的数据分量上，其特征在于，在编码器端：

在预定数目的信息组的每一群开始之前，传输和/或记录具有全字宽的相应的写（ POI0 ）和读（ POI1 ）地址；

属于一个信息组的地址指针信息（ POI0， POI1 ）仅仅包含这样一些信息组的写或读地址的全字宽的最低有效位（ LSB ），该信息组对应于预定最大字长和平均字长之差；

在译码器端：

从传输和/或记录的数据流中，确定信息组群的具有全字宽的写和读地址以及每个信息组的写或读地址；

利用第三存储装置（9）和第四存储装置（10）以及这些地址，根据信息组的最初的不同字长重新构造信息组，而从具有大于平均字长的信息组中分离出的数据分量（ACx）被分别及时地附加在原本属于这些信息组的经选择的数据分量上，从而在数据流的传输和/或记录被中断或受到干扰之后，借助于具有全字宽的写和读地址，仍能进行无错译码。

2. 根据权利要求1的数据传输和/或存储的方法，其特征在于：在编码器端，通过第二存储装置（4），具有分离出的数据分量形式的附加数据项（AD）被插入数据流，而在译码器端通过第四存储装置（10）被从数据流中取出，其中附加数据的开始和结束是通过具有全字宽的写和读地址以及具有减少字宽的写或读地址之间的相应的差检测的。

3. 根据权利要求1的数据传输和/或存储的方法，其特征在于通过比较或插入在译码期间不予考虑的很长的代码字，防止了编码器端的写地址被读地址所覆盖。

4. 根据权利要求1的数据传输和/或存储的方法，其特征在于，每个平均字长(m)的预定数目的位被强行从第二存储装置（4）取出并插入数据流。

5. 根据权利要求2的数据传输和/或存储的方法，其特征在于，每个平均字长(m)的预定数目的位被强行从第二存储装置（4）取出并插入数据流。

6. 根据权利要求3的数据传输和/或存储的方法，其特征在

于，每个平均字长(m)的预定数目的位被强行从第二存储装置（4）取出并插入数据流。

7.根据权利要求4的数据传输和/或存储的方法，其特征在于，第一和第二（3，4）和/或第三和第四（9，10）存储装置被同时用作有数据编码和译码的量化缓冲器，从而使写和读地址之差占满该缓冲器的存储容量。

8.根据权利要求5的数据传输和/或存储的方法，其特征在于，第一和第二（3，4）和/或第三和第四（9，10）存储装置被同时用作有数据编码和译码的量化缓冲器，从而使写和读地址之差占满该缓冲器的存储容量。

9. 根据权利要求6的数据传输和/或存储的方法，其特征在于，第一和第二（3，4）和/或第三和第四（9，10）存储装置被同时用作有数据编码和译码的量化缓冲器，从而使写和读地址之差占满该缓冲器的存储容量。

10. 用于根据权利要求1至5中任一项的数据传输和/或存储的方法的编码器，它设有一个编码电路（1），它将数据项一部分一部分地转换成具有不同字长（Ln）的数字信号，还设有一个随后连接的多路转换器（2），它利用随后连接的第一第二存储装置（3，4）形成恒定平均字长(m)的信息组，从而把来自每个信息组的数字信号部分的经选择的数据分量，特别是带有相关地址的dc分量（DC）和最重要的交变分量（ACn），存储在第一存储装置中，并且字长小于平均字长的信息组被从字长大于平均字长的信息组中分离出来的数据分量（ACx）所填充，还设有一个连接在存储装置之后的多路分配器（5），它对属于一个相应

的信息组的数据分组，并将其传到一通道（ 6 ），还有一个电路（ 13 ），用于计算由第一存储器提供的地址指针，并控制多路转接器和多路分配器并且为每个信息组向第一存储装置提供一个地址信息标记（ FL ）和包括写或读地址的地址指针信息（ POI ）项，其特征在于:

用于计算地址指针的电路被设计成在预定数目的信息组的每一群开始之前，传输和/或记录具有全字宽的相应的写（ POI0 ）和读（ POI1 ）地址，以及属于一个信息组的地址指针信息（ POI0， POI1 ）仅包含这样一些信息组的写或读地址的全字宽的最低有效位（ LSB ），该信息组对应于预定最大字长和平均字长之差。

11.用于根据权利要求 1 至 5 中任一项的数据传输和/或存储的方法的译码器，有一个连接在通道（ 6 ）之后的地址指针译码电路（ 7 ），用于为地址指针信息译码并为每个信息组地址分离地址信息标记（ FL ）和写或读地址并把它们送到一地址计算电路（ 14 ），还设有一个连接在地址指针译码电路之后的多路转换器（ 8 ），它与下游的的第三和第四存储装置（ 9、 10 ）一起，将数据信息组重新构造成原有的不同字长（ Ln ），还设有一个下游多路分配器（ 11 ），它对属于一个相应的信息组的数据分组，并使其到达可变长度译码器（ 12 ），在它的输出端可以得到对应于编码期间的源数的数据，而地址计算电路（ 14 ）控制多路转换器和多路分配器，并向第二存储装置提供相应的地址，其特征在于:

地址指针译码电路被设计成向地址计算电路传送每个信息组减少了字宽的读或写地址和全字宽的读或写地址，从而在预定数

目的信息组的每一群开始之前，存在具有全字宽的相应的写（ POI0 ）和读（ POI1 ）地址，并且属于一个信息组的地址指针信息（ POI0， POI1 ）仅包含这样一些信息组的写或读地址的全字宽的最低有效位（ LSB ），该信息组对应于预定最大字长和平均字长之差，其特征还在于地址计算电路被设计成使得信息组群的具有全字宽的读或写地址以及每个信息组的读或写地地址是从传输和/或记录的数据流确定的；按照信息组的原来的不同字长，利用这些地址和第三和第四存储装置（ 9， 10 ），这些信息组被重新构造，从字长大于平均字长的信息组分离出来的数据分量（ ACx ）被及时地加到其分别所属的选择的数据分量，从而借助具有全字宽的读和写地址，在传输和/或记录的数据流的中断或干扰之后可以实现无差错的译码过程的恢复。

说　明　书

数据传输和/或存储的方法、编码器和译码器

本发明涉及数据传输和/或存储的方法、编码器和译码器。

一种数据传输的方法在 EP－A－88100830 中得到了描述，其中来自图象点信息组的数据项被转换成变换的系数，然后将这些系数以可变字长编码，从而系数被记录编码在具有预定平均长度的信息组中。没有充满的信息组被填充来自其它信息组的在中间存储的数据项。为了改善对干扰的敏感度，变换系数的 dc 分量和重要的交变分量以固定间隔存储。然而，如果在传输通道或存储媒体中发生问题，那么已经分布在其它信息组中的一个信息组的数据项便不能被译码。

因此，根据 PCT/EP91/01954，每个信息组还可能另外包括一个地址指针信息，在随后的译码过程期间出现传输和/或读出错误时，地址指针信息指向存储器中的地址，其中，由具有大于平均字长的信息组中分离出的数据分量可以得到恢复并用于译码。

然而，由于附加的地址指针信息，对一个恒定的通道容量来说，图象数据可得到的数据传输速率较低，这使得在未受干扰的译码期间图象质量下降。

本发明的目的是提供一种改进了的数据传输和/或存储的方法，因而能在正常工作期间得到良好的图象质量，并能在发生故障的情况下也能译码。

用已知的图象数据减少的方法，可以使数据特别是图象点数据信息组具有 m 位的平均长度. 这一 m 位平均数被称作平均信息组长度 m 。对传输或记录来说，信息组是这样排列的，它的开始部分位于采用平均信息组长度 m （光栅）的固定间隔中。

每个信息组（有用的数据信息组）包括一个地址信息标记（ FL ）、一个带有实际地址的 LSB （最低有效位）的地址指针和包括该信息组的数据信息组源信息的最重要的分量的数据（有用位），例如在每种情况下的来自 DCT 变换（离散余弦变换）的 dc 分量和重要的即更大的交变分量. 直正需要的信息组的有用数据长度以后称作实际信息组长度 BL . BL 可大于、等于或小于平均信息组长度 m .

例如，如果 BL>m,则 FL = 0，如果 BL≤m 则 FL = 1 。在第一种情况下，超过平均信息组长度的数据借助于指针地址被存储在中间，以通过把它附在 BL<m 的信息组中的有用位上的方式将其传输. 在第二种情况下，当前有用数据信息组的有用位先被传输，然后借助于指针地址，将超过平均信息组长度的其它信息组的有用位从一个缓冲存储器中读出.根据本发明的方法， FL = m 是否与地址信息标记 FL “ 0 ”或“ 1 ”相联系是不重要的. 此外，在每种情况下，恢复指针对 REC 被插入有用数据组成图象行（以后称之为信息组群）的预定数（如 6 或 8 ）之间. 这些恢复指针是完全地址字. 该指针对的一个指针 POIO 为缓冲存储器提供一个实写地址，借助它将 BL>m 的信息组交变分量或信息组的超过平均信息组长度的数据项存储在中间. 该指针对的另一个指针 POI1 为缓冲存储器提供一个实读地址，借助它，将 BL>m 的信息

组交变分量或信息组的超过平均信息组长度的各个还不是最早传输的数据项被立即存储。最好通过使用恢复指针对和 LSB 的缩短的地址指针，在不对上述编码/译码的功能造成影响的情况下，使附加数据能够插入当前数据流。这在例如信息组末端可能发生。

从根本上讲，本发明的方法适用于数据传输和/或存储，其中在编码器端，数据项最初被一部分一部分地转换成具有不同字长的数字信号并随后利用第一存储装置被分配给具有恒定字长的信息组，其中数字信号部分经过选择的数据分量－特别是来自各个图象点信息组变换的 dc 分量和最重要的交变分量被放在这些信息组的每一个之中，然后事先利用具有读写地址的地址指针信息而存储在存储装置中间的具有小于平均字长的信息组被从具有大于平均字长的信息组中分离出的数据分量填充，其中地址信息被同时传输和/或存储，在译码器端，通过利用第二存储装置和地址，信息，根据信息组的最初的不同的字长重新构造信息组，而从具有大于平均字长的信息组中分离出的数据分量被分别及时地附加在原本属于这些信息组的经选择的数据分量上，基中在编码器端：

在预定数目的信息组的每一群开始之前，传输和/或记录具有全字宽的相应的写和读地址；

属于一个信息组的地址指针信息仅仅包含这样一些信息组的写或读地址的全字宽 LSB，该信息组对应于预定最大字长和平均长之差；

在译码器端：

从传输和/或记录的数据流中，确定信息组群的具有全字宽的

写和读地址以及每个信息组的写或读地址；

利用第二存储装置和这些地址；根据信息组的最初的不同字长重新构造信息组，而从具有大于平均字长的信息组中分离出的数据分量被分别及时地附加在原本属于这些信息组的、经选择的数据分量上，从而在数据流的传输和/或记录被中断中受到干扰之后，借助于具有全字宽的写和读地址，仍能进行无错译码。

本发明的另一目的是提供一种用于本发明方法的编码器。

从根本上讲，根据发明的编码器设有一个编码电路，它将数据项一部分一部分地转换成具有不同字长的数字信号，并设有一个下游多路转换器，它利用下游长一存储装置形成具有恒定平均字长的信息组，从而把来自数字信号部分的经选择的数据分量，特别是带有相关地址的 dc 分量和最重要的交变分量，存储在第一存储装置的这些信息组的第一个之中，并且字长小于平均字长的信息组被从字和大于平均字长的信息组中分离出来的数据分量所填充，还设有一个与存储装置的下游相连的多路分配器，它对属于一个相应的信息组的数据分组，并将其传到一通道，还设有一个与第一存储装置相连的电路，用于计算地址指针，该指针控制多路转接器和多路分配器并且为每个信息组向第一存储装置提供一个地址信息标记和减小了字宽的写或读地址，并为每个信息组群向第一存储装置提供全字宽的写和读地址。

本发明的再一目的是提供一种用于本发明的方法和译码器。

从根本上讲，本发明的译码器有一处连接在通道下游的地址指针译码电路，用于为地址信息标记和减小了字宽的写或读地址的每个信息组并为第个信息组群分离全字宽的写和读地址，并把

它们送到一地址计算电路，还设有一个连接在地址指针译码电路下游的多路转接器，它与下游 的第二存储装置一起，将数据信息互助重新构成造成原有的不同字长，还设有一个下游多路分配器，它对属于一个相应的信息组的数据分组，并使其到达可变长度译码器，在它的输出端可以得到对应于编码期间的源数据的数据，从而地址计算电路控制多路转换器和多路分配器，并向第二存储装置提供相应的地址。

本发明的实施例将借助于附图予以说明。图中:

图 1 是本发明的恢复信息和有用数据信息组的结构;

图 2 是本发明的编码器和译码器的电路框图。

在图 1 中，具有平均信息组长度 m 的有用数据信息组除了包含 dc 分量 DC 和交变分量 AC 外，还包含地址指针信息 POIa … h 和地址信息标记 FLa … h。第一信息组的数据项带有下标“a”，第二信息组的数据项带有下标"b"，而比如第八信息组的数据项带有下标"h"。下标“o"表示写指针，而下标” 1 “表示读指针。信息组的剩余部分可以填充附加数据项或来自其它信息组的交变分量 Acx。此外，信息组还可以进一步包含译码所必须的数据，例如一个标记，它指出编码过程是适用于 8*8DCT 还是 4*8DCT，和/或指出是关于信息组中的活动信息还是错误防止信息。对隔行扫描图象信号中的静态图象内容最好用 8*8DCT，而对动态图象内容最好用 2*(4*8)DCT。

此外，根据本发明，包括缓冲存储装置用的全写和读地址的恢复指针对 REC_A、REC_B … 按有规则的间隔插入，例如对于 1M 位的缓冲存储器在每种情况下都用 20 位作为间隔，从而使当前信

息组的各个地址指针POIa … h仅仅包含缓冲存储器的写或读地址的最后位: POI_0 或 POI_1 = REC + | BL − m |.

因而地址指针的字长对应于有用数据信息组或有用位最大出现的或允许的位数减去平均信息组长 m。如果一个大的信息组具有例如 500 位，那么地址指针的字长被设置为 9 位的最小值（ 2^9 = 512 ）。

例如，如果 m = 20 位， BL − 50 位，并且如果恢复指针 REC_A 的写指针 POI_0 处于实际地址 100，读指针 POI_1 处于实际地址 0，那么在下一个有用数据信息组中， FLa = 0 且 POI_{0a} = 100 + | 50 − 20 | = 130。如果其后的信息组具有 BL = 18，那么在这一有用数据信息组中 FLb = 1 和 POI_{1b} = 0 + | 18 − 20 | = 2。如果随后的信息组具有 BL = 30，那么 FL_C = 0 和 POI_{0C} = 130 + | 30 − 20 | = 140。如下面将要说明的，如果没有附加数据项 AD 插入，那么恢复指针 REC_B 的结果为 POI_a … h 的值的相应的和。

由于根据本发明而将指针信息分割了，所以对例如每 6 − 8 个信息组需要额外的 2*20 位，与 PCE/EP/91/01954 相比，每个有用数据信息组中节省了 20 − 9 = 11 位。指针信息的整个数据传输速率下降了，并且（图象）数据编码的质量相应地得到了提高。借助于恢复指针，在传输式还原过程中受到干扰之后，还能进一步进行无误差译码。

特别有利的是，由于双指针 REC 和 POI，附加的数据项 AD 可以被插入上述数据流中而不会干扰其运行，即使在出现一个误并之后也是如此。

有用的数据信息组可以包含 EL/POE/DC 或 FL/POI/DC/AC

或另外还包含 ACx,AD 和 ACx/AD．在每一种情况下，对一个非恒定的全部数据流，必须使用通常的调整方法（例如量化）进行控制，以便在中间存储期间存储器不会出现过满或过空现象。这一调整可以从 REC 的值得到。

在诸如一个数字录象机中，能以快速搜索模式从记录媒体中读出与一个恢复指针和下一个恢复指针（包括误差预防）之间的一定间隔有关的数据磁道。由于绝对地址 REC，所以图象的相应部分得以在显示器屏幕上的正确位置显示出来。

用某些传输（例如地面或卫星发射数字电视信号）或记录图象信号例如 MPEG（移动图象专家组）的编码方法，会出现帧内和帧间编码图象。从而每个编码的图象点信息组都包含信息组标记的一个结束标志、在此，本发明的优点是，帧间编码图象点信息组，可以作为附加数据 AD 和采用 dc 分量 DC、交变分量 AC 或 AC_X 的帧内编码图象信息组，而被传输或记录，从而因为信息组长度 BL 可以由指针信息的译码结束标志决定，所以就能省去帧内编码图象点信息组的信息组标记的结束标志。帧间信息组因此可从不同的时间区域内获得。

图 2 显示了实现本发明的数据传输或存储的编码器和译码器的电路框图。诸如 DCT 变换图象数据的项在编码电路 1 中被量化、以可变长度（VLC）被编码并为交变分量提供地址。根据下一个信息组的长度，下游连接的多路转接器 2 将信息组数据分配给随后的双端口 RAM3 和 4。恢复指针对 REC、地址信息标记 FL 和地址指针 POI 通过计算指针的电路 13 被作为每个信息组的时写入双端口 $RAM_{FIX}3$ 中 。计算指针的电路 13 同样从该数据为

缓冲存储暂时盈余的有用位的双端口 $RAM_{VAR}4$ 形成地址信息。

对 FL = 0， POI_0 象如上所述的那样表示双端口 $RAM_{VAR}4$ 的那个地址已经写入了数据。对 FL = 1,POI_1 表示从双端口 $RAM_{VAR}4$ 的那个地址读出了属于其它信息组的数据项。在与双端口 RAM 相连的多路分配器 5 中，有用位再次被一起送回并与数据项 REC、 FL 和 POI 一道送到通道或存储媒体 6 。

利用指针译码电路 7 已经译码这一信息，从计算地址的电路 14 可以得到双端口 $RAM_{FIX}9$ 和双端口 $RAM_{VAR}10$ 所需要的地址信息。如上所述，对 FL = 0,POI_0 表示在译码器端，沿可变长度译码器 12 的方向从双端口 $RAM_{VAR}10$ 中读出有用位的地址。该译码器的功能与编码电路 1 相反。对 FL = 1,POI_1 表示将数据项写入双端口 $RAM_{VAR}10$ 的地址。与编码部分方式相对应，相应的多路转换器位于地址指针译码器 7 和 RAM9、 10 之间，相应的多路分配器位于 RAM9、 10 和可变长度译码器 12 之间。也可以用其它存储装置如磁盘或光存储器来代替双端口 RAM 。

此外，在编码侧的双端口 $RAM_{VAR}4$ 的输入端，可设有一个受指针计算电路 13 控制的开关 SW1；通过这个开关，附加数据项 DA 可以以上述方式读出。在译码器侧，在双端口 $RAM_{VAR}10$ = 的输出端，有一个相应的受地址计算电路 14 控制的开关 SW2，用于释放附加数据 DA 。

借助于编码器端的缓冲存储器，一般能够保证读指针不“超越”写指针。“超越”是指企图从当时还没有写入的存储装置中读出信息。指针计算电路 13 也能够通过对指针进行适当比较来另外保证不出现此类情况。此外，没有用于译码器端的例如字长非

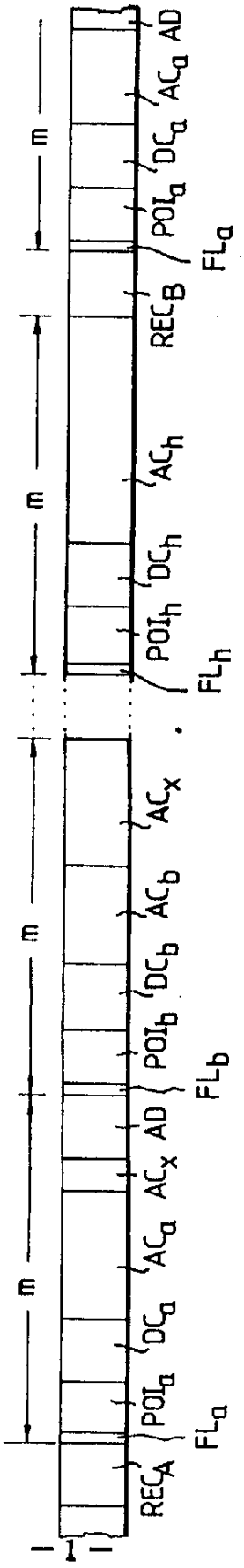
常长的可变代码字可以插入数据流。

例如，如果在具有 BL>m 的信息组之后跟随非常多的具有 BL = m 的信息组，则由于一直持续进行传输或存储，在译码器端就在很长时间内不能得到盈余的有用位，以致当具有 BL<m 的信息组到来时，由于 RAM 的存储量有限，这些有用位便不能再被分配。为了避免这种情况，通过适当的控制，例如每个有用数据信息组一位或一字节或平均信息组长 m 的 10 %，将数据项有规则地、强迫地从 RAM4 中移去。然后通过调整缓冲器对这种移去进行相应的补偿。

编码器端和译码器端的存储装置最好同时用作量化缓冲器。从而写和读指针之间的地址差表明了这些量化缓冲器的占满程度。

说　明　书　附　图

图 1


m
m
m
AD
AC_a
DC_a
POI_a
FL_a
REC_B
AC_h
DC_h
POI_h
FL_h
AC_x
AC_b
DC_b
POI_b
FL_b
AD
AC_x
AC_a
DC_a
POI_a
FL_a
REC_A
1

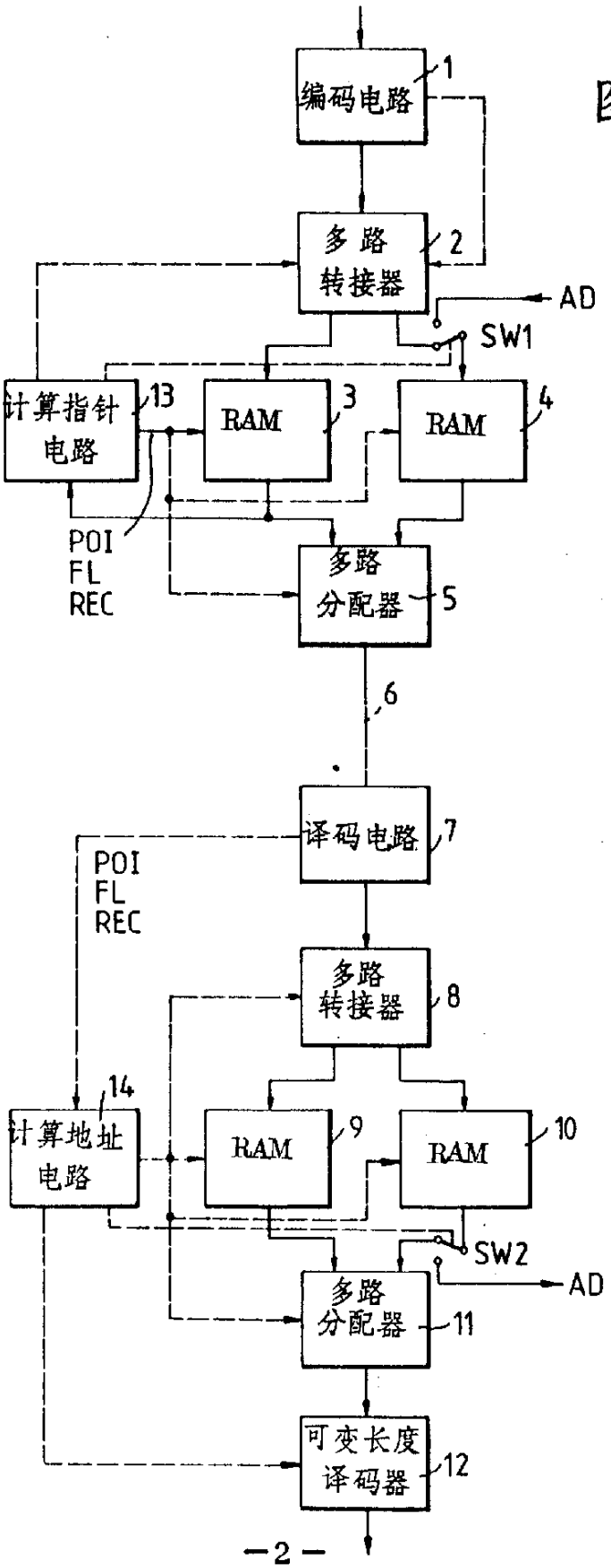

编码电路
1
多路
转接器
2
AD
SW1
计算指针
电路
13
RAM
3
RAM
4
POI
FL
REC
多路
分配器
5
6
译码电路
7
POI
FL
REC
多路
转接器
8
14
计算地址
电路
RAM
9
RAM
10
SW2
AD
多路
分配器
11
可变长度
译码器
12

图 2