

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 16 年 11 月 18 日 (2004.11.18)

【公開番号】特開 2004-6936 (P2004-6936A)

【公開日】平成 16 年 1 月 8 日 (2004.1.8)

【年通号数】公開・登録公報 2004-001

【出願番号】特願 2003-199728 (P2003-199728)

【国際特許分類第 7 版】

H 0 1 L 21/336

G 0 2 F 1/1368

H 0 1 L 21/3205

H 0 1 L 21/768

H 0 1 L 29/423

H 0 1 L 29/49

H 0 1 L 29/786

【F I】

H 0 1 L 29/78 6 1 2 D

G 0 2 F 1/1368

H 0 1 L 29/58 G

H 0 1 L 21/90 A

H 0 1 L 21/88 R

H 0 1 L 29/78 6 2 7 C

H 0 1 L 29/78 6 1 7 L

H 0 1 L 29/78 6 1 7 M

【手続補正書】

【提出日】平成 15 年 11 月 20 日 (2003.11.20)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に形成された第 1 金属膜パターン及び前記第 1 金属膜パターン上に形成された第 2 金属膜パターンを含むゲート電極と、
 前記基板上に形成された前記第 1 金属膜及び第 2 金属膜を含むゲートパッドと、
 前記ゲート電極上に形成され、前記ゲートパッドの前記第 2 金属膜の一部を露出させる絶縁膜パターンと、
 前記ゲート電極及び前記絶縁膜パターン上に形成された半導体膜パターンと、
 前記半導体膜パターン上に形成され、分離されている不純物注入半導体膜パターンであって、前記半導体膜パターンの上面と接触し、前記ゲート電極上に形成された前記半導体膜パターンの一部を露出させる不純物注入半導体膜パターンと、
 前記不純物注入半導体膜パターンの一部上に形成されたソース電極及びドレイン電極と、
 T F T 領域で前記ソース電極及びドレイン電極上に形成され、ゲートパッド領域で前記絶縁膜上に形成された保護膜パターンであって、前記ドレイン電極上にコンタクトホールを有し、前記ゲートパッド領域で前記第 2 金属膜パターンの上面を露出させる保護膜パターンと、
 前記保護膜パターン上で前記ドレイン電極に電氣的に連結された第 1 画素電極パターンと

、
前記ゲートパッド領域で前記第2金属膜の露出された領域に電氣的に連結された第2画素電極パターンと、

を備えることを特徴とするTFT基板。

【請求項2】

前記第2金属膜はCr、Mo、Ta及びTiよりなるグループから選択された金属を含むことを特徴とする請求項1に記載のTFT基板。

【請求項3】

前記第1金属膜はAlまたはAl合金を含むことを特徴とする請求項2に記載のTFT基板。

【請求項4】

前記絶縁膜は化学式 SiN_x で表される窒化膜を含むことを特徴とする請求項1に記載のTFT基板。

【請求項5】

前記第1及び第2画素電極パターンはITOを含むことを特徴とする請求項1に記載のTFT基板。

【請求項6】

前記保護膜パターンの一部は前記ソース電極及び前記ドレイン電極間に位置した前記半導体膜パターンと直接接触することを特徴とする請求項1に記載のTFT基板。

【請求項7】

前記第2金属膜パターンの厚さは前記第1金属膜パターンと同じ又は前記第1金属膜パターンより薄いことを特徴とする請求項1に記載のTFT基板。

【請求項8】

前記第2金属膜パターンの幅は前記第1金属膜パターンと同じ又は前記第1金属膜パターンより狭いことを特徴とする請求項1に記載のTFT基板。

【請求項9】

前記第1金属膜パターンの幅は前記第1金属膜パターンの底から段々と狭くなることを特徴とする請求項1に記載のTFT基板。

【請求項10】

前記第2金属膜パターンは耐火金属を含むことを特徴とする請求項1に記載のTFT基板。

【請求項11】

前記第1金属膜パターンはAlまたはAl合金を含むことを特徴とする請求項10に記載のTFT基板。

【請求項12】

透明基板上に形成された少なくとも1つの耐火金属膜パターンを含むゲート電極及びゲートパッドと、

前記ゲート電極上に形成され、前記ゲートパッドの一部を露出させる絶縁膜パターンと、
前記ゲート電極及び前記絶縁膜パターン上に形成された半導体膜パターンと、

前記半導体膜パターン上に形成され、分離されている不純物注入半導体膜パターンであって、前記半導体膜パターンの上部表面と接触し、前記ゲート電極上に形成された前記半導体膜パターンの一部を露出させる不純物注入半導体膜パターンと、

前記不純物注入半導体膜パターンの一部上に形成されたソース電極及びドレイン電極と、
TFT領域で前記ソース電極及びドレイン電極上に形成され、ゲートパッド領域で前記絶縁膜上に形成された保護膜パターンであって、前記ドレイン電極上にコンタクトホールを有し、前記ゲートパッド領域で前記第2金属膜パターンの上面を露出させる保護膜パターンと、

前記保護膜パターン上で前記ドレイン電極に電氣的に連結された第1画素電極パターンと

、
前記ゲートパッド領域で前記第2金属膜の露出された領域に電氣的に連結された第2画素

電極パターンと、
を備えることを特徴とする T F T 基板。

【請求項 1 3】

前記ゲート電極及び前記ゲートパッドは共に、前記耐火金属膜パターンと他の金属膜パターンとを含むことを特徴とする請求項 1 2 に記載の T F T 基板。

【請求項 1 4】

前記耐火金属膜パターンは C r、M o、T a 及び T i よりなるグループから選択された金属を含むことを特徴とする請求項 1 3 に記載の T F T 基板。

【請求項 1 5】

前記金属膜パターンは A l または A l 合金を含むことを特徴とする請求項 1 3 に記載の T F T 基板。

【請求項 1 6】

前記絶縁膜は化学式 $S i N_x$ で表される窒化膜を含むことを特徴とする請求項 1 2 に記載の T F T 基板。

【請求項 1 7】

前記第 1 及び第 2 画素電極パターンは I T O を含むことを特徴とする請求項 1 2 に記載の T F T 基板。

【請求項 1 8】

前記保護膜パターンの一部は前記ソース電極及び前記ドレイン電極間に位置した前記半導体膜パターンと直接接触することを特徴とする請求項 1 2 に記載の T F T 基板。

【請求項 1 9】

前記耐火金属膜パターンの厚さは前記金属膜パターンと同じ又は前記金属膜パターンより薄いことを特徴とする請求項 1 3 に記載の T F T 基板。

【請求項 2 0】

前記耐火金属膜パターンの幅は前記金属膜パターンと同じ又は前記金属膜パターンより狭いことを特徴とする請求項 1 3 に記載の T F T 基板。

【請求項 2 1】

前記金属膜パターンの幅は前記金属膜パターンの底から段々と狭くなることを特徴とする請求項 1 3 に記載の T F T 基板。

【請求項 2 2】

前記金属膜パターンは前記耐火金属膜パターンの下方に形成されることを特徴とする請求項 2 1 に記載の T F T 基板。

【請求項 2 3】

前記半導体膜パターンは非晶質シリコンであることを特徴とする請求項 1 2 に記載の T F T 基板。