



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I528349 B

(45)公告日：中華民國 105 (2016) 年 04 月 01 日

(21)申請案號：100104280

(22)申請日：中華民國 100 (2011) 年 02 月 09 日

(51)Int. Cl. : G09G3/36 (2006.01)

G09G3/20 (2006.01)

(30)優先權：2010/02/12 日本

2010-029446

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；小山潤 KOYAMA, JUN (JP)

(74)代理人：林志剛

(56)參考文獻：

JP 2002-182619A

US 2002/0036636A1

US 2005/0083084A1

US 2008/0180385A1

審查人員：陳恩笙

申請專利範圍項數：13 項 圖式數：14 共 67 頁

(54)名稱

顯示裝置以及驅動方法

DISPLAY DEVICE AND DRIVING METHOD

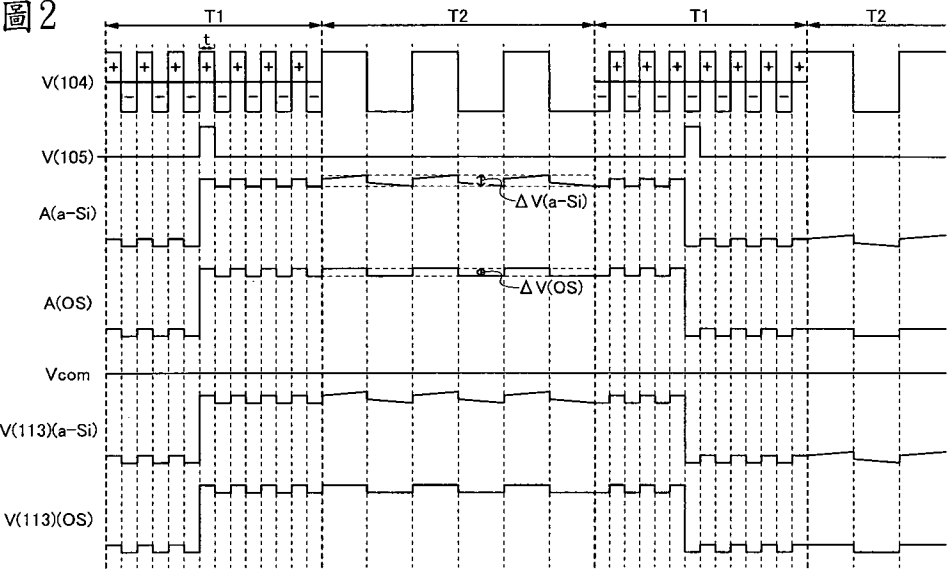
(57)摘要

本發明的目的在於降低顯示裝置的耗電量並抑制顯示品質的降低。作為設置在顯示裝置的各像素中的電晶體，使用具有氧化物半導體層的電晶體。另外，藉由將該氧化物半導體層高純度化，可以降低該電晶體的關閉狀態(off-state)電流。由此，可以抑制根據該電晶體的關閉狀態電流的數據信號的值的變動。也就是說，設置有該電晶體的像素數據信號的寫入頻率降低時(暫停期間延長時)發生的顯示劣化(變化)可以被抑制。並且，可以抑制暫停期間中對信號線提供的交流電驅動信號的頻率降低時產生的顯示不均勻。

An object is to reduce power consumption of a display device and to suppress deterioration of display quality. As a transistor provided for each pixel, a transistor including an oxide semiconductor layer is used. Note that off-state current of the transistor can be decreased when the oxide semiconductor layer is highly purified. Therefore, variation in the value of a data signal due to the off-state current of the transistor can be suppressed. That is, display deterioration (change) which occurs when writing frequency of the data signal to the pixel including the transistor is reduced (when a break period is lengthened) can be suppressed. In addition, flickers in display which generates when the frequency of an alternating-current driving signal supplied to a signal line in the break period is reduced can be suppressed.

指定代表圖：

圖 2



符號簡單說明：

V(104) . . . 信號線
104 的電位

V(105) . . . 掃描線
105 的電位

A(a-Si) . . . 節點 A
的電位

A(OS) . . . 節點 A
的電位

Vcom . . . 公共電位

V(113)(a-Si) . . . 液
晶元件 113 的電壓

V(113)(OS) . . . 液
晶元件 113 上的電壓

T1 . . . 信號線 104
在掃描期間

T2 . . . 暫停期間

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100104280

※申請日：100 年 02 月 09 日

※IPC 分類：

G-9G 3/36 (2006.01)

一、發明名稱：(中文／英文)

G-9G 3/20 (2006.01)

顯示裝置以及驅動方法

Display device and driving method

二、中文發明摘要：

本發明的目的在於降低顯示裝置的耗電量並抑制顯示品質的降低。作為設置在顯示裝置的各像素中的電晶體，使用具有氧化物半導體層的電晶體。另外，藉由將該氧化物半導體層高純度化，可以降低該電晶體的關閉狀態(off-state)電流。由此，可以抑制根據該電晶體的關閉狀態電流的數據信號的值的變動。也就是說，設置有該電晶體的像素數據信號的寫入頻率降低時（暫停期間延長時）發生的顯示劣化（變化）可以被抑制。並且，可以抑制暫停期間中對信號線提供的交流電驅動信號的頻率降低時產生的顯示不均勻。

三、英文發明摘要：

An object is to reduce power consumption of a display device and to suppress deterioration of display quality. As a transistor provided for each pixel, a transistor including an oxide semiconductor layer is used. Note that off-state current of the transistor can be decreased when the oxide semiconductor layer is highly purified. Therefore, variation in the value of a data signal due to the off-state current of the transistor can be suppressed. That is, display deterioration (change) which occurs when writing frequency of the data signal to the pixel including the transistor is reduced (when a break period is lengthened) can be suppressed. In addition, flickers in display which generates when the frequency of an alternating-current driving signal supplied to a signal line in the break period is reduced can be suppressed.

四、指定代表圖：

(一) 本案指定代表圖為：第(2)圖。

(二) 本代表圖之元件代表符號簡單說明：

$V(104)$ ：信號線 104 的電位

$V(105)$ ：掃描線 105 的電位

$A(a-Si)$ ：節點 A 的電位

$A(OS)$ ：節點 A 的電位

V_{com} ：公共電位

$V(113)(a-Si)$ ：液晶元件 113 的電壓

$V(113)(OS)$ ：液晶元件 113 上的電壓

$T1$ ：信號線 104 在掃描期間

$T2$ ：暫停期間

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明關於顯示裝置。尤其是關於主動矩陣型顯示裝置。

【先前技術】

具有以矩陣狀排列的多個像素的主動矩陣型顯示裝置已得到普及。一般來說，該像素包括電晶體、與該電晶體的閘極電連接的掃描線以及與該電晶體的源極和汲極中的一者電連接的信號線。並且，在藉由控制掃描線的電位使電晶體成為導通狀態的同時，以使信號線的電位成為對該像素的數據信號的方式進行控制。由此，可以對所希望的像素提供所希望的數據信號。該顯示裝置藉由依次對各像素進行上述操作來進行圖像的顯示。目前，通常顯示裝置的顯示在1秒中被寫入60次（60Hz）。也就是說，數據信號大約每0.0167秒輸入（重寫）一次。

近年來，由於對地球環境的關心不斷提高，低耗電量型顯示裝置的開發備受矚目。例如，專利文獻1公開了一種藉由降低顯示裝置的顯示的重寫頻率來降低耗電量的技術。下面對專利文獻1所公開的顯示裝置的具體結構進行描述。

在專利文獻1所公開的顯示裝置中，設置有掃描一個畫面的掃描期間以及接在該掃描期間後的比該掃描期間更長的暫停期間(break period)。專利文獻1公開了一種以

下技術：在該暫停期間中，將掃描線的電位固定為非選擇信號並將信號線的電位：(1)設定為固定電位、(2)設定為固定電位然後設定為浮動狀態或者(3)做為交流電驅動信號，其具有等於或低於數據信號的頻率。由此，降低隨著暫停期間的信號線的電位的變動的電力消耗。並且，當在暫停期間中將信號線的電位設定為等於或低於數據信號頻率的交流電驅動信號時（(3)的情況），可以使起因於信號線與像素電極的電容耦合的該像素電極的電位變動在掃描期間與暫停期間基本保持恆定。

[專利文獻1]日本專利申請公開第2002-182619號公報

當在暫停期間中對信號線提供等於或低於數據信號頻率的交流電驅動信號時（(3)的情況），該暫停期間的延長以及該驅動信號的頻率的降低有助於降低耗電量。但是，對應於該暫停期間的延長以及該驅動信號的頻率的降低，與設置於各像素的電晶體的關閉狀態電流的值成比例地，顯示品質降低的可能性提高。

首先，長暫停期間指：在像素保持數據數據信號的情況下，使設置在該像素中的電晶體長期維持關閉狀態。由此，數據信號的值隨該電晶體的關閉狀態電流發生變動，而使各像素的顯示劣化（變化）的可能性提高。

並且，如上所述該驅動信號為交流電信號。所以，信號線的電位有可能成為以下狀態，即：在相當於該驅動信號的特定的半週期的期間中成為比特定的像素所具有的數據信號高的電位，並且在相當於緊接於上述半週期的半週

期的期間中成為比該像素所具有的數據信號低的電位。此時，根據設置在該像素中的電晶體中產生的關閉狀態電流，在相當於前半週期的期間中像素電極的電位上升 $\Delta V1$ ，而在相當於後半週期的期間中像素電極的電位下降 $\Delta V2$ 。這裏， $\Delta V1$ 及 $\Delta V2$ 的值正比於該半週期的長度。也就是說，驅動信號的頻率降低代表著像素所保持的信號的變動變大。所以，數據信號的值隨該電晶體的關閉狀態電流發生變動，由此各像素發生顯示閃爍的可能性提高。

【發明內容】

鑒於上述問題，本發明的一個方式的目的是在於降低顯示裝置的耗電量並抑制顯示品質的降低。

藉由將具有氧化物半導體層的電晶體用作設置在各像素中的電晶體，可以解決上述課題。注意，該氧化物半導體層是藉由徹底地去除成為電子給體（施體）的雜質（氫或水等）而被高純度化的氧化物半導體層。被高純度化的氧化物半導體層中由氫或氧缺陷衍生出的載子極少（接近零），且載子密度低於 $1 \times 10^{12}/\text{cm}^3$ ，最好為低於 $1 \times 10^{11}/\text{cm}^3$ 。也就是說，氧化物半導體層中的由於氫或氧缺陷等的載子密度無限地接近零。因為氧化物半導體層中由於氫或氧缺陷等的載子極少，由此可以使電晶體關閉時的關閉狀態電流降低。

即，本發明的一個方式是一種顯示裝置，包括：在掃描一個畫面的掃描期間中被提供數據信號，而在接於所述

掃描期間後的比所述掃描期間更長的暫停期間中被提供比所述數據信號頻率低的交流電驅動信號的信號線；在所述掃描期間所包含的一水平掃描期間中被提供選擇信號，而在所述一水平掃描期間之外的期間中被提供非選擇信號的掃描線；以及閘極電連接到上述掃描線，源極和汲極中的一者電連接到上述信號線，並設置有具有氧化物半導體層的電晶體的像素。

在本發明的一個方式的顯示裝置中，作為設置在各像素中的電晶體，使用具有氧化物半導體層的電晶體。另外，藉由將該氧化物半導體層高純度化，可以降低該電晶體的關閉狀態電流。由此，可以抑制根據該電晶體的關閉狀態電流的數據信號的值的變動。也就是說，可以抑制當降低對設置有該電晶體的像素寫入數據信號的頻率時（暫停期間延長時）的顯示劣化（變化）。並且，可以抑制當降低暫停期間中對信號線提供的交流電驅動信號的頻率時的顯示不均勻。

【實施方式】

下面，關於本發明的實施例模式將參照附圖給予詳細說明。但是，本發明不侷限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本發明在不脫離其宗旨及其範圍的條件下，其方式及詳細內容可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定於以下所示的實施例模式的記載內容中。

(主動矩陣型顯示裝置的一個例子)

首先，對主動矩陣型顯示裝置的一個例子進行說明。具體地，參照圖1A至1C、圖2、圖3、圖4、圖5、圖6對主動矩陣型液晶顯示裝置的一個例子進行說明，該主動矩陣型液晶顯示裝置設置有掃描一個畫面的掃描期間以及接於該掃描期間後的比該掃描期間長的暫停期間。另外，該掃描期間是對所有排列為矩陣狀的多個像素輸入一次數據信號的期間，而該暫停期間是對所有排列為矩陣狀的多個像素不輸入數據信號的期間。

圖1A是示出主動矩陣型顯示裝置的結構例的圖。圖1A所示的顯示裝置包括像素部101、信號線驅動電路102、掃描線驅動電路103、分別以平行或大致平行的方式排列的電位由信號線驅動電路102控制的多個信號線104以及分別以平行或大致平行的方式排列的電位由掃描線驅動電路103控制的多個掃描線105。並且，像素部101包括多個像素107。另外，多個像素107以矩陣狀排列。另外，多個信號線104分別電連接到以矩陣狀排列的多個像素中的排列到任一系列中的多個像素，多個掃描線105分別電連接到以矩陣狀排列的多個像素中的排列到任一行中的多個像素。此外，信號線驅動電路102及掃描線驅動電路103由外部被輸入信號（例如，數據信號(Data)、時鐘信號(CK)、或起始信號(SP)）及驅動用電源（例如，高電源電位(V_{dd})、或低電源電位(V_{ss})）。

圖 1B 是示出圖 1A 所示的顯示裝置所具有的像素 107 的電路圖的一個例子的圖。圖 1B 所示的像素 107 包括：其閘極電連接到掃描線 105，而源極和汲極中的一者電連接到信號線 104 的電晶體 111；一個端子電連接到電晶體 111 的源極和汲極中的另一者，而另一個端子電連接到提供公共電位（ V_{com} ）的佈線（也稱為公共電位線）的電容元件 112；以及一個端子電連接到電晶體 111 的源極和汲極中的另一者及電容元件 112 的一個端子，而另一個端子電連接到公共電位線的液晶元件 113。另外，電晶體 111 是 n 通道型電晶體。另外，將電晶體 111 的源極和汲極的另一者、電容元件 112 的一個端子及液晶元件 113 的一個端子電連接的節點稱為節點 A。

圖 1C 是示出設置在圖 1B 所示的像素 107 中的電晶體 111 的具體結構的一個例子的圖。圖 1C 所示的電晶體 111 包括設置在具有絕緣表面的基板 120 上的閘極層 121、設置在閘極層 121 上的閘極絕緣層 122、設置在閘極絕緣層 122 上的氧化物半導體層 123 以及設置在氧化物半導體層 123 上的源極層 124a 及汲極層 124b。另外，在圖 1C 所示的電晶體 111 中，形成有覆蓋電晶體 111 並接觸於氧化物半導體層 123 的絕緣層 125 以及設置在絕緣層 125 上的保護絕緣層 126。

如上所述，圖 1C 所示的電晶體 111 含作為半導體層之氧化物半導體層 123。作為用於氧化物半導體層 123 的氧化物半導體可以使用：四元金屬氧化物 $In-Sn-Ga-Zn-O$ 類；三元金屬氧化物 $In-Ga-Zn-O$ 類、 $In-Sn-Zn-O$ 類、 $In-Al-Zn-$

O類、Sn-Ga-Zn-O類、Al-Ga-Zn-O類、Sn-Al-Zn-O類；二元金屬氧化物In-Zn-O類、In-Ga-O類、Sn-Zn-O類、Al-Zn-O類、Zn-Mg-O類、Sn-Mg-O類、In-Mg-O類；或單金屬氧化物In-O類、Sn-O類、Zn-O類等。此外，還可以使上述氧化物半導體含有SiO₂。這裏，例如，In-Ga-Zn-O類氧化物半導體是指至少含有In、Ga、Zn的氧化物，對其組成比沒有特別的限制。另外，也可以含有In、Ga及Zn之外的元素。

另外，氧化物半導體層123可以使用由化學式InMO₃(ZnO)_m (m>0) 表示的薄膜。在此，M表示選自Ga、Al、Mn及Co中的一種或多種金屬元素。例如，作為M，可以採用Ga、Ga及Al、Ga及Mn或Ga及Co等。

上述氧化物半導體是藉由刻意去除成為變動要因的氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質而被高純度化的在電性上為i型（固有型）的氧化物半導體。因此，可以抑制將該氧化物半導體用作半導體層的電晶體的電特性變動。

所以，氧化物半導體中的氫越少越好。另外，被高純度化的氧化物半導體層中的由於氫或氧缺陷等的載子極少（接近零）且載子密度低於 $1 \times 10^{12} / \text{cm}^3$ ，最好為低於 $1 \times 10^{11} / \text{cm}^3$ 。也就是說，使氧化物半導體層中的由於氫或氧缺陷等的載子的密度無限地接近零。因為氧化物半導體層中由於氫或氧缺陷等的載子極少，由此可以降低電晶體的關閉狀態電流。關閉狀態電流越小越好。將上述氧化物

半導體用作半導體層的電晶體具有每微米通道寬度($1\mu\text{m}$)的電流值為 $100\text{zA}/\mu\text{m}$ 或以下，最好為 $10\text{zA}/\mu\text{m}$ 或以下，更較的是為 $1\text{zA}/\mu\text{m}$ 或以下。並且，由於沒有PN接合及熱載子劣化，所以電晶體的電特性沒有受到不利的影響。

像這樣，將藉由徹底地去除包含於氧化物半導體層中的氫而被高純度化的氧化物半導體用於通道形成區的電晶體，可以使其關閉狀態電流變得極小。即，在電晶體的非導通狀態下，可以將氧化物半導體層當作絕緣體來進行電路設計。另一方面，可以預想氧化物半導體層在電晶體的導通狀態下具有比使用非晶矽形成的半導體層更高的電流供給能力。

對於能夠用作具有絕緣表面的基板120的基板的沒有大的限制。例如，可以使用鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃等玻璃基板。

在電晶體111中，可以將成為基底膜的絕緣膜設置在基板120與閘極層121之間。基底膜具有防止雜質元素從基板擴散的作用，並且可以由選自氮化矽膜、氧化矽膜、氮氧化矽膜或氧氮化矽膜中的一種或多種膜的疊層結構來形成。

作為閘極層121，可以使用鈾、鈦、鉻、鋇、鎢、鋁、銅、鈹、鈳等的金屬材料或以這些金屬材料為主要成分的合金材料的單層或疊層來形成。

至於閘極絕緣層122，可以使用利用電漿CVD法或濺射法等形成的氧化矽層、氮化矽層、氧氮化矽層、氮氧化

矽層、氧化鋁層、氮化鋁層、氧氮化鋁層、氮氧化鋁層或氧化鉛層的單層或疊層來形成。例如，可以利用電漿CVD法形成厚度為大於或等於50nm至小於或等於200nm的氮化矽層（ $\text{SiN}_y(y>0)$ ）作為第一閘極絕緣層，並且在第一閘極絕緣層上層疊厚度為大於或等於5nm至小於或等於300nm的氧化矽層（ $\text{SiO}_x(x>0)$ ）作為第二閘極絕緣層。

作為用作源極層124a及汲極層124b的導電膜，例如可以使用含有選自Al、Cr、Cu、Ta、Ti、Mo、W中的元素、以上述元素為成分的合金或組合了上述元素的合金膜等。另外，還可以採用在Al、Cu等的金屬層的下側或上側的一者或兩者層疊Ti、Mo、W等的高熔點金屬層的結構。另外，也可以藉由使用添加有防止在Al膜中產生小丘或晶鬚的元素（Si、Nd、Sc等）的Al材料，來提高耐熱性。

另外，可以使用導電金屬氧化物形成用作源極層124a及汲極層124b（還包括使用與源極層124a及汲極層124b相同層形成的佈線層）的導電膜。作為導電金屬氧化物可以使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，簡稱為ITO）、氧化銦氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或使上述金屬氧化物材料包含氧化矽的材料。

作為絕緣層125，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜或氧氮化鋁膜等的無機絕緣膜。

作為保護絕緣層126，可以使用氮化矽膜、氮化鋁膜、氮氧化矽膜或氮氧化鋁膜等的無機絕緣膜。

另外，爲了減少起因於電晶體的表面凹凸可以在保護絕緣層 126 上形成平坦化絕緣膜。作爲平坦化絕緣膜可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯樹脂等有機材料。此外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）等。另外，也可以藉由層疊多個由上述材料形成的絕緣膜來形成平坦化絕緣膜。

（電晶體的關閉狀態電流）

下面，對求出的包括高純度化的氧化物半導體層的電晶體的關閉狀態電流的結果進行說明。

首先，考慮到包括高純度化的氧化物半導體層的電晶體的關閉狀態電流非常小，準備通道寬度 W 爲 $1\mu\text{m}$ 的足夠大的電晶體進行關閉狀態電流的測量。圖 9 示出對通道寬度 W 爲 $1\mu\text{m}$ 的電晶體進行測量關閉狀態電流的結果。在圖 9 中，橫軸示出閘極電壓 V_G ，縱軸示出汲極電流 I_D 。當汲極電壓 V_D 爲 $+1\text{V}$ 或 $+10\text{V}$ 時，在閘極電壓 V_G 爲 -5V 至 -20V 的範圍內，電晶體的關閉狀態電流爲小於或等於檢出下限 $1 \times 10^{-12}\text{A}$ 。另外，可知電晶體的關閉狀態電流（這裏，單位通道寬度 ($1\mu\text{m}$) 的值）爲小於或等於 $1\text{aA}/\mu\text{m}$ ($1 \times 10^{-18}\text{A}/\mu\text{m}$)。

接著，對進一步準確地求出的包括高純度化氧化物半導體層的電晶體的關閉狀態電流的結果進行說明。如上所述，已知包括高純度化的氧化物半導體層的電晶體的關閉狀態電流爲小於或等於測量器的檢出下限 $1 \times 10^{-12}\text{A}$ 。在此，製造特性評價用元件，並對利用該元件求出的更爲準確

的關閉狀態電流的值（上述測量中小於或等於測量器的檢出下限的值）的結果進行說明。

首先，參照圖10對在電流測量方法中使用的特性評價用元件進行說明。

在圖10所示的特性評價用元件中，三個測量系統800並聯。測量系統800包括電容元件802、電晶體804、電晶體805、電晶體806、及電晶體808。電晶體804及電晶體808使用包括高純度化的氧化物半導體層的電晶體。

在測量系統800中，電晶體804的源極端子和汲極端子中的一者、電容元件802的端子的一者及電晶體805的源極端子和汲極端子中的一者連接到電源（提供 V_2 的電源）。另外，電晶體804的源極端子和汲極端子中的另一者、電晶體808的源極端子和汲極端子中的一者及電容元件802的端子的另一者與電晶體805的閘極端子連接。此外，電晶體808的源極端子和汲極端子中的另一者、電晶體806的源極端子和汲極端子中的一者及電晶體806的閘極端子連接到電源（提供 V_1 的電源）。另外，電晶體805的源極端子和汲極端子中的另一者與電晶體806的源極端子和汲極端子中的另一者連接到輸出端子。

另外，對電晶體804的閘極端子提供控制電晶體804的導通狀態及關閉狀態的電位 V_{ext_b2} ，並對電晶體808的閘極端子提供控制電晶體808的導通狀態及關閉狀態的電位 V_{ext_b1} 。此外，從輸出端子輸出電位 V_{out} 。

接著，對使用上述特性評價用元件的電流測量方法進

行說明。

首先，對爲了測定關閉狀態電流施加電位差的初期化期間的概況進行說明。在初期化期間中，對電晶體 808 的閘極端子輸入使電晶體 808 成爲導通狀態的電位 V_{ext_b1} ，並對連接到電晶體 804 的源極端子及汲極端子的另一者的節點 A（也就是說，連接到電晶體 808 的源極端子及汲極端子的一者、電容元件 802 的端子的另一者及電晶體 805 的閘極端子的節點）提供電位 $V1$ 。這裏，作爲 $V1$ ，例如將其設定爲高電位。另外，使電晶體 804 處於關閉狀態。

然後，對電晶體 808 的閘極端子輸入使電晶體 808 成爲關閉狀態的電位 V_{ext_b1} ，以使電晶體 808 成爲關閉狀態。在使電晶體 808 變爲關閉狀態之後將電位 $V1$ 設定爲低電位。這裏也使電晶體 804 處於關閉狀態。另外，將電位 $V2$ 設定爲與電位 $V1$ 相同的電位。由此，初期化期間結束。在初期化期間完成的狀態下，由於節點 A 與電晶體 804 的源極端子及汲極端子的一者之間產生電位差，並且節點 A 與電晶體 808 的源極端子及汲極端子的另一者之間也產生電位差，所以電晶體 804 及電晶體 808 中有極少量的電荷流過。也就是說，發生關閉狀態電流。

接著，對關閉狀態電流的測量期間的概況進行說明。在測量期間中，將電晶體 804 的源極端子及汲極端子的一者的電位（也就是 $V2$ ）以及電晶體 808 的源極端子及汲極端子的另一者的電位（也就是 $V1$ ）固定爲低電位。另一方面，在測量期間中不固定上述節點 A 的電位（浮動狀態）

。由此，在電晶體 804 及電晶體 808 中流過電荷，隨時間的推移節點 A 所保持的電荷量也發生變化。並且，隨著節點 A 所保持的電荷量的變化節點 A 的電位也發生變化。也就是說，輸出端子的輸出電位 V_{out} 也發生變化。

使用圖 11 示出施加上述電位差的初期化期間以及其後的測量期間中的各電位關係的詳細情況（時序圖）。

在初期化期間中，首先，將電位 V_{ext_b2} 設定為使電晶體 804 成為導通狀態的電位（高電位）。由此，節點 A 的電位成為 $V2$ ，即，成為低電位（ V_{SS} ）。注意，不是必須要對節點 A 提供低電位（ V_{SS} ）。然後，將電位 V_{ext_b2} 設定為使電晶體 804 成為關閉狀態的電位（低電位）以使電晶體 804 成為關閉狀態。並且，接著將電位 V_{ext_b1} 設定為使電晶體 808 成為導通狀態的電位（高電位）。由此，節點 A 的電位成為 $V1$ ，即，成為高電位（ V_{DD} ）。然後，將 V_{ext_b1} 設定為使電晶體 808 成為關閉狀態的電位。由此，節點 A 成為浮動狀態，初期化期間完成。

在其後的測量期間中，將電位 $V1$ 及電位 $V2$ 設定為能夠使電荷流入節點 A 或能夠使電荷從節點 A 流出的電位。這裏，將電位 $V1$ 及電位 $V2$ 設定為低電位（ V_{SS} ）。但是，在測量輸出電位 V_{out} 的時序中，由於需要使輸出電路進行工作，所以有時暫時將 $V1$ 設定為高電位（ V_{DD} ）。另外，將 $V1$ 設定為高電位（ V_{DD} ）的期間是不對測量造成影響的短期間。

當如上所述地施加電位差開始測量期間時，隨時間的

推移節點 A 所保持的電荷量發生變化，由此節點 A 的電位也發生變化。這意味著電晶體 805 的閘極端子的電位發生變化，所以隨時間的推移輸出端子的輸出電位 V_{out} 的電位也發生變化。

下面，對從獲得的輸出電位 V_{out} 算出關閉狀態電流的方法進行說明。

在算出關閉狀態電流之前，先求出節點 A 的電位 V_A 與輸出電位 V_{out} 的關係。由此，可以從輸出電位 V_{out} 求出節點 A 的電位 V_A 。根據上述關係，節點 A 的電位 V_A 作為輸出電位 V_{out} 的函數而可以用如下算式表示。

[算式 1]

$$V_A = F(V_{out})$$

另外，節點 A 的電荷 Q_A 使用節點 A 的電位 V_A 、與節點 A 連接的電容 C_A 及常數 (const) 由下面的式子表示。這裏，與節點 A 連接的電容 C_A 是電容元件 802 的電容與其他電容的和。

[算式 2]

$$Q_A = C_A V_A + const$$

由於節點 A 的電流 I_A 是流入節點 A 的電荷（或從節點 A 流出的電荷）的時間微分，所以節點 A 的電流 I_A 可以使用下面的式子表示。

[算式 3]

$$I_A \equiv \frac{\Delta Q_A}{\Delta t} = \frac{C_A \cdot \Delta F(V_{out})}{\Delta t}$$

如此，可以根據與節點 A 連接的電容 C_A 與輸出端子的輸出電位 V_{out} 求出節點 A 的電流 I_A 。

藉由上述方法，可以測量關閉狀態時的電晶體的源極與汲極之間流過的關閉狀態電流。

這裏，製造具有通道長度 $L=10\mu m$ 、通道寬度 $W=50\mu m$ 的高純度化的氧化物半導體層的電晶體 804 及具有被高純度化的氧化物半導體的電晶體 808。另外，在並聯的各測量系統 800 中，將電容元件 802 的各電容值設定為 $100fF$ 、 $1pF$ 、 $3pF$ 。

另外，在上述測量中，將 V_{DD} 設定為 $5V$ 並將 V_{SS} 設定為 $0V$ 。另外，在測量期間中，原則上將電位 V_1 設定為 V_{SS} ，並每隔 10 秒至 300 秒僅在 100 毫秒的期間中作為 V_{DD} 進行電位 V_{out} 的測定。另外，將用來求出元件中流過的電流 I 的 Δt 設定為 30000 秒。

圖 12 示出上述電流測量的經過時間 Time 與輸出電位 V_{out} 的關係。由圖 12 可以確認出隨著時間的推移的電位的變化情況。

圖 13 示出根據上述電流測量算出的室溫 ($25^\circ C$) 下的關閉狀態電流。另外，圖 13 示出電晶體 804 或電晶體 808 的源極 - 汲極電壓 V 與關閉狀態電流 I 的關係。由圖 13 可知在源極 - 汲極電壓為 $4V$ 的條件下，關閉狀態電流大約為 $40zA/\mu m$ 。另外，可知在源極 - 汲極電壓為 $3.1V$ 的條件下，關閉狀態電流為小於或等於 $10zA/\mu m$ 。另外， $1zA$ 表示 $10^{-21}A$ 。

並且，圖 14 示出根據上述電流測量算出的 $85^\circ C$ 溫度環

境下的關閉狀態電流。圖 14 示出在 85°C 的溫度環境下的源極-汲極電壓 V 與關閉狀態電流 I 的關係。由圖 14 可知在源極-汲極電壓為 3.1V 的條件下，關閉狀態電流為小於或等於 $100\text{zA}/\mu\text{m}$ 。

根據上述結果可知具有被高純度化的氧化物半導體層的電晶體的關閉狀態電流充分地變小。

(主動矩陣型顯示裝置的工作的一個例子)

接著，參照圖 2 對上述顯示裝置的工作的一個例子進行說明。另外，在圖 2 中示意性地示出圖 1B 所示的信號線 104 的電位 ($V(104)$)、掃描線 105 的電位 ($V(105)$)、當電晶體 111 為具有氧化物半導體層的電晶體時的節點 A 的電位 ($A(\text{OS})$)、公共電位 (V_{com}) 及電晶體 111 為具有氧化物半導體層的電晶體時施加在液晶元件 113 上的電壓 ($V(113)(\text{OS})$)。並且，在圖 2 中為了進行比較，還示意性地示出當電晶體 111 為具有非晶矽層的電晶體時的節點 A 的電位 ($A(\text{a-Si})$) 及電晶體 111 為具有非晶矽層的電晶體時施加在液晶元件 113 的電壓 ($V(113)(\text{a-Si})$)。

信號線 104 在掃描期間 ($T1$) 被提供數據信號，而在暫停期間 ($T2$) 被提供交流電驅動信號。另外，該數據信號是每一水平掃描期間 (t ：也稱為一閘極選擇期間) 極性反轉的信號。即，本說明書所公開的顯示裝置是進行閘極線反轉驅動的顯示裝置。另外，該數據信號為模擬信號。另外，該驅動信號是每一長於至少一水平掃描期間之期間即

極性反轉的交流電信號。注意，該驅動信號為二進位信號。另外，可以將該驅動信號的電壓變動設定為數據信號的電壓變動範圍內。

掃描線 105 在掃描期間（ T_1 ）所包含的一特定水平掃描期間被提供高電平電位（選擇信號），而在其他的期間被提供低電平電位（非選擇信號）。即，像素 107 所具有的電晶體 111 在該一特定水平掃描期間成為導通狀態，而在其他的期間成為關閉狀態。

節點 A 在一水平掃描期間中藉由電晶體 111 由信號線 104 被提供數據信號，而在其他期間中不被提供信號。即，在該一水平掃描期間以外的期間中，節點 A 成為浮動狀態。由此，在該一水平掃描期間之外的期間中，節點 A 的電位根據信號線 104 與節點 A 的電容結合而變動。另外，起因於電容結合的節點 A 的電位的變動，不會因為電晶體 111 是具有非晶矽層的電晶體還是具有氧化物半導體層的電晶體而發生太大的變化。

但是，電晶體 111 為具有非晶矽層的電晶體與電晶體 111 為具有氧化物半導體層的電晶體的情況相比，暫停期間中的節點 A 的電位的變動量不同。明確而言，暫停期間（ T_2 ）中的節點 A 的電位的變動量而言，含氧化物半導體層的電晶體比含非晶矽層的電晶體更小（ $\Delta V(a-Si) > \Delta V(OS)$ ）。這是由於含氧化物半導體層的電晶體的關閉狀態電流小於含非晶矽層的電晶體的關閉狀態電流。

另外，這裏，作為公共電位（ V_{com} ）使用固定電位。

作為該固定電位可以使用接地電位或0V等。

液晶元件113被施加節點A的電位與公共電位（ V_{com} ）的電位差的電壓。因此，施加在液晶元件113上的電壓的變化與節點A的電位的變化相同。

像素107中的顯示由施加到液晶元件113的電壓決定。在上述顯示裝置中，該電壓根據與信號線104的電容結合及電晶體111產生的關閉狀態電流等而變動。由此，嚴格地說，像素107中的實際的顯示與根據一水平掃描期間中被輸入到像素107的數據信號而形成的顯示不同。下面對其具體例子進行說明。假設在掃描期間中1秒間對像素107輸入60次（約16.7ms一次）數據信號。此時，一水平期間比16.7ms短數個數量級。這裏，為了方便起見將該一水平掃描期間設定為16.7 μ s（例如，當顯示裝置中的矩陣狀排列的多個像素的行數為1000行時，該一水平掃描期間成為16.7 μ s左右）。此時，由於在該一水平掃描期間以外的期間信號線104也對與像素107同列設置的像素提供數據信號，所以信號線104的電位在該一水平掃描期間以外的期間也發生變動。由此，節點A的電位也根據與信號線104的電容結合而變動，嚴格地說，像素107中的16.7ms間的實際的顯示與根據一水平掃描期間（16.7 μ s）中由信號線104提供的數據信號的顯示不同。

並且，本說明書中所公開的顯示裝置包括暫停期間。假設在暫停期間中信號線104的電位成為固定電位或成為不定狀態時，上述電容結合不影響施加到液晶元件113的

電壓的變動。此時，掃描期間中的像素107的顯示與暫停期間中的像素107的顯示不同。與此相反，本說明書中所公開的顯示裝置在暫停期間中對信號線104提供交流電驅動信號。為此，即使在暫停期間，也可以使施加到液晶元件113的電壓的變動受到與掃描期間相同程度的電容結合的影響。由此，可以使在暫停期間的像素107的顯示與在掃描期間的顯示相同。

另外，本說明書中所公開的顯示裝置使用具有氧化物半導體層的電晶體作為設置在像素107中的電晶體111。由此，可以降低電晶體111的關閉狀態電流對施加到液晶元件113的電壓的影響。從而，可以使像素107中的信號的保持期間延長。即，可以使暫停期間延長。並且，可以降低在暫停期間中施加到液晶元件113的電壓的振幅。由此，可以降低像素107中的顯示的不均勻。該效果尤其在對信號線104提供的交流電驅動信號的頻率被降低時較為顯著。

如上所述，本說明書中所公開的顯示裝置藉由使用具有氧化物半導體層的電晶體作為電晶體111，即使在暫停期間被長期化或者在暫停期間中提供到信號線104的交流電驅動信號的頻率被降低的情況下，也可以保持顯示品質。即，本說明書中所公開的顯示裝置是能夠降低耗電量並抑制顯示品質下降的顯示裝置。

（主動矩陣型顯示裝置的變形例）

上述顯示裝置僅是本發明的一個方式，本發明還包括與該顯示裝置具有不同之處的顯示裝置。

例如，在上述顯示裝置中，示出對公共電位線提供固定電位的結構，但是還可以採用在掃描期間中對公共電位線提供交流電驅動信號（第一公共電位線用驅動信號）的結構（所謂公共反相驅動）（參照圖3）。由此，能夠使數據信號的電壓振幅減半。此時，公共電位線的電位在掃描期間成為具有與數據信號相反極性的二進位信號，而在暫停期間成為具有固定電位的信號。

並且，也能夠在暫停期間中也對公共電位線提供交流電驅動信號（第二公共電位線用驅動信號）（參照圖4）。此時，公共電位線的電位在掃描期間中成為與數據信號具有相反極性的二進位信號（第一公共電位線用驅動信號），而在暫停期間中成為與對信號線104提供的交流電驅動信號具有相同極性的二進位信號（第二公共電位線用驅動信號）。另外，可以將暫停期間中對公共電位線提供的交流電驅動信號（第二公共電位線用驅動信號）的電壓變動設定為掃描期間中對公共電位線提供的交流電驅動信號（第一公共電位線驅動信號）的電壓變動範圍內。另外，可以使暫停期間中對公共電位線提供的交流電驅動信號（第二公共電位線用驅動信號）與暫停期間中對信號線104提供的交流電驅動信號為同一信號。

另外，在上述顯示裝置中，雖然示出在暫停期間中提供到信號線104的交流電驅動信號為二進位信號的結構，

但是該驅動信號還可以由多值的(multivalued)信號構成。

另外，在上述顯示裝置中，雖然示出電容元件112的另一端子及液晶元件113的另一端子分別電連接到被提供有同一公共電位(V_{com})的佈線的結構，但是也可以對電容元件112的另一端子及液晶元件113的另一端子分別電連接的佈線提供不同的公共電位。即，也可以採用電容元件112的另一端子電連接到提供第一公共電位的佈線，而液晶元件113的另一端子電連接到提供與第一公共電位不同的第二公共電位的佈線的結構。

另外，在上述顯示裝置中，雖然示出作為電晶體111採用被稱為通道蝕刻型的底閘結構之一的結構(參照圖1C)，但是電晶體111不侷限於該結構。例如，還可以採用圖5A至圖5C所示的電晶體。

圖5A所示的電晶體510是被稱為通道保護型(也稱為通道暫停型)的底閘結構之一。

電晶體510在具有絕緣表面的基板120上包括閘極層121、閘極絕緣層122、氧化物半導體層123、覆蓋氧化物半導體層123的通道形成區的用作通道保護層的絕緣層511、源極層124a及汲極層124b。另外，覆蓋源極層124a、汲極層124b及絕緣層511形成有保護絕緣層126。

圖5B所示的電晶體520是底閘型的電晶體，並在具有絕緣表面的基板120上包括閘極層121、閘極絕緣層122、源極層124a、汲極層124b及氧化物半導體層123。另外，覆蓋源極層124a及汲極層124b設置有接觸於氧化物半導體

層 123 的絕緣層 125。在絕緣層 125 上還設置有保護絕緣層 126。

在電晶體 520 中，以接觸於基板 120 及閘極層 121 上的方式設置有閘極絕緣層 122，在閘極絕緣層 122 上與其接觸地設置有源極層 124a 及汲極層 124b。並且，在閘極絕緣層 122、源極層 124a 及汲極層 124b 上設置有氧化物半導體層 123。

圖 5C 所示的電晶體 530 是頂閘結構的電晶體之一。電晶體 530 在具有絕緣表面的基板 120 上包括絕緣層 531、氧化物半導體層 123、源極層 124a、汲極層 124b、閘極絕緣層 122 及閘極層 121，分別接觸於源極層 124a、汲極層 124b 地設置與其電連接的佈線層 532a、佈線層 532b。

另外，作為絕緣層 511、531，典型地可以使用如氧化矽膜、氮化矽膜、氧化鋁膜或氮化鋁膜等的無機絕緣膜。作為用於佈線層 532a、佈線層 532b 的導電膜，例如可以使用選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素或以上述元素為成分的合金、組合上述元素的合金膜等。此外，還可以採用在 Al、Cu 等的金屬層的下側或上側的一者或兩者層疊 Ti、Mo、W 等的高熔點金屬層的結構。另外，也可以藉由使用添加有防止在 Al 膜中產生小丘或晶鬚的元素（Si、Nd、Sc 等）的 Al 材料，來提高耐熱性。

（對主動矩陣型顯示裝置提供信號的具體例）

下面，參照圖 6 對具有如下結構的具體例進行說明：

在上述顯示裝置中，在掃描期間對信號線提供數據信號，並在暫停期間提供交流電驅動信號。

圖 6 所示的顯示裝置具有控制器 600。控制器 600 包括：生成數據信號的數據信號生成電路 601、生成交流電驅動信號的驅動信號生成電路 602、在掃描期間生成信號線驅動電路 102 內使用的時鐘信號的參考時鐘信號生成電路 603、輸出對由參考時鐘信號生成電路 603 輸入的時鐘信號進行了分頻的信號的分頻電路 604。另外，分頻電路 604 的輸出信號成為暫停期間中信號線驅動電路 102 內使用的時鐘信號。此外，該數據信號與該時鐘信號被控制為頻率相同。同樣地該驅動信號與該分頻了的信號也被控制為頻率相同。

並且，圖 6 所示的顯示裝置包括開關 605 及開關 606。其中開關 605 選擇對信號線驅動電路 102 輸出數據信號生成電路 601 的輸出信號或驅動信號生成電路 602 的輸出信號；開關 606 選擇對信號線驅動電路 102 輸出參考時鐘信號生成電路 603 的輸出信號或分頻電路 604 的輸出信號。明確而言，開關 605 在掃描期間選擇數據信號生成電路 601 的輸出信號（數據信號），而在暫停期間選擇驅動信號生成電路 602 的輸出信號（驅動信號）。另外，開關 606 在掃描期間選擇參考時鐘信號生成電路 603 的輸出信號，而在暫停期間選擇分頻電路 604 的輸出信號。

藉由設置具有上述結構並進行上述工作的控制器 600，可以實現上述顯示裝置的工作。

(電晶體的製造方法的具體例)

下面，參照圖7A至圖7D對能夠用作電晶體111的電晶體的具體例進行說明。

圖7A至圖7D示出電晶體111的具體結構及製造製程的具體例。另外，圖7D所示的電晶體410是被稱為通道蝕刻型底閘結構的電晶體之一。另外，雖然圖7D示出單閘結構的電晶體，但是根據需要，也可以採用具有多個通道形成區的多閘結構的電晶體。

下面，參照圖7A至圖7D對在基板400上製造電晶體410的製程進行說明。

首先，在具有絕緣表面的基板400上形成導電膜，然後利用第一光刻製程形成閘極層411。另外，該製程中使用的阻劑掩模(resist mask)可以利用噴墨法來形成。利用噴墨法形成阻劑掩模時不使用光掩模，所以可以降低製造成本。

儘管對可用於具有絕緣表面的基板400的基板沒有特別限制，但必要的是該基板至少具有能夠承受之後的加熱處理的耐熱性。例如可以使用如硼矽酸鋇玻璃基板或硼矽酸鋁玻璃基板等的玻璃基板。另外，作為玻璃基板，當後面的加熱處理的溫度較高時，最好使用應變點為730℃以上的玻璃基板。

也可以在基板400和閘極層411之間設置成為基底層的絕緣層。基底層具有防止雜質元素從基板400擴散的功能

，並可以採用選自氮化矽膜、氧化矽膜、氮氧化矽膜和氧氮化矽膜中的一種或多種膜的疊層結構來形成。

另外，作為閘極層 411 可使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹、或鈳等的金屬材料或以上述金屬材料為主要組分的合金材料的單層或疊層來形成。

例如，作為閘極層 411 的雙層的疊層結構，最好採用：在鋁層上層疊鉬層的雙層結構；在銅層上層疊鉬層的雙層結構；在銅層上層疊氮化鈦層或氮化鉭層的雙層結構；或者層疊氮化鈦層和鉬層的雙層結構。作為三層的疊層結構，最好採用鎢層或氮化鎢層、鋁和矽的合金層或鋁和鈦的合金層及氮化鈦層或鈦層的疊層。

接著，在閘極層 411 上形成閘極絕緣層 402。

閘極絕緣層 402 可以利用電漿 CVD 法或濺射法等並使用氧化矽層、氮化矽層、氧氮化矽層、氮氧化矽層或氧化鋁層的單層或疊層來形成。例如，使用含矽烷（ SiH_4 ）、氧及氮的沈積氣體並利用電漿 CVD 法形成氧氮化矽層即可。此外，作為閘極絕緣層 402 可以使用氧化鈺（ HfO_x ）、氧化鉭（ TaO_x ）等高 k 材料。將閘極絕緣層 402 的厚度設定為 100nm 至 500nm（含），當採用疊層時，例如形成厚度為 50nm 至 200nm（含）的第一閘極絕緣層，並在第一閘極絕緣層上層疊地形成厚度為 5nm 至 300nm（含）的第二閘極絕緣層。

這裏，作為閘極絕緣層 402 利用電漿 CVD 法形成厚度為小於或等於 100nm 的氧氮化矽層。

在此，作為閘極絕緣層402，可以使用高密度電漿裝置形成氧氮化矽層。這裏高密度電漿裝置指的是可實現 $1 \times 10^{11}/\text{cm}^3$ 或以上的電漿密度的裝置。例如，施加3kW至6kW的微波功率來產生電漿來形成絕緣層。

在反應室中，作為材料氣體引入矽烷（ SiH_4 ）、一氧化二氮（ N_2O ）及稀有氣體，在10Pa至30Pa的壓力下產生高密度電漿來在玻璃等的具有絕緣表面的基板上形成絕緣層。然後，停止矽烷（ SiH_4 ）的供給，也可以在不暴露於大氣的條件下引入一氧化二氮（ N_2O ）和稀有氣體對絕緣膜表面進行電漿處理。在形成絕緣層之後進行至少引入一氧化二氮（ N_2O ）和稀有氣體來對絕緣膜表面進行的電漿處理。藉由上述製程形成的絕緣層的厚度薄，即使其厚度薄，例如小於100nm也可以確保其可靠性。

當形成閘極絕緣層402時，引入到反應室中的甲矽烷（ SiH_4 ）和一氧化二氮（ N_2O ）的流量比在1：10至1：200的範圍內。此外，作為引入到反應室中的稀有氣體，可以使用氦、氬、氦、氙等。尤其，最好使用廉價的氬。

另外，由於利用高密度等離體裝置得到的絕緣層可以形成為一定的厚度所以具有優越的臺階覆蓋性。另外，利用高密度等離體裝置得到的絕緣層，可以對薄膜的厚度進行精密地控制。

利用上述製程形成的絕緣層與現有的利用平行平板型PCVD設備得到的絕緣層大不一樣。當使用相同的蝕刻液對蝕刻速度進行比較時，利用上述製程形成的絕緣層的蝕

刻速度比利用平行平板型PCVD設備得到的絕緣膜的蝕刻速度慢10%以上或20%以上，由此可以說利用高密度電漿裝置得到的絕緣層是緻密的膜。

另外，由於藉由後面的製程被i型化或實質上被i型化的氧化物半導體（被高純度化的氧化物半導體）對介面能級、介面電荷非常敏感，所以其與閘極絕緣層之間的介面十分重要。因此，要求接觸於被高純度化的氧化物半導體的閘極絕緣層的高品質化。由此，由於使用微波（2.45GHz）的高密度電漿CVD設備可以形成緻密且絕緣耐壓高的高品量的絕緣膜，所以是最好的。藉由使被高純度化的氧化物半導體與高品量的閘極絕緣層密接，可以降低介面能級並使介面特性良好。重要的是：除了作為閘極絕緣層的膜性質良好，還能夠降低與氧化物半導體之間的介面能級密度並形成良好的介面。

接著，在閘極絕緣層402上形成厚度為2nm至200nm(含)的氧化物半導體膜430。另外，最好的是，在利用濺射法形成氧化物半導體膜430之前，進行引入氬氣體來產生電漿的反濺射，以去除附著到閘極絕緣層402表面的粉狀物質（也稱為微粒、塵屑）。反濺射是指不對靶材一側施加電壓而使用RF電源在氬氣圍中對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮、氦、氧等代替氬氣圍。

氧化物半導體膜430使用In-Ga-Zn-O類、In-Sn-O類、In-Sn-Zn-O類、In-Al-Zn-O類、Sn-Ga-Zn-O類、Al-Ga-Zn-

O類、Sn-Al-Zn-O類、In-Zn-O類、In-Ga-O類、Sn-Zn-O類、Al-Zn-O類、In-O類、Sn-O類、Zn-O類的氧化物半導體膜。這裏，作為氧化物半導體膜430使用In-Ga-Zn-O類金屬氧化物靶材並利用濺射法來形成。圖7A相當於這個步驟的截面圖。此外，可以在稀有氣體（典型的是氬）氣圍下、氧氣圍下或稀有氣體（典型的是氬）及氧氣圍的混合氣圍下利用濺射法形成氧化物半導體膜430。另外，當使用濺射法時，最好使用含有2wt%至10wt%的SiO₂的靶材來進行沈積，而使氧化物半導體膜430含有阻礙結晶化的SiO_x（ $x>0$ ），以防止在後面的製程中進行用於脫水化或脫氫化的加熱處理時結晶化。

這裏，使用包含In、Ga及Zn的金屬氧化物靶材（In₂O₃:Ga₂O₃:ZnO=1:1:1[莫耳比]、In:Ga:Zn=1:1:0.5[原子比]）並以如下條件下進行膜沈積：基板和靶之間的距離是100mm；壓力是0.2Pa；直流（DC）電源是0.5kW；氬及氧（氬:氧=30sccm:20sccm，氧流量比率40%）氣圍下。此外，藉由使用脈衝直流（DC）電源，可以減少膜沈積時產生的粉狀物質，厚度分佈亦變均勻，所以是最好的。將In-Ga-Zn-O類膜的厚度設定為5nm至200nm(含)。這裏，作為氧化物半導體膜，使用In-Ga-Zn-O類金屬氧化物靶材利用濺射法形成厚度為20nm的In-Ga-Zn-O類膜。或者，作為含有In、Ga及Zn的金屬氧化物靶材，可以使用具有如下組成比的金屬氧化物靶材：In:Ga:Zn=1:1:1[原子比]或In:Ga:Zn=1:1:2[原子比]。

在濺射法中，有作為濺射電源使用高頻電源的 RF 濺射法、DC 濺射法，並且還有以脈衝方式施加偏壓的脈衝 DC 濺射法。RF 濺射法主要用來形成絕緣膜，而 DC 濺射法主要用來形成金屬膜。

此外，還有可以設置多個材料不同的靶材的多元濺射裝置。多元濺射裝置既可以在同一反應室中層疊形成不同材料的膜，又可以在同一反應室中使多種材料同時放電而進行膜沈積。

此外，還有利用如下濺射法的濺射裝置：在反應室內具備磁石機構的磁控管濺射法；利用不使用輝光放電而使用微波來產生的電漿的 ECR 濺射法。

另外，作為使用濺射法的沈積方法，有如下方法：在沈積時使靶材物質與濺射氣體成分產生化學反應而形成它們的化合物薄膜的反應濺射法；在沈積時對基板也施加電壓的偏壓濺射法。

接著，利用第二光刻製程將氧化物半導體膜 430 加工為島狀氧化物半導體層。另外，該製程中使用的阻劑掩模可以利用噴墨法形成。利用噴墨法形成阻劑掩模時不使用光掩模，因此可以降低製造成本。

接著，對氧化物半導體層進行脫水化或脫氫化。將用於進行脫水化或脫氫化的第一加熱處理的溫度設定為高於或等於 400℃ 且低於或等於 750℃，最好為高於或等於 400℃ 且低於基板的應變點。這裏，將基板放入作為加熱處理裝置之一的電爐中，在氮氣圍下以 450℃ 對氧化物半導體層

進行1小時的加熱處理之後，不使其接觸於大氣以防止水、氫再次混入到氧化物半導體層，由此得到氧化物半導體層431（參照圖7B）。

注意，加熱處理裝置不侷限於電爐而可以是具備利用由電阻發熱體等的發熱體的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置、LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置等的RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA裝置是藉由鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光（電磁波）輻射來加熱被處理物的裝置。GRTA裝置是指使用高溫氣體進行加熱處理的裝置。作為氣體，使用如氫等的稀有氣體或氮那樣的即使進行加熱處理也不與被處理物產生反應的惰性氣體。

例如，作為第一加熱處理可以進行GRTA，其中將基板移動到加熱到高溫，即650℃至700℃的惰性氣體中，進行幾分鐘的加熱，然後將基板從加熱到高溫的惰性氣體中取出。藉由使用GRTA可以在短時間內進行高溫加熱處理。

另外，在第一加熱處理中，最好氮或氫、氬、氫等的稀有氣體中不含有水、氫等。另外，最好將引入加熱處理裝置中的氮或氫、氬、氫等的稀有氣體的純度設定為6N（99.9999%）以上，最好設定為7N（99.99999%）以上（即，將雜質濃度設定為1ppm或以下，最好設定為0.1ppm或以

下)。

另外，也可以對被加工為島狀氧化物半導體層之前的氧化物半導體膜430進行第一加熱處理。此時，在進行第一加熱處理之後，從加熱裝置取出基板，並進行第二光刻製程。

作為用於對氧化物半導體層進行脫水化、脫氫化的加熱處理，可以在以下任一個製程之後進行：形成氧化物半導體層之後；在氧化物半導體層上層疊了源極層及汲極層之後；或者在源極層及汲極層上形成了保護絕緣膜之後。

另外，在閘極絕緣層402中形成開口部時，該製程也可以在對氧化物半導體膜430進行脫水化或脫氫化處理之前或者之後進行。

另外，這裏的氧化物半導體膜430的蝕刻不限定於濕蝕刻，也可以採用乾蝕刻。

作為用於乾蝕刻的蝕刻氣體，最好採用含有氯的氣體（氯類氣體，例如氯(Cl_2)、三氯化硼(BCl_3)、四氯化矽(SiCl_4)、四氯化碳(CCl_4)等）。

另外，還可以使用含有氟的氣體（氟類氣體，例如四氟化碳(CF_4)、六氟化硫(SF_6)、三氟化氮(NF_3)、三氟甲烷(CHF_3)等）、溴化氫(HBr)、氧(O_2)或對上述氣體添加了氦(He)或氬(Ar)等的稀有氣體的氣體等。

作為乾蝕刻法，可以使用平行平板型RIE(Reactive Ion Etching：反應離子蝕刻)法或ICP(Inductively Coupled Plasma：感應耦合電漿)蝕刻法。適當地調節蝕

刻條件（施加到線圈形電極的電力量、施加到基板一側的電極的電力量、基板一側的電極溫度等），以可以蝕刻為所希望的加工形狀。

作為用於濕蝕刻的蝕刻液，可以使用將磷酸、醋酸以及硝酸混合的溶液等。此外，也可以使用ITO-07N（日本關東化學公司製造）。

另外，藉由清洗去除濕蝕刻後的蝕刻液以及被蝕刻掉的材料。也可以對該包含被去除的材料的蝕刻液的廢液進行提純，而對包含的材料進行再利用。藉由從該蝕刻後的廢液中回收包含在氧化物半導體層中的銦等的材料並對其進行再利用，可以有效地利用資源並實現低成本化。

根據材料而適當地調節蝕刻條件（蝕刻液、蝕刻時間、溫度等），以蝕刻成所希望的加工形狀。

接著，在閘極絕緣層402及氧化物半導體層431上形成金屬導電膜。使用濺射法或真空蒸鍍法形成金屬導電膜即可。另外，作為金屬導電膜的材料，例如可以舉出選自鋁（Al）、鉻（Cr）、銅（Cu）、鉭（Ta）、鈦（Ti）、鉬（Mo）、鎢（W）中的元素、以上述元素為成分的合金或組合上述元素的合金等。此外，也可以使用選自錳（Mn）、鎂（Mg）、鋯（Zr）、鈹（Be）、釔（Y）中的任一種或多種材料。另外，金屬導電膜既可以採用單層結構也可以採用兩層以上的疊層結構。例如，可以舉出含有矽的鋁膜的單層結構、銅或以銅為主要成分的膜的單層結構、鋁膜上層疊鈦膜的雙層結構、氮化鉭膜或氮化銅膜上層疊銅

膜的雙層結構、鈦膜上層疊鋁膜並在鋁膜上層疊鈦膜的三層結構等。另外，也可以使用：將鋁（Al）與選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）、釷（Sc）中的一個或多個元素組合的膜、合金膜或氮化膜。

當在形成金屬導電膜之後進行加熱處理時，最好金屬導電膜具有能夠耐受該加熱處理的耐熱性。

利用第三光刻製程在金屬導電膜上形成阻劑掩模，並藉由進行選擇性的蝕刻來形成源極層415a及汲極層415b，然後去除阻劑掩模（參照圖7C）。

另外，當進行金屬導電膜的蝕刻時，以氧化物半導體層431不被去除的方式適當地調節各種材料及蝕刻條件。

這裏，將鈦膜用作金屬導電膜，將In-Ga-Zn-O類氧化物用作氧化物半導體層431，並且將過氧化氫氨水混合物（氨、水、過氧化氫水的混合液）用作蝕刻液。

注意，在第三光刻製程中，有時氧化物半導體層431僅被部分蝕刻，而成爲具有槽部（凹部）的氧化物半導體層。另外，該製程中使用的阻劑掩模可以利用噴墨法來形成。利用噴墨法形成阻劑掩模時不使用光掩模，因此可以降低製造成本。

此外，爲了減少用於光刻製程的光掩模數及製程數，也可以使用由透過的光成爲多種強度的曝光掩模的多色調掩模形成的阻劑掩模進行蝕刻製程。由於使用多色調掩模形成的阻劑掩模成爲具有多種厚度的形狀，且藉由進行灰

化進一步改變形狀，因此可以用於加工為不同圖案的多個蝕刻製程。由此，可以使用一個多色調掩模形成至少對應於兩種以上的不同圖案的阻劑掩模。由此，可以減少曝光掩模數且還可以縮減對應的光刻製程，所以可以實現製程的簡化。

接著，進行使用一氧化二氮（ N_2O ）、氮（ N_2 ）或氬（ Ar ）等氣體的電漿處理。藉由該電漿處理去除附著在露出的氧化物半導體層的表面上的吸附水等。另外，也可以使用氧和氬的混合氣體進行電漿處理。

在進行電漿處理後，以不接觸於大氣的方式形成與氧化物半導體層的一部分接觸的成為保護絕緣膜的氧化物絕緣層 416。

作為氧化物絕緣層 416，至少將其厚度形成為至少 1nm，並適當地使用如濺射法等的不會使水、氬等的雜質混入到氧化物絕緣層 416 的方法形成即可。當氧化物絕緣層 416 中含有氬時，氬進入氧化物半導體層中從而有可能導致氧化物半導體層 431 的背通道低電阻化（N 型化）而形成寄生通道。因此，為了使氧化物絕緣層 416 儘量地不含有氬，作為沈積方法，不使用氬是十分重要的。

這裏，利用濺射法形成用作氧化物絕緣層 416 的厚度為 200nm 的氧化矽膜。將沈積時的基板溫度設定為室溫至 300℃（含）即可，在此設定為 100℃。可以在稀有氣體（典型的是氬）氣圍下、氧氣圍下或稀有氣體（典型的是氬）和氧的混合氣圍下，藉由濺射法形成氧化矽膜。另外，作

為靶材，可以使用氧化矽靶材或矽靶材。例如，可以在氧及氮氣圍下使用矽靶材並利用濺射法來形成氧化矽膜。

接著，在惰性氣體氣圍下或在氧氣體氣圍下進行第二加熱處理（最好為 200°C 至 400°C (含)，例如 250°C 至 350°C (含)）。例如，在氮氣圍下進行 250°C 且 1 小時的第二加熱處理。當進行第二加熱處理時，氧化物半導體層的一部分（通道形成區）以與氧化物絕緣層 416 接觸的狀態受到加熱。由此，氧化物半導體層的一部分（通道形成區）被提供氧。

藉由上述製程，在對氧化物半導體層進行了用於脫水化或脫氫化的加熱處理之後，選擇性地使氧化物半導體層的一部分（通道形成區）成為氧過剩狀態。由此，與閘極層 411 重疊的通道形成區 413 成為 i 型，並以自對準方式形成重疊於源極層 415a 的源極區 414a 及與汲極層 415b 重疊的汲極區 414b。藉由上述製程形成電晶體 410。

在 85°C ， $2 \times 10^6 \text{ V/cm}$ 且時間為 12 小時的閘極偏壓-熱應力試驗（BT 試驗）中，當氧化物半導體中有雜質（氫等）時，雜質和氧化物半導體的主要成分之間的鍵被強電場（B：偏壓）和高溫（T：溫度）切斷，生成的懸空鍵導致臨界值電壓（ V_{th} ）的漂移。鑒於這種情況，藉由極力地去除氧化物半導體的雜質，尤其是氫或水等，並使用上述高密度電漿 CVD 設備形成緻密且絕緣耐壓性高的高品質的絕緣膜來使其與氧化物半導體層的介面特性良好，由此可以得到對 BT 試驗也穩定的電晶體。

並且還可以在大氣中以 100°C 至 200°C (含) 進行 1 小時至 30 小時的加熱處理。這裏，以 150°C 進行 10 小時的加熱處理。在該加熱處理中，既可以保持一定的加熱溫度地進行加熱，又可以反復多次地進行從室溫至 100°C - 200°C 的加熱溫度的升溫及從加熱溫度至室溫的降溫。另外，該加熱處理還可以在形成氧化物絕緣膜之前在減壓下進行。藉由在減壓下進行加熱處理，可以縮短加熱時間。藉由該加熱處理，可以使氫從氧化物半導體層進入到氧化物絕緣層中。

另外，藉由在與汲極層 415b 重疊的氧化物半導體層中形成汲極區 414b，可以提高電晶體的可靠性。明確而言，藉由形成汲極區 414b，可以得到導電性從汲極層 415b 至汲極區 414b 及通道形成區 413 階梯性地變化的結構。

另外，作為氧化物半導體層中的源極區或汲極區，當氧化物半導體層的厚度較薄為 15nm 或以下時其形成在厚度方向的整體，當氧化物半導體層的厚度較厚為 30nm 至 50nm (含) 時，氧化物半導體層的一部分，即與源極層或汲極層接觸的區域以及其附近被低電阻化而形成源極區或汲極區，可以使氧化物半導體層的接近閘極絕緣層的區域成為 i 型。

還可以在氧化物絕緣層 416 上形成保護絕緣層。例如，藉由 RF 濺射法形成氮化矽膜。由於 RF 濺射法具有高量產性，所以作為保護絕緣層的沈積方法是最好的。保護絕緣層使用不包含水分、氫離子或 OH^- 等的雜質並阻擋這些

雜質從外部侵入的無機絕緣膜，而可以使用氮化矽膜、氮化鋁膜、氮氧化矽膜、氧氮化鋁膜等。這裏，作為保護絕緣層，使用氮化矽膜形成保護絕緣層403（參照圖7D）。

（安裝有主動矩陣型顯示裝置的各種電子設備）

下面，參照圖8A至8F對安裝有本說明書中公開的顯示裝置的電子設備的例子進行說明。

圖8A示出筆記本型個人電腦，其由主體2201、框體2202、顯示部2203和鍵盤2204等構成。

圖8B示出個人數位輔助裝置（PDA），在其主體2211中設置有顯示部2213、外部介面2215及操作按鈕2214等。另外，作為操作用附屬部件，有觸控筆2212。

圖8C是作為電子紙的一個例子示出電子書閱讀器2220的圖。電子書閱讀器2220由框體2221及框體2223兩個框體構成。框體2221及框體2223由軸部2237形成為一體，並且可以以該軸部2237為軸進行開閉動作。藉由這種結構，電子書閱讀器2220可以像紙質書籍一樣使用。

框體2221安裝有顯示部2225，並且框體2223安裝有顯示部2227。顯示部2225及顯示部2227既可以採用顯示連屏畫面的結構，又可以採用顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如可以在右邊的顯示部（圖8C中的顯示部2225）中顯示文章，而在左邊的顯示部（圖8C中的顯示部2227）中顯示圖像。

此外，在圖8C中示出框體2221具備操作部等的例子。

例如，框體 2221 具備電源 2231、操作鍵 2233 以及揚聲器 2235 等。利用操作鍵 2233 可以翻頁。另外，還可以採用在框體的顯示部的同一面上設置鍵盤、定位裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子或可與 AC 變壓器及 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。此外，電子書閱讀器 2220 可以具有電子詞典的功能。

此外，電子書閱讀器 2220 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍數據等，然後下載的結構。

另外，電子紙可以應用於顯示資訊的所有領域的電子設備。例如，除了電子書閱讀器之外還可以將其用於海報、電車等交通工具的車廂廣告、信用卡等各種卡片中的顯示等。

圖 8D 是示出行動電話機的圖。該行動電話機由框體 2240 及框體 2241 的兩個框體構成。框體 2241 包括顯示面板 2242、揚聲器 2243、麥克風 2244、定位裝置 2246、影像拍攝裝置用透鏡 2247 以及外部連接端子 2248 等。另外，框體 2240 具備對該行動電話機進行充電的太陽能電池單元 2249、外部記憶體插槽 2250 等。另外，天線內置於框體 2241 內部。

顯示面板 2242 具有觸控屏功能，圖 8D 使用虛線示出被顯示出來的多個操作鍵 2245。另外，該行動電話機安裝有用來將太陽能電池單元 2249 輸出的電壓升壓到各電路所需

要的電壓的升壓電路。另外，除了上述結構以外，還可以採用內藏有非接觸IC晶片、小型記錄裝置等的結構。

顯示面板2242根據使用方式適當地改變顯示的方向。另外，由於在顯示面板2242的同一個面上備有影像拍攝裝置用透鏡2247，所以可以進行視訊電話。揚聲器2243及麥克風2244不侷限於聲音通話，還可以用於視訊電話、錄音、再生等的用途。再者，框體2240和框體2241滑動而可以由如圖8D所示的展開狀態變為重合狀態，從而能夠實現便於攜帶的小型化。

外部連接端子2248能夠與AC變壓器或USB纜線等各種纜線連接，並能夠進行充電或數據通信。另外，將記錄媒體插入到外部記憶體插槽2250中來可以對應更大容量的數據儲存及移動。另外，除了上述功能之外，還可以具有紅外線通信功能、電視接收功能等。

圖8E是示出數位相機的圖。該數位相機由主體2261、顯示部(A)2267、取景器2263、操作開關2264、顯示部(B)2265及電池2266等構成。

圖8F是示出電視裝置的圖。在電視裝置2270的框體2271中安裝有顯示部2273。利用顯示部2273可以顯示影像。此外，在此示出利用支架2275支撐框體2271的結構。

可以藉由利用框體2271具備的操作開關或另外提供的遙控器2280進行電視裝置2270的操作。藉由利用遙控器2280具備的操作鍵2279，可以進行頻道及音量的操作，並可以對在顯示部2273上顯示的影像進行操作。此外，也可

以採用在遙控器 2280 中設置用來顯示從該遙控器 2280 輸出的資訊的顯示部 2277 的結構。

另外，電視裝置 2270 最好設置有接收器或數據機等。藉由接收器，可接收一般電視廣播。此外，藉由數據機連接到有線或無線的通信網路時，可以執行單向（從發送者到接收者）或雙向（在發送者與接收者之間或者在接收者之間）的資訊通信。

【圖式簡單說明】

在附圖中：

圖 1A 是示出顯示裝置的結構的圖，圖 1B 是像素的電路圖，圖 1C 是示出設置在像素的電晶體的一個例子的截面圖；

圖 2 是說明顯示裝置的工作的圖；

圖 3 是說明顯示裝置的工作的圖；

圖 4 是說明顯示裝置的工作的圖；

圖 5A 至圖 5C 是示出設置在顯示裝置的像素中的電晶體的一個例子的截面圖；

圖 6 是示出有關顯示裝置的結構的圖；

圖 7A 至圖 7D 是說明電晶體的圖；

圖 8A 至圖 8F 是說明電子設備的圖；

圖 9 是示出電晶體的特性的圖；

圖 10 是電晶體的特性評價用電路圖；

圖 11 是電晶體的特性評價用時序圖；

圖 12 是 示 出 電 晶 體 的 特 性 的 圖 ；

圖 13 是 示 出 電 晶 體 的 特 性 的 圖 ；

圖 14 是 示 出 電 晶 體 的 特 性 的 圖 。

【 主 要 元 件 符 號 說 明 】

101： 像 素 部

102： 信 號 線 驅 動 電 路

103： 掃 描 線 驅 動 電 路

104： 信 號 線

105： 掃 描 線

107： 像 素

111： 電 晶 體

112： 電 容 元 件

113： 液 晶 元 件

120： 基 板

121： 閘 極 層

122： 閘 極 絕 緣 層

123： 氧 化 物 半 導 體 層

124a： 源 極 層

124b： 汲 極 層

125： 絕 緣 層

126： 保 護 絕 緣 層

400： 基 板

402： 閘 極 絕 緣 層

- 403：保護絕緣層
- 410：電晶體
- 411：閘極層
- 413：通道形成區
- 414a：源極區
- 414b：汲極區
- 415a：源極層
- 415b：汲極層
- 416：氧化物絕緣層
- 430：氧化物半導體膜
- 431：氧化物半導體層
- 510：電晶體
- 511：絕緣層
- 520：電晶體
- 530：電晶體
- 531：絕緣層
- 532a：佈線層
- 532b：佈線層
- 600：控制器
- 601：數據信號生成電路
- 602：驅動信號生成電路
- 603：參考時鐘信號生成電路
- 604：分頻電路
- 605：開關

606：開關

800：測量系統

802：電容元件

804：電晶體

805：電晶體

806：電晶體

808：電晶體

2201：主體

2202：框體

2203：顯示部

2204：鍵盤

2211：主體

2212：觸控筆

2213：顯示部

2214：操作按鈕

2215：外部介面

2220：電子書閱讀器

2221：框體

2223：框體

2225：顯示部

2227：顯示部

2231：電源

2233：操作鍵

2235：揚聲器

2237：軸部

2240：框體

2241：框體

2242：顯示面板

2243：揚聲器

2244：麥克風

2245：操作鍵

2246：定位裝置

2247：影像拍攝裝置用透鏡

2248：外部連接端子

2249：太陽能電池單元

2250：外部記憶體插槽

2261：主體

2263：取景器

2264：操作開關

2265：顯示部（B）

2266：電池

2267：顯示部（A）

2270：電視裝置

2271：框體

2273：顯示部

2275：支架

2277：顯示部

2279：操作鍵

2280：遙控器

解十)

103年1月24日修正頁(本)
對錄

空白頁

七、申請專利範圍：

1. 一種顯示裝置，包括：

信號線，其在掃描期間中被提供數據信號，而在接於該掃描期間之後的比該掃描期間更長的暫停期間中被提供與該數據信號相比頻率更低的交流電驅動信號；

掃描線，其在包括於該掃描期間中的一水平掃描期間中被提供選擇信號，而在該一水平掃描期間之外的期間中被提供非選擇信號；以及

電晶體，其包括銦-鎵-鋅-氧(In-Ga-Zn-O)類氧化物半導體層，與具有電連接到該掃描線的閘極以及電連接到該信號線的源極和汲極中的一者，

其中該包括銦-鎵-鋅-氧類氧化物半導體層之電晶體的關閉狀態電流比包括非晶矽之電晶體的關閉狀態電流小。

2. 根據申請專利範圍第 1 項之顯示裝置，其中一框期間(frame period)由該掃描期間及該暫停期間組成。

3. 根據申請專利範圍第 1 或 2 項之顯示裝置，還包括：

控制該信號線的電位的信號線驅動電路；以及

對該信號線驅動電路選擇性地輸出該數據信號或該驅動信號的控制器，

其中該控制器包括：

生成該數據信號的數據信號生成電路；

生成該驅動信號的驅動信號生成電路；以及

在該掃描期間中選擇該數據信號與在該暫停期間中選

擇該驅動信號而作為該控制器的輸出信號的開關。

4.根據申請專利範圍第 3 項之顯示裝置，其中該控制器包括：

生成與該數據信號頻率相同的第一時鐘信號的參考時鐘信號生成電路；

藉由對該第一時鐘信號進行分頻來生成與該驅動信號頻率相同的第二時鐘信號的分頻電路；以及

在該掃描期間中選擇該第一時鐘信號與在該暫停期間中選擇該第二時鐘信號而作為該信號線驅動電路中使用的時鐘信號的時鐘信號選擇用開關。

5.根據申請專利範圍第 1 項之顯示裝置，其中該驅動信號的電壓變動在該數據信號的電壓變動範圍內。

6.根據申請專利範圍第 1 項之顯示裝置，還包括：

一個端子電連接到該電晶體的源極和汲極中的另一者而另一個端子電連接到公共電位線的電容器；以及

液晶元件，其具有一個端子電連接到該電晶體的源極和汲極中的另一者以及該電容器的一個端子，而另一個端子電連接到該公共電位線，

其中該公共電位線的電位在該掃描期間中成為具有與該數據信號相反的極性的公共電位線用驅動信號，而在該暫停期間中成為具有固定電位的信號。

7.根據申請專利範圍第 1 項之顯示裝置，還包括：

一個端子電連接到該電晶體的源極和汲極中的另一者而另一個端子電連接到被提供有公共電位線的電位的佈線

的電容器；以及

液晶元件，其具有一個端子電連接到該電晶體的源極和汲極中的另一者及該電容器的一個端子，而另一個端子電連接到被提供有該公共電位線的電位的佈線，

其中該公共電位線的電位在該掃描期間中成為具有與該數據信號相反的極性的第一公共電位線用信號，而在該暫停期間中成為具有與該驅動信號具有相同的極性的第二公共電位線用信號。

8.根據申請專利範圍第 7 項之顯示裝置，其中該驅動信號與該第二公共電位線用信號是同一信號。

9.一種顯示裝置的驅動方法，包括如下步驟：

在掃描期間中對信號線提供數據信號；以及

在暫停期間中對該信號線提供交流電驅動信號，

其中該顯示裝置包括該信號線及包括銦-鎵-鋅-氧(In-Ga-Zn-O)類氧化物半導體層與具有源極和汲極中的一者電連接到該信號線的電晶體，

其中該暫停期間接在該掃描期間之後，

其中該暫停期間長於該掃描期間，

並且其中，該交流電驅動信號的頻率低於該數據信號的頻率，

並且其中該包括銦-鎵-鋅-氧類氧化物半導體層之電晶體的關閉狀態電流比包括非晶矽之電晶體的關閉狀態電流小。

10.根據申請專利範圍第 9 項之顯示裝置的驅動方

法，還包括如下步驟：

在包含於該掃描期間中的一水平掃描期間中對掃描線提供選擇信號；以及

在該一水平掃描期間之外的期間中對該掃描線提供非選擇信號。

11.根據申請專利範圍第 9 或 10 項之顯示裝置的驅動方法，其中該交流電驅動信號的電壓變動在該數據信號的電壓變動範圍內。

12.根據申請專利範圍第 9 項之顯示裝置的驅動方法，還包括如下步驟：

在該掃描期間中對公共電位線提供具有與該數據信號相反的極性的公共電位；以及

在該暫停期間中對該公共電位線提供具有固定電位的信號，

其中該公共電位線電連接到液晶元件的一個端子及電容器的一個端子，並且

其中該液晶元件的另一個端子及該電容器的另一個端子電連接到該源極和該汲極中的另一者。

13.根據申請專利範圍第 9 項之顯示裝置的驅動方法，還包括如下步驟：

在該掃描期間中對公共電位線提供具有與該數據信號相反的極性的第一公共電位；以及

在該暫停期間中對該公共電位線提供具有與該驅動信號相同的極性的第二公共電位，

其中該公共電位線電連接到液晶元件的一個端子及電容器的一個端子，並且

其中該液晶元件的另一個端子及該電容器的另一個端子電連接到該源極和該汲極中的另一者。

圖 1A

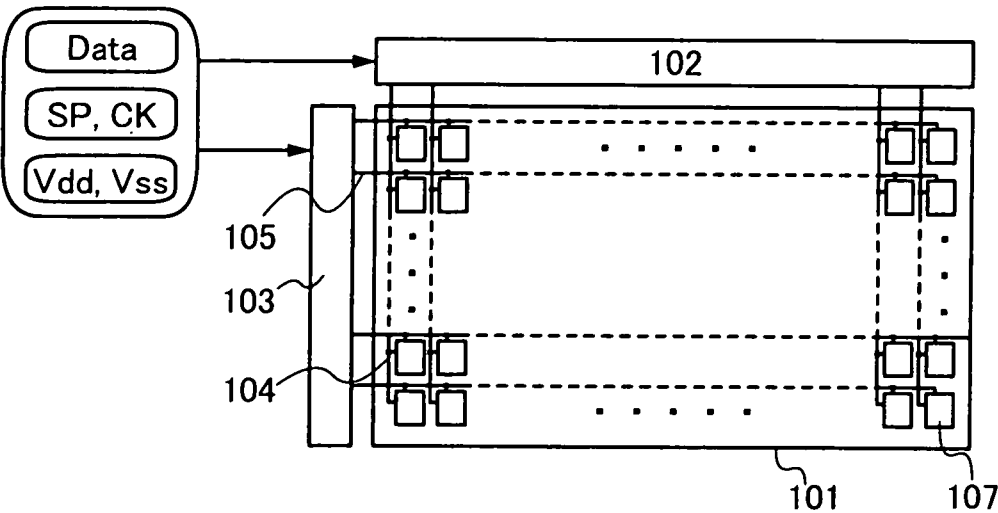


圖 1B

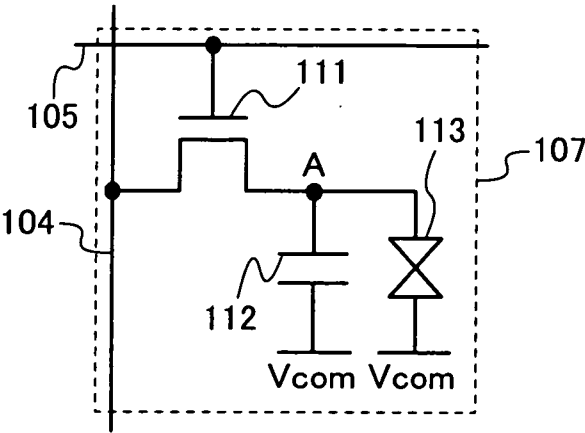


圖 1C

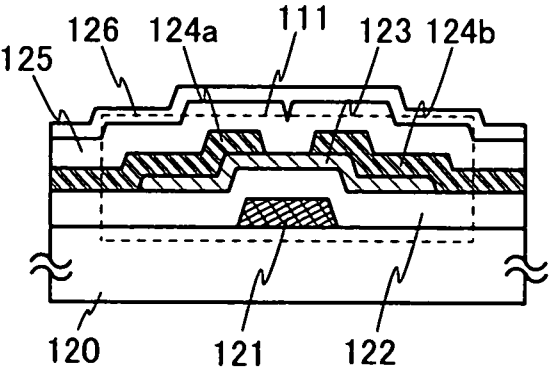


圖2

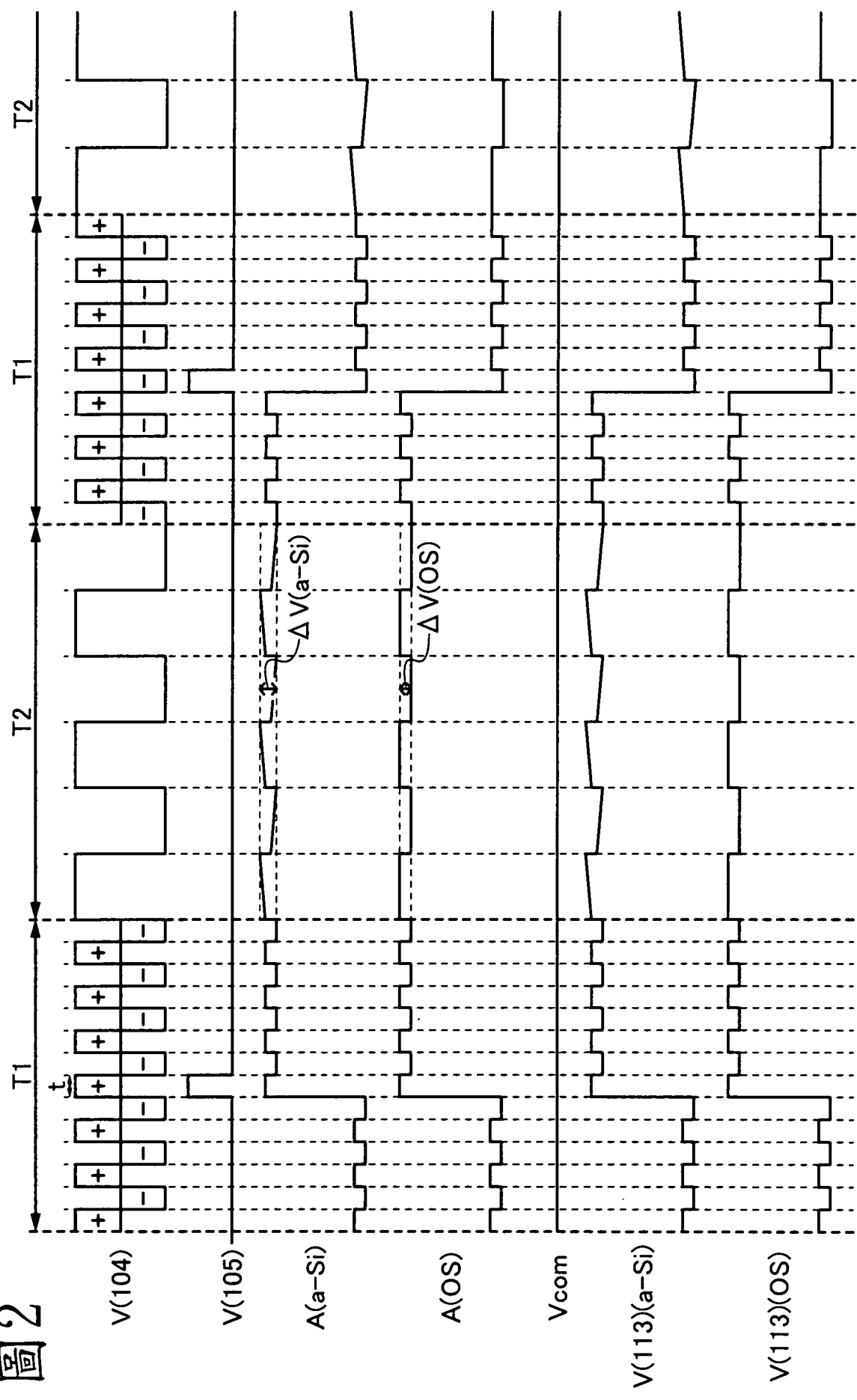


圖 3

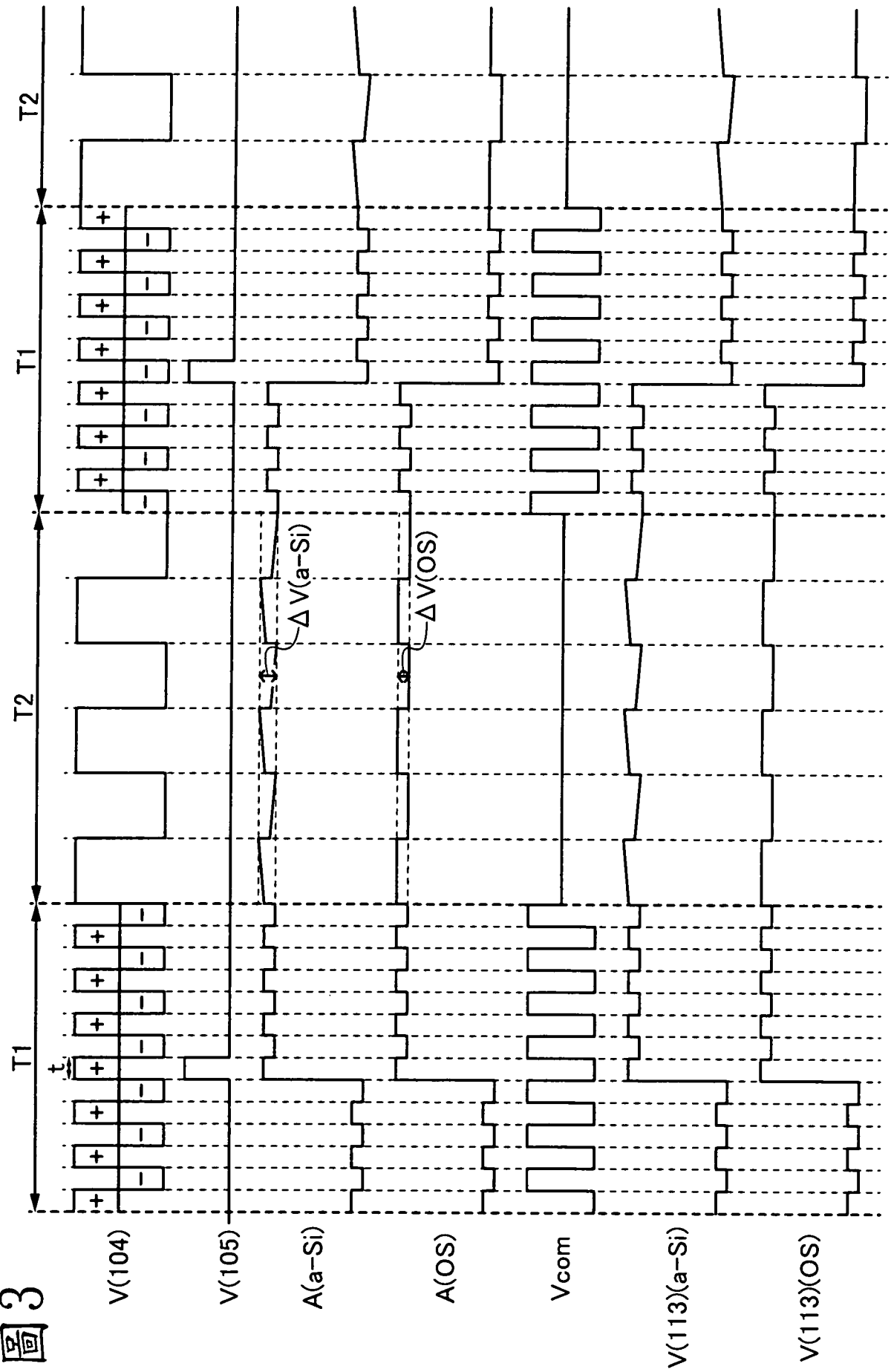


圖 5A

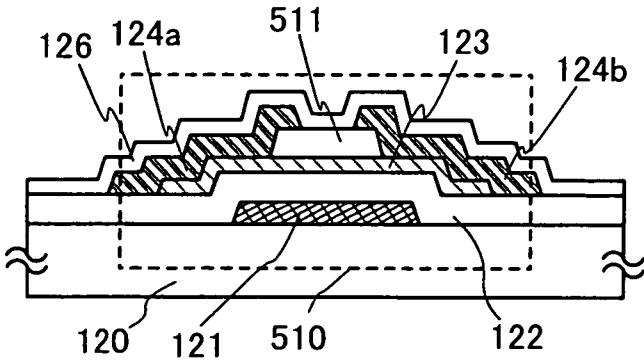


圖 5B

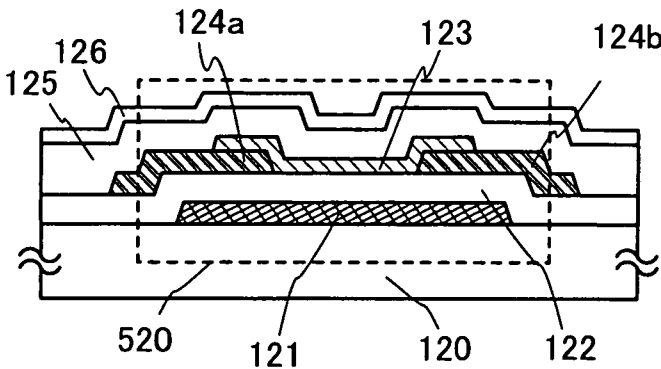


圖 5C

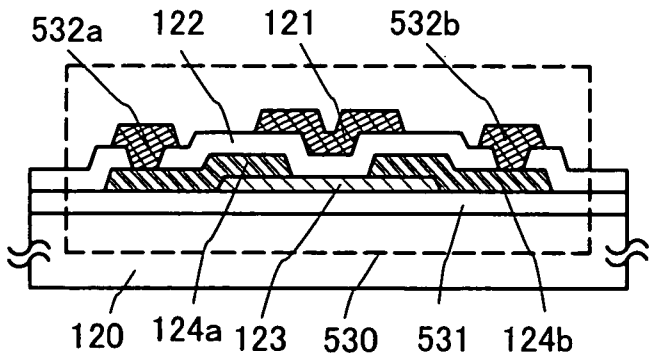


圖 6

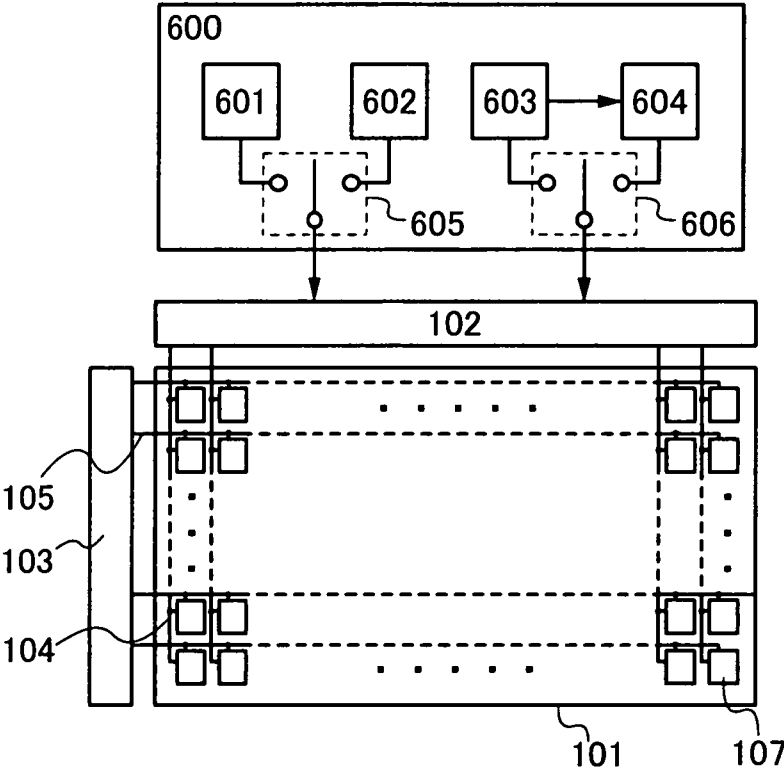


圖 7A

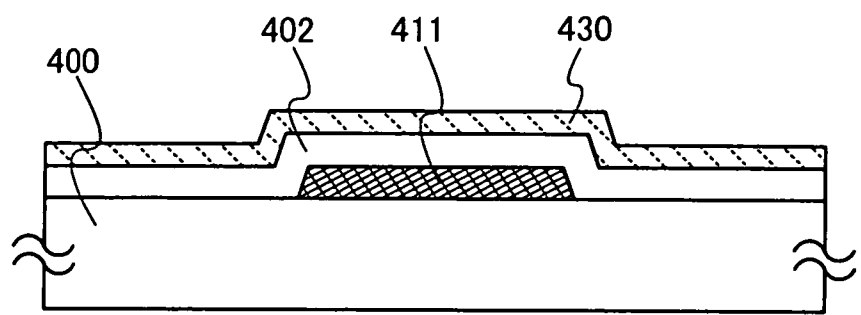


圖 7B

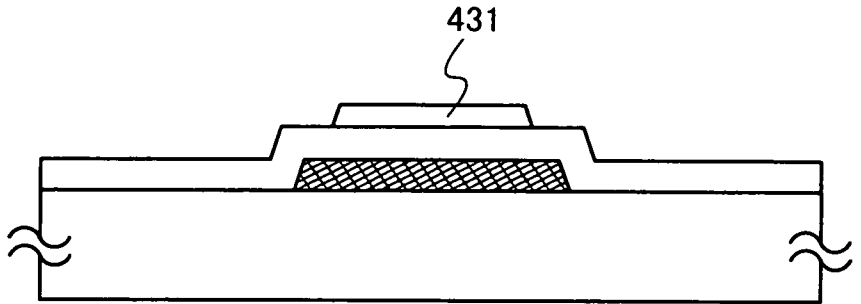


圖 7C

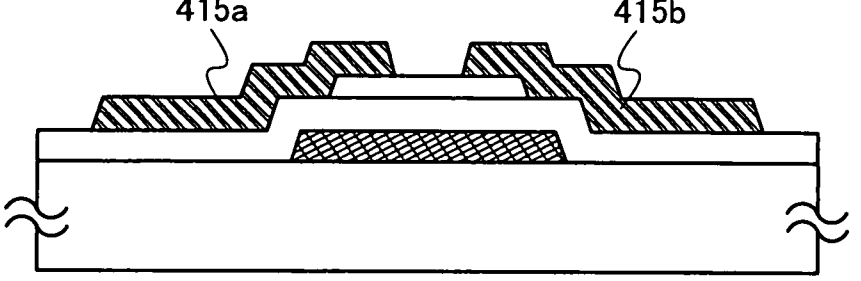


圖 7D

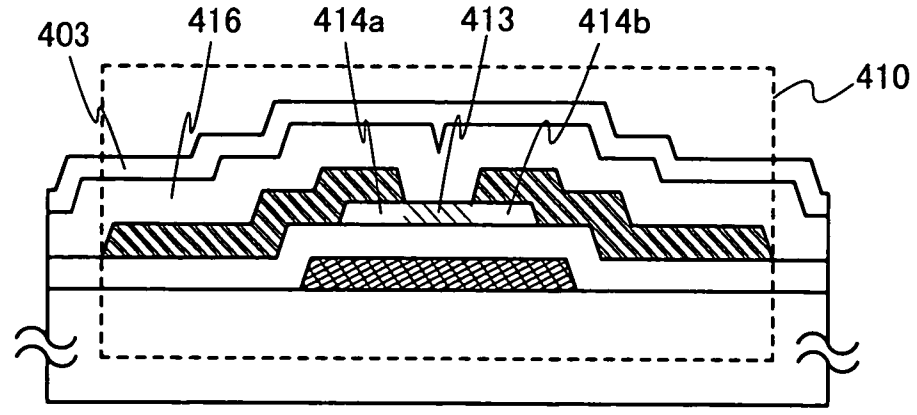


圖 8A

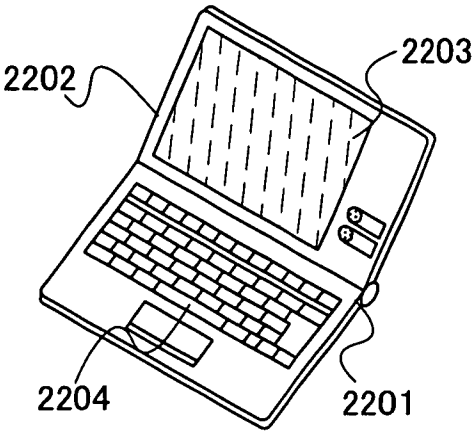


圖 8B

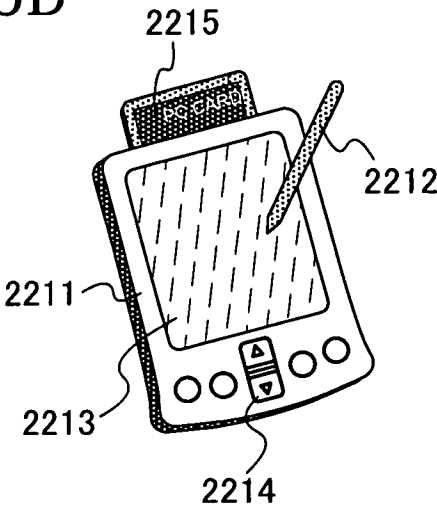


圖 8C

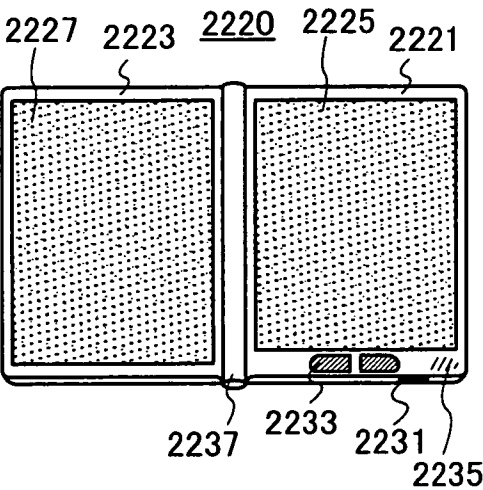


圖 8D

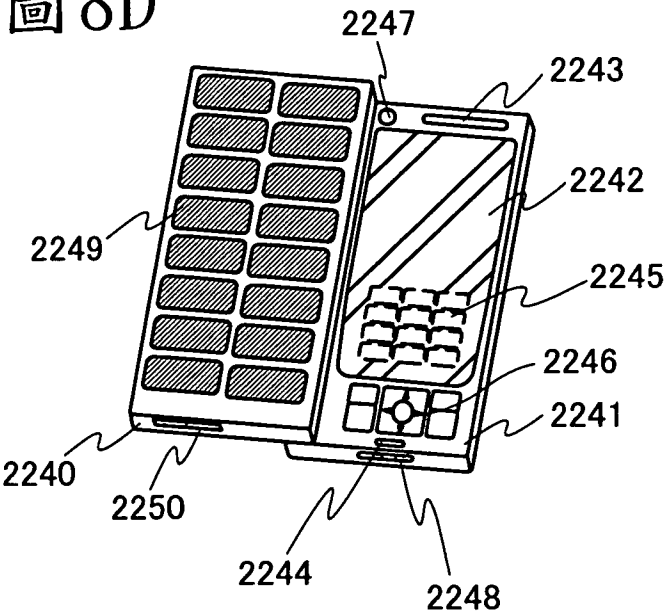


圖 8E

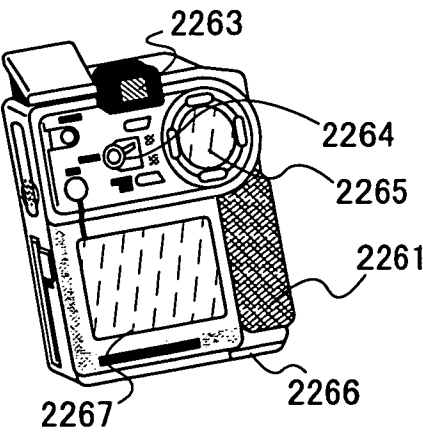


圖 8F

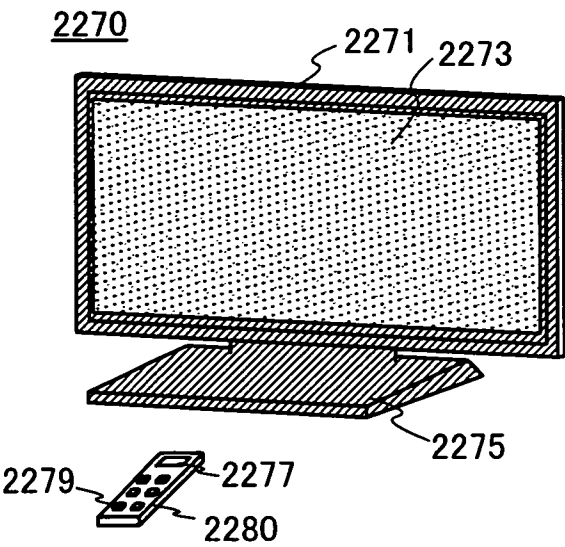


圖9

L/W=10.0/1,000,000 μ m TFT 的VD-IG特性

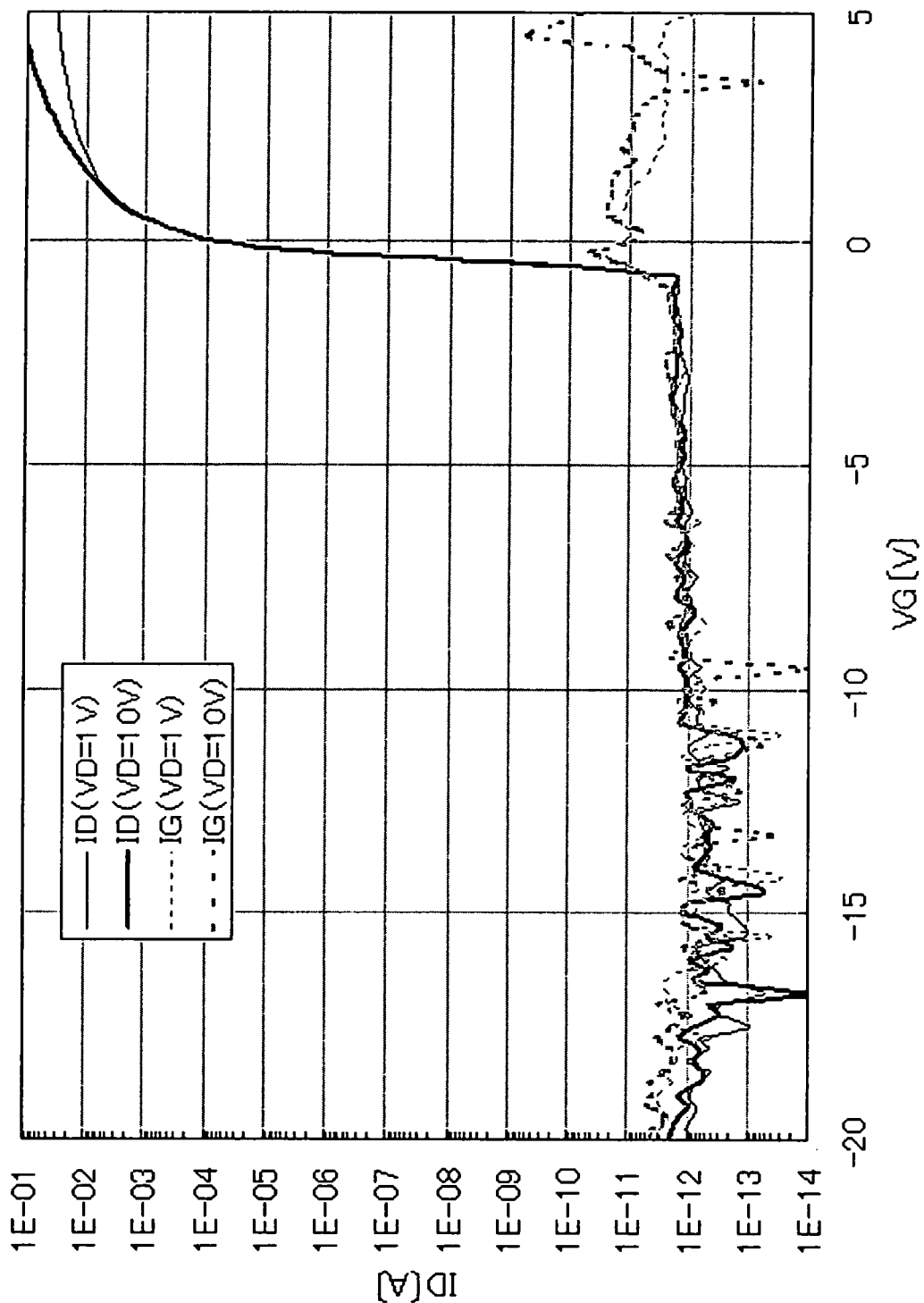


圖 10

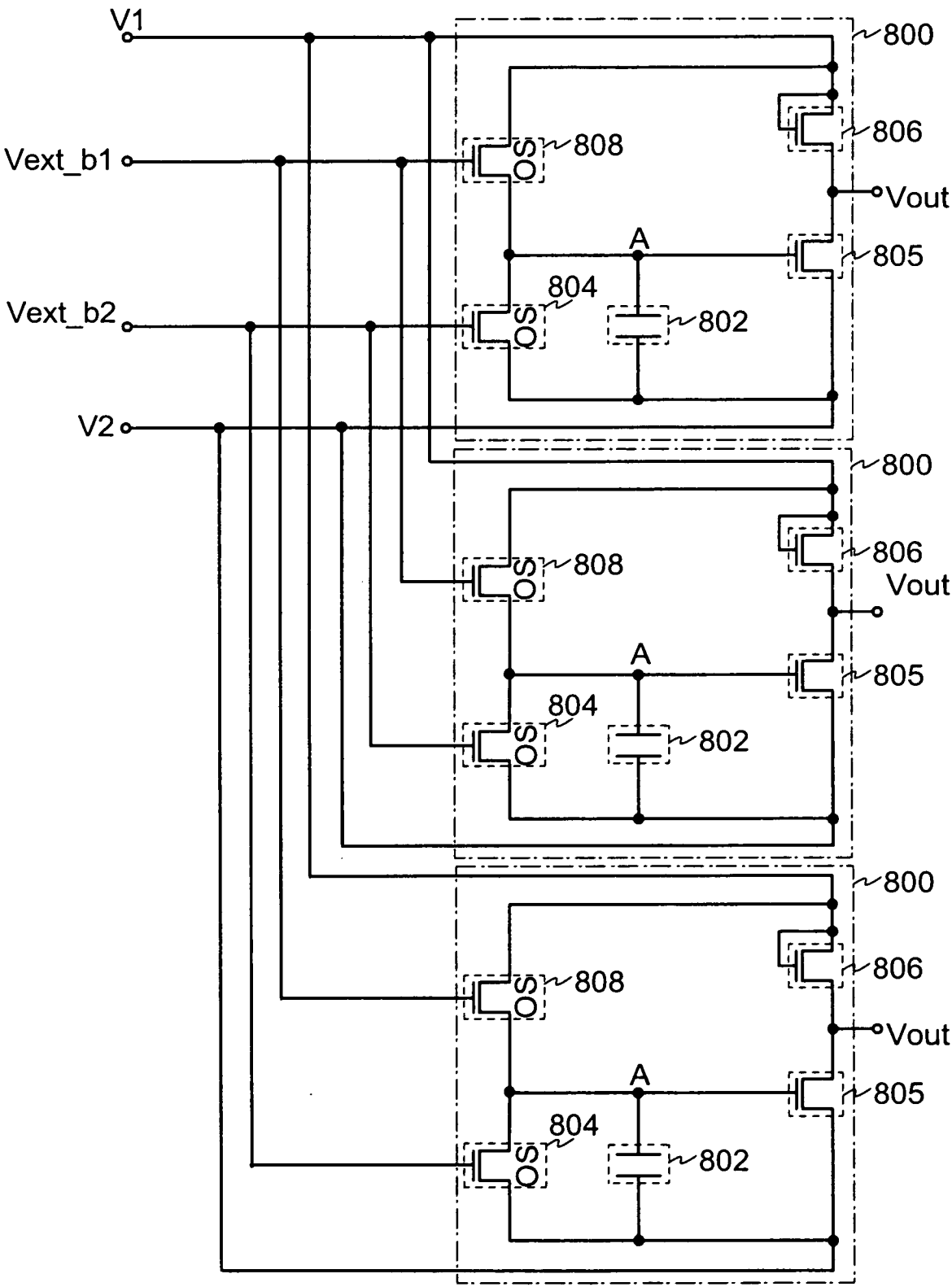


圖 11

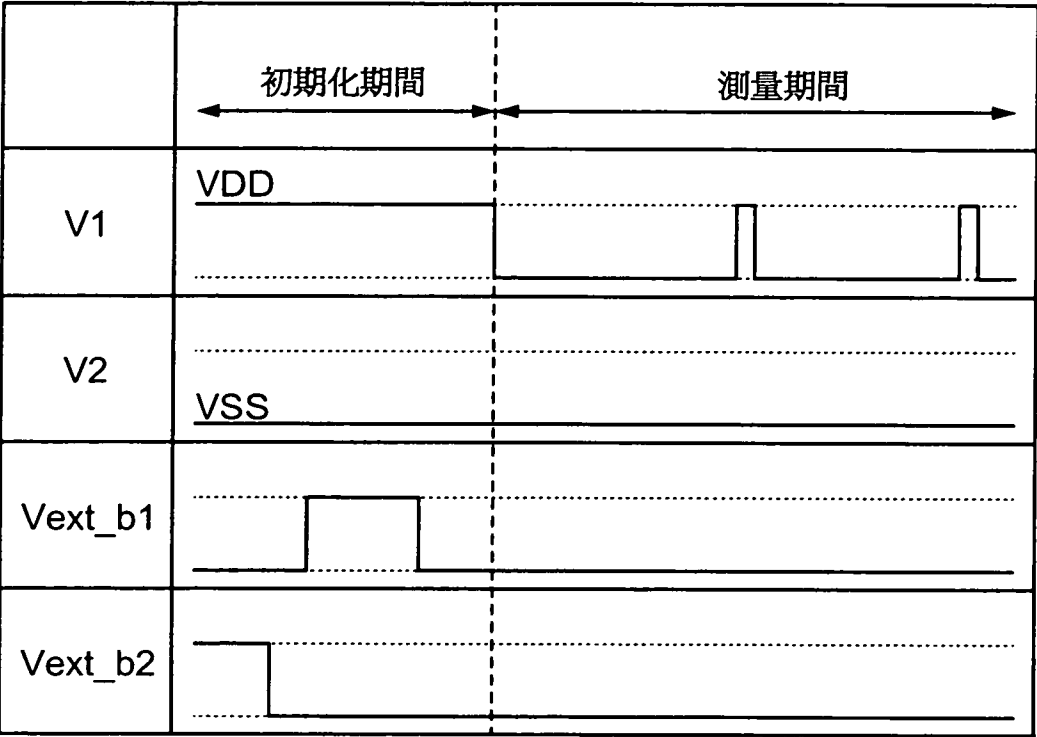


圖12

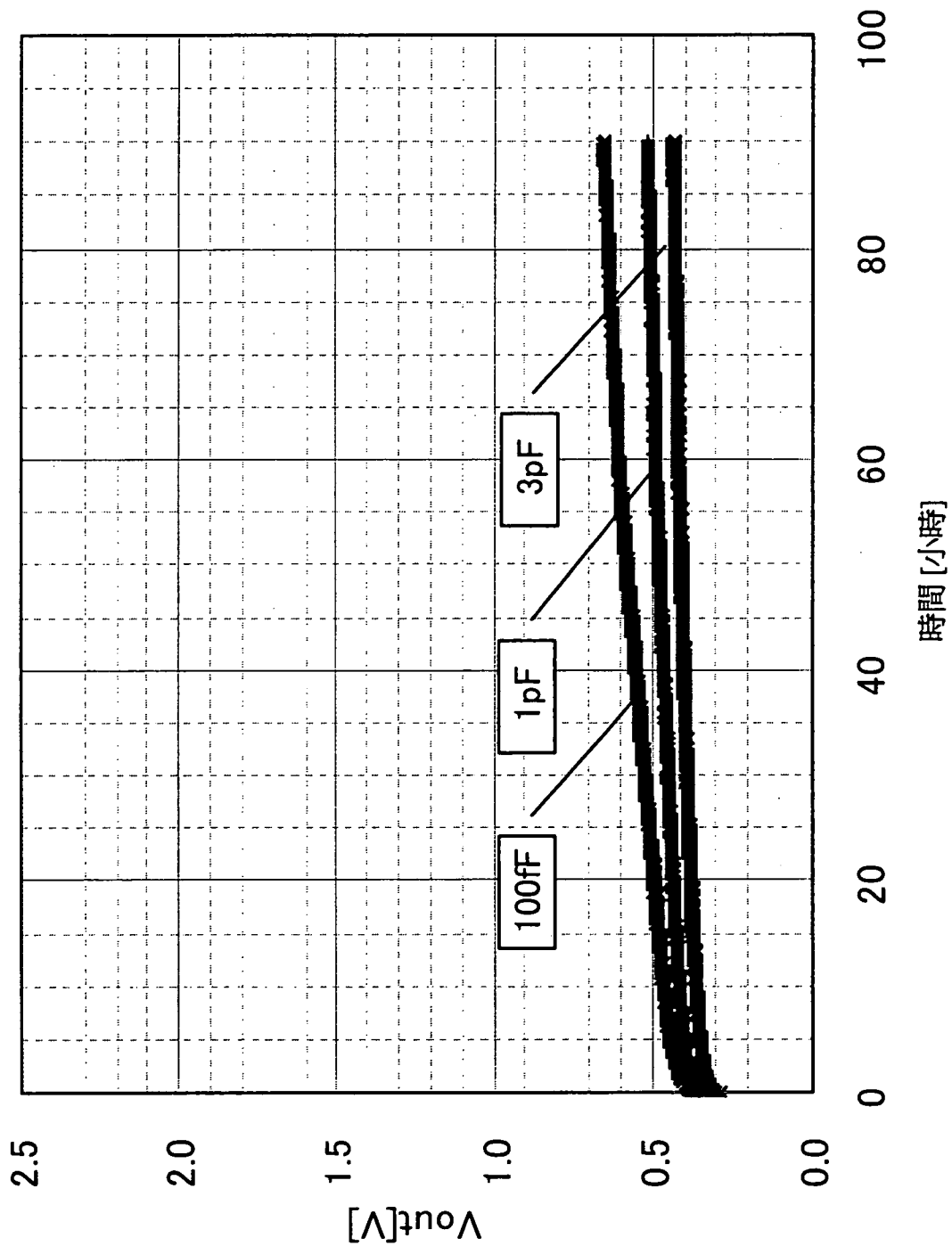


圖13

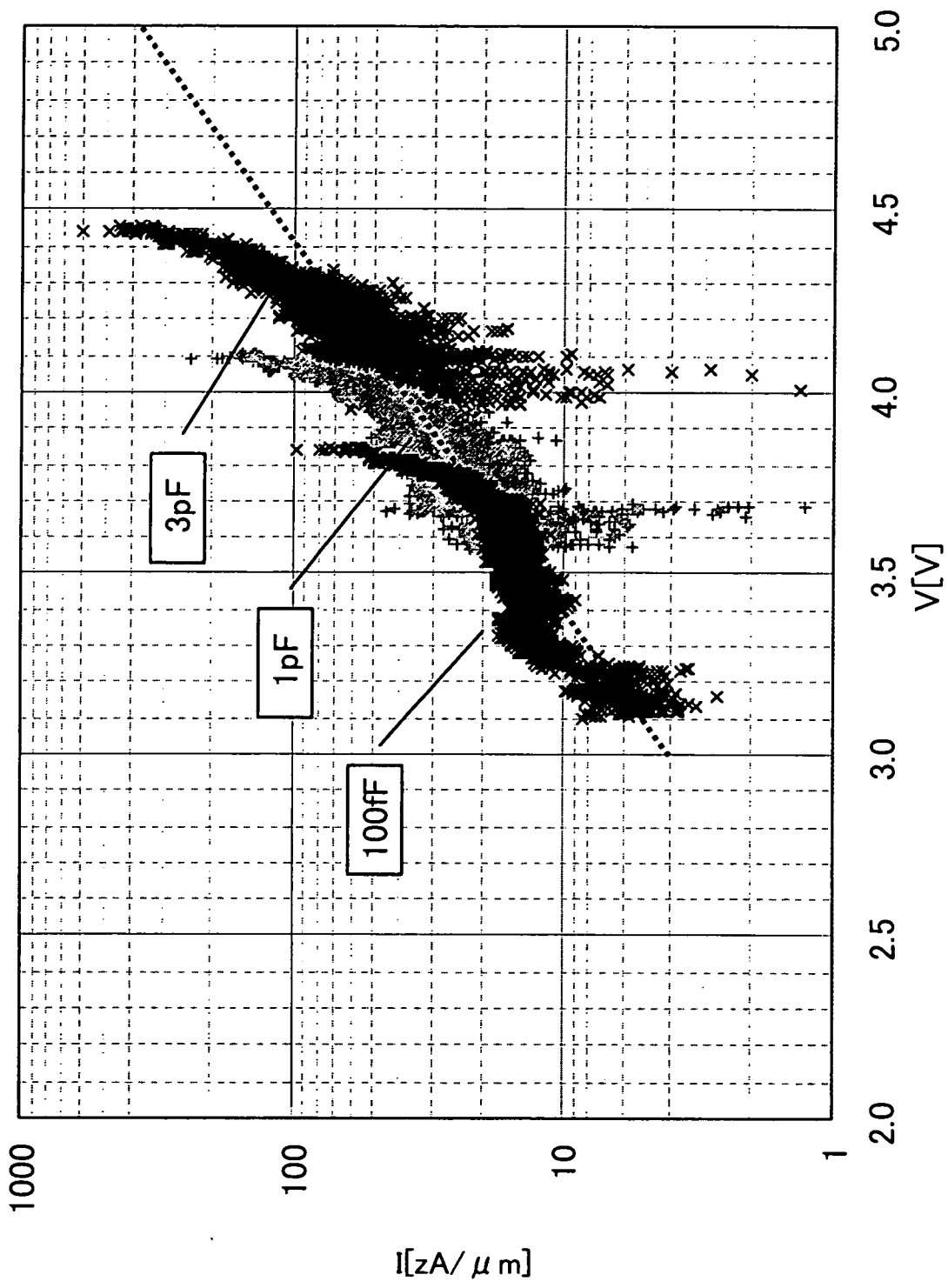


圖14

