

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4703759号
(P4703759)

(45) 発行日 平成23年6月15日(2011.6.15)

(24) 登録日 平成23年3月18日(2011.3.18)

(51) Int.Cl.

H04N 7/26 (2006.01)

F 1

H04N 7/13

Z

請求項の数 6 (全 12 頁)

(21) 出願番号 特願2009-270597 (P2009-270597)
 (22) 出願日 平成21年11月27日 (2009.11.27)
 (65) 公開番号 特開2011-114704 (P2011-114704A)
 (43) 公開日 平成23年6月9日 (2011.6.9)
 審査請求日 平成22年11月5日 (2010.11.5)

早期審査対象出願

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司
 (74) 代理人 100095441
 弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】画像処理装置および同装置における画像処理方法

(57) 【特許請求の範囲】

【請求項 1】

プロック単位で圧縮符号化処理が施された画像データに対して伸張復号処理を施した画像データを入力する入力手段と、

前記入力手段により入力された画像データ内のプロック境界線を検出するプロック境界線検出手段と、

前記プロック境界線検出手段により検出されたプロック境界線に基づき、プロック歪みを除去するためのフィルタリング処理を実行するデブロッキング処理手段と、

前記デブロッキング処理手段によりフィルタリング処理が施された画像データを出力する出力手段と、

前記プロック境界線検出手段により検出されたプロック境界線を跨がないように、近隣の画素の画素値から得られる画素値情報を用いて、極所領域のコントラスト成分を抽出するディテール抽出手段と、

前記ディテール抽出手段により抽出された極所領域のコントラスト成分を、前記デブロッキング処理手段に入力される画像データまたは前記デブロッキング処理手段から出力された画像データに加算するディテール加算手段と、

を具備し、

前記プロック境界線検出手段は、

前記画像データ内の隣接する2つの画素間の隣接画素値差分の絶対値を算出する第1の算出手段と、

10

20

前記 2 つの画素間の隣接画素値差分を除く当該 2 つの画素の並び方向に位置する画像間の複数の隣接画素値差分の絶対値の総和の値に所定の係数を乗じた値を算出する第 2 の算出手段と、

前記第 1 の算出手段により算出された値が前記第 2 の算出手段により算出された値よりも大きい場合、前記 2 つの画素間をブロック境界と判定する判定手段と、

を有し、

前記ディテール抽出手段は、前記ブロック境界線検出手段により検出されたブロック境界線を跨いで隣接する 2 つの画素について抽出した 2 つの極所領域のコントラスト成分のそれを、当該 2 つの極所領域のコントラスト成分を用いて平滑化する平滑化手段を有する

10

画像処理装置。

【請求項 2】

前記近隣の画素の画素値から得られる画素値情報は、平滑化フィルタの出力値と画素値との間の差分情報である請求項 1記載の画像処理装置。

【請求項 3】

前記デブロッキング処理手段は、前記ブロック境界線検出手段により検出されたブロック境界線に対するフィルタリング処理について、当該ブロック境界線を跨いで隣接する 2 つの画素間の画素値差分の絶対値に応じて、特性の異なる複数のフィルタの中からいずれかのフィルタを選択して適用するフィルタ選択手段を有する請求項 1記載の画像処理装置。

20

【請求項 4】

ブロック単位で圧縮符号化処理が施された画像データに対して伸張復号処理を施した画像データを入力すること、

前記入力した画像データ内のブロック境界線を検出すること、

前記検出したブロック境界線に基づき、ブロック歪みを除去するためのフィルタリング処理を実行すること、

前記フィルタリング処理が施された画像データを出力すること、

前記検出したブロック境界線を跨がないように、近隣の画素の画素値から得られる画素値情報を用いて、極所領域のコントラスト成分を抽出すること、

前記抽出した極所領域のコントラスト成分を、前記デブロッキング処理手段に入力される画像データまたは前記デブロッキング処理手段から出力された画像データに加算すること、

30

を具備し、

前記ブロック境界線を検出することは、

前記画像データ内の隣接する 2 つの画素間の隣接画素値差分の絶対値である第 1 の値を算出すること、

前記 2 つの画素間の隣接画素値差分を除く当該 2 つの画素の並び方向に位置する画像間の複数の隣接画素値差分の絶対値の総和の値に所定の係数を乗じた値である第 2 の値を算出すること、

前記第 1 の値が前記第 2 の値よりも大きい場合、前記 2 つの画素間をブロック境界と判定すること、

を有し、

前記極所領域のコントラスト成分を抽出することは、前記検出したブロック境界線を跨いで隣接する 2 つの画像について抽出した 2 つの極所領域のコントラスト成分のそれを、当該 2 つの極所領域のコントラスト成分を用いて平滑化することを有する

画像処理装置における画像処理方法。

【請求項 5】

前記近隣の画素の画素値から得られる画素値情報は、平滑化フィルタの出力値と画素値との間の差分情報である請求項 4記載の画像処理方法。

【請求項 6】

40

50

前記ブロック歪みを除去するためのフィルタリング処理を実行することは、前記検出したブロック境界線に対するフィルタリング処理について、当該ブロック境界線を跨いで隣接する2つの画素間の画素値差分の絶対値に応じて、特性の異なる複数のフィルタの中からいざれかのフィルタを選択して適用することを有する請求項4記載の画像処理方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、例えばH.264規格に準拠した圧縮符号化処理が施された画像データを伸張復号する画像処理装置に好適なブロック歪みの除去技術に関する。

【背景技術】

10

【0002】

例えばMPEG(moving picture experts group)-2を用いた画像圧縮方式においては、処理単位が8画素×8画素のブロック単位であるため、ブロック歪みなどと称される境界線(ブロック境界線)が8画素×8画素のブロック単位で現れる。そこで、このブロック歪みを目立たなくするために、ブロック境界について、(固定位置に対する)フィルタリング処理が施されている。

【0003】

一方、例えばH.264などの最新の画像圧縮方式においては、処理単位とするブロックサイズが8画素×8画素の固定サイズではないため、固定位置に対するフィルタリング処理が有効でない場合が多い。

20

【0004】

また、最近では、例えば動画像投稿サイトに投稿された動画像データ等、いわゆるネットコンテンツをインターネットを介してダウンロードして視聴するといったことが広く行われている。そして、この種のネットコンテンツでは、圧縮画像を一旦伸張した後、画像サイズを変更して再圧縮しているものや、更に、再圧縮画像を伸張後にサイズ変更して表示しているもの等、ブロック境界線が8画素×8画素単位で現れないものが多く見受けられる。そのため、やはり、固定位置に対するフィルタリング処理では、除去されないブロック歪みが残存してしまう場合が顕著に見受けられるようになってきている。

【0005】

このようなことから、「ブロック単位に符号化され復号された信号であって、ブロック境界の位置や幅が不明な信号に対して、簡便な構成で複数のブロック幅を検出する」ことのできる映像信号処理装置などが提案されている(例えば特許文献1参照)。

30

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2008-124901号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、この特許文献1の映像信号処理装置は、隣接する画素間のデータの差分値からブロック境界を判定するものなので、絵柄のいわゆるエッジ部分等をブロック境界と誤認定してしまうおそれがある。

40

【0008】

また、前述した、ブロック境界に対して、ブロック歪みを目立たなくするためのフィルタリング処理を施すことについては、元画像のディテール成分(極所領域のコントラスト成分)が失われてしまうという欠点が潜在していた。

【0009】

この発明は、このような事情を考慮してなされたものであり、例えば、ブロック境界を的確に検出すると共に、ブロック境界に対して効果的な画像処理を施すことを可能とした情報処理装置および同装置における画像処理方法を提供することを目的とする。

50

【課題を解決するための手段】

【0010】

実施形態によれば、画像処理装置は、ブロック単位で圧縮符号化処理が施された画像データに対して伸張復号処理を施した画像データを入力する入力手段と、前記入力手段により入力された画像データ内のブロック境界線を検出するブロック境界線検出手段と、前記ブロック境界線検出手段により検出されたブロック境界線に基づき、ブロック歪みを除去するためのフィルタリング処理を実行するデブロッキング処理手段と、前記デブロッキング処理手段によりフィルタリング処理が施された画像データを出力する出力手段と、前記ブロック境界線検出手段により検出されたブロック境界線を跨がないように、近隣の画素の画素値から得られる画素値情報を用いて、極所領域のコントラスト成分を抽出するディテール抽出手段と、前記ディテール抽出手段により抽出された極所領域のコントラスト成分を、前記デブロッキング処理手段に入力される画像データまたは前記デブロッキング処理手段から出力された画像データに加算するディテール加算手段と、を具備し、前記ブロック境界線検出手段は、前記画像データ内の隣接する2つの画素間の隣接画素値差分の絶対値を算出する第1の算出手段と、前記2つの画素間の隣接画素値差分を除く当該2つの画素の並び方向に位置する画像間の複数の隣接画素値差分の絶対値の総和の値に所定の係数を乗じた値を算出する第2の算出手段と、前記第1の算出手段により算出された値が前記第2の算出手段により算出された値よりも大きい場合、前記2つの画素間をブロック境界と判定する判定手段と、を有し、前記ディテール抽出手段は、前記ブロック境界線検出手段により検出されたブロック境界線を跨いで隣接する2つの画素について抽出した2つの極所領域のコントラスト成分のそれぞれを、当該2つの極所領域のコントラスト成分を用いて平滑化する平滑化手段を有する。

10

20

【発明の効果】

【0011】

この発明によれば、例えば、ブロック境界を的確に検出すると共に、ブロック境界に対して効果的な画像処理を施すことを可能とする。

【図面の簡単な説明】

【0012】

【図1】この発明の実施形態に係る画像処理装置の概略的な一構成例を示す図。

30

【図2】同実施形態の画像処理装置の詳細な機能ブロックを示す図。

【図3】水平方向に並んだ画素イメージを示す図。

【図4】同実施形態の画像処理装置の動作手順を示すフローチャート。

【図5】同実施形態の画像処理装置が実行するブロック境界線検出処理の流れを示すフローチャート。

【発明を実施するための形態】

【0013】

以下、図面を参照して、この発明の一実施形態を説明する。

【0014】

図1は、同実施形態に係る画像処理装置1の概略的な一構成例を示す図である。

40

【0015】

入力信号a1は、画像圧縮時に処理されたブロックサイズが不定でブロックノイズを含む信号であるものとする。入力信号a1は、ブロック境界線検出回路10とディテール加算回路(1)30とに入る。入力信号a1は、ブロック境界線検出回路10においてブロック境界線の検出が行われる。このブロック境界の検出方法については後述する。

【0016】

ブロック境界線検出回路10で検出されたブロック境界線情報は、ディテール抽出回路20とデブロッキング処理回路40とに伝えられる。ディテール抽出回路20では、ブロック境界線を跨がないように極所領域のコントラスト成分(以下、ディテール成分とも称する)を抽出し、ブロック境界線を挟む画素同士については、平滑化処理を行う。このディテール成分の抽出方法についても後述する。

50

【0017】

ディテール加算回路(1)30では、入力信号a1にディテール成分が加算され、後段のデブロッキング処理回路40で失われるであろうディテール成分を予め補う処理を行っている。このディテール加算回路(1)30の出力は、デブロッキング処理回路40に至り、ここで、ブロック境界線検出回路10からのブロック境界線情報に基づき、デブロッキング処理を行う。デブロッキング処理は、例えばローパスフィルタを用い、境界線段差を目立たなくする処理を行う。また、デブロッキング処理回路40は、ブロック境界線情報に含まれる段差の大きさにより、フィルタのタップサイズや処理対象の画素数を動的に切り替えるように動作するものとする。そして、デブロッキング処理回路40でブロック境界線が目立たなくなつた信号は、ディテール加算回路(2)50で再びディテール成分が加算されて、出力信号a2となる。10

【0018】

なお、この図1においては、デブロッキング処理回路40で失われるであろうディテール成分を予め補う処理を行うディテール加算回路(1)30およびデブロッキング処理回路40で失われたディテール成分を補う処理を行うディテール加算回路(2)50の2つを共に示したが、いずれか一方を備えれば良い。

【0019】

また、図2は、同実施形態の画像処理装置1の詳細な機能ブロックを示す図である。

【0020】

前述したように、入力信号a1は、画像圧縮時に処理されたブロックサイズが不定でブロックノイズを含む信号である。入力信号a1は、フレームメモリ(1)100、水平隣接画素差分絶対値検出回路110および垂直隣接画素差分絶対値検出回路160に入る。また、フレームメモリ(1)100の出力信号b1は、フレームメモリ(2)210、水平ディテール検出回路130および垂直ディテール検出回路180に至る。20

【0021】

水平隣接画素差分絶対値検出回路110では、1フレーム内の画像の全ての水平方向の画素に対して処理を行い、得られた情報b2は、水平差分絶対値メモリ/境界線検出回路120に至る。水平差分絶対値メモリ/境界線検出回路120から読み出されたデータb3は、水平ディテール検出回路130とフレームメモリ(3)とに至る。

【0022】

水平ディテール検出回路130には、水平差分絶対値メモリ/境界線検出回路120から出力されたデータb3とフレームメモリ(1)100の出力信号b1とが入力されており、データb3の情報からブロック境界線の判定を行い、ブロック境界線を跨がないようにディテール成分の抽出を行い、ブロック境界線を挟む画素については、ブロック境界線の近隣のディテール成分抽出後に境界線を挟む画素同士で平滑化処理を行い、最終的な水平ディテール成分データb4として、水平ディテールメモリ140に水平ディテール成分を書き込む。水平ディテールメモリ140の出力信号b5は、前加算水平コアリング/リミッタ/ゲイン調整回路150とフレームメモリ(5)270とに至る。30

【0023】

前加算水平コアリング/リミッタ/ゲイン調整回路150では、水平ディテール成分の加算レベル調整を行い、レベルが小さい場合はノイズとなるので、コアリング処理により加算を停止し、一方、レベルが大きすぎる場合には、リミッタ処理により加算量の制限を行う。40

【0024】

垂直隣接画素差分絶対値検出回路160では、1フレーム内の画像の全ての垂直方向の画素に対して処理を行い、得られた情報b6は、垂直差分絶対値メモリ/境界線検出回路170に至る。垂直差分絶対値メモリ/境界線検出回路170から読み出されたデータb7は、垂直ディテール検出回路180とフレームメモリ(4)250とに至る。

【0025】

垂直ディテール検出回路180には、垂直差分絶対値メモリ/境界線検出回路170か

50

ら出力されたデータ b 7 とフレームメモリ (1) 100 の出力信号 b 1 とが入力されており、データ b 7 の情報からブロック境界線の判定を行い、ブロック境界線を跨がないようにディテール成分の抽出を行い、ブロック境界線を挟む画素については、ブロック境界線の近隣のディテール成分抽出後に境界線を挟む画素同士で平滑化処理を行い、最終的な垂直ディテール成分データ b 8 として、垂直ディテールメモリ 190 に垂直ディテール成分を書き込む。垂直ディテールメモリ 190 の出力信号 b 9 は、前加算垂直コアリング／リミッタ／ゲイン調整回路 200 とフレームメモリ (6) とに至る。

【0026】

前加算垂直コアリング／リミッタ／ゲイン調整回路 200 では、垂直ディテール成分の加算レベル調整を行い、レベルが小さい場合はノイズとなるので、コアリング処理により加算を停止し、一方、レベルが大きすぎる場合には、リミッタ処理により加算量の制限を行う。10

【0027】

フレームメモリ (2) 210 により遅延時間調整された入力信号 b 10 は、ディテール加算回路 (1) 30 に至る。ディテール加算回路 (1) 30 では、遅延された入力信号 b 10 に、前加算水平コアリング／リミッタ／ゲイン調整回路 150 の出力信号 b 11 と前加算垂直コアリング／リミッタ／ゲイン調整回路 200 の出力信号 b 12 とが加算され、後段のデブロッキング処理で失われるであろうディテール成分を予め補う処理を行っている。ディテール加算回路 (1) 30 でディテール成分を補われた信号 b 13 は、水平デブロッキング処理回路 240 に至る。20

【0028】

水平デブロッキング処理回路 240 には、このディテール成分を補われた信号 b 13 の他に、水平差分絶対値メモリ／境界線検出回路 120 からフレームメモリ (3) 230 で遅延された水平ブロック境界線に関する情報 b 14 が入力されている。この情報 b 14 には、水平境界線の位置情報および水平ブロック境界線の段差値情報が含まれており、水平デブロッキング処理回路 240 では、これらの情報に基づき、フィルタリング処理を施す位置の設定および段差値に応じたフィルタの選択を行う。水平デブロッキング処理回路 240 で水平方向のブロック境界線段差を補正された信号 b 15 は、垂直デブロッキング処理回路 260 に至る。

【0029】

垂直デブロッキング処理回路 260 には、この水平デブロッキング処理された信号 b 15 の他に、垂直差分絶対値メモリ／境界線検出回路 170 からフレームメモリ (4) 250 で遅延された垂直ブロック境界線に関する情報 b 16 が入力されている。この情報 b 16 には、垂直境界線の位置情報および垂直ブロック境界線の段差値情報が含まれており、垂直デブロッキング処理回路 260 では、これらの情報に基づき、フィルタリング処理を施す位置の設定および段差値に応じたフィルタの選択を行う。垂直デブロッキング処理回路 260 で垂直方向のブロック境界段差を補正された信号 b 17 は、ディテール加算回路 (2) 50 に至る。30

【0030】

ディテール加算回路 (2) 50 では、水平ディテールメモリ 140 から読み出されたディテール成分をフレームメモリ (5) 270 で遅延させてから後加算水平コアリング／リミッタ／ゲイン調整回路 280 でレベルが最適化されたディテール信号 b 18 と、垂直ディテールメモリ 190 から読み出されたディテール成分をフレームメモリ (6) 290 で遅延させてから後加算垂直コアリング／リミッタ／ゲイン調整回路 300 でレベルが最適化されたディテール信号 b 19 とを加算して、デブロッキング処理で失われたディテール成分の補間を行っている。なお、後加算水平コアリング／リミッタ／ゲイン調整回路 280 および後加算垂直コアリング／リミッタ／ゲイン調整回路 300 の機能は、それぞれ前加算水平コアリング／リミッタ／ゲイン調整回路 150 および前加算垂直コアリング／リミッタ／ゲイン調整回路 200 と同様なので、説明は省略する。40

【0031】

10

20

30

40

50

以上の処理により、ディテール加算回路(2)50の出力信号a2は、ブロック境界線段差が抑制され、かつ、ディテール成分が補われた信号となっている。

【0032】

次に、図3を参照して、本実施形態の画像処理装置1が実行するブロック境界線検出処理について説明する。図3は、水平方向に並んだ画素イメージを示す図である。

【0033】

図3中、丸印(○)は画素、pnは各画素の番号、dnは各画素のディティール成分をそれぞれ示している。また、以下では、画素番号の後ろに添え字mが付されたものが、その画素の画素値を表すものとする。

【0034】

いま、図2に示した水平隣接画素差分絶対値検出回路110で水平方向の隣接画素の絶対値が既に検出されたと仮定する。例えば、図3に示す画素p7と画素p8との差分絶対値をdifとすると、

$$dif = |p7m - p8m| \dots \text{式(1)}$$

となる。

【0035】

また、例えば、画素p4から画素p11までの間で、画素p7と画素p8との差分絶対値を除く隣接画素の差分絶対値の総和をsadとすると、

$$\begin{aligned} sad = & |p4m - p5m| + |p5m - p6m| + |p6m - p7m| + |p8m - p9m| \\ & + |p9m - p10m| + |p10m - p11m| \end{aligned} \dots \text{式(2)}$$

となる。

【0036】

そして、これらの間に

$$dif > sad \times k \dots \text{式(3)}$$

の関係が成り立つ場合に、本実施形態の画像処理装置1では、この画素p7と画素p8との間をブロック境界線と判定する。ここで、kは係数である。kの値は、コンテンツ、圧縮率、画像の拡大縮小率等によって変動するが、当該コンテンツ、圧縮率、画像の拡大縮小率等に応じて適宜に値を設定することで、非常に高い確率でブロック境界線を検出することが可能となる。以上のような処理を水平方向および垂直方向の全画素に対して行うことにより、画面全体のブロック境界線を検出するこが可能となる。

【0037】

続いて、検出されたブロック境界線の段差値に応じたフィルタ構成例を示す。段差値を上記説明で用いたdifと図3とを使って説明する。

【0038】

例えば、ブロック境界線が図3に示した画素p7と画素p8との間にあると仮定し、補正後の画素値をnew_pxmとすると、以下のように求めることができる。

【0039】

(1) dif < 4 の場合：境界線を挟む2画素の平滑化処理

$$new_p7m = (p7m + p8m) / 2 \dots \text{式(4)}$$

$$new_p8m = (p7m + p8m) / 2 \dots \text{式(5)}$$

(2) 4 ≤ dif < 8 の場合：3 tap フィルタの4画素処理

$$new_p6m = (p5m + p6m \times 2 + p7m) / 4 \dots \text{式(6)}$$

$$new_p7m = (p6m + p7m \times 2 + p8m) / 4 \dots \text{式(7)}$$

$$new_p8m = (p7m + p8m \times 2 + p9m) / 4 \dots \text{式(8)}$$

$$new_p9m = (p8m + p9m \times 2 + p10m) / 4 \dots \text{式(9)}$$

(3) 8 ≤ dif < 20 の場合：5 tap フィルタの6画素処理

$$new_p5m = (p3m + p4m \times 2 + p5m \times 4 + p6m \times 2 + p7m) / 10 \dots \text{式(10)}$$

$$new_p6m = (p4m + p5m \times 2 + p6m \times 4 + p7m \times 2 + p8m) / 10 \dots \text{式(11)}$$

$$new_p7m = (p5m + p6m \times 2 + p7m \times 4 + p8m \times 2 + p9m) / 10 \dots \text{式(12)}$$

$$new_p8m = (p6m + p7m \times 2 + p8m \times 4 + p9m \times 2 + p10m) / 10 \dots \text{式(13)}$$

10

20

30

40

50

$$\text{new_p9m} = (\text{p7m} + \text{p8m} \times 2 + \text{p9m} \times 4 + \text{p10m} \times 2 + \text{p11m}) / 10 \quad \dots \text{式 (14)}$$

$$\text{new_p10m} = (\text{p8m} + \text{p9m} \times 2 + \text{p10m} \times 4 + \text{p11m} \times 2 + \text{p12m}) / 10 \quad \dots \text{式 (15)}$$
(4) 20 dif
デブロッキング処理しない。

【0040】

なお、上記difの値の範囲設定はあくまで一例である。

【0041】

つまり、デブロッキング処理回路40は、ブロック境界線の段差値に応じて、適切なフィルタを選択して適用する機能を有している。

【0042】

続いて、図2に示した水平ディテール検出回路130および垂直ディテール検出回路180の動作原理について説明する。水平と垂直との違いはあるものの、どちらも同じ機能なので、ここでは、水平方向についてのみ説明する。以下に、ディテール（極所領域のコントラスト）成分の求め方の一例を示す。

【0043】

図2の説明で、ディテール成分検出前に、ブロック境界線検出回路10で画像全体のブロック境界線が検出されていると説明してきた。そこで、図3に示した画素p7と画素p8との間にブロック境界線が存在するという前提で、画素p5から画素p10のディテール成分d5～d10の抽出例を以下に示す。ポイントは、ブロック境界線を跨いだディテール成分の抽出は行わずに、境界線を挟んだ画素のディテール成分については、平滑化処理をすることである。

【0044】

$$\begin{aligned}
d5 &= p5m - (p3m + p4m + p5m + p6m + p7m) / 5 \quad \dots \text{式 (16)} \\
d6 &= p6m - (p5m + p6m + p7m) / 3 \quad \dots \text{式 (17)} \\
d7 &= p7m - (p6m + p7m) / 2 \quad \dots \text{式 (18)} \\
d8 &= p8m - (p8m + p9m) / 2 \quad \dots \text{式 (19)} \\
d9 &= p9m - (p8m + p9m + p10m) / 3 \quad \dots \text{式 (20)} \\
d10 &= p10m - (p8m + p9m + p10m + p11m + p12m) / 5 \quad \dots \text{式 (21)}
\end{aligned}$$

ここで、d7とd8とはブロック境界線を挟んだディテール成分なので、平滑化処理を行う。平滑化処理後のディテール成分をborder_dxと表現すると

$$\begin{aligned}
\text{border_d7} &= (d7 + d8) / 2 \quad \dots \text{式 (22)} \\
\text{border_d8} &= (d7 + d8) / 2 \quad \dots \text{式 (23)}
\end{aligned}$$

と求まる。

【0045】

以上述べてきたブロック境界線検出処理、ディテール検出処理およびディテール加算処理を実行する本実施形態の画像処理装置1によれば、画像圧縮に用いるブロックサイズが明確になっていない場合にもブロック歪を低減することが可能となる。かつ、デブロッキング処理のフィルタリングにより失われるディテール成分についても再生可能となり、画質改善効果は極めて大きい。

【0046】

図4は、本実施形態の画像処理装置1の動作手順を示すフローチャートである。

【0047】

画像圧縮時に処理されたブロックサイズが不定でブロックノイズを含む信号を入力する本実施形態の画像処理装置1は、まず、ブロック境界線を検出する（ステップA1）。図5は、ブロック境界線検出処理の流れを示すフローチャートである。

【0048】

画像処理装置1は、隣接する2つの画素間の画素値差分の絶対値を算出する（ステップB1）。また、画像処理装置1は、この2つの画素の並びと同じ方向の複数の隣接画素値差分の絶対値の総和の値に所定の係数を乗じた値を算出する（ステップB2）。

【0049】

10

20

30

40

50

そして、画像処理装置 1 は、ステップ B 1 で算出した値とステップ B 2 で算出した値とを比較し(ステップ B 3)、ステップ B 1 で算出した値がステップ B 2 で算出した値を越えていた場合に(ステップ B 3 の YES)、この 2 つの画素間にブロック境界線が存在すると判定する(ステップ B 4)。

【0050】

次に、画像処理装置 1 は、検出したブロック境界線の位置情報に基づき、ブロック境界線を跨がないように、極所領域のコントラスト成分を抽出する(ステップ A 2)。また、画像処理装置 1 は、検出したブロック境界線の位置情報に基づき、(ステップ A 2 で抽出したコントラスト成分のうちの)ブロック境界線を挟んだコントラスト成分の平滑化を実行する(ステップ A 3)。そして、画像処理装置 1 は、この抽出・平滑化したコントラスト成分を、(ブロック歪みを目立たなくするためフィルタリング処理前に)元信号に加算する(ステップ A 4)。10

【0051】

続いて、画像処理装置 1 は、検出したブロック境界線の段差値情報に基づき、フィルタリング処理に適用するフィルタを選択し(ステップ A 5)、フィルタリング処理を実行する(ステップ A 6)。そして、画像処理装置 1 は、ステップ A 2, A 3 で抽出・平滑化したコントラスト成分を、フィルタリング処理後の信号に加算する(ステップ A 7)。

【0052】

なお、この図 4 においては、抽出・平滑化したコントラスト成分を(フィルタリング処理前の)元信号に加算するステップ(ステップ A 4)と、抽出・平滑化したコントラスト成分をフィルタリング処理後の信号に加算するステップ(ステップ A 7)との 2 つを共に示したが、いずれか一方を実施すれば良い。20

【0053】

以上のように、本実施形態の画像処理装置 1 によれば、例えば、ブロック境界を的確に検出すると共に、ブロック境界に対して効果的な画像処理を施すことが可能となる。

【0054】

なお、本発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に構成要素を適宜組み合わせてもよい。30

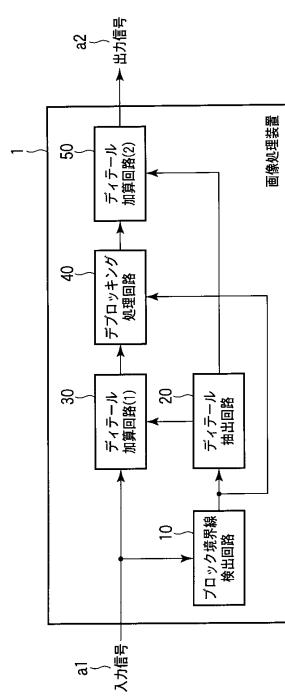
【符号の説明】

【0055】

1 ... 画像処理装置、10 ... ブロック境界線検出回路、20 ... ディテール抽出回路、30 ... ディテール加算回路(1)、40 ... デブロッキング処理回路、50 ... ディテール加算回路(2)、100, 210, 230, 250, 270, 290 ... フレームメモリ、110 ... 水平隣接画素差分絶対値検出回路、120 ... 水平差分絶対値メモリ / 境界線検出回路、130 ... 水平ディテール検出回路、140 ... 水平ディテールメモリ、150 ... 前加算水平コアリング / リミッタ / ゲイン調整回路、160 ... 垂直隣接画素差分絶対値検出回路、170 ... 垂直差分絶対値メモリ / 境界線検出回路、180 ... 垂直ディテール検出回路、190 ... 垂直ディテールメモリ、200 ... 前加算垂直コアリング / リミッタ / ゲイン調整回路、240 ... 水平デブロッキング処理回路、260 ... 垂直デブロッキング処理回路、280 ... 後加算水平コアリング / リミッタ / ゲイン調整回路、300 ... 後加算垂直コアリング / リミッタ / ゲイン調整回路。40

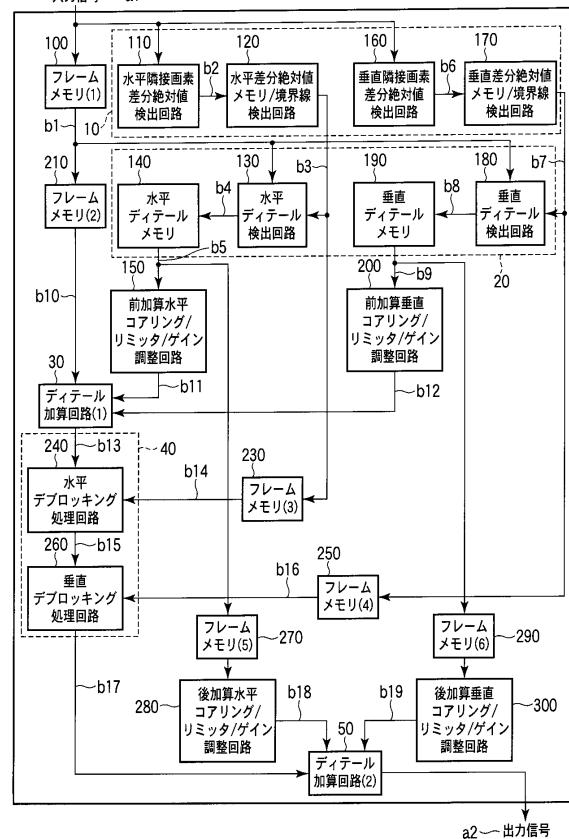
【図1】

図1



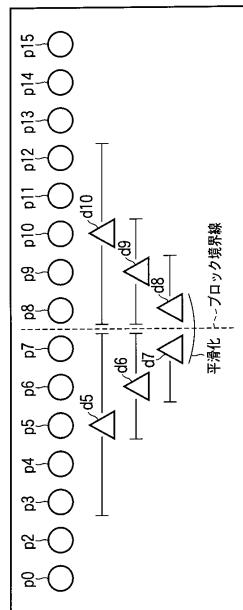
【図2】

図2 入力信号～a1



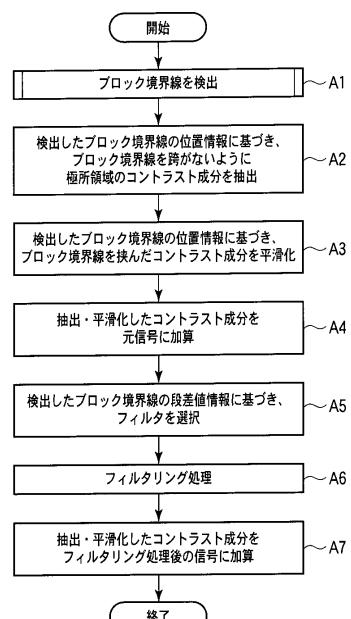
【図3】

図3



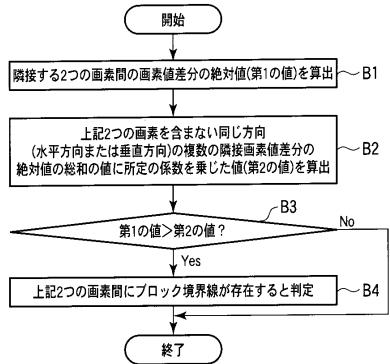
【図4】

図4



【図5】

図5



フロントページの続き

(74)代理人 100084618
弁理士 村松 貞男
(74)代理人 100103034
弁理士 野河 信久
(74)代理人 100119976
弁理士 幸長 保次郎
(74)代理人 100153051
弁理士 河野 直樹
(74)代理人 100140176
弁理士 砂川 克
(74)代理人 100101812
弁理士 勝村 紘
(74)代理人 100070437
弁理士 河井 将次
(74)代理人 100124394
弁理士 佐藤 立志
(74)代理人 100112807
弁理士 岡田 貴志
(74)代理人 100111073
弁理士 堀内 美保子
(74)代理人 100134290
弁理士 竹内 将訓
(74)代理人 100127144
弁理士 市原 卓三
(74)代理人 100141933
弁理士 山下 元
(72)発明者 小原 永喜
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 岩井 健二

(56)参考文献 特開2009-206713(JP,A)
特開2008-124901(JP,A)
特開2007-174403(JP,A)
特開2007-028460(JP,A)
特開2005-065098(JP,A)
特開2002-204457(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 7/24 - 7/68