



(12)发明专利

(10)授权公告号 CN 107210223 B

(45)授权公告日 2020.08.21

(21)申请号 201680006293.1

(72)发明人 铃木克佳 竹野博 江原幸治

(22)申请日 2016.01.07

(74)专利代理机构 北京京万通知识产权代理有限公司 11440

(65)同一申请的已公布的文献号

申请公布号 CN 107210223 A

代理人 许天易

(43)申请公布日 2017.09.26

(51)Int.Cl.

H01L 21/322(2006.01)

(30)优先权数据

C30B 29/06(2006.01)

2015-030213 2015.02.19 JP

C30B 33/12(2006.01)

(85)PCT国际申请进入国家阶段日

H01L 21/26(2006.01)

2017.07.19

(56)对比文件

(86)PCT国际申请的申请数据

US 2009/0242843 A1,2009.10.01

PCT/JP2016/000050 2016.01.07

JP 特开2008-294256 A,2008.12.04

(87)PCT国际申请的公布数据

CN 101622381 A,2010.01.06

W02016/132661 JA 2016.08.25

CN 102396055 A,2012.03.28

(73)专利权人 信越半导体株式会社

CN 103003927 A,2013.03.27

地址 日本东京都千代田区大手町二丁目2
番1号

审查员 王建霞

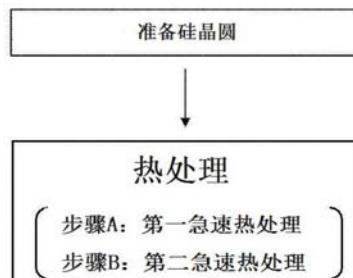
权利要求书1页 说明书10页 附图2页

(54)发明名称

硅晶圆的制造方法

(57)摘要

本发明提供一种硅晶圆的制造方法，透过施加热处理于一被处理硅晶圆，而制造于表层具有无缺陷区域的硅晶圆，制造方法包含：步骤A，透过自上方加热被处理硅晶圆的第一热源，而仅对被处理硅晶圆的上侧的表层以1300℃以上且硅的熔点以下的温度，进行0.01msec以上且100msec以下的第一急速热处理；以及步骤B，透过加热被处理硅晶圆的第二热源所进行的第二急速热处理，而对被处理硅晶圆以1100℃以上且不超过1300℃的温度维持1秒以上且100秒以下，并以30℃/sec以上且150℃/sec以下的降温速度降温。由此，能够于块体能够形成高密度的BMD，TDDDB特性良好的单晶硅晶圆。



1. 一种硅晶圆的制造方法,透过施加热处理于一被处理硅晶圆,而制造于表层具有无缺陷区域的硅晶圆,该制造方法包含:

步骤A,透过自上方加热该被处理硅晶圆的第一热源,而仅对该被处理硅晶圆的上侧的表层以1300°C以上且硅的熔点以下的温度,进行0.01msec以上且100msec以下的第一急速热处理;以及

步骤B,透过加热该被处理硅晶圆的第二热源所进行的第二急速热处理,而对该被处理硅晶圆以1100°C以上且不超过1300°C的温度维持1秒以上且100秒以下,并以30°C/sec以上且150°C/sec以下的降温速度降温;

其中于该步骤B进行中进行该步骤A,且该步骤B中透过该第二热源自下方加热该被处理硅晶圆。

2. 如权利要求1所述的硅晶圆的制造方法,其中使用氙气灯作为该第一热源。
3. 如权利要求1所述的硅晶圆的制造方法,其中使用卤素灯作为该第二热源。
4. 如权利要求1所述的硅晶圆的制造方法,其中该被处理硅晶圆为自透过柴可斯基法所育成的氧浓度在7ppma以上20ppma以下的单晶硅铸锭所切出。
5. 如权利要求1所述的硅晶圆的制造方法,其中该被处理硅晶圆为自透过柴可斯基法所育成的氮浓度为 1×10^{11} 至 1×10^{15} atoms/cm³的单晶硅铸锭所切出。
6. 如权利要求1所述的硅晶圆的制造方法,其中该被处理硅晶圆为自透过柴可斯基法所育成的碳浓度为 1×10^{16} 至 1×10^{17} atoms/cm³的单晶硅铸锭所切出。
7. 如权利要求1所述的硅晶圆的制造方法,其中该被处理硅晶圆为自透过柴可斯基法所育成的半径方向的全表面为N区域的单晶硅铸锭所切出。

硅晶圆的制造方法

技术领域

[0001] 本发明涉及一种单晶硅晶圆的制造方法，其中该硅晶圆的氧化层耐压较高，且晶圆内部能够形成高密度的氧析出物。

背景技术

[0002] 作为半导体装置的材料的单晶硅晶圆(以下亦称作硅晶圆)，一般能够透过以柴可斯基法(Czochralski Method:以下亦称作CZ法)以使单晶硅成长，将所得到的单晶硅进行切断、研磨等的加工步骤以制作。

[0003] 如此以CZ法所育成的单晶硅，在受到热氧化处理(例如 $1100^{\circ}\text{C} \times 2\text{小时}$)有可能产生以环状产生的氧化感生堆积缺陷(Oxidation induced Stacking Fault, OSF)。OSF以外亦逐渐发现有于育成结晶时所形成的，对装置性能有不良影响的细微缺陷(以下亦称作原生缺陷)。

[0004] 在此，近年揭露有一种单晶的制造方法，用以得到尽可能减少此些缺陷的晶圆(例如请参照专利文献1)。

[0005] 图4是显示以专利文献1中所揭露的方法中单晶育成时的提拉速率为V(mm/min)，且自硅的熔点至 1350°C 的温度范围内提拉轴方向的结晶内温度分配的平均值为G($^{\circ}\text{C}/\text{mm}$)时，使V/G变化而育成单晶时的提拉速率与缺陷产生分布的关系。

[0006] 一般而言，众所周知，单晶内的温度分布G是依存于CZ炉内的构造(以下称作热区)，即使改变提拉速率其分布亦几乎不变。因此，在同一构造的CZ炉的情况下，V/G仅对应于提拉速率的变化。即V与V/G为接近成正比的关系。因此图4的纵轴使用提拉速率V。

[0007] 于V为相对高速的区域中，于结晶径全区域存在有集合了被称为晶格空位(Vacancy:以下称为Va)的空孔型点缺陷的结晶原生缺陷(crystal originated particle:COP)及被称为流动图案缺陷(Flow pattern defect:FPD)的空孔型原生缺陷，被称为V-Rich区域。

[0008] 并且，若是V稍微变得较慢，则OSF自结晶周边呈环状而产生，随着V的降低OSF向着中心收缩，OSF进而在结晶中心消灭。

[0009] 若是V进一步变慢，则存在有Va及被称为缺陷硅(interstitial silicon:以下称为I)的间隙型的点缺陷的过剩或不足的状况较少的中性(Netrual:以下称为N)区域。已经发现，此N区域虽然有Va及I的偏差，但由于在饱和浓度以下，因此作为缺陷者并不存在，或是以现有的缺陷检测方法不能确认缺陷的存在。此N区域分为Va为多数的N_V区域及I为多数的N_I区域。

[0010] 若是V更进一步变慢，则I将变得过饱和，结果被认为是集合了I的差排环的L/D(Large Dislocation:间隙间差排环的略称，亦写作LSEPD、LEPD等)的缺陷为低密度存在，被称为I-rich区域。

[0011] 当存在于V-rich区域、OSF区域及I-rich区域的原生缺陷出现于晶圆表面，则在形成装置的金属氧化物半导体(Metal oxide semiconductor:MOS)结构时会使氧化膜的耐压

降低等,给予装置特性不良的影响,因此期望晶圆表层不存在有如此缺陷。

[0012] 另外,硅晶圆通常在过饱和状态含有约 $7\text{至}10\times10^{17}\text{atoms/cm}^3$ (使用日本电子情报技术产业协会(JEITA)的换算系数)的氧分子。因此,硅晶圆中存在有多量的原生氧析出核,当装置制程等施以热处理,则硅晶圆内的过饱和氧分子将作为氧析出物而析出,或是原生的氧析出核成长而表面化。如此的氧析出物被称做块体微缺陷(Bulk micro defect:BMD)。

[0013] 已知此BMD若是存在于装置活性区域以外的块体,则虽然能够发挥作为捕捉混入装置制程中的金属杂质的去疵点的功能,但若发生在装置活性区域的硅晶圆表面,则会带给接面漏电流等的装置特性不良影响。因此,于硅晶圆的制造中,追求在晶圆的块体中形成BMD的同时,在装置活性区域的晶圆表面附近具有不存在有BMD及原生缺陷的无缺陷区域(Denuded zone:以下亦称DZ层)的晶圆。

[0014] 近年来对于此些要求,在专利文献1中提出:自不存在有Va及I的凝聚体的N区域的单结晶切出,全表面由N区域所构成的硅晶圆进行RTA处理(Rapid thermal annealing:急速加热、急速冷却处理)的方法。另外,RTA处理亦称为RTP处理(Rapid thermal process)。此RTA处理将硅晶圆于N₂或是NH₃等的氮化物形成氛围,或是此些气体与Ar、H₂等非氮化物形成氛围的混合气体氛围中,以例如50°C/sec的升温速度自室温急速升温,在1200°C的温度维持约数十秒的加热后,以例如50°C/sec的降温速度急速冷却为特征的热处理方法。

[0015] 关于透过于RTA处理后进行氧析出热处理形成BMD的机制,详细记述于专利文献1及专利文献2。

[0016] 此处简单说明关于BMD的形成机制。

[0017] 首先,于RTA处理中,例如在N₂氛围中于1200°C的高温保持中自晶圆表面发生Va的注入,自1200°C至700°C的温度范围以例如5°C/sec的降温速度冷却之间发生由于Va的扩散所致的再分布及与I的消灭。结果,在块体中成为Va不均匀分布的状态。

[0018] 如此状态的晶圆以例如800°C进行热处理,则虽然于高Va浓度的区域中氧分子急速群集化,但在低Va浓度的区域则不发生氧分子的群集化。

[0019] 此状态下,接着以例如1000°C进行一定时间的热处理,则群集化的氧分子成长而形成BMD。如此于RTA处理后的硅晶圆施加氧析出热处理,则会依据以RTA处理所形成的浓度分布,形成于晶圆的深度的方向具有分布的BMD。

[0020] 因此,通过控制RTA处理的氛围及最高温度,维持时间等的条件而进行处理,于硅晶圆形成期望的Va浓度分布,于之后所得的硅晶圆进行氧析出热处理,以制造具有期望的深度方向的BMD分布的硅晶圆。

[0021] 又专利文献3中,揭露有若干于氧气氛围中进行RTA处理则于表面形成氧化膜,而由于I自氧化膜界面注入而BMD的形成受到抑制。如此,RTA处理通过氛围气体、最高维持温度等条件,能够促进BMD形成,亦能反过来抑制BMD形成。如此的RTA处理由于为在极短时间内退火,因此几乎不发生氧的向外扩散,几乎能无视表层的氧浓度降低。

[0022] 专利文献1中,虽然认为由于作为材料的硅晶圆中不存在有原生缺陷,即使进行RTA处理也没有问题,但准备全平面为N区域的硅晶圆而进行RTA处理后,若测定表示氧化膜的长期信赖性的时依性介电层崩溃(Time dependent dielectric breakdown:TDDDB),则会有虽然为硅晶圆的Nv区域中氧化膜信赖性的一零时介电层崩溃(time zero dielectric breakdown:TZDB)几乎不降低,但TDDDB特性却可能降低的异常。

[0023] 又于专利文献4提出有于以全平面N区域所构成的硅晶圆施加1300℃以上的高温RTA处理的方法。此方法中,由于为高温度而能够使成为TDDB特性劣化的原因的大体积的氧析出物溶解,而能够得到良好的TDDB特性。又能够制造具有伴随Va的扩散的BMD分布的硅晶圆。但是,由于用以支撑RTA处理装置内的晶圆的接脚与硅晶圆的温差大而在接脚周围产生强大应力,而可能发生滑移的异常。

[0024] 又专利文献5中,揭露有于表层形成DZ层的其他方法。此透过将光脉冲自晶圆表面照射约1至5秒而将表面加热至约1000℃,晶圆的内面固定于散热片而维持未满900℃的温度,以使温度分布自晶圆表面向内面减少,而在表面附近形成DZ层的方法。但是,如此的方法,由于有必要将晶圆的内面接触散热片,因此接触部分容易发生伤痕或污损,具有可能受到来自散热片构件的污染的问题。

[0025] (现有技术文献)

- [0026] 专利文献1:日本特开2001-203210号公报
- [0027] 专利文献2:日本特表2001-503009号公报
- [0028] 专利文献3:日本特开2003-297839号公报
- [0029] 专利文献4:日本特开2012-175023号公报
- [0030] 专利文献5:日本特表2001-517871号公报

发明内容

[0031] 本发明鉴于前述问题,提供一种硅晶圆的制造方法,透过以氧析出热处理等而于晶圆的块体区域形成BMD而赋予高去疵特性的同时,仅于晶圆表层使于育成单晶阶段所形成的原生缺陷及氧析出核消灭,而能够制造TDDB特性良好的单晶硅晶圆。

[0032] 为了达成前述目的,本发明提供一种硅晶圆的制造方法,透过施加热处理于一被处理硅晶圆,而制造于表层具有无缺陷区域的硅晶圆,该制造方法包含:步骤A,透过自上方加热该被处理硅晶圆的第一热源,而仅对该被处理硅晶圆的上侧的表层以1300℃以上且硅的熔点以下的温度,进行0.01msec以上且100msec以下的第一急速热处理;以及步骤B,透过加热该被处理硅晶圆的第二热源所进行的第二急速热处理,而对该被处理硅晶圆以1100℃以上且不超过1300℃的温度维持1秒以上且100秒以下,并以30℃/sec以上且150℃/sec以下的降温速度降温。

[0033] 依据如此的制造方法,透过由第一热源所进行的步骤A仅使表层的原生缺陷及氧析出核溶解而实现良好的TDDB特性的同时,能够透过由第二热源所进行的步骤B使块体中的空孔冻结。因此,能够透过氧析出热处理等,于块体区域形成高密度的BMD。

[0034] 又能够于进行该步骤B中进行该步骤A,且于该步骤B中透过该第二热源而将该被处理硅晶圆自下方加热。

[0035] 依据如此的制造方法,能够将使用于晶圆的急速热处理的装置合一而为简便。又由于步骤A在晶圆透过步骤B而维持于加热中进行,因此能够以该步骤A将表层更确实地加热至1300℃以上。

[0036] 另一方面,该步骤A及该步骤B亦能够分别进行。

[0037] 依据如此的制造方法,能够以步骤A及步骤B改变加热氛围。

[0038] 又做为该第一热源以使用氩气灯为佳。

[0039] 透过使用如此的热源作为第一热源,能够更简单而快速地加热到1300℃以上的高温,又能够将晶圆的表层的面内方向均匀地加热。

[0040] 又作为该第二热源以使用卤素灯为佳。

[0041] 透过使用如此的热源作为第二热源,能够更简单地进行第二急速热处理。

[0042] 又以该被处理硅晶圆为自透过柴可斯基法所育成的氧浓度在7ppma以上20ppma以下的单晶硅铸块所切出为佳。

[0043] 若为如此的被处理硅晶圆,则将不会有氧析出核的量过多,或体积过大,而能更确实地使表层的氧析出核消灭。又通过第一急速热处理及第二急速热处理形成DZ层后,氧以装置制程的热处理而简单地再析出,有效率地防止于先形成的DZ层产生新的BMD。另一方面,于块体区域,能够充分使氧析出核成长而形成具有去疵能力的BMD。

[0044] 又以该被处理硅晶圆为自透过柴可思基法所育成的氮浓度在 1×10^{11} 至 1×10^{15} atoms/cm³的单晶硅铸块所切出为佳。

[0045] 若为如此的被处理硅晶圆,则能够使原生缺陷的体积缩小,因此能够较不进行氮掺杂时更确实地使表层区域的缺陷消灭而得到高氧化膜耐压。又透过含有氮,能够增加晶圆的强度,适当的防止热处理时的滑移。进一步由于促进BMD的形成,能够增加BMD的控制范围。

[0046] 又以该被处理硅晶圆为自透过柴可思基法所育成的碳浓度在 1×10^{16} 至 1×10^{17} atoms/cm³的单晶硅铸块所切出为佳。

[0047] 若为如此的被处理硅晶圆,则较容易在仅于表层的热处理的第一急速热处理、及第二急速热处理后,以于装置制程的热处理,于块体区域形成BMD,而能够形成去疵能力更高的装置。进一步能够有效抑制滑移的发生。

[0048] 又以该被处理硅晶圆为自透过柴可思基法所育成的半径方向全平面为N区域的单晶硅铸块所切出为佳。

[0049] 如此的硅晶圆中,由于不存在有诸如COP及OSF核的原生缺陷,仅存在有能够使其以较该原生缺陷低温/短时间而消灭的氧析出核,而能够得到良好的TDDDB特性。

[0050] 依据本发明的硅晶圆的制造方法。能够制造氧化膜耐压高,且透过氧析出热处理等,能够于块体中形成高密度BMD的单晶硅晶圆。又本发明中,不需要如同例如前述的已知方法,在加热时使内面接触散热片,能提供污染及伤痕较少,装置特性更高的硅晶圆。

附图说明

[0051] 图1是显示本发明的硅晶圆的制造方法的顺序的一例的流程图。

[0052] 图2是显示能够使用于本发明的硅晶圆的制造方法的单晶提拉装置的一例的概略图。

[0053] 图3是显示能够使用于本发明的硅晶圆的制造方法的热处理装置的一例的概略图。

[0054] 图4是说明相对于提拉速率的结晶缺陷的变化状况的说明图。

[0055] 图5是显示实施例及比较例1、2中TDDDB的测定结果,(a)为实施例、(b)为比较例1、(c)为比较例2的测定结果。

具体实施方式

[0056] 以下更详细的说明本发明。

[0057] 如同前述,硅晶圆的制造中,伴随着晶圆的块体区域形成成为去疵部位的BMD,有提高氧化膜耐压的必要。

[0058] 为了得到氧化膜耐压良好,具有高BMD密度的硅晶圆,作为已知方法,列举有例如通过高温RTA处理的方法。例如透过专利文献4所揭露的方法,可知施加1300℃以上的高温RTA处理的方法。此方法中,由于能够使成为使氧化膜耐压劣化的原因的大体积的氧析出物溶解,而能得到良好的氧化膜耐压。又能够透过Va的注入形成更高密度的BMD。

[0059] 但是,本申请的发明人经过精心研讨,发现专利文献4所揭露的方法,由于RTA处理的温度高而有可能发生滑移。经过进一步精心研讨,发现1200℃以下的RTA处理虽不会发生滑移,但得不到高氧化膜耐压。

[0060] 本申请的发明人经反复研讨前述问题,认为进行二种类的急速热处理,特别是透过将表层及块体以相异的温度加热,能够解决此些问题,而完成了本发明。

[0061] 以下虽参照图式说明关于本发明的硅晶圆的制造方法,但本发明并非限定于此。

[0062] 图1是显示本发明的硅晶圆的制造方法的顺序的一例的流程图。

[0063] 首先说明实施顺序的整体流程。首先,进行被处理硅晶圆的准备。此处所准备的硅晶圆虽无特别限定,但能够预先决定处理的硅晶圆的质量以透过本发明的制造方法而容易得到预期质量的硅晶圆。

[0064] 如同前述,作为将被处理硅晶圆成为预期的质量(BMD及原生缺陷等)的方法,例如可列举于透过柴可斯基法提拉作为被处理硅晶圆的基础的单晶硅铸块时调节各条件。

[0065] 接着,如图1所示,透过对此得到的被处理硅晶圆施加热处理,制造表面具有无缺陷区域且能够赋予去疵能力的硅晶圆。本发明的硅晶圆的制造方法中,至少进行以下所示的步骤A及步骤B。步骤A是将被处理硅晶圆透过自上方加热的第一热源,仅将被处理硅晶圆的上侧表层以1300℃以上、硅的熔点以下的温度进行0.01msec以上、100msec以下的第一急速热处理。步骤B是为透过通过将被处理硅晶圆加热的第二热源所进行的第二急速热处理,将被处理硅晶圆以1100℃以上、未满1300℃的温度维持1秒以上、100秒以下,并以30℃/sec以上、150℃/sec以下的降温速度降温的步骤。透过进行如此的步骤A及步骤B,能够将被处理硅晶圆的表层无缺陷化。因此,依据本发明,能够制造高氧化膜耐压,块体中能够形成高密度BMD的硅晶圆。

[0066] 前述的步骤A能够在步骤B进行中进行。例如步骤A能够在步骤B中的该温度维持中进行。若如此,则能够更加确实地以步骤A将表层加温至1300℃。此状况下,步骤B中透过第二热源将被处理硅晶圆自下方加热。

[0067] 又此些步骤A及步骤B亦能够分别进行,此状况下,步骤A及步骤B的顺序并无特别限定。

[0068] 在此,分别举例说明能够制造切出被处理硅晶圆的单晶硅的装置及能够对被处理硅晶圆施加热处理的装置。

[0069] 图2是显示能够使用于本发明的硅晶圆的制造方法的单晶提拉装置的一例的概略图。透过柴可斯基法拉起单晶硅时,能够使用例如图2的单晶提拉装置。如图2所示,此单晶提拉装置1,具有提拉室2、设置于提拉室2中的坩埚3、配置于坩埚3周围的加热器4、用以使

坩埚3旋转的坩埚支承轴5及其旋转机构(图中未显示)、用以支承硅晶种6的晶种夹7、用以拉起晶种夹7的钢线8及用以旋转或卷取钢线8的卷取机构(图未示)而构成。又加热器4的外侧周围配置有隔热材9。单晶硅10通过钢线8自原料的熔融硅11中拉起。

[0070] 接着叙述用以对通过如前述的单晶提拉装置所提拉的单晶10所切出的硅晶圆施加热处理的装置。图3是显示能够使用于本发明的硅晶圆的制造方法的热处理装置的一例的概略图。图3所示的热处理装置(以下亦称为FLA装置)设成具有由石英所构成的腔部12，并于此腔部12内对硅晶圆19热处理。

[0071] 又图3所示的FLA装置中，第一急速热处理是通过配置于腔部上部的氩闪光灯(氩气灯)13以进行。第二急速热处理是通过配置于腔部下部的卤素灯14以进行。此状况下，第一急速热处理为极短时间的闪光灯退火(Flash lamp annealing:FLA，急速升降温热处理)。因此，依据显示于图3的FLA装置，于第二急速热处理中(特别是RTA的高温维持中)能够进行为第一急速热处理的FLA。另外，第一热源、第二热源、第一急速热处理及第二急速热处理并不限定于此，亦能够分别进行。

[0072] 于自动挡门15设置有构成为通过闸阀而能够开关的图中未显示的晶圆插入口。并且，硅晶圆19配置于形成于石英托盘16的支承部17上。又腔部12设置有图中未显示的温度测定用特殊窗口，透过设置于腔部12的外部的高温计18，而能够经过该特殊窗口测定硅晶圆19的温度。如此，前述的单晶提拉装置、热处理装置任一皆可为与已知相同之物，特别是，其构造并不予限制。

[0073] 以下进一步详述关于图1的流程图的各步骤。如同前述，首先准备被处理硅晶圆。本发明的制造方法中的第一急速热处理中，为了如同后述，仅将此被处理硅晶圆的上侧的表层加热而消去原生缺陷，可以在被处理硅晶圆的准备阶段便决定其质量以能够在低温、短时间内消去缺陷。

[0074] 例如使用图2所示的单晶提拉装置1提拉单晶硅时，能够透过使提拉速率V变化以调整V/G(亦可透过通过改变热区而改变G以调整V/G)，使提拉的单晶成为半径方向全表面为N区域的单晶。当然，能够使自其切出的硅晶圆成为半径方向全表面为N区域，且不存在有原生缺陷之物。

[0075] 此N区域的硅晶圆成为仅存在有氧析出核，由于氧析出核能够以相对低温的热处理使其消灭，因此能够进一步减低形成DZ层所需的成本及处理时间。此亦有减低污染及抑制滑移发生的效果。

[0076] 此处，以此单晶硅中的氧浓度在7ppma以上20ppma以下为佳。如此，若氧浓度在7ppma以上，则单晶及自其切出的硅晶圆中适度存在有长入型的氧析出核，因此氧析出核能够于装置制程中的热处理成长而形成BMD，而具备去疵能力。

[0077] 并且，氧浓度在20ppma以下，因此长晶时形成的原生缺陷及氧析出核的体积不会变得大于所须，能够更确实地使氧析出核消灭。又由于原本的氧的过饱和度不会过大，因此若透过第一急速热处理使表层的氧析出核消灭，则即使于装置制程施加热处理，亦能够有效防止氧再析出而于表面出现BMD的状况。

[0078] 如此，氧浓度以于通常的装置热处理中不形成新的氧析出核的前述范围为佳。较佳为15ppma以下。

[0079] 又以氮浓度在 1×10^{11} 至 1×10^{15} atoms/cm³的单晶硅为佳。如此，由于透过含有前述

的浓度的氮,能够使原生缺陷的体积为小,因此能够较未参杂氮的状况更确实地使表层的缺陷消灭而为有效。又已知透过使其含有氮,BMD的形成会被促进及晶圆的机械强度会被增强,亦具有伴随着能够抑制热处理时的滑移发生而能够增加块体中的BMD的控制范围的优点。

[0080] 并且,以碳浓度在 1×10^{16} 至 1×10^{17} atoms/cm³的单晶硅为佳。如此,已知若使单晶硅含有前述浓度的炭,则有利于在装置制程的热处理使BMD变得较容易形成。又氧能够在滑移等差排固定时作为碳的催化剂发挥功效,抑制滑移。

[0081] 另外,此些的浓度调整能够利用与已知相同的方法以进行。例如若是氮浓度,则能够于柴可斯基法中将参杂氮的硅晶圆等投入坩埚内的原料而调整其浓度。

[0082] 又如同前述,以半径方向全平面为N区域的单晶硅为佳。自如此的N区域单晶铸块切出的硅晶圆中,不存在有诸如COP及OSF核的原生缺陷,仅存在有能够以较该原生缺陷低温消灭的氧析出核。因此,于使表层无缺陷化的本发明中,有效地减低热处理的成本。又由于能够以较低温进行处理因此也有利于减低污染及滑移。

[0083] 将如此调整原生缺陷及氧浓度等而被提拉的单晶硅切割,而能够将此作为被处理硅晶圆使用。

[0084] 接着,对如此而得到的被处理硅晶圆施加包含步骤A及步骤B的热处理。步骤A、B为急速热处理。步骤A及步骤B中的急速热处理条件虽系如同前述,以下进一步详细说明。通过进行步骤A,能够使成为TDDDB特性劣化原因的大体积的氧析出物溶解。此时,由于为1300℃以上的加热时间极短,因此内面侧(晶圆的下侧)的温度上升少,而能够抑止滑移的发生。透过以上述的条件进行步骤B,能够在晶圆的块体中冻结空孔,结果能够得到高BMD密度。

[0085] 此时,透过分别准备具有第一热源的装置及具有第二热源的装置,能够分别进行步骤A及步骤B。此状况下,能够在步骤A及步骤B改变加热氛围。又透过准备具有第一热源及第二热源的装置,例如图3所示的FLA装置,能够在步骤B进行中进行步骤A。此状况下,能够将使用于晶圆的制造的装置合为一个。

[0086] 此时作为第一热源,虽能使用激光退火装置等,但以使用封入氩气等稀有气体的闪光灯,特别是使用氩闪光灯为佳。此状况下,能够通过如同后述的1300℃以上的温度简单地加热,并能够对晶圆的面内全方向均匀地加热。

[0087] 又作为以第二热源,能够使用卤素灯,由此能够简单地进行第二急速热处理。

[0088] 此处,第一热源的加热温度(特别是加热中的最高温度),设定为1300℃以上,硅的熔点以下(1412℃)。在第一热源的加热温度为未满1300℃的状况下,无法使表层的原生缺陷及氧析出核被充分溶解。第一热源的加热温度若是超过硅的熔点,则被处理硅晶圆有变形的可能。

[0089] 又以第一热源加热的时间(闪光灯退火的步骤A中的全照射时间)设定为0.01msec以上、100msec以下。第一热源的加热时间未满0.01msec的状况下,无法使晶圆上侧(表侧)的表层的原生缺陷及氧析出核充分溶解。又第一热源的加热时间若超过100msec,则有发生滑移的可能。另外,第一热源的加热时间,为了避免晶圆内面的升温,特别以为20msec以下为佳。

[0090] 又以第二热源加热的温度,设定为1100℃以上、未满1300℃。以第二热源加热的温度若未满1100℃,则无法注入Va而变得无法使BMD密度较热处理前更高。又以第二热源加热

的温度若在1300℃以上，则于晶圆将发生滑移。另外第二热源的加热温度，为了以高密度形成BMD，特别以1150℃以上为佳。

[0091] 以第二热源加热的时间，设定为1秒以上、100秒以下。第二热源的加热时间未满1秒的状况下，无法使于提拉铸块的阶段所形成的氧析出核成长。第二热源的加热时间若超过100秒则生产性将降低。

[0092] 第二急速热处理中的降温速度，设定为30℃/sec以上、150℃/sec以下。在进行急速降温时的降温速度未满30℃/sec的状况下，无法使晶圆中的空孔冻结，而无法以高密度形成BMD。又降温速度快于150℃/sec的状况下，有由于急速冷却而发生滑移的状况。

[0093] 另外，第二急速热处理中的升温速度，能够为例如30℃/sec以上、70℃/sec以下。

[0094] 透过以前述条件进行热处理，能够得到TDDB的良率在例如90%以上，且以装置热处理等形成得到高密度BMD的晶圆。

[0095] 又，能够将第一急速热处理及第二急速热处理，于氩、氢、氦或者彼等的混合气体的非氧化性氛围中进行。如此将第一急速热处理(表层区域的热处理)及第二急速热处理于非氧化性氛围中进行的状况下，由于表面的氧的平衡浓度较氧化性氛围低，因此氧的向外扩散将变得有效率。结果，能够降低表面周边的氧浓度而较早成为固溶限以下，因此氧析出核及原生缺陷变得更容易消灭，故能够追求特别是在极表层的质量的提升。又第一急速热处理及第二急速热处理中热处理氛围为氢的状况下，由于透过还原作用进一步使氧析出物所致的缺陷容易溶解，故能够进一步追求表面质量的提升。

[0096] 又，能够将第一急速热处理及第二急速热处理，于包含氮、氨的氮化膜形成氛围中进行。如此将第一急速热处理及第二急速热处理于氮化膜形成氛围中进行的状况下，已知如专利文献2所记载，空孔会效率良好地注入于晶圆内部，而注入的空孔会促进氧析出。如此透过注入空孔而促进氧析出的同时，进一步抑制加热中原生氧析出核的消灭。即，相较于非以如此的氮化膜形成氛围，而是不伴随有空孔注入的氛围加热的状况，能够防止DZ层的宽度扩大至必须的宽度以上，使其狭窄。若是DZ层狭窄，具有BMD的块体接近装置区域，则装置过程中混入的金属杂质到达系为去疵部分的BMD为止的扩散距离变短，而能够有效率地将金属杂质去疵。

[0097] 另一方面，能够将第一急速热处理及第二急速热处理，于含有氧的氧化氛围中进行。如此将第一急速热处理及第二急速热处理于氧化氛围中进行的状况下，由于间隙Si(I)被注入，氧析出核变得更容易溶解，因此变得能够扩大DZ层的宽度。或者，变得能够以更低温/短时间得热处理形成DZ层。

[0098] 如同以上所述，透过本发明的硅晶圆的制造方法，能够得到以已知方法所不能得到的硅晶圆，即TDDB特性良好，块体中的BMD密度高的硅晶圆。

[0099] 【实施例】

[0100] 以下虽显示实施例及比较例而更具体说明本发明，但本发明并非限定于此实施例。

[0101] 准备混合存在有Nv区域及Ni区域的被处理硅晶圆，进行以下所示的实施例及比较例1、2。

[0102] 硅晶圆的导电型、电阻率、氧浓度、直径、结晶轴方向如同以下所示。

[0103] 导电型:P型

[0104] 电阻率:17至20Ω・cm

[0105] 氧浓度:13至14ppma (JEITA)

[0106] 直径:300mm

[0107] 结晶轴方向:<100>

[0108] 未进行氮与碳的参杂。

[0109] (实施例)

[0110] 使用图3所示的FLA装置进行本发明的制造方法。另外,于步骤B进行中进行步骤A。具体而言,将经准备的晶圆使用图3所示的FLA装置在NH₃为3%、Ar为97%的混合氛围,透过卤素灯以50℃/sec的升温速度自室温急速升温至1175℃(步骤B中的急速升温),维持10秒而将晶圆以经预加热的状态(步骤B中的维持),照射2msec的氩闪光灯,而仅将被处理硅晶圆的上侧的表层加热至1350℃(步骤A),以自预加热温度降至700℃以下的降温速度为50℃/sec而急速冷却(步骤B中的急速降温)。

[0111] (比较例1)

[0112] 与实施例同样准备晶圆,使用市售的急速加热急速冷却装置(RTA装置)在NH₃为3%、Ar为97%的混合氛围,以50℃/sec的升温速度自室温急速升温至1175℃,维持10秒后,以50℃/sec的降温速度急速冷却。

[0113] (比较例2)

[0114] 与实施例同样准备晶圆,使用图3所示的FLA装置以Ar为100%的氛围,透过卤素灯以30℃/sec的升温速度急速升温至1000℃,维持20秒而将晶圆以经预加热的状态,照射40msec的氩闪光灯,仅将被处理硅晶圆的表层加热至1300℃,以自预加热温度降至700℃以下的降温速度为30℃/sec而急速冷却。

[0115] 于实施例及比较例1、2的晶圆形成厚度为25nm的闸氧化膜后,评估TDDDB特性。

[0116] 图5是显示实施例及比较例1、2中TDDDB的测定结果。图5中,(a)为实施例、(b)为比较例1、(c)为比较例2的测定结果。实施例及比较例2中虽得到99%的γ-mode的良率,但比较例1的良率为69%。这是由于比较例1的状况下晶圆表层的温度低,无法使让TDDDB特性劣化的体积的氧析出物溶解,而实施例、比较例2中由于晶圆表层经过充分高温加热,能够溶解氧析出物,表层变得无缺陷。

[0117] 将实施例及比较例1、2中的滑移透过X光拓扑评估的结果,由于各个状况下里面的温度皆为低,因此无法确认滑移的发生。

[0118] 又将实施例及比较例1、2的晶圆于N₂氛围中,以800℃进行4小时的热处理。之后,在同一热处理炉内以10℃/min的升温速度升温至1000℃,施加1000℃16小时的热处理后,降温至700℃,取出晶圆。之后贴于角度约22°的治具进行倾斜研磨。之后进行选择性刻蚀,利用显微镜测定BMD的密度。结果,虽在实施例、比较例1中BMD以5×10⁹个/cm³的密度充分形成,但比较例2中BMD密度则为5×10⁸个/cm³,较实施例、比较例1为小。这被认为是由于比较例2的预加热温度为低到1000℃之故。

[0119] 如此的实施例中,得以制作出无滑移,能够形成高密度的BMD,并且具有良好的TDDDB特性的晶圆。

[0120] 另外,本发明并不为前述实施例所限制。前述实施例为例示,具有与本发明的申请专利范围所记载的技术思想为实质相同的构成,且达成同样作用效果者,皆包含于本发明

的技术范围。

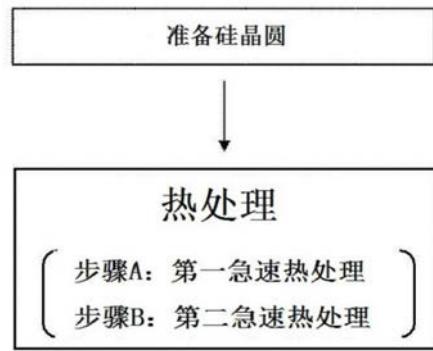


图1

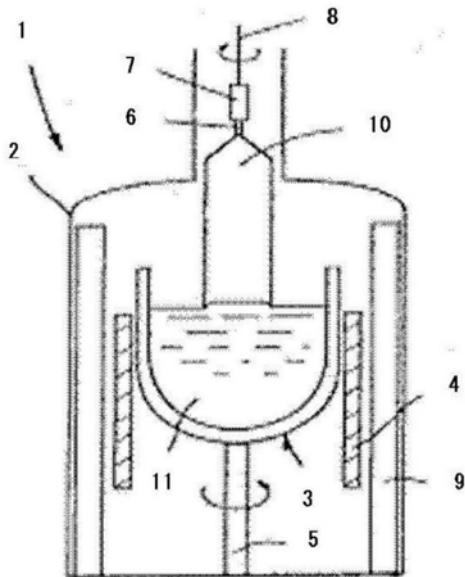


图2

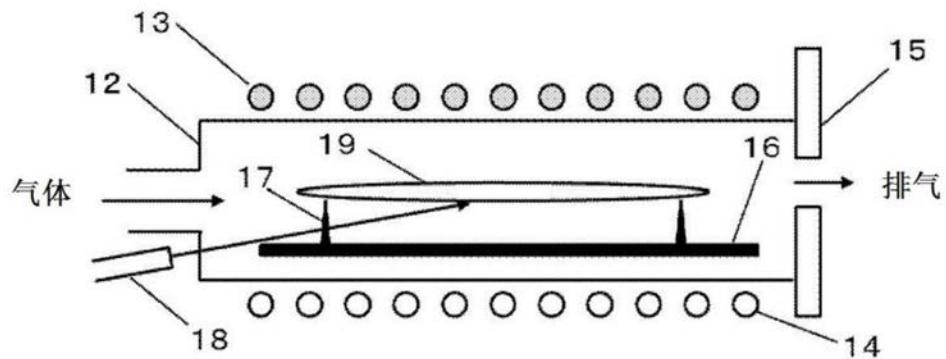


图3

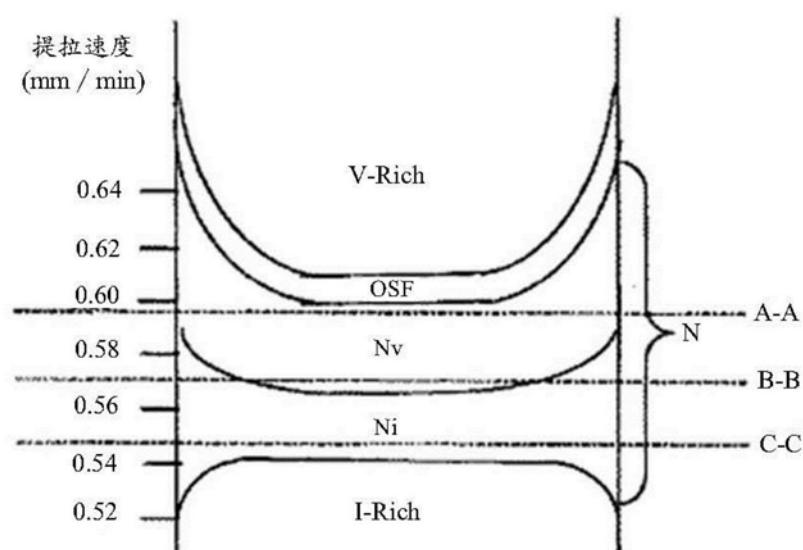


图4

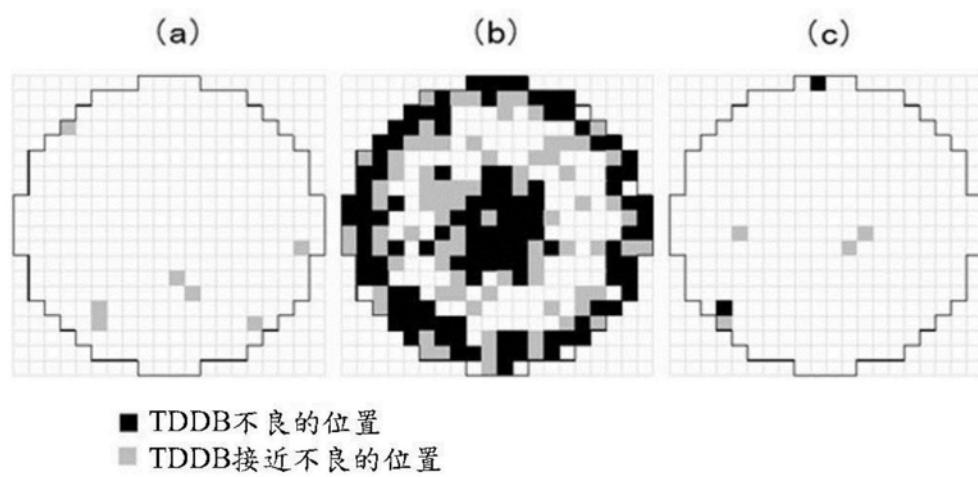


图5