

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成19年10月4日(2007.10.4)

【公開番号】特開2006-93430(P2006-93430A)
 【公開日】平成18年4月6日(2006.4.6)
 【年通号数】公開・登録公報2006-014
 【出願番号】特願2004-277562(P2004-277562)
 【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/12 (2006.01)

【F I】

H 0 1 L 29/78 6 5 2 H

H 0 1 L 29/78 6 5 2 C

H 0 1 L 29/78 6 5 2 T

H 0 1 L 29/78 6 5 3 A

【手続補正書】

【提出日】平成19年8月17日(2007.8.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第一導電型半導体基板と、
 前記第一導電型半導体基板の表面に形成される第一導電型ドリフト領域と、
 前記第一導電型ドリフト領域の表面に形成される第二導電型ベース領域と、
 前記第一導電型ドリフト領域内において、前記第二導電型ベース領域に接するとともに、
 当該第二導電型ベース領域に対して垂直な方向に所定の深さに設けられる複数の第二導電型コラム領域と、
 前記各第二導電型コラム領域の深さ方向に沿った中心から等間隔離間して、前記第二導電型ベース領域を貫通して前記第一導電型ドリフト領域の一部に埋設されて設けられる複数のゲート電極と、
 前記第二導電型ベース領域の表面に前記各ゲート電極を挟んで設けられる第一導電型ソース領域と、
 前記第一導電型半導体基板の裏面に接続するドレイン電極と、
 前記第一導電型ソース領域に接続するソース電極と
 含み、
 前記各第二導電型コラム領域の平面位置は各隣接するコラムの深さ方向に沿った中心が等間隔離間しており、
 前記ゲート電極は前記第二導電型コラム領域の周囲をトレンチ状に形成され、
 前記ゲート電極の近傍に形成される各チャンネル面は全て等価な面方位であることを特徴とする半導体装置。

【請求項2】

請求項1に記載の半導体装置において、
 前記チャンネル面は、Si(100)面と等価の面方位であることを特徴とする半導体装置。

【請求項3】

請求項 1 に記載の半導体装置において、

平面視したときの単位セルが長形状であり、長辺と短辺との比が略 2 : 3であることを特徴とする半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明に係る半導体装置は、第一導電型半導体基板と、
前記第一導電型半導体基板の表面に形成される第一導電型ドリフト領域と、
前記第一導電型ドリフト領域の表面に形成される第二導電型ベース領域と、
前記第一導電型ドリフト領域内において、前記第二導電型ベース領域に接するとともに、当該第二導電型ベース領域に対して垂直な方向に所定の深さに設けられる複数の第二導電型コラム領域と、

前記各第二導電型コラム領域の深さ方向に沿った中心から等間隔離間して、前記第二導電型ベース領域を貫通して前記第一導電型ドリフト領域の一部に埋設されて設けられる複数のゲート電極と、

前記第二導電型ベース領域の表面に前記各ゲート電極を挟んで設けられる第一導電型ソース領域と、

前記第一導電型半導体基板の裏面に接続するドレイン電極と、

前記第一導電型ソース領域に接続するソース電極と

を含み、

前記各第二導電型コラム領域の平面位置は各隣接するコラムの深さ方向に沿った中心が等間隔離間しており、

前記ゲート電極は前記第二導電型コラム領域の周囲をトレンチ状に形成され、

前記ゲート電極の近傍に形成される各チャンネル面は全て等価な面方位であることを特徴としている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

また、図 2 に示した平面視したときの単位セル 117 (p 型コラム領域 16 を取り囲むゲート電極よりなるトレンチパターン 113 の中線で囲まれた領域) が長形状であり、長辺と短辺との比が略 2 : 3としたときに、トレンチパターン 113 の幅を最小にして、隣接する p 型コラム領域 16 の深さ方向に沿った中心間の間隔が一定になることが、本発明者により見出されている。したがって、各単位セルの間隔を最小とすることで、高耐圧を実現しつつ、半導体装置の小型化が可能になる。