

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 6 月 9 日 (2005.6.9)

【公開番号】特開 2003-243969 (P2003-243969A)
 【公開日】平成 15 年 8 月 29 日 (2003.8.29)
 【出願番号】特願 2002-40354 (P2002-40354)
 【国際特許分類第 7 版】
 H 0 3 K 3/033
 H 0 3 K 3/0232
 【F I】
 H 0 3 K 3/033
 H 0 3 K 3/023 B

【手続補正書】
 【提出日】平成 16 年 8 月 27 日 (2004.8.27)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 1
 【補正方法】変更
 【補正の内容】

【0 0 0 1】

【発明の属する技術分野】

この発明は、入力信号の立上り、立下りのエッジに呼応してそれぞれ 1 つずつパルス信号を出力するワンショットパルス発生回路に関するものである。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 2
 【補正方法】変更
 【補正の内容】

【0 0 0 2】

【従来の技術】

図 1 は従来のワンショットパルス発生回路である。この回路は、1 つの入力信号を、インバータ 1 よりなる経路 Aと、インバータ 2、3 およびコンデンサ 4 よりなる経路 Bとに導き、それらの経路通過後の信号を A N D ゲート 5 に入力し、また、経路 Aの出力信号を、インバータ 6 よりなる経路 Cと、インバータ 7、8 およびコンデンサ 9 よりなる経路 Dとに導き、それらの経路通過後の信号を A N D ゲート 10 に入力している。

【手続補正 3】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 5
 【補正方法】変更
 【補正の内容】
 【0 0 0 5】

これは例えば A N D ゲート 5 にてオフパルスを出力するには、前段階として、入力が H レベル時に経路 Bでの反応が完了して経路 Bの A N D 入力 (C 点) が H レベルになっている必要がある。(このとき、D 点は L レベルでこの状態で入力が H レベルから L レベルに切替わると、D 点は L レベルから H レベルへ直ちに切替わるが、C 点はコンデンサ 4 により、H レベルへ上昇している途中で L レベルへ変化し始めてしまい、A N D ゲート 5 では H レベルと認識されない (しきい値に達しない) ために端子 E にワンショットパルスは出力されない。)

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

実施形態 4

図 8 は本発明の第 4 実施形態を示したワンショットパルス発生回路であり、回路構成は図 1 におけるインバータ 2、3、7、8 に替えて、P 型および N 型のトランジスタの対 23、24、25、26 を採用しており、それらのトランジスタ対に V_p 、 V_n を設定 (バックゲート効果: MOS トランジスタでは通常、バックグラウンドとソースをショートとして用いるが、ソース端子が基板電位と電位差を持つと、トランジスタのしきい値 V_{th} が定数分上乘せされてくる現象) してしきい値を設定する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

V_p 、 V_n に 回路内部電圧 を利用することが可能で、又、抵抗素子などを介して電源 (GND) へ接続することも可能である。バックゲート効果を利用することで、レイアウト面積はほぼ従来のままで上述した実施形態と同じ効果を得ることが可能である。