

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4834864号
(P4834864)

(45) 発行日 平成23年12月14日 (2011.12.14)

(24) 登録日 平成23年10月7日 (2011.10.7)

(51) Int. Cl.	F I
H03F 3/45 (2006.01)	H03F 3/45 Z
H03F 1/32 (2006.01)	H03F 1/32

請求項の数 8 (全 8 頁)

(21) 出願番号	特願2003-582894 (P2003-582894)	(73) 特許権者	510000633
(86) (22) 出願日	平成15年3月20日 (2003.3.20)		エスティー-エリクソン、ソシエテ、アノ ニム
(65) 公表番号	特表2005-522905 (P2005-522905A)		スイス国ブラン-レーズアト、シュマン、 デュ、シャン-デーフィュー、39
(43) 公表日	平成17年7月28日 (2005.7.28)		
(86) 国際出願番号	PCT/IB2003/001191	(74) 代理人	100117787
(87) 国際公開番号	W02003/085821		弁理士 勝沼 宏仁
(87) 国際公開日	平成15年10月16日 (2003.10.16)	(72) 発明者	ヤン、セー、アー、デッカーズ
審査請求日	平成18年3月20日 (2006.3.20)		オランダ国5656、アーアー、アインド ーフェン、ケアオブ、プロフ、ホルストラ ー、6
(31) 優先権主張番号	02076400.7	(72) 発明者	ドミニクス、エム、ウェー、レーネルツ
(32) 優先日	平成14年4月8日 (2002.4.8)		オランダ国5656、アーアー、アインド ーフェン、ケアオブ、プロフ、ホルストラ ー、6
(33) 優先権主張国	欧州特許庁 (EP)		

最終頁に続く

(54) 【発明の名称】 差動増幅器

(57) 【特許請求の範囲】

【請求項 1】

互いに実質的に逆位相である二つの成分を有する入力差動信号を増幅し、二つの差動成分を有する出力差動信号を生成し、加算器の対に接続され前記入力差動信号を受信するインバータの対を含む、差動増幅器であって、

前記入力差動信号を受信し、前記加算器の対へ信号を出力する制御可能なバッファの対をさらに含み、前記制御可能なバッファの対のバイアスは、前記制御可能なバッファの対の増幅度を制御する前記入力差動信号によって相互制御されると共に、

前記制御可能なバッファの対は、ベース共通接続型のトランジスタの対を含み、

前記ベース共通接続型のトランジスタの対は、前記入力差動信号に含まれる直流成分を除去する容量手段を介して前記入力差動信号にクロスカップルされる、ことを特徴とする差動増幅器。

【請求項 2】

前記インバータの対および前記制御可能なバッファの対は電圧電流変換器である、請求項 1 に記載の差動増幅器。

【請求項 3】

前記加算器の対は抵抗手段の直列結合を含む、請求項 2 に記載の差動増幅器。

【請求項 4】

当該差動増幅器は電流型の入力差動信号を電圧型の出力差動信号に変換する電流電圧変換器に接続され、前記電圧は当該差動増幅器へ入力される、請求項 2 または請求項 3 に記

10

20

載の差動増幅器。

【請求項 5】

前記インバータの対はエミッタ共通接続型のトランジスタの対を含む、請求項 2 に記載の差動増幅器。

【請求項 6】

前記エミッタ共通接続型のトランジスタの対は、前記トランジスタの対の増幅度を制御する第 1 のフィードバック手段を含む、請求項 1 に記載の差動増幅器。

【請求項 7】

前記ベース共通接続型のトランジスタの対は、前記ベース共通接続型のトランジスタの対の入力インピーダンスを、前記入力差動信号を送信するジェネレータの出力インピーダンスに適合させる第 2 のフィードバック手段の対を含む、請求項 6 に記載の差動増幅器。

【請求項 8】

請求項 1 から 7 のいずれか一項に記載の差動増幅器を含む、受信器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、互いに実質的に逆位相である二つの成分を有する入力差動信号を増幅し、二つの差動成分を有する出力差動信号を生成し、加算器の対に接続され前記入力差動信号を受信するインバータの対を含む、差動増幅器に関する。

【0002】

本発明はまた差動増幅器を含む受信機に関する。

【0003】

差動増幅器は、かなり優れたコモンモード除去比とかなり高い出力信号レンジを与え、例えば、理論的に出力信号レンジはシングル増幅器で得られるレンジの 2 倍になり得るので、種々のアプリケーションで幅広く使用されている。差動増幅器は、入力増幅器として使用されるときには、かなり低い雑音と線形増幅とを実現しなければならない。最新式の通信回路では、これらの特徴は、入力信号がかなり高い周波数レンジ、例えば、GHz に存在し、回路にかなり低い電圧が供給される場合に達成されなければならない。

【背景技術】

【0004】

実現可能な解決手法は、米国特許第 4,887,047 A 号明細書に記載されているようなものである。この特許では、医用アプリケーションで使用可能な差動増幅器が公開されている。入力信号は電流であるとみなされ、上記信号は DC フリーであり、すなわち、直流成分を持たない。増幅器は、非線形入力インピーダンスと差動クロスカップル型トランジスタ対を有する。できるだけ高い増幅度を達成するため電流源によって供給される電流ミラーが設けられる。電流源および差動クロスカップル型トランジスタ対によって供給される電流は出力ノードで互いに加算され、出力ノードは電流加算器としての機能を果たす。差動クロスカップル型トランジスタ対に含まれるトランジスタは、インバータとしての機能を果たし、すなわち、出力信号と入力信号との間の位相シフトは実質的に 180 度であることに注意すべきである。重要な点は、医用信号はインパルス状の電流信号であり、差動増幅器はこれらの信号を検知し増幅しなければならないことである。増幅器は、入力信号のエッジを検知し、低レベルから高レベルへの変化、または、高レベルから低レベルへの変化が入力信号に出現するときには常にその出力にインパルス状の信号を生ずる。この増幅器は、入力信号が低レベルから高レベルへ滑らかに連続的に変化するとき、すなわち、入力信号がパルス状ではないときに、線形増幅を行わないので、通信回路での使用に適當ではないことに注意すべきである。さらに、回路は、直流成分をもつ信号と共に使用するために適當ではない。さらに、この回路の雑音性能は、非線形入力装置、すなわち、ダイオードおよび低入力インピーダンスによって決定づけられることに注意する必要がある。上記の解決手法は通信に使用される高周波増幅器に適していない。

【発明の開示】

【発明が解決しようとする課題】

【0005】

したがって、本発明の目的は、線形性が改善され、雑音除去性能が向上した差動増幅器を提供することである。

【課題を解決するための手段】

【0006】

本発明によれば、上記目的は、導入段落に記載されたような装置であって、入力差動信号を受信し、加算器の対へ信号を出力する制御可能なバッファの対をさらに含み、上記バッファの対のバイアスは、上記制御可能なバッファの対の増幅度を制御する入力差動信号によって相互制御されると共に、前記制御可能なバッファは、ベース共通接続型のトランジスタの対を含み、前記ベース共通接続型のトランジスタの対は、前記入力差動信号に含まれる直流成分を除去する容量手段を介して前記入力差動信号にクロスカップルされることを特徴とする、差動増幅器において達成される。相対的に大きな信号が前記制御可能なバッファに入力されると、相対的に大きな入力差動信号が前記制御可能なバッファのバイアスを制御する。この制御可能なバッファのバイアス制御の効果はバッファの増幅度を低減させることであり、制御可能なバッファの増幅度は、出力差動信号が歪み無しに送信されると共に、全体の増幅度が線形となることを可能にする。したがって、バッファの増幅度は、線形性が相対的に大きい振幅信号レンジに対して保証されるような入力信号に依存する。同時に、バッファバイアスの制御は、出力差動信号が歪み無しで送信されることを決定し、これにより、増幅器の雑音排除性を改善する。

【0007】

本発明の一実施例によれば、インバータの対および制御可能なバッファの対は電圧電流変換器である。この特徴は、大多数の信号が電圧信号である有線または無線の最新通信システムにとって重要である。増幅器はその出力に電流信号を生ずるので、加算器は比較的容易に実現され、増幅器のコストを削減する。

【0008】

増幅器の別の実施例では、加算器は2個の抵抗手段の直列結合を含む。これは、最も簡単な加算器の実現法である。加算器に含まれる抵抗器の間の比は、増幅器の全体的な増幅度を決定する正帰還の量を決定する。

【0009】

増幅器の一実施例では、差動増幅器は電流型の差動入力信号を電圧型の差動信号に変換する電流電圧変換器に接続され、上記電圧が差動増幅器へ入力される。光ネットワークのような一部の通信システムは、その入力に光変換器、例えば、フォトトランジスタを具備し、これらの変換器の出力信号は電流型の信号であることに注意する必要がある。したがって、電流型の信号は、最初に電圧に変換し、それぞれの電圧を差動増幅器へ入力することが必要である。この特徴は、本発明による差動増幅器の汎用性を高める。

【0010】

本発明の別の実施例では、インバータの対はエミッタ共通接続型のトランジスタの対を含む。さらに、制御可能なバッファの対はベース共通接続型のトランジスタの対を含む。ベース共通接続型のトランジスタは、差動入力信号に含まれる直流成分を除去する容量手段によって差動入力信号にクロスカップルされる。ベース共通接続型のトランジスタとエミッタ共通接続型のトランジスタの直流バイアスは電流源を用いて実現され、一方、ベース共通接続型のトランジスタのバイアスは入力信号によってさらに制御される。制御信号は、入力信号の交流成分だけに依存した制御を実施するためDCフリーである。したがって、制御は、入力信号中の有用な情報を搬送する入力信号の可変部分だけに依存する。この制御は、入力からバッファへのフィードバックを実施し、差動増幅器の全体的な安定性およびその線形性を改善する。

【0011】

増幅器の別の実施例では、エミッタ共通接続型のトランジスタの対は、上記トランジスタの対の増幅度を制御する第1のフィードバック手段を有する。第1のフィードバック手

段は、また、エミッタ共通接続型の対を電圧型の入力信号により良く適合させるため、入力インピーダンスを増加させる。同時に、増幅器の線形性が向上する。

【 0 0 1 2 】

本発明の別の実施例では、ベース共通接続型のトランジスタの対は、ベース共通接続型のトランジスタの対の入力インピーダンスを、差動入力信号を送信するジェネレータの出力インピーダンスに適合させる第2のフィードバック手段の対を含む。この第2のフィードバック手段は、ベース共通接続型のトランジスタの入力インピーダンスを増加させ、同時に、増幅器の線形性を改善する。

【 0 0 1 3 】

本発明の一実施例では、受信機は差動増幅器を含んでいる。入力差動信号が容量手段を介して入力される前記バッファ対の制御により、差動増幅器の線形性が改善されると共に、出力差動信号を歪み無しで送信することを可能にする前記バッファ対のバイアス制御により雑音排除性も改善されているので、差動増幅器は受信機の低雑音増幅器（LNA）として使用され、上記低雑音増幅器は受信機の入力段である。

【発明を実施するための最良の形態】

【 0 0 1 4 】

本発明の上記の特徴および効果、ならびに、その他の特徴および効果は、以下の添付図面を参照した本発明の典型的な実施例の説明から明らかであろう。

【 0 0 1 5 】

図1は本発明による差動増幅器を表す図である。増幅器は、実質的に互いに逆位相である二つの成分 I_{n+} 、 I_{n-} を有する差動入力信号を処理するため適合している。増幅器は加算器30の対にクロスカップル接続されたインバータ10の対を含み、インバータ10は入力差動信号を受信する。増幅器は、入力差動信号を受信し信号を加算器30の対へ出力する制御可能なバッファ20の対をさらに含む。上記バッファの対のバイアスは、入力信号の線形増幅を実行するため、入力差動信号により相互制御される。加算器30はいずれも、制御可能なバッファ20によって生成された信号と、インバータ10によって生成された信号の二つの同相信号を受信することに注意する必要がある。したがって、出力信号はかなり大きい値をもつ。かなり大きい入力信号が供給されるとき、増幅器は、それらの振幅を制限する可能性があり、すなわち、線形増幅器には望ましくない非線形動作を行う可能性がある。したがって、バッファのバイアスを制御するためフィードバックが行われる。かなり大きい電圧 I_{n+} が現れるとき、かなり大きい逆位相の電圧 I_{n-} も現れる。逆位相の電圧はバッファの増幅度の減少を決定する、バッファ20のバイアス電圧の修正度を決める。この減少は、さらに、出力差動信号は無歪みの状態で送信され、増幅器の全体的な増幅度が線形性であることを決める。増幅器は電圧制御型であり、演算増幅器、トランスコンダクタンス増幅器、CMOSバッファ、および、インバータでもよい。

【 0 0 1 6 】

図2は本発明の一実施例による電圧電流変換器を用いて実施された差動増幅器を表す図である。本発明のこの実施例では、インバータ10の対および制御可能なバッファ20の対は電圧電流変換器である。この特徴は、大多数の信号が電圧信号である有線または無線の最新通信システムにとって重要である。増幅器はその出力に電流信号を生ずるので、加算器は比較的容易に実現され、増幅器のコストを削減する。電圧電流変換器は、例えば、Si、SiGe、GaAsのような材料を使用する、トランスコンダクタンス増幅器、バイポーラ若しくはCMOSトランジスタでもよい。

【 0 0 1 7 】

図3は本発明の別の実施例による加算器を表す図である。バッファによって出力された電流が I_b であり、インバータによって出力された電流が I_i であるとするならば、出力電圧、例えば、 $OUT+$ は、式1のように記述される。

【 0 0 1 8 】

$$OUT+ = R(1+x)I_b + xRI_i \quad (1)$$

この結果、増幅度は抵抗器の比 x に依存する。これらの抵抗器を制御可能型にすること

10

20

30

40

50

により、増幅器の増幅度をより簡単に制御することができる。

【 0 0 1 9 】

図 4 は本発明の一実施例による電流型の入力信号に適合した増幅器を表す図である。差動増幅器は電流型の差動入力信号を電圧型の差動信号に変換する電流電圧変換器に接続される。得られた電圧は差動増幅器へ入力される。光ネットワークのような一部の通信システムは、その入力に光変換器、例えば、フォトトランジスタを具備することに注意する必要がある。これらの変換器の出力信号は電流型の信号である。したがって、電流型の信号は、最初に電圧に変換し、それぞれの電圧を差動増幅器へ入力することが必要である。この特徴は、本発明による差動増幅器の汎用性を高める。さらに、これは、種々のタイプの増幅器の標準化に役立つ。

10

【 0 0 2 0 】

図 5 は本発明の一実施例によるバイポーラトランジスタを用いて実施された増幅器を表す図である。図 5 のトランジスタ対 T 1 , T 2 は図 1 ではインバータ 1 0 の対であることが分かる。有利的には、トランジスタ対 T 3 , T 4 は制御可能なバッファ 2 0 である。電流源 I 1 および I 2 は、トランジスタ対 T 1 , T 2 および T 3 , T 4 のそれぞれにバイアスをかける。容量手段 4 0 は、制御可能なバッファの対のバイアスを制御するため設けられることに注意する必要がある。さらに、第 1 のフィードバック手段 R 1 はトランジスタ T 1 , T 2 のエミッタの間に接続される。第 2 のフィードバック抵抗手段 R 2 はトランジスタ対 T 3 , T 4 のエミッタに接続される。トランジスタ対 T 1 , T 2 はいわゆるエミッタ共通接続型である。トランジスタ対 T 3 , T 4 はいわゆるベース共通接続型である。第 1 の抵抗フィードバック R 1 は、増幅器の入力インピーダンスを増加させ、増幅率を減少させる。このようにして、より大きい入力信号をこの段へ入力することができる。第 2 の抵抗フィードバック R 2 は、ベース共通接続段の入力インピーダンスを増加させ、同時にこの段の全体的な増幅度を減少させる。T 2 のコレクタ電流は、抵抗 R および $\times R$ を用いて実現された加算器において T 3 の出力電流に加算されることに注意する必要がある。同様に、T 1 のコレクタ電流は T 4 のコレクタ電流の電流に加算される。同時に、入力信号に依存し、トランジスタ T 2 および T 3 のコレクタにおける信号と実質的に逆位相である DC フリー信号は、トランジスタ T 2 および T 3 のベースへ入力される。したがって、 I_{n+} が大きいとき、 I_{n-} 信号によって決まる DC フリーであるフィードバック信号は、T 3 b のベース電流を減少させ、この段の増幅度を減少させる。したがって、フィードバックはこの段の線形性を高める。本発明によって提示された着想は、当業者にとって当然の結果であるように、pnp 型バイポーラトランジスタ、CMOS トランジスタによって実施することも可能である。ベース、エミッタおよびコレクタ端子と、ゲート（グリッド）、ソースおよびドレイン端子との間にはそれぞれ直接的な対応関係がある。さらに、npn 型バイポーラトランジスタを使用する回路は n チャンネル CMOS トランジスタを用いて実施された回路と等価であり、pnp 型バイポーラトランジスタを用いて実施された回路は p チャンネル CMOS トランジスタを用いて実施された回路と等価である。

20

30

【 0 0 2 1 】

図 6 は本発明の別の実施例による増幅器 1 を使用する受信機 5 0 0 を表す図である。増幅器 1 は、差動入力信号を受信し差動出力信号を生成する低雑音増幅器（LNA）として使用される。差動出力信号は、直交電圧制御発振器（VCO）を含むシンセサイザ 6 によって生成された周期的直交信号と合成するミキサ 2 の対へ入力される。周期的信号の周波数は、入力信号の搬送波の周波数と一致する周波数でもよく、異なる周波数でもよい。一致する場合、ヘテロダイン受信機が得られ、異なる場合、ゼロ IF 受信機が得られる。ミキサ 2 によって生成された信号は、自動利得制御増幅器（AGC）3 へ入力され、さらに増幅される。AGC 増幅器 3 によって生成された増幅信号はフィルタ 4 へ入力される。ヘテロダイン受信機の場合、フィルタは帯域通過フィルタであり、ゼロ IF 受信機の場合、フィルタは低域通過フィルタである。フィルタ 4 によって生成されたフィルタ処理後の信号は、受信機システムのさらなる処理段への適応を実行することが考えられる出力バッファ 5 を介して、さらなる処理のため送信される。

40

50

【 0 0 2 2 】

本発明の保護範囲はここに記載された実施例に限定されないことに注意すべきである。また、本発明の保護範囲は請求項中の参照番号によっても限定されない。語「含む (c o m p r i s i n g) 」は請求項に挙げられた部品以外の部品を排除しない。要素の前に置かれた冠詞 (a , a n) は、それらの要素が複数個であることを排除しない。本発明の一部を形成する手段は、専用ハードウェアの形で実現してもよく、または、プログラム用プロセッサの形で実現してもよい。本発明は、それぞれの新しい特徴、または、特徴の組み合わせに存在する。

【 図面の簡単な説明 】

【 0 0 2 3 】

10

【 図 1 】 本発明による差動増幅器を表す図である。

【 図 2 】 本発明の一実施例による電圧電流変換器を用いて実施された差動増幅器を表す図である。

【 図 3 】 本発明の別の実施例による加算器を表す図である。

【 図 4 】 本発明の一実施例による電流型の入力信号に適した増幅器を表す図である。

【 図 5 】 本発明の一実施例によるバイポーラトランジスタを用いて実施された増幅器を表す図である。

【 図 6 】 本発明の別の実施例による増幅器を使用する受信機を表す図である。

【 図 1 】

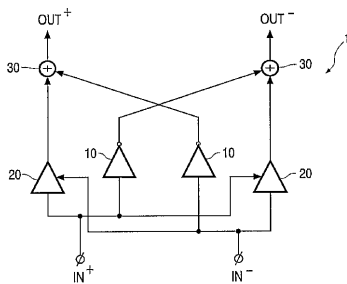


FIG. 1

【 図 2 】

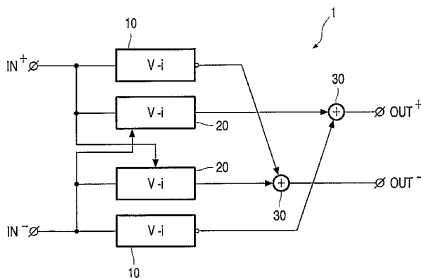


FIG. 2

【 図 3 】

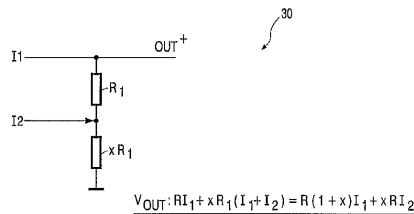
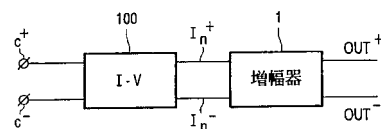


FIG. 3

【 図 4 】



【図 5】

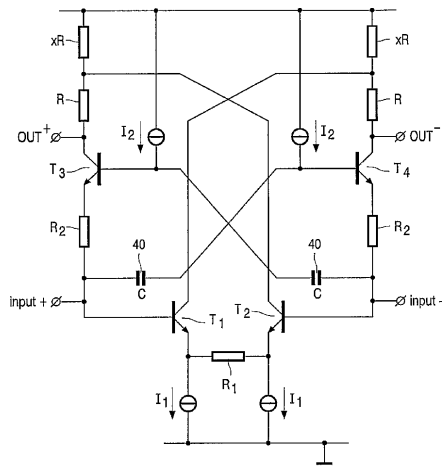
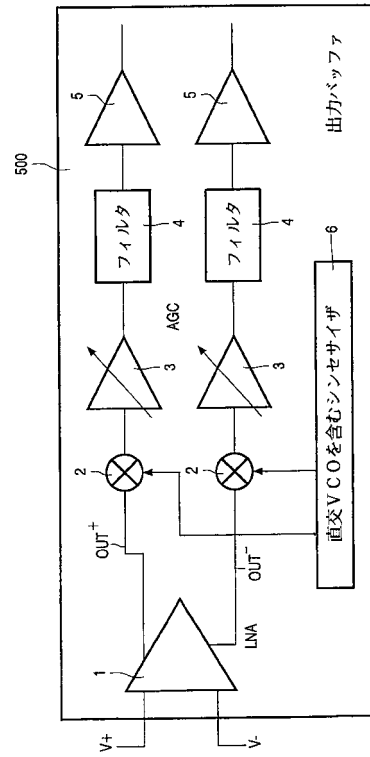


FIG. 5

【図 6】



フロントページの続き

審査官 儀同 孝信

- (56)参考文献 特開平02-295209(JP,A)
特開平07-183741(JP,A)
特開2002-100936(JP,A)
特開平05-136638(JP,A)
特開平11-195940(JP,A)
特開昭63-030013(JP,A)
特開昭63-196102(JP,A)
特開2001-358546(JP,A)
特開2002-135065(JP,A)
特開昭62-062605(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03F 1/00- 3/45、 3/50- 3/52、
3/62- 3/64、 3/68- 3/72