

公 告 本

申請日期	91.8.7
案 號	91117764
類 別	G02F1/33

A4

C4

(以上各欄由本局填註)

591279

發 明 專 利 說 明 書

一、發明 新 型名稱	中 文	矩陣型圖像顯示裝置
	英 文	"MATRIX IMAGE DISPLAY DEVICE"
二、發明 創 作人	姓 名	1. 前田 和宏 KAZUHIRO MAEDA 2. 鷺尾 一 HAJIME WASHIO 3. 久保田 靖 YASUSHI KUBOTA
	國 籍	1.-3. 日本 JAPAN
三、申請人	住、居所	1. 日本國奈良縣奈良市古市町2339-1-A201 2339-1-A201, FURUICHI-CHO NARA-SHI, NARA 630-8424 JAPAN 2. 日本國奈良縣櫻井市上之庄6-6 6-6, KAMINOSHO SAKURAI-SHI, NARA 633-0061 JAPAN 3. 日本國奈良縣櫻井市朝倉台西5-1093-267 5-1093-267, ASAKURADAINISHI SAKURAI-SHI, NARA 633-0004 JAPAN
	姓 名 (名 稱)	日商夏普股份有限公司 SHARP KABUSHIKI KAISHA
	國 籍	日本 JAPAN
	住、居所 (事務所)	日本國大阪府大阪市阿倍野區長池町22番22號 22-22 NAGAIKE-CHO ABENO-KU, OSAKA 545-8522 JAPAN
	代 表 人 姓 名	町田 勝彦 KATSUHIKO MACHIDA

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
日本 2001 年 08 月 07 日 特願2001-239859 ☒有 ☐無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝
訂
線

五、發明說明 (1)

發明的技術領域

本發明係關於例如液晶顯示裝置等之矩陣型圖像顯示裝置，詳細而言，係關於在使用具有垂直解像度低於矩陣型圖像顯示裝置之物理的最大垂直解像度之影像訊號作為訊號源時，無顯示不均，且可使圖像顯示裝置之表觀之垂直解像度與圖像源一致而顯示之矩陣型圖像顯示裝置之掃描訊號線之驅動方法。

發明背景

茲以主動矩陣型圖像顯示裝置為例，說明以往之圖像顯示裝置如下。

此圖像顯示裝置如圖11所示，係由像素陣列51、掃描訊號線驅動電路52與資料訊號線驅動電路53所構成。像素陣列51具有互相交叉之多數掃描訊號線GL1、GL2、...GLy與資料訊號線SL1、SL2、...SLx，鄰接之2條掃描訊號線GLy-1、GLy與鄰接之2條資料訊號線SLx-1、SLx圍成之部分設有矩陣狀之像素54。

資料訊號線驅動電路53具有與源時鐘訊號SCK等時間訊號同步地抽樣被輸入之影像訊號DAT，必要時加以放大後，將其寫入各資料訊號線SL1、SL2、...SLx之作用。

掃描訊號線驅動電路52係與開時鐘訊號GCK等時間訊號同步地依次選擇掃描訊號線GL1、GL2、...GLy，藉施行在像素54內之未予圖示之開關元件之開關動作，將寫入各資料訊號線SL1、SL2、...SLx之影像訊號DAT寫入各像素54...，而利用各像素54...內之電容保持被寫入之影像訊號

五、發明說明 (2)

DAT。

然而，在以往之主動矩陣型圖像顯示裝置中，一般，如同圖所示，資料訊號線驅動電路53及掃描訊號線驅動電路52係以外裝之IC(Integrated Circuit：半導體積體電路)形態所構成。對此，近年來，為謀求安裝成本之降低或安裝可靠性之提高，例如，如圖12所示，已有報告記載將像素陣列61與資料訊號線驅動電路63及掃描訊號線驅動電路62以單片方式形成在一個絕緣基板65上之技術。在上述各驅動電路62、63上連接著供應各種控制訊號之控制電路66及電源電路67。

茲就驅動以往之主動矩陣型圖像顯示裝置之掃描訊號線GL1、GL2、…GLy之掃描訊號線驅動電路62之構成例及其驅動形態加以說明。

一般之掃描訊號線驅動電路62如圖13所示，係由與由外部輸入之開時鐘訊號GCK及其反轉訊號GCKB同步地，依次將同樣由外部輸入之開啟動脈衝訊號GSP之活性狀態移位之多數段移位暫存器SR1~SRn、將此等各移位暫存器SR1~SRn之輸出波形整形成為希望波形之波形整形電路PP1~PPn、及各波形整形電路PP1~PPn之輸出傳達至掃描訊號線GL1~GLn之緩衝電路71…所構成。

在上述構成之掃描訊號線驅動電路62之時間波形中，如圖14所示，將開啟動脈衝訊號GSP之活性狀態與開時鐘訊號GCK同步地依次加以移位後，輸出該活性狀態，以作為各移位暫存器SR1~SRn之輸出訊號SRO1、SRO2、…

五、發明說明 (3)

SRO_n。接著，此等各移位暫存器 SR₁~SR_n 之輸出訊號 SRO₁、SRO₂、…SRO_n 被各段之波形整形電路 PP₁~PP_n 波形整形，且被縮短波形寬後，作為輸出訊號 GO₁~GO_n 被輸出。而後，此等輸出訊號 GO₁~GO_n 被輸入於圖 13 所示之各緩衝電路 71…，並被輸出作為實際之掃描訊號線 GL₁~GL_n 之驅動波形。

通常，各移位暫存器 SR₁~SR_n 可表現對應於掃描訊號線 GL₁、GL₂、…GL_y 之數之垂直解像度。因此，利用此等掃描訊號線 GL₁、GL₂、…GL_y 依照時間順序個別驅動掃描訊號線 GL₁、GL₂、…GL_n 時，即可對連接於圖 12 所示之掃描訊號線 GL₁~GL_y 之各像素 64…，在與各資料訊號線 SL₁、SL₂、…SL_x 平行之方向，分別寫入個別之影像訊號 DAT。其目的係在於當被輸入之影像訊號 DAT 之垂直解像度同等或大於圖像顯示裝置之垂直方向之物理的顯示解像度之最大值時，盡可能地以接近於圖像源之形態顯示其影像訊號。

對此，被輸入之影像訊號 DAT 之垂直解像度少於圖像顯示裝置之垂直方向之物理的顯示解像度之最大值時，例如，欲在物理的最大顯示解像度為 UXGA (像素數 1600 (水平) × 1200 (垂直)) 之影像訊號顯示裝置顯示 SVGA (像素數 800 (水平) × 600 (垂直)) 之影像訊號時，一般係使用將相鄰之多數掃描訊號線 GL_{y-1}、GL_y 同時依次驅動之方法。

因此，可對對應於同時被驅動之多數掃描訊號線 GL₁、GL₂、…GL_y 之像素列，在平行於資料訊號線 SL₁、

五、發明說明 (4)

SL2、...SLx之方向，寫入同值資料，故可使眼睛見到之垂直解像度與影像訊號之垂直解像度一致。

具體而言，如圖14所示，在高垂直解像度驅動中，輸出訊號GO1、GO2、...GOn所驅動之上述掃描訊號線GL1、GL2、GL3、...GLy係分別依照時間被個別驅動。而對對應於各掃描訊號線GL1、GL2、GL3、...GLy之像素列，在平行於資料訊號線SL1、SL2、...SLx之方向，利用寫入個別之資料實現高垂直解像度之顯示。

另一方面，在1/2垂直解像度驅動中，如圖15所示。如前述掃描訊號線GL1與GL2、掃描訊號線GL3與GL4、掃描訊號線GLm與GLm+1(m為奇數)等相鄰之掃描訊號線係同時被依次驅動。而對應於各掃描訊號線之像素列，在平行於資料訊號線SL1、SL2、...SLx之方向，利用寫入同值之資料實現1/2垂直解像度之顯示。

以上係一般的掃描訊號線驅動電路62之驅動方法。

但在上述以往之矩陣型圖像顯示裝置中，利用具有高垂直解像度之圖像顯示裝置顯示低垂直解像度之圖像之際，有下列之問題。

即，在上述構成中，同時驅動多數掃描訊號線GL1~GLn時，在同時驅動之像素列中，在該像素列之寫入完畢後，沿著對各像素列之資料訊號線SL1、SL2、...SLx之方向之兩鄰之像素列之電位會呈現大的差異。因此，會有在對應於被各像素電極間所具有之耦合電容器同時驅動，且被寫入同值資料之多數掃描訊號線GL1~GLn之各像素列間產生

五、發明說明 (5)

電位差之問題。

即，如圖 16 所示，如掃描訊號線 GL1 及 GL2、掃描訊號線 GL3 及 GL4、掃描訊號線 GL5 及 GL6 一般，同時驅動 2 條訊號線。此時，因例如對像素列 PIXLIN3 造成影響之像素列 PIXLIN2 之電位變動、與對像素列 PIXLIN4 造成影響之像素列 PIXLIN5 之電位變動之差，如圖 17 所示，會使本來應同值之像素列 PIXLIN3 之電位與像素列 PIXLIN4 之電位發生變化。此現象會在圖像顯示上，以平行於掃描訊號線 GL1~GLn 之方向之條紋不均勻之形態顯現出來，而引起顯示品質之降低。

又，在使用液晶作為圖像顯示元件時，為確保其可靠性，有必要在每一定週期，使影像訊號 DAT 之極性反轉，在極性反轉前後，通常會有 10V 程度之大的電位變動發生。

在此，極性反轉之方法有如圖 18(a)~(c) 所示之方法。在圖 18(a) 所示之極性反轉中，採用依照每 1 水平期間變換極性之 1H 反轉驅動法。又，在圖 18(b) 所示之極性反轉中，採用依照每 1 垂直期間變換極性之 1V 反轉驅動法。另外，在圖 18(c) 所示之極性反轉中，採用依照每 1 像點且每 1 水平期間變換極性之像點反轉驅動法。

其中，圖 18(a) 所示之 1H 反轉驅動法及圖 18(c) 所示之像點反轉驅動法在顯示品質方面較為優異，故最常被人使用。但使用 1H 反轉驅動法及像點反轉驅動法時，由於在沿著資料訊號線之方向相鄰之像素列間會施行極性反轉，

五、發明說明(6)

因此，使得上述問題更為明顯化。

發明概述

本發明之目的係在使用具有垂直解像度低於矩陣型圖像顯示裝置之物理的最大垂直解像度之影像訊號作為訊號源之際，可提供無顯示不均，且可使圖像顯示裝置之表觀之垂直解像度與圖像源一致而顯示之矩陣型圖像顯示裝置。

本發明之矩陣型圖像顯示裝置為達成上述之目的，包含配置成矩陣狀之多數像素、與配置於該像素之各行之多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

顯示部，其係與由各掃描訊號線供應之掃描訊號同步地，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地，將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地，將掃描訊號輸出至該多數掃描訊號線者；

上述掃描訊號線驅動電路係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動，另一方面，

在實際寫入垂直方向之一一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一一定多數條之1組像素施行預先充電。

依據上述之發明，掃描訊號線驅動電路係以垂直方向相

五、發明說明 (7)

鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動。即，例如，對掃描訊號線GL1~GLn，對每組掃描訊號線GL2n-1・GL2n(n為正偶數)同時依次施行主動驅動。因此，此時可獲得1/2之垂直解像度。

而，在以往中，施行此種驅動時，在各掃描訊號線之1組之前後掃描訊號之電位變動會對此等1組之掃描訊號造成影響。

但在本發明中，在實際寫入垂直方向之一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一定多數條之1組像素施行預先充電。

因此，首先，對應於在時間上驅動時間比1組之掃描訊號線更前之掃描訊號線之像素列之電位變動因係發生於1組之實際寫入之前，故最終對該1組之掃描訊號幾乎無影響。

另一方面，對應於在時間上驅動時間比1組之掃描訊號線更後之掃描訊號線之像素列之電位變動則會造成不良影響。

但在本發明中，在實際寫入之前，可對在時間上驅動時間在後之掃描訊號線施行預先充電。因此，可縮小在時間上驅動時間在後之掃描訊號線在實際寫入之際之像素電位之變動。又，在預先充電之際，利用與該垂直方向先行側之像素同極性之電位，同時對預備實際寫入之其次之垂直方向後行側之一定多數條之1組像素施行預先充電。即，

五、發明說明 (8)

預先充電係利用與實際寫入之電位同極性之電位施行。

其結果，可縮小對應於在時間上驅動時間比1組之掃描訊號線更後之掃描訊號線之像素列之電位變動，故可抑制電位變動對該1組之掃描訊號線之影響。

又，由於此時係利用同時驅動之最接近之實際寫入電位，作為多數掃描訊號線之1組之預先充電電位，故可省略預先充電用之多餘的訊號輸入，且可寫入更接近於實際寫入電位之電位。

因此，使用具有垂直解像度低於物理的最大垂直解像度之影像訊號作為訊號源之際，可提供無顯示不均，且可使圖像顯示裝置之表觀之垂直解像度與圖像源一致而顯示之矩陣型圖像顯示裝置。

又，本發明之矩陣型圖像顯示裝置為達成上述之目的，包含

配置成矩陣狀之多數像素、與配置於該像素之各行之多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

顯示部，其係與由各掃描訊號線供應之掃描訊號同步地，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地，將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地，將掃描訊號輸出至該多數掃描訊號線者；

五、發明說明(9)

上述掃描訊號線驅動電路係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動，另一方面，

在實際寫入垂直方向之一一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一一定多數條之1組之最先行之像素施行預先充電。

即為了消除顯示不均，無需抑制在時間上驅動時間比1組之掃描訊號線更後之1組掃描訊號線之全部像素列之電位變動之不良影響，而只要抑制1組掃描訊號線之最初像素列之電位變動之不良影響即以足夠。

因此，在本發明中，欲實際寫入垂直方向之一一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一一定多數條之1組之最先行之像素施行預先充電。

即，施行預先充電時，僅對其次之垂直方向後行側之1組之最先行之像素施行預先充電。

其結果，只要最小限度之預先充電即以足夠，故可謀求降低耗電量。

又，本發明之矩陣型圖像顯示裝置為達成上述之目的，包含

配置成矩陣狀之多數像素、與配置於該像素之各行之多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

顯示部，其係與由各掃描訊號線供應之掃描訊號同步

五、發明說明 (10)

地，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地，將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地，將掃描訊號輸出至該多數掃描訊號線者；

上述掃描訊號線驅動電路係包含：

選擇切換手段，其係切換：

驅動動作，其係以1條為單位驅動各掃描訊號線者；及

預先充電動作，其係以垂直方向相鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動，另一方面，在實際寫入垂直方向之一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一定多數條之1組像素施行預先充電者。

依據上述之發明，可利用選擇切換手段切換並選擇驅動方法，其係以1條為單位驅動各掃描訊號線者；及預先充電方法，其係以垂直方向相鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動，另一方面，在實際寫入垂直方向之一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一定多數條之1組像素施行預先充電者。

因此，可同時兼顧高品質之高垂直解像度顯示及低垂直解像度顯示。

本發明之其他目的、特徵及優點可由以下之記載充分加

五、發明說明 (11)

以瞭解，且本發明之利益可由參照附圖之下列說明獲得更明確之瞭解。

圖式之簡單說明

圖1係表示本發明之矩陣型圖像顯示裝置之一實施形態之掃描訊號線驅動電路之時間波形圖。

圖2係表示上述矩陣型圖像顯示裝置之構成圖。

圖3係表示構成上述矩陣型圖像顯示裝置之多晶矽薄膜電晶體之剖面圖。

圖4(a)~圖4(f)係表示構成上述矩陣型圖像顯示裝置之多晶矽薄膜電晶體之製造工序之說明圖。

圖5(a)~圖5(e)係表示接續在圖4(a)~圖4(f)後之構成上述矩陣型圖像顯示裝置之多晶矽薄膜電晶體之製造工序之說明圖。

圖6係表示上述矩陣型圖像顯示裝置之掃描訊號線驅動電路之構成之區塊圖。

圖7係表示上述掃描訊號線驅動電路之解像度切換電路之構成之區塊圖。

圖8(a)~圖8(d)係表示上述掃描訊號線驅動電路之驅動之各像素極性及其變動之說明圖。

圖9係表示上述掃描訊號線驅動電路之驅動之像素列PIXLIN3·PIXLIN4之電位變動之波形圖。

圖10係表示有關上述掃描訊號線驅動電路之驅動之開啟動脈衝訊號GSP、開時鐘訊號GCK、各移位暫存器之輸出訊號SRO1、SRO2、…SROn、及來自各段波形整形電路之

五、發明說明 (12)

輸出訊號GO1~GOn之關係之時間波形圖。

圖11係表示以往之矩陣型圖像顯示裝置之構成圖。

圖12係表示以往之另一矩陣型圖像顯示裝置之構成圖。

圖13係表示以往之矩陣型圖像顯示裝置之掃描訊號線驅動電路之構成之區塊圖。

圖14係表示有關上述掃描訊號線驅動電路之驅動之開啟動脈衝訊號GSP、開時鐘訊號GCK、各移位暫存器之輸出訊號SRO1、SRO2、…SROn、及來自各段波形整形電路之輸出訊號GO1~GOn之關係之時間波形圖。

圖15係表示在上述掃描訊號線驅動電路中，1/2垂直解像度驅動之際之開時鐘訊號GCK、及來自各段波形整形電路之輸出訊號GO1~GOn之關係之時間波形圖。

圖16係表示上述掃描訊號線驅動電路之驅動之像素極性之說明圖。

圖17係表示上述掃描訊號線驅動電路之驅動之像素列PIXLIN3·PIXLIN4之電位變動之波形圖。

圖18(a)係表示依每1水平期間變換極性之1H反轉驅動之說明圖，圖18(b)係表示依每垂直期間變換極性之1V反轉驅動之說明圖，圖18(c)係表示依每1像點且每1水平期間變換極性之像點反轉驅動之說明圖。

具體實施例描述

茲依據圖1至圖10，說明本發明之一實施形態如下。

本實施形態之矩陣型圖像顯示裝置如圖2所示，將作為顯示部之像素陣列1與掃描訊號線驅動電路2及資料訊號

五、發明說明 (13)

線驅動電路3以單片方式形成在作為一個基板之絕緣基板11上。如此，將掃描訊號線驅動電路2及資料訊號線驅動電路3以單片方式形成在同一基板上時，與個別構成後安裝之情形相比，可謀求掃描訊號線驅動電路2及資料訊號線驅動電路3之製造成本之降低及安裝成本之降低，同時也具有提高可靠性之效果。

在上述掃描訊號線驅動電路2及資料訊號線驅動電路3中，連接著供應各種控制訊號之控制電路4與電源電路5。又，像素陣列1具有互相交叉之多數之資料訊號線SL1、SL2、…SLx與掃描訊號線GL1、GL2、…GLy，鄰接之資料訊號線SLx-1、SLx與鄰接之2條掃描訊號線GLy-1、GLy圍成之部分設有矩陣狀之像素6。

資料訊號線驅動電路3具有與源時鐘訊號SCK等資料訊號線用時間訊號同步地抽樣被輸入之影像訊號DAT，必要時加以放大後，將其寫入各資料訊號線SL1、SL2、…SLx之作用。又，掃描訊號線驅動電路2係與開時鐘訊號GCK等掃描訊號線用時間訊號同步地依次選擇掃描訊號線GL1、GL2、…GLy，藉施行在像素6內之未予圖示之開關元件之開關動作，將寫入各資料訊號線SL1、SL2、…SLx之影像訊號DAT寫入各像素6…，而利用各像素6…內之電容保持被寫入之影像訊號DAT。

構成上述矩陣型圖像顯示裝置之多晶矽薄膜電晶體如圖3所示，係呈現以絕緣基板11上之多晶矽薄膜為活性層之順參差調諧(頂層閘)構造。但未必限定於此，也可呈現逆

五、發明說明 (14)

參差調諧構造等其他之構造。使用此種多晶矽薄膜電晶體時，可利用約略相同之製造工序，將具有實用的驅動能力之掃描訊號線驅動電路2及資料訊號線驅動電路3構成於與像素陣列1同一基板上。

在此，在本實施形態中，上述多晶矽薄膜電晶體可在600℃以下形成。以下，說明多晶矽薄膜電晶體在600℃以下形成時之製造過程。

首先，如圖4(a)及圖4(b)所示，先在沉積於絕緣基板11之玻璃基板上之非晶質矽薄膜(a-Si)12上照射準分子雷射，而如圖4(c)所示，形成多晶矽薄膜(poly-Si)13。其次，如圖4(d)所示，將此多晶矽薄膜(poly-Si)13形成希望形狀之圖案，並如圖4(e)所示，形成二氧化矽形成之閘絕緣膜14。再如圖4(f)所示，利用鋁等形成薄膜電晶體之閘極15。

接著，如圖5(a)及圖5(b)所示，在薄膜電晶體之源極・汲極區域16a・16b植入雜質(n型區域植入磷，p型區域植入硼)。其後，如圖5(c)所示，沉積二氧化矽或氮化矽等形成之層間絕緣膜17，如圖5(d)所示，將接觸孔18開口後，如圖5(e)所示，形成鋁等之金屬配線19。

在此工序中，閘絕緣膜14形成時之溫度(製程之最高溫度)為600℃，故可使用例如美國康寧公司製商品名稱「1737玻璃」等之高耐熱性玻璃。又，在矩陣型圖像顯示裝置中，其後，尚需介著未予圖示之另一層間絕緣膜，形成透明電極(透光型液晶顯示裝置之情形)及反射電極(反

五、發明說明 (15)

射型液晶顯示裝置之情形)。

如此，利用圖 4(a)~圖 4(f) 及 5(a)~圖 5(e) 所示之製造工序，即可在 600℃ 以下形成多晶矽薄膜電晶體，且可使用廉價而大面積之玻璃基板，故可實現矩陣型圖像顯示裝置之低廉化及大面積化。

其次，說明有關具有上述構成之矩陣型圖像顯示裝置之掃描訊號線驅動電路 2 之構成及其驅動形態。又，在本實施形態之掃描訊號線驅動電路 2 中，垂直解像度可選擇物理的最大垂直解像度或其 1/2 之垂直解像度。即，上述掃描訊號線驅動電路 2 中，眼睛所見之垂直解像度可加以改變。

具有上述機能之掃描訊號線驅動電路 2 如圖 6 所示，係由與由外部輸入之閘時鐘訊號 GCK 及其反轉訊號 GCKB 同步地，依次將同樣由外部輸入之閘啟動脈衝訊號 GSP 之活性狀態移位之多數段移位暫存器 SR1~SRn、將此等各移位暫存器 SR1~SRn 之輸出波形整形成為希望波形之波形整形電路 PP1~PPn、作為依照由外部輸入之解像度切換訊號 GMS 切換各波形整形電路 PP1~PPn 之輸出線與緩衝電路 22 之連接之選擇切換手段之解像度切換電路 21...、及將此等各波形整形電路 PP1~PPn 之輸出傳達至掃描訊號線 GL1~GLn 之緩衝電路 22... 所構成。

此構成係呈現在前述圖 13 所示之以往一般之掃描訊號線驅動電路 62 中，附加解像度切換電路 21... 之形態。

上述解像度切換電路 21... 如圖 7 所示，係由 2 個類比開關

五、發明說明 (16)

ANS1・ANS2所構成，此等類比開關ANS1・ANS2係分別被由外部輸入之解像度切換訊號GMS之反相(Low電位)及正相(High電位)所控制，不會同時變成通電狀態，且類比開關ANS1・ANS2之輸入分別為波形整形電路PPm及波形整形電路PPm+1(m為正奇數)，輸出則被連接於對應於GOm+1之緩衝電路22之輸入部。

在此，解像度切換訊號GMS為正相(High電位)時，類比開關ANS1為斷電狀態，且類比開關ANS2為通電狀態，作為對應於GOm+1之緩衝電路22之輸入，可使波形整形電路PPm+1處於有效狀態。此驅動形態與前述以往之說明圖之圖14所示之時間波形之驅動相同，此時，垂直解像度取物理的最大值。

另一方面，解像度切換訊號GMS為反相(Low電位)時，類比開關ANS1為通電狀態，且類比開關ANS2為斷電狀態，作為對應於GOm+1之緩衝電路22之輸入，可使波形整形電路PPm處於有效狀態。此驅動形態與前述以往之說明圖之圖15所示之時間波形之驅動相同，此時，垂直解像度取物理的最大值之1/2。

採取此中構成方式時，可提供能夠切換眼睛所見之垂直解像度之矩陣型圖像顯示裝置。

以下，說明有關本實施形態之掃描訊號線驅動電路2之特徵性的驅動方法。

首先，各像素掃描訊號線GL1、GL2、…GLn被驅動之時間波形如圖1所示。在此，GO12係表示掃描訊號線GL1。

五、發明說明 (17)

GL2 之驅動波形。同樣情形，GO34 係表示掃描訊號線 GL3・GL4 之驅動波形，GO(n-1)n 係表示掃描訊號線 GLn-1 及掃描訊號線 GLn (n 為偶數) 之驅動波形。又，愈向右邊，時間愈慢。

此時，各掃描線組之驅動波形之 GO12、GO34…GO(n-1)n 分別有 2 個寫入時間。即，在本實施形態中，首先，利用第一個寫入時間，將對應於各掃描訊號線之像素列預先充電，使電位以某種程度接近於最終寫入之電位。其次，利用第二個寫入時間，寫入本來預備寫入之電位。

具體地加以說明時，考慮在矩陣型圖像顯示裝置使用液晶元件，利用 1H 反轉驅動法加以驅動之情形時，對應於在 1 幀掃描結束之時點之各掃描訊號線 GL1~GLn 之各像素列 PIXLIN1・PIXLIN2…PIXLINn 之極性如圖 8(a) 所示。其後，如圖 8(b) 所示，在其次之幀，寫入掃描訊號線 GL1・GL2 之極性反轉之電位，接著，如圖 8(c) 所示，在其次之幀，寫入掃描訊號線 GL3・GL4 之極性反轉之電位，再如圖 8(d) 所示，在其次之幀，寫入掃描訊號線 GL5・GL6 之極性反轉之電位。如此，依次寫入極性反轉之電位，直到掃描訊號線 GLn-1 及掃描訊號線 GLn (n 為正偶數) 為止。

此時，掃描訊號線 GL1・GL2、掃描訊號線 GL5・GL6、掃描訊號線 GL9・GL10、…、掃描訊號線 GL(2n-3)・GL(2n-2) (n 為正偶數) 之各組呈現向同極性方向之電位變動。

另一方面，掃描訊號線 GL3・GL4、掃描訊號線 GL7・GL8、掃描訊號線 GL11・GL12、…、掃描訊號線 GL(2n-1)・

五、發明說明 (18)

GL(2n)(n為正偶數)之各組則呈現向與掃描訊號線GL(2n-3)及掃描訊號線GL(2n-2)相反極性方向之電位變動。

在上述電位變動中，利用圖1所示之驅動時間，將電位寫入各像素列。此時，如注視驅動波形GO34，即注視掃描訊號線GL3・GL4時，當可發現：對應於驅動波形GO34之像素列組之像素列PIXLIN3・PIXLIN4之位於與資料訊號線成水平方向之上鄰之像素列組之像素列PIXLIN1・PIXLIN2之像素列PIXLIN2之電位變動會影響到像素列PIXLIN3，同時，位於下鄰之像素列組之像素列PIXLIN5・PIXLIN6之像素列PIXLIN5之電位變動會影響到像素列PIXLIN4。

在此，像素列PIXLIN2之電位變動時間如圖1所示，因係在驅動波形GO34實際寫入之前，故最終地對像素列PIXLIN3幾乎無影響。

另一方面，像素列PIXLIN5之電位變動因係在驅動波形GO34實際寫入之後發生，故保持於像素列PIXLIN4之電位呈現被像素列PIXLIN5之電位變動所牽引之形態。

然而，在驅動波形GO56之第一個寫入時間，即預先充電期間係在驅動波形GO34實際寫入之前，且與驅動波形GO12實際寫入之時間相同之時間。此一現象意味著：與寫入於對應於驅動波形GO12之像素列組之像素列PIXLIN1・PIXLIN2之電位同等之電位會被寫入於對應於驅動波形GO56之像素列組之像素列PIXLIN5・PIXLIN6。

因此，如上所述，對應於驅動波形GO12之像素列組之

五、發明說明 (19)

像素列 PIXLIN1・PIXLIN2、與對應於驅動波形 GO56 之像素列組之像素列 PIXLIN5・PIXLIN6 會向同極性之方向變化，故像素列 PIXLIN5 呈現被預先充電之形態。且因其預先充電電位係利用實際寫入於最接近之同極性像素之電位，故多半取接近於實際寫入電位之值。其結果，可將像素列 PIXLIN5 實際寫入之際之電位變動抑制在最小程度。此意味著可將像素列 PIXLIN5 之電位變動對像素列 PIXLIN4 之影響抑制在最小。

因此，依照圖 8(a)~圖 8(d) 所示之動作，像素列 PIXLIN3・PIXLIN4 之電位變動之情形在像素列 PIXLIN5 無預先充電時，雖會呈現如前述以往技術之圖 17 所示狀態，但如本實施形態所示，在像素列 PIXLIN5 有預先充電時，則呈現如圖 9 所示狀態。

即，像素列 PIXLIN4 之電位變動與對本身有影響之像素列 PIXLIN5 之電位變動之大小成正比。因此，如圖 9 所示，將像素列 PIXLIN5 預先充電時，可縮小實際寫入之際之電位變動，其結果，也可縮小像素列 PIXLIN4 之電位變動。

在此，在上述掃描訊號線驅動電路 2 中，圖 1 所示之驅動法，即，對各掃描訊號線 GL1、GL2、… GLn 之驅動，確保預先充電期間與實際寫入期間之驅動法可利用使開啟動脈衝訊號 GSP 處於多次活性狀態之方式加以實現。

當時之掃描訊號線驅動電路 2 之 1/2 解像度顯示之際之時間波形呈現如圖 10 所示之狀態，使開啟動脈衝訊號 GSP 處於 2 次活性而呈現與開時鐘訊號 GCK 之 High 期間重疊之狀

五、發明說明 (20)

態。

其結果，在使開啟動脈衝訊號GSP之活性狀態依次移位之前述移位暫存器SR1~SRn中，2次活性狀態例如在移位暫存器SR1·SR5、移位暫存器SR2·SR6依次移位，移位暫存器SR1~SRn之輸出在同圖中，以輸出訊號SRO1、SRO2、…SROn之形態獲得。將此輸出輸入至前述各波形整形電路PP1~PPn，再將各波形整形電路PP1~PPn之輸出輸入至各解像度切換電路21…，藉以獲得各解像度切換電路21…之輸出GO1、GO2、…GOn。

此時，解像度切換電路21…之構成如圖7所示，解像度切換訊號GMS係以反相(Low電位)被輸入。利用此輸出GO1、GO2、…GOn驅動掃描訊號線GL1、GL2、…GLn時，即可在對應於各掃描訊號線GL1、GL2、…GLn之各像素列中，實現確保預先充電期間與實際寫入期間之驅動法。

利用以上之掃描訊號線驅動電路2之構成及掃描訊號線GL1~GLn之驅動法，使用具有垂直解像度低於矩陣型圖像顯示裝置之物理的最大垂直解像度之影像訊號DAT作為訊號源之際，可在無顯示不均狀態下，使矩陣型圖像顯示裝置之表觀之垂直解像度與圖像源一致而加以顯示。

如此，在本實施形態之矩陣型圖像顯示裝置中，掃描訊號線驅動電路2係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動。即，例如對掃描訊號線GL1~GLn，依照每掃描訊號線

五、發明說明 (21)

GL2n-1 · GL2n (n 為正偶數) 同時依次施行主動驅動。因此，此時可獲得 1/2 之垂直解像度。又，在本實施形態中，雖係以每 2 個為 1 組，但未必限定於此，也可以 3 個、4 個等多數條為 1 組。

而在以往中，施行此種驅動時，各掃描訊號線之 1 組中前後之掃描訊號之電位變動對此等 1 組之掃描訊號都會造成影響。

但在本實施形態中，欲實際寫入垂直方向之一定多數條之 1 組像素 6... 時，也利用與該像素... 同極性之電位，同時對預備實際寫入之其次之一定多數條之 1 組像素... 施行預先充電。

因此，首先，與 1 組掃描訊號線，例如掃描訊號線 GL3 · GL4 相比，對應於在時間上驅動時間更前之掃描訊號線 GL2 之像素列 PIXLIN2 之電位變動時間因係在 1 組之掃描訊號線 GL3 · GL4 之實際寫入之前，故最終對該 1 組之掃描訊號 GL3 · GL4 幾乎無影響。

另一方面，與 1 組之掃描訊號線 GL3 · GL4 相比，對應於在時間上驅動時間更後之掃描訊號線 GL5 之像素列 PIXLIN5 之電位變動則會造成不良影響。

但在本實施形態中，在實際寫入之前，可對在時間上驅動時間更後之掃描訊號線 GL5 施行預先充電。因此，可縮小在時間上驅動時間更後之掃描訊號線 GL5 · GL6 在實際寫入之際之像素電位之變動。又，在預先充電之際，利用與該垂直方向先行側之像素列 PIXLIN1 · PIXLIN2 同極性之

五、發明說明 (22)

電位，同時對預備實際寫入之其次之一定多數條之1組像素列PIXLIN5・PIXLIN6施行預先充電。即，預先充電係利用與實際寫入之電位同極性之電位施行。

其結果，與1組之掃描訊號線GL3・GL4相比，可縮小對應於在時間上驅動時間更後之掃描訊號線GL5・GL6之像素列PIXLIN5・PIXLIN6之電位變動，故可抑制電位變動對該1組之掃描訊號線GL3・GL4之影響。

又，因此時係利用同時驅動之最接近之掃描訊號線GL1・GL2之實際寫入電位，作為掃描訊號線GL5・GL6之預先充電電位，以省略預先充電用之多餘的訊號輸入，且可寫入更接近於實際寫入電位之電位。

因此，使用具有垂直解像度低於矩陣型圖像顯示裝置之物理的最大垂直解像度之影像訊號作為訊號源之際，可提供無顯示不均，且可使圖像顯示裝置之表觀之垂直解像度與圖像源一致而顯示之矩陣型圖像顯示裝置。

又，在本實施形態之矩陣型圖像顯示裝置中，可利用解像度切換電路21…切換選擇下列動作：即驅動動作，其係以1條為單位驅動各掃描訊號線GL1~GLn者；及預先充電動作，其係以垂直方向相鄰之每2條掃描訊號線GLn-1・GLn為1組，依照該每2條同時依次施行主動驅動，另一方面，在實際寫入垂直方向先行側之2條1組像素列，例如像素列PIXLIN1・PIXLIN2時，也利用與該像素列PIXLIN1・PIXLIN2同極性之電位，同時對預備實際寫入之其次之2條1組像素列PIXLIN5・PIXLIN6施行預先充電者。

五、發明說明 (23)

因此，可同時兼顧高品質之高垂直解像度顯示及低垂直解像度顯示。

又，在本實施形態之矩陣型圖像顯示裝置中，以垂直方向相鄰之2條掃描訊號線 $GLn-1 \cdot GLn$ 為1組，依照該每2條同時依次施行主動驅動時，即可將同值之電位寫入對應於此等同時被驅動之該2條掃描訊號線 $GLn-1 \cdot GLn$ 之像素列 $PIXLINn-1 \cdot PIXLINn$ 。

另外，在本實施形態之矩陣型圖像顯示裝置中，被供應至資料訊號線 $SL1 \cdot SL2 \cdot \dots SLx$ 之影像訊號DAT也可適用於依照每1水平期間反轉極性之情形。

又，在本實施形態之矩陣型圖像顯示裝置中，被供應至資料訊號線之影像訊號也可適用於依照每1像素反轉極性，且依照每1水平期間反轉極性之情形。

即，作為矩陣型圖像顯示裝置之驅動方法，利用1H反轉驅動法，使被供應至資料訊號線 $SL1 \cdot SL2 \cdot \dots SLx$ 之影像訊號DAT依照每1水平期間反轉極性時，如果使用依照每1像點反轉極性，且依照每1水平期間反轉極性之像點反轉驅動法之情形，由於與資料訊號線成水平方向之相鄰之像素間之極性互異，故寫入像素之際之電位變動較大。

因此，在此種情形下，採用本實施形態之驅動方法時，其作用效果更為有效。

又，在本實施形態之矩陣型圖像顯示裝置中，由於將資料訊號線驅動電路3、掃描訊號線驅動電路2與各像素6…形成在同一基板之絕緣基板11上。因此，利用將具有上述

五、發明說明 (24)

機能之掃描訊號線驅動電路2與資料訊號線驅動電路3及各像素6...形成在同一基板，可降低安裝所產生之成本，同時可提高可靠性。

又，在本實施形態之矩陣型圖像顯示裝置中，由於構成資料訊號線驅動電路3、掃描訊號線驅動電路2及各像素6...之主動元件係分別由多晶矽薄膜電晶體所構成。因此，可利用同一製程，將驅動電路2、3與像素6...形成在同一基板，故可降低製造成本。

又，在本實施形態之矩陣型圖像顯示裝置中，主動元件係以600℃以下之製程形成於玻璃基板上，因此，多晶矽薄膜電晶體可在600℃以下之製程形成於玻璃基板上，故可使用廉價之低融點玻璃基板，以較低成本提供矩陣型圖像顯示裝置。

又，本發明並不限定於上述實施形態，在本發明之範圍內可作各種變更。即，本發明也可同樣適用於包含使用之訊號數、種類及極性等之內之其他構成。

具體而言，在上述實施形態中，係針對供應至相鄰之多數掃描訊號線GL1~GLn之掃描訊號之相位一致之情形加以說明，但並不特別限定於此，例如也可適用於供應至相鄰之多數掃描訊號線GL1~GLn之掃描訊號之相位互相錯開之情形。

又，在本實施形態之矩陣型圖像顯示裝置中，如上所述，對與1組2條之掃描訊號線，例如掃描訊號線GL3、GL4相比，在時間上驅動時間在後之1組掃描訊號線GL5、

五、發明說明 (25)

GL6之全部像素列PIXLIN5・PIXLIN6施行預先充電。

但，為了消除顯示不均，無需抑制對與1組掃描訊號線GL3・GL4相比，在時間上驅動時間在後之1組掃描訊號線GL5・GL6之全部像素列PIXLIN5・PIXLIN6之電位變動之不良影響，而只要抑制1組掃描訊號線GL5・GL6之最初像素列PIXLIN5之電位變動之不良影響即以足夠。

因此，在本發明之本實施形態之掃描訊號線驅動電路2中，欲實際寫入垂直方向先行側2條1組掃描訊號線GL1・GL2所構成之像素列PIXLIN1・PIXLIN2時，也利用與該像素列PIXLIN1・PIXLIN2同極性之電位，同時僅對預備實際寫入之其次之2條1組掃描訊號線GL5・GL6之最先行之像素列PIXLIN5施行預先充電。

其結果，只要最小限度之預先充電即以足夠，故可謀求降低耗電量。

如以上所述，本發明之矩陣型圖像顯示裝置係以垂直方向相鄰之每一定多數條掃描訊號線為1組，可依照該每一定多數條同時依次施行主動驅動，將同值之電位寫入對應於此等同時被驅動之該一定多數條掃描訊號線之像素列。

又，本發明之矩陣型圖像顯示裝置在以垂直方向相鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動之際，供應至此等同時被驅動之掃描訊號線之掃描訊號之相位一致之情形，或供應至此等同時被驅動之掃描訊號線之掃描訊號之相位互相錯開之情形均可適用。

五、發明說明 (26)

又，本發明之矩陣型圖像顯示裝置可依照每1水平期間，反轉供應至資料訊號線之影像訊號之極性。

又，本發明之矩陣型圖像顯示裝置可依照每1像點且每1水平期間，反轉供應至資料訊號線之影像訊號之極性。

即，作為矩陣型圖像顯示裝置之驅動方法，利用使被供應至資料訊號線之影像訊號依照每1水平期間反轉極性之1H反轉驅動法時，如果使用依照每1像點反轉極性，且依照每1水平期間反轉極性之像點反轉驅動法之情形，由於與資料訊號線成水平方向之相鄰之像素間之極性互異，故寫入像素之際之電位變動較大。

因此，在此種情形下，採用本案發明時，其作用效果更為有效。

又，本發明之矩陣型圖像顯示裝置係將資料訊號線驅動電路、掃描訊號線驅動電路、及各像素形成在同一基板上。

因此，利用將具有上述機能之掃描訊號線驅動電路形成在與資料訊號線驅動電路及各像素同一基板上時，可降低安裝所產生之成本，同時可提高可靠性。

又，在本發明之矩陣型圖像顯示裝置中，構成資料訊號線驅動電路、掃描訊號線驅動電路、及各像素之主動元件係分別由多晶矽薄膜電晶體所構成。

因此，可利用同一製程，將驅動電路與像素形成在同一基板，故可降低製造成本。

又，本發明之矩陣型圖像顯示裝置之主動元件係以

四、中文發明摘要(發明之名稱：矩陣型圖像顯示裝置)

本發明之矩陣型圖像顯示裝置之掃描訊號線驅動電路係以垂直方向相鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動。欲實際寫入垂直方向相鄰之每一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一定多數條之1組像素施行預先充電。因此，在使用具有垂直解像度低於矩陣型圖像顯示裝置之物理的最大垂直解像度之影像訊號作為訊號源之際，可提供無顯示不均，且可使圖像顯示裝置之表觀之垂直解像度與圖像源一致而顯示之矩陣型圖像顯示裝置。

英文發明摘要(發明之名稱："MATRIX IMAGE DISPLAY DEVICE")

The scanning signal line driving circuit sequentially carries out active driving with respect to each set of a certain number of scanning signal lines which are adjacent to each other in a vertical direction, and when carrying out an actual writing with respect to a first set of a certain number of pixel lines adjacent to each other in the vertical direction, carries out pre-charging with respect to a second set of the certain number of pixel lines to which the actual writing is carried out next with a potential of a same polarity as that of the first set of the certain number of pixel lines. In this manner, it is

四、中文發明摘要(發明之名稱：

)

英文發明摘要(發明之名稱：

)

possible to provide a matrix image display device with no irregularities in display quality and is capable of matching the apparent vertical resolution of the device to that of the image source, when using an image signal of vertical resolution lower than the maximum physical vertical resolution of the device.

五、發明說明 (27)

600℃以下之製程形成於玻璃基板上。

因此，可使用廉價之低融點玻璃基板，以較低成本提供矩陣型圖像顯示裝置。

又，在發明說明之項中所列舉之具體的實施形態或實施例，畢竟僅係用於闡述本發明之技術內容，本發明不應僅被限定於該等具體例而作狹義之解釋，在本發明之精神與以下之申請專利範圍之項中所記載之範圍內，當然可作種種變更而加以實施。

元件符號之說明

- | | |
|----|----------------|
| 1 | 像素陣列 |
| 2 | 掃描訊號線驅動電路 |
| 3 | 資料訊號線驅動電路 |
| 4 | 控制電路 |
| 5 | 電源電路 |
| 6 | 像素 |
| 11 | 絕緣基板 |
| 12 | 非晶質矽薄膜(a-Si) |
| 13 | 多晶矽薄膜(poly-Si) |
| 15 | 閘電極 |
| 17 | 層間絕緣膜 |
| 18 | 接觸孔 |
| 19 | 金屬配線 |
| 21 | 解像度切換電路 |
| 22 | 緩衝電路 |

五、發明說明 (28)

- 3 1 源極區域
- 3 2 SiO_2 薄膜
- 3 3 汲極區域
- 3 4 金屬配線
- 3 5 矽薄膜
- 3 6 閘極絕緣膜
- 3 7 SiO_2 薄膜
- 5 1 像素陣列
- 5 1 a 光阻
- 5 2 掃描訊號線驅動電路
- 5 2 a n^+ 區域
- 5 3 數據訊號線驅動電路
- 5 3 a p^+ 區域
- 5 4 像素
- 5 5 控制訊號產生部分
- 6 1 像素陣列
- 6 2 掃描訊號線驅動電路
- 6 3 數據訊號線驅動電路
- 6 4 像素
- 6 5 絕緣基板
- 6 6 控制電路
- 6 7 電源電路
- 7 1 緩衝電路
- 8 1 與 PIXLIN 1 及 PIXLIN 2 相同電位下充電

五、發明說明 (29)

- 8 2 G L 7 、 G L 8 預 先 充 電
- 8 3 G L 9 、 G L 1 0 預 先 充 電
- 8 4 實 際 寫 入 電 位 變 化 小
- 9 1 P I X L I N 3 、 4 寫 入
- 9 2 P I X L I N 3 電 位
- 9 3 P I X L I N 4 電 位
- 9 4 P I X L I N 5 對 P I X L I N 4 之 效 應 小
- 9 5 P I X L I N 5 、 6 電 位
- 9 6 P I X L I N 3 、 4 電 位
- 9 7 預 先 充 電 狀 態 (與 P I X L I N 1 、 2 同 值)
- 9 8 P I X L I N 5 、 6 寫 入
- 1 3 1 移 位 暫 存 器
- 1 3 2 波 形 整 形 電 路
- 1 7 1 P I X L I N 3 、 4 寫 入
- 1 7 2 P I X L I N 3 電 位
- 1 7 3 P I X L I N 4 電 位
- 1 7 4 P I X L I N 5 對 P I X L I N 4 之 效 應 小
- 1 7 5 P I X L I N 5 、 6 電 位
- 1 7 6 P I X L I N 3 、 4 電 位
- 1 7 8 P I X L I N 5 、 6 寫 入
- A W 實 際 寫 入
- A W P 實 際 寫 入 期 間
- D A T 影 像 訊 號
- G C K 開 時 鐘 訊 號

五、發明說明 (30)

GCKB	反轉訊號
GLy	掃描訊號線
GOM	波形整形電路PPm之輸出
GSP	開啟動脈衝訊號
EL	準分子雷射
HD	水平方向
IS	影像訊號極性
OUT	輸出
PII	P ⁺ 離子佈植
PIX	像素
PIXLIN	像素列
PCP	預先充電期間
POL	極性
PPn	波形整形電路
PPOL	像素極性
SCK	源時鐘訊號
SLx	資料訊號線
SROn	移位暫存器SRn之輸出訊號
SRn	移位暫存器
VD	垂直方向

六、申請專利範圍

1. 一種矩陣型圖像顯示裝置，其係包含

配置成矩陣狀之多數像素、配置於該像素之各行之多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

顯示部，其係與由各掃描訊號線供應之掃描訊號同步，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地將掃描訊號輸出至該多數掃描訊號線者；

上述掃描訊號線驅動電路係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動，另一方面，

在實際寫入垂直方向之一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之垂直方向後列側之一定多數條之1組像素施行預先充電者。

2. 一種矩陣型圖像顯示裝置，其係包含

配置成矩陣狀之多數像素、配置於該像素之各行之

六、申請專利範圍

多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

顯示部，其係與由各掃描訊號線供應之掃描訊號同步，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地將掃描訊號輸出至該多數掃描訊號線者；

上述掃描訊號線驅動電路係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動，另一方面，

在實際寫入垂直方向之一一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一一定多數條之1組之最先列之像素施行預先充電者。

3. 一種矩陣型圖像顯示裝置，其係包含

配置成矩陣狀之多數像素、配置於該像素之各行之多數資料訊號線、及對應於該像素之各列而配置之多數掃描訊號線；

六、申請專利範圍

顯示部，其係與由各掃描訊號線供應之掃描訊號同步，將圖像顯示用之影像訊號由各資料訊號線取入並保持在各像素者；

資料訊號線驅動電路，其係與特定之資料訊號線用時間訊號同步地將影像訊號輸出至該多數資料訊號線者；及

掃描訊號線驅動電路，其係與特定之掃描訊號線用時間訊號同步地將掃描訊號輸出至該多數掃描訊號線者；

上述掃描訊號線驅動電路係包含：

選擇切換手段，其係切換：

驅動動作，其係以1條為單位驅動各掃描訊號線者；

及

預先充電動作，其係以垂直方向相鄰之每一一定多數條掃描訊號線為1組，依照該每一一定多數條同時依次施行主動驅動，另一方面，在實際寫入垂直方向之一一定多數條之1組像素時，也利用與該像素同極性之電位，同時對預備實際寫入之其次之一一定多數條之1組像素施行預先充電者。

4. 如申請專利範圍第1、2或3項之矩陣型圖像顯示裝置，其中

以垂直方向相鄰之每一一定多數條掃描訊號線為1組，

六、申請專利範圍

利用依照該每一定多數條同時依次施行主動驅動，將同值之電位寫入於對應於此等同時被驅動之該一定多數條掃描訊號線之像素列者。

5. 如申請專利範圍第1、2或3項之矩陣型圖像顯示裝置，其中

以垂直方向相鄰之每一定多數條掃描訊號線為1組，依照該每一定多數條同時依次施行主動驅動之際，供應至此等同時被驅動之掃描訊號線之掃描訊號之相位一致之情形，或供應至此等同時被驅動之掃描訊號線之掃描訊號之相位互相錯開之情形均可適用者。

6. 如申請專利範圍第1、2或3項之矩陣型圖像顯示裝置，其中

被供應至資料訊號線之影像訊號係依據每1水平期間反轉極性者。

7. 如申請專利範圍第1、2或3項之矩陣型圖像顯示裝置，其中

被供應至資料訊號線之影像訊號係依據每1像點反轉極性，且依每1水平期間反轉極性者。

8. 如申請專利範圍第1、2或3項之矩陣型圖像顯示裝置，其中

將資料訊號線驅動電路、掃描訊號線驅動電路、與各像素形成在同一基板上者。

六、申請專利範圍

9. 如申請專利範圍第8項之矩陣型圖像顯示裝置，其中
構成資料訊號線驅動電路、掃描訊號線驅動電路、
及各像素之主動元件係分別由多晶矽薄膜電晶體所構成者。
10. 如申請專利範圍第9項之矩陣型圖像顯示裝置，其中
主動元件係以 600°C 以下之製程形成於玻璃基板上者。

裝

訂

線

修正
補充

第 091117764 號專利申請案
中文圖式替換本(93 年 4 月)

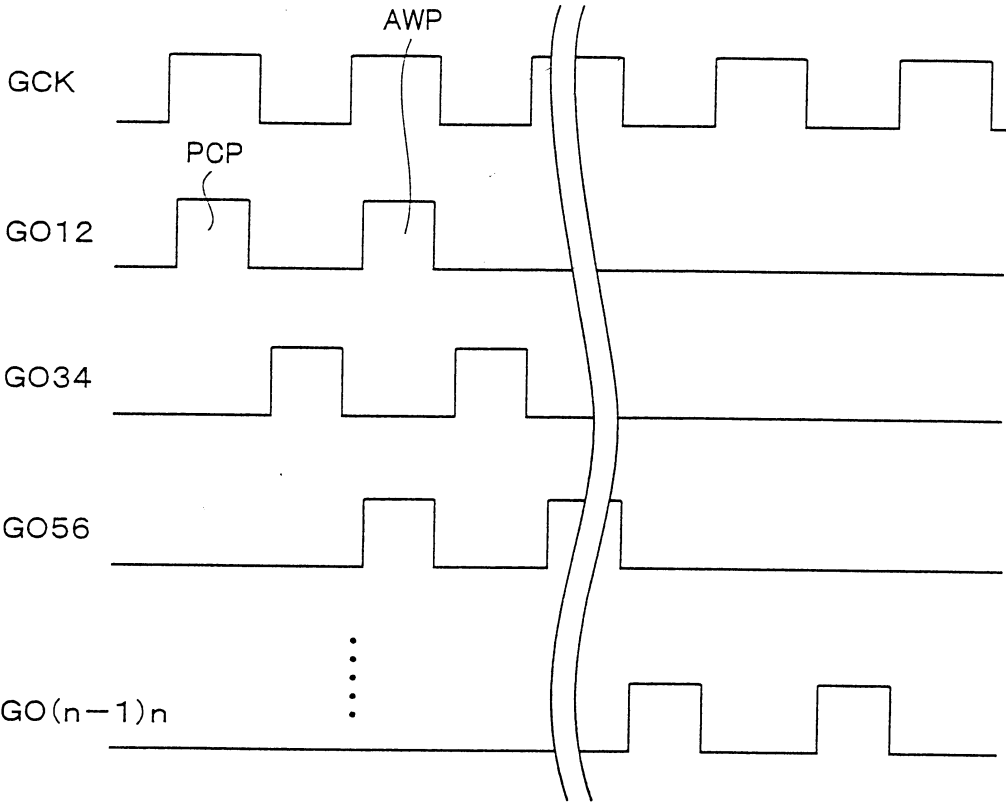


圖 1

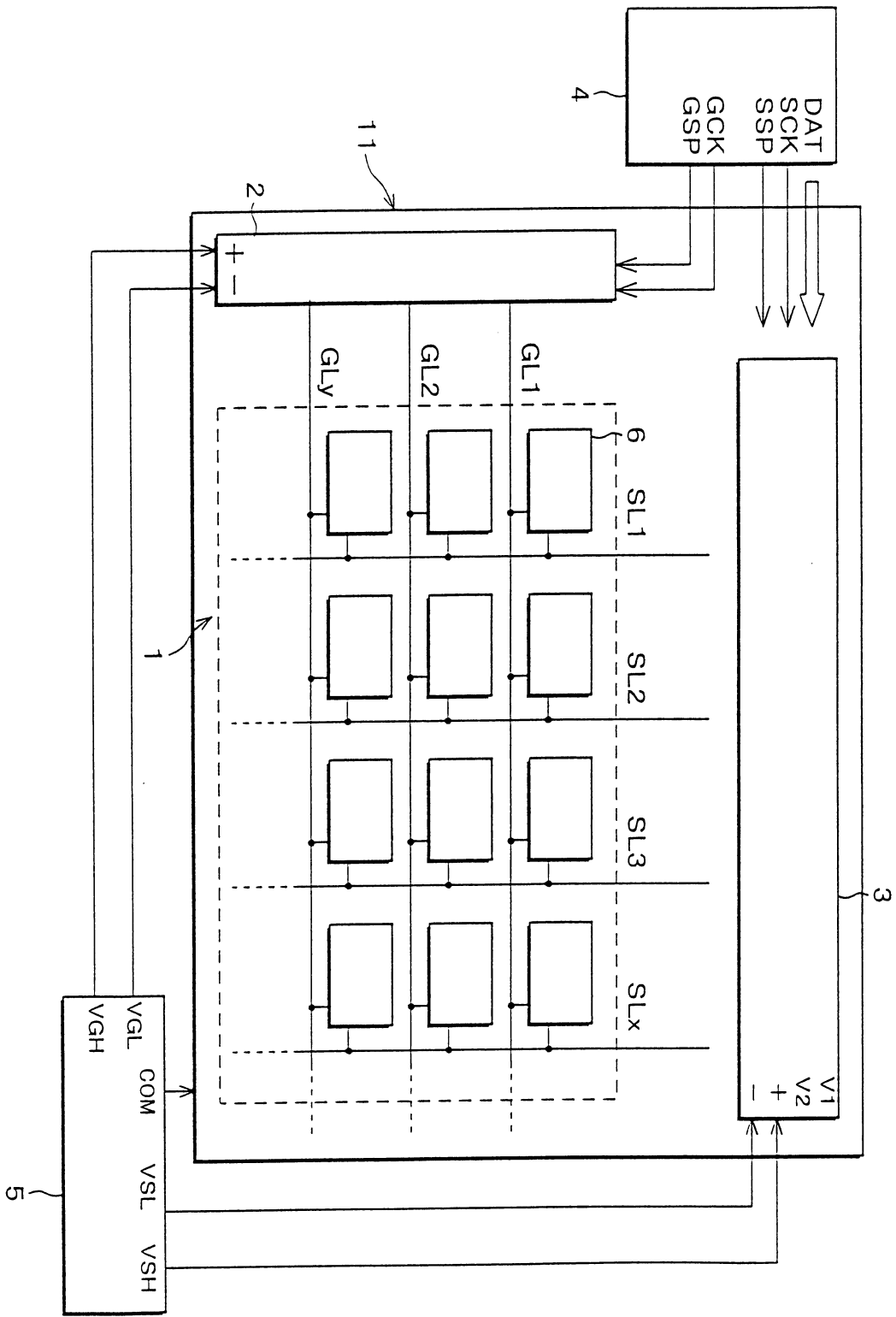


圖 2

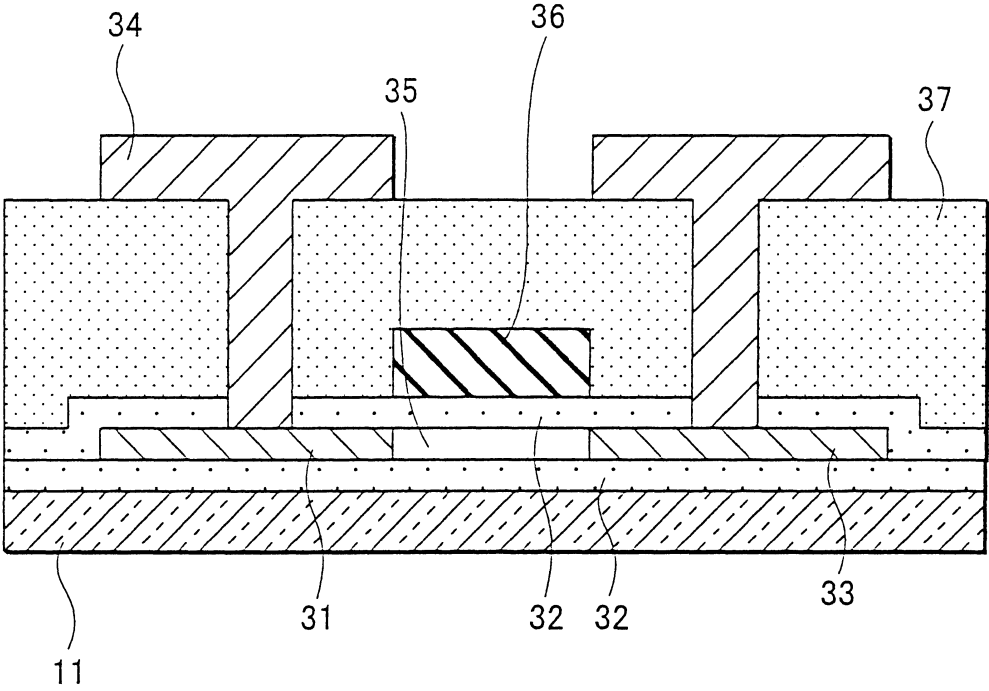


圖 3

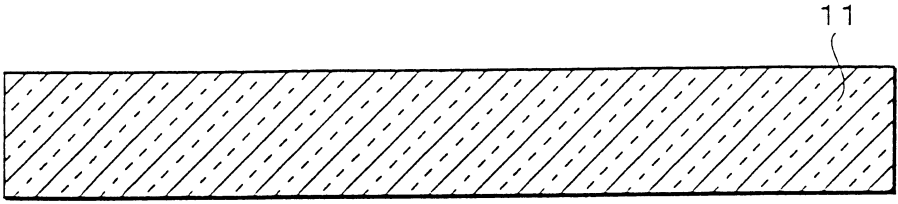


圖 4(a)

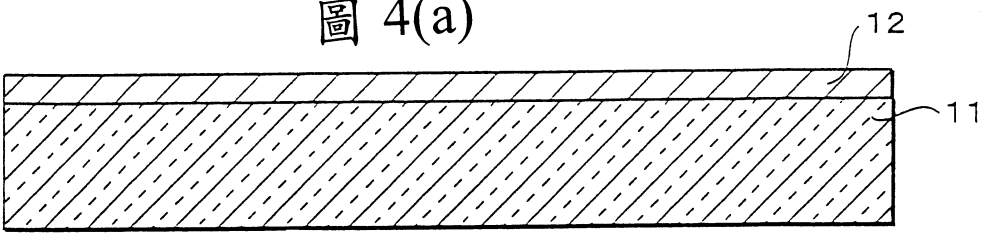


圖 4(b)

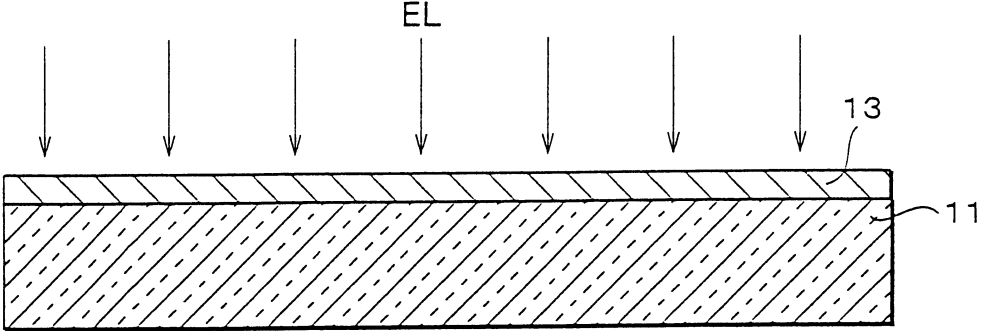


圖 4(c)

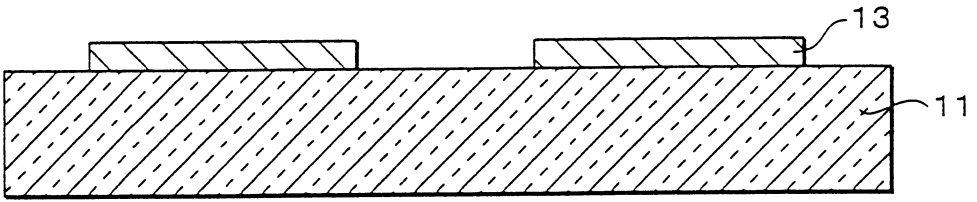


圖 4(d)

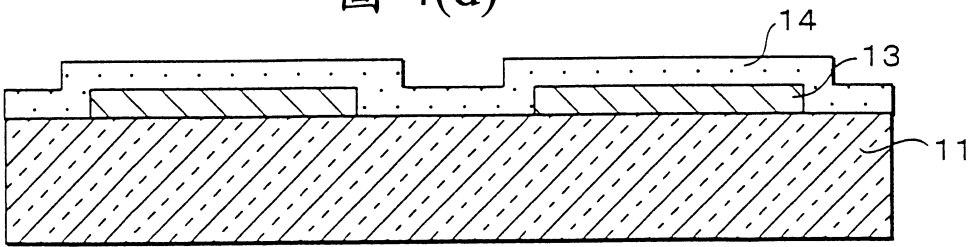


圖 4(e)

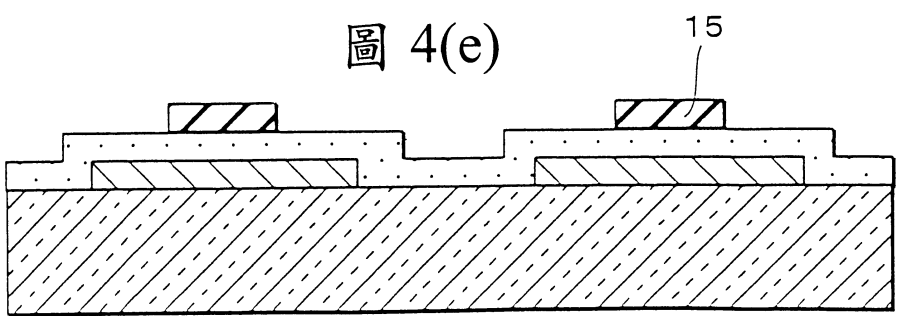


圖 4(f)

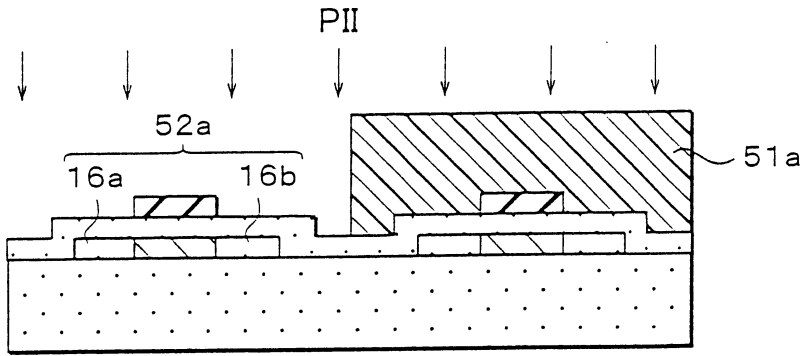


圖 5(a)

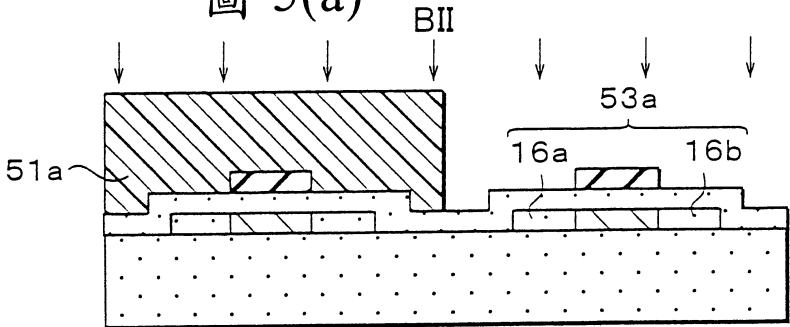


圖 5(b)

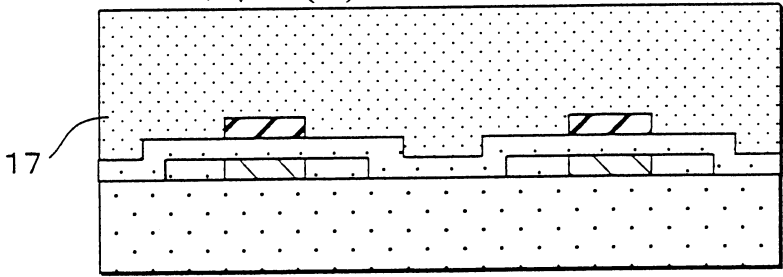


圖 5(c)

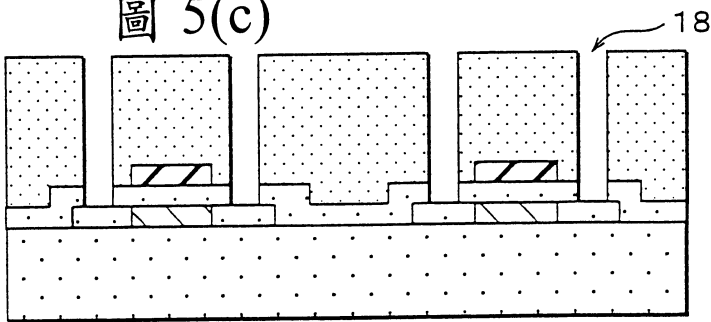


圖 5(d)

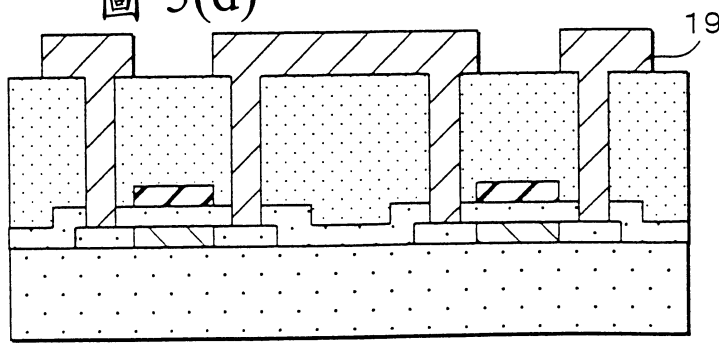


圖 5(e)

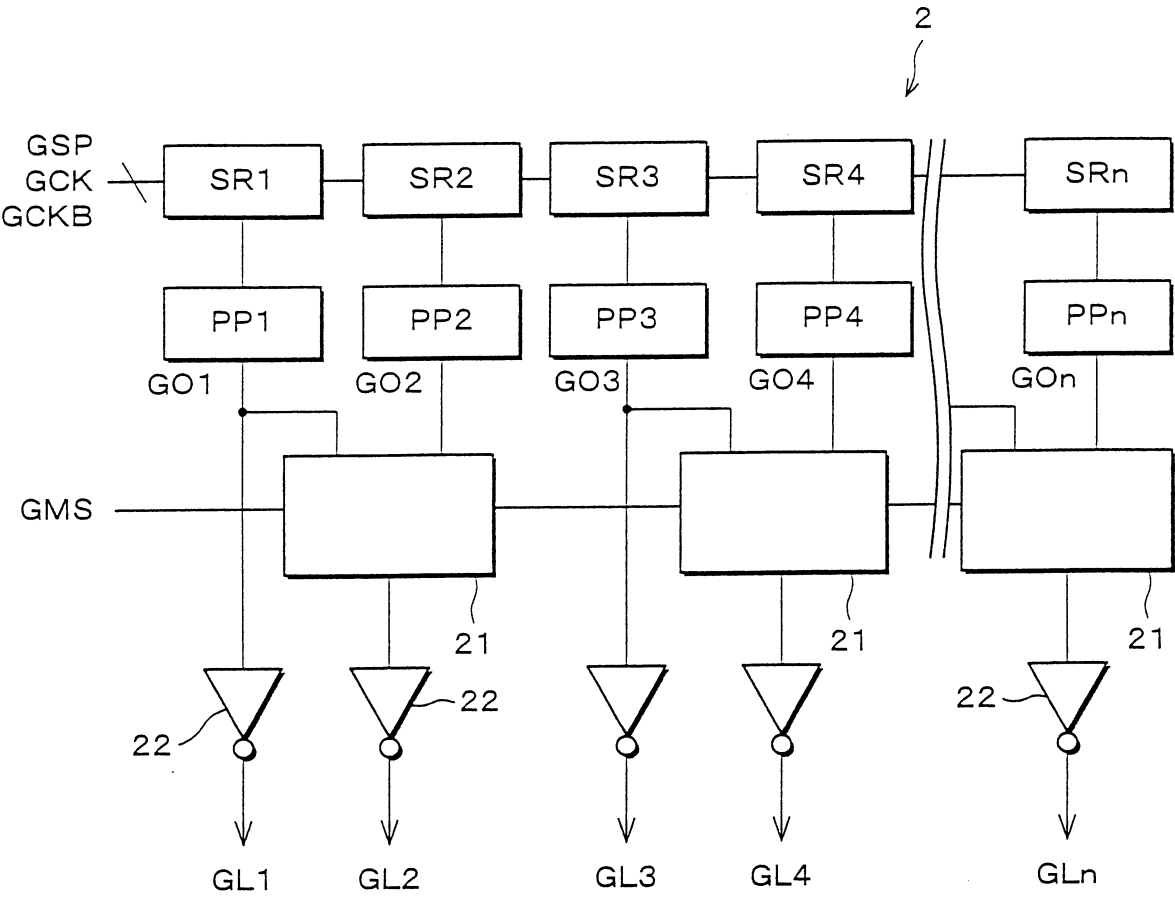


圖 6

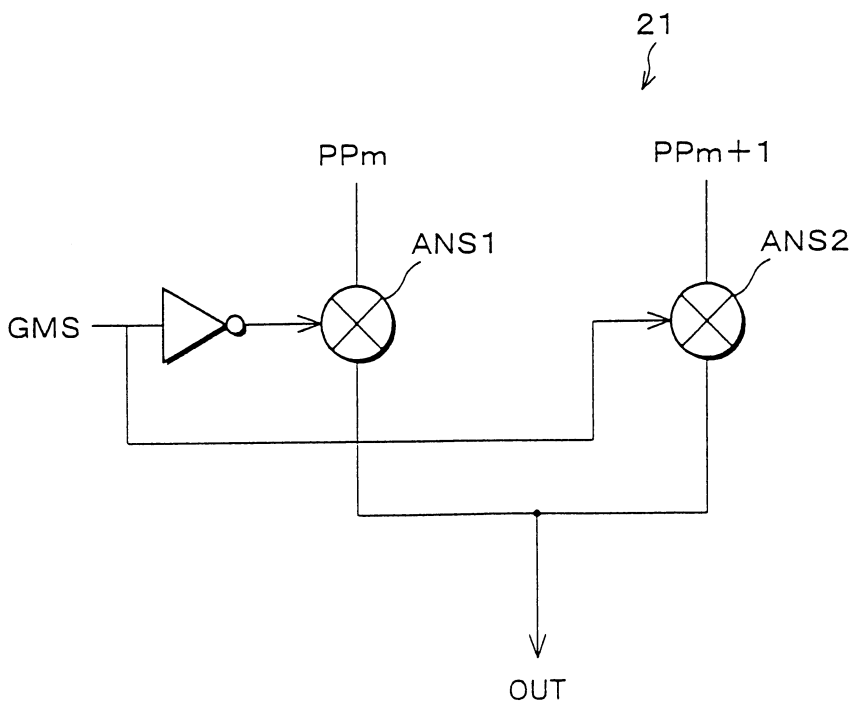


圖 7

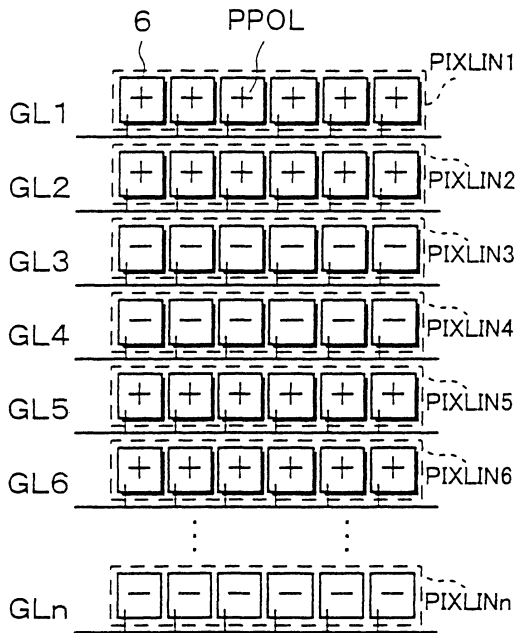


圖 8(a)

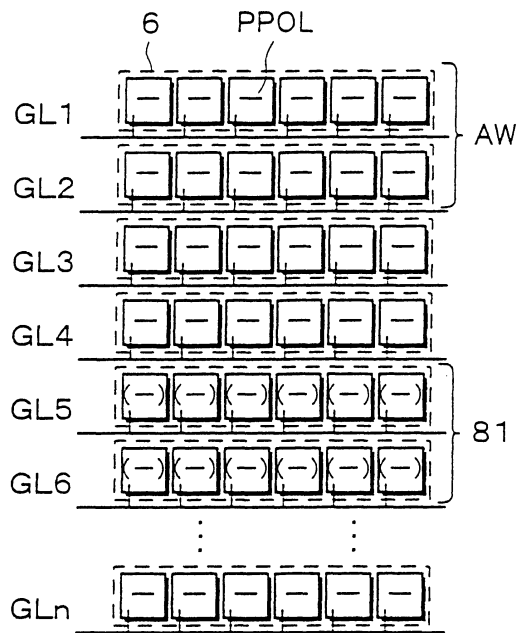


圖 8(b)

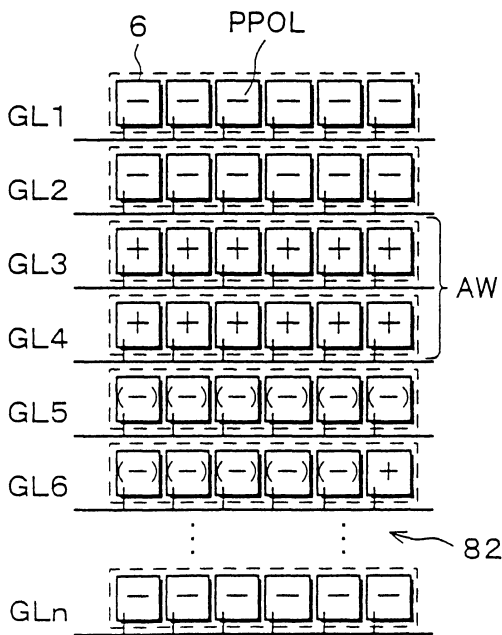
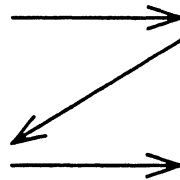


圖 8(c)

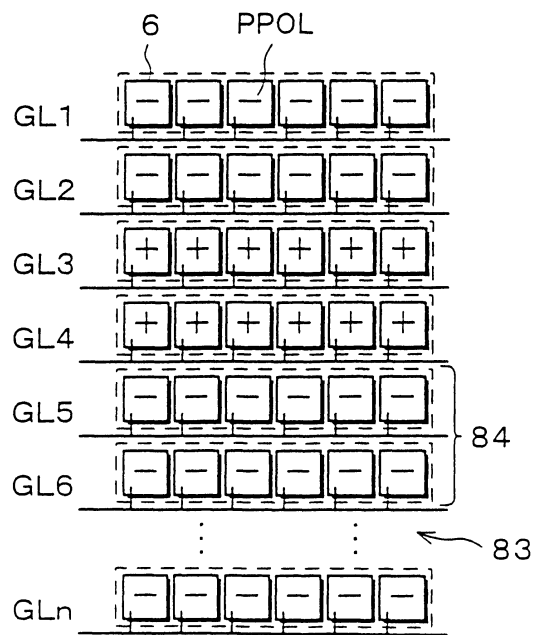


圖 8(d)

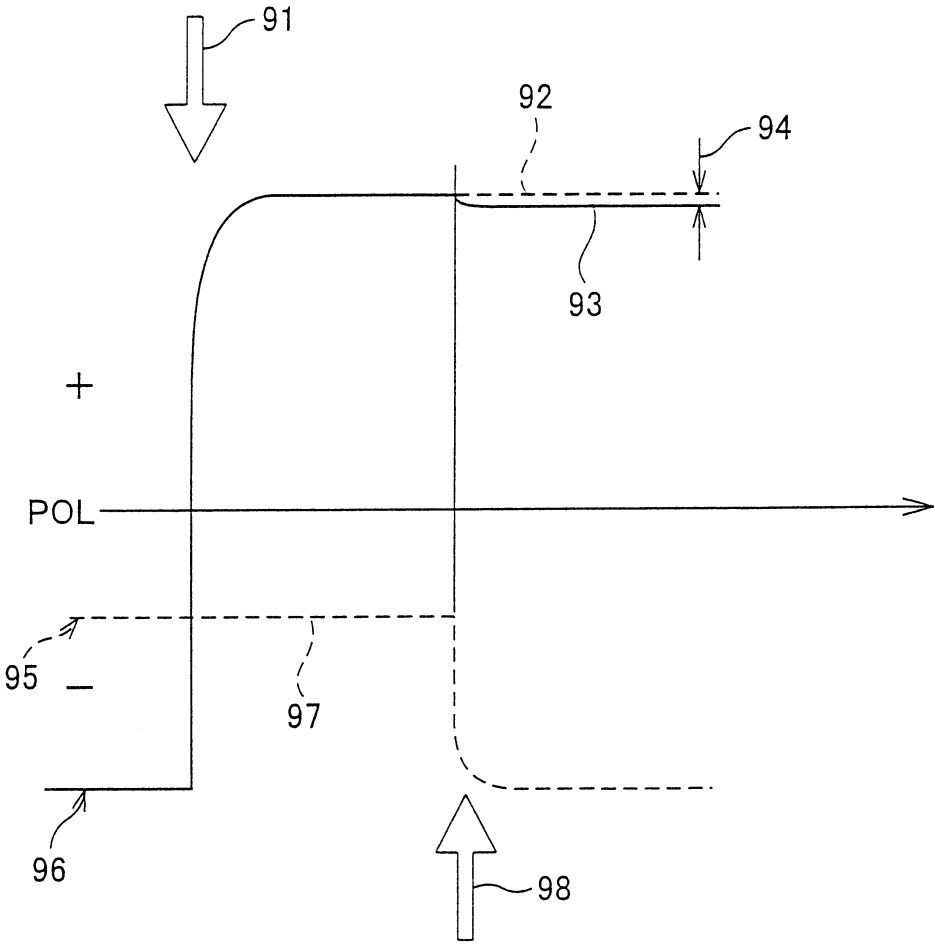


圖 9

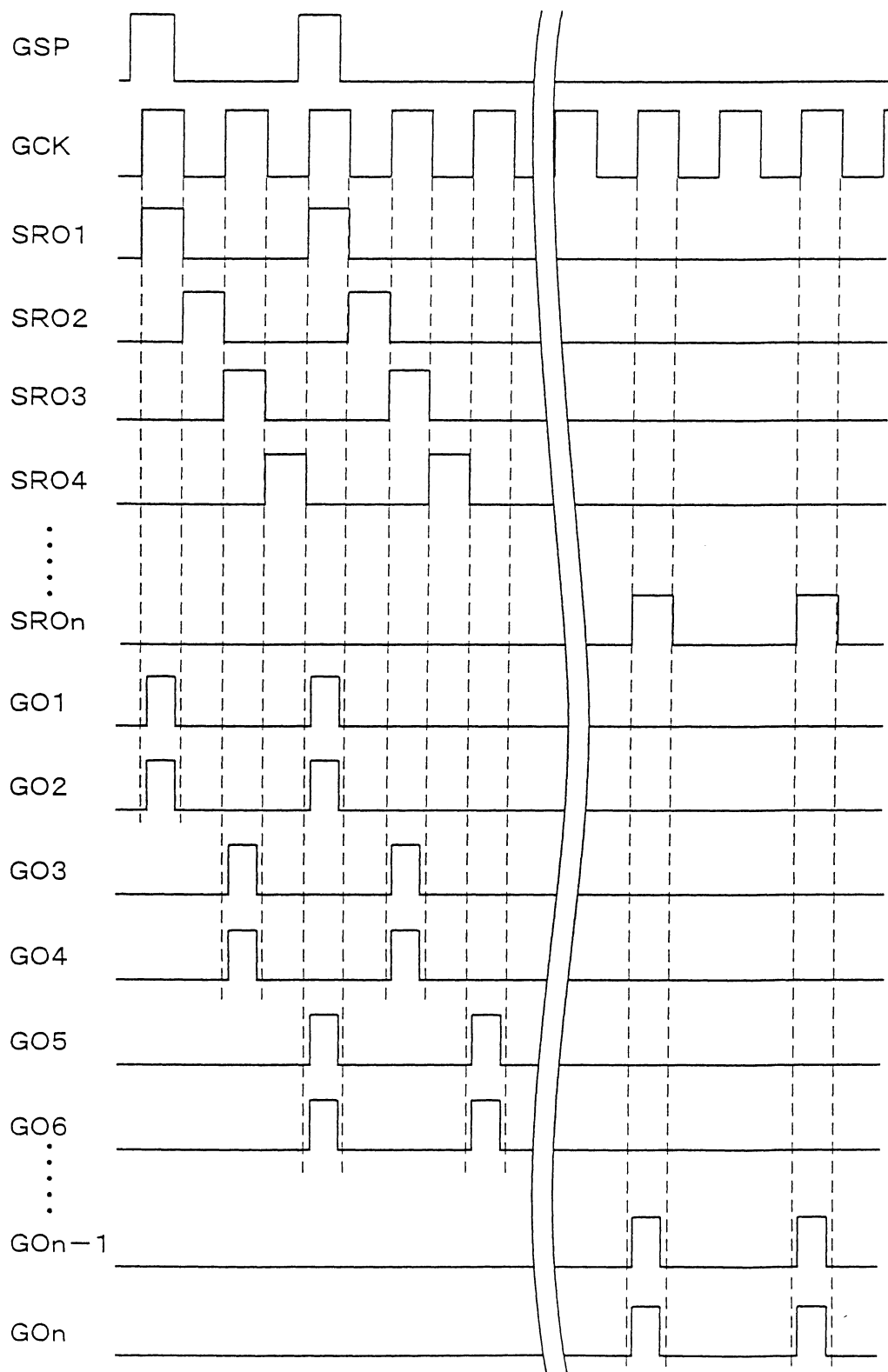
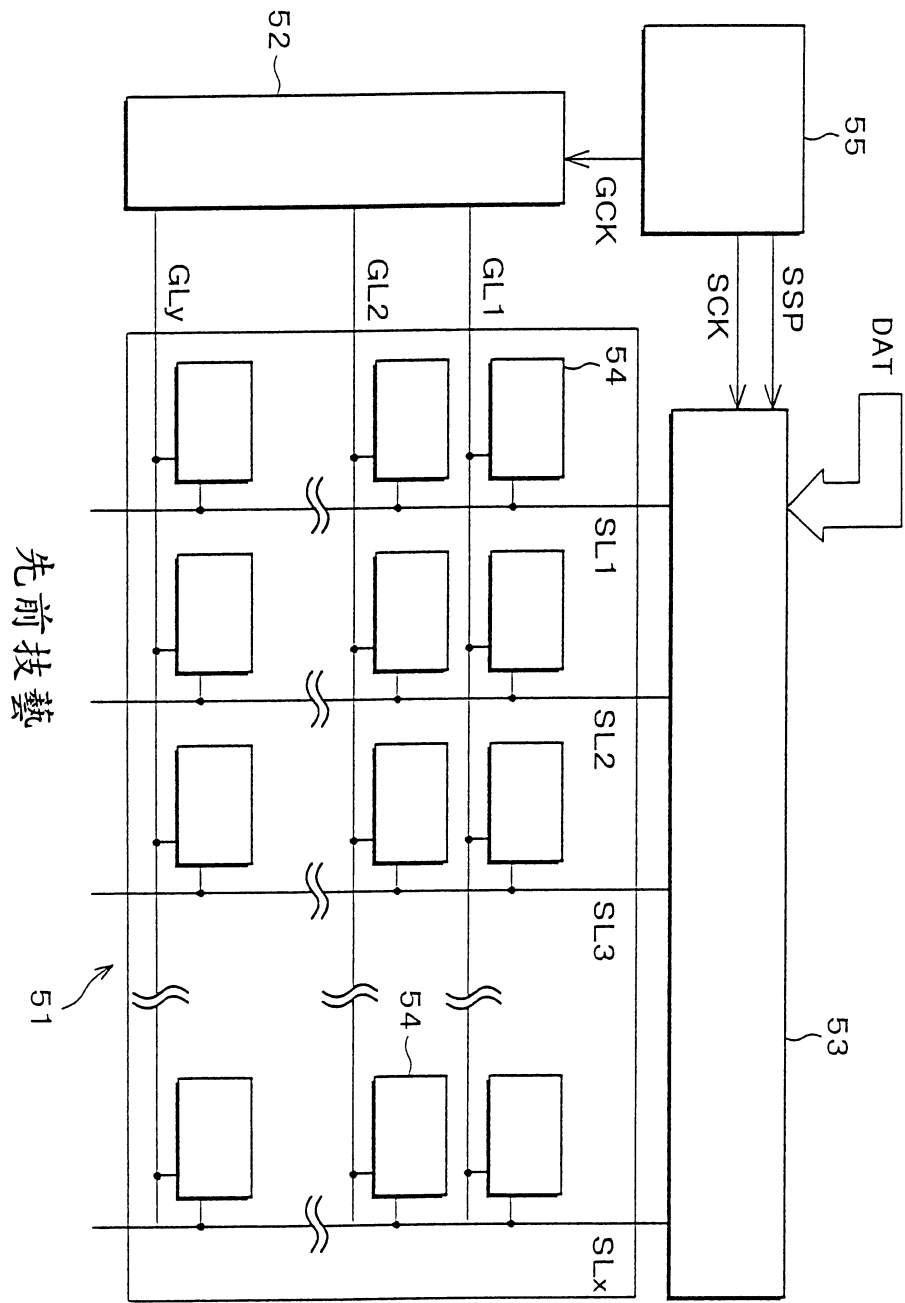
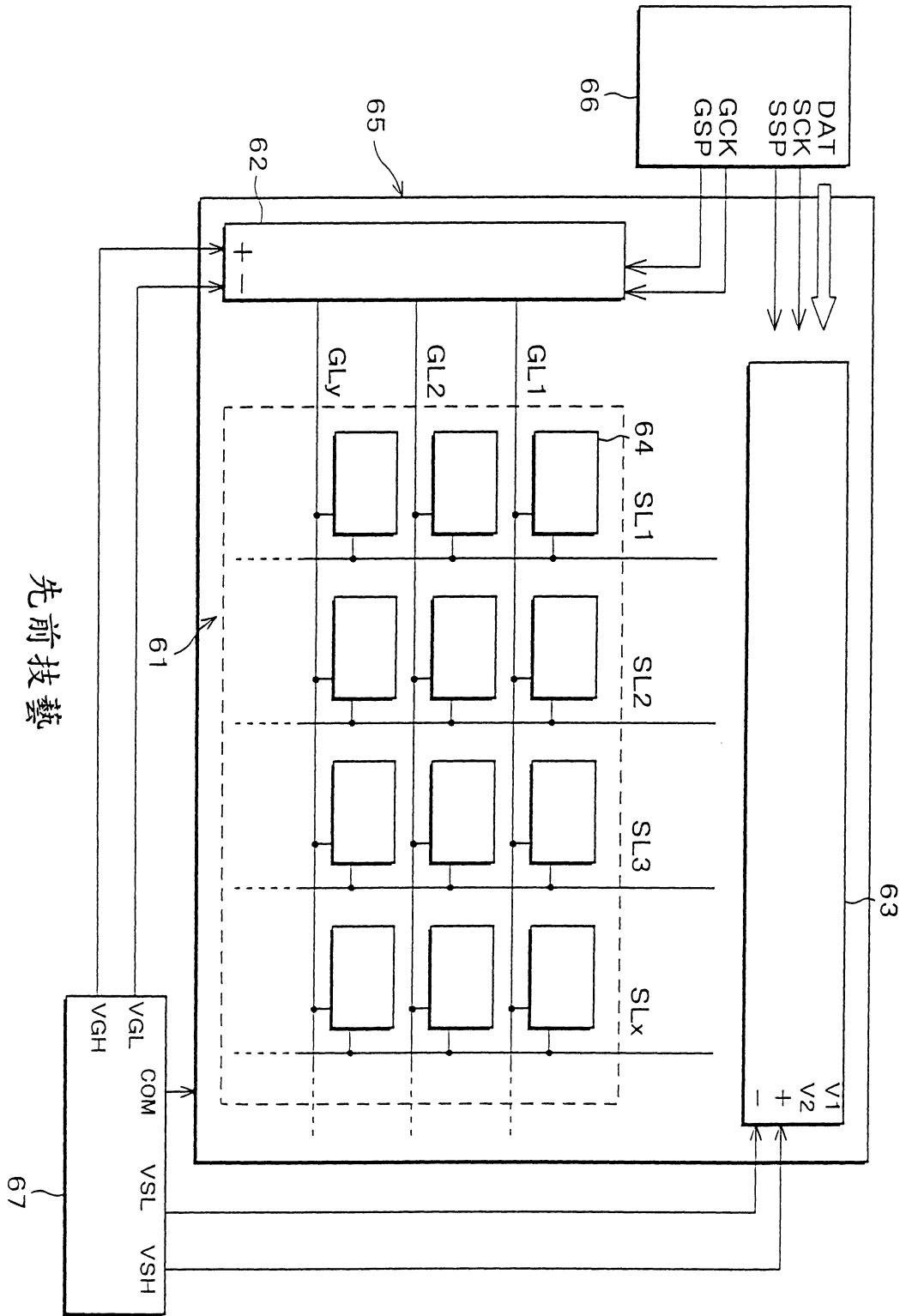


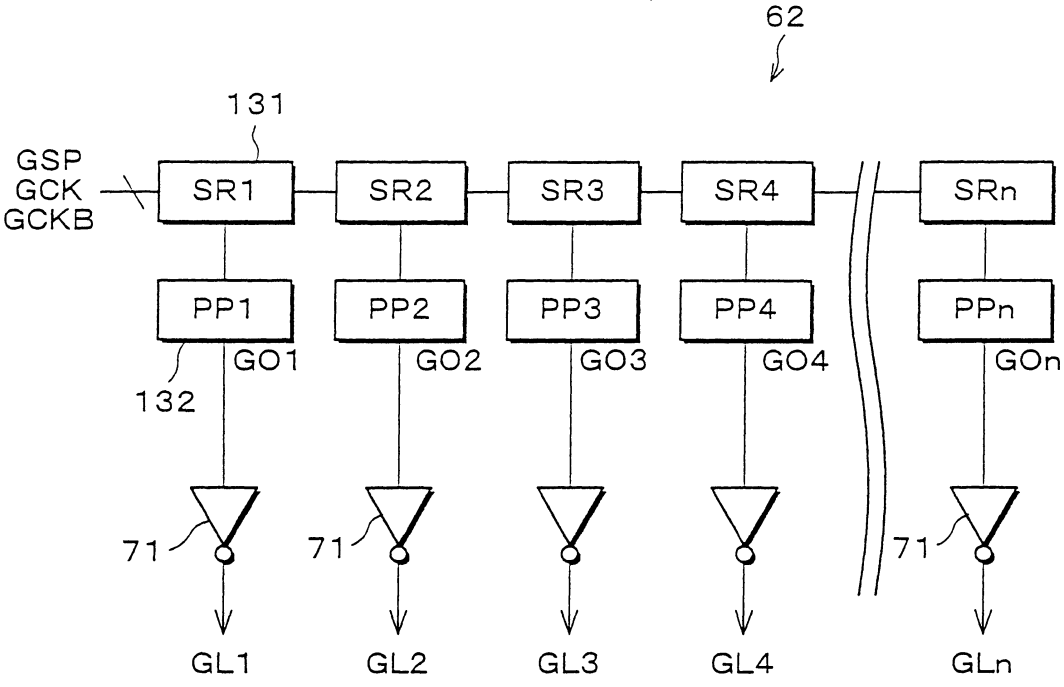
圖 10



先前技藝
圖 11

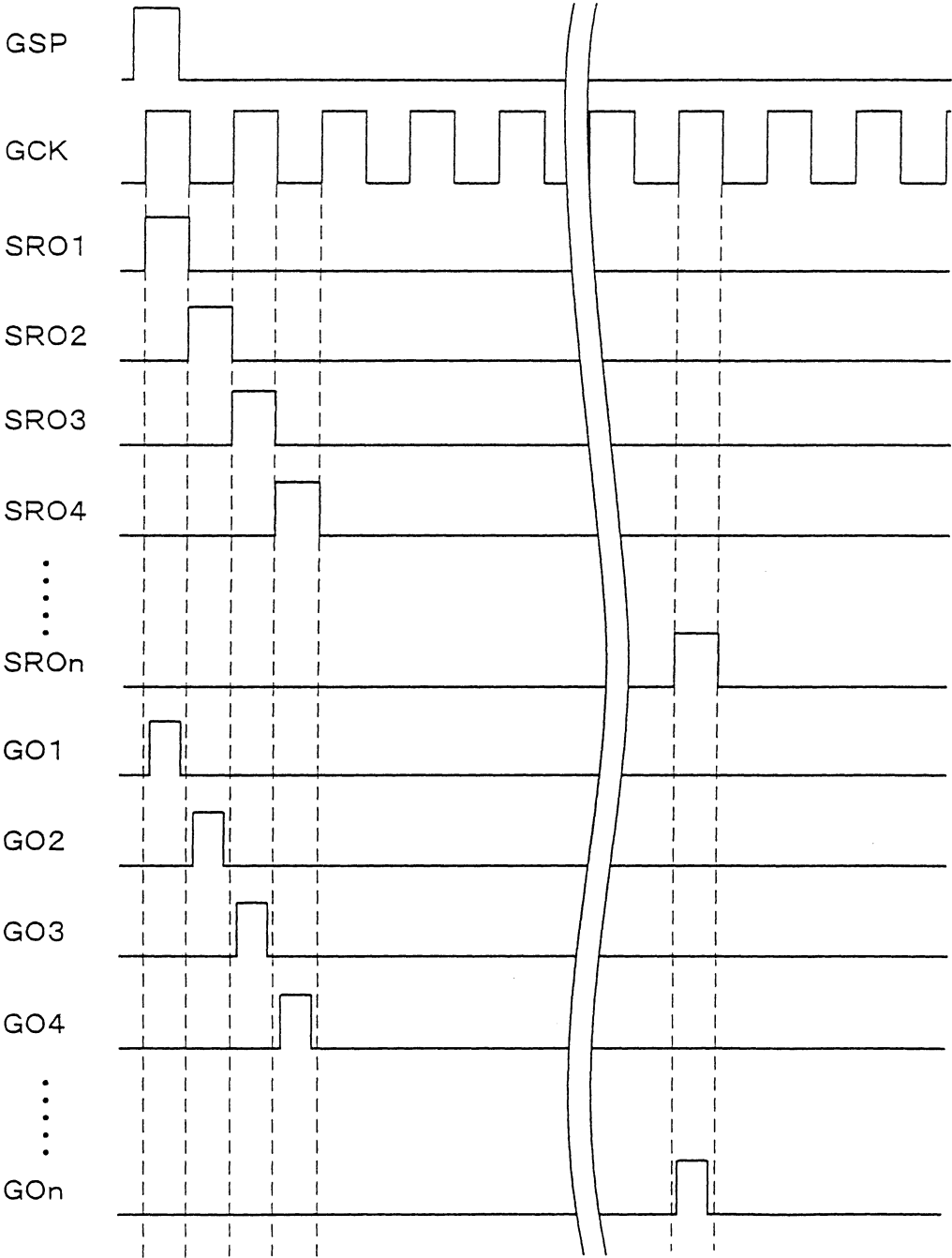


先前技藝
圖 12



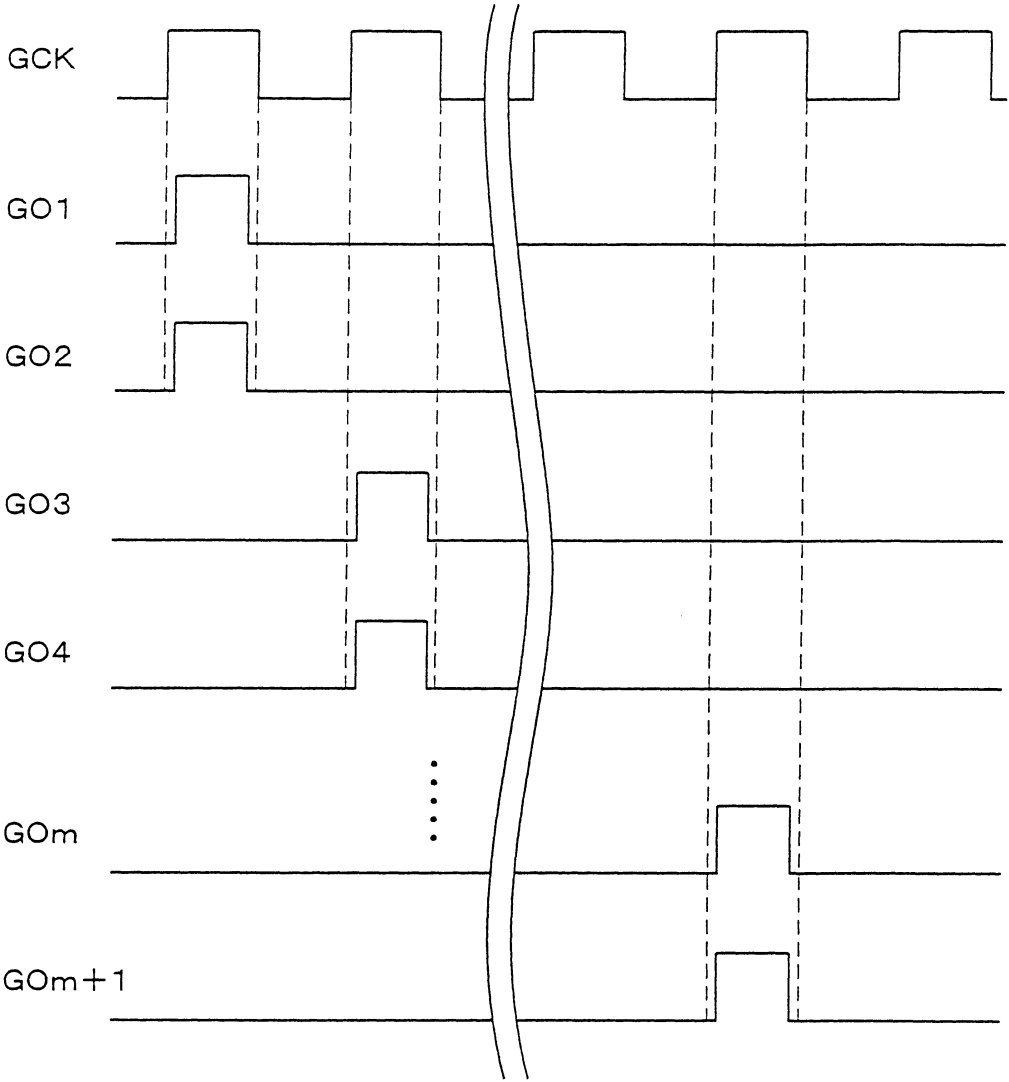
先前技藝

圖 13



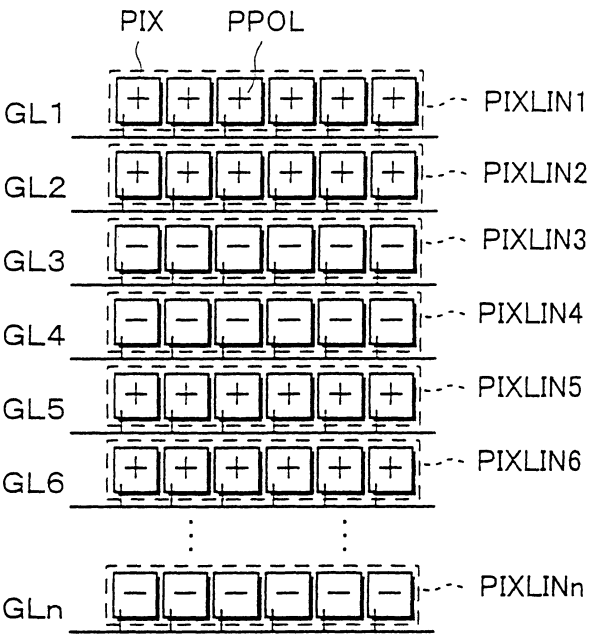
先前技藝

圖 14



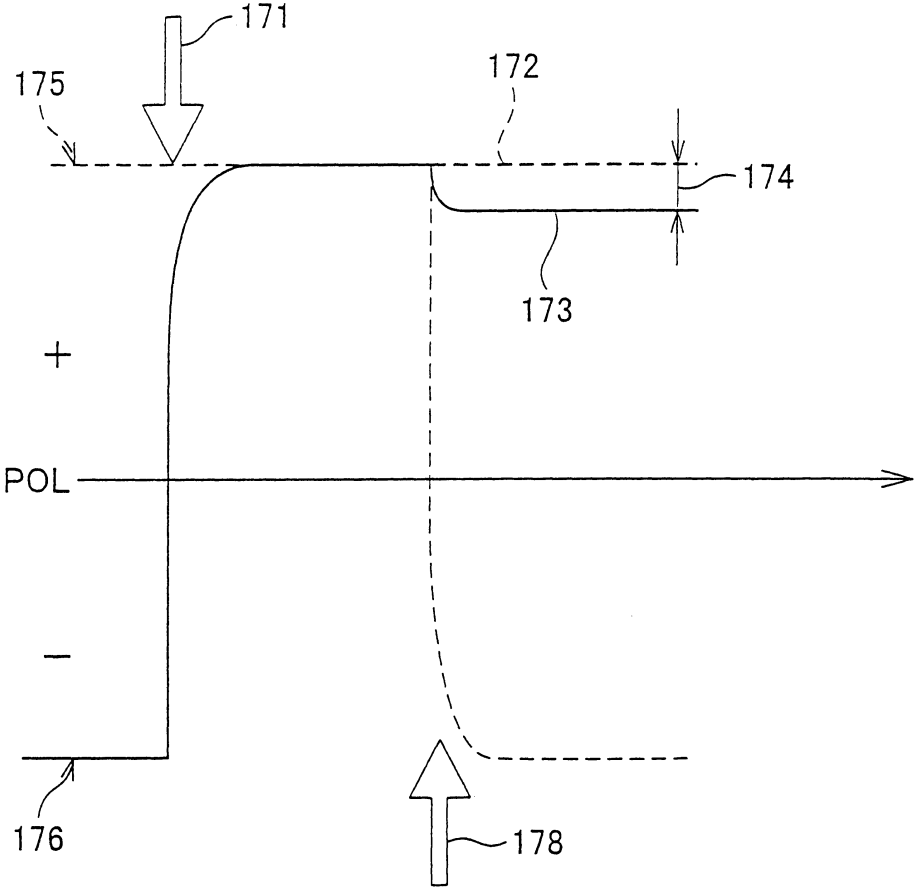
先前技藝

圖 15



先前技藝

圖 16



先前技藝

圖 17

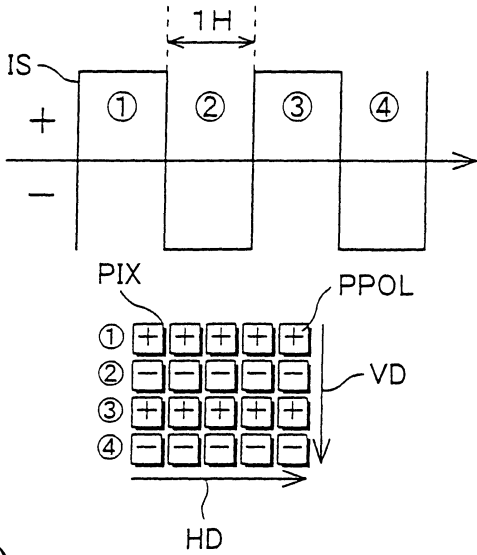


圖 18(a)

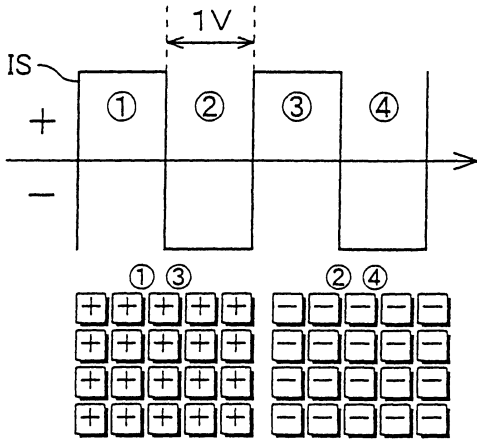


圖 18(b)

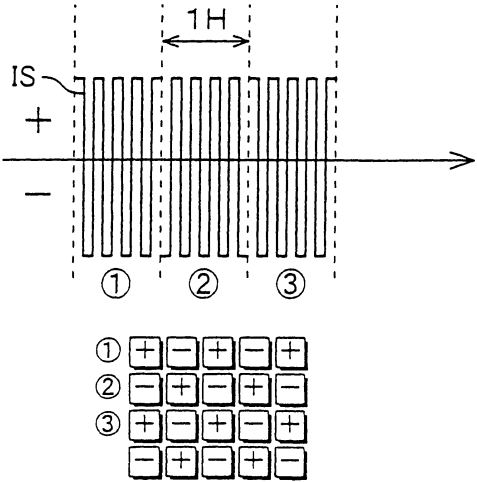


圖 18(c)

先前技藝