



(12)发明专利

(10)授权公告号 CN 103516365 B

(45)授权公告日 2017.03.29

(21)申请号 201310240109.8

(22)申请日 2013.06.18

(65)同一申请的已公布的文献号

申请公布号 CN 103516365 A

(43)申请公布日 2014.01.15

(30)优先权数据

2012-141462 2012.06.22 JP

(73)专利权人 佳能株式会社

地址 日本东京

(72)发明人 吉田大介

(74)专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 欧阳帆

(51)Int.Cl.

H03M 1/12(2006.01)

(56)对比文件

US 2011/0025895 A1, 2011.02.03,

US 2012/0105262 A1, 2012.05.03,

CN 102435818 A, 2012.05.02,

审查员 黄成

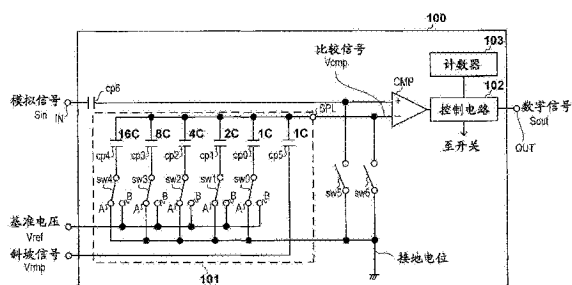
权利要求书1页 说明书11页 附图10页

(54)发明名称

固态成像装置

(57)摘要

公开了固态成像装置。提供了一种包括AD转换器和像素阵列的固态成像装置。AD转换器执行斜坡比较和逐次逼近。AD转换器通过执行斜坡比较和逐次逼近中的一个作为前比较操作、然后在通过后比较操作缩窄后的范围内执行另一个作为后比较操作来确定数字值。像素阵列将与像素的复位电平对应的基准信号以及具有图像信息的图像信号供给到AD转换器。当基准信号被供给时,AD转换器执行后比较操作而不执行前比较操作。



1. 一种固态成像装置,包括:AD转换器以及配置成将模拟信号供给到AD转换器的多个像素,

其中,AD转换器包括:

生成电路,生成电路包括具有二进制加权电容值的多个电容器以及配置成从所述多个电容器中选择至少一个电容器的开关电路,生成电路被配置成根据由开关电路选择的所述至少一个电容器的合成电容值来生成比较信号;

比较器电路,配置成将模拟信号与比较信号进行比较;及

控制电路,配置成执行第一操作和第二操作,第一操作是用于通过执行二分查找来缩窄包括模拟信号的值的范围的第一比较操作和用于基于在比较信号以恒定速率改变的时段期间的比较器电路的比较结果来缩窄包括模拟信号的值的范围的第二比较操作中的一个,而第二操作是第一比较操作和第二比较操作中的另一个,在第一比较操作中,通过基于比较器电路的比较结果改变合成电容值来改变比较信号的值,

所述多个像素将作为模拟信号的与像素的复位电平对应的基准信号以及具有图像信息的图像信号供给到AD转换器,并且

AD转换器以不同的方式转换基准信号和图像信号,以使得

当图像信号被供给时,AD转换器通过执行第一操作然后在通过第一操作缩窄后的范围中执行第二操作来将图像信号转换成第一数字信号,以及

当基准信号被供给时,AD转换器通过在不执行第一操作的情况下执行第二操作来将基准信号转换成第二数字信号。

2. 根据权利要求1所述的固态成像装置,

其中,AD转换器从比通过第一操作缩窄后的范围宽的范围开始第二操作。

3. 根据权利要求2所述的固态成像装置,

其中,AD转换器从具有不大于通过第一操作缩窄后的范围的两倍的宽度的范围开始第二操作。

4. 根据权利要求1所述的固态成像装置,

其中,第一操作是第一比较操作且第二操作是第二比较操作。

5. 根据权利要求1所述的固态成像装置,

其中,第一操作是第二比较操作且第二操作是第一比较操作。

6. 根据权利要求1所述的固态成像装置,

其中,生成电路通过利用合成电容值转换基准电压来生成比较信号,并且通过将斜坡信号添加到比较信号来改变比较信号,并且

在第二比较操作期间,斜坡信号的变化量等于基准电压。

固态成像装置

技术领域

[0001] 本发明涉及固态成像装置。

背景技术

[0002] 通常,用于数字相机或数字摄像机的固态成像装置包括用于将模拟值的图像信号转换成数字值的AD转换器。多种类型的AD转换器是已知的,并且其中一种类型是斜坡型(ramp-type)AD转换器。在斜坡型AD转换器中,使用比较器来比较输入模拟信号和斜坡信号的相对大小,并且测量从斜坡信号开始改变的时间直至比较器的输出翻转的时间为止的时段以确定数字值。尽管可以用小规模电路配置斜坡型AD转换器,但这不适用于高速操作,因为需要 $2^{(n-1)}$ 个时钟周期来完成n-位分辨率的AD转换。另一种AD转换器类型称为逐次逼近(successive-approximation)AD转换器。包括具有二进制加权电容值的多个电容器的逐次逼近AD转换器使用这些电容器改变比较信号,并且连续二等分其中包括模拟值的范围。尽管逐次逼近AD转换器适合高速操作(因为在n个时钟周期内实现了n-位分辨率),但它们的电路尺寸变大,这是因为电容器的电容比(即面积比)最大为 $1:2^{(n-1)}$ 。

[0003] 考虑到目前的情况,日本专利特开No.2012-54913提出混合型AD转换器。在该AD转换器中,使用多个电容器来确定包括数字值的子范围,并且通过使用斜坡信号来根据子范围确定数字值。

发明内容

[0004] 在日本专利特开No.2012-54913中描述的配置中,通过AD转换器将通过对从光电二极管输出的信号执行相关双采样而得到的噪声减小的信号转换成数字信号。然而,在日本专利特开No.2012-54913中描述的方法中,由于获得其中叠加了AD转换器自身的偏移(offset)分量的数字信号,所以AD转换的精度可能不够好。因此,本发明的一方面是提供有利于提供高速且高精度AD转换器的技术。

[0005] 本发明的一方面提供了固态成像装置,包括:配置成将模拟值转换成数字值的AD转换器,以及配置成将模拟信号供给到AD转换器的具有多个像素的像素阵列,其中,AD转换器包括:生成电路,生成电路包括具有二进制加权电容值的多个电容器以及配置成从所述多个电容器中选择至少一个电容器的开关电路,生成电路被配置成根据由开关电路选择的所述至少一个电容器的合成电容值来生成比较信号;比较器电路,配置成将模拟值与比较信号的值进行比较;控制电路,配置成执行用于通过执行二分查找(binary search)来缩窄包括模拟值的范围的第一比较操作,其中,通过基于比较器电路的比较结果改变合成电容值来改变比较信号的值,并且所述控制电路配置成执行用于基于在比较信号以恒定速率改变的时段期间的比较器电路的比较结果来缩窄包括模拟值的范围的第二比较操作,其中,控制电路通过执行第一比较操作和第二比较操作中的一个作为前比较操作、然后在通过前比较操作缩窄后的范围内执行第一比较操作和第二比较操作中的另一个作为后比较操作来确定数字值,并且像素阵列将与像素的复位电平对应的基准信号以及具有图像信息的图

像信号供给到AD转换器,并且AD转换器被配置成当基准信号被供给时执行后比较操作而不执行前比较操作。

[0006] 从对示例性实施例的如下描述(参考附图),本发明的更多特征将变得清楚。

[0007] 附图描述

[0008] 结合在说明书中并且构成其一部分的附图示出本发明的实施例,并且与说明书一起用于说明本发明的原理。

[0009] 图1是示出根据本发明一实施例的AD转换器的示例性配置的图。

[0010] 图2是示出图1中的AD转换器的工作原理的图。

[0011] 图3是示出根据本发明另一实施例的AD转换器的示例性配置的图。

[0012] 图4是示出图3中的AD转换器的示例性操作的图。

[0013] 图5是示出图3中的AD转换器的另一示例性操作的图。

[0014] 图6是示出根据本发明又一实施例的AD转换器的示例性配置的图。

[0015] 图7是示出图6中的AD转换器的示例性操作的图。

[0016] 图8是示出根据本发明一实施例的固态成像装置的示例性配置的图。

[0017] 图9是示出根据本发明一实施例的各生成电路的示例性配置的图。

[0018] 图10是示出根据本发明一实施例的放大器的示例性配置的图。

[0019] 图11是示出图10中的放大器的示例性操作的图。

具体实施方式

[0020] 参考附图对本发明的示例性实施例进行更详细地描述。应注意,在各实施例中,在附图中相同或相应的元件被给予相同的附图标记,并且对它们的描述将不再重复。在适当的情况下还可对各实施例进行修改以及组合。

[0021] 参考图1,描述根据本发明一实施例的AD转换器100的示例性电路配置。AD转换器100具有输入端子IN和输出端子OUT,将从输入端子IN输入的模拟信号Sin转换成数字信号Sout,并且从输出端子OUT输出数字信号Sout。AD转换器100以14位分辨率将模拟信号Sin转换成数字信号Sout。换言之,与模拟信号Sin值(模拟值)对应的至少为0并且不大于 $2^{14}-1$ 的整数(数字值)之一被输出为数字信号Sout。

[0022] AD转换器100还包括用于生成用来与模拟信号Sin比较的比较信号的生成电路101。生成电路101包括具有二进制加权电容值的多个电容器cp0至cp4,以及分别连接到电容器cp0至cp4的多个开关sw0至sw4。配置这样的开关电路,其中多个开关sw0至sw4选择电容器cp0至cp4中的一个或多个。二进制加权是指形成公比为2的等比数列的一组权重(电容值)。在图1的示例中,电容器cp0至cp4具有这种顺序的电容值:1C、2C、4C、8C、16C。电容器cp0至cp4中每一个的一个电极连接到生成电路101的供给端子SPL上,并且另一个电极分别连接到开关sw0至sw4。开关sw0至sw4中每一个的一个电极分别连接到电容器cp0至cp4,而每个开关的另一个电极在端子A和端子B之间切换。端子A被供给接地电位GND,而端子B被供给基准电压Vref。基准电压Vref是从外部供给到AD转换器100的恒定电压,并且高于接地电位GND。当开关sw0切换到端子A时,接地电位GND供给到电容器cp0,而当开关sw0切换到端子B时,基准电压Vref供给到电容器cp0。其他开关sw1-sw4类似地工作。通过在开关sw0至sw4之间切换,连接在供给端子SPL与基准电压Vref之间的电容器的合成电容值改变,并且结果

从供给端子SPL输出的比较信号Vcmp的值改变。

[0023] 通过电容器cp5将来自AD转换器100外部的斜坡信号Vrmp进一步供给到生成电路101的供给端子SPL。电容器cp5是用来调节斜坡信号Vrmp大小的电容器,并且具有电容值1C。换言之,电容器cp5的电容值等于具有二进制加权电容值的电容器cp0至cp4的组的最小电容值。从供给端子SPL输出的比较信号Vcmp的值也随斜坡信号Vrmp的值的改变而改变。

[0024] 通过组合连接在供给端子SPL与基准电压Vref之间的这组电容器以及斜坡信号Vrmp的值,比较信号Vcmp可以具有至少为接地电位GND并且最多为基准电压Vref的任何值。

[0025] AD转换器100还包括比较器CMP。比较器CMP将模拟信号Sin的值与比较信号Vcmp的值进行比较,并且根据比较结果输出信号。通过电容器cp6将模拟信号Sin供给到比较器CMP的非反相端子,而将来自生成电路101的供给端子SPL的比较信号Vcmp供给到比较器CMP的反相端子。因此,如果模拟信号Sin的值至少为比较信号Vcmp的值,则高(High)被输出,而如果模拟信号Sin的值小于比较信号Vcmp的值,则低(Low)被输出。尽管在这个示例中,在模拟信号Sin的值等于比较信号Vcmp的值的条件下高被输出,但作为替代低可被输出。电容器cp6将模拟信号Sin的值调节至其中能够与比较信号Vcmp进行比较的范围。为了简化说明起见,这个实施例处理这样的情况,其中模拟信号Sin的值至少为接地电位GND并且不大于基准电压Vref,并且将具有与模拟信号Sin相同大小的信号供给到比较器CMP的非反相端子。

[0026] 在图1的示例中,尽管将模拟信号Sin供给到比较器CMP的非反相端子,并且将比较信号Vcmp供给到比较器CMP的反相端子,但其他配置可以是可行的(只要能够进行模拟信号Sin的值与比较信号Vcmp的值之间的大小比较)。例如,可以将模拟信号Sin与比较信号Vcmp之间的差供给到比较器CMP的非反相端子,并且可以将接地电位GND供给到比较器CMP的反相端子。

[0027] AD转换器100还包括开关sw5和sw6。当使这些开关sw5和sw6导通时,将接地电位GND供给到比较器CMP的非反相端子和反相端子,并且将比较器CMP复位。

[0028] 比较器CMP还包括控制电路102和计数器103。将来自比较器CMP的比较结果供给到控制电路102。控制电路102基于比较结果生成数字信号Sout,并且从输出端子OUT输出数字信号Sout。控制电路102还将控制信号发送到开关sw0至sw6以切换它们的状态。计数器103按照来自控制电路102的指令开始计数,并且按照控制电路102的后续指令将目前的计数值返回给控制电路102。

[0029] 接下来,将参考图2的时序图,描述AD转换器100的AD转换操作的原理。AD转换器100执行第一比较操作(以下称为“逐次逼近”),其中在逐次逼近时段(第一时段)中通过使用电容器cp0至cp4改变比较信号Vcmp来执行二分查找,并且确定数字信号Sout的高5位。接着,AD转换器100执行第二比较操作(以下称为“斜坡比较”),其中在斜坡比较时段(第二时段)中通过使用斜坡信号Vrmp改变比较信号Vcmp来执行与模拟信号Sin的比较,并且确定数字信号Sout的低9位。在图2中,Vrmp表示斜坡信号Vrmp的值。斜坡信号Vrmp的值直至斜坡比较时段开始为止等于接地电位GND,并且在斜坡比较时段中单调地改变直至它等于基准电压Vref为止。在图2的示例中,斜坡信号Vrmp的值以固定速率增大,换言之,其在每单位时间内增大相等的值。在AD转换器100中,斜坡信号Vrmp的值在每时钟周期内增大 $V_{ref}/2^9$ 。因此,AD转换器100可以在斜坡比较时段中执行9位分辨率的模拟信号Sin与比较信号Vcmp之间的比较。换言之,因为控制电路102可以通过斜坡比较将包括模拟信号Sin的值的范围缩

窄至具有 $V_{ref}/2^9$ 宽度的范围,所以它确定出与该范围对应的数字值。

[0030] 在这个实施例中,斜坡信号 V_{rmp} 的变化量等于基准电压 V_{ref} 。通过将这种斜坡信号 V_{rmp} 供给到AD转换器100,将斜坡信号 V_{rmp} 供给于其上的电容器 $cp5$ 的电容值可以这样设定:使得其与二进制权重的电容值的比率为整数。在单片IC中,可以容易地配置具有整数比率权重(电容值)的电容器以使得AD转换器100的配置是有利的,这是因为可以仅用电容器 $cp5$ 的电容值来设定在斜坡比较中比较信号 V_{cmp} 的变化量。

[0031] 在图2中, $sw0$ 至 $sw6$ 表示由控制电路102供给到开关 $sw0$ 至 $sw6$ 的控制信号值。当供给的控制信号为高时开关 $sw0$ 至 $sw4$ 切换到端子B,而当控制信号为低时则切换到端子A。当供给的控制信号为高时使开关 $sw5$ 和 $sw6$ 导通,而当控制信号为低时则使其不导通。在图2的下部,显示了模拟信号 Sin 和比较信号 V_{cmp} 。在图2中,作为示例,给出其中模拟信号 Sin 的值与十进制数字值3382(二进制为00110100110110)对应的情况。

[0032] 接下来,将按时间顺序描述AD转换器100的AD转换操作。在准备时段中,控制电路102将供给到开关 $sw0$ 至 $sw4$ 的控制信号设定为低,而将供给到开关 $sw5$ 至 $sw6$ 的控制信号设定为高。因此,将比较器CMP的非反相端子和反相端子复位成接地电位GND,并且使比较信号 V_{cmp} 的值等于接地电位GND。此后,控制电路102将供给到开关 $sw5$ 和 $sw6$ 的控制信号设定为低。在随后的操作中,持续将模拟信号 Sin 供给到比较器CMP的非反相端子。

[0033] 接下来,当逐次逼近时段开始时,控制电路102将供给到开关 $sw4$ 的控制信号改变成高。因此,将开关 $sw4$ 切换至端子B,并且通过在二进制权重中具有最大电容值的电容器 $cp4$ 将基准电压 V_{ref} 供给到生成电路101的供给端子SPL。结果,比较信号 V_{cmp} 增大 $V_{ref}/2$ 且比较信号 V_{cmp} 的值变为等于 $V_{ref}/2$ 。基于比较器CMP的比较结果,控制电路102确定模拟信号 Sin 的值小于比较信号 V_{cmp} 的值($V_{ref}/2$),并且将供给到开关 $sw4$ 的控制信号设定返回到低。结果,比较信号 V_{cmp} 的值返回到接地电位GND。这个比较结果表明数字信号 $Sout$ 的MSB(在假定LSB是第0位的情况下即从LSB起的第13位)为0。

[0034] 接下来,控制电路102将供给到开关 $sw3$ 的控制信号改变成高。因此,通过在二进制权重中具有第二最大电容值的电容器 $cp3$ 将基准电压 V_{ref} 供给到生成电路101的供给端子SPL。结果,比较信号 V_{cmp} 增大 $V_{ref}/4$ 且比较信号 V_{cmp} 的值变为等于 $V_{ref}/4$ 。基于比较器CMP的比较结果,控制电路102确定模拟信号 Sin 的值小于比较信号 V_{cmp} 的值($V_{ref}/4$),并且将供给到开关 $sw3$ 的控制信号设定返回到低。结果,比较信号 V_{cmp} 的值返回到接地电位GND。这个比较结果表明数字信号 $Sout$ 的第12位为0。

[0035] 接下来,控制电路102将供给到开关 $sw2$ 的控制信号改变成高。因此,通过在二进制权重中具有第三大电容值的电容器 $cp2$ 将基准电压 V_{ref} 供给到生成电路101的供给端子SPL。结果,比较信号 V_{cmp} 增大 $V_{ref}/8$ 并且比较信号 V_{cmp} 的值变成等于 $V_{ref}/8$ 。基于比较器CMP的比较结果,控制电路102确定模拟信号 Sin 的值大于比较信号 V_{cmp} 的值($V_{ref}/8$),并且保持供给到开关 $sw2$ 的控制信号为高。结果,比较信号 V_{cmp} 的值保持在 $V_{ref}/8$ 。这个比较结果表明数字信号 $Sout$ 的第11位为1。

[0036] 接下来,控制电路102将供给到开关 $sw1$ 的控制信号改变成高。因此,通过 $cp2$ 以及在二进制权重中具有第四最大电容值的电容器 $cp1$ 将基准电压 V_{ref} 供给到生成电路101的供给端子SPL。结果,比较信号 V_{cmp} 增大 $V_{ref}/16$ 并且比较信号 V_{cmp} 的值变成等于 $V_{ref}*3/16$ 。基于比较器CMP的比较结果,控制电路102确定模拟信号 Sin 的值大于比较信号 V_{cmp} 的值

($V_{ref} \times 3/16$), 并且保持供给到开关sw1的控制信号为高。结果, 比较信号Vcmp的值保持在 $V_{ref} \times 3/16$ 。这个比较结果表明数字信号Sout的第10位为1。

[0037] 最后, 控制电路102将供给到开关sw0的控制信号改变成高。因此, 通过cp1、cp2以及在二进制权重中具有第五最大电容值的电容器cp0, 将基准电压Vref供给到生成电路101的供给端子SPL。结果, 比较信号Vcmp增大 $V_{ref}/32$ 并且比较信号Vcmp的值变成等于 $V_{ref} \times 7/32$ 。基于比较器CMP的比较结果, 控制电路102确定模拟信号Sin的值小于比较信号Vcmp的值($V_{ref} \times 7/32$), 并且将供给到开关sw0的控制信号返回到低。结果, 比较信号Vcmp的值返回到 $V_{ref} \times 3/16$ 。这个比较结果表明数字信号Sout的第9位为0。

[0038] 作为上述逐次逼近的结果, 控制电路102可以将包括模拟信号Sin的值的范围缩窄到在至少 $V_{ref} \times 3/16$ 至小于 $V_{ref} \times 7/32$ 之间的范围。结果, 控制电路102确定数字信号Sout的高位为00110。换言之, 控制电路102指定出数字信号Sout的值包括在以二进制计至少为00110000000000并且不大于00110111111111的范围内。因此, 在接着执行的斜坡比较中, AD转换器100根据缩窄后的范围确定数字信号Sout的值。

[0039] 当斜坡比较开始时, 斜坡信号Vrmp开始增大。控制电路102使计数器103从斜坡信号Vrmp的增大开始时开始计数。响应于来自控制电路102的请求, 斜坡信号Vrmp的供给源可以开始增大斜坡信号Vrmp, 或可以在预定的定时处开始而不接收该请求。当斜坡信号Vrmp从接地电位GND改变成基准电压Vref时, 比较信号Vcmp的值也从 $V_{ref} \times 3/16$ 改变成 $V_{ref} \times 7/32$ 。当来自比较器CMP的输出翻转时控制电路102从计数器103获得计数值。此计数值与通过从模拟信号Sin的值中减去 $V_{ref} \times 3/16$ 而得到的值对应, 并且在图2的示例中, 它是100110110 (以二进制计)。该值与数字信号Sout的低位一致。通过斜坡比较, 控制电路102可以进一步缩窄包括模拟信号Sin的值的范围。控制电路102获得与进一步缩窄后的范围对应的数字值, 确定与模拟信号Sin的值对应的数字值为3382, 并且从输出端子OUT输出该值。

[0040] 如上所述, 由于通过逐次逼近AD转换器100确定数字信号Sout的高位, 所以与通过斜坡比较确定所有数位的AD转换器相比较可以缩短AD转换所需要的时间。而且, 由于使用具有二进制加权电容值的一组电容器进行逐次逼近, 所以可以减小用于逐次逼近的电路尺寸。尽管上述示例涉及其中斜坡信号Vrmp单调地增大的情况, 但斜坡信号Vrmp也可以单调地减小。在这种情况下, 比较信号Vcmp从通过逐次逼近缩窄后的范围的上限单调地减小到下限。

[0041] 接下来, 将参考图8, 描述根据一实施例的固态成像装置800的示例性配置。固态成像装置800可以具有图8中所示的组件。像素阵列801以阵列方式设有多个像素802。垂直扫描电路803逐行扫描像素802并且控制将像素信号输出到由一系列像素共享的垂直信号线路上的定时。放大器804将来自垂直信号线路的信号放大, 并且将它输出给AD转换器805。例如, 放大器804是可变增益放大器。AD转换器805是本说明书中描述的AD转换器100、300和600中的一个。AD转换器805将放大器804供给的模拟像素信号转换成数字像素信号并且将它存储在存储器806中。基准电压生成电路807将基准电压Vref供给到AD转换器805, 而斜坡信号生成电路808将斜坡信号Vrmp供给到AD转换器805。控制单元809为固态成像装置800的每个组件供给时钟信号和控制信号。

[0042] 在固态成像装置800中, 通常通过像素放大器(例如像素源极跟随器)输出来自像素802的信号。在这种情况下, 像素802输出作为模拟信号的、与像素复位电平对应的基准信

号以及包括在电荷已经从光电转换元件转移之后的图像信息的图像信号。在这个实施例中,AD转换器805分别对基准信号以及图像信号执行AD转换,并且获得这两种信号之间的差。以此方式,执行用于减小像素802特有的固定模式噪声的CDS(相关双采样)操作,并且同时AD转换器805特有的固定模式噪声被减小。

[0043] 在通过对基准信号执行AD转换而获得的数字信号中,AD转换器805特有的固定模式噪声(偏移)被叠加到其上。类似地,在通过对图像信号执行AD转换而获得的数字信号中,AD转换器805特有的偏移被叠加到其上。因此,通过取得这两种数字信号之间的差,可以同时减小像素特有的固定模式噪声以及AD转换器805特有的固定模式噪声。

[0044] 与图像信号值相比较,基准信号值小。因此,AD转换器805对图像信号执行上述整个AD转换操作,而对基准信号省略一部分AD转换操作。例如,假设AD转换器805是AD转换器100。当AD转换器100对基准信号执行AD转换时,控制电路102可以省略逐次逼近,并且可以仅执行斜坡比较。具体地,可以这样:控制电路102不执行逐次逼近,并且确定模拟信号 S_{in} 包括在通过逐次逼近缩窄后的最小范围(至少为0并且小于 $V_{ref}/32$)内,并且斜坡比较可在该范围内执行。并且在完成斜坡比较之后,控制电路102确定数字值(假定通过逐次逼近确定的高位都是0)。因此,可以缩短逐次逼近所需要的时间。而且,AD转换器100可以仅执行一部分逐次逼近操作。例如,初步假定通过使用电容器 $cp2$ - $cp4$ 确定的高3位为0,则可以使用电容器 $cp1$ 从第4最高有效位开始逐次逼近。经历AD转换的基准信号的范围可以适当地设计,这取决于像素802的特性等。

[0045] 此外,考虑了这种情况,即如果AD转换器805是AD转换器100,并且对基准信号执行AD转换,则控制电路102省略逐次逼近并且仅执行斜坡比较。并且,假设计数器103具有在向上计数与向下计数之间切换的功能。在这种情况下,当对基准信号执行AD转换时控制电路102可以使计数器103递减,而当对图像信号执行AD转换时可以使计数器103递增。因此,作为从AD转换器100输出的数字图像信号,将通过减去基准信号获得的值输出。以此方式,由于AD转换器100自动地执行CDS功能,所以可以减小由电容器变化等引起的AD转换器的转换误差,并且另外缩短从图像信号中减去基准信号的时间。

[0046] 在此,尽管对作为示例的固态成像装置给出说明,但对于固态成像装置没有限制,并且通过从其中信号分量被叠加在基准信号上的信号的AD转换结果减去由信号源供给的基准信号的AD转换结果,可以减小由AD转换器的特性引起的偏移。具体地,在如在固态成像装置800中那样的其中为每列像素设置AD转换器的配置中,因为AD转换器之间偏移的差异在获得的图像中表现为条形噪声,所以其有效地减小AD转换器的偏移。

[0047] 接下来,将描述根据本发明的另一个实施例的AD转换器。在前面的实施例中,使用与像素复位电平对应的基准信号,以及包括在电荷已经从光电转换元件转移之后的图像信息的图像信号,减小AD转换器的偏移。在这个实施例中,通过使用来自放大器的输出来减小AD转换器的偏移。在此,描述其中在图8的固态成像装置800中放大器804是电容反馈型放大器的情况。

[0048] 图10示出根据实施例的放大器的示例性配置。在图10中,放大器804包括运算放大器OP,输入电容 C_{in} ,反馈电容器 C_f ,以及复位开关 Sw_r 。通过使输入电容器 C_{in} 的电容值和反馈电容器 C_f 的电容值中至少一个可变,放大器804的增益可以是可变的。

[0049] 图11是示出图10中的放大器804的示例性操作的时序图。首先,将信号 ϕR 设定为

高以导通复位开关 S_{wr} 。因此,将反馈电容器 C_f 的两个电极复位至 V_{ref} 。在这个时段中,像素被复位情况下的像素信号被输入到放大器804中。接下来,使用在信号 ϕR 设定为低的情况下的放大器804的输出作为基准信号来执行AD转换(AD转换1)。

[0050] 在对基准信号执行的AD转换完成之后,像素的图像信号被输入到放大器804中。因此,通过输入电容 C_{in} 减小了由像素引起的噪声,并且从放大器804输出放大后的图像信号。对作为图像信号的放大器804的输出执行AD转换(AD转换2)。

[0051] 接下来,通过取得在AD转换1中获得的数字信号与在AD转换2中获得的数字信号之间的差,可以减小AD转换器特有的偏移。取得差的方法可以是利用在前述实施例中描述的能够在向上计数与向下计数之间切换的计数器的方法。

[0052] 以下将参考图3,描述根据另一实施例的AD转换器300的示例性电路配置。AD转换器300与上述AD转换器100的不同之处在于:它具有替代生成电路101和控制电路102的生成电路301和控制电路302。下面,集中在与AD转换器100的差异来描述AD转换器300。AD转换器300以13位分辨率将模拟信号 S_{in} 转换成数字信号 S_{out} 。换言之,它输出至少为0并且不大于 $2^{13}-1$ 的整数作为与模拟信号 S_{in} 的值(模拟值)对应的数字信号 S_{out} (数字值)。如果AD转换器以高速操作,则由于稳定不足等比较器可能误判。甚至在其中比较器CMP误判的情况下,根据这个实施例的AD转换器300也执行正确的AD转换。

[0053] 除了生成电路101的元件之外,生成电路301还包括电容器 c_{pa} 和开关 sw_a 。电容器 c_{pa} 的电极之一连接到生成电路301的供给端子SPL,而另一个电极连接到开关 sw_a 。开关 sw_a 的一端连接到电容器 c_{pa} ,而另一端在端子A与端子B之间切换。将接地电位GND供给到端子A而将基准电压 V_{ref} 供给到端子B。当开关 sw_a 切换至端子A时,接地电位GND供给到电容器 c_{pa} ,而当开关 sw_a 切换至端子B时,基准电压 V_{ref} 供给到电容器 c_{pa} 。电容器 c_{pa} 的电容值为 $C/2$ 。换言之,电容器 c_{pa} 的电容值为具有二进制加权电容值的电容器 cp_0 至 cp_4 的组的最小电容值的一半。此外,在生成电路301中的电容器 cp_5 的电容值为 $2C$ 。换言之,电容器 cp_5 的电容值与具有二进制加权电容值的电容器 cp_0 至 cp_4 的组的第二最小电容值相同。

[0054] 接下来,将参考图4和图5的时序图,描述AD转换器300的AD转换操作的一个示例。同样在图4和图5中,与图2中类似,斜坡信号 V_{rmp} 的值直至斜坡比较时段开始为止等于接地电位GND,并且在斜坡比较时段中单调地改变直至它变成等于基准电压 V_{ref} 为止。同样,在AD转换器300中,斜坡信号 V_{rmp} 的值每时钟周期增大 $V_{ref}/2^9$ 。因此,AD转换器300可以在斜坡比较时段中在模拟信号 S_{in} 和比较信号 V_{cmp} 之间执行9位分辨率的比较。在图4和5中, sw_a 示出由控制电路302供给到开关 sw_a 的控制信号值。当供给的控制信号为高时,开关 sw_a 切换至端子B,而当控制信号为低时,则切换至端子A。

[0055] 首先,将参考图4,描述其中比较器CMP并未误判的情况的示例。在图4中,作为示例给出其中模拟信号 S_{in} 的值与十进制数字值1718(二进制为0011010110110)对应的情况。在准备时段,控制电路302将供给到开关 sw_0 至 sw_4 的控制信号设定为低,而将供给到开关 sw_a 、 sw_5 和 sw_6 的控制信号设定为高。因此,比较器CMP的非反相端子和反相端子复位至接地电位GND,并且使比较信号 V_{cmp} 的值等于接地电位GND。接着,控制电路302将供给到开关 sw_5 和 sw_6 的控制信号设定为低。在随后的操作中,将模拟信号 S_{in} 继续供给到Sin比较器CMP的非反相端子。此外,在逐次逼近时段中比较电路302保持供给到开关 sw_a 的控制信号为高。

[0056] 接下来,执行逐次逼近时段的操作。因为由AD转换器300执行的逐次逼近与AD转换

器100的相同,所以省去对它的说明。在逐次逼近完成之后,控制电路302将包括模拟信号Sin的值的范围缩窄至在至少 $V_{ref} \times 3/16$ 至小于 $V_{ref} \times 7/32$ 之间的范围(由箭头401指示的范围)。换言之,控制电路302确定数字信号Sout的高位为00110。然而,如果在逐次逼近过程中比较器CMP误判,则模拟信号Sin的值可能不包括在这个范围内。因此,控制电路302在比这个范围更大的范围内执行斜坡比较。具体地,它将模拟信号Sin的值与如下比较信号Vcmp的值进行比较,该比较信号Vcmp在与通过逐次逼近确定的范围相比在两端处宽 $V_{ref}/64$ 的范围内(即至少 $V_{ref} \times 11/64$ 至小于 $V_{ref} \times 15/64$ 的范围(由箭头402指示的范围))改变。换言之,为了校正误判,控制电路302将数字信号Sout的值缩窄到在以二进制计至少0010110000000至不大于0011101111111的范围内。为了在这个范围内执行比较,在完成逐次逼近之后,控制电路302将供给到开关swa的控制信号切换至低。结果,供给到开关swa的电压由基准电压 V_{ref} 切换至接地电位GND,并且比较信号Vcmp减小 $V_{ref}/64$ 至 $V_{ref} \times 11/64$ 。

[0057] 当斜坡比较时段开始时,比较信号Vcmp随着斜坡信号Vrmp增大而从 $V_{ref} \times 11/64$ 起增大。由于在AD转换器300中电容器cp5的电容值为2C,所以当斜坡信号增大 V_{ref} 时,比较信号Vcmp增大 $V_{ref}/16$ 。因此,在斜坡比较时段中,比较信号Vcmp从 $V_{ref} \times 11/64$ 变到 $V_{ref} \times 15/64$ 。在图4的示例中,当来自比较器CMP的输出翻转时的计数值与通过从模拟信号Sin的值中减去 $V_{ref} \times 11/64$ 而得到的值对应,并且是100110110(二进制)。这样,控制电路302通过执行以下计算来确定数字信号Sout。

[0058] 数字值=(高位) $\times 256$ -128+(低位)

[0059] 在此,高位是通过逐次逼近确定的值,并且对于图4的示例为十进制的6。“ $\times 256$ ”是指将高位向左移动8位的运算。“128”与通过在完成逐次逼近之后减去比较信号Vcmp的值而得到的值($V_{ref}/64$)对应。“低位”是通过斜坡比较确定的,并且在图4的示例中为十进制的310。因此,在图4的示例中, $6 \times 256 - 128 + 310 = 1718$ 是确定的数字值。

[0060] 接下来,将参考图5,描述其中比较器CMP发生误判的示例性情况。在图5中,如图4中一样,描述其中模拟信号Sin的值与十进制数字值1718(二进制为0011010110110)对应的示例性情况。因为对于准备时段的说明与图4的相同,所以将其省略。

[0061] 假设当在逐次逼近中控制电路302将供给到开关sw0的控制信号变成高时比较器CMP发生误判。换言之,即使模拟信号小于比较信号Vcmp的值($V_{ref} \times 7/32$),比较器CMP也输出翻转结果。因此,基于比较器CMP的比较结果,控制电路302确定模拟信号Sin的值大于比较信号Vcmp的值($V_{ref} \times 7/32$),并且保持供给到开关sw0的控制信号为高。因此,比较信号Vcmp的值保持在 $V_{ref} \times 7/32$ 。这个比较结果表明数字信号Sout的第10最低有效位为1。

[0062] 在完成逐次逼近之后,控制电路302将包括模拟信号Sin的值的范围缩窄至在至少 $V_{ref} \times 7/32$ 至小于 $V_{ref}/4$ 之间的范围(由箭头501指示的范围)。换言之,控制电路302确定数字信号Sout的高位为00111。然而,由于在逐次逼近中比较器CMP发生误判,所以模拟信号Sin的值并不包括在这个范围内。由于根据这个实施例的AD转换器300中的控制电路302在比这个范围更大的范围内执行斜坡比较,所以该误判可以被校正。具体地,它将模拟信号Sin的值与如下比较信号Vcmp的值进行比较,该比较信号Vcmp在与通过逐次逼近确定的范围相比在两端处宽 $V_{ref}/64$ 的范围(即至少 $V_{ref} \times 13/64$ 至小于 $V_{ref} \times 17/64$ (由箭头502指示的范围))内改变。换言之,为了校正误判,控制电路302将数字信号Sout的值缩窄到在以二进制计至少0011010000000至不大于0100001111111的范围内。为了在这个范围内执行比

较,在完成逐次逼近之后,控制电路302将供给到开关swa的控制信号切换成低。结果,供给到开关swa的电压从基准电压Vref切换到接地电位GND,并且比较信号Vcmp的值减小Vref/64至Vref*13/64。

[0063] 当斜坡比较时段开始时,比较信号Vcmp随着斜坡信号Vrmp增大而从Vref*13/64起增大。由于在AD转换器300中电容器cp5的电容值为2C,所以当斜坡信号增大Vref时,比较信号Vcmp增大Vref/16。因此,在斜坡比较时段中比较信号Vcmp的值从Vref*13/64变到Vref*17/64。当来自比较器CMP的输出翻转时的计数值与通过从模拟信号Sin的值减去Vref*13/64而得到的值对应,并且在图4的示例中为000110110(二进制)。这样,通过执行与上述相同的计算,控制电路302确定数字信号Sout,并且确定 $7*256-128+54=1718$ 为数字值。这个值等于如图4中描述的在不发生误判时的值。

[0064] 如上所述,AD转换器300具有如下优点:它能够校正比较器CMP的误判,以及上述AD转换器100的优点。在前面的示例中,斜坡比较的比较范围设定为与通过逐次逼近确定的范围相比在两端处皆宽Vref/64的范围。因此,AD转换器300可以容许比较器CMP的具有小于Vref/64的误差的误判。虽然可以通过在斜坡比较中使比较范围更宽来容许更大范围的误差,但是AD转换的分辨率降低或者需要更长时间来进行斜坡比较。因此,斜坡比较中的比较范围可以设定为通过逐次逼近缩窄的范围的两倍(如在上述示例中那样),或可以设定为小于两倍。而且,尽管在上述示例中,比较范围在两端处加宽相同的量,但是这两个宽度可以不同,或可以加宽上侧或下侧中仅一个。

[0065] 接下来,将参考图6,描述根据另一个实施例的AD转换器600的示例性电路配置。AD转换器600与上述AD转换器100的不同之处在于:它具有替代生成电路101和控制电路102的生成电路601和控制电路602。下面,集中在与AD转换器100的差异描述AD转换器600。AD转换器600将模拟信号Sin转换成9位分辨率的数字信号Sout。换言之,它输出至少为0并且不大于 2^9-1 的整数作为与模拟信号Sin的值(模拟值)对应的数字信号Sout(数字值)。在通过斜坡比较缩窄包括模拟信号Sin的值的范围之后,AD转换器600执行逐次逼近以确定数字信号Sout。

[0066] 除了生成电路101的组件之外,生成电路601还包括电容器cph和开关swh。开关swh连接在电容器cp5和斜坡信号Vrmp之间。电容器cph的电极之一连接到开关swh和电容器cp5之间的节点,而另一个电极供给有接地电位GND。电容器cph的电容值为64C。换言之,电容器cph的电容值比具有二进制加权电容值的电容器cp0至cp4的组的最大电容值大四倍。

[0067] 下面,将参考图7中的时序图,描述AD转换器600的AD转换操作的示例。斜坡信号Vrmp的值直至斜坡比较时段开始为止等于接地电位GND,并且在斜坡比较时段中以恒定速率从基准电压Vref单调地改变到接地电位GND。在图7的示例中,斜坡信号Vrmp线性减小。在AD转换器600中,斜坡信号Vrmp的值每时钟周期减小Vref/2⁴。因此,在斜坡比较时段中,AD转换器600能够以4位分辨率执行模拟信号Sin与比较信号Vcmp之间的比较。结果,可以将包括模拟信号Sin的值的范围缩窄至具有Vref/2⁴宽度的范围。在图7中,swh指示由控制电路602供给到开关swh的控制信号的值。当供给的控制信号为高时开关swh变成导通的,而当控制信号为低时则变成不导通的。

[0068] 下面,将按时间顺序描述AD转换器600的AD转换操作。在准备时段中,控制电路602将供给到开关sw0至sw4的控制信号设定为低,而将供给到开关swh、sw5和sw6的控制信号设

定为高。因此,比较器CMP的非反相端子和反相端子复位至接地电位GND,并且使比较信号Vcmp的值等于接地电位GND。此后,控制电路602将供给到开关sw5和sw6的控制信号设定为低。在随后操作中,将模拟信号Sin继续供给到比较器CMP的非反相端子。而且,从斜坡比较时段开始起,控制电路602将供给到开关swh的控制信号保持为高。

[0069] 当斜坡比较时段开始时,在增大到Vref之后,斜坡信号Vrmp开始减小。从斜坡信号Vrmp的减小开始,控制电路602使计数器103开始计数。在斜坡信号Vrmp从基准电压Vref变到接地电位GND的同时,比较信号Vcmp的值从基准电压Vref起每时钟周期(每单位时间间隔)减小Vref/16(由箭头701指示的范围)。控制电路602获得当来自比较器CMP的输出翻转时来自计数器103的计数值,并且将供给到开关swh的控制信号切换成低。因此,此时此刻的比较信号Vcmp的值被电容器cph取样。获得的计数数字与数字信号Sout的高位对应。此外,控制电路602可以将包括模拟信号Sin的值的范围缩窄至由箭头702指示的范围。因此,在随后的逐次逼近中,通过使用电容器cp0至cp4执行二分查找,控制电路602确定数字信号Sout的低位。

[0070] 如上所述,同样,以与AD转换器100类似的方式,AD转换器600可以减小用于执行逐次逼近的电路规模,并且缩短AD转换所需要的时间。而且,以与AD转换器300类似的方式,通过在凭借添加电容器cpa和开关swa来扩大被斜坡比较缩窄的范围之后进行逐次逼近,AD转换器600可以确定数字信号Sout的值。因此,甚至在其中在斜坡信号Vrmp的值与模拟信号Sin的值之间的比较中比较器CMP发生误判的情况下,也在随后的逐次逼近中校正误判。

[0071] 类似于AD转换器100或300,AD转换器600也可以用于固态成像装置。在其中AD转换器600对基准信号执行AD转换的情况下,控制电路602可以跳过斜坡比较,并且可以仅执行逐次逼近。具体地,在不执行斜坡比较的情况下,控制电路602可以确定模拟信号Sin包括在被逐次逼近缩窄的最小范围(即至少0至小于Vref/16)内。而且,它可以在这个范围内执行逐次逼近。在完成逐次逼近之后,控制电路602然后确定数字值(假定由斜坡比较确定的高位都为0)。因此,可以缩短逐次逼近所需要的时间。而且,AD转换器600可以执行斜坡比较的一部分。例如,比较信号Vcmp的单调减小可以从Vref/4开始,并且可以通过斜坡比较确定高位。在这种情况下,预先假定数字值的前两位为0。

[0072] 接下来,将参考图9,描述基准电压生成电路807以及斜坡信号生成电路808的示例性电路配置。如图9所示,斜坡信号生成电路808具有拥有二进制加权操纵性能(drivability)的多个p沟道晶体管pt0至ptn。将来自偏压块的预先确定的电压BIAS施加到p沟道晶体管pt0至ptn的栅极。P沟道晶体管pt0至ptn通过相应的开关sb0至sbn连接到电阻元件rt1。流过电阻元件rt1的电流值根据被使得导通的开关sb0至sbn的组合而改变。通过电阻元件rt1将电流值转换成电压,并且输出该电压作为斜坡信号Vrmp。通过由计数器cnt导通和关断开关sb0至sbn来生成适时地改变预先确定的量的斜坡信号Vrmp。

[0073] 基准电压生成电路807具有p沟道晶体管ptr和电阻元件rt2。也将电压BIAS施加到p沟道晶体管ptr上,并且通过电阻元件rt2将流过p沟道晶体管ptr的电流转换成电压,并且将该电压供给到运算放大器OP。运算放大器OP充当电压跟随器,并且输出基准电压Vref。通过调节p沟道晶体管ptr的权重,可以使斜坡信号Vrmp的变化量(振幅)等于基准电压Vref的值。

[0074] 尽管已参照示例性实施例对本发明执行了描述,但是将会明了,本发明不限于所

公开的示例性实施例。所附权利要求的范围与最宽的解释一致,以包括所有这些修改以及等同结构和功能。

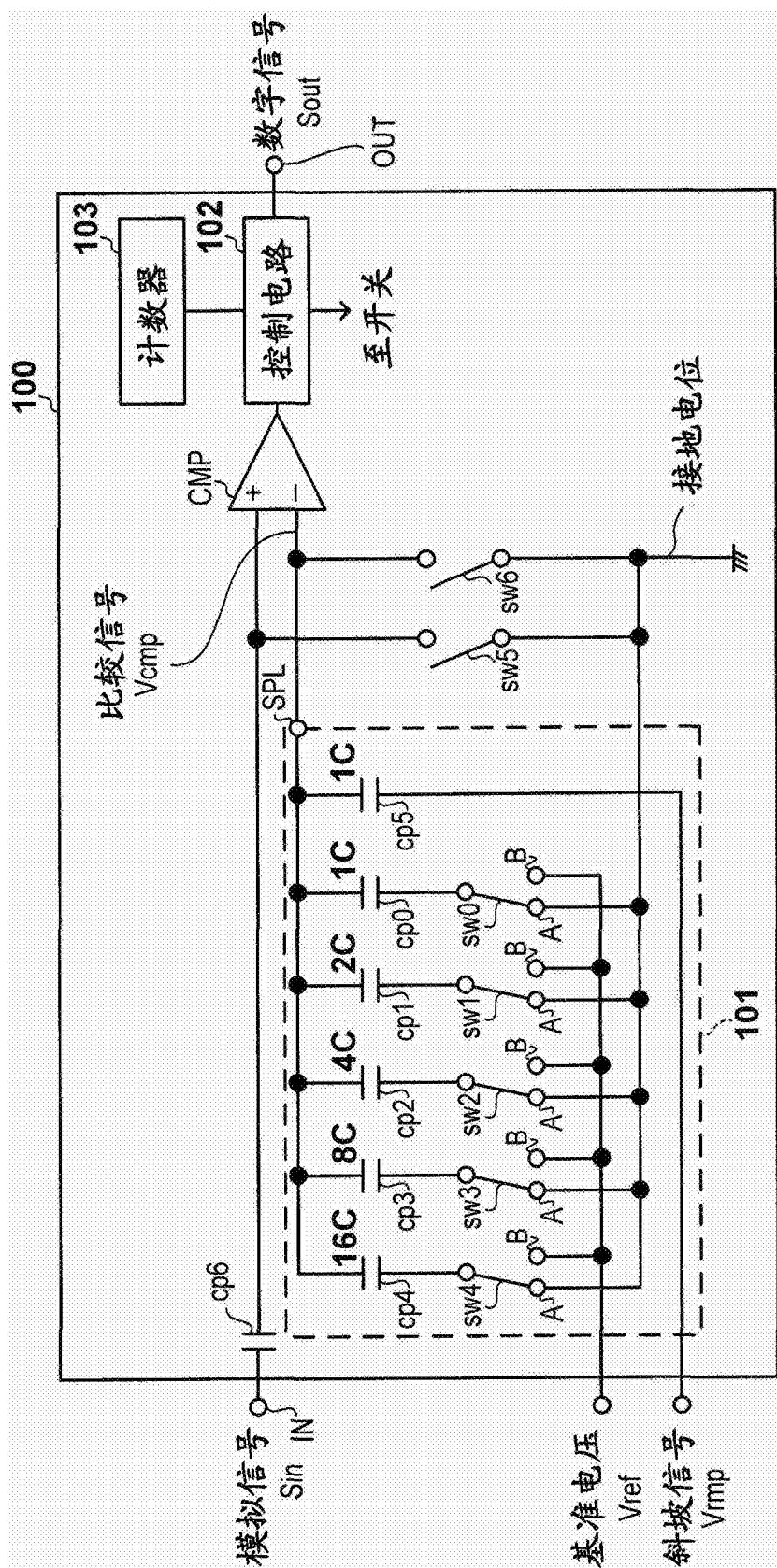


图1

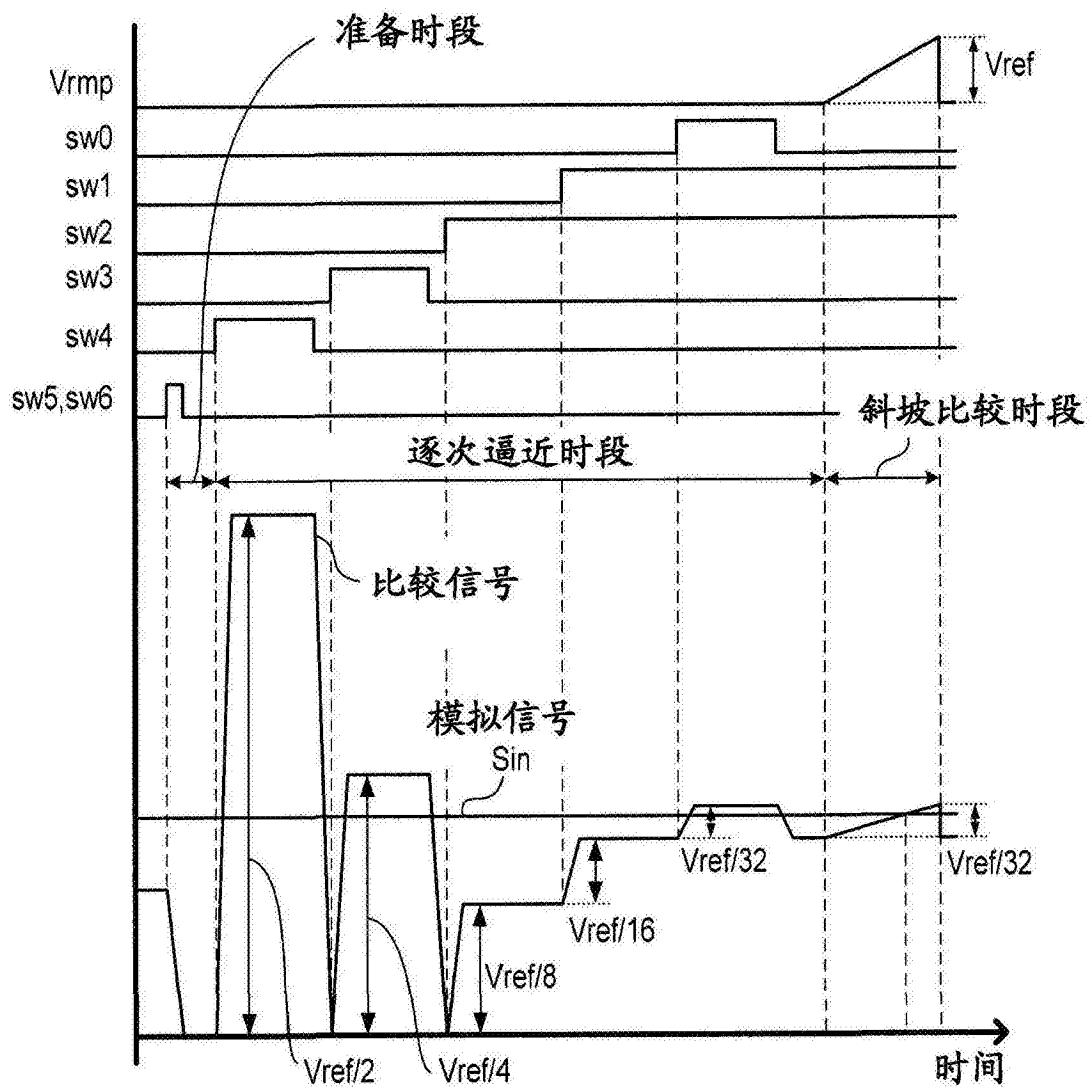


图2

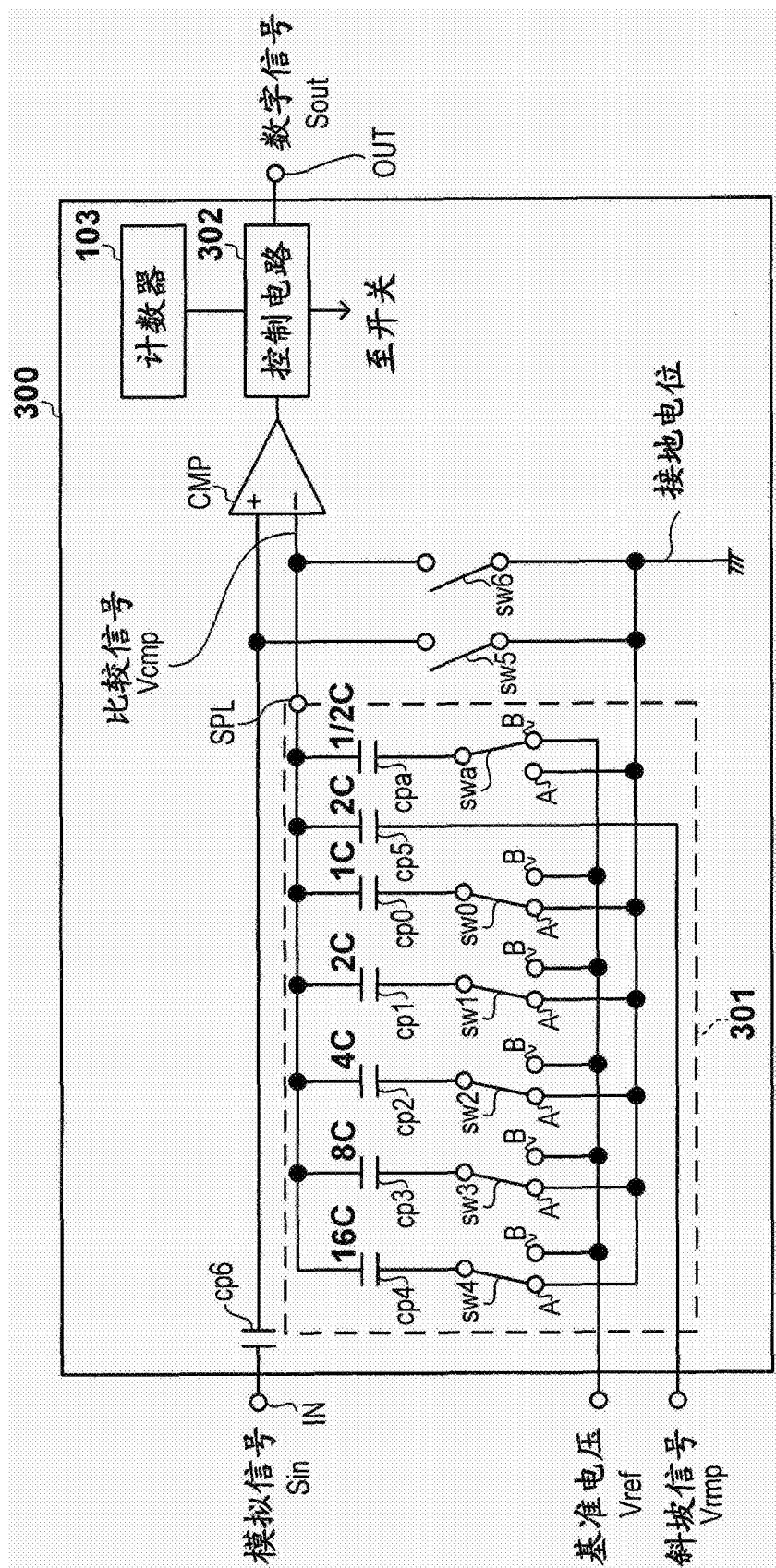


图3

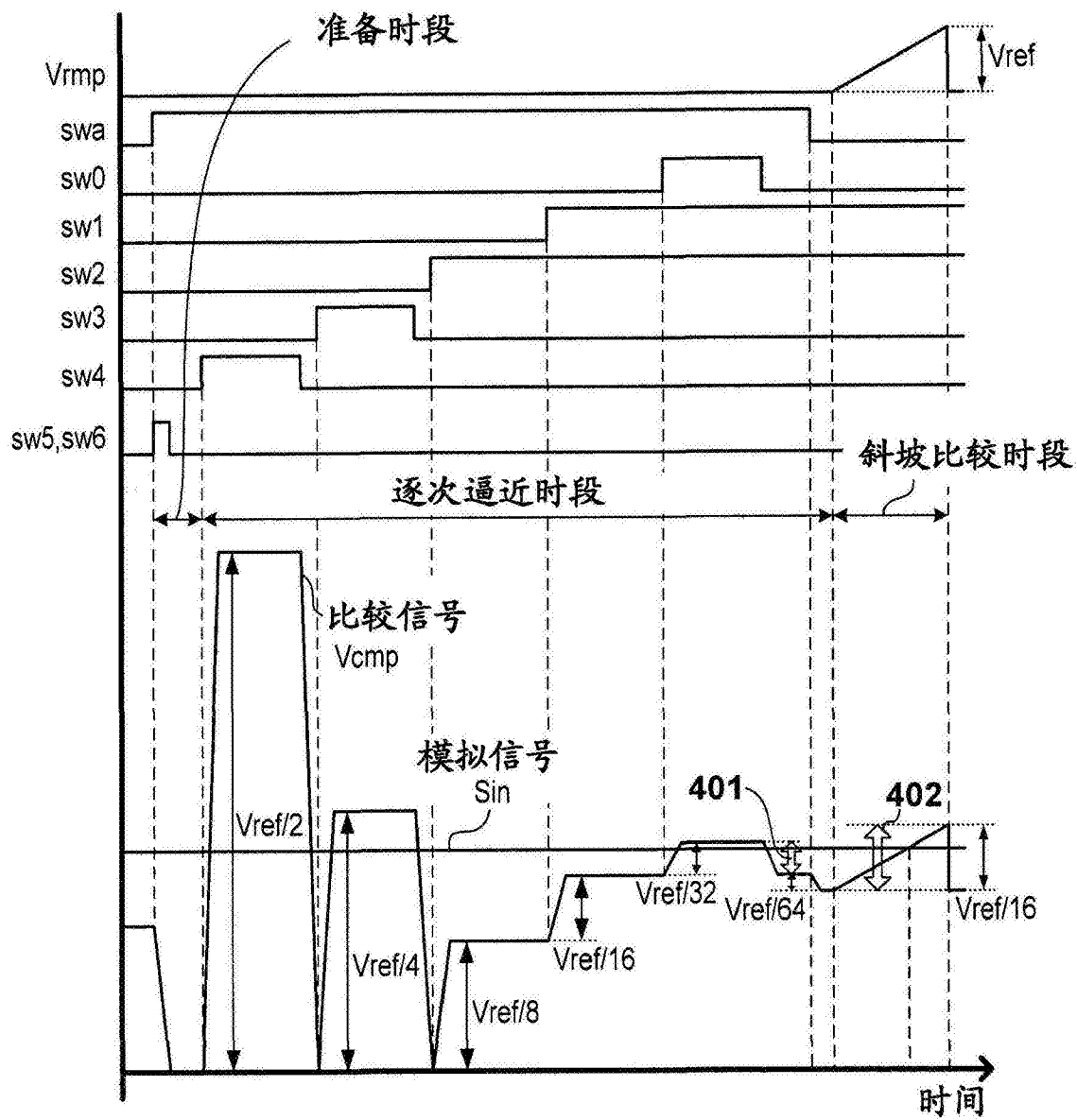


图4

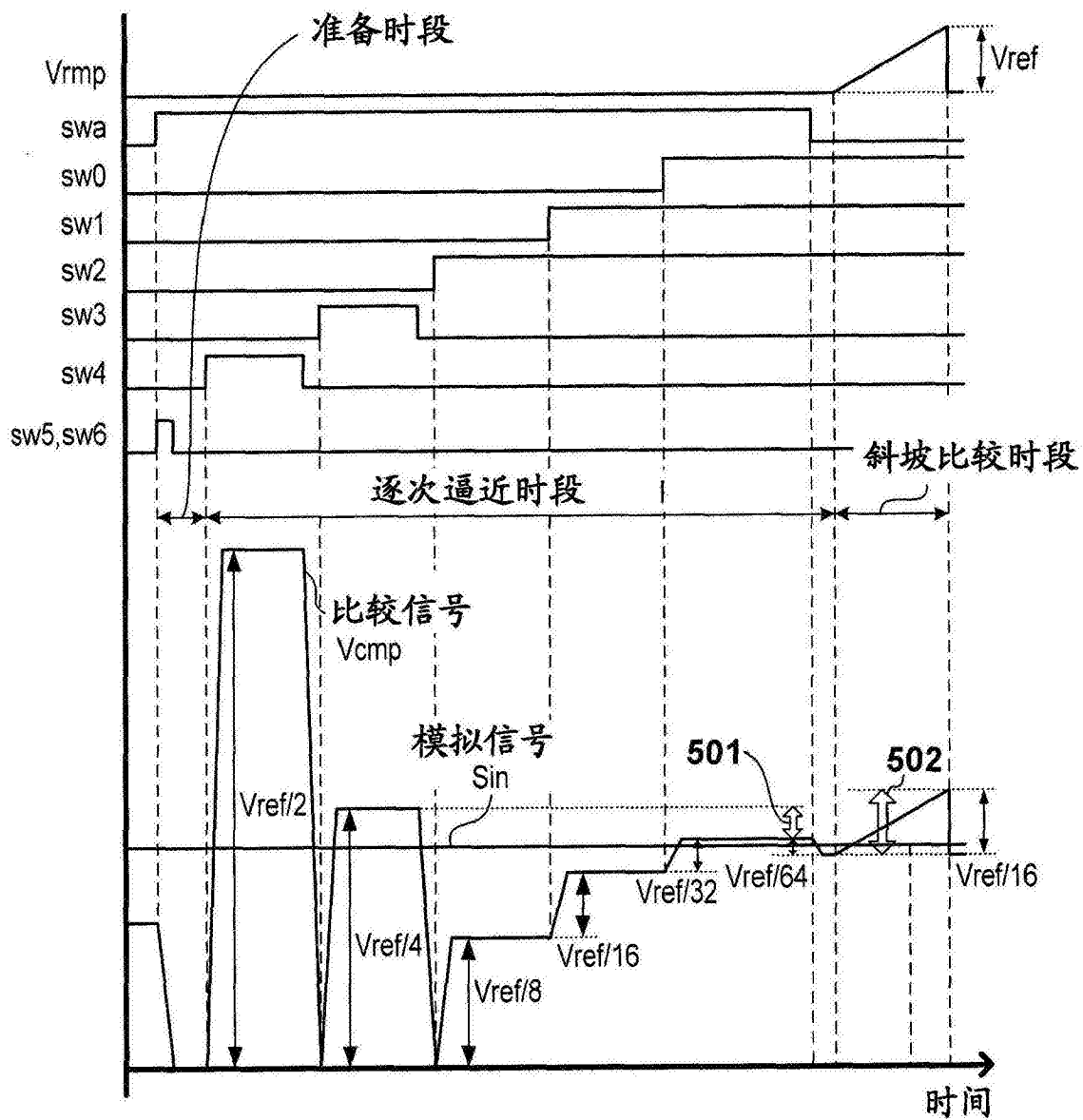


图5

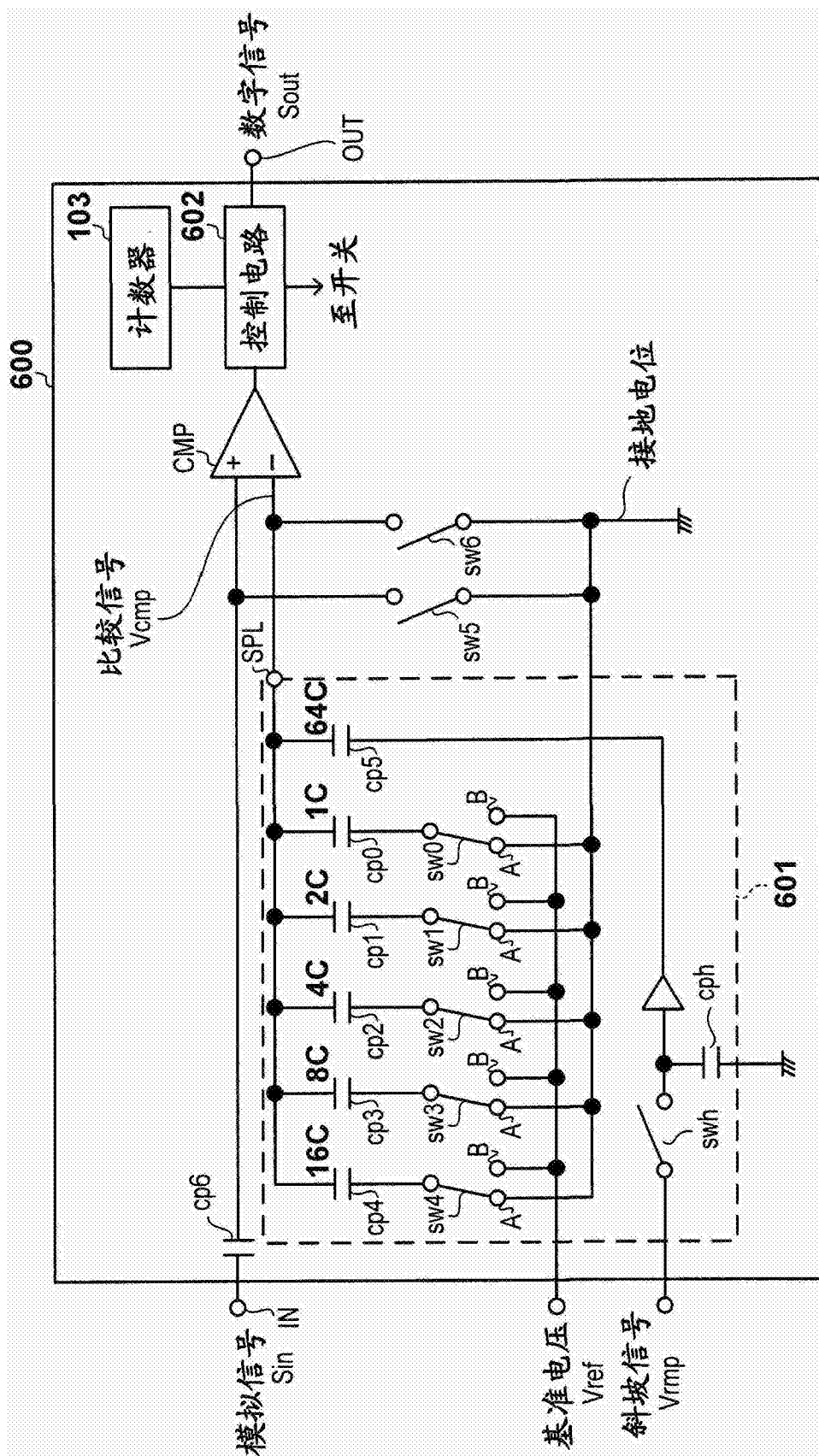


图6

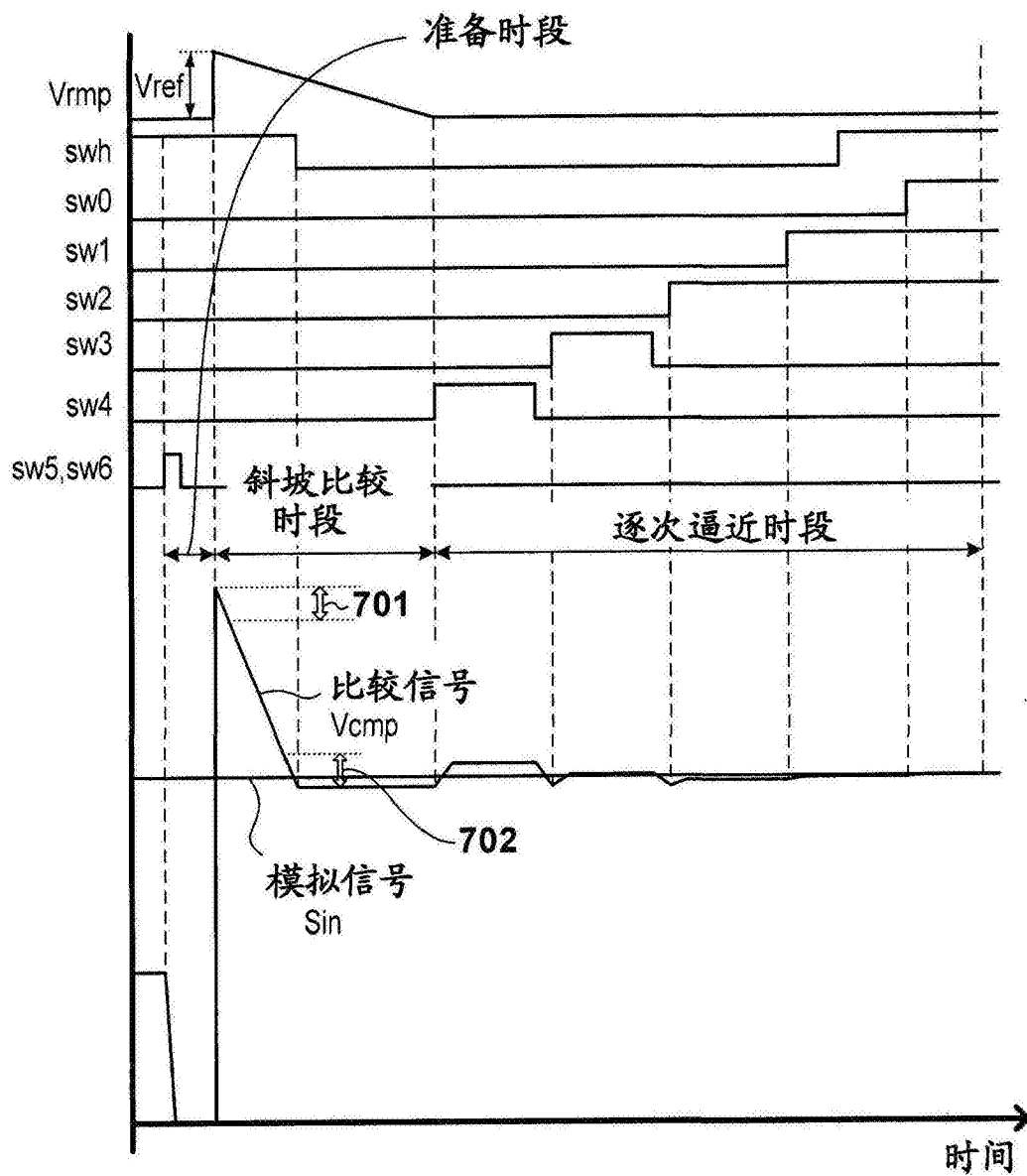


图7

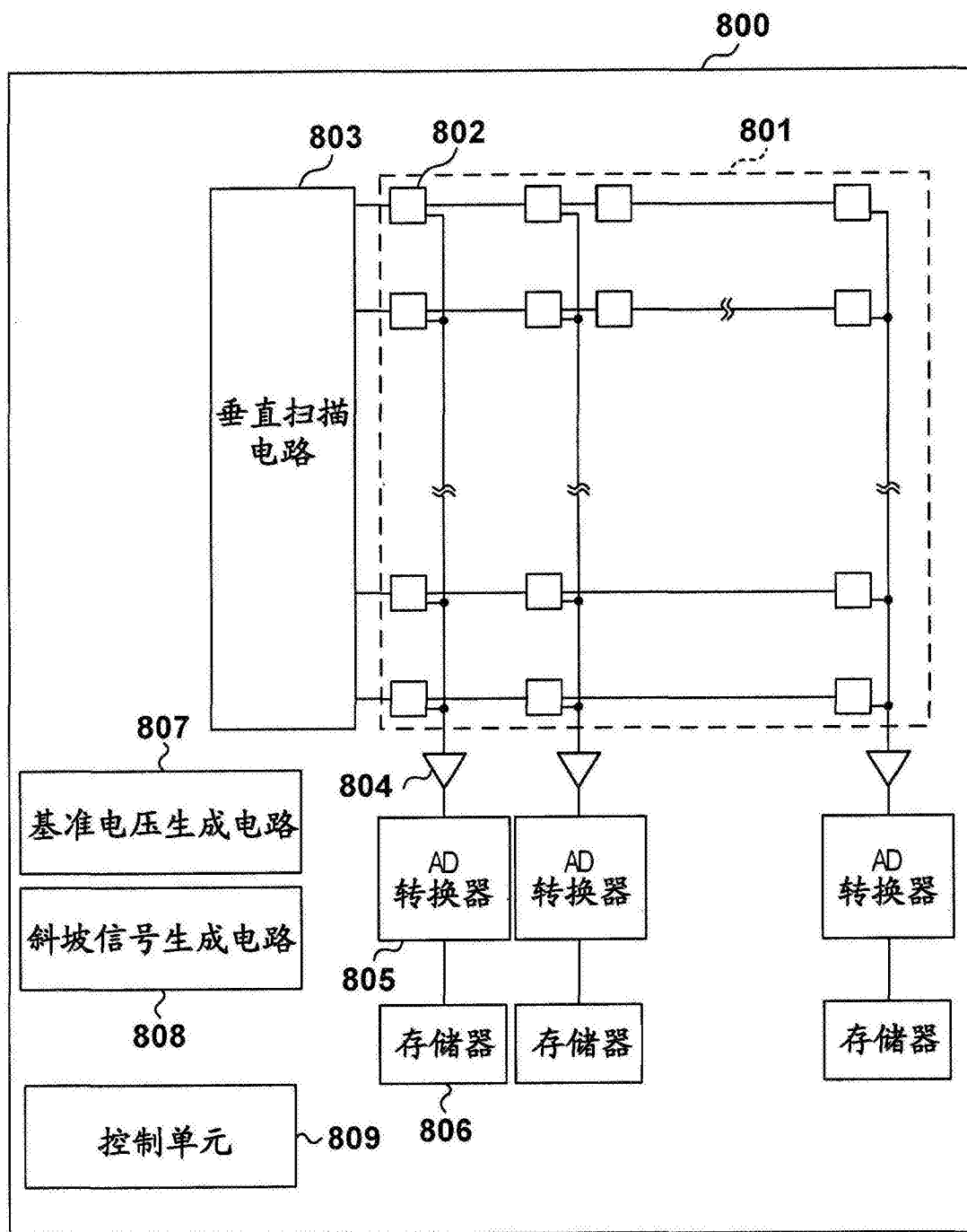


图8

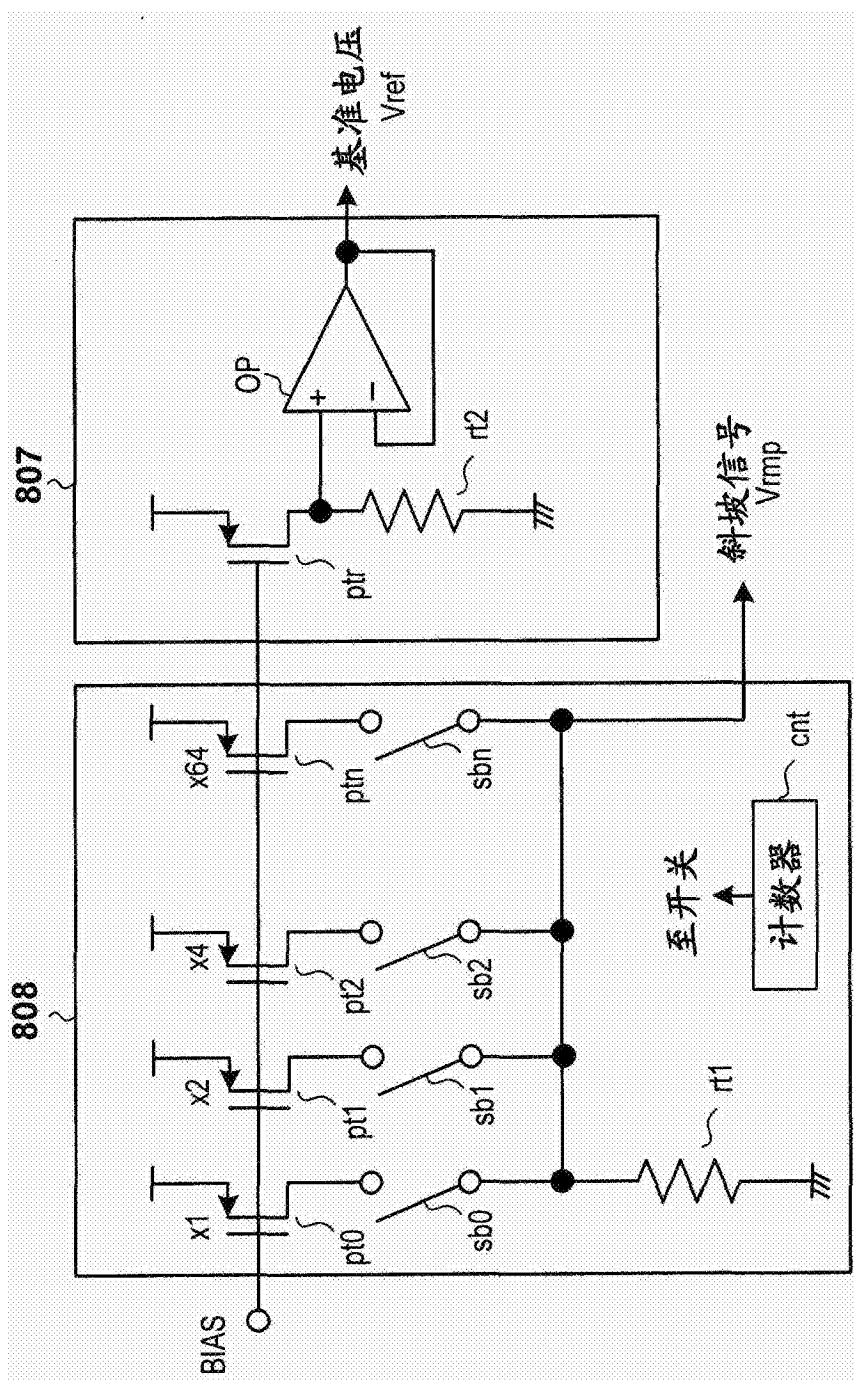


图9

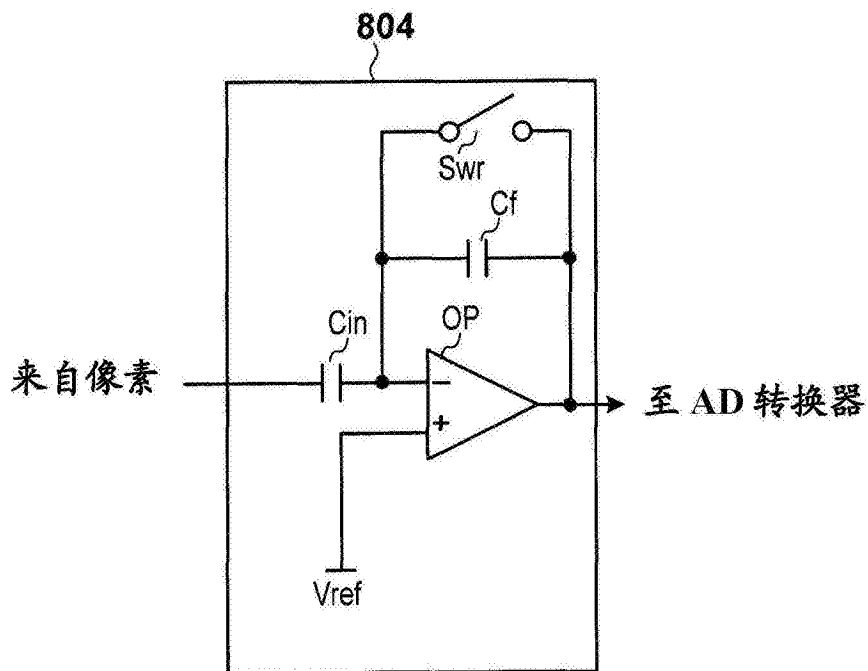


图10

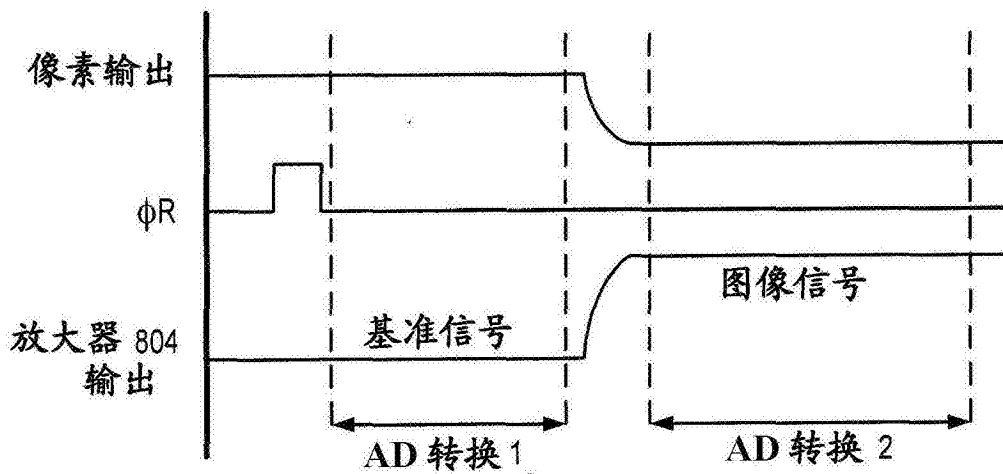


图11