

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年5月22日(22.05.2020)



(10) 国際公開番号

WO 2020/100575 A1

(51) 国際特許分類:

H03M 1/10 (2006.01) G01R 35/00 (2006.01)
G01R 19/00 (2006.01) H03M 1/56 (2006.01)
G01R 19/257 (2006.01)

(21) 国際出願番号: PCT/JP2019/042351

(22) 国際出願日: 2019年10月29日(29.10.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-212411 2018年11月12日(12.11.2018) JP

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE

CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 美濃谷 直志 (MINOTANI Tadashi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 松永 賢一 (MATSUNAGA Kenichi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).

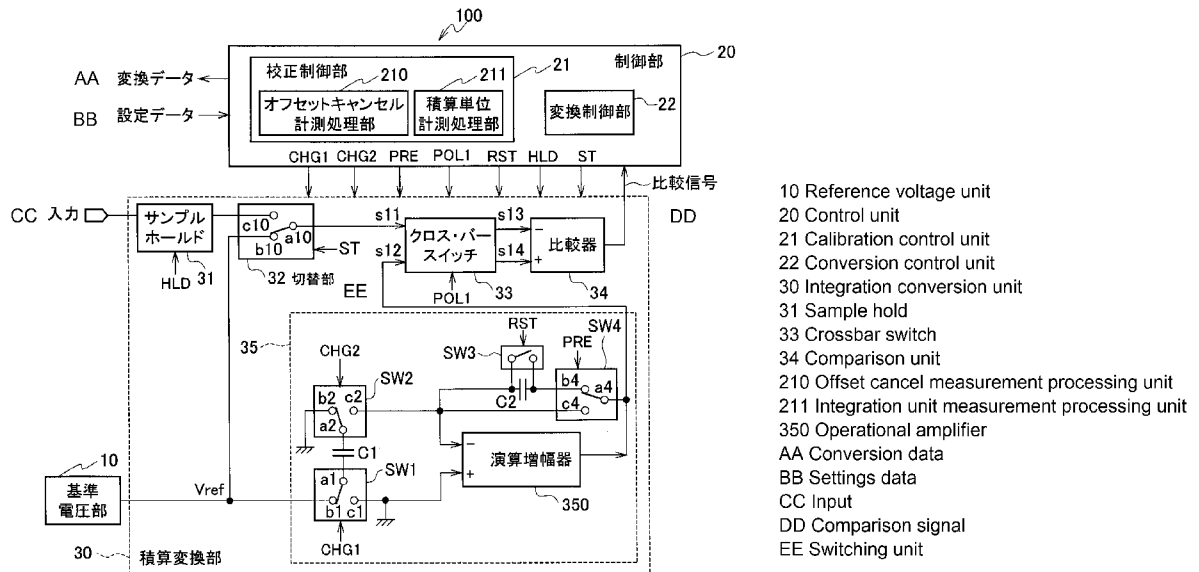
(74) 代理人: 三好 秀和, 外 (MIYOSHI Hidekazu et al.); 〒1050001 東京都港区虎ノ門1丁目2番8号 虎ノ門琴平タワー Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: SELF-CALIBRATION FUNCTION-EQUIPPED AD CONVERTER

(54) 発明の名称: 自己校正機能付きA/Dコンバータ

[図1]



(57) Abstract: Provided is a self-calibration function-equipped AD converter which does not require an external measurement unit in order to calibrate. This AD converter is equipped with: a control unit 20 which includes a calibration control unit 21 for controlling a self-calibrating operation, and a conversion control unit 22 for controlling an operation for converting an input voltage to be converted into a digital signal; a reference voltage unit 10 for outputting a reference voltage; an integration unit 35 for generating an integrated voltage by integrating prescribed unit voltages; a comparison unit 34 which has two inputs and compares the integrated voltage with an input voltage or with a reference voltage Vref; and an integration conversion unit 30 which includes a crossbar switch 33 for switching the connection between a scenario in which the integrated voltage is inputted as one input of the comparison unit 34 and the input voltage or reference voltage

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

Vref is inputted as the other input, and a scenario in which the input voltage or reference voltage Vref is inputted as one input of the comparison unit 34 and the integrated voltage is inputted as the other input.

(57) 要約: 校正のために外部に測定器が不要な自己校正機能付きA/Dコンバータを提供する。自らを校正する動作を制御する校正制御部21と変換対象の入力電圧をデジタル信号に変換する動作を制御する変換制御部22を含む制御部20と、基準電圧を出力する基準電圧部10と、所定の単位電圧を積算した積算電圧を生成する積算部35と、入力を2個有し積算電圧と、入力電圧又は基準電圧Vrefとを比較する比較器34と、比較器34の一方の入力に積算電圧を入力し他方の入力に入力電圧又は基準電圧Vrefを入力する場合と、比較器34の一方の入力に入力電圧又は基準電圧Vrefを入力し他方の入力に前記積算電圧を入力する場合とで接続を切替えるクロス・バースイッチ33とを含む積算変換部30とを備える。

明 細 書

発明の名称：自己校正機能付き A D コンバータ

技術分野

[0001] 本発明は、校正のための測定器を必要としない自己校正機能付き A D コンバータに関する。

背景技術

[0002] A D コンバータは、既知の電圧を出力する D A コンバータと比較器とで構成される。代表的な D A コンバータには、R - 2 R ラダー回路、抵抗ストリングス回路、及び P W M 回路がある（非特許文献 1）。

[0003] A D コンバータの変換精度は、主に比較器のオフセット電圧と、D A コンバータの単位電圧とその線形性によって決定される。それぞれの値は、温度特性を持つので、温度が変化すれば変換精度も影響を受ける。

[0004] また、比較器のオフセット電圧、及び D A コンバータの単位電圧とその線形性は、時間が経過すれば変化する。よって、長期間にわたって変換精度を維持するためには、定期的な校正が不可欠である（非特許文献 2）。

先行技術文献

非特許文献

[0005] 非特許文献 1：A/D 変換の概要と仕組み - ミームス (MEMEs) のサポートページ
〔平成 30 年 9 月 10 日検索〕、インターネット（URL: http://memes.sakura.ne.jp/memes/?page_id=1120）

非特許文献 2：DAC の精度を改善するためのトリミング (1/3) EDN Japan 〔平成 30 年 5 月 22 日検索〕、インターネット（URL: <http://ednjapn.com/edn/articles/1611/08/news012.html>）

発明の概要

発明が解決しようとする課題

[0006] しかしながら、比較器のオフセット電圧、及び D A コンバータの単位電圧の調整には、A D コンバータの外部に基準となる測定器が必要である。例え

ば遠隔地に配置されたA/Dコンバータを校正するためには、測定器を携えて出かけなければならない。よって、遠隔地にある複数のA/Dコンバータを校正するのは、困難であるという課題がある。

[0007] 本発明は、この課題に鑑みてなされたものであり、校正のための測定器が不要な自己校正機能付きA/Dコンバータを提供することを目的とする。

課題を解決するための手段

[0008] 本発明の一態様に係る自己校正機能付きA/Dコンバータは、校正のための測定器を必要としない自己校正機能付きA/Dコンバータであって、自らを校正する動作を制御する校正制御部と変換対象の入力電圧をデジタル信号に変換する動作を制御する変換制御部を含む制御部と、基準電圧を出力する基準電圧部と、所定の単位電圧を積算した積算電圧を生成する積算部と、入力を2個有し前記積算電圧と、前記入力電圧又は前記基準電圧とを比較する比較器と、前記比較器の一方の入力に前記積算電圧を入力し他方の入力に前記入力電圧又は前記基準電圧を入力する場合と、前記比較器の一方の入力に前記入力電圧又は前記基準電圧を入力し他方の入力に前記積算電圧を入力する場合とで接続を切替えるクロス・バースイッチとを含む積算変換部とを備えることを要旨とする。

発明の効果

[0009] 本発明によれば、校正のために外部に測定器が不要な自己校正機能付きA/Dコンバータを提供することができる。

図面の簡単な説明

[0010] [図1]本発明の第1実施形態に係る自己校正機能付きA/Dコンバータの構成例を示す機能ブロック図である。

[図2]図1に示す積算部の等価回路を示す図である。

[図3]図1に示す比較器の動作を模式的に示す模式図である。

[図4]図1に示す自己校正機能付きA/Dコンバータの変形例の構成例を示す機能ブロック図である。

[図5]本発明の第2実施形態に係る自己校正機能付きA/Dコンバータの構成例

を示す機能ブロック図である。

[図6]図5に示す比較器の等価回路を示す図である。

[図7]図5に示す比較器の動作を模式的に示す模式図である。

発明を実施するための形態

[0011] 以下、本発明の実施形態について図面を用いて説明する。複数の図面中同一のものには同じ参照符号を付し、説明は繰り返さない。

[0012] [第1実施形態]

図1は、本発明の第1実施形態に係る自己校正機能付きADコンバータの機能構成例を示す機能ブロック図である。図1に示す自己校正機能付きADコンバータ100は、基準電圧部10、制御部20、及び積算変換部30を備え、アナログ信号である入力電圧をデジタル信号に変換するADコンバータである。そして、変換に用いる比較器等のオフセット電圧、及び既知の電圧を出力するDAコンバータの積算単位電圧の校正にADコンバータの外部に測定器を必要としない自己校正機能を備える。

[0013] 基準電圧部10は、基準電圧 V_{ref} を出力する。制御部20は、自らを校正する動作（校正状態）を制御する校正制御部21と変換対象の入力信号をデジタル信号に変換する動作（変換状態）を制御する変換制御部22を含む。

[0014] 積算変換部30は、サンプルホールド部31、切替部32、クロス・バースイッチ33、比較器34、及び積算部35を備える。積算部35は、スイッチ1（以降、SW1）、スイッチ2（以降、SW2）、コンデンサC1、演算増幅器36、コンデンサC2、スイッチ3（以降、SW3）、及びスイッチ4（以降、SW4）を備える。切替部32、クロス・バースイッチ33、及び各SW1～SW4の接続は制御部20によって制御される。

[0015] 変換状態の積算変換部30は、入力電圧に一致するまで積算単位電圧を積算する。入力電圧に一致するまで積算単位電圧を積算した回数 k は、入力電圧をデジタル信号に変換した変換データであり、制御部20から外部に出力される。この変換状態の動作は一般的なものである。

[0016] 校正状態の積算変換部30は、比較器34と演算増幅器36のオフセット電圧、及び積算単位電圧の校正を行う。積算単位電圧は、コンデンサC1の電圧である。

[0017] 校正状態の動作は、オフセットキャンセル計測処理部210と積算単位計測処理部211によって制御される。オフセットキャンセル計測処理部210から説明する。

[0018] (オフセットキャンセル計測処理部)

オフセットキャンセル計測処理部210は、初期比較ステップ α 1、電荷蓄積ステップ α 2、及び電荷転送ステップ α 3の3つの処理ステップを実行する。

[0019] 初期比較ステップ α 1では、先ず始めに、演算増幅器36の負入力と出力との間に接続されるコンデンサC2の電荷をゼロに初期化する。この初期化は、コンデンサC2に並列に接続されるSW3を接続することで行う。初期化後はSW3の切断が維持される。このSW3の接続と切断の制御は、制御部からの制御信号RSTによって行われ、初回のみ実行される。

[0020] そして初期比較ステップ α 1では、SW1のa1とb1を接続してコンデンサC1の一方の端子を基準電圧Vrefに接続し、SW2のa2とb2を接続してコンデンサC1の他方の端子を接地電位（グランド）に接続させる。初期比較ステップ α 1では、コンデンサC1（以降、C1）は基準電圧Vrefで充電される。SW1とSW2の接続のそれぞれの制御は、制御部20からの制御信号CHG1とCHG2で行われる。以降、制御信号は、図に表記し、その説明は省略する。

[0021] この状態での積算部35の等価回路を図2（a）に示す。図2に示すように、演算増幅器36の負入力には寄生容量Cp（以降、Cp）が存在し、演算増幅器36の出力をVop,0とするとコンデンサC2（以降、C2）、及び寄生容量Cpに蓄積されている電荷Q2,0及びQp,0は式（1）、式（2）で表される。

[0022]

[数1]

$$\begin{aligned} Q_{2,0} &= C_2 (V_{op,0} - V_{ofop} + V_i) \\ &= C_2 (V_{op,0} - V_{ofop} + \frac{V_{op,0}}{A}) \end{aligned} \quad (1)$$

$$\begin{aligned} Q_{p,0} &= C_p (-V_i + V_{ofop}) \\ &= C_p (-\frac{V_{op,0}}{A} + V_{ofop}) \end{aligned} \quad (2)$$

[0023] $V_{op,0}$ は、演算増幅器350の出力電圧であり積算動作を実施する前の初期値である。参照符号の末尾に示す数字は、積算動作の回数を表す。以降、この回数は、整数又はkで表記する。

[0024] V_{ofop} は演算増幅器350の正と負入力間のオフセット電圧を表す。 V_i は演算増幅器350の内部の正負入力間電位差であり出力電圧 $V_{op,0}$ と $V_{op,0}=AV_i$ の関係がある（Aは演算増幅器350の利得を表す）。

[0025] 電荷蓄積ステップ $\alpha 2$ では、SW4のa4とc4を接続した後、SW2のa2とc2を接続する。SW4のa4とc4を接続することによりC2に蓄積された電荷は保存され、演算増幅器350はユニティゲインバッファとして動作する。このステップでの等価回路を図2（b）に示す。この時の演算増幅器350の出力 $V_{op,1}$ は以下の式で表される。

[0026] [数2]

$$\begin{aligned} V_{op,1} &= A(V_{ofop} - V_{op,1}) \\ V_{op,1} &= \frac{A}{A+1} V_{ofop} \end{aligned} \quad (3)$$

[0027] また、C1には基準電圧 V_{ref} と $V_{op,1}$ の差の電圧が印加される。このステップでのC1、C2、Cpに蓄積されている電荷 $Q_{1a,1}$ 、 $Q_{2a,1}$ 、 $Q_{pa,1}$ は以下の式で表される。

[0028]

[数3]

$$Q1a, 1 = C1 \left(V_{ref} - \frac{A}{A+1} V_{ofop} \right) \quad (4)$$

$$Q2a, 1 = Q2,0 = C2 \left(\frac{A+1}{A} V_{opb,0} - V_{ofop} \right) \quad (5)$$

$$Qpa, 1 = C_p \frac{A}{A+1} V_{ofop} \quad (6)$$

[0029] 電荷転送ステップ α 3 では、SW4のa4とb4を接続した後、SW1のa1とc1を接続する。このステップでの演算増幅器 350 の出力を $V_{opb,1}$ とするとC1、C2、 C_p に蓄積されている電荷 $Q1b,1$ 、 $Q2b,1$ 、 $Qpb,1$ は以下の式で表される。

[0030] [数4]

$$Q1b, 1 = -C1 \left(-\frac{1}{A} V_{opb,1} + V_{ofop} \right) \quad (7)$$

$$Q2b, 1 = C2 \left(\frac{A+1}{A} V_{opb,1} - V_{ofop} \right) \quad (8)$$

$$Qpb, 1 = C_p \left(-\frac{1}{A} V_{opb,1} + V_{ofop} \right) \quad (9)$$

[0031] 電荷転送ステップ α 3 の前後で演算増幅器 350 の負入力に接続された容量に蓄積された電荷は保存される。このため、 $V_{opb,1}$ と $V_{op,0}$ の関係式は以下のようなになる。

[0032] [数5]

$$\begin{aligned} -Q1a, 1 + Qpa, 1 - Q2a, 1 &= -Q1b, 1 + Qpb, 1 - Q2b, 1 \\ -C1 \left(V_{ref} - \frac{A}{A+1} V_{ofop} \right) + C_p \frac{A}{A+1} V_{ofop} - C2 \left(\frac{A+1}{A} V_{op,0} - V_{ofop} \right) \\ &= C1 \left(-\frac{1}{A} V_{opb,1} + V_{ofop} \right) + C_p \left(-\frac{1}{A} V_{opb,1} + V_{ofop} \right) - C2 \left(\frac{A+1}{A} V_{opb,1} - V_{ofop} \right) \\ \left(\frac{C1}{A} + \frac{C_p}{A} + \frac{A+1}{A} C2 \right) V_{opb,1} &= C1 \left(V_{ref} - \frac{A}{A+1} V_{ofop} + V_{ofop} \right) + C2 \frac{A+1}{A} V_{op,0} + \\ &\quad C_p \left(V_{ofop} - \frac{A}{A+1} V_{ofop} \right) \\ V_{ofop,1} &= \frac{AC1}{C1+C_p+(A+1)C2} \left(V_{ref} + \frac{1}{A+1} V_{ofop} \right) + \frac{(A+1)C2}{C1+C_p+(A+1)C2} V_{op,0} + \\ &\quad \frac{C_p}{C1+C_p+(A+1)C2} \frac{A}{A+1} V_{ofop} \end{aligned} \quad (10)$$

[0033] 再度、初期比較ステップ α 1 に遷移した時では、 C_2 、 C_p に蓄積されている電荷 $Q_{2,1}$ 、 $Q_{p,1}$ は式(1)、式(2)において $V_{op,0}$ 、 $Q_{2,0}$ 、 $Q_{p,0}$ をそれぞれ $V_{op,1}$ 、 $Q_{2,1}$ 、 $Q_{p,1}$ に置き換えた式で表される。初期比較ステップ α 1 への遷移前後で演算増幅器350の負入力に接続された容量に蓄積された電荷は保存される。このため、 $V_{op,1}$ と $V_{opb,1}$ の関係式は以下ようになる。

[0034] [数6]

$$\begin{aligned} Q_{pb,1} - Q_{2b,1} &= Q_{p,1} - Q_{2,1} \\ C_p(-\frac{1}{A} V_{opb,1} + V_{ofop}) - C_2(-\frac{A+1}{A} V_{opb,1} - V_{ofop}) \\ &= C_p(-\frac{1}{A} V_{op,1} + V_{ofop}) - C_2(-\frac{A+1}{A} V_{op,1} - V_{ofop}) \\ V_{op,1} &= V_{opb,1} \end{aligned} \quad (11)$$

[0035] したがって、 $V_{op,1}$ と $V_{op,0}$ の関係式は以下の式となる。

[0036] [数7]

$$\begin{aligned} V_{op,1} &= \frac{AC_1}{C_1+C_p+(A+1)C_2} (V_{ref} + \frac{1}{A+1} V_{ofop}) + \frac{(A+1)C_2}{C_1+C_p+(A+1)C_2} V_{op,0} \\ &+ \frac{C_p}{C_1+C_p+(A+1)C_2} \frac{A}{A+1} V_{ofop} \end{aligned} \quad (12)$$

[0037] $V_{op,0}$ と $V_{op,1}$ の関係式を以下の等比級数の形式で定義する。

[0038] [数8]

$$\begin{aligned} V_{op,1} + B_0 &= B_1(V_{op,0} + B_0) \\ V_{op,1} &= B_1 V_{op,0} + (B_1 - 1)B_0 \end{aligned} \quad (13)$$

[0039] 式(12)と式(13)の対比により、 B_1 は以下の式で表される。

[0040] [数9]

$$B_1 = \frac{(A+1)C_2}{C_1+C_p+(A+1)C_2} = 1 - \frac{C_1+C_p}{C_1+C_p+(A+1)C_2} = 1 - \eta \quad (14)$$

$$\eta = \frac{C_1+C_p}{C_1+C_p+(A+1)C_2} \quad (15)$$

[0041] また、 $(B1-1)B0 = -\eta B0$ は以下の式で表される。

[0042] [数10]

$$-\eta B0 = \frac{AC1}{C1+Cp+(A+1)C2} (V_{ref} + \frac{1}{A+1} V_{ofop}) + \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} V_{ofop} \quad (16)$$

[0043] 初期比較ステップ $\alpha 1$ 、電荷蓄積ステップ $\alpha 2$ 、電荷転送ステップ $\alpha 3$ の動作を k 回繰返した時の演算増幅器350の出力 $V_{op,k}$ は以下の式で表される。

[0044] [数11]

$$\begin{aligned} V_{op,k} + B0 &= B1^k(V_{op,0} + B0) \\ V_{op,k} &= B1^k(V_{op,0} + B0) - B0 = (1 - \eta)^k(V_{op,0} + B0) - B0 \end{aligned} \quad (17)$$

[0045] $C1 \ll (A+1)C2$ となるように $C1$ 、 $C2$ と演算増幅器350の利得 A を設計すれば、 $\eta \ll 1$ となる。この場合ではマクローリン展開により式(17)を η の一次の項まで展開すれば以下の式が得られる。

[0046] [数12]

$$V_{op,k} = (1 - k\eta)(V_{op,0} + B0) - B0 = V_{op,0} - k\eta(V_{op,0} + B0) \quad (18)$$

[0047] 電荷蓄積ステップ $\alpha 2$ と電荷転送ステップ $\alpha 3$ をはじめて実行する前に図1のRST信号によりSW3を少なくとも1回短絡と開放することにより $C2$ に蓄積されている電荷は0となるため、初期値 $V_{op,0}$ は式(1)より以下の式で表される。

[0048] [数13]

$$V_{op,0} = \frac{A}{A+1} V_{ofop} \quad (19)$$

[0049] 式(18)に式(14)、式(16)、式(19)を代入して以下の式で

表される。

[0050] [数14]

$$V_{op, k} = V_{op, 0} - k \eta (V_{op, 0} + B_0)$$

$$V_{op, k} = \frac{A}{A+1} V_{ofop} + k \left\{ -\frac{C_1+C_p}{C_1+C_p+(A+1)C_2} \frac{A}{A+1} V_{ofop} + \frac{AC_1}{C_1+C_p+(A+1)C_2} \left(V_{ref} + \frac{1}{A+1} V_{ofop} \right) + \frac{C_p}{C_1+C_p+(A+1)C_2} \frac{A}{A+1} V_{ofop} \right\}$$

$$V_{op, k} = k \frac{AC_1}{C_1+C_p+(A+1)C_2} V_{ref} + \frac{A}{A+1} V_{ofop} \quad (20)$$

[0051] 比較器34に正と負の入力間にオフセット電圧があることを想定し、以下では比較器34の正と負の入力間にオフセット電圧を等価的に正の入力にオフセット電圧 V_{ofc} を加算したモデルで説明する。クロス・バースイッチ33のs11とs13およびs12とs14を接続した状態では、比較器34の正の入力には演算増幅器350の出力が接続され、負の入力には V_{ref} が接続される。比較器34の正の入力のオフセット電圧 V_{ofc} の影響により比較器34の内部では $V_{opb, k} + V_{ofc}$ と V_{ref} の大小関係が比較される。比較器34の内部での比較のイメージを図3に示す。図3の横軸は積算回数 k であり、横軸と並行の破線は負の入力(V_{ref})を、階段状の実線は $V_{opb, k} + V_{ofc}$ を表す。積算回数 k が増加するとともに $V_{opb, k} + V_{ofc}$ は増加し V_{ref} に近づいていき、初めて比較信号を出力した回数を $kr1+1$ とすると $kr1$ を第1のオフセットキャンセル積算回数と定義する。第1のオフセットキャンセル積算回数 $kr1$ は以下の方程式が成立する。

[0052] [数15]

$$V_{ref} = V_{Gr}(kr1 + \delta kr1) + V_{ofopb} + V_{ofc} \quad (21)$$

$$V_{Gr} = \frac{AC_1}{C_1+C_p+(A+1)C_2} V_{ref} \quad (22)$$

$$V_{ofopb} = \frac{A}{A+1} V_{ofop} \quad (23)$$

[0053] 式(21)で左辺が比較器34の負の入力電圧であり、右辺が正の入力電

圧に比較器 34 のオフセット電圧を加算した電圧である。 $\delta k r 1$ は 0 以上 1 未満の実数であり、 $V G \delta k r 1$ が $V r e f$ と積算回数 $k r 1$ のときの演算増幅器 350 の出力と比較器 34 のオフセット電圧との差を表す。

[0054] クロス・バースイッチ 33 の $s11$ と $s14$ および $a12$ と $s13$ を接続した状態では、比較器 34 の正の入力には $V r e f$ が接続され、負の入力には演算増幅器 350 の出力が接続される。この場合で積算回数が低い時では正の入力が大きいので比較信号が出力されている。電荷転送ステップと電荷蓄積・比較ステップを繰返して、クロス・バースイッチ 33 の $s11$ と $s14$ および $s12$ と $s13$ を接続した状態で、初めて比較信号の出力が停止した回数を $k r 2 + 1$ とすると $k r 2$ を第 2 のオフセットキャンセル積算回数と定義する。第 2 のオフセットキャンセル積算回数 $k r 2$ は以下の方程式が成立する。

[0055] [数16]

$$V G r(k r 2 + \delta k r 2) + V o f o p b = V r e f + V o f c \quad (24)$$

[0056] 式 (24) で左辺が判定器の負の入力電圧であり、右辺が正の入力電圧に比較器のオフセット電圧を加算した電圧である。 $\delta k r 2$ は 0 以上 1 未満の実数である。

[0057] 積算単位計測処理部 211 では、はじめに SW4 の $a4$ と $b4$ を接続するとともに、SW3 を接続して C2 に蓄積された電荷をリセットする。これ以降、SW4 は $a4$ と $b4$ の接続を維持する。この後、電荷転送ステップと電荷蓄積・比較ステップとを繰返し実施して、クロス・バースイッチ 33 の $s11$ と $s13$ および $s12$ と $s14$ を接続した状態で判定信号が出力される積算回数を求める。

[0058] 積算単位計測処理部 211 が実行する電荷蓄積・比較ステップでは、SW1 の $a1$ と $b1$ 、SW2 の $a2$ と $b2$ を接続し、電荷転送ステップでは SW1 の $a1$ と $c1$ 、SW2 の $a2$ と $c2$ を接続する。電荷蓄積・比較ステップにおける演算増幅器 350 の出力を $V o p, 0$ とすると容量 C1 に蓄積される電荷 $Q1, 0$ は以下の式で表される。

[0059] [数17]

$$Q1, 0 = C1 V r e f \quad (25)$$

[0060] なお、容量C2、Cpに蓄積される電荷はQ2, 0、Qp, 0は式（１）、式（２）と同じである。

[0061] 電荷転送ステップでの演算増幅器350の出力をVopa, 1とすると、容量C1、C2、Cpに蓄積されている電荷Q1a, 1とQ2a, 1、Qpa, 1は以下の式で表される。

[0062] [数18]

$$Q1a, 1 = -C1 \left(Vofop - \frac{Vopa, 1}{A} \right) \quad (26)$$

$$Q2a, 1 = C2 \left(Vop, 1 - Vofop + \frac{Vopa, 1}{A} \right) \quad (27)$$

$$Qpa, 1 = Cp \left(-\frac{Vopa, 1}{A} + Vofop \right) \quad (28)$$

[0063] 電荷転送ステップの前後で電源やグラウンドに電荷が抜けるパスが無いため電荷保存則が成り立ち以下の式が成立する。

[0064] [数19]

$$-Q1, 0 + Qp, 0 - Qp, 0 = -Q1a, 1 + Qpa, 1 - Q2a, 1 \quad (29)$$

[0065] 式（２９）に、式（１）、式（２）、式（２５）、式（２６）、式（２７）、式（２８）を代入するとVop, 0とVop, 1の関係式が導出でき以下のようになる。

[0066] [数20]

$$\begin{aligned} & -C1 Vref + Cp \left(-\frac{Vop, 0}{A} + Vofop \right) - C2 \left(Vop, 0 - Vofop + \frac{Vop, 0}{A} \right) \\ & = C1 \left(Vofop - \frac{Vopa, 1}{A} \right) + Cp \left(-\frac{Vopa, 1}{A} + Vofop \right) - C2 \left(Vopa, 1 - Vofop + \frac{Vopa, 1}{A} \right) \\ & \left(\frac{C1}{A} + \frac{Cp}{A} + \frac{A+1}{A} C2 \right) Vopa, 1 = C1 (Vref + Vofop) + \left(\frac{Cp}{A} + C2 \frac{A+1}{A} \right) Vop, 0 \\ & Vopa, 1 = \frac{AC1}{C1+Cp+(A+1)C2} (Vref + Vofop) + \frac{Cp+(A+1)C2}{C1+Cp+(A+1)C2} Vop, 0 \end{aligned} \quad (30)$$

[0067] 次の電荷蓄積・比較ステップに移行した時の演算増幅器の出力を $V_{op,1}$ とすると、容量 C_2 と C_p に蓄積されている電荷 $Q_{2,1}$ と $Q_{p,1}$ は、式(1)と式(2)の $Q_{2,0}$ を $Q_{2,1}$ に、 $Q_{p,0}$ を $Q_{p,1}$ に、 $V_{op,0}$ を $V_{op,1}$ に置換えた式となる。電荷蓄積・比較ステップに移行した時の電荷は保存されるため以下の式が成立する。

[0068] [数21]

$$Q_{pa,1} - Q_{2a,1} = Q_{p,1} - Q_{p,1} \quad (31)$$

[0069] 式(31)より $V_{opa,1}$ と $V_{op,1}$ の関係式が以下のように導出できる。

[0070] [数22]

$$\begin{aligned} & C_p \left(-\frac{V_{opa,1}}{A} + V_{ofop} \right) - C_2 \left(\frac{A+1}{A} V_{opa,1} - V_{ofop} \right) \\ &= C_p \left(-\frac{V_{op,1}}{A} + V_{ofop} \right) - C_2 \left(\frac{A+1}{A} V_{op,1} - V_{ofop} \right) \\ & V_{op,1} = V_{opa,1} \end{aligned} \quad (32)$$

[0071] したがって、 $V_{op,1}$ と $V_{op,0}$ の関係式は以下で表される。

[0072] [数23]

$$V_{op,1} = \frac{AC_1}{C_1+C_p+(A+1)C_2} (V_{ref} + V_{ofop}) + \frac{C_p+(A+1)C_2}{C_1+C_p+(A+1)C_2} V_{op,0} \quad (33)$$

[0073] 式(20)の導出と同様に、式(17)の等比級数の式をマクローリン展開した式(18)を用いて展開すると、この場合の B_1 、 η 、 $-\eta B_0$ を用いて、電荷蓄積・比較ステップと電荷転送ステップを k 回繰り返した時の演算増幅器350の出力は以下の式で表される。

[0074]

[数24]

$$B1 = \frac{Cp+(A+1)C2}{C1+Cp+(A+1)C2} = 1 - \frac{C1}{C1+Cp+(A+1)C2} = 1 - \eta \quad (34)$$

$$\eta = \frac{C1}{C1+Cp+(A+1)C2} \quad (35)$$

$$- \eta B0 = \frac{AC1}{C1+Cp+(A+1)C2} (Vref + Vofop) \quad (36)$$

$$Vop,k = k \frac{AC1}{C1+Cp+(A+1)C2} (Vref + \frac{A}{A+1} Vofop) + \frac{A}{A+1} Vofop \quad (37)$$

$$VG = \frac{AC1}{C1+Cp+(A+1)C2} (Vref + \frac{A}{A+1} Vofop) \quad (38)$$

[0075] クロス・バースイッチ 33 の s11 と s13 および s12 と s14 を接続した状態では、比較器 34 の正の入力には演算増幅器 350 の出力が接続され、負の入力には Vref が接続される。

[0076] 図 3 での説明と同じで積算回数が増加するとともに Vopb,k + Vofc は増加し Vref に近づいていき、はじめて比較信号の検知した回数を ki+1 とすると ki を第 1 の積算回数と定義する。第 1 の積算回数 ki1 は式 (39) が成立する。

[0077] [数25]

$$Vref = VG(ki1 + \delta ki1) + Vofopb + Vofc \quad (39)$$

[0078] 式 (22) と式 (38) より以下の式が成立する。

[0079] [数26]

$$VG = \frac{Vref+Vofopb}{Vref} VGr \quad (40)$$

[0080] 式展開を簡単にするため、Kr1=kr1+δkr1、Kr2=kr2+δkr2、Ki1=ki1+δki1 とする。式 (21) と式 (39) の差をとり式 (40) を代入すると Vofopb について以下の式を得る。

[0081] [数27]

$$\begin{aligned}
 0 &= V_{Gr} K_{r1} - V_{Gi} K_{i1} \\
 0 &= V_{Gr} K_{r1} - \frac{V_{ref} + V_{ofopb}}{V_{ref}} V_{Gr} K_{i1} \\
 0 &= V_{ref} K_{r1} - (V_{ref} + V_{ofopb}) K_{i1} \\
 V_{ofopb} &= \frac{K_{r1} - K_{i1}}{K_{i1}} V_{ref}
 \end{aligned} \tag{41}$$

[0082] 式(21)と式(24)の差をとると V_{Gr} について以下の式を得る。

[0083] [数28]

$$\begin{aligned}
 V_{ref} - V_{Gr} K_{r2} - V_{ofopb} &= V_{Gr} K_{r1} + V_{ofopb} - V_{ref} \\
 (K_{r1} + K_{r2}) V_{Gr} &= 2(V_{ref} - V_{ofopb}) \\
 V_{Gr} &= \frac{2(V_{ref} - V_{ofopb})}{K_{r1} + K_{r2}}
 \end{aligned} \tag{42}$$

[0084] V_{ofopb} と V_{Gr} は、 V_{ofopb} と V_{Gr} の範囲の中央値により決定する。

[0085] 式(41)を δk_{r1} 、 δk_{i1} について偏微分すると以下の式を得る。

[0086] [数29]

$$\frac{\partial V_{ofopb}}{\partial (\delta k_{r1})} = \frac{1}{K_{i1}} V_{ref} > 0 \tag{43}$$

$$\frac{\partial V_{ofopb}}{\partial (\delta k_{i1})} = -\frac{K_{r1}}{K_{i1}^2} V_{ref} < 0 \tag{44}$$

[0087] 式(43)と式(44)より V_{ofopb} は δk_{r1} に対しては単調増加であり、 δk_{i1} に対しては単調減少である。このため V_{ofopb} の範囲は以下の式で表される。

[0088] [数30]

$$\frac{k_{r1} - k_{i1} - 1}{k_{i1} + 1} V_{ref} < V_{ofopb} < \frac{k_{r1} - k_{i1} + 1}{k_{i1}} V_{ref} \tag{45}$$

[0089] Vofopbを式（４５）の範囲の中央値である式（４６）で表されるVofopcに設定すれば式（４７）で表される $\Delta Vofopb$ 未満の精度でVofopbの校正值を導出できる。

[0090] [数31]

$$Vofopc = \frac{kr1-ki1+1}{2ki1} Vref + \frac{kr1-ki1-1}{2(ki1+1)} Vref \quad (46)$$

$$\Delta Vofopb = \frac{kr1-ki1+1}{2ki1} Vref - \frac{kr1-ki1-1}{2(ki1+1)} Vref \quad (47)$$

[0091] 式（４２）を $\delta kr1$ 、 $\delta kr2$ 、 $\delta ki1$ について偏微分すると以下の式を得る。

[0092] [数32]

$$\frac{\partial VGr}{\partial (\delta kr1)} = -\frac{2(Vref-Vofopb)}{(Kr1+Kr2)^2} - \frac{2}{Kr1+Kr2} \frac{\partial Vofopb}{\partial (\delta kr1)} Vref < 0 \quad (48)$$

$$\frac{\partial VGr}{\partial (\delta kr2)} = -\frac{2(Vref-Vofopb)}{(Kr1+Kr2)^2} < 0 \quad (49)$$

$$\frac{\partial VGr}{\partial (\delta ki1)} = -\frac{2}{Kr1+Kr2} \frac{\partial Vofopb}{\partial (\delta ki1)} > 0 \quad (50)$$

[0093] 式（４８）の不等号については $Vref > Vofopb$ 、と $\partial Vofopb / \partial (\delta kr1) > 0$ を使用した。式（４９）の不等号については $Vref > Vofopb$ を使用した。式（５０）の不等号については $\partial Vofopb / \partial (\delta ki1) < 0$ を使用した。式（４８）、式（４９）、式（５０）より、 $\delta kr1$ 、 $\delta kr2$ についてはVGrは単調減少であり、 $\delta ki1$ については単調増加である。このためVGrの範囲は以下の式で表される。

[0094] [数33]

$$\frac{2Vref}{Kr1+Kr2+2} \frac{2Ki1-Kr1-1}{Ki1} < VGr < \frac{2Vref}{Kr1+Kr2} \frac{2Ki1-Kr1+2}{Ki1+1} \quad (51)$$

[0095] VGrを式（５１）の範囲の中央値である式（５２）で表されるVGr_cに設定すれば式（５３）で表される ΔVGr 未満の精度でVGrの校正值を導出できる。

[0096] [数34]

$$V_{Gr} = \frac{V_{ref}}{K_{r1}+K_{r2}} \frac{2K_{i1}-K_{r1}+2}{K_{i1}+1} + \frac{V_{ref}}{K_{r1}+K_{r2}+2} \frac{2K_{i1}-k_{r1}-1}{K_{i1}} \quad (52)$$

$$\Delta V_{Gr} = \frac{V_{ref}}{K_{r1}+k_{r2}} \frac{2K_{i1}-K_{r1}+2}{K_{i1}+1} - \frac{V_{ref}}{K_{r1}+K_{r2}+2} \frac{2K_{i1}-k_{r1}-1}{K_{i1}} \quad (53)$$

[0097] 以上のように、演算増幅器 350 のオフセットや利得、積算単位電圧を構成する容量等が経時変化で変動しても上述の校正状態で処理によって、演算増幅器 350 の出力に現れる演算増幅器 350 のオフセットである V_{ofopb} 、積算単位電圧 V_{Gr} を所定の精度で導出できる。

[0098] 変換状態では切替部の a_{10} と c_{10} を接続する。サンプルホールド部 31 において入力信号を保持するとともに、 SW_3 を接続して C_2 の電荷をリセットする。この後、校正状態でのオフセットキャンセル計測処理部 210 と同様の処理により、クロス・バースイッチ 33 の s_{11} と s_{13} および s_{12} と s_{14} を接続した場合とクロス・バースイッチ 33 の s_{11} と s_{14} および s_{12} と s_{13} を接続した場合とで、積算部 35 の出力と保持した入力信号とが同じ大きさになる積算回数を求める。

[0099] 校正状態でのオフセットキャンセル計測処理部 210 と同様に、変換制御部 22 では初期・比較ステップ、電荷蓄積ステップ、電荷転送ステップを繰り返す。 k 回繰り返した時の積算部 35 の出力 $V_{op,k}$ は式 (20) で表される。サンプルホールド部 31 で保持している電圧を V_{in} とすると、クロス・バースイッチ 33 の s_{11} と s_{13} および s_{12} と s_{14} を接続した場合では、比較器 34 の負の入力には V_{in} が入力され、正の入力には $V_{op,k}$ が入力される。この場合で比較器 34 からはじめて比較信号が出力された時の積算回数を km_1 とすると以下の式が成立する。

[0100] [数35]

$$V_{in} = V_{Gr} (km_1 + \delta km_1) + V_{ofopb} + V_{ofc} \quad (54)$$

[0101] $\delta km1$ は0以上1未満の実数であり $VGr \delta km1$ が Vin と積算回数 $km1$ の積算部35の出力および比較器34のオフセットの和との差を表す。

[0102] クロス・バースイッチ33のs11とs14およびs12とs13を接続した場合には、比較器34の負の入力には Vop, k が入力され、正の入力には Vin が入力される。この場合では積算回数が低い時では比較器の正の入力のほうが大きいいため、比較信号が出力されている。積算回数が大きくなり比較器からはじめて比較信号が停止された時の積算回数を $km2$ とすると以下の式が成立する。

[0103] [数36]

$$VGr (km2 + \delta km2) + Vofopb = Vin + Vofc \quad (55)$$

[0104] $\delta km2$ は0以上1未満の実数であり $VGr \delta km2$ が Vin および比較器のオフセットの和と積算回数 $km1$ の積算部35の出力との差を表す。

[0105] 式(54)と式(55)の差をとることで比較器34のオフセット $Vofc$ が相殺され以下の式を得る。

[0106] [数37]

$$\begin{aligned} Vin - VGr (km2 + \delta km2) - Vofopb &= VGr (km1 + \delta km1) + Vofopb - Vin \\ Vin &= \frac{VGr}{2} (km1 + \delta km1 + km2 + \delta km2) + Vofopb \end{aligned} \quad (56)$$

[0107] Vin は $\delta km1$ および $\delta km2$ に対していずれも単調増加であり、 $\delta km1$ および $\delta km2$ は0以上1未満の実数のため、 Vin は以下の範囲内に存在する。

[0108] [数38]

$$\frac{VGr}{2} (km1 + km2) + Vofopb \leq Vin < \frac{VGr}{2} (km1 + km2 + 2) + Vofopb \quad (57)$$

[0109] 式(57)の中央値である式(58)を Vin として決定すれば、 Vin は式(59)の精度で求められる。このとき VGr と $Vofopb$ には、それぞれ式(52)と式(46)で導出した校正值を使用する。

[0110] [数39]

$$\begin{aligned} V_{in} &= \frac{1}{2} \left\{ \frac{V_{Gr}}{2} (km1 + km2 + 2) + V_{ofopb} + \frac{V_{Gr}}{2} (km1 + km2) + V_{ofopb} \right\} \\ &= \frac{V_{Gr}}{2} (km1 + km2 + 1) + V_{ofopb} \end{aligned} \quad (58)$$

$$\begin{aligned} \Delta V_{in} &= \frac{1}{2} \left\{ \frac{V_{Gr}}{2} (km1 + km2 + 2) + V_{ofopb} - \frac{V_{Gr}}{2} (km1 + km2) + V_{ofopb} \right\} \\ &= \frac{V_{Gr}}{2} \end{aligned} \quad (59)$$

[0111] 以上説明したように本実施形態に係る自己校正機能付きADコンバータ100は、校正のための測定器を必要としない自己校正機能付きADコンバータであって、自らを校正する動作を制御する校正制御部21と変換対象の入力電圧をデジタル信号に変換する動作を制御する変換制御部22を含む制御部20と、基準電圧Vrefを出力する基準電圧部10と、所定の単位電圧を積算した積算電圧を生成する積算部35と、入力を2個有し積算電圧と、入力電圧又は基準電圧Vrefとを比較する比較器34と、比較器34の一方の入力に積算電圧を入力し他方の入力に入力電圧又は基準電圧Vrefを入力する場合と、比較器34の一方の入力に入力電圧又は基準電圧Vrefを入力し他方の入力に積算電圧を入力する場合とで接続を切替えるクロス・バースイッチ33を含む積算変換部30とを備える。

[0112] これにより、ADコンバータの外部に校正のための測定器が不要な自己校正機能付きADコンバータを提供することができる。

[0113] また、積算部35は演算増幅器350を含み、校正制御部21は、演算増幅器350のオフセット電圧を除去した単位電圧を積算した積算電圧を積算部35に生成させ、生成させた演算増幅器350のオフセット電圧を除去した単位電圧を積算させた積算電圧と基準電圧Vrefの比較をクロス・バースイッチ33の接続を切替えて行わせて、第1のオフセットキャンセル積算回数kr1と第2のオフセットキャンセル積算回数kr2を取得するオフセットキャンセル計測処理部210と、演算増幅器350のオフセット電圧を含む単位電圧を積算させたオフセット積算電圧を積算部35に生成させ、比較器34に生

成させたオフセット積算電圧と基準電圧 V_{ref} との比較を行わせて第1の積算回数 $ki1$ を取得する積算単位計測処理部211とを含み、変換制御部22は、 $kr1$, $kr2$ と、 $ki1$ とに基づいて得られる演算増幅器350のオフセット電圧の校正值と演算増幅器350のオフセット電圧を除去した単位電圧の校正值を用いて入力電圧をデジタル信号に変換する。

[0114] また、積算部35は、単位電圧を保持する第1コンデンサ $C1$ と、積算電圧を保持する第2コンデンサ $C2$ と、第1コンデンサ $C1$ の一方の端子を、基準電圧 V_{ref} 又は接地電圧に接続された演算増幅器350の正入力端子に接続させる第1スイッチ $SW1$ と、第1コンデンサ $C1$ の他方の端子を、接地電圧又は演算増幅器350の負入力端子に接続させる第2スイッチ $SW2$ と、第2コンデンサ $C2$ の両端を接続させる第3スイッチ $SW3$ と、第2コンデンサ $C2$ の他方の端子又は演算増幅器350の負入力端子を、演算増幅器350の出力端子に接続させる第4スイッチ $SW4$ とを含み、オフセットキャンセル計測処理部210は、演算増幅器350の負入力端子と演算増幅器350の出力端子を第4スイッチ $SW4$ で接続させた後に、第1コンデンサ $C1$ の他方の端子と演算増幅器350の負入力端子を第2スイッチ $SW2$ で接続させる。

[0115] また、単位電圧が $kr1$ および $kr2$ に対して単調減少であり且つ $ki1$ に対しては単調増加である関係と、 $kr1$, $kr2$, $ki1$ に所定の幅を設定したことで得られる単位電圧の範囲の中央値を単位電圧の校正值として決定し、演算増幅器350のオフセット電圧が $kr1$ に対しては単調増加であり且つ $ki1$ に対しては単調減少である関係と、 $kr1$, $ki1$ に所定の幅を設定したことで得られる演算増幅器350のオフセット電圧の範囲の中央値を演算増幅器350のオフセット電圧の校正值に決定する。

[0116] 以上説明した本実施形態によれば、比較器34のオフセット、演算増幅器350のオフセットや利得、積算単位を構成する容量等が経時変化により変動しても、比較器34のオフセットとDAコンバータのアナログ値出力部である積算部35の校正が可能であり長期安定性の高いADコンバータを提供できる。

[0117] 上述ではVofopb、VGrの校正值は式（４５）と式（５１）で表される範囲の中央値にしていたが、式（４１）と式（４２）のKr1、Kr2、Ki1をkr1、kr2、ki1に置換えた式を使用して決定てもよい。

[0118] （変形例）

図１に示した自己校正機能付きＡＤコンバータ１００は、基準電圧が積算単位電圧になっていた。積算単位電圧を小さくするために中間電位を用いてもよい。図４に自己校正機能付きＡＤコンバータ１００の変形例を示す。

[0119] 図４に示す変形例は、中間電位V1を抵抗R1とR2の分圧で生成する。本構成での校正状態では、切替部のa10とb10を接続した状態で、オフセットキャンセル計測処理、積算単位計測処理、中間電位積算単位計測処理の順に処理を実行して、演算増幅器３５０のオフセット電圧と中間電位V1を用いた時の積算単位電圧を校正する。オフセットキャンセル計測処理と積算単位計測処理はSW5のa5とb5を接続すること以外は図１での処理と同じなため説明を割愛する。

[0120] 中間電位積算単位計測処理は、SW5のa5とc5を接続した状態において、オフセットキャンセル計測処理と同様に初期・比較ステップと電荷蓄積ステップと電荷転送ステップとで構成される。はじめにSW3を接続してC2の電荷をゼロに初期化し、SW1のa1とb1の接続、SW2のa2とb2の接続、SW4のa4とb4の接続、SW3の切断を実施する。はじめの初期化以降SW3は切断を維持する。

[0121] オフセットキャンセル計測処理と異なるところは、SW5により電荷蓄積ステップでC1に基準電圧Vrefではなく中間電位V1が接続されるところであり、C1に蓄積されている電荷Q1a,1は以下の式で表される。

[0122] [数40]

$$Q1a,1 = C1 \left\{ V1 - \frac{A}{A+1} Vofop \right\} \quad (60)$$

[0123] C2とCpに蓄積されている電荷Q2a,1とQpa,1は式（５）と式（６）と同じである。

[0124] 電荷転送ステップにおいては、C1、C2、Cpに蓄積される電荷Q1b,1、Q2b,1、Qpb,1は式(7)、式(8)、式(9)と同じである。

[0125] 電荷転送ステップの前後で演算増幅器350の負の入力に接続された容量に蓄積された電荷は保存される。このため、Vopb,1とVop,0の関係式は以下のようになる。

[0126] [数41]

$$\begin{aligned}
 & -Q1a,1 + Qpa,1 - Q2a,1 = -Q1b,1 + Qpb,1 - Q2b,1 \\
 & -C1 \left\{ V1 - \frac{A}{A+1} Vofop \right\} + Cp \frac{A}{A+1} Vofop - C2 \left\{ \frac{A+1}{A} Vopb,0 - Vofop \right\} \\
 & = C1 \left(-\frac{1}{A} Vopb,1 + Vofop \right) + Cp \left[-\frac{1}{A} Vopb,1 + Vofop \right] - C2 \left\{ \frac{A+1}{A} Vopb,1 - Vofop \right\} \\
 & \left(\frac{C1}{A} + \frac{Cp}{A} + \frac{A+1}{A} C2 \right) Vopb,1 = C1 \left(V1 + \frac{A}{A+1} Vofop \right) + C2 \frac{A+1}{A} Vop,0 + Cp \frac{A}{A+1} Vofop \\
 & Vopb,1 = \frac{AC1}{C1+Cp+(A+1)C2} \left(V1 + \frac{A}{A+1} Vofop \right) + \frac{(A+1)C2}{C1+Cp+(A+1)C2} Vop,0 \\
 & + \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} Vofop
 \end{aligned} \tag{61}$$

[0127] 再度、初期・比較ステップに遷移する時の動作は図1と同じため、演算増幅器350の出力Vop,1とVopb,1の関係は式(11)と同じである。このため、Vop,1とVop,0の関係式は以下の式となる。

[0128] [数42]

$$\begin{aligned}
 Vop,1 = & \frac{AC1}{C1+Cp+(A+1)C2} \left(V1 + \frac{1}{A+1} Vofop \right) + \frac{(A+1)C2}{C1+Cp+(A+1)C2} Vop,0 \\
 & + \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} Vofop
 \end{aligned} \tag{62}$$

[0129] 式(62)から、初期・比較ステップと電荷蓄積ステップと電荷転送ステップをk回繰り返した時の演算増幅器350の出力Vop,kは以下の式で表される。

[0130]

[数43]

$$\begin{aligned} V_{op, k} &= k \frac{AC1}{C1+Cp+(A+1)C2} V1 + \frac{A}{A+1} V_{ofop} \\ &= k V_{Gr2} + V_{ofopb} \end{aligned} \quad (63)$$

$$V_{Gr2} = \frac{AC1}{C1+Cp+(A+1)C2} V1 \quad (64)$$

[0131] 中間電位積算単位計測処理でも、オフセットキャンセル計測処理と同様に、クロス・バースイッチ 33 の s11 と s13 および s12 と s14 を接続した状態と s11 と s14 および s12 と s13 を接続した状態で基準電圧と演算増幅器 350 の出力を比較する。クロス・バースイッチ 33 の s11 と s13 および s12 と s14 を接続した状態では、比較器 34 の正の入力に演算増幅器 350 の出力が接続され、負の入力に基準電圧 V_{ref} が接続される。演算増幅器 350 の出力 $V_{op, k}$ が小さい時では比較器 34 から比較信号が出力されず、 $V_{op, k} + V_{ofc}$ が V_{ref} を超えたら比較信号が出力される。初期・比較ステップから電荷転送ステップを繰返し、はじめて比較信号の検知した積算回数を $kb1+1$ とすると $kb1$ を第 1 の中間電位積算回数と定義する。第 1 の中間電位積算回数 $kb1$ は以下の方程式が成立する。

[0132] [数44]

$$V_{ref} = V_{Gr2} (kb1 + \delta kb1) + V_{ofopb} + V_{ofc} \quad (65)$$

[0133] 式 (65) で左辺が比較器 34 の負の入力電圧であり、右辺が正の入力電圧に比較器 34 のオフセット電圧を加算した電圧である。 $\delta kb1$ は 0 以上 1 未満の実数であり、 $V_{Gr2} \delta kb1$ が V_{ref} と積算回数 $kb1$ のときの演算増幅器 350 の出力と比較器 34 のオフセット電圧との差を表す。

[0134] クロス・バースイッチ 33 の s11 と s14 および s12 と s13 を接続した状態では、比較器 34 の正の入力には V_{ref} が接続され、負の入力には演算増幅器 350 の出力が接続される。この場合で積算回数が低い時では正の入力が大きいので比較信号が出力されている。初期・比較ステップから電荷転送ステップ

を繰返して、はじめて比較信号の出力が停止した回数を $kb2+1$ とすると $kb2$ を第2の中間電位積算回数と定義する。第2のオフセットキャンセル積算回数 $kb2$ は以下の方程式が成立する。

[0135] [数45]

$$VGr2 (kb2 + \delta kb2) + Vofopb = Vref + Vofc \quad (66)$$

[0136] $\delta kb2$ は0以上1未満の実数である。

[0137] 図1の実施例と同様にオフセットキャンセル計測処理と積算単位計測処理は実施するため、第1のオフセットキャンセル積算回数 $kr1$ 、第2のオフセットキャンセル積算回数 $kr2$ 、第1の積算回数 $ki1$ が得られる。また図1の実施例と同様に、 $kr1$ 、 $kr2$ 、 $ki1$ はそれぞれ式(21)、式(24)、式(39)が成立し、式展開を簡単にするため、 $Kr1=kr1+\delta kr1$ 、 $Kr2=kr2+\delta kr2$ 、 $Ki1=ki1+\delta ki1$ として、 $Vofopb$ と VGr との間に式(41)、式(42)が成立する。

[0138] 式(65)と式(66)においても $Kb1=kb1+\delta kb1$ 、 $Kb2=kb2+\delta kb2$ として、式(65)と式(66)の差と式(21)と式(24)の差との差をとると $VGr2$ について以下の式を得る。

[0139] [数46]

$$\begin{aligned} VGr2 - VGr2Kb2 &= VGr2Kb1 - VGr2Kr1 \\ VGr2 &= \frac{Kr1+Kr2}{Kb1+Kb2} VGr = \frac{2(Vref-Vofopb)}{Kb1+Kb2} = \frac{2Ki1-Kr1}{(Kb1+Kb2)Ki1} Vref \end{aligned} \quad (67)$$

[0140] $Vofopb$ については、図1の実施例とオフセットキャンセル計測処理と積算単位計測処理により得られるため、式(46)で決定できる。式(67)を $\delta kr1$ 、 $\delta ki1$ 、 $\delta kb1$ 、 $\delta kb2$ で偏微分すると以下の式を得る。

[0141]

[数47]

$$\frac{\partial V_{Gr2}}{\partial (\delta kr1)} = - \frac{2}{Kb1+Kb2} \frac{\partial V_{ofopb}}{\partial (\delta kr1)} < 0 \quad (68)$$

$$\frac{\partial V_{Gr2}}{\partial (\delta ki1)} = - \frac{2}{Kb1+Kb2} \frac{\partial V_{ofopb}}{\partial (\delta kr1)} > 0 \quad (69)$$

$$\frac{\partial V_{Gr2}}{\partial (\delta kb1)} = - \frac{2(V_{ref}-V_{ofopb})}{(Kb1+Kb2)^2} < 0 \quad (70)$$

$$\frac{\partial V_{Gr2}}{\partial (\delta kb2)} = - \frac{2(V_{ref}-V_{ofopb})}{(Kb1+Kb2)^2} < 0 \quad (71)$$

[0142] 式(68)から式(71)よりVGr2は $\delta ki1$ に対しては単調増加であり、 $\delta kr1$ 、 $\delta kb1$ 、 $\delta kb2$ に対しては単調減少である。

[0143] [数48]

$$\frac{2ki1-kr1-1}{(kb1+kb2+2)ki1} V_{ref} < V_{Gr2} < \frac{2ki1-kr1+2}{(kb1+kb2)(ki1+1)} V_{ref} \quad (72)$$

[0144] VGr2を式(72)の範囲の中央値である式(73)で表されるVGr2cに設定すれば式(74)で表される ΔV_{Gr2} 未満の精度でVGr2を導出できる。

[0145] [数49]

$$V_{Gr2c} = \frac{2ki1-kr1+2}{2(kb1+kb2)(ki1+1)} V_{ref} + \frac{2ki1-kr1-1}{2(kb1+kb2+2)ki1} V_{ref} \quad (73)$$

$$\Delta V_{Gr2} = \frac{2ki1-kr1+2}{2(kb1+kb2)(ki1+1)} V_{ref} - \frac{2ki1-kr1-1}{2(kb1+kb2+2)ki1} V_{ref} \quad (74)$$

[0146] 以上のように、演算増幅器350のオフセットや利得、積算単位電圧を構成する容量等が経時変化で変動しても上述の校正状態の処理によって、演算増幅器350の出力に現れる演算増幅器350のオフセットであるVofopb、積算単位電圧VGrを所定の精度で導出できる。

[0147] 変換状態では切替部32のa10とc10を接続し、SW5のa5とc5を接続する。サンプルホールド部31において入力信号を保持するとともに、SW3を接続して

C2の電荷をリセットする。この後、中間電位積算単位計測処理と同様の処理により、クロス・バースイッチ33のs11とs13およびs12とs14を接続した場合とクロス・バースイッチ33のs11とs14およびs12とs13を接続した場合とで、積算部35の出力が保持した入力信号と同じ大きさになる積算回数を求める。

[0148] 中間電位積算単位計測処理の初期・比較ステップ、電荷蓄積ステップ、電荷転送ステップをk回繰り返した時の積算部35の出力 $V_{op,k}$ は式(63)で表される。サンプルホールド部で31保持している電圧を V_{in} とすると、クロス・バースイッチ33のs11とs13およびs12とs14を接続した場合には、比較器34の負の入力には V_{in} が入力され、正の入力には $V_{op,k}$ が入力される。この場合で比較器34からはじめて比較信号が出力された時の積算回数を $km1$ とすると以下の式が成立する。

[0149] [数50]

$$V_{in} = V_{Gr2} (km1 + \delta km1) + V_{ofopb} + V_{ofc} \quad (75)$$

[0150] $\delta km1$ は0以上1未満の実数であり $V_{Gr2} \delta km1$ が V_{in} と積算回数 $km1$ の積算部35の出力および比較器34のオフセットの和との差を表す。

[0151] クロス・バースイッチ33のs11とs14およびs12とs13を接続した場合には、比較器34の負の入力には $V_{op,k}$ が入力され、正の入力には V_{in} が入力される。この場合では積算回数が低い時では比較器34の正の入力のほうが大きいため、比較信号が出力されている。積算回数が大きくなり比較器からはじめて比較信号が停止された時の積算回数を $km2$ とすると以下の式が成立する。

[0152] [数51]

$$V_{Gr2} (km2 + \delta km2) + V_{ofopb} = V_{in} + V_{ofc} \quad (76)$$

[0153] $\delta km2$ は0以上1未満の実数であり $V_{Gr} \delta km2$ が V_{in} および比較器34のオフセットの和と積算回数 $km1$ の積算部35の出力との差を表す。

[0154] 式(75)と式(76)の差をとることで比較器34のオフセットVofcが相殺され以下の式を得る。

[0155] [数52]

$$\begin{aligned} V_{in} - V_{Gr2}(km2 + \delta km2) - V_{ofopb} &= V_{Gr2}(km1 + \delta km1) + V_{ofopb} - V_{in} \\ V_{in} &= \frac{V_{Gr2}}{2}(km1 + \delta km1 + km2 + \delta km2) + V_{ofopb} \end{aligned} \quad (77)$$

[0156] V_{in} は $\delta km1$ および $\delta km2$ に対していずれも単調増加であり、 $\delta km1$ および $\delta km2$ は0以上1未満の実数のため、 V_{in} は以下の範囲内に存在する。

[0157] [数53]

$$\frac{V_{Gr2}}{2}(km1 + km2) + V_{ofopb} \leq V_{in} < \frac{V_{Gr2}}{2}(km1 + km2 + 2) + V_{ofopb} \quad (78)$$

[0158] 式(78)の中央値である式(79)を V_{in} として決定すれば、 V_{in} は式(80)の精度で求められる。

[0159] [数54]

$$\begin{aligned} V_{in} &= \frac{1}{2} \left\{ \frac{V_{Gr2}}{2}(km1 + km2 + 2) + V_{ofopb} + \frac{V_{Gr2}}{2}(km1 + km2) + V_{ofopb} \right\} \\ &= \frac{V_{Gr2}}{2}(km1 + km2 + 1) + V_{ofopb} \end{aligned} \quad (79)$$

$$\begin{aligned} \Delta V_{in} &= \frac{1}{2} \left\{ \frac{V_{Gr2}}{2}(km1 + km2 + 2) + V_{ofopb} - \frac{V_{Gr2}}{2}(km1 + km2) + V_{ofopb} \right\} \\ &= \frac{V_{Gr2}}{2} \end{aligned} \quad (80)$$

[0160] 以上の説明で示した実施形態により、比較器34のオフセット、演算増幅器350のオフセットや利得、積算単位電圧を構成する容量等が経時変化により変動しても、比較器34のオフセットとDAコンバータのアナログ値出力部である積算部35の校正が可能であり長期安定性の高いADコンバータを提供できる。

[0161] 上述ではVofopb、VGr2は式(45)と式(72)で表される範囲の中央値にしていたが、式(41)と式(67)のKr1、Ki1、Kb1、Kb2をkr1、ki1、k

b1、kb2に置換えた式を使用して決定してもよい。

[0162] 〔第2実施形態〕

図5は、本発明の第2実施形態に係る自己校正機能付きADコンバータの機能構成例を示す機能ブロック図である。図5に示す自己校正機能付きADコンバータ200は、自己校正機能付きADコンバータ100（図1）に対して積算部の構成が異なる。

[0163] 自己校正機能付きADコンバータ200の積算部55は、単位コンデンサ C_o （以降、 C_o ）と、 C_o に電荷を供給する電流源56と、 C_o に電荷を供給する際に接続するSW5と、 C_o に蓄積された電荷をリセットするSW6と、比較器34のオフセットを判定する際に接続するSW7とで構成される。

[0164] 本実施形態での積算動作について説明する。積算は所定の時間単位の整数倍の時間の間で電流源56から C_o に電荷を供給することで実施される。図6（a）にクロス・バースイッチ33のs11とs13およびs12とs14を接続した場合の等価回路モデルを示す。本等価回路では C_o の電流源側に接続されている電極をプラス（+）とし、グランド側をマイナス（-）としている。所定の時間単位を Δt とすると、 Δt のk倍の時間 $k\Delta t$ で電流源56から供給される電荷は $I_{ok}\Delta t$ I_o となる。比較器の正の入力側に存在する寄生容量 C_{p1} を考慮すると、 C_o の電圧は以下の式で表される。

[0165] [数55]

$$V_o = \frac{I_o}{C_o + C_{p1}} \Delta t k \quad (81)$$

[0166] 図6（b）に示すクロス・バースイッチ33のs11とs14およびs12とs13を接続した場合では、 C_o には比較器34の負の入力側の寄生容量 C_{p2} が接続される。このため、 Δt のk倍の時間 $k\Delta t$ で電流源から供給された電荷によって生じる C_o の電圧 V_o は以下の式で表される。

[0167] [数56]

$$V_o = \frac{I_o}{C_o + C_{p2}} \Delta t k \quad (82)$$

- [0168] このように電圧 V_o は所定の時間 Δt の整数倍 k に比例する。
- [0169] 本実施形態の校正状態では、切替部32のa10とb10を接続した状態でオフセット極性判定処理、オフセット計測処理、積算単位計測処理の順に処理を実行して比較器34のオフセット電圧と積算単位電圧を校正する。
- [0170] オフセット極性判定処理は、校正制御部41のオフセット極性判定部410が実行する。また、オフセット計測処理、及び積算単位計測処理は、校正制御部41のオフセット計測処理部411と積算単位計測処理部412がそれぞれ実行する。
- [0171] オフセット極性判定処理では、制御・処理部から出力する動作制御信号により、SW7を接続状態にして、SW5とSW6を切断状態にする。また、クロス・バースイッチ33のs11とs13およびs12とs14を接続する。
- [0172] 比較器34のオフセット電圧を V_{ofc} とすると、比較器34の正の入力には等価的に $V_{ref}+V_{ofc}$ が入力され、負の入力には V_{ref} が入力される。このため $V_{ofc}>0$ の場合では比較器34の出力の最大値である高出力電圧が出力され、 $V_{ofc}<0$ の場合には比較器34の出力の最小値である低出力電圧が出力される。したがって、 $V_{ofc}>0$ の場合では比較信号が高出力電圧となり、 $V_{ofc}<0$ の場合では比較信号が低出力電圧となる。オフセット極性判定部410は、比較信号が高出力電圧を検出した場合にはクロス・バースイッチ33のs11とs14およびs12とs13を接続し、低出力電圧を検出した場合にはクロス・バースイッチ33の接続を変えずにオフセット計測処理に移行する。
- [0173] オフセット計測処理は校正制御部41のオフセット計測処理部411が実行する。オフセット計測処理では、SW5を切断状態にしてから、SW7を接続状態にした後切断状態にする。この後、比較器の出力が変化するまで電荷蓄積ステップと比較ステップを繰り返す。以下では $V_{ofc}>0$ の場合すなわちクロス・バースイッチ33のs11とs14およびs12とs13を接続した場合（図6（b）に相当）で説明する。
- [0174] 電荷蓄積ステップでは所定の時間 Δt の期間SW5を接続状態にして、その後S

W5を切断状態にする。電流源56からみてCoと寄生容量Cp2は並列に接続されているため、所定の時間 Δt の期間に電流源56から供給された電荷はCoとCp2に生じる電圧が同じになるように蓄積される。所定の時間 Δt の期間SW5を接続状態にする前後のCoとCp2に蓄積された電荷による電圧（以下ではCoの電圧と記述する）をそれぞれ $V_{o,0}$ 、 $V_{o,1}$ とすると、所定の時間 Δt の期間で電流源から供給された電荷 $\Delta t \cdot I_o$ と電荷保存則から以下の式が得られる。

[0175] [数57]

$$\begin{aligned} (C_o + C_{p2})V_{o,1} &= (C_o + C_{p2})V_{o,0} + \Delta t I_o \\ V_{o,1} &= V_{o,0} + \frac{\Delta t I_o}{C_o + C_{p2}} \end{aligned} \quad (83)$$

[0176] 次に、比較ステップでは、制御部40により比較器34の出力をモニタする。比較器34の正の入力は等価的に $V_{ref} + V_{ofc}$ であり、式(83)で表される負の入力が大きければ比較器34の出力は低出力電圧となり、負の入力が小さければ比較器34の出力は高出力電圧となる。比較器34の出力が高出力電圧である場合では、電荷蓄積ステップに移行する。

[0177] $V_{ofc} > 0$ の場合では比較器の出力がはじめの高出力電圧から低出力電圧になるまで、電荷蓄積ステップと比較ステップを繰り返す。式(83)よりCoの電圧は等差級数で表されるため、電荷蓄積ステップと比較ステップをk回繰り返した時のCoの電圧 $V_{o,k}$ は以下の式となる。

[0178] [数58]

$$V_{o,k} = k \frac{\Delta t I_o}{C_o + C_{p2}} + V_{o,0} = k V_{Gi} + V_{o,0} \quad (84)$$

$$V_{Gi} = \frac{\Delta t I_o}{C_o + C_{p2}} \quad (85)$$

[0179] オフセット計測処理では、はじめにSW7を接続状態にするため、 $V_{o,0}$ は V_{ref} となる。図7に比較器34の正の入力電圧の $V_{ref} + V_{ofc}$ に対する負の入力電圧 $V_{o,k}$ と積算回数kの関係を示す。積算回数が増加するとともに $V_{o,k}$ は増加し V_r

ef+Vofcに近づいていく。比較器34の出力がはじめの出力の高出力電圧から低出力電圧に変化する積算回数をke+1とするとkeをオフセット積算回数と定義する。比較器の正と負の入力が同等の時の以下の式が成立する。

[0180] [数59]

$$V_{ref} + V_{ofc} = (k_e + \delta k_e) V_{Gi} + V_{ref} \quad (86)$$

[0181] 式(86)において δk_e は0以上1未満の実数であり、 $V_{Gi} \delta k_e$ が $V_{ref}+V_{ofc}$ と積算回数keのときのCoの電圧の差を表す。

[0182] 積算単位計測処理は校正制御部41の積算単位計測処理部412が実行する。Vofc>0の場合での積算単位計測処理では、SW7を切断状態にする。はじめにクロス・バースイッチ33のs11とs14およびs12とs13を接続した状態で第1の積算回数を計測し、次にクロス・バースイッチ33のs11とs13およびs12とs14を接続した状態で第2の積算回数を計測する。第1の積算回数と第2の積算回数の計測では、電荷蓄積ステップと比較ステップを繰返し実行する。

[0183] SW5を切断状態にした後、SW6を接続状態にしてCoに蓄積された電荷をリセットする。この後電荷蓄積ステップにおいて、所定の時間 Δt の期間SW5を接続状態にして、その後SW5を切断状態にする。所定の時間 Δt の期間SW5を接続状態にする前後のCoとCp2の電圧のそれぞれを $V_{o,0}$ 、 $V_{o,1}$ とすると、以下の関係式を得る。

[0184] [数60]

$$\begin{aligned} (C_o + C_{p2})V_{o,1} &= (C_o + C_{p2})V_{o,0} + \Delta t I_o \\ V_{o,1} &= V_{o,0} + \frac{\Delta t I_o}{C_o + C_{p2}} \end{aligned} \quad (87)$$

[0185] 比較ステップでは比較器34の出力を制御・処理部でモニタする。比較器34の出力がはじめの高出力電圧から低出力電圧になるまで、電荷蓄積ステップと比較ステップを繰返す。k回繰り返した時のCoの電圧は式(84)と同じである。比較器34の出力がはじめの出力の高出力電圧から低出力電圧に

変化する積算回数を $kf1+1$ とすると $kf1$ を第1の積算回数とする。第1の積算回数には以下の方程式が成立する。

[0186] [数61]

$$V_{ref} + V_{ofop} = (kf1 + \delta kf1) V_{Gi} \quad (88)$$

[0187] 式(88)において $\delta kf1$ は0以上1未満の実数であり、 $V_{Gi} \delta kf1$ が $V_{ref} + V_{ofc}$ と積算回数 $kf1$ のときの C_o の電圧の差を表す。

[0188] 次に、クロス・バースイッチ33の $s11$ と $s13$ および $s12$ と $s14$ を接続して $SW5$ を切断状態にした後、 $SW6$ を接続状態にして C_o に蓄積された電荷をリセットする。この後、第2の積算単位電圧が得られるまで電荷蓄積ステップと比較ステップを繰返し実行する。この状態での最初の比較器34の出力は低出力電圧となる。

[0189] 電荷蓄積ステップにおいて所定の時間 Δt の期間 $SW5$ を接続状態にして、その後 $SW5$ を切断状態にする。クロス・バースイッチ33の $s11$ と $s13$ および $s12$ と $s14$ の接続は図6(a)の等価回路に相当するため、 C_o と C_{p1} が並列に接続されている。所定の時間 Δt の期間 $SW1$ を接続状態にする前後の C_o の電圧 $V_{o,0}$ 、 $V_{o,1}$ の関係式は、式(83)の C_{p2} を C_{p1} に置き換えた式となる。

[0190] [数62]

$$V_{o,1} = V_{o,0} + \frac{\Delta t I_o}{C_o + C_{p1}} \quad (89)$$

[0191] 比較ステップでは、制御部40により比較器34の出力をモニタする。比較器34の出力が最初の低出力電圧から高出力電圧になるまで、電荷蓄積ステップと比較ステップを繰返し実行する。 k 回繰返した時の比較器の出力は、 $V_{o,0}$ がゼロであることから以下の式で表される。

[0192]

[数63]

$$V_{o, k} = k \frac{\Delta t I_o}{C_o + C_{p1}} = k V_{Gj} \quad (90)$$

$$V_{Gj} = \frac{\Delta t I_o}{C_o + C_{p1}} \quad (91)$$

[0193] 比較ステップにおいて比較器34の出力がはじめの出力の低出力電圧から高出力電圧に変化する積算回数を $kf2+1$ とすると $kf2$ を第2の積算回数とする。第2の積算回数には以下の方程式が成立する。

[0194] [数64]

$$V_{ref} = (kf2 + \delta kf2)V_{Gj} + V_{ofop} \quad (92)$$

[0195] 式(92)において $\delta kf2$ は0以上1未満の実数であり、 $V_{Gi} \delta kf2$ が V_{ref} とそれぞれ積算回数 $kf2$ のときの C_o の電圧と V_{ofc} の和との差を表す。

[0196] こののち、 V_{Gj} 、 V_{ofc} を決定する。式展開を簡単にするため、 $K_e = k_e + \delta k_e$ 、 $K_{f1} = k_{f1} + \delta k_{f1}$ 、 $K_{f2} = k_{f2} + \delta k_{f2}$ とする。式(86)より以下の式を得る。

[0197] [数65]

$$V_{Gi} = \frac{V_{ofc}}{K_e} \quad (93)$$

[0198] 式(88)に式(93)を代入すると以下の式を得る。

[0199] [数66]

$$\begin{aligned} V_{ref} + V_{ofc} &= K_{f1} \frac{V_{ofc}}{K_e} \\ V_{ofc} &= \frac{K_e}{K_{f1} - K_e} V_{ref} \end{aligned} \quad (94)$$

[0200] 式(92)より以下の式を得る。

[0201] [数67]

$$V_{ref} = K_{f2} V_{Gj} + V_{ofc}$$

$$V_{Gj} = \frac{V_{ref} - V_{ofc}}{K_{f2}} \quad (95)$$

[0202] V_{Gj} 、 V_{ofc} には0以上1未満の未知の実数 δk_e 、 δk_{f1} 、 δk_{f2} が含まれおり、この未知の実数を除去した V_{Gj} 、 V_{ofc} を決定する方法を以下で説明する。

[0203] 式(94)を δk_e 、 δk_{f1} について偏微分すると以下の式を得る。

[0204] [数68]

$$\frac{\partial V_{ofc}}{\partial (\delta k_e)} = \frac{1}{K_{f1} - K_e} V_{ref} + \frac{K_e}{(K_{f1} - K_e)^2} V_{ref} = \frac{K_{f1}}{(K_{f1} - K_e)^2} V_{ref} > 0 \quad (96)$$

$$\frac{\partial V_{ofc}}{\partial (\delta k_{f1})} = -\frac{K_e}{(K_{f1} - K_e)^2} V_{ref} < 0 \quad (97)$$

[0205] 式(96)、式(97)より、 δk_{f1} については V_{ofc} は単調減少であり、 δk_e については単調増加である。このため V_{ofc} の範囲は以下の式で表される。

[0206] [数69]

$$\frac{k_e}{k_{f1} - k_e + 1} V_{ref} < V_{ofc} < \frac{k_e + 1}{k_{f1} - k_e - 1} V_{ref} \quad (98)$$

[0207] V_{ofc} を式(98)の範囲の中央値である式(99)で表される V_{ofcc} に設定すれば式(100)で表される ΔV_{ofc} 未満の精度で V_{ofc} の校正值を導出できる。

[0208] [数70]

$$V_{ofcc} = \frac{k_e + 1}{2(k_{f1} - k_e - 1)} V_{ref} + \frac{k_e}{2(k_{f1} - k_e + 1)} V_{ref} \quad (99)$$

$$\Delta V_{ofc} = \frac{k_e + 1}{2(k_{f1} - k_e - 1)} V_{ref} - \frac{k_e}{2(k_{f1} - k_e + 1)} V_{ref} \quad (100)$$

[0209] 式(95)を δk_e 、 δk_{f1} 、 δk_{f2} について偏微分すると以下の式を得る。

[0210] [数71]

$$\frac{\partial VG_j}{\partial (\delta k_e)} - \frac{\partial V_{ofop}}{\partial (\delta k_e)} < 0 \quad (101)$$

$$\frac{\partial VG_j}{\partial (\delta k_{f1})} = - \frac{\partial V_{ofop}}{\partial (\delta k_{f1})} > 0 \quad (102)$$

$$\frac{\partial VG_j}{\partial (\delta k_{f2})} = - \frac{V_{ref} - V_{ofop}}{K_{f2}^2} < 0 \quad (103)$$

[0211] 式(101)、式(102)、式(103)より、 δk_e 、 δk_{f2} については VG_j は単調減少であり、 δk_{f1} については単調増加である。式(95)に式(94)を代入すると以下の式になり、 VG_j の範囲は式(104)で表される。

[0212] [数72]

$$VG_j = \frac{V_{ref} - V_{ofc}}{K_{f2}} = \frac{V_{ref}}{K_{f2}} \left(1 - \frac{K_e}{K_{f1} - K_e} \right) = \frac{K_{f1} - 2K_e}{K_{f2}(K_{f1} - K_e)} V_{ref}$$

$$\frac{k_{f1} - 2k_e - 2}{(k_{f2} + 1)(k_{f1} - k_e - 1)} V_{ref} < VG_j < \frac{k_{f1} - 2k_e + 1}{(k_{f2})(k_{f1} - k_e + 1)} V_{ref} \quad (104)$$

[0213] VG_j を式(104)の範囲の中央値である式(105)で表される VG_{jc} に設定すれば式(106)で表される ΔVG_j 未満の精度で VG_j の校正值を導出できる。

[0214] [数73]

$$VG_{jc} = \frac{k_{f1} - 2k_e + 1}{2k_{f2}(k_{f1} - k_e + 1)} V_{ref} + \frac{k_{f1} - 2k_e - 2}{2(k_{f2} + 1)(k_{f1} - k_e - 1)} V_{ref} \quad (105)$$

$$\Delta VG_j = \frac{k_{f1} - 2k_e + 1}{2k_{f2}(k_{f1} - k_e + 1)} V_{ref} - \frac{k_{f1} - 2k_e - 2}{2(k_{f2} + 1)(k_{f1} - k_e - 1)} V_{ref} \quad (106)$$

[0215] 以上のように、比較器のオフセットや利得、積算単位を構成する容量等が経時変化で変動しても上述の校正状態で処理によって、比較器34のオフセット V_{ofc} 、積算単位電圧 VG_j の校正值を所定の精度で導出できる。

[0216] 上述の説明では $V_{ofc} > 0$ の場合で説明したが、 $V_{ofc} < 0$ でも V_{Gj} 、 V_{ofc} の校正は可能である。

[0217] オフセット極性判定処理において $V_{ofc} < 0$ と判定した場合は、クロス・バースイッチ 3 3 の s_{11} と s_{13} および s_{12} と s_{14} を接続したまま、オフセット計測処理に移行する。

[0218] オフセット計測処理では、クロス・バースイッチ 3 3 以外のスイッチの接続は $V_{ofc} > 0$ の場合と同じであるため説明を割愛する。

[0219] クロス・バースイッチ 3 3 の s_{11} と s_{13} および s_{12} と s_{14} を接続した状態は図 6 (a) に相当するため、寄生容量は C_{p1} となる。このため、電荷蓄積ステップと比較ステップを k 回繰返した時の電圧 $V_{o, k}$ は式 (8 4) の C_{p2} を C_{p1} に置換えた以下の式となる。

[0220] [数74]

$$V_{o, k} = k \frac{\Delta t I_o}{C_o + C_{p1}} + V_{o, 0} = k V_{Gj} + V_{o, 0} \quad (107)$$

[0221] オフセット計測処理では、はじめに SW_7 を接続状態にした後切断状態にするため $V_{o, 0} = V_{ref}$ となる。クロス・バースイッチ 3 3 の s_{11} と s_{13} および s_{12} と s_{14} を接続した状態では比較器の正の入力に $V_{o, k}$ が入力され、等価的に $V_{o, k} + V_{ofc}$ と負の入力の V_{ref} が比較される。積算回数が増加するとともに $V_{o, k}$ は増加し V_{ref} に近づいていく。比較器 3 4 の出力がはじめの出力の低出力電圧から高出力電圧に変化する積算回数を $k_e + 1$ とすると k_e をオフセット積算回数と定義する。比較器の正と負の入力が同等の時の以下の式が成立する。

[0222] [数75]

$$V_{ref} = (k_e + \delta k_e) V_{Gj} + V_{ref} + V_{ofc} \quad (108)$$

[0223] 式 (1 0 8) において δk_e は0以上1未満の実数であり、 $V_{Gj} \delta k_e$ が V_{ref} と積算回数 k_e のときの C_o の電圧の差を表す。

[0224] $V_{ofc} < 0$ の場合での積算単位計測処理では、クロス・バースイッチ 33 の s11 と s13 および s12 と s14 を接続した状態で電荷蓄積ステップと比較ステップを繰り返し実行して第 1 の積算回数を計測する。SW7 の接続は $V_{ofc} > 0$ の場合と同じである。比較器 34 の正の入力に C_0 と C_{p1} の電圧が入力され負の入力に V_{ref} が入力されているため、 C_0 の電荷をリセットした時は比較器 34 の出力は低出力電圧が出力されている。

[0225] SW5 と SW6 の動作も $V_{ofc} > 0$ の場合と同じであるため詳細な説明を割愛する。所定の時間 Δt の期間 SW1 を接続状態にする前後の C_0 の電圧の $V_{o,0}$ 、 $V_{o,1}$ の関係式は式 (89) と同じである。

[0226] 比較器 34 の出力がはじめの出力の低出力電圧から高出力電圧に変化する積算回数を $k_{f1}+1$ とすると k_{f1} を第 1 の積算回数とする。第 1 の積算回数には以下の方程式が成立する。

[0227] [数76]

$$V_{ref} = (k_{f1} + \delta k_{f1}) V_{Gj} + V_{ofc} \quad (109)$$

[0228] 式 (109) において δk_{f1} は 0 以上 1 未満の実数であり、 $V_{Gj} \delta k_{f1}$ が V_{ref} と積算回数 k_{f1} のときの C_0 の電圧の差を表す。

[0229] 式展開を簡単にするため、 $K_e = k_e + \delta k_e$ 、 $K_{f1} = k_{f1} + \delta k_{f1}$ 、 $K_{j1} = k_{j1} + \delta k_{j1}$ 、 $K_{j2} = k_{j2} + \delta k_{j2}$ とする。式 (109) と式 (108) の差をとることにより以下の式を得る。

[0230] [数77]

$$0 = (K_{f1} - K_e) V_{Gj} - V_{ref}$$

$$V_{Gj} = \frac{V_{ref}}{K_{f1} - K_e} \quad (110)$$

[0231] 式 (108) に式 (110) を代入すると以下の式を得る。

[0232]

[数78]

$$0 = K_e V_{Gj} + V_{ofc}$$

$$V_{ofc} = \frac{-K_e}{K_{f1} - K_e} V_{ref} \quad (111)$$

[0233] 式(111)を δK_e 、 δK_{f1} について偏微分すると以下の式を得る。

[0234] [数79]

$$\frac{\partial V_{ofc}}{\partial (\delta K_e)} = \frac{-1}{K_{f1} - K_e} V_{ref} - \frac{K_e}{(K_{f1} - K_e)^2} V_{ref} = \frac{-K_{f1}}{(K_{f1} - K_e)^2} V_{ref} < 0 \quad (112)$$

$$\frac{\partial V_{ofc}}{\partial (\delta K_{f1})} = \frac{K_e}{(K_{f1} - K_e)^2} V_{ref} > 0 \quad (113)$$

[0235] 式(112)、式(113)より、 δK_e については V_{ofc} は単調減少であり、 δK_{f1} については単調増加である。このため V_{ofc} の範囲は以下の式で表される。

[0236] [数80]

$$\frac{-K_e - 1}{K_{f1} - K_e - 1} V_{ref} < V_{ofc} < \frac{-K_e}{K_{f1} - K_e + 1} V_{ref} \quad (114)$$

[0237] V_{ofc} を式(114)の範囲の中央値である式(115)で表される V_{ofcc} に設定すれば式(116)で表される ΔV_{ofc} 未満の精度で V_{ofc} の校正値を導出できる。

[0238] [数81]

$$V_{ofcc} = \frac{-K_e}{2(K_{f1} - K_e + 1)} V_{ref} + \frac{-K_e - 1}{2(K_{f1} - K_e - 1)} V_{ref} \quad (115)$$

$$\Delta V_{ofc} = \frac{-K_e}{2(K_{f1} - K_e + 1)} V_{ref} - \frac{-K_e - 1}{2(K_{f1} - K_e - 1)} V_{ref} \quad (116)$$

[0239] 式(110)を δK_e 、 δK_{f1} について偏微分すると以下の式を得る。

[0240] [数82]

$$\frac{\partial VG_j}{\partial (\delta ke)} = \frac{V_{ref}}{(Kf1 - Ke)^2} > 0 \quad (117)$$

$$\frac{\partial VG_j}{\partial (\delta kf1)} = -\frac{V_{ref}}{(Kf1 - Ke)^2} < 0 \quad (118)$$

[0241] 式(117)、式(118)より、 $\delta kf1$ については VG_j は単調減少であり、 δke については単調増加である。このため、 VG_j の範囲は式(119)で表される。

[0242] [数83]

$$\frac{V_{ref}}{kf1 - ke + 1} < VG_j < \frac{V_{ref}}{kf1 - ke - 1} \quad (119)$$

[0243] VG_j を式(180)の範囲の中央値である式(120)で表される VG_{jc} に設定すれば式(121)で表される ΔVG_j 未満の精度で VG_j の校正値を導出できる。

[0244] [数84]

$$VG_{jc} = \frac{V_{ref}}{2(kf1 - ke - 1)} + \frac{V_{ref}}{2(kf1 - ke + 1)} \quad (120)$$

$$\Delta VG_j = \frac{V_{ref}}{2(kf1 - ke - 1)} - \frac{V_{ref}}{2(kf1 - ke + 1)} \quad (121)$$

[0245] 以上により、 $V_{ofc} < 0$ の場合でも、比較器34のオフセットや利得、積算単位電圧を構成する容量等が経時変化で変動しても上述の校正状態で処理によって、比較器34のオフセット V_{ofc} 、積算単位電圧 VG_j の校正値を所定の精度で導出できる。

[0246] 変換状態では切替部32の $a10$ と $c10$ を接続し、サンプルホールド部31において入力信号を保持するとともに、 $SW6$ を接続して C_0 の電荷をリセットする。この後、 $V_{ofc} < 0$ の場合での積算単位計測処理と同様の処理により、クロス

・ バースイッチ 33 の s11 と s13 および s12 と s14 を接続した状態で Co の電圧が保持した入力信号と同じ大きさになる積算回数を求める。

[0247] この状態で電荷蓄積ステップと比較ステップを k 回繰返した時の Co の電圧 V_o , k は式 (90) となる。サンプルホールド部 31 で保持している電圧を V_{in} とすると、クロス・バースイッチ 33 の s11 と s13 および s12 と s14 を接続した場合は、比較器 34 の負の入力には V_{in} が入力され、正の入力には $V_{op, k}$ が入力される。この場合で比較器 34 から始めて比較信号が出力された時の積算回数を $km1$ とすると以下の式が成立する。

[0248] [数85]

$$V_{in} = VG_j (km1 + \delta km1) + V_{ofc} \quad (122)$$

[0249] $\delta km1$ は 0 以上 1 未満の実数であり $VG_j \delta km1$ が V_{in} と積算回数 $km1$ の積算回路の出力および比較器のオフセットの和との差を表す。 V_{in} は $\delta km1$ に対して単調増加であり、 $\delta km1$ は 0 以上 1 未満の実数のため、 V_{in} は以下の範囲内に存在する。

[0250] [数86]

$$VG_j km1 + V_{ofc} \leq V_{in} < VG_j (km1 + 1) + V_{ofc} \quad (123)$$

[0251] 式 (123) の中央値である式 (124) を V_{in} として決定すれば、 V_{in} は式 (125) の精度で求められる。このとき比較器 34 のオフセット電圧が正であれば、 VG_j と V_{ofc} にはそれぞれ式 (105) と式 (99) で導出した校正值を使用し、比較器 34 のオフセット電圧が負であれば VG_j と V_{ofc} にはそれぞれ式 (120) と式 (115) で導出した校正值を使用する。

[0252]

[数87]

$$\begin{aligned}
 V_{in} &= \frac{1}{2} \{ V_{Gj} (km1 + 1) + V_{ofc} + V_{Gj} km1 + V_{ofc} \} \\
 &= \frac{V_{Gr2}}{2} (2km1 + 1) + V_{ofc}
 \end{aligned}
 \tag{124}$$

$$\begin{aligned}
 \Delta V_{in} &= \frac{1}{2} \{ V_{Gj} (km1 + 1) + V_{ofc} - V_{Gj} km1 - V_{ofc} \} \\
 &= \frac{V_{Gj}}{2}
 \end{aligned}
 \tag{125}$$

[0253] 以上の説明で示した実施形態により、比較器34のオフセット、積算単位電圧を構成する容量等が経時変化により変動しても、比較器34のオフセットとD/Aコンバータのアナログ値出力部である積算部55の校正が可能であり長期安定性の高いA/Dコンバータを提供できる。

[0254] 上述では、比較器34のオフセット電圧が正であれば V_{ofc} 、 V_{Gj} は式(98)と式(104)で表される範囲の中央値にしていたが、式(94)と式(95)の K_e 、 K_{f1} 、 K_{f2} を k_e 、 k_{f1} 、 k_{f2} に置換えた式を使用して決定し、比較器34のオフセット電圧が負であれば V_{ofc} 、 V_{Gj} は式(114)と式(119)で表される範囲の中央値ではなく、式(110)と式(111)の K_e 、 K_{f1} を k_e 、 k_{f1} に置き換えた式を使用してもよい。

[0255] 以上説明したように本実施形態に係る自己校正機能付きA/Dコンバータ200は、校正のための測定器を必要としない自己校正機能付きA/Dコンバータであって、自らを校正する動作を制御する校正制御部41と変換対象の入力信号をデジタル信号に変換する動作を制御する変換制御部42を含む制御部40と、基準電圧 V_{ref} を出力する基準電圧部10と、所定の単位電圧を積算した積算電圧に変換する積算部55と、入力を2個有し積算電圧と入力電圧又は基準電圧 V_{ref} を比較する比較器34と、比較器の一方の入力に積算電圧を入力し他方の入力に入力電圧又は基準電圧を入力する場合と比較器の一方の入力に入力電圧又は基準電圧を入力し他方の入力に積算電圧を入力する場合とで接続を切替えるクロス・バースイッチ33とを含む積算変換部30

とを備える。

[0256] これにより、A/Dコンバータの外部に校正のための測定器が不要な自己校正機能付きA/Dコンバータを提供することができる。

[0257] また、校正制御部41は、比較器34のオフセット電圧の極性を判定するオフセット極性判定部410と、積算部55に基準電圧 V_{ref} を初期値として単位電圧を積算した積算電圧を生成させ、生成させた基準電圧 V_{ref} を初期値として単位電圧を積算した積算電圧と基準電圧 V_{ref} を比較器34で比較してオフセット積算回数 k_e を得るオフセット計測処理部411と、オフセット極性判定部410での判定の結果、比較器34のオフセット電圧の極性が正である場合には、積算部55に所定の単位電圧を積算した積算電圧を生成させ、所定の単位電圧を積算した積算電圧と基準電圧 V_{ref} の比較をクロス・バー・スイッチ33の接続を切り替えて行わせて第1の積算回数 k_{f1} と第2の積算回数 k_{f2} を得て、オフセット極性判定部410での判定の結果、比較器34のオフセット電圧の極性が負である場合には、積算部55に所定の単位電圧を積算した積算電圧を生成させ、所定の単位電圧を積算した積算電圧と基準電圧 V_{ref} の比較を行わせて、第1の積算回数 k_{f1} を得る積算単位計測処理部412とを備え、変換制御部は比較器34のオフセット電圧の極性が正である場合には、 k_e 、 k_{f1} 、 k_{f2} に基づいて得られた比較器34のオフセット電圧の校正值と積算単位計測部412での単位電圧の校正值とを用いて入力電圧をデジタル信号に変換し、比較器34のオフセット電圧の極性が負である場合には、 k_e と k_{f1} に基づいて得られた比較器34のオフセット電圧の校正值と単位電圧の校正值とを用いて入力電圧をデジタル信号に変換し、比較器34のオフセット電圧の極性が負である場合には、 k_e と k_{f1} に基づいて得られた比較器34のオフセット電圧の校正值と単位電圧の校正值とを用いて入力電圧をデジタル信号に変換する。

[0258] また、その積算変換部50は、電流源56と、電流源56が繰り返し接続されることで充電される単位コンデンサ C_0 と、単位コンデンサ C_0 の両端を接続させる第6スイッチ SW_6 と、電流源56と単位コンデンサ C_0 を繰り返し接続

する第5スイッチSW5と、第5スイッチSW5と接続される単位コンデンサ C_0 の一方の端子に、基準電圧部10を接続する第7スイッチSW7とを含み、オフセット極性判定部410は、第7スイッチSW7を接続させ、第5スイッチSW5と第6スイッチSW6を切断し、オフセット計測処理部411は、第5スイッチSW5を切断してから第7スイッチSW7を接続させた後に切断する。

[0259] また、比較器34のオフセット電圧が正である場合は、単位電圧が、オフセット計測処理部で計測したオフセット積算回数 k_e と第2の積算回数 k_{f2} に対して単調減少であり且つ第1の積算回数 k_{f1} に対しては単調増加である関係と、オフセット積算回数 k_e と積算単位計測処理部412で取得した第1の積算回数 k_{f1} および第2の積算回数 k_{f2} に所定の幅を設定したことで得られる単位電圧の範囲の中央値を単位電圧の校正值として決定し、比較器34のオフセット電圧がオフセット積算回数 k_e に対して単調増加であり且つ第1の積算回数 k_{f1} に対して単調減少である関係と、オフセット積算回数 k_e と積算単位計測処理部412で取得した第1の積算回数 k_{f1} に所定の幅を設定したことで得られる比較器34のオフセット電圧の範囲の中央値を比較器34のオフセット電圧の校正值に決定し、比較器34のオフセット電圧が負である場合は、単位電圧が、オフセット計測処理部411で計測したオフセット積算回数 k_e に対しては単調増加であり且つ第1の積算回数 k_{f1} に対しては単調減少である関係と、オフセット積算回数 k_e と積算単位計測処理部412で取得した第1の積算回数 k_{f1} に所定の幅を設定したことで得られる単位電圧の範囲の中央値を単位電圧の校正值として決定し、比較器34のオフセット電圧がオフセット積算回数 k_e に対して単調減少であり且つ第1の積算回数 k_{f1} に対して単調増加である関係と、オフセット積算回数 k_e と積算単位計測処理部412で取得した第1の積算回数 k_{f1} に所定の幅を設定したことで得られる比較器34のオフセット電圧の範囲の中央値を比較器34のオフセット電圧の校正值に決定する。

[0260] 以上説明した本実施形態に係る自己校正機能付きADコンバータ100によれば、比較器34のオフセット、演算増幅器350のオフセットや利得、

積算単位電圧を構成する容量等が経時変化により変動しても、比較器 34 のオフセットと D A コンバータのアナログ値出力部である積算部 35 の校正が可能であり長期安定性の高い A D コンバータを提供できる。

[0261] また、本実施形態に係る自己校正機能付き A D コンバータ 200 によれば、比較器 34 のオフセット、積算単位電圧を構成する容量等が経時変化により変動しても、比較器 34 のオフセットと D A コンバータのアナログ値出力部である積算部 55 の校正が可能であり長期安定性の高い A D コンバータを提供できる。

[0262] 本実施形態に係る自己校正機能付き A D コンバータ 100, 200 は、校正のための測定器を必要とせず、遠隔操作で自らを校正することができる。したがって、本発明の自己校正機能付き A D コンバータは、遠隔地にある多数のセンサと組み合わせて用いるのに好適である。

[0263] つまり、多数のセンサが配置された現場に作業者が出掛けなくても、遠隔操作で各々のセンサを校正することが可能になる。

[0264] なお、本発明は、上記の実施形態に限定されるものではなく、特許請求の範囲に記載された要旨の範囲内で変形が可能である。

符号の説明

- [0265] 10 : 基準電圧部
20, 40 : 制御部
21, 41 : 校正制御部
22, 42 : 変換制御部
21 : 校正制御部
22 : 変換制御部
30 : 積算変換部
31 : サンプルホールド部
32 : 切替部
33 : クロス・バースイッチ
34 : 比較器

3 5 : 積算部

1 0 0 , 2 0 0 : 自己校正機能付き A D コンバータ

2 1 0 : オフセットキャンセル計測処理部

2 1 1 : 積算単位計測処理部

4 1 0 : オフセット極性判定部

4 1 1 : オフセット計測処理部

4 1 2 : 積算単位計測処理部

請求の範囲

- [請求項1] 校正のための測定器を必要としない自己校正機能付き A D コンバータであって、
- 自らを校正する動作を制御する校正制御部と変換対象の入力電圧をデジタル信号に変換する動作を制御する変換制御部を含む制御部と、
- 基準電圧を出力する基準電圧部と、
- 所定の単位電圧を積算した積算電圧を生成する積算部と、入力を 2 個有し前記積算電圧と、前記入力電圧又は前記基準電圧とを比較する比較器と、前記比較器の一方の入力に前記積算電圧を入力し他方の入力に前記入力電圧又は前記基準電圧を入力する場合と、前記比較器の一方の入力に前記入力電圧又は前記基準電圧を入力し他方の入力に前記積算電圧を入力する場合とで接続を切替えるクロス・バースイッチとを含む積算変換部と
- を備える
- ことを特徴とする自己校正機能付き A D コンバータ。
- [請求項2] 前記積算部は、演算増幅器を含み、
- 前記校正制御部は、
- 前記積算部に前記演算増幅器のオフセット電圧を除去した単位電圧を積算させた積算電圧を生成させ、該積算電圧と前記基準電圧の比較を前記クロス・バースイッチの接続を切替えて行わせ、第 1 のオフセットキャンセル積算回数と第 2 のオフセットキャンセル積算回数を取得するオフセットキャンセル計測処理部と、
- 前記積算部に前記演算増幅器のオフセット電圧を含む単位電圧を積算させたオフセット積算電圧を生成させ、前記比較器に、該オフセット積算電圧と前記基準電圧との比較を行わせて第 1 の積算回数を取得する積算単位計測処理部を有し、
- 前記変換部は、前記第 1 のオフセットキャンセル積算回数と前記第

2 のオフセットキャンセル積算回数と前記第 1 の積算回数とに基づいて得られる前記演算増幅器のオフセット電圧の校正值と、前記演算増幅器のオフセット電圧を除去した単位電圧の校正值とを用いて前記入力電圧をデジタル信号に変換する

ことを特徴とする請求項 1 に記載の自己校正機能付き A/D コンバータ。

[請求項 3]

前記積算部は、

前記単位電圧を保持する第 1 コンデンサと、

前記積算電圧を保持する第 2 コンデンサと、

前記第 1 コンデンサの一方の端子を、前記基準電圧又は接地電圧に接続された前記演算増幅器の正入力端子に接続させる第 1 スイッチと、

前記第 1 コンデンサの他方の端子を、接地電圧又は前記演算増幅器の負入力端子に接続させる第 2 スイッチと、

前記第 2 コンデンサの両端を接続させる第 3 スイッチと、

前記第 2 コンデンサの他方の端子又は前記演算増幅器の負入力端子を、前記演算増幅器の出力端子に接続させる第 4 スイッチと

を含み、

前記オフセットキャンセル計測処理部は、

前記演算増幅器の負入力端子と前記演算増幅器の出力端子を前記第 4 スイッチで接続させた後に、前記第 1 コンデンサの他方の端子と前記演算増幅器の負入力端子を前記第 2 スイッチで接続させる

ことを特徴とする請求項 2 に記載の自己校正機能付き A/D コンバータ。

[請求項 4]

前記校正制御部は、

前記比較器のオフセット電圧の極性を判定するオフセット極性判定部と、

前記積算部に前記基準電圧を初期値として単位電圧を積算させた積

算電圧を生成させ、生成させた基準電圧を初期値として単位電圧を積算した積算電圧と前記基準電圧を前記比較器で比較してオフセット積算回数を得るオフセット計測処理部と、

前記オフセット極性判定部での判定の結果、前記比較器のオフセット電圧の極性が正である場合には、

前記積算部に所定の単位電圧を積算した積算電圧を生成させ、前記所定の単位電圧を積算した積算電圧と前記基準電圧の比較を前記クロス・バースイッチの接続を切替えて行わせて、第1の積算回数と第2の積算回数を得て、

前記オフセット極性判定部での判定の結果、前記比較器のオフセット電圧の極性が負である場合には、

前記積算部に所定の単位電圧を積算した積算電圧を生成させ、前記所定の単位電圧を積算した積算電圧と前記基準電圧の比較を行わせて、第1の積算回数を得る積算単位計測処理部とを備え、

前記変換部は、

前記比較器のオフセット電圧の極性が正である場合には、前記オフセット積算回数と前記第1の積算回数と第2の積算回数に基づいて得られた前記比較器のオフセット電圧の校正值と前記単位電圧の校正值とを用いて前記入力電圧をディジタル信号に変換し、

前記比較器のオフセット電圧の極性が負である場合には、前記オフセット積算回数と前記第1の積算回数に基づいて得られた前記比較器のオフセット電圧の校正值と前記単位電圧の校正值とを用いて前記入力電圧をディジタル信号に変換する

ことを特徴とする請求項1に記載の自己校正機能付きA/Dコンバータ。

[請求項5]

前記積算部は、

電流源と、

前記電流源が繰り返し接続されることで充電される単位コンデンサ

と、

前記単位コンデンサの両端を接続させる第6スイッチと、

前記電流源と前記単位コンデンサを繰り返し接続する第5スイッチ

と、

前記第5スイッチと接続される前記単位コンデンサの一方の端子に、
前記基準電圧を接続する第7スイッチと

を含み、

前記オフセット極性判定処理部は、

前記第7スイッチを接続させ、前記第5スイッチと前記第6スイッチを切断し、

前記オフセット計測処理部は、

前記第5スイッチを切断してから前記第7スイッチを接続させた後に切断する

ことを特徴とする請求項4に記載の自己校正機能付きADコンバータ。

[請求項6]

前記単位電圧が、

前記第1のオフセットキャンセル積算回数と前記第2のオフセットキャンセル積算回数に対して単調減少であり且つ前記第1の積算回数に対しては単調増加である関係と、

前記オフセットキャンセル計測処理部が取得した前記第1のオフセットキャンセル積算回数及び前記第2のオフセットキャンセル積算回数と前記積算単位計測処理部で取得した前記第1の積算回数に所定の幅を設定したことで得られる前記単位電圧の範囲の中央値を前記単位電圧の校正值として決定し、

前記演算増幅器のオフセット電圧が、

前記第1のオフセットキャンセル積算回数に対しては単調増加であり且つ前記第1の積算回数に対しては単調減少である関係と、前記オフセットキャンセル計測処理部が取得した前記第1のオフセットキャ

ンセル積算回数と前記積算単位計測処理部で取得した前記第 1 の積算回数に所定の幅を設定したことで得られる前記演算増幅器のオフセット電圧の範囲の中央値を前記演算増幅器のオフセット電圧の校正值に決定する

ことを特徴とする請求項 2 又は 3 に記載の自己校正機能付き A/D コンバータ。

[請求項 7]

前記比較器のオフセット電圧が正である場合は、

前記単位電圧が、

前記オフセットキャンセル計測処理部で計測したオフセット積算回数と前記第 2 の積算回数に対して単調減少であり且つ前記第 1 の積算回数に対しては単調増加である関係と、前記オフセット積算回数と前記積算単位計測処理部で取得した第 1 の積算回数および第 2 の積算回数に所定の幅を設定したことで得られる単位電圧の範囲の中央値を単位電圧の校正值として決定し、

前記比較器のオフセット電圧が前記オフセット積算回数に対して単調増加であり且つ前記第 1 の積算回数に対して単調減少である関係と、

前記オフセット積算回数と前記積算単位計測処理部で取得した第 1 の積算回数に所定の幅を設定したことで得られる前記比較器のオフセット電圧の範囲の中央値を前記比較器のオフセット電圧の校正值に決定し、

前記比較器のオフセット電圧が負である場合は、

前記単位電圧が、前記オフセット計測処理部で計測したオフセット積算回数に対しては単調増加であり且つ前記第 1 の積算回数に対しては単調減少である関係と、

前記オフセット積算回数と前記積算単位計測処理部で取得した第 1 の積算回数に所定の幅を設定したことで得られる単位電圧の範囲の中央値を単位電圧の校正值として決定し、

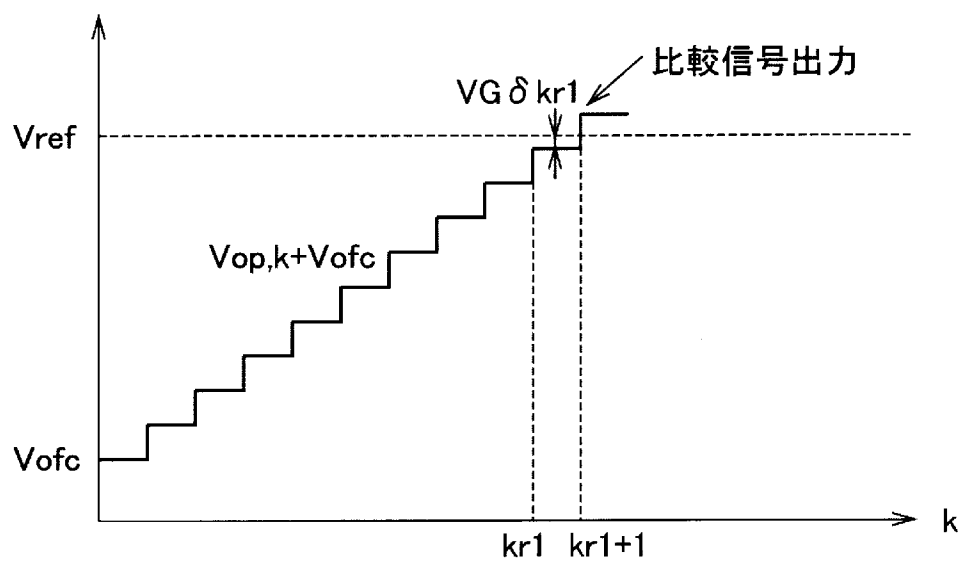
前記比較器のオフセット電圧が前記オフセット積算回数に対して単調減少であり且つ前記第 1 の積算回数に対して単調増加である関係と、

前記オフセット積算回数と前記積算単位計測処理部で取得した第 1 の積算回数に所定の幅を設定したことで得られる前記比較器のオフセット電圧の範囲の中央値を前記比較器のオフセット電圧の校正值に決定する

ことを特徴とする請求項 4 又は 5 に記載の自己校正機能付き A D コンバータ。

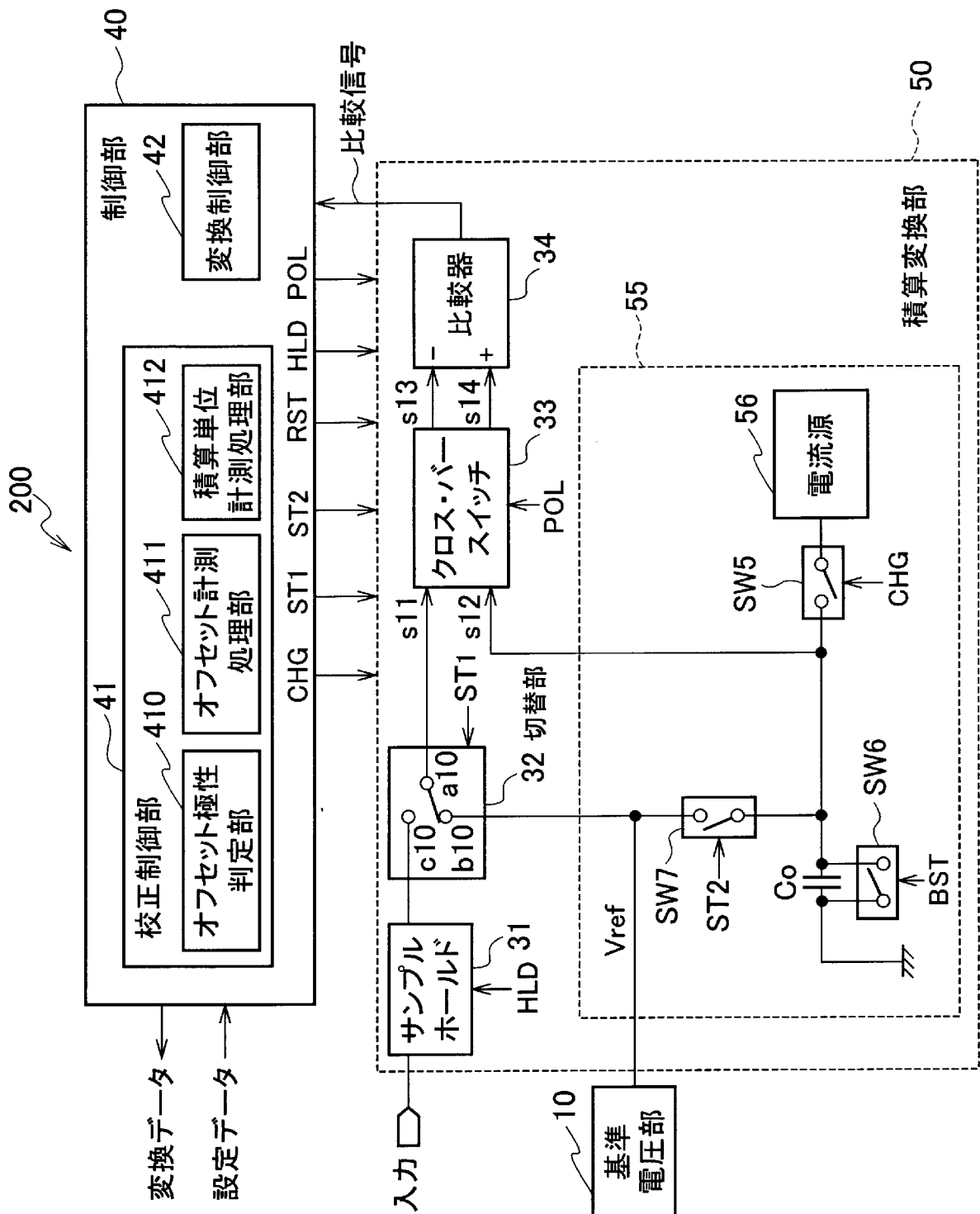
(a) 初期・比較ステップの等価回路

[図3]



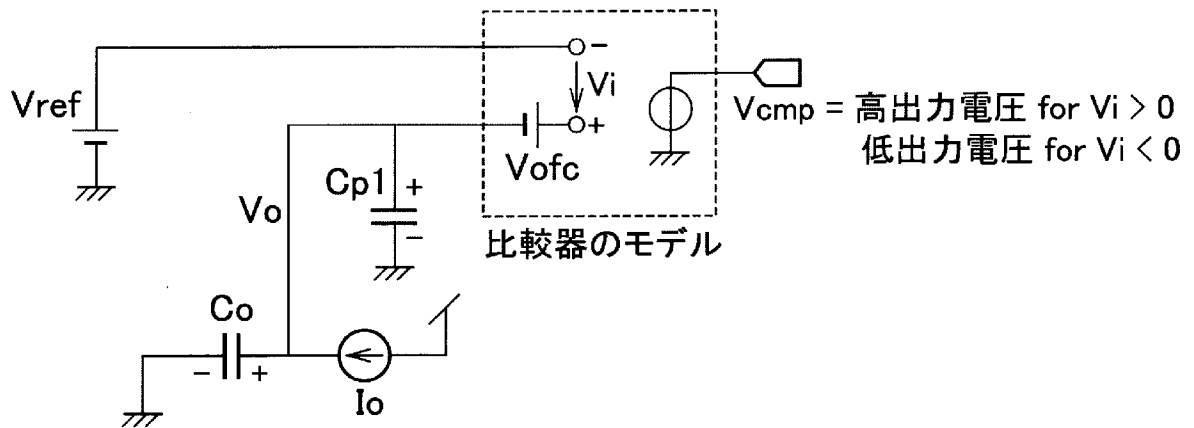
The diagram illustrates a control system 20 and its internal circuit 30. The control system 20 includes a control unit 21 (comprising a correction unit 210, an offset cancel unit 211, and an integration unit 212) and a conversion control unit 22. The internal circuit 30 includes a sample-and-hold circuit 31, a crossbar switch 33, a comparator 34, and an analog multiplier 35. The analog multiplier 35 consists of a differential amplifier 36 and a feedback network with resistors R1, R2 and capacitors C1, C2. Various control signals (CHG1, CHG2, PRE, POL1, RST, HLD, ST) are shown connecting the control system to the internal circuit components.

[図5]

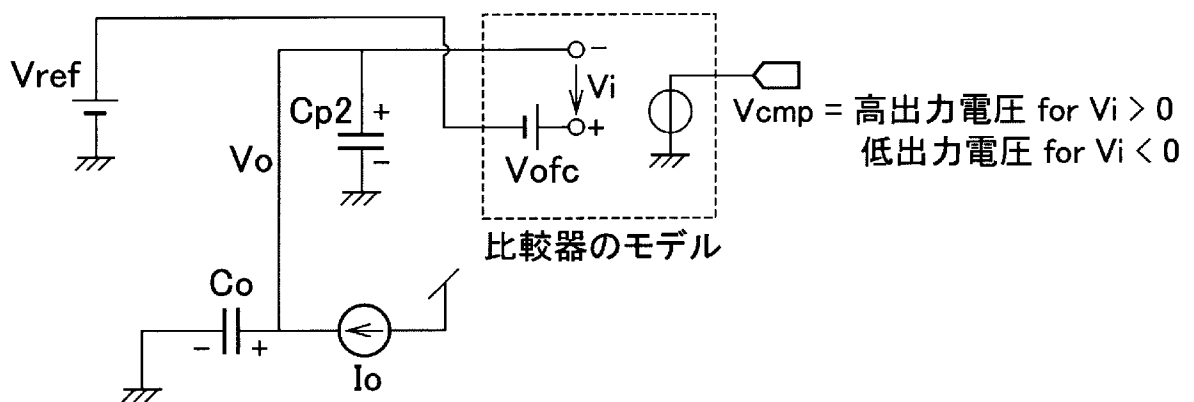


[図6]

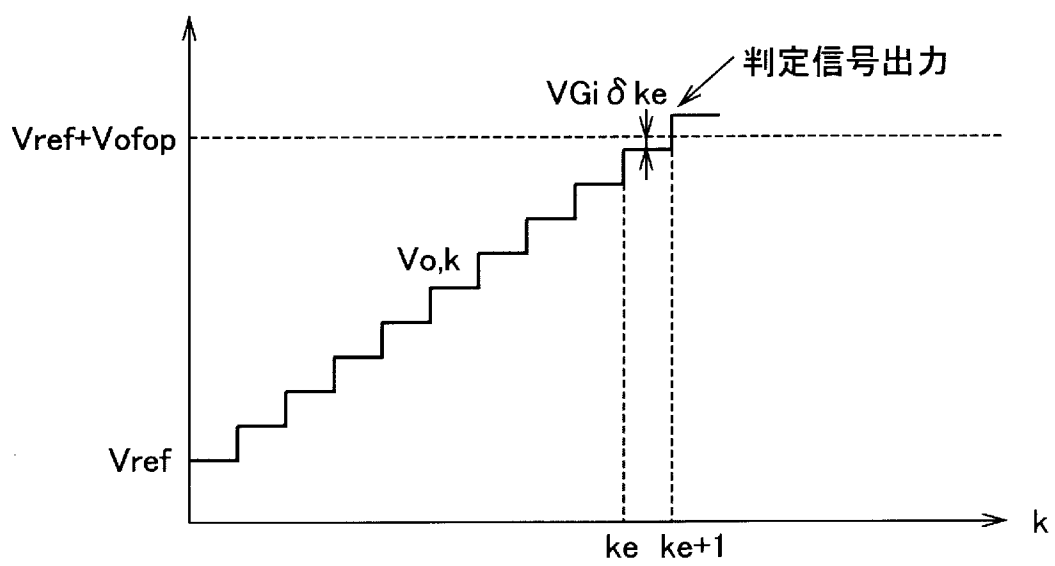
(a) クロス・バースイッチ1のs11とs13およびs12とs14を接続した場合



(b) クロス・バースイッチ1のs11とs14およびs12とs13を接続した場合



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/042351

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H03M1/101(2006.01)i, G01R19/00(2006.01)i, G01R19/257(2006.01)i,
G01R35/00(2006.01)i, H03M1/56(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H03M1/10, G01R19/00, G01R19/257, G01R35/00, H03M1/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 59-6619 A (HOKUSHIN ELECTRIC WORKS, LTD.) 13 January 1984 (Family: none)	1-7
A	JP 2015-204541 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 16 November 2015 (Family: none)	1-7
A	JP 60-29025 A (TOSHIBA CORP.) 14 February 1985 (Family: none)	1-7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 December 2019 (19.12.2019)

Date of mailing of the international search report
07 January 2020 (07.01.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/042351

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-199799 A (RENESAS ELECTRONICS CORP.) 09 September 2010 & US 2010/0214141 A1 & CN 101814918 A	1-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03M1/10(2006.01)i, G01R19/00(2006.01)i, G01R19/257(2006.01)i, G01R35/00(2006.01)i, H03M1/56(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03M1/10, G01R19/00, G01R19/257, G01R35/00, H03M1/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 59-6619 A（株式会社北辰電機製作所） 1984.01.13,（ファミリーなし）	1-7
A	JP 2015-204541 A（日本電信電話株式会社） 2015.11.16,（ファミリーなし）	1-7
A	JP 60-29025 A（株式会社東芝） 1985.02.14,（ファミリーなし）	1-7

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

19.12.2019

国際調査報告の発送日

07.01.2020

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

渡井 高広

5W

1208

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-199799 A (ルネサスエレクトロニクス株式会社) 2010.09.09, & US 2010/0214141 A1 & CN 101814918 A	1-7