

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-271954
(P2010-271954A)

(43) 公開日 平成22年12月2日(2010.12.2)

(51) Int.Cl. F I テーマコード(参考)
G05F 1/56 (2006.01) G05F 1/56 310A 5H430
 G05F 1/56 310K

審査請求 有 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願2009-123609(P2009-123609)
 (22) 出願日 平成21年5月21日(2009.5.21)

(71) 出願人 000000273
 オンキヨー株式会社
 大阪府寝屋川市日新町2番1号
 (72) 発明者 川口 剛
 大阪府寝屋川市日新町2番1号 オンキョ
 ー株式会社内
 (72) 発明者 関谷 守
 大阪府寝屋川市日新町2番1号 オンキョ
 ー株式会社内
 (72) 発明者 岡村 俊史
 大阪府寝屋川市日新町2番1号 オンキョ
 ー株式会社内
 (72) 発明者 石倉 裕志
 大阪府寝屋川市日新町2番1号 オンキョ
 ー株式会社内

最終頁に続く

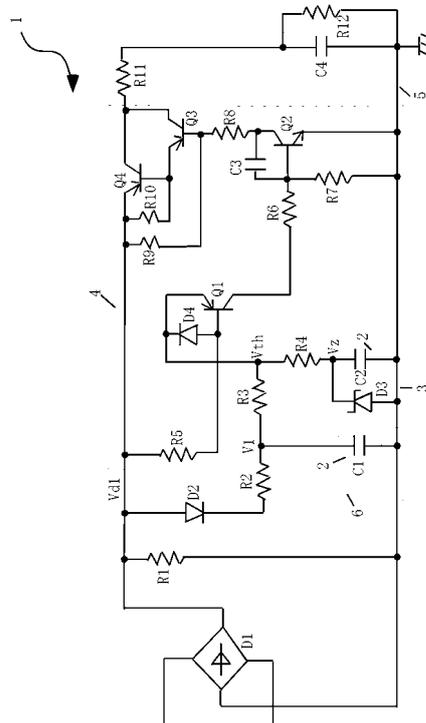
(54) 【発明の名称】 電源回路

(57) 【要約】

【課題】 入力される交流電圧が変動した場合でも、安定した直流電圧を出力することができる電源回路を提供する。

【解決手段】 電源回路1は、交流電圧を整流する整流回路D1と、整流回路D1からの電圧を平滑する平滑部2と、平滑された電圧が増加すると増加し、かつ、平滑された電圧が低下すると低下する閾値電圧を生成する閾値電圧生成部3と、整流回路D1からの電圧と閾値電圧とを比較し、整流回路2からの電圧が閾値電圧以上である場合に、整流回路2からの電圧を出力部5に供給せず、整流回路2からの電圧が閾値電圧未満である場合に、整流回路2からの電圧を出力部に供給する出力制御部4と、出力制御部4からの電圧に基づいて、直流電圧を生成する出力部5とを備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

入力される交流電圧に基づいて直流電圧を生成する電源回路であって、
前記交流電圧を整流する整流回路と、
前記整流回路からの電圧を平滑する平滑部と、
前記平滑された電圧が増加すると増加し、かつ、前記平滑された電圧が低下すると低下する閾値電圧を生成する閾値電圧生成部と、
前記整流回路からの電圧と前記閾値電圧とを比較し、前記整流回路からの電圧が前記閾値電圧以上である場合に、前記整流回路からの電圧を出力部に供給せず、前記整流回路からの電圧が前記閾値電圧未満である場合に、前記整流回路からの電圧を出力部に供給する出力制御部と、
前記出力制御部からの電圧に基づいて、直流電圧を生成する出力部とを備える、電源回路。

10

【請求項 2】

入力される交流電圧に基づいて直流電圧を生成する電源回路であって、
前記交流電圧を整流する整流回路と、
前記整流回路からの電圧を平滑する平滑部と、
前記平滑された電圧に比例する閾値電圧を生成する閾値電圧生成部と、
前記整流回路からの電圧と前記閾値電圧とを比較し、前記整流回路からの電圧が前記閾値電圧以上である場合に、前記整流回路からの電圧に基づいた電流を出力部に供給せず、前記整流回路からの電圧が前記閾値電圧未満である場合に、前記整流回路からの電圧に基づいた電流を出力部に供給する出力制御部と、
前記出力制御部からの電流に基づいて、直流電圧を生成する出力部とを備える、電源回路。

20

【請求項 3】

前記閾値電圧生成部が、定電圧を生成する定電圧生成部と、前記平滑された電圧と前記定電圧発生部からの定電圧とに基づいて、前記閾値電圧を生成する 2 つの抵抗素子とを含み、
前記 2 つの抵抗素子が前記整流回路の出力と前記定電圧生成部との間に直列に接続され、前記 2 つの抵抗素子の接続点における電圧が前記閾値電圧として前記出力制御部に供給される、請求項 1 または 2 に記載の電源回路。

30

【請求項 4】

前記出力制御部が、前記整流回路からの電圧と前記閾値電圧とを比較し、オン状態又はオフ状態に変化する第 1 トランジスタと、前記第 1 トランジスタのオン状態又はオフ状態にตอบสนองしてオン状態又はオフ状態に変化し、前記整流回路からの電圧の前記出力部への供給又は非供給を切り換える第 2 トランジスタとを含み、
前記第 1 トランジスタの制御電極には前記整流回路からの電圧が供給され、前記第 1 トランジスタの第 2 電極には前記閾値電圧が供給される、請求項 1 ~ 3 のいずれかに記載の電源回路。

【発明の詳細な説明】

40

【技術分野】**【0001】**

本発明は、入力される交流電圧に基づいて直流電圧を生成する電源回路に関する。

【背景技術】**【0002】**

アンプ装置等のオーディオ機器において、入力される交流電圧に基づいて直流電圧を生成し、その電圧値を低下させる電源回路が使用されている。この電源回路は、交流電圧を直流電圧に変換する全波整流回路と、全波整流回路から出力される直流電圧の電圧値を所定の電圧値に低下させる電圧安定化回路と、電圧安定化回路からの電圧に基づいた電流によって充電される出力用のコンデンサとを備える。例えば、電源回路から出力すべき直流

50

電圧の電圧値が20Vであり、全波整流回路から出力される直流電圧の電圧値が50Vである場合に、電圧安定化回路において電圧値を50Vから20Vに低下させるが、一般的には、全波整流回路から出力される直流電圧（全波整流波形）の電圧ピーク時に電圧安定化回路からコンデンサに電流が流れるので、電圧安定化回路で消費される電力が非常に大きくなってしまい、発生する熱が大きくなってしまふ。

【0003】

この問題を解決するために、図3に示す電源回路100が提案されている。電源回路100は、全波整流回路D101から出力される直流電圧（全波整流波形）が所定の閾値電圧未満のときに、全波整流回路D101からコンデンサC103に電流を流し、コンデンサC103を充電する。従って、全波整流回路D101からの直流電圧が低いときに、トランジスタQ103に電流を流すことにより、消費電力を低減させることができる。つまり、電源回路100は、安定化回路で電圧を低下させることなく、電源回路100において効率的に電圧を低下させた後に、安定化回路に供給するものである。

10

【0004】

詳細には、電源回路100は、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧（例えば12V）以上である場合には、ツェナーダイオードD102を介してトランジスタQ101のベースに電流が流れ、トランジスタQ101がオン状態になる。従って、トランジスタQ102がオフ状態になり、トランジスタQ103がオフ状態になる。その結果、全波整流回路D101からの直流電圧による電流がコンデンサC103に流れず、コンデンサC103は充電されない。

20

【0005】

一方、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧（例えば12V）未満である場合には、ツェナーダイオードD102を介してトランジスタQ101のベースに電流が流れず、トランジスタQ101がオフ状態になる。従って、トランジスタQ102がオン状態になり、トランジスタQ103がオン状態になる。その結果、全波整流回路D101からの直流電圧による電流がコンデンサC103に流れ、コンデンサC103が充電される。

【0006】

以上のように、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧以上であるときにコンデンサC103に電流を供給せず、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧未満であるときにコンデンサC103に電流を供給することによって、全波整流回路D101からの直流電圧が低いときに、トランジスタQ103に電流を流すことにより、トランジスタQ103にかかる電圧を小さくでき、消費電力を低減させることができる。

30

【0007】

電源回路100には、以下のような問題がある。すなわち、入力される交流電圧が増減すると、全波整流回路D101からの直流電圧の電圧値が増減するので、ツェナーダイオードD102に電流が流れる期間が変化してしまう。すると、トランジスタQ103がオン状態又はオフ状態になる期間も変化してしまい、コンデンサC103に充電される電圧値が変化し、電源回路100の出力電圧である直流電圧が変動してしまう。

40

【0008】

図4は、全波整流回路D101からの直流電圧 V_d1 と、閾値電圧であるツェナーダイオードD102のツェナー電圧 V_{th} との関係を示す。全波整流回路D101からの直流電圧 V_d1 がツェナー電圧 V_{th} 未満であるときに、全波整流回路D101からコンデンサC103に電流が流れるので、図4における斜線部分の面積がコンデンサC103に蓄積される電荷量（充電電圧）に相当する。図4(a)は、直流電圧 V_d1 が正常な電圧値である（すなわち、交流電圧が変動していない）場合の波形を、図4(b)は直流電圧 V_d1 が低下した（すなわち、交流電圧が低下した）場合の波形を、図4(c)は直流電圧 V_d1 が増加した（すなわち、交流電圧が増加した）場合の波形をそれぞれ示している。このように、全波整流回路D101からの直流電圧 V_d1 の電圧値の増減に応じて、斜線

50

部の面積が変化し、コンデンサ C 1 0 3 に蓄積される電荷量（充電電圧）が変動してしまう。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2009-71947号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明は上記従来課題を解決するためになされたものであり、その目的は、入力される交流電圧が変動した場合でも、安定した直流電圧を出力することができる電源回路を提供することである。

10

【課題を解決するための手段】

【0011】

本発明の好ましい実施形態による電源回路は、入力される交流電圧に基づいて直流電圧を生成する電源回路であって、前記交流電圧を整流する整流回路と、前記整流回路からの電圧を平滑する平滑部と、前記平滑された電圧が増加すると増加し、かつ、前記平滑された電圧が低下すると低下する閾値電圧を生成する閾値電圧生成部と、前記整流回路からの電圧と前記閾値電圧とを比較し、前記整流回路からの電圧が前記閾値電圧以上である場合に、前記整流回路からの電圧を出力部に供給せず、前記整流回路からの電圧が前記閾値電圧未満である場合に、前記整流回路からの電圧を出力部に供給する出力制御部と、前記出力制御部からの電圧に基づいて、直流電圧を生成する出力部とを備える。

20

【0012】

交流電圧が増加すると、整流回路からの電圧の電圧値が増加する。ここで、閾値電圧が一定であれば整流回路から出力制御部を介して出力部に電圧が供給される期間が変動し、出力部に供給される電荷量が増加し、出力電圧である直流電圧が変動する。しかし、本実施形態では、閾値電圧生成部が生成する閾値電圧が平滑された電圧が増加するのに応じて増加する。従って、出力部に供給される電荷量が増加せず、出力電圧である直流電圧が変動しない。同様に、交流電圧が低下した場合には、閾値電圧生成部が生成する閾値電圧が平滑された電圧が低下するのに応じて低下する。従って、出力部に供給される電荷量が増加せず、出力電圧である直流電圧が変動しない。以上のように、本実施形態による電源回路によると、安定した直流電圧を出力することができる。

30

【0013】

本発明の別の好ましい実施形態による電源回路は、入力される交流電圧に基づいて直流電圧を生成する電源回路であって、前記交流電圧を整流する整流回路と、前記整流回路からの電圧を平滑する平滑部と、前記平滑された電圧に比例する閾値電圧を生成する閾値電圧生成部と、前記整流回路からの電圧と前記閾値電圧とを比較し、前記整流回路からの電圧が前記閾値電圧以上である場合に、前記整流回路からの電圧に基づいた電流を出力部に供給せず、前記整流回路からの電圧が前記閾値電圧未満である場合に、前記整流回路からの電圧に基づいた電流を出力部に供給する出力制御部と、前記出力制御部からの電流に基づいて、直流電圧を生成する出力部とを備える。

40

【0014】

好ましい実施形態においては、前記閾値電圧生成部が、定電圧を生成する定電圧生成部と、前記平滑された電圧と前記定電圧発生部からの定電圧とに基づいて、前記閾値電圧を生成する2つの抵抗素子とを含み、前記2つの抵抗素子が前記整流回路の出力と前記定電圧生成部との間に直列に接続され、前記2つの抵抗素子の接続点における電圧が前記閾値電圧として前記出力制御部に供給される。

【0015】

閾値電圧を V_{th} 、定電圧生成部が生成する定電圧を V_z 、2つの抵抗の直列接続に入力される電圧を V_1 、2つの抵抗素子に流れる電流の電流値を I 、2つの抵抗素子の抵抗

50

値をそれぞれ R_3 , R_4 とすると、電流 I 及び閾値電圧 V_{th} は以下の式で表される。

$$I = (V_1 - V_z) / (R_3 + R_4) \quad (\text{式 1})$$

$$V_{th} = V_z + I \times R_4 \quad (\text{式 2})$$

式 2 に式 1 を代入すると、

$$V_{th} = R_4 (V_1 - V_z) / (R_3 + R_4) + V_z = R_4 \times V_1 / (R_3 + R_4) + R_3 \times V_z / (R_3 + R_4) \quad (\text{式 3})$$

式 3 から明らかなように、閾値電圧 V_{th} は V_1 に比例する。

【0016】

好ましい実施形態においては、前記出力制御部が、前記整流回路からの電圧と前記閾値電圧とを比較し、オン状態又はオフ状態に変化する第 1 トランジスタと、前記第 1 トランジスタのオン状態又はオフ状態に
10 応答してオン状態又はオフ状態に変化し、前記整流回路からの電圧の前記出力部への供給又は非供給を切り換える第 2 トランジスタとを含み、前記第 1 トランジスタの制御電極には前記整流回路からの電圧が供給され、前記第 1 トランジスタの第 2 電極には前記閾値電圧が供給される。

【0017】

従って、第 1 トランジスタは、制御電極に供給される前記整流回路からの電圧と、第 2 電極に供給される閾値電圧とを比較し、比較結果に基づいて、オン状態又はオフ状態に変化する。一方、第 2 トランジスタは、第 1 トランジスタのオン状態又はオフ状態に
20 応答してオン状態又はオフ状態に変化するので、整流回路からの電圧と閾値電圧との比較結果に応じて、整流回路からの電圧を出力部に供給するか否かを切り換えることができる。

【発明の効果】

【0018】

本発明によると、入力される交流電圧が変動した場合でも、安定した直流電圧を出力することができる電源回路を提供することができる。

【発明を実施するための形態】

【0019】

以下、本発明の好ましい実施形態について説明するが、本発明はこれらの実施形態には限定されない。図 1 は、本発明の好ましい実施形態による電源回路 1 を示す概略回路図である。電源回路 1 は、全波整流回路 D 1 と、平滑部 2 と、閾値電圧生成部 3 と、出力制御部 4 と、出力部 5 とを概略備えている。電源回路 1 は、出力制御部 4 が、全波整流回路 D 1 からの直流電圧 V_{d1} と、閾値電圧生成部 3 が生成する閾値電圧 V_{th} とを比較し、
30 直流電圧 V_{d1} が閾値電圧 V_{th} 以上であるとき、直流電圧 V_{d1} に基づく電流を出力部 5 に供給せず（直流電圧 V_{d1} を供給せず）、直流電圧 V_{d1} が閾値電圧 V_{th} 未満であるとき、直流電圧 V_{d1} に基づく電流を出力部 5 に供給する（直流電圧 V_{d1} を供給する）。そして、閾値電圧生成部 3 によって生成される閾値電圧は、直流電圧 V_{d1} が増加するのに応じて増加し、直流電圧 V_{d1} が減少するのに応じて減少する。従って、入力される交流電圧が増減し、全波整流回路 D 1 からの直流電圧が増減した場合でも、出力部 5 に供給される電荷量は一定に保たれ、出力部 5 に生じる直流電圧を一定にすることができる。

【0020】

全波整流回路 D 1 は、2 つの入力端子が図示しないトランスの二次巻線に接続されており、トランスから入力される交流電圧を全波整流し、直流電圧（全波整流波形）を生成し、出力する。全波整流回路 D 1 の一方の出力端子は、ダイオード D 2 のアノードと出力制御部 4 とに接続され、他方の出力端子は接地電位に接続されている。
40

【0021】

ダイオード D 2 は、閾値電圧 V_{th} と直流電圧 V_{d1} との電位差によって、閾値電圧生成部 3 から全波整流回路 D 1 の出力側に電流が逆流しないようにするために設けられている。ダイオード D 2 のアノードは全波整流回路 D 1 の一方の出力端子に接続され、カソードは抵抗 R_2 に接続されている。

【0022】

ダイオード D 2 と閾値電圧生成部 3 との間には、リップル除去部 6 が接続されている。
50

リップル除去部 6 は、全波整流回路 D 1 からの直流電圧に含まれるリップル成分（高周波成分）を除去して、リップル成分を除去した直流電圧を閾値電圧生成部 3 に供給する。リップル除去部 6 は、抵抗 R 2 とコンデンサ C 1 とを含む。抵抗 R 2 の一端はダイオード D 2 のカソードに接続され、他端はコンデンサ C 1 を介して接地電位に接続され、かつ、閾値電圧生成部 3 の抵抗 R 3 の一端に接続されている。なお、コンデンサ C 1 は、平滑部 2 としての機能を有し、全波整流回路 D 1 からの直流電圧を平滑し、閾値電圧生成部 3 に供給する。

【 0 0 2 3 】

閾値電圧生成部 3 は、出力制御部 4 が全波整流回路 D 1 からの直流電圧 V d 1 に基づく電流を出力部 5 に供給するか否かを判別するための閾値電圧 V t h を生成する。生成された閾値電圧 V t h は、出力制御部 4 のトランジスタ Q 1 のエミッタに供給される。閾値電圧 V t h は、全波整流回路 D 1 からの直流電圧 V d 1 の電圧値に応じて、変動する。すなわち、全波整流回路 D 1 からの直流電圧が増加した場合には、閾値電圧生成部 3 が生成する閾値電圧 V t h も増加し、全波整流回路 D 1 からの直流電圧が減少した場合には、閾値電圧生成部 3 が生成する閾値電圧 V t h も減少する。

10

【 0 0 2 4 】

閾値電圧生成部 3 は、定電圧生成部であるツェナーダイオード D 3 と、コンデンサ C 2 と、抵抗 R 3 と、抵抗 R 4 とを含む。抵抗 R 3 と抵抗 R 4 とは全波整流回路 D 1 の出力と定電圧生成部 D 3 との間に直列接続されている。すなわち、抵抗 R 3 は、一端が抵抗 R 2 の他端に接続され、他端が抵抗 R 4 の一端と出力制御部 4 のトランジスタ Q 1 のエミッタとに接続されている。抵抗 R 4 は、一端が抵抗 R 3 の他端とトランジスタ Q 1 のエミッタとに接続され、他端がツェナーダイオード D 3 のカソードに接続され、かつ、コンデンサ C 2 を介して接地電位に接続されている。ツェナーダイオード D 3 のアノードは接地電位に接続されている。

20

【 0 0 2 5 】

ツェナーダイオード D 3 は、定電圧 V z （例えば 2 4 V ）を生成する。コンデンサ C 2 は、ツェナーダイオード D 3 からの定電圧 V z を安定化させる。また、コンデンサ C 3 は、コンデンサ C 1 と同様に平滑部 2 としての機能を兼有し、全波整流回路 D 1 からの直流電圧を平滑化する。つまり、リップル除去部 6 を設けない場合には、コンデンサ C 2 のみが平滑部 2 として機能する。抵抗 R 3 , R 4 は、ツェナーダイオード D 3 から供給される定電圧 V z と、全波整流回路 D 1 からの直流電圧 V d 1 （詳細には平滑された直流電圧 V 1 ）とに基づいて、閾値電圧 V t h を生成する。つまり、抵抗 R 3 と抵抗 R 4 との接続点における電圧が閾値電圧 V t h になっている。

30

【 0 0 2 6 】

ここで、閾値電圧 V t h について説明する。抵抗 R 2 と抵抗 R 3 との接続点における電圧を V 1 （ V 1 は、全波整流回路 D 1 からの直流電圧に相当する）、抵抗 R 3 及び抵抗 R 4 に流れる電流の電流値を I 、抵抗 R 3 , R 4 の抵抗値をそれぞれ R 3 , R 4 とすると、電流 I 及び閾値電 V t h は以下の式で表される。

$$I = (V_1 - V_z) / (R_3 + R_4) \quad (\text{式 1})$$

$$V_{th} = V_z + I \times R_4 \quad (\text{式 2})$$

40

式 2 に式 1 を代入すると、

$$V_{th} = R_4 (V_1 - V_z) / (R_3 + R_4) + V_z = R_4 \times V_1 / (R_3 + R_4) + R_3 \times V_z / (R_3 + R_4) \quad (\text{式 3})$$

式 3 から明らかなように、閾値電圧 V t h は V 1 に比例するので、全波整流回路 D 1 からの出力電圧 V d 1 が増加すると増加し、減少すると減少する。

【 0 0 2 7 】

出力制御部 4 は、全波整流回路 D 1 からの直流電圧 V d 1 と、閾値電圧生成部 3 が生成する閾値電圧 V t h とを比較し、直流電圧 V d 1 が閾値電圧 V t h 以上のとき、直流電圧 V d 1 に基づく電流を出力部 5 のコンデンサ C 4 に流さず（直流電圧 V d 1 をコンデンサ C 4 に供給せず）、直流電圧 V d 1 が閾値電圧 V t h 未満であるとき、直流電圧 V d 1 に

50

基づく電流を出力部 5 のコンデンサ C 4 に流す（直流電圧 V d 1 をコンデンサ C 4 に供給する）。

【 0 0 2 8 】

出力制御部 4 は、全波整流回路 D 1 からの直流電圧 V d 1 と閾値電圧 V t h とを比較し、比較した結果を出力するトランジスタ Q 1 と、トランジスタ Q 1 からの比較結果に応じて、直流電圧 V d 1 のコンデンサ C 4 への供給 / 非供給を切り換えるトランジスタ Q 4 と、トランジスタ Q 1 からの比較結果をトランジスタ Q 4 へと伝達するトランジスタ Q 2 , Q 3 とを含む。なお、トランジスタ Q 3 はなくてもよい。また、出力制御部 4 は、抵抗 R 5 ~ R 1 0 と、ダイオード D 4 と、コンデンサ C 3 とをさらに含む。

【 0 0 2 9 】

トランジスタ Q 1 は、ベースが抵抗 R 5 を介して全波整流回路 D 1 の一方の出力端子に接続され、全波整流回路 D 1 からの直流電圧 V d 1 が供給され、エミッタが抵抗 R 3 と R 4 との接続点に接続され、閾値電圧 V t h が供給され、コレクタが、抵抗 R 6 を介してトランジスタ Q 2 のベースに接続されている。トランジスタ Q 1 は、全波整流回路 D 1 からの直流電圧 V d 1 が閾値電圧 V t h 以上である場合にオフ状態になり、直流電圧 V d 1 が閾値電圧 V t h 未満である場合にオン状態になる。なお、実際には、トランジスタの導通開始電圧である 0 . 6 V を加味してトランジスタ Q 1 のオン状態又はオフ状態が決定されるので、閾値電圧生成部 3 が生成する閾値電圧 V t h にトランジスタ Q 1 の導通開始電圧 0 . 6 V を加味した電圧が広義の閾値電圧といえることができる。

【 0 0 3 0 】

ダイオード D 4 は、アノードがトランジスタ Q 1 のベースに接続され、カソードがトランジスタ Q 1 のエミッタに接続されている。ダイオード D 4 は、直流電圧 V d 1 が非常に大きいときに、トランジスタ Q 1 のベースへと流れる電流の一部を閾値電圧生成部 3 側へと流し込み、トランジスタ Q 1 に過電流が流れることを防止し、トランジスタ Q 1 の破損を防止する。つまり、ダイオード D 4 は、逆耐圧防止のために設けられている。

【 0 0 3 1 】

トランジスタ Q 2 は、ベースが抵抗 R 6 を介してトランジスタ Q 1 のコレクタに接続され、抵抗 R 7 を介して接地電位に接続され、かつ、コンデンサ C 3 を介してトランジスタ Q 2 のコレクタに接続され、コレクタが抵抗 R 8 を介してトランジスタ Q 3 のベースに接続され、エミッタが接地電位に接続されている。トランジスタ Q 3 は、ベースが抵抗 R 9 を介して全波整流回路 D 1 の一方の出力端子に接続され、エミッタが抵抗 R 1 0 を介して全波整流回路 D 1 の一方の出力端子に接続され、かつ、トランジスタ Q 4 のベースに接続され、コレクタがトランジスタ Q 4 のコレクタと抵抗 R 1 1 とに接続されている。

【 0 0 3 2 】

トランジスタ Q 4 は、エミッタが全波整流回路 D 1 の一方の出力端子に接続され、コレクタが出力部 5 の抵抗 R 1 1 に接続されている。トランジスタ Q 4 は、トランジスタ Q 1 がオン状態のときにオン状態になり、全波整流回路 D 1 からの直流電圧 V d 1 に基づく電流を出力部 5 のコンデンサ C 4 に流し、トランジスタ Q 1 がオフ状態のときにオフ状態になり、全波整流回路 D 1 からの直流電圧 V d 1 に基づく電流を出力部 5 のコンデンサ C 4 に流さない。その結果、全波整流回路 D 1 の電圧値が小さいときに、トランジスタ Q 4 に電流が流れるので、トランジスタ Q 4 にかかる電圧を小さくでき、消費電力を低減することができる。

【 0 0 3 3 】

出力部 5 は、全波整流回路 D 1 から出力制御部 4 を介して流れる電流によってコンデンサ C 4 を充電することにより、電源回路 1 の出力電圧である平滑された直流電圧を生成する。出力部 5 は、抵抗 R 1 1 と、コンデンサ C 4 とを含む。抵抗 R 1 1 は、一端がトランジスタ Q 4 のコレクタに接続され、他端がコンデンサ C 4 の一端に接続されている。コンデンサ C 4 の他端は接地電位に接続されている。コンデンサ C 4 の両端には負荷である抵抗 R 1 2 が接続されている。

【 0 0 3 4 】

10

20

30

40

50

以上の構成を有する電源回路 1 についてその動作を説明する。図 2 は、全波整流回路 D 1 からの直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示す図である。まず、交流電圧の変動については無視し、出力電圧である直流電圧を生成する基本動作を図 1 および図 2 (a) を参照して説明する。全波整流回路 D 1 は、トランスから入力される交流電圧を全波整流し、直流電圧 V_{d1} を生成する。リップル除去部 6 のコンデンサ C 1 によって全波整流回路 D 1 からの直流電圧が平滑され、閾値電圧生成部 3 の抵抗 R 3 に供給される。

【 0 0 3 5 】

閾値電圧生成部 3 は、ツェナーダイオード D 3 から供給される定電圧 V_z と、コンデンサ C 1 によって平滑された直流電圧 V_1 とに基づいて、閾値電圧 V_{th} を生成し、トランジスタ Q 1 のエミッタに供給する。トランジスタ Q 1 のベースには、全波整流回路 D 1 からの直流電圧 V_{d1} が供給され、トランジスタ Q 1 は、直流電圧 V_{d1} と閾値電圧 V_{th} との大小関係を比較する。

10

【 0 0 3 6 】

直流電圧 V_{d1} が閾値電圧 V_{th} 以上である場合には、トランジスタ Q 1 は、オフ状態になる。トランジスタ Q 2 は、ベースが接地電位に接続された状態であるので、オフ状態になる。従って、トランジスタ Q 2 のオフによりトランジスタ Q 3 は、接地電位から開放された状態になるので、ベース電流が流れずに、オフ状態になる。同様に、トランジスタ Q 3 , Q 2 のオフによりトランジスタ Q 4 は、接地電位から開放された状態になるので、ベース電流が流れずに、オフ状態になる。

20

【 0 0 3 7 】

従って、トランジスタ Q 4 がオフ状態になることにより、全波整流回路 D 1 からの直流電圧 V_{d1} に基づいた電流がコンデンサ C 4 には流れない。その結果、直流電圧 V_{d1} が閾値電圧 V_{th} 以上である場合にはトランジスタ Q 4 に電流が流れないので、トランジスタ Q 4 に大きな電圧を発生させず、消費電力を低減することができる。

【 0 0 3 8 】

直流電圧 V_{d1} が閾値電圧 V_{th} 未満である場合には、トランジスタ Q 1 は、オン状態になる。トランジスタ Q 2 は、ベースがトランジスタ Q 1 のエミッタに接続された状態になるので、オン状態になる。従って、トランジスタ Q 2 のオンによりトランジスタ Q 3 は、接地電位に接続された状態になるので、ベース電流が流れ、オン状態になる。同様に、トランジスタ Q 3 , Q 2 のオンによりトランジスタ Q 4 は、接地電位に接続された状態になるので、ベース電流が流れ、オン状態になる。

30

【 0 0 3 9 】

従って、トランジスタ Q 4 がオン状態になることにより、全波整流回路 D 1 からの直流電圧 V_{d1} に基づいた電流がトランジスタ Q 4 を介してコンデンサ C 4 に流れ、コンデンサ C 4 が充電され、出力電圧である直流電圧が生成される。このように、全波整流回路 D 1 からの直流電圧 V_{d1} が閾値電圧未満であるときに、トランジスタ Q 4 に電流を流すことにより、トランジスタ Q 4 にかかる電圧を小さくでき、消費電力を低減できる。

【 0 0 4 0 】

次に、入力される交流電圧が変動し、全波整流回路 D 1 からの直流電圧 V_{d1} の電圧値が変動する際の動作について説明する。図 2 (a) は、交流電圧が変動しない場合の直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示し、図 2 (b) は、交流電圧が低下する場合の直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示し、図 2 (c) は、交流電圧が増加する場合の直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示す。

40

【 0 0 4 1 】

図 2 (a) に示すように、交流電圧が変動しない場合には、上記の通り、直流電圧 V_{d1} が閾値電圧 V_{th} 未満である期間に、直流電圧 V_{d1} に基づく電流がコンデンサ C 4 に流れコンデンサ C 4 を充電する。従って、図 2 (a) の斜線部分の面積に相当する電荷がコンデンサ C 4 に供給され、出力電圧である直流電圧が生成される。

【 0 0 4 2 】

交流電圧が低下する場合、図 3 に示す従来電源回路 1 0 0 においては、図 4 (b) に

50

示すように閾値電圧 V_{th} が固定されているので、斜線部分の面積が図 4 (a) の場合と比べて大きくなり、コンデンサに蓄積される電荷量が大きくなり、コンデンサの充電電圧が大きくなってしまふ。しかし、図 1 の電源回路 1 においては、閾値電圧 V_{th} が上記式 3 に示すように直流電圧 V_1 に応じて変動し、交流電圧が低下する（つまり直流電圧 V_1 が低下する）のに応じて、図 2 (b) に示すように、閾値電圧 V_{th} も低下する。従って、図 2 (b) における斜線部分の面積は、図 2 (a) における斜線部分の面積と概略同じになり、直流電圧 V_{d1} が閾値電圧 V_{th} 未満である期間にコンデンサ C_4 に蓄積される電荷量が図 2 (a) と図 2 (b) とで概略同じになるので、コンデンサ C_4 の充電電圧（出力電圧である直流電圧）は、交流電圧が低下する場合にも変動しない。

【 0 0 4 3 】

10

交流電圧が増加する場合、図 3 に示す従来の電源回路 1 0 0 においては、図 4 (c) に示すように閾値電圧 V_{th} が固定されているので、斜線部分の面積が図 4 (a) の場合と比べて小さくなり、コンデンサに蓄積される電荷量が小さくなり、コンデンサの充電電圧が小さくなってしまふ。しかし、図 1 の電源回路 1 においては、閾値電圧 V_{th} が上記式 3 に示すように直流電圧 V_1 に応じて変動し、交流電圧が増加する（つまり直流電圧 V_1 が増加する）のに応じて、図 2 (c) に示すように、閾値電圧 V_{th} も増加する。従って、図 2 (c) における斜線部分の面積は、図 2 (a) における斜線部分の面積と概略同じになり、直流電圧 V_{d1} が閾値電圧 V_{th} 未満である期間にコンデンサ C_4 に蓄積される電荷量が図 2 (a) と図 2 (c) とで概略同じになるので、コンデンサ C_4 の充電電圧（出力電圧である直流電圧）は、交流電圧が増加する場合にも変動しない。

20

【 0 0 4 4 】

以上のように、本実施形態の電源回路 1 によると、入力される交流電圧が変動する場合にも、閾値電圧 V_{th} が上記式 3 に基づいて変動することにより、常に安定した直流電圧を出力することができる。

【 0 0 4 5 】

以上、本発明の好ましい実施形態を説明したが、本発明はこれらの実施形態には限定されない。上記各トランジスタの極性は、上記の実施形態に限定されない。

【産業上の利用可能性】

【 0 0 4 6 】

本発明は、アンプ等のオーディオ機器の電源回路に好適に採用され得る。

30

【図面の簡単な説明】

【 0 0 4 7 】

【図 1】本発明の好ましい実施形態による電源回路 1 を示す回路図である。

【図 2】本発明の電源回路 1 における全波整流回路からの直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示す図である。

【図 3】従来の電源回路 1 0 0 を示す回路図である。

【図 4】従来の電源回路 1 0 0 における全波整流回路からの直流電圧 V_{d1} と閾値電圧 V_{th} との関係を示す図である。

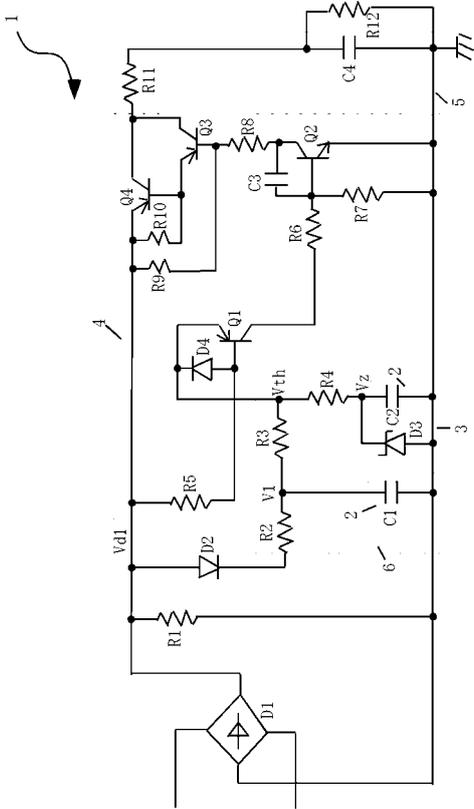
【符号の説明】

【 0 0 4 8 】

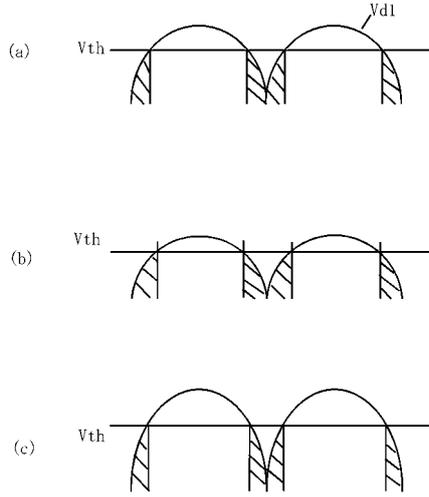
40

- | | |
|-----|---------|
| 1 | 電源回路 |
| 2 | 平滑部 |
| 3 | 閾値電圧生成部 |
| 4 | 出力制御部 |
| 5 | 出力部 |
| D 1 | 全波整流回路 |

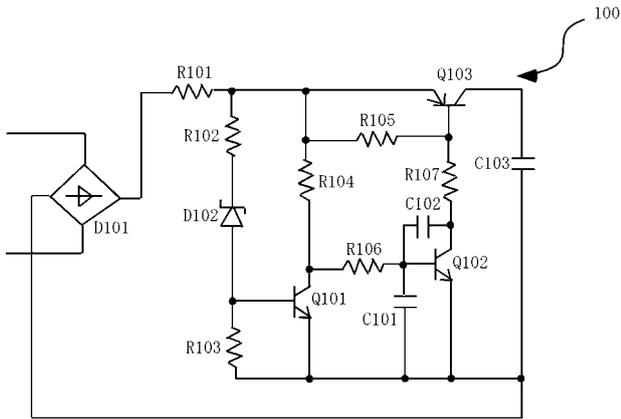
【 図 1 】



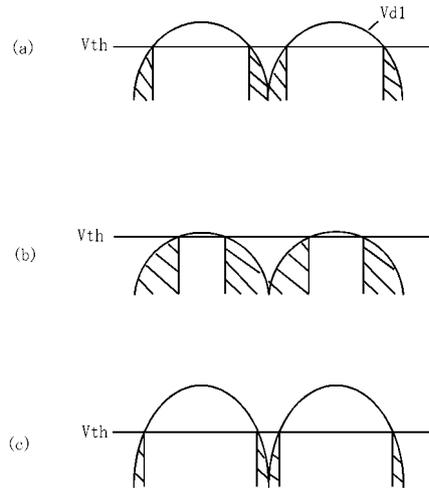
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

Fターム(参考) 5H430 BB01 BB09 BB11 EE03 GG02 HH02 KK00