

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5441875号
(P5441875)

(45) 発行日 平成26年3月12日(2014.3.12)

(24) 登録日 平成25年12月27日(2013.12.27)

(51) Int.Cl.

F I

G 0 6 F 11/30 (2006.01)

G 0 6 F 11/30 3 0 5 A

請求項の数 3 (全 15 頁)

<p>(21) 出願番号 特願2010-272727 (P2010-272727)</p> <p>(22) 出願日 平成22年12月7日 (2010.12.7)</p> <p>(65) 公開番号 特開2012-123537 (P2012-123537A)</p> <p>(43) 公開日 平成24年6月28日 (2012.6.28)</p> <p>審査請求日 平成25年1月11日 (2013.1.11)</p>	<p>(73) 特許権者 000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号</p> <p>(74) 代理人 110000442 特許業務法人 武和国際特許事務所</p> <p>(72) 発明者 笠原 利春 神奈川県秦野市堀山下1番地 株式会社 日立製作所 エンタープライズサーバ事業 部内</p> <p>(72) 発明者 吉村 行晴 神奈川県秦野市堀山下1番地 株式会社 日立製作所 エンタープライズサーバ事業 部内</p>
--	---

最終頁に続く

(54) 【発明の名称】 計算機システム

(57) 【特許請求の範囲】

【請求項1】

それぞれがベースボードマネジメントコントローラを有する複数の計算機モジュールを備えて構成される計算機システムにおいて、

前記複数の計算機モジュールのそれぞれの電源状態及び複数の計算機モジュールのそれぞれが有するベースボードマネジメントコントローラの状態とを監視するステートマシンと、複数の計算機モジュールから共用される複数の共用部位のモジュールと、該共用部位のモジュール及び前記複数の計算機モジュールのベースボードマネジメントコントローラ相互間をベースボードマネジメントコントローラの1つを選択して切り替え接続する前記共用部位のモジュール対応の複数のスイッチとを備え、

前記ステートマシンは、複数の計算機モジュールのそれぞれの電源状態または複数の計算機モジュールのそれぞれが有するベースボードマネジメントコントローラの異常により前記複数の計算機モジュールから共用される共用部位のモジュールのセンサ監視を担当するベースボードマネジメントコントローラを動的に切り替えることを特徴とする計算機システム。

【請求項2】

前記ベースボードマネジメントコントローラが正常動作時に出力するパルス信号が一定時間間隔で出力されていることを監視するウォッチドッグタイマを備え、

前記ウォッチドッグタイマは、一定時間以上、前記パルス信号が前記ベースボードマネジメントコントローラから出力されないことを検出すると、前記ベースボードマネー

メントコントローラの異常を検知して、前記ステートマシンにその異常を通知することを特徴とする請求項 1 記載の計算機システム。

【請求項 3】

前記ステートマシンは、前記複数の計算機モジュールのそれぞれの電源状態及び複数の計算機モジュールのそれぞれが有するベースボードマネージメントコントローラの状態を入力とし、いくつかの入力が不定状態である場合でも、いずれかのベースボードマネージメントコントローラをセンサ監視担当として指定することを特徴とする請求項 1 記載の計算機システム。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、計算機システムに係り、特に、複数の計算機モジュールを有し、各計算機モジュールに共通の部位をセンサ監視している計算機システムに関する。

【背景技術】

【0002】

近年、サーバのような情報処理装置は、計算機としての所定の機能を提供するメインシステムと、このメインシステムのファン、電源、演算処理装置（CPU）、メモリといった構成要素の物理的な健全性を監視し、システム管理、復旧、資産管理を実行することにより、高い信頼性・保守性を実現する保守管理システムとを備えて構成されることが一般的となってきた。このような情報処理装置の従来技術として、例えば、特許文献 1 等に記載された技術が知られている。

20

【0003】

また、前述のような情報処理装置の従来技術として、例えば、特許文献 2 等に記載された技術が知られている。この従来技術は、サーバの制御装置であるプロセッサを備えたベースボードマネージメントコントローラを内蔵した情報処理装置に関するものであり、情報処理装置である計算機内の全てのセンサ監視を、その計算機内のベースボードマネージメントコントローラが担当するというものである。なお、ベースボードマネージメントコントローラの規格については、非特許文献 1 に詳述されている。

【0004】

また、複数の計算機モジュールによって構成される計算機システムは、計算機モジュールとは独立した管理モジュールを有していない場合、複数の計算機モジュールで共有する部分のセンサ監視を、各計算機モジュールに搭載されるベースボードマネージメントコントローラの内特定の計算機モジュール内のベースボードマネージメントコントローラが担当して行うように構成されるのが一般的である。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2005 - 135063 号公報

【特許文献 2】特開 2003 - 22222 号公報

【非特許文献】

40

【0006】

【非特許文献 1】intel Corporation, Intelligent Platform Management Interface <http://www.intel.com/design/servers/ipmi/>

【発明の概要】

【発明が解決しようとする課題】

【0007】

複数の計算機モジュールによって構成される従来技術の計算機システムは、計算機モジュールとは独立した管理モジュールを有していない場合、共通部位のセンサ監視の担当ベースボードマネージメントコントローラが、特定の計算機モジュールに搭載されているベースボードマネージメントコントローラである場合が多い。しかし、この場合、センサ監

50

視を担当しているベースボードマネージメントコントローラが異常等により動作不能となった場合、センサ監視により障害等を検出することができなくなり、計算機システムの管理上不都合となるという問題点を生じさせる。

【0008】

本発明の目的は、前述した従来技術の問題点を解決し、専用の管理モジュールを設けることなく、複数の計算機モジュールに共通の部位に対するセンサ監視を、いずれか1つの計算機モジュールが行うことを可能とした計算機システムを提供することにある。

【課題を解決するための手段】

【0009】

本発明によれば前記目的は、それぞれがベースボードマネージメントコントローラを有する複数の計算機モジュールを備えて構成される計算機システムにおいて、前記複数の計算機モジュールのそれぞれの電源状態及び複数の計算機モジュールのそれぞれが有するベースボードマネージメントコントローラの状態とを監視するステートマシンと、複数の計算機モジュールから共用される複数の共用部位のモジュールと、該共用部位のモジュール及び前記複数の計算機モジュールのベースボードマネージメントコントローラ相互間をベースボードマネージメントコントローラの1つを選択して切り替え接続する前記共用部位のモジュール対応の複数のスイッチとを備え、前記ステートマシンは、複数の計算機モジュールのそれぞれの電源状態または複数の計算機モジュールのそれぞれが有するベースボードマネージメントコントローラの異常により前記複数の計算機モジュールから共用される共用部位のモジュールのセンサ監視を担当するベースボードマネージメントコントローラを動的に切り替えることにより達成される。

【発明の効果】

【0010】

本発明によれば、複数の計算機モジュールから成る計算機システムにおいて、専用管理モジュールを備えることなく、各計算機モジュールに共通の部位のセンサ監視を、いずれか1つの計算機モジュールが行うことが可能となる。

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態による計算機システムの構成例を示すブロック図である。

【図2】本発明の実施形態による計算機システムにおける電源の供給を示す図である。

【図3】ステートマシンの処理動作を説明する状態遷移表を示す図である。

【図4】ステートマシンのハードウェア構成を示すブロック図である。

【図5】甲のウォッチドッグタイマの処理動作を説明するフローチャートである。

【図6】甲のベースボードマネージメントコントローラが異常になったときの計算機システムの動作例を説明するシーケンスチャートである。

【図7】Dフリップフロップの真理値表を示す図である。

【発明を実施するための形態】

【0012】

以下、本発明による計算機システムの実施形態を図面により詳細に説明する。

【0013】

図1は本発明の一実施形態による計算機システムの構成例を示すブロック図である。この本発明の実施形態は、2台の計算機モジュールによる計算機システムの例であるが、本発明は、さらに多数の計算機モジュールを有する場合にも適用することができる。

【0014】

図1において、実線1114、1115、1116、1117、1119、1120、1210、1211、1220、1221、1230は信号線を示し、破線1110、1111、1113、1212、1222、1231はI2C接続を示し、点線1118は構成要素の内部を信号線が通過することを示している。

【0015】

本発明の実施形態による計算機システムは、図1に示すように、2台の計算機モジュール

10

20

30

40

50

ル 1 1 0 0 (以下では、これらのモジュールの内、図の上に表示しているものを甲、図の下に表示しているものを乙と呼んで区別することもある)と、共通基板 1 2 0 0 と、電源モジュール 1 3 0 0 と、電源モジュール用基板 1 3 0 1 とにより構成されている。

【 0 0 1 6 】

2 台の計算機モジュール 1 1 0 0 のそれぞれは、CPU 1 1 0 6、メモリ 1 1 0 5、チップセット 1 1 0 7、計算機モジュール冷却用のファン 1 1 0 4、電源のオンオフを切り替える電源スイッチ 1 1 0 3、ベースボードマネージメントコントローラ 1 1 0 8、計算機内各センサ 1 1 0 1、ウォッチドッグタイマ 1 1 0 2 を備えて構成されている。そして、CPU 1 1 0 6、メモリ 1 1 0 5、チップセット 1 1 0 7、ファン 1 1 0 4、電源スイッチ 1 1 0 3 は、計算機としての運転機能を提供している。また、ベースボードマネージメントコントローラ 1 1 0 8 は、計算機としての運転機能を提供する前述の構成要素と、各計算機モジュール 1 1 0 0 内の各センサ 1 1 0 1 の物理的な健全性を監視する機能(以下、センサ監視という)を提供する構成要素とを有している。ベースボードマネージメントコントローラ 1 1 0 8 によるセンサ監視は一定時間毎に行われるが、これをセンサ監視ポーリングという。

10

【 0 0 1 7 】

CPU 1 1 0 6 は、演算処理装置であり、ベースボードマネージメントコントローラ 1 1 0 8 に I 2 C 接続 1 1 1 3 を経由して接続されており、ベースボードマネージメントコントローラ 1 1 0 8 のセンサ監視ポーリング機能により、CPU 1 1 0 6 の温度状態出力が監視されている。また、CPU 1 1 0 6 は、メモリ 1 1 0 5 にバス 1 1 1 4 を経由して接続されており、計算機としての運転機能を実現する他に、メモリ 1 1 0 5 の異常を監視している。さらに、CPU 1 1 0 6 は、チップセット 1 1 0 7 にバス 1 1 1 5 を経由して接続されており、メモリ 1 1 0 5 の異常をチップセット 1 1 0 7 を介してベースボードマネージメントコントローラ 1 1 0 8 に通知することが可能である。

20

【 0 0 1 8 】

チップセット 1 1 0 7 は、ベースボードマネージメントコントローラ 1 1 0 8 に信号線 1 1 1 7 を経由して接続されており、CPU 1 1 0 6 が検出したメモリ 1 1 0 5 の異常をベースボードマネージメントコントローラ 1 1 0 8 に通知することが可能である。また、チップセット 1 1 0 7 は、ベースボードマネージメントコントローラ 1 1 0 8 に信号線 1 1 1 6 を経由して接続されており、ベースボードマネージメントコントローラ 1 1 0 8 は、チップセット 1 1 0 7 に対して信号線 1 1 1 6 を介して電源制御信号を送ることが可能である。

30

【 0 0 1 9 】

さらに、チップセット 1 1 0 7 は、計算機モジュール 1 1 0 0 の電源状態がオンのとき信号線 1 2 1 1 または信号線 1 2 2 1 に LOW を出力し、計算機モジュール 1 1 0 0 の電源状態がオフのとき信号線 1 2 1 1 または信号線 1 2 2 1 に HIGH を出力する。

【 0 0 2 0 】

ファン 1 1 0 4 は、ベースボードマネージメントコントローラ 1 1 0 8 に I 2 C 接続 1 1 1 1 を経由して接続されており、ベースボードマネージメントコントローラ 1 1 0 8 のセンサ監視ポーリングによって、ファン 1 1 0 4 の回転数がセンサ監視されている。

40

【 0 0 2 1 】

電源スイッチ 1 1 0 3 は、信号線 1 1 2 0、信号線 1 1 1 8、信号線 1 1 1 6 を通してチップセット 1 1 0 7 に接続されており、電源制御信号をチップセット 1 1 0 7 に通知することが可能である。また、信号線 1 1 1 8 は、ベースボードマネージメントコントローラ 1 1 0 8 を通過しており、ベースボードマネージメントコントローラ 1 1 0 8 は、信号線 1 1 1 8 を監視することにより電源スイッチ 1 1 0 3 が押されたことを検知することが可能である。

【 0 0 2 2 】

また、計算機モジュール 1 1 0 0 のそれぞれは、CPU 1 1 0 6、メモリ 1 1 0 5、チップセット 1 1 0 7、電源スイッチ 1 1 0 3 を有しているため、複数の計算機モジュール

50

1100は、それぞれ、その電源状態がお互いに独立したものとなっている。

【0023】

各計算機モジュール1100内の計算機内各センサ1101は、計算機モジュール内の各部位に設置される電圧センサ、温度センサ、Fuseセンサ等であり、全てのセンサがベースボードマネージメントコントローラ1108にI2C接続1110を経由して接続されている。

【0024】

ベースボードマネージメントコントローラ1108は、前述したように、計算機としての運転機能を提供する構成要素と、計算機内各センサ1101と接続されており、センサ監視ポーリングによって全センサをセンサ監視している。

10

【0025】

また、計算機モジュール甲または乙のベースボードマネージメントコントローラ1108のいずれか一方が、2つの計算機モジュール甲、乙にとって共通の部位である電源モジュール1300のセンサ監視を行う。そして、共通基板1200上に備えられているステートマシン1201は、計算機モジュール甲または乙のベースボードマネージメントコントローラ1108どちらが電源モジュール1300のセンサ監視担当となるかを指定する。指定の方法については後述する。

【0026】

ウォッチドッグタイマ1102は、信号線1119を介してベースボードマネージメントコントローラ1108の健全性を監視しており、その結果を信号線1210または信号線1220に出力している。ウォッチドッグタイマ1102の仕組みについては後述する。

20

【0027】

共通基板1200は、ステートマシン1201と、スイッチ1202を有している。ステートマシン1201は、計算機モジュール甲及び乙のウォッチドッグタイマ1102の出力が、信号線1210及び信号線1220を経由して接続されており、計算機モジュール甲及び乙のベースボードマネージメントコントローラ1108の健全性を監視している。

【0028】

また、ステートマシン1201には、計算機モジュール甲及び乙のチップセット1107からの計算機モジュール1100の電源状態を示す出力が、信号線1211及び信号線1221を経由して接続されており、ステートマシン1201は、これらの信号線1211、1221を介して計算機モジュール甲及び乙の電源状態を監視している。

30

【0029】

さらに、ステートマシン1201は、信号線1230を経由して計算機モジュール甲及び乙のベースボードマネージメントコントローラ1108に接続されており、信号線1230の出力によって、計算機モジュール甲または乙のベースボードマネージメントコントローラ1108を共通部位である電源モジュール1300のセンサ監視担当として指定することが可能である。

【0030】

信号線1230の計算機モジュール甲側には、NOT回路1203が設けられているため、計算機モジュール甲及び乙からのベースボードマネージメントコントローラ1108への信号線1230の入力は必ず相互に反転された信号の値を持ったものとなり、ステートマシン1201は、これにより必ず一方のベースボードマネージメントコントローラ1108を指定することが可能となる。

40

【0031】

スイッチ1202は、I2C接続1212及びI2C接続1222を経由して、計算機モジュール甲及び乙のベースボードマネージメントコントローラ1108に接続されており、I2C接続1212またはI2C接続1222のいずれかに接続を行う。このスイッチ1202は、計算機モジュール甲のベースボードマネージメントコントローラ1108

50

が信号線 1 2 1 2 をオンにすると、スイッチ 1 2 0 2 の接続を信号線 1 2 1 2 側に切り替え、逆に、計算機モジュール乙のベースボードマネジメントコントローラ 1 1 0 8 が信号線 1 2 2 2 をオンにすると、スイッチ 1 2 0 2 の接続を信号線 1 2 2 2 側に切り替える機能を有している。

【 0 0 3 2 】

また、スイッチ 1 2 0 2 は、I 2 C 接続 1 2 3 1 を経由して、電源モジュール 1 3 0 0 に接続されており、計算機モジュール甲または乙のベースボードマネジメントコントローラ 1 1 0 8 が、センサ監視ポーリングを行うことによって、電源モジュール 1 3 0 0 のセンサ異常を検知可能としている。

【 0 0 3 3 】

図 1 に示す本発明の実施形態による計算機システムは、計算機モジュール甲及び乙の共通部位として電源モジュール 1 3 0 0 だけを例にあげているが、共通部位として、共用のファン、HDD による大容量の記憶装置等が設けられていてもよく、計算機モジュール甲及び乙で共用することができるものであれば、本発明の方法により計算機モジュール甲または乙のベースボードマネジメントコントローラから監視させることができる。共通部位として、前述したような複数の部位が設けられた場合、共通部位毎にスイッチ 1 2 0 2 を設け、計算機モジュール甲及び乙のベースボードマネジメントコントローラ 1 1 0 8 とそれらの共通部位のそれぞれとをスイッチ 1 2 0 2 により接続すればよい。

【 0 0 3 4 】

図 2 は本発明の実施形態による計算機システムにおける電源の供給を示す図であり、図 2 を参照して計算機システムに対する電源の供給について説明する。

【 0 0 3 5 】

計算機モジュール 1 1 0 0 は電源供給源を持っておらず、計算機システム全体の電力は電源モジュール 1 3 0 0 から供給される。電源モジュール 1 3 0 0 は、出力として、5 V s u b 出力 1 4 5 1 の出力電圧 5 V と 1 2 V 出力 1 4 1 2 の出力電圧 1 2 V とを出力している。

【 0 0 3 6 】

5 V s u b 出力 1 4 5 1 の出力電圧 5 V は、電源モジュール 1 3 0 0 に電源ケーブル 1 3 0 2 が接続されて A C 電源が供給されているとき、常に電力を供給することが可能な出力であり、ベースボードマネジメントコントローラ 1 1 0 8 等に対する電力源となり、共通基板 1 2 0 0 上の機器であるステートマシン 1 2 0 1 にも供給される。また、1 2 V 出力 1 4 1 2 は、計算機モジュール甲または乙の電源状態（電源スイッチの状態）がオンとなったときに初めて供給される電力であり、計算機モジュール 1 1 0 0 が計算機としての運転機能を提供するために用いられる。

【 0 0 3 7 】

計算機システムの構成要素の全てを 5 V s u b 出力 1 4 5 1 の出力電圧 5 V 及び 1 2 V 出力 1 4 1 2 の出力電圧 1 2 V により動作させることは不可能であり、5 V s u b 出力 1 4 5 1 及び 1 2 V 出力 1 4 1 2 の出力電圧は、D C - D C コンバータにより構成される変圧器を用いて電圧が調整される。

【 0 0 3 8 】

変圧器 1 5 5 0 は、1 2 V 出力 1 4 1 2 の出力電圧 1 2 V を 5 V 出力 1 4 5 0 の出力電圧 5 V に変換している。変圧器 1 5 5 0 が、各計算機モジュール 1 1 0 0 及び電源モジュール用基板 1 3 0 1 に分かれて設けられている理由は、共通基板 1 2 0 0 と計算機モジュール 1 1 0 0 との間の接続を少なくするためである。

【 0 0 3 9 】

変圧器 1 5 3 4 は、5 V s u b 出力 1 4 5 1 の出力電圧 5 V を 3 . 3 V s u b 出力 1 4 3 4 の出力電圧 3 . 3 V に変換しており、この 3 . 3 V s u b 出力 1 4 3 4 の出力電圧 3 . 3 V は、チップセット 1 1 0 7 に供給される。

【 0 0 4 0 】

変圧器 1 5 3 3 は、1 2 V 出力 1 4 1 2 の出力電圧 1 2 V を 3 . 3 V 出力 1 4 3 3 の出

10

20

30

40

50

力電圧 3.3 V に変換しており、この 3.3 V 出力 1433 の出力電圧 3.3 V は、CPU 1106 等に供給される。

【0041】

変圧器 1518 は、3.3 V sub 出力 1434 の出力電圧 3.3 V を 1.8 V sub 出力 1418 の出力電圧 1.8 V に変換しており、この 1.8 V sub 出力 1418 の出力電圧 1.8 V は、ベースボードマネージメントコントローラ 1108 等に供給される。

【0042】

変圧器 1512 は、1.8 V sub 出力 1418 の出力電圧 1.8 V を 1.2 V sub 出力 1413 の出力電圧 1.2 V に変換しており、この 1.2 V sub 出力 1413 の出力電圧 1.2 V は、ベースボードマネージメントコントローラ 1108 に供給される。

10

【0043】

変圧器 1509 は、1.8 V sub 出力 1418 の 1.8 V を 0.9 V sub 出力 1409 の出力電圧 0.9 V に変換しており、この 0.9 V sub 出力 1409 の出力電圧 0.9 V は、メモリ 1105 に供給される。

【0044】

電源モジュール 1300 は、電源ケーブル 1302 が AC 電源に接続されると、計算機モジュール甲及び乙に、5 V sub 出力 1451 の出力電圧 5 V 供給し、計算機モジュール 1100 内では、3.3 V sub 出力 1434 の出力電圧 3.3 V、1.8 V sub 出力 1418 の出力電圧 1.8 V、1.2 V sub 出力 1413 の出力電圧 1.2 V、及び、0.9 V sub 出力 1409 の出力電圧 0.9 V が供給可能になる。

20

【0045】

また、計算機モジュール 1100 の電源状態がオンとなると、計算機モジュール 1100 には、前述で説明したような電源モジュール 1300 に電源ケーブル 1302 が接続されると供給される出力電圧に追加されて、12 V 出力 1412 の出力電圧 12 V、5 V 出力 1450 の出力電圧 5 V、及び、3.3 V 出力 1433 の出力電圧 3.3 V が供給される。

【0046】

図 3 はステートマシン 1201 の処理動作を説明する状態遷移表を示す図であり、次に、図 3 を参照してステートマシン 1201 が計算機モジュール甲または乙のベースボードマネージメントコントローラ 1108 どちらが電源モジュール 1300 のセンサ監視担当となるかを指定する動作について説明する。ステートマシン 1201 は、図 3 に示すような状態遷移表に従った動作をする。

30

【0047】

図 3 に示す状態遷移表は、甲の入力 3001 と、乙の入力 3002 と、前回出力 3003 と、これらに対して甲の入力または乙の入力が変化したときのステートマシン 1201 の出力 3004 とを組とした複数のレコードにより構成される。

【0048】

図 3 において、「甲 OK」とは、計算機モジュール甲のベースボードマネージメントコントローラ 1108 が正常動作しており（信号線 1210 が LOW）、かつ、計算機モジュール甲の電源状態がオン（信号線 1211 が LOW）である状態を意味し、「甲 NG」とは、前述した「甲 OK」以外の状態を意味している。

40

【0049】

また、「乙 OK」とは、計算機モジュール乙のベースボードマネージメントコントローラ 1108 が正常動作しており（信号線 1220 が LOW）、かつ、計算機モジュール乙の電源状態がオン（信号線 1221 が LOW）である状態を意味し、「乙 NG」とは、前述した「乙 OK」以外の状態を意味している。

【0050】

計算機モジュール甲からの入力 3001 は、「甲 OK」または「甲 NG」のいずれかの値となり、また、計算機モジュール乙からの入力 3002 は、「乙 OK」または「乙 NG」のいずれかの値となる。

50

【 0 0 5 1 】

前回出力 3 0 0 3 とは、計算機モジュール甲からの入力 3 0 0 1 または計算機モジュール乙からの入力 3 0 0 2 が変化したとき、その前にステートマシン 1 2 0 1 が出力 3 0 0 4 (通信線 1 2 3 0) に出力していた HIGH または LOW の値を示す。

【 0 0 5 2 】

レコード 3 0 1 0 は、計算機モジュール甲からの入力 3 0 0 1 が「甲 OK」、計算機モジュール乙からの入力 3 0 0 2 が「乙 OK」かつ前回出力 3 0 0 3 が計算機モジュール甲を指定 (通信線 1 2 3 0 が LOW) であった場合、ステートマシン 1 2 0 1 の出力 3 0 0 4 は、計算機モジュール甲を指定 (通信線 1 2 3 0 が LOW) となることを示している。

【 0 0 5 3 】

レコード 3 0 1 1 は、計算機モジュール甲すらの入力 3 0 0 1 が「甲 OK」、計算機モジュール乙からの入力 3 0 0 2 が「乙 OK」かつ前回出力 3 0 0 3 が計算機モジュール乙を指定 (通信線 1 2 3 0 が HIGH) であった場合、ステートマシン 1 2 0 1 の出力 3 0 0 4 は、計算機モジュール乙を指定 (通信線 1 2 3 0 が HIGH) となることを示している。

【 0 0 5 4 】

レコード 3 0 1 2 は、計算機モジュール甲からの入力 3 0 0 1 が「甲 OK」、計算機モジュール乙からの入力 3 0 0 2 が「乙 NG」であった場合、前回出力 3 0 0 3 に関わらず (図 3 中「X」)、ステートマシン 1 2 0 1 の出力 3 0 0 4 は、計算機モジュール甲を指定 (通信線 1 2 3 0 が LOW) となることを示している。

【 0 0 5 5 】

レコード 3 0 1 3 は、計算機モジュール甲からの入力 3 0 0 1 が「甲 NG」、計算機モジュール乙からの入力 3 0 0 2 が「乙 OK」であった場合、前回出力 3 0 0 3 に関わらず (図 3 中「X」)、ステートマシン 1 2 0 1 の出力 3 0 0 4 は、計算機モジュール乙を指定 (通信線 1 2 3 0 が HIGH) となることを示している。

【 0 0 5 6 】

レコード 3 0 1 4 は、計算機モジュール甲からの入力 3 0 0 1 が「甲 NG」、計算機モジュール乙からの入力 3 0 0 2 が「乙 NG」であった場合、前回出力 3 0 0 3 に関わらず (図 3 中「X」)、ステートマシン 1 2 0 1 の出力 3 0 0 4 は、計算機モジュール甲を指定 (通信線 1 2 3 0 が LOW) となることを示している。

【 0 0 5 7 】

図 4 はステートマシン 1 2 0 1 のハードウェア構成を示すブロック図、図 7 は D フリップフロップの真理値表を示す図であり、次に、図 4、図 7 を参照して、ステートマシン 1 2 0 1 の内部構造について説明する。

【 0 0 5 8 】

図 4 における D フリップフロップ 4 0 2 0 及び D フリップフロップ 4 0 2 1 は、共にポジティブエッジトリガで、非同期タイプである。これらのフリップフロップは、図 7 の真理値表に示すように、入力として、S # (セット入力 7 0 0 1)、R # (リセット入力 7 0 0 2)、CK (クロック入力 7 0 0 3) 及び D # (ディレイ入力 7 0 0 4) を持っており、出力として、Q 7 0 0 5 及び Q # 7 0 0 6 を持っている。

【 0 0 5 9 】

以下では、まず、D フリップフロップ 4 0 2 0 及び 4 0 2 1 の動作を、図 7 に示す真理値表に基づいて説明する。

【 0 0 6 0 】

前述したような入力と出力との組による真理値表のレコード 7 0 1 1 は、入力 S # が LOW かつ入力 R # が HIGH であるとき、入力 CK 及び入力 D # の値に関わらず (図 7 中「X」)、出力 Q が HIGH となり、出力 Q # が LOW となることを示している。

【 0 0 6 1 】

レコード 7 0 1 2 は、入力 S # が HIGH かつ入力 R # が LOW であるとき、入力 CK 及び入力 D # の値に関わらず (図 7 中「X」)、出力 Q が LOW となり、出力 Q # が HI

10

20

30

40

50

GHとなることを示している。

【0062】

レコード7013は、入力S#がLOWかつ入力R#がLOWであるとき、入力CK及び入力D#の値に関わらず(図7中「X」)、出力QがHIGHとなり、出力Q#がHIGHとなることを示している。

【0063】

レコード7014は、入力S#がHIGH、入力R#がHIGHかつ入力D#がLOWであるとき、入力CKにLOWからHIGHに変化するパルス入力(以下、単にパルス入力という)があると、出力QがLOWとなり、出力Q#がHIGHとなることを示している。

【0064】

レコード7015は、入力S#がHIGH、入力R#がHIGHかつ入力D#がHIGHであるとき、入力CKにパルス入力があると、出力QがHIGHとなり、出力Q#がLOWとなることを示している。

【0065】

次に、図4の参照に戻って、ステートマシン1201のハードウェア構成について説明する。

【0066】

ステートマシン1201は、計算機モジュール甲のベースボードマネージメントコントローラ1108が正常か否かを示している信号線1210と、計算機モジュール甲の電源状態を示す信号線1211と、計算機モジュール乙のベースボードマネージメントコントローラ1108が正常か否かを示している信号線1220と、計算機モジュール乙の電源状態を示す信号線1221とが接続されて、これらの信号線の値に従って、図3に示して説明した状態遷移表に従った出力値を信号線1230に出力して、計算機モジュール甲または乙のベースボードマネージメントコントローラ1108のどちらが電源モジュール1300のセンサ監視担当となるかを指定している。

【0067】

そして、ステートマシン1201は、3個のDフリップフロップ4020、4021と、初期化回路4022と、3個のディレイ回路4100と、2個のパルス生成回路4101とを主な構成要素として、図4に示すように相互に接続されて構成されている。

【0068】

次に、前述したように構成されるステートマシン1201の初期化について説明する。

【0069】

電源モジュール1300に電源ケーブル1302が接続されてAC電源が電源モジュールに供給されると、5Vsub出力1451の出力電圧5Vが10kの抵抗4018を經由し、2つのポジティブエッジトリガのDフリップフロップ4020の入力R#に印加される。Dフリップフロップ4020の入力S#への入力は初期値LOWであるので、図7に示して説明した真理値表のレコード7011に従い出力Qは、初期値HIGHとなる。

【0070】

また、5Vsub出力1451の出力電圧5Vが10k抵抗4018を經由し、ポジティブエッジトリガのDフリップフロップ4021の入力S#に入り、入力R#は初期値LOWであるので、状態7012に従い出力Qは、初期値LOWとなる。

【0071】

その後、初期化回路4022は、5Vsub出力1451の出力電圧5Vが約5Vまで立ち上がるまでのごく初期においてLOWを出力しているが、5Vsub出力1451の出力電圧5Vが約5Vまで立ち上がった後、RST#出力がHIGHとなり、RST#出力のHIGHがDフリップフロップ4021の入力R#に印加される。この結果、Dフリップフロップ4021は、状態7014または状態7015に示して説明したように、入力CKにパルスを印加することによって駆動されるようになる。

10

20

30

40

50

【 0 0 7 2 】

ステートマシン 1 2 0 1 の入力は、前述したように、信号線 1 2 1 0 (甲のベースボードマネージメントコントローラ 1 1 0 8 の正常か否かを示す) 及び、信号線 1 2 1 1 (甲の電源状態を示す) 及び、信号線 1 2 2 0 (乙のベースボードマネージメントコントローラ 1 1 0 8 の正常か否かを示す) 及び、信号線 1 2 2 1 (乙の電源状態を示す) である。

【 0 0 7 3 】

信号線 1 2 1 0 及び信号線 1 2 1 1 の信号は、OR 回路 4 0 1 0 を通過し、「甲 OK」の場合にのみ、信号線 4 2 0 0 を LOW とする。同様に、信号線 1 2 2 0 及び信号線 1 2 2 1 は、OR 回路 4 0 1 0 を通過し、「乙 OK」の場合にのみ、信号線 4 2 0 0 を LOW とする。また、ディレイ回路 4 1 0 0 は、1 k 抵抗 4 0 1 5、0.01 μ F コンデンサ 4 0 1 6 及び GND 4 0 1 7 から構成されて、10 μ 秒のディレイを生成する。このディレイ回路からの出力信号を受けるバッファ 4 0 1 4 は、パルス生成回路 4 1 0 1 の前で電流を整える。

10

【 0 0 7 4 】

パルス生成回路 4 1 0 1 は、1 k 抵抗 4 0 1 5、0.01 μ F コンデンサ 4 0 1 6、GND 4 0 1 7 及び XOR 回路 4 0 1 1 から構成されていて、10 μ 秒のパルス信号を生成し、このパルス信号を D フリップフロップ 4 0 2 0 及び D フリップフロップ 4 0 2 1 の入力 CK に印加して、これらのフリップフロップを駆動する。

【 0 0 7 5 】

また、パルス生成回路 4 1 0 1 の後段には OR 回路 4 0 1 0 があるため、信号線 1 2 1 0、信号線 1 2 1 1、信号線 1 2 2 0 または信号線 1 2 2 1 のいずれかの信号が状態変化したとき、D フリップフロップ 4 0 2 0 が駆動される。また、信号線 1 2 1 0、信号線 1 2 1 1、信号線 1 2 2 0 または信号線 1 2 2 1 のいずれかの信号が状態変化したときの信号は、10 μ 秒のディレイを生成するディレイ回路 4 1 0 0 を経て D フリップフロップ 4 0 2 1 に印加されて、D フリップフロップ 4 0 2 1 を駆動する

20

D フリップフロップ 4 0 2 0 は、「甲 OK」または「乙 OK」(信号線 4 2 0 0 が LOW) のとき、入力 R # に HIGH、入力 D # に LOW が入力され、かつ、信号線 4 2 0 0 の信号が NOT 回路 4 0 1 3 を経由して入力 S # に印加されるため、入力 S # には HIGH が入力されることになり、入力 CK にパルス入力印加されると、状態 7 0 1 4 に従い出力 Q が LOW となる。

30

【 0 0 7 6 】

また、D フリップフロップ 4 0 2 0 は、「甲 NG」または「乙 NG」(信号線 4 2 0 0 が HIGH) のとき、入力 R # が HIGH、かつ、信号線 4 2 0 0 上の信号が NOT 回路 4 0 1 3 を経由して入力 S # に印加されるため、入力 S # が LOW となり、図 7 に示して説明した真理値表のレコード 7 0 1 1 に従い、出力 Q が HIGH となる。

【 0 0 7 7 】

2 つの D フリップフロップ 4 0 2 0 の出力 Q は、出力線 4 2 0 1 及び 4 2 0 2 に出力される。そして、出力線 4 2 0 1 上の信号を反転した信号と、D フリップフロップ 4 0 2 1 の出力 Q が AND 回路 4 0 1 2 を通過し、信号線 4 2 0 3 上に出力される。また、信号線 4 2 0 1 上の信号を反転した信号と信号線 4 2 0 2 上の信号とは、AND 回路 4 0 1 2 を通過し、信号線 4 2 0 4 上に出力される。さらに、信号線 4 2 0 3 上の信号と信号線 4 2 0 4 上の信号とは、OR 回路 4 0 1 0 を通し、それが D フリップフロップ 4 0 2 1 の入力 D # に印加される。D フリップフロップ 4 0 2 1 は、前述したように、入力 S # 及び入力 R # がともに HIGH で、CK にパルス印加されることにより入力 D # の入力をそのまま信号線 1 2 3 0 に出力する。

40

【 0 0 7 8 】

前述したように、ステートマシン 1 2 0 1 は、図 3 に示した状態遷移表に従った動作をする。また、ステートマシン 1 2 0 1 は、甲または乙の状態が不定である場合でも、必ず甲または乙の計算機モジュールの一方を指定するように、HIGH または LOW を信号線 1 2 3 0 上に出力する。

50

【0079】

図1の参照に戻ると、ベースボードマネージメントコントローラ1108は、信号線1230からの入力を常に監視しており、信号線1230がHIGH（甲はNOT回路1203で反転された後）の場合、自らが共通部位である電源モジュール1300のセンサ監視担当であると判断する。

【0080】

自らが共通部位である電源モジュール1300のセンサ監視担当となったと判断したベースボードマネージメントコントローラ1108は、まず、I2C接続1212またはI2C接続1222を経由してスイッチ1202を自分側に切り替える。そして、ベースボードマネージメントコントローラ1108は、I2C接続1212またはI2C接続1222、スイッチ1202及びI2C接続1231を経由して、電源モジュール1300のセンサ監視ポーリングを開始する。

10

【0081】

逆に、信号線1230がLOW（甲はNOT回路1203で反転された後）となって、自分が電源モジュール1300のセンサ監視担当でなくなったと判断したベースボードマネージメントコントローラ1108は、電源モジュール1300のセンサ監視ポーリングを停止する。

【0082】

前述したように、ステートマシン1201が直接スイッチ1202を切り替えない理由は、1つのベースボードマネージメントコントローラ1108が故障した際に、スイッチ1202をホールドしたままの不正な状態だった場合、ステートマシン1201からスイッチ1202を切替えることが不可能となるからである。よって、本発明の実施形態は、電源モジュール1300に接続するとき、ベースボードマネージメントコントローラ1108自らがスイッチ1202を切り替えることとしている。

20

【0083】

図5は甲のウォッチドッグタイマ1102の処理動作を説明するフローチャートであり、次に、図5のフローを参照してウォッチドッグタイマ1102の処理動作を説明する。ウォッチドッグタイマ1102は、ベースボードマネージメントコントローラ1108から一定時間間隔（以下、T_{bmc}という）で出力されている生存信号が、正常に出力されているかを監視して、ベースボードマネージメントコントローラ1108の正常性の監視を行うものである。

30

【0084】

(1) 電源モジュール1300に電源ケーブル1302を介してAC電源が接続されると、ウォッチドッグタイマ1102は、初期化処理として、信号線1210に初期値LOWを出力し、ベースボードマネージメントコントローラ1108が正常であることを、ステートマシン1201に対して示す（ステップ5001、5002）。

【0085】

(2) 次に、ウォッチドッグタイマ1102は、タイマtに初期値Tを設定する。Tは、前述で説明したベースボードマネージメントコントローラ1108から出力される生存信号の時間間隔T_{bmc}より長く設定される。その後、タイマが減算されていく（ステップ5003、5004）。

40

【0086】

(3) 次に、ウォッチドッグタイマ1102は、信号線1119を介してベースボードマネージメントコントローラ1108から生存信号がきたか否かを判定し、生存信号がきたことを検知した場合、ステップ5003からの処理に戻り、タイマを設定してカウントダウンさせる処理を繰り返す（ステップ5005）。

【0087】

(4) ステップ5005の判定で、生存信号がきていなかった場合、タイマtが0となったか否かを判定し、タイマtが0となっていなかった場合、ステップ5004からの処理に戻り、タイマのカウントダウンを継続させる（ステップ5006）。

50

【 0 0 8 8 】

(5) ステップ 5 0 0 6 の判定で、タイマ t が 0 となっていた場合、タイムアウトしているので、信号線 1 2 1 0 に H I G H を出力し、ベースボードマネージメントコントローラ 1 1 0 8 が異常であることを、ステートマシン 1 2 0 1 に対して示し、その後、ステップ 5 0 0 5 からの処理に戻って処理を繰り返す。そして、ウォッチドッグタイマ 1 1 0 2 は、信号線 1 1 1 9 の監視を継続することにより、ベースボードマネージメントコントローラ 1 1 0 8 が正常に戻るのを待つ (ステップ 5 0 0 7) 。

【 0 0 8 9 】

なお、乙のウォッチドッグタイマ 1 1 0 2 の動作も同様であり、信号線 1 2 2 0 にベースボードマネージメントコントローラ 1 1 0 8 が正常または異常であることを示す信号の出力を行う。

10

【 0 0 9 0 】

図 6 は甲のベースボードマネージメントコントローラ 1 1 0 8 が異常になったときの計算機システムの動作例を説明するシーケンスチャートであり、次に、これについて説明する。

【 0 0 9 1 】

(1) 計算機モジュール甲のベースボードマネージメントコントローラ 6 0 0 1 は、信号線 1 1 1 9 を経由して一定時間毎に生存信号を甲のウォッチドッグタイマ 6 0 0 2 に送信しているが、故障が生じると、生存信号を甲のウォッチドッグタイマ 6 0 0 2 に送信することができなくなる (ステップ 6 0 1 0 、 6 0 2 0) 。

20

【 0 0 9 2 】

(2) 甲のウォッチドッグタイマ 6 0 0 2 は、一定の時間以上待ってもベースボードマネージメントコントローラ 6 0 0 1 からの生存信号を受信することができなくなるため、ステートマシン 1 2 0 1 に対し、甲のベースボードマネージメントコントローラ 6 0 0 1 が異常となったことを信号線 1 2 1 0 を H I G H にすることにより通知する (ステップ 6 0 1 1) 。

【 0 0 9 3 】

(3) ステートマシン 1 2 0 1 は、信号線 1 2 1 0 が H I G H になったことにより、信号線 1 2 3 0 を H I G H にすることにより、共通部位である電源モジュール 1 3 0 0 のセンサ監視担当を、計算機モジュール乙のベースボードコントローラ 6 0 0 4 に指定する (ステップ 6 0 1 2) 。

30

【 0 0 9 4 】

(4) 乙のベースボードマネージメントコントローラ 6 0 0 4 は、信号線 1 2 3 0 からの通知を受けると、スイッチ 1 2 0 2 を自ベースボードマネージメントコントローラ 6 0 0 4 側に切り替え、電源モジュール 1 3 0 0 のセンサ監視ポーリングを開始する (ステップ 6 0 1 3 、 6 0 1 4) 。

【 0 0 9 5 】

前述した本発明の実施形態によれば、計算機モジュール 1 1 0 0 の電源状態またはベースボードマネージメントコントローラの異常により、共通部位である電源モジュール 1 3 0 0 のセンサ監視の担当を切り替えることが可能となる。

40

【 符号の説明 】

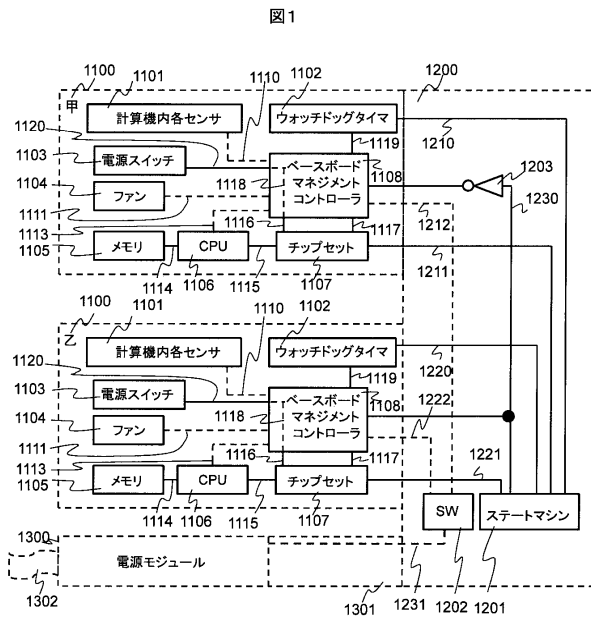
【 0 0 9 6 】

- 1 1 0 0 計算機モジュール
- 1 1 0 1 計算機モジュール内の各センサ
- 1 1 0 2 ウォッチドッグタイマ
- 1 1 0 3 電源スイッチ
- 1 1 0 4 ファン
- 1 1 0 5 メモリ
- 1 1 0 6 C P U
- 1 1 0 7 チップセット

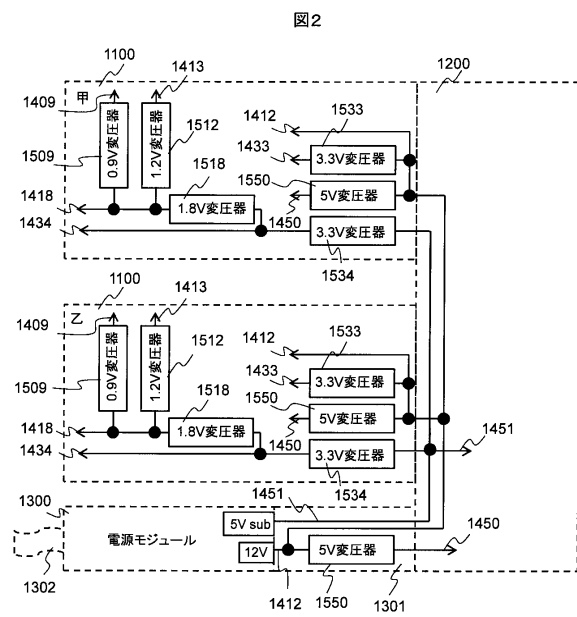
50

- 1 1 0 8 ベースボードマネージメントコントローラ
- 1 2 0 0 共通基板
- 1 2 0 1 ステートマシン
- 1 2 0 2 スイッチ
- 1 2 0 3 NOT回路
- 1 3 0 0 電源モジュール
- 1 3 0 1 電源モジュール用基板
- 1 3 0 2 電源ケーブル
- 1 5 0 9、1 5 1 2、1 5 1 8、1 5 3 3、1 5 3 4、1 5 5 0 変圧器
- 4 0 1 0 OR回路
- 4 0 1 1 XOR回路
- 4 0 1 2 AND回路
- 4 0 1 3 NOT回路
- 4 0 1 4 バッファ
- 4 0 2 0、4 0 2 1 Dフリップフロップ
- 4 0 2 2 初期化回路
- 4 1 0 0 デレイ回路
- 4 1 0 1 パルス生成回路

【図1】



【図2】

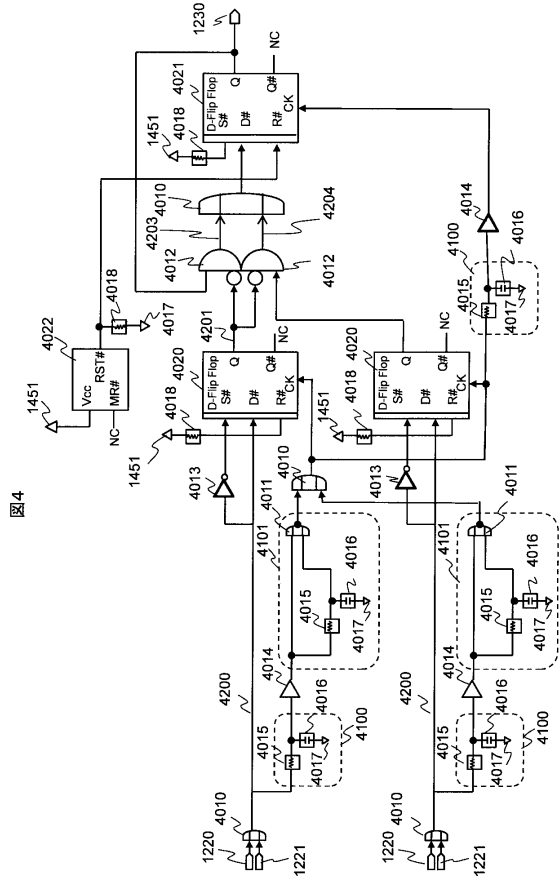


【図3】

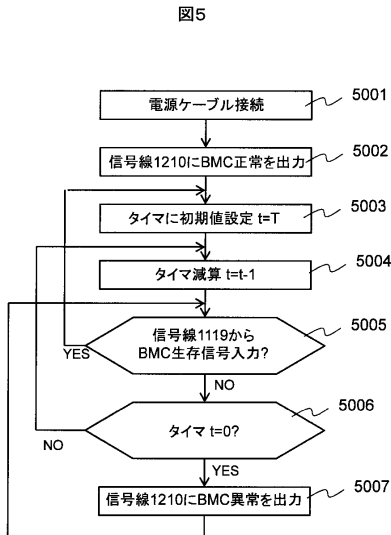
図3

	3001 甲の入力	3002 乙の入力	3003 前回出力	3004 出力(通信線1230)
3010	甲OK	Z.OK	甲を指定(LOW)	甲を指定(LOW)
3011	甲OK	Z.OK	乙を指定(HIGH)	乙を指定(HIGH)
3012	甲OK	Z.NG	X	甲を指定(LOW)
3013	甲NG	Z.OK	X	乙を指定(HIGH)
3014	甲NG	Z.NG	X	甲を指定(LOW)

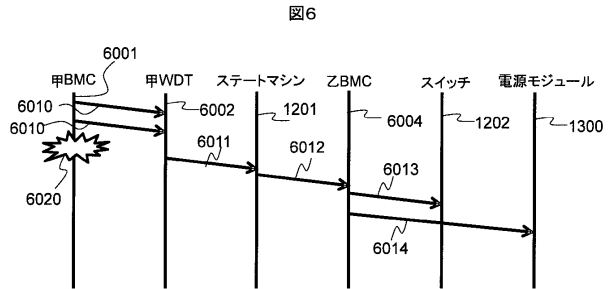
【図4】



【図5】



【図6】



【図7】

図7

	7001 S#	7002 R#	7003 CK	7004 D#	7005 Q	7006 Q#
7011	LOW	HIGH	X	X	HIGH	LOW
7012	HIGH	LOW	X	X	LOW	HIGH
7013	LOW	LOW	X	X	HIGH	HIGH
7014	HIGH	HIGH	CK	LOW	LOW	HIGH
7015	HIGH	HIGH	CK	HIGH	HIGH	LOW

フロントページの続き

(72)発明者 大原 功

神奈川県秦野市堀山下1番地 株式会社 日立製作所 エンタープライズサーバ事業部内

(72)発明者 鳥澤 正孝

神奈川県秦野市堀山下1番地 株式会社 日立製作所 エンタープライズサーバ事業部内

審査官 多胡 滋

(56)参考文献 特開2008-165803(JP,A)

特開2008-299599(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 11/30