



(12) 发明专利

(10) 授权公告号 CN 101369401 B

(45) 授权公告日 2011. 04. 20

(21) 申请号 200810168724. 1

(22) 申请日 2004. 07. 19

(30) 优先权数据

2003-277191 2003. 07. 18 JP

(62) 分案原申请数据

200410069693. 6 2004. 07. 19

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 小山润 今井馨太郎 前川慎志

古野诚 中村理 山崎舜平

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 张雪梅 王小衡

(56) 对比文件

US 6373458 B1, 2002. 04. 16, 全文.

JP 2002-366076 A, 2002. 12. 20, 全文.

CN 1394293 A, 2003. 01. 29, 全文.

审查员 林邦镛

(51) Int. Cl.

G09G 3/20(2006. 01)

G09G 3/36(2006. 01)

G09G 3/32(2006. 01)

G02F 1/1362(2006. 01)

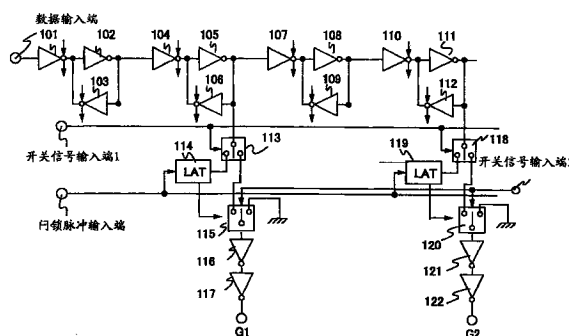
权利要求书 2 页 说明书 8 页 附图 14 页

(54) 发明名称

显示器件及电子设备

(57) 摘要

本发明涉及显示器件及电子装置。当像素和信号线驱动器电路由半-非晶 TFT 组成时,驱动像素的幅度需要变得更大,并且需要高的电源电压。高的电源电压增加了局部驱动时的功耗。根据本发明,为了减少功耗,栅信号线驱动器电路存储每个栅信号线是否用于显示图象的数据,因此停止驱动不需要被驱动的栅信号线。



1. 一种显示器件，包括：

衬底上的多个栅信号线；

所述衬底上的具有多个像素的像素部分；以及

所述衬底上的连接到所述栅信号线的栅信号线驱动器电路，所述栅信号线驱动器电路包括：配置成存储用于驱动所述栅信号线的数据的闩锁电路，配置成驱动所述栅信号线的缓冲电路，以及配置成根据所述闩锁电路的输出控制所述缓冲电路的电路，

其中所述像素部分和所述栅信号线驱动器电路包括在所述衬底上形成的多个薄膜晶体管，并且每个薄膜晶体管包括半-非晶半导体。

2. 根据权利要求 1 的显示器件，其中所述半-非晶半导体具有的晶粒尺寸为 0.5 ~ 40nm 并且分散在非-单晶半导体中。

3. 根据权利要求 1 的显示器件，其中所述半-非晶半导体包括氢和卤素元素中至少之一。

4. 根据权利要求 1 的显示器件，其中所述半-非晶半导体包括氦、氩、氮和氟中至少之一。

5. 根据权利要求 1 的显示器件，其中所述显示器件是液晶显示器件。

6. 根据权利要求 1 的显示器件，其中所述显示器件是自发光显示器件。

7. 一种电视机，包括根据权利要求 1 的显示器件。

8. 一种个人计算机，包括根据权利要求 1 的显示器件。

9. 一种照相机，包括根据权利要求 1 的显示器件。

10. 一种蜂窝电话，包括根据权利要求 1 的显示器件。

11. 一种显示器件，包括：

衬底上的多个栅信号线；

所述衬底上的具有多个像素的像素部分；以及

包括移位寄存器、第一开关电路、第二开关电路、闩锁电路和缓冲电路的栅信号线驱动器电路，

其中所述像素部分和所述栅信号线驱动器电路包括形成在所述衬底上的多个薄膜晶体管，并且每个薄膜晶体管包括：

所述衬底上的栅电极；

所述栅电极上的栅绝缘膜；

所述栅绝缘膜上的半导体膜，所述半导体膜包括半-非晶半导体。

12. 根据权利要求 11 的显示器件，其中所述半-非晶半导体具有的晶粒尺寸为 0.5 ~ 40nm 并且分散在非-单晶半导体中。

13. 根据权利要求 11 的显示器件，其中所述半-非晶半导体包括氢和卤素元素中至少之一。

14. 根据权利要求 11 的显示器件，其中所述半-非晶半导体包括氦、氩、氮和氟中至少之一。

15. 根据权利要求 11 的显示器件，其中所述显示器件是液晶显示器件。

16. 根据权利要求 11 的显示器件，其中所述显示器件是自发光显示器件。

17. 一种电视机，包括根据权利要求 11 的显示器件。

18. 一种个人计算机，包括根据权利要求 11 的显示器件。
19. 一种照相机，包括根据权利要求 11 的显示器件。
20. 一种蜂窝电话，包括根据权利要求 11 的显示器件。

显示器件及电子设备

[0001] 本发明申请是本发明申请人于 2004 年 7 月 19 日提交的、申请号为 200410069693.6、发明名称为“显示器件及电子设备”的发明申请的分案申请。

技术领域

[0002] 本发明涉及显示器件，尤其涉及包括使用半-非晶薄膜半导体的元件的显示器件。本发明还涉及使用该显示器件的电子设备。

背景技术

[0003] 近年来，随着通信技术的发展互联网被广泛地使用。期望在将来能够传输运动图象和更大量的信息。考虑到这一点，个人计算机在个人使用和商业上已经普及，并且例如液晶电视的大尺寸显示器件也已经大量生产并普及。

[0004] 在显示器件中，使用薄膜晶体管（下文称为 TFT）的显示器件，尤其例如液晶显示器件，已经积极地生产。与无源显示器件相比较，使用 TFT 的有源矩阵显示器件能够在对比度和灰度级方面表现出更高的图象质量。

[0005] 在这种使用 TFT 的显示器件中，广泛使用了其沟道形成区包括非晶半导体的 TFT（下文称作非晶 TFT）。使用非晶 TFT 的显示器件通过使用在玻璃衬底上形成的反向交错的 TFT 并控制该显示器件的像素来显示图象，每个像素都包含这种 TFT。

[0006] 图 4A 是使用非晶 TFT 的液晶显示器件的平面图。在图 4A 中，传统液晶显示器件包括非晶 TFT 衬底 401、对立衬底 402、像素部分 403、源信号线驱动器 LSI405、栅信号线驱动器 LSI404、FPC406 等。信号线驱动器 LSI404 和 405 包括单晶 LSI 并且安装在非晶 TFT 衬底 401 上。信号通过 FPC406 从外部输入到信号线驱动器 LSI404 和 405。虽然在图 4A 中 LSI 被安装在非晶 TFT 衬底 401 上，但也可以安装在 FPC 上。

[0007] 图 4B 示出了沿图 4A 中的虚线切开的剖面结构。液晶放置非晶 TFT 衬底 401 和对立衬底 402 之间并被密封元件 407 密封。

[0008] 前面所述的使用非晶 TFT 的液晶显示器的问题在于晶体管的特性，例如迁移率或阈值，比使用单晶硅的晶体管的特性要差。

[0009] 例如，将 N-沟道单晶晶体管的迁移率与非晶 TFT 的作比较，前者的迁移率是 $600 \sim 800 \text{cm}^2/\text{Vs}$ ，而后者的迁移率大约为 $0.5 \text{cm}^2/\text{Vs}$ 。因此，非晶 TFT 的电学特性是单晶晶体管的 1/1000，因此其不能象单晶晶体管那么自由地组成电路。非晶 TFT 可以驱动像素，但是不能驱动液晶显示器件中的信号线。

[0010] 因此，在使用非晶 TFT 的液晶显示器件中，用于驱动信号线的驱动电路由使用单晶晶体管的 LSI 组成。虽然 LSI 能够驱动信号线，但是该驱动电路必须附在外部或与玻璃衬底连接，导致例如增加实施成本，且连接部分的可靠性降低的缺点。另一方面，通过使用多晶硅 TFT 将像素和驱动电路整体地形成在玻璃衬底上的显示器件得到了发展。多晶硅 TFT 表现出大约 $100 \sim 200 \text{cm}^2/\text{Vs}$ 的迁移率，因此驱动电路可以整体形成。然而，为了形成多晶硅 TFT，还需要如激光结晶、热处理、掺杂等额外的生产步骤。因此，由

于生产设备的限制玻璃衬底不可能做的很大，而且与非晶 TFT 相比较成本是增加的。

[0011] 考虑到前述问题，可以通过使用半-非晶半导体（下文称作 SAS）整体地形成像素、信号线驱动器电路以及尤其栅信号线驱动器电路，从而减少外部驱动电路及其连接部分，降低实施成本并提高连接部分的可靠性。然而，SAS TFT 的阈值电压比多晶硅 TFT 的阈值电压高，因此，在使用 SAS 形成像素的情况下，驱动信号线的幅度必须更大并且电源电压也必须更高，这导致耗电量更高。

[0012] 图 2 示出了传统栅信号线驱动器电路的一个例子。在图 2 中，移位寄存器 201 包括钟控反相器 (clocked inverter) 202 和 203，以及反相器 204。该驱动电路包括移位寄存器 201、NAND207、NOR208 和缓冲反相器 209 和 210，并顺序驱动栅信号线 G1、G2，.....，Gy。

[0013] 至于用于监视的显示器，当长时间使用时图像暂留 (image persistence) 成为所关心的问题。在任何显示器中或多或少都会发生图像暂留。在自发光显示器件中，由于发光层退化亮度衰减。尤其是，当自发光显示器件持续显示固定的图象时，只在发光区域有亮度衰减，因此之后显示连续图象 (solid image) 时还保留着之前的图象。在液晶显示器件中，当持续显示固定的图象时液晶材料会退化，因此当显示后来的图象时该图象仍保留。

[0014] 为了避免这种问题，当用户在一段时期不使用监视器屏幕时关闭该监视器屏幕并进行局部显示。图 3A 和 3B 示出了这种情况的一个例子。在图 3A 中，在屏幕上显示正常的图象，而在图 3B 中只有时间显示在屏幕的一部分上。这种局部显示模式避免了图像暂留的发生。

[0015] 然而，即使在局部显示模式下，传统栅信号线驱动器电路继续被驱动，其消耗的电量与正常显示模式中的相同。

发明内容

[0016] 考虑到前述问题，根据本发明，不驱动不用于显示图象的栅信号线以使其为 Low（在像素 TFT 是 N-沟道 TFT 的情况下），而在栅信号线驱动器电路中需要的行中存储栅信号线的数据。因此，不需要导通的栅信号线中不耗电，从而减小显示器件的电能消耗。

[0017] 本发明的显示器件包括在衬底上的多个栅极信号线、多个像素以及栅信号线驱动器电路。栅信号线驱动器电路包括用于存储各栅信号线被驱动与否的数据的闩锁电路、用于驱动栅信号线的缓冲电路以及用于通过闩锁电路控制缓冲电路的电路。

[0018] 本发明的显示器件包括在衬底上的多个栅极信号线、多个像素以及栅信号线驱动器电路。该栅信号线驱动器电路包括移位寄存器、第一开关电路、第二开关电路、闩锁电路和缓冲电路。第一开关电路由第一开关信号控制，移位寄存器的输出被输出到闩锁电路或通过第一开关电路输出到第二开关电路。第二开关电路被闩锁电路的输出控制，并且第一开关电路的输出或地电位通过第二开关电路输出到反相器。同时，闩锁电路由闩锁脉冲控制并存储第一开关电路的输出。

[0019] 在前面提到的根据本发明的显示器件中，通过使用 TFT 将像素部分和栅信号线驱动器电路整体地形成在衬底上，其中 TFT 的沟道部分包含半-非晶半导体（半-非晶

TFT)。

[0020] 在前面提到的根据本发明的显示器件中，半-非晶 TFT 是互补型 TFT。

[0021] 根据本发明，前述的显示器件是液晶显示器件。

[0022] 根据本发明，前述的显示器件是自发光显示器件。

[0023] 根据本发明，前述的显示器件使用 EL 材料形成。

[0024] 本发明提供使用前述显示器件的电子设备。

[0025] 如上所述，根据本发明，在局部显示的情况下不用于显示图象的栅信号线不需要被驱动，因而减少功耗。

[0026] 本发明以上述方式提供了一种显示器件，其中通过使用 TFT 使信号线驱动器电路和尤其是栅信号线驱动器电路整体地形成，该 TFT 的生产步骤只有很少的限制，即沟道部分包含半-非晶半导体的 TFT。

附图说明

[0027] 图 1 示出了本发明的实施方案的框图。

[0028] 图 2 示出了传统的栅信号线驱动器电路的框图。

[0029] 图 3A 和 3B 分别示出了显示器件的局部驱动的框图。

[0030] 图 4A 和 4B 分别示出了传统的非晶液晶显示器件的框图。

[0031] 图 5A 至 5C 分别示出了根据本发明的闩锁电路的实施例的视图。

[0032] 图 6A 至 6C 示出了使用本发明的显示器件的电子设备的视图。

[0033] 图 7A 至 7D 示出了本发明的生产步骤的剖面视图。

[0034] 图 8A 至 8D 示出了本发明的生产步骤的剖面视图。

[0035] 图 9A 至 9C 示出了本发明的生产步骤的剖面视图。

[0036] 图 10 示出了使用本发明的自发光显示器件的像素。

[0037] 图 11A 和 11B 分别示出了使用本发明的液晶显示器件的框图。

[0038] 图 12 示出了使用本发明的液晶显示器的像素的框图。

[0039] 图 13 示出了使用本发明的自发光显示器件的框图。

具体实施方式

[0040] [实施方案]

[0041] 图 1 示出了本发明的一个实施方案。图 1 中示出的栅信号线驱动器电路包括移位寄存器，该移位寄存器包括钟控反相器 101、103、104、106、107、109、110、112，以及反相器 102、105、108 和 111。该栅信号线驱动器电路还包括开关 113、118、115 和 120，闩锁电路 114 和 119，以及缓冲反相器 116、117、121 和 122。

[0042] 下面解释电路的操作。在正常显示模式下，一信号输入到开关信号输入端 1 以使开关 113 和 118 分别连接到开关 115 和 120。同时，一信号输入到开关信号输入端 2 以使开关 115 和 120 分别连接到开关 113 和 118。以这种方式，移位寄存器的每一输出通过反相器输出到栅信号线 G1 和 G2。虽然在图 1 中未示出，对其它的栅线进行相同的操作。

[0043] 下面描述局部显示模式的操作。一信号输入到开关信号输入端 1 以使开关 113

和 118 分别连接到闩锁电路 114 和 119。同时，一信号被输入到开关信号端 2 以使开关 115 和 120 中的每一个根据闩锁电路的输出作不同的连接。在这种状态下，用于确定驱动哪根栅信号线的数据顺序从数据输入端输出。该数据在移位寄存器中被转移，并且当此数据到达适当的程度，从闩锁脉冲输入端输入闩锁脉冲，并且该数据被锁在闩锁电路 114 和 119 中。例如，在闩锁电路 114 存储不驱动栅信号线的的数据而闩锁电路 119 存储驱动栅信号线的的数据的情况下，开关 115 连接到地电位，反相器 116 和 117 固定，并且栅信号线 G1 固定在 Low 电位。另一方面，开关 120 连接到开关 118。

[0044] 接下来，一信号输入到开关信号输入端 1 以使开关 113 和 118 分别连接到开关 115 和 120。然后，输入启动脉冲和时钟仅驱动需要的栅信号线。以这种方式，不驱动不必要的栅信号线，因而减少了功耗。

[0045] 前面提到的电路包括其沟道部分是由半-非晶半导体形成的 TFT。虽然交错 TFT(顶栅 TFT)也可以使用，但是典型地是使用反向交错 TFT(底栅 TFT)。由于其具有高的迁移率，N-沟道半非晶 TFT 与 P-沟道半非晶 TFT 相比更适用于驱动器电路。然而，在本发明中既可以使用 N-沟道 TFT 也可以使用 P-沟道 TFT。为了减少生产步骤的数量，在这两种情况下均优选形成在相同的衬底上的所有 TFT 具有相同的导电性。

[0046] [实施例 1]

[0047] 图 5A 至 5C 示出了实施方案中所示的闩锁电路的具体的例子。图 5A 示出了使用钟控反相器的闩锁电路，该钟控反相器在前述的信号线驱动器电路的移位寄存器中使用。图 5B 示出了使用与模拟开关结合的反相器的闩锁电路。在图 5C 中，从图 5B 所示闩锁电路中去掉一个模拟开关。图 5C 中的闩锁电路是这样设计的，两个反相器中其输出连接到模拟开关的反相器的驱动能力比模拟开关低，并且要被存储的数据可以根据模拟开关的操作改变。本发明既可以使用此处示出的任何闩锁电路也可以使用其它的电路构造。

[0048] [实施例 2]

[0049] 下面以液晶显示器件为例具体解释本发明的显示器件的生产步骤。

[0050] 对于第一衬底 10，既可以使用玻璃和石英也可以使用塑料材料。或者，在例如不锈钢和铝的金属材料上形成绝缘薄膜从而获得第一衬底 10。在第一衬底 10 上形成用于形成栅电极和栅布线(栅信号线)的第一导电薄膜 11。对于第一导电薄膜 11，使用例如铬、钼、钛、钽、钨和铝的金属材料，或者这些材料的合金。第一导电薄膜 11 可以通过溅射或真空气相沉积形成(图 7A)。

[0051] 蚀刻第一导电薄膜 11 以形成栅电极 12 和 13。优选栅电极 12 和 13 具有锥形的端部，从而可使第一半导体薄膜和布线层在其上形成。在第一导电薄膜 11 包括基于铝的材料的情况下，优选在蚀刻步骤之后通过阳极氧化等使其表面绝缘。虽然未示出，连接到栅电极的布线可以在此步骤的同时形成(图 7B)。

[0052] 接下来，如图 7C 所示，在栅电极 12 和 13 上形成第一绝缘薄膜 14 和第二绝缘薄膜 15 作为栅极绝缘薄膜。在这种情况下，优选第一绝缘薄膜 14 包括氧化硅薄膜而第二绝缘薄膜 15 包括氮化硅薄膜。这些绝缘薄膜可以通过辉光放电分解或溅射形成。尤其是，为了在低沉积温度下形成高密度以及小的栅极漏电流的绝缘薄膜，可以在绝缘薄膜中加入混合有例如氩的稀有气体元素的反应气。

[0053] 在第一绝缘薄膜 14 和第二绝缘薄膜 15 上形成第一半导体薄膜 16。该第一半导体薄膜 16 包括一薄膜，该薄膜包括具有在非晶和晶体（包括单晶和多晶）结构之间的中间结构的半导体。该半导体具有在自由能稳定的第三态，并且是具有短程有序和晶格畸变的晶体半导体材料。该半导体的晶粒尺寸为 $0.5 \sim 40\text{nm}$ 并且可以分散在非-单晶半导体中。即，拉曼光谱向比 520cm^{-1} 低的频带移动。该半导体具有平均为 $0.5 \sim 40\text{nm}$ 的晶粒尺寸并且可以分散在非-单晶半导体中。此外，该半导体与至少 1 原子%的作为悬挂键的中和剂的氢或卤素混合。这种半导体被称为半-非晶半导体 (SAS)。当在 SAS 中混合例如氢、氦、氩、或氙的稀有气体元素时，晶格畸变增加从而稳定性得到加强，从而得到优质的 SAS。

[0054] 可以通过硅气 (silicon gas) 的辉光放电分解获得 SAS。虽然也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 或类似气体，但是通常使用 SiH_4 作为硅气。可以使用通过加入从氢、氦和氩、氦、氩和氙中选取的一种或多种稀有气体元素稀释的硅气以加速 SAS 的形成。优选对硅气进行稀释率为 10 比 1000 的稀释。虽然不需要说通过辉光放电分解反应生产薄膜优选在减压下进行，但是压强可以为约 $0.1 \sim 133\text{Pa}$ 。产生辉光放电的电源频率为 $1 \sim 120\text{MHz}$ ，更优选为 $13 \sim 60\text{MHz}$ 。可以适当地设定 RF 功率。加热衬底的温度优选为 300°C 或更低，更优选为 $100 \sim 200^\circ\text{C}$ 。在沉积中主要加入的杂质元素中，大气元素例如氧、氮和碳的理想浓度为 $1 \times 10^{20}\text{cm}^{-3}$ 或更小。尤其是，氧的浓度为 $5 \times 10^{19}\text{cm}^{-3}$ 或更小，更优选 $1 \times 10^{19}\text{cm}^{-3}$ 或更小。SAS 也被称作微晶半导体。

[0055] 也可以及将硅气与碳气 (carbon gas) 例如 CH_4 和 C_2H_6 ，或者锗气 (germanium gas) 例如 GeH_4 和 GeF_4 混合从而将能量带宽设定为 $1.5 \sim 2.4\text{eV}$ ，或 $0.9 \sim 1.1\text{eV}$ 。

[0056] 当非故意在 SAS 中掺入控制价电子的杂质元素时，SAS 表现出小的 N- 型导电性。这是由于 SAS 中含有的杂质引起的，通常认为氧是提供 N- 型导电性的元素。SAS 中氧的浓度随沉积中 RF 功率密度变化。在本发明中优选第一半导体薄膜 16 包括浓度为 $5 \times 10^{19}\text{cm}^{-3}$ 或更小，更优选 $1 \times 10^{19}\text{cm}^{-3}$ 或更小的氧。不用说不是所有的氧都充当施主，因此为了控制导电性可以任意决定杂质元素的量。

[0057] 在沉积的同时或沉积后向包含沟道形成区的第一半导体薄膜 16 中加入提供 P- 型导电性的杂质元素时，可以控制阈值电压。通常使用硼作为提供 P 型导电性的杂质元素。可以以 $1 \sim 1000\text{ppm}$ 的比例将杂质气体例如 B_2H_6 和 BF_3 混合在硅气中，从而硼的浓度为 $1 \times 10^{14} \sim 6 \times 10^{16}\text{cm}^{-3}$ 。然后，使用抗蚀剂作为掩模覆盖不形成 P- 沟道 TFT 的区域进行 P- 型杂质掺杂（图 7D）。

[0058] 接下来，如图 8A 所示形成第二半导体薄膜 17。第二半导体薄膜 17 在非故意掺入控制价电子的杂质元素的条件下形成，并且象第一半导体薄膜 16 一样优选由 SAS 形成。第二半导体薄膜 17 在第一半导体薄膜 16 和第三半导体薄膜 18 之间形成，第三半导体薄膜 18 具有一种导电性并形成源和漏，因此第二半导体薄膜 17 充当缓冲薄膜。因此，当第三半导体薄膜 18 具有与具有小的 N- 型导电性的第一半导体薄膜 16 相同的导电性时，不必提供第二半导体薄膜 17。在为了控制阈值电压而向第三半导体薄膜 18 中加入提供 P- 型导电性的杂质元素的情况下，第二半导体薄膜 17 的作用是逐渐改变杂质的浓度，从而形成良好的接合。就是说，第二半导体薄膜 17 能够充当在将获得的 TFT 中沟道形成区和源或漏区之间形成的轻掺杂杂质区域 (LDD region)。

[0059] 当形成 N- 沟道 TFT 时, 具有一种导电性的第三半导体薄膜 18 中可以加入磷作为典型的杂质元素。具体说来, 可以在硅气中混入例如 PH_3 的杂质气体。只要价电子能被控制, 具有一种导电性的第三半导体薄膜 18 可以由 SAS、非晶半导体、或微晶半导体形成。

[0060] 以这种方式形成的 TFT 具有其中沟道形成区不在源、漏和 LDD 区之间形成的结构, 并且既能够防止场集聚也能够防止电流集聚。然后, 使用抗蚀剂作为掩模覆盖不形成 P- 型 TFT 的区域进行 P- 型杂质掺杂 (图 8B)。

[0061] 接下来, 使用光致抗蚀剂形成掩模 19。然后, 第一半导体薄膜 16、第二半导体薄膜 17 和第三半导体薄膜 18 被蚀刻成岛状图形 (图 8C)。

[0062] 然后形成第二导电薄膜 20 以形成连接到源和漏的布线。第二导电薄膜 20 包含铝或基于铝的导电材料。或者, 第二导电薄膜 20 可以有层状结构, 其中与半导体薄膜接触的薄膜包括钛、钽、钼或这些元素的氮化物。为提高耐热性, 可以在铝中加入 0.5 ~ 5 原子%例如钛、硅、钨、钕和铜的元素 (图 8D)。

[0063] 接下来, 形成掩模 21。掩模 21 被图形化以形成连接到源和漏的布线, 并且用作蚀刻掩模, 用于通过除去具有一种导电性第三半导体薄膜 18 形成沟道形成区。可以使用氯化物气体例如 BCl_3 和 Cl_2 蚀刻含有铝和基于铝的材料的导电薄膜。这一蚀刻过程提供布线 23 到 26。通过使用氟化物气体例如 SF_6 、 NF_3 和 CF_4 蚀刻形成沟道形成区。在这种情况下, 不可能有相对于将被用作基极层的第一半导体膜 16a 和 16b 的蚀刻选择性, 因而需要适当地调整加工时间。以这种方式可以获得沟道蚀刻的 TFT (图 9A)。

[0064] 接下来, 用于保护沟道形成区域的第三绝缘薄膜 27 包括氮化硅薄膜。该氮化硅薄膜可以通过溅射或辉光放电分解形成, 并且其需要具有高密度以阻挡空气中的污染物例如有机材料、金属和湿气。当使用硅作靶通过 RF 溅射形成氮化硅薄膜时, 使用氮化物中混合例如氩的稀有气体元素的溅射气体可以有利于氮化硅薄膜的高密度。另一方面, 当使用辉光放电分解形成氮化硅薄膜时, 通过使用例如氩的稀有气体元素对硅气进行 100 比 500 倍的稀释获得氮化硅薄膜。因此, 该氮化硅薄膜能够在 100°C 或更低的温度下具有高密度。此外, 可根据需要在第三绝缘层 27 上叠置包括氧化硅的第四绝缘薄膜 28。第三绝缘薄膜 27 和第四绝缘薄膜 28 对应于钝化膜 (图 9B)。

[0065] 在第三绝缘薄膜 27 和 / 或第四绝缘薄膜 28 上形成平坦化薄膜 29。优选该平坦化薄膜 29 由例如丙烯酸树脂、聚酰亚胺和聚酰胺的有机树脂形成, 或由具有 Si-O 键和 Si-CH_x 键的基于硅氧烷的绝缘薄膜形成。然后, 在第三绝缘膜 27、第四绝缘薄膜 28 和平坦化薄膜 29 中形成接触孔, 从而在平坦化薄膜 29 上形成分别连接到布线 23 到 26 的布线 30 到 33 (图 9C)。

[0066] 布线 30 到 33 可以由选自 Ta、W、Ti、Mo、Al 和 Cu 中的元素形成, 或者由包括该元素作为主要成分的合金或化合物形成。或者, 可以叠置具有这些元素的多层导电薄膜以获得布线 30 到 33。例如, 可能是第一薄膜包含 Ta 且第二层包含 W, 第一层包含 TaN 且第二层包含 Al, 第一层包含 TaN 且第二层包含 Cu, 或第一层包含 Ti, 第二层包含 Al, 且第三层包含 Ti。第一层或者第二层可以由 AgPdCu 合金形成。也可以顺序叠置 W、Al 和 Si 的合金 (Al-Si)、以及 TiN。可以使用氮化钨代替 W, Al 和 Ti 的合金 (Al-Ti) 代替 Al 和 Si 的合金 (Al-Si), 或者用 Ti 代替 TiN。

[0067] 用这种方式形成的其沟道部分包含 SAS 的沟道蚀刻 TFT 具有 $2 \sim 10\text{cm}^2/\text{Vs}$ 的场效应迁移率。因此，该 TFT 可以应用于像素的开关元件和形成扫描线（栅极线）驱动电路的元件。

[0068] 其中像素的开关元件和栅信号线驱动器电路由相同类型的 TFT 形成的元件衬底可以使用六个掩模形成：栅电极形成掩模、半导体区形成掩模、P-型杂质掺杂掩模、布线形成掩模、接触孔形成掩模和像素电极形成掩模。

[0069] [实施例 3]

[0070] 图 11A 是使用本发明的液晶显示器件的平面图。图 11A 中所示的液晶显示器件包括半-非晶 TFT 衬底 1101、对立衬底 1102、像素部分 1103、栅信号线驱动器电路 1104，源信号线驱动器电路 1105 和 FPC1106。图 11B 是沿图 11A 中的液晶显示器件的虚线切开的剖面视图。液晶材料放置在 TFT 衬底 1101 和对立衬底 1102 之间，并且被密封元件 1107 密封。

[0071] 如上所述，根据本发明，使用半-非晶 TFT 将栅信号线驱动器电路 1104 整体地形成在衬底上，从而减小了实施成本并且提高了连接部分的可靠性。在图 11A 中，源信号线驱动器电路 1105 安装在 TFT 衬底 1101 上。在本实施例中，源信号线驱动器电路 1105 在另一玻璃衬底上形成，因此具有与像素部分的横向相同长度的驱动器电路芯片形成被安装在 TFT 衬底 1101 上。在玻璃衬底上形成的驱动器电路芯片相对于单晶芯片有利于减小成本。源信号线驱动器电路 1105 不必使用在玻璃衬底上形成的芯片安装，且单晶芯片可以安装在 TFT 衬底 1101 或 FPC1106 上。

[0072] [实施例 4]

[0073] 图 12 是使用本发明的液晶显示器件的像素部分的等效电路图。像素部分 1201 包括源信号线 S1、S2，..... 和 Sx，栅信号线 G1、G2，.....，和 Gy，电容器线 C1、C2，.....，和 Cy，以及多个像素。像素 1202 包括像素 TFT1203、像素电极 1205 和存储电容器 1204。在使用半-非晶 TFT 用于像素 TFT1203 的情况下，由于半-非晶 TFT 与非晶 TFT 相比具有更大的截止电流，为减小图 12 所示的截止电流，像素 TFT1203 具有双栅极结构。虽然在图 12 中示出了双栅结构，像素 TFT1203 也可以具有三栅极或多栅极结构。

[0074] [实施例 5]

[0075] 图 13 是使用本发明的自发光显示器件的像素部分的剖面视图。在图 13 中使用 EL 元件作为发光元件。使用半-非晶 TFT 的像素 TFT1306 在 TFT 衬底 1301 上形成，电极 1302 在其上形成从而连接到像素 TFT1306 的漏电极。然后，沉积绝缘薄膜 1307 并使其图形化以在电极 1302 中形成开口。接下来，沉积作为发光部分的有机材料 1303，并在其上形成电极 1304。可使用已知的材料作为有机材料和电极。根据材料的组合可以获得顶发射、底发射或双发射。电极 1304 上的区域 1305 与外界屏蔽并被密封。该密封隔开了外界湿气等，从而阻止了 EL 材料的退化。

[0076] [实施例 6]

[0077] 图 10 示出了使用本发明的自发光显示器件的像素结构。图 10 中所示的像素包括源信号线 S1、栅信号线 G1、电源线 V1、开关 TFT1001、驱动 TFT1002，发光元件 1003、电极 1004 和存储电容器 1005。由于通常将 N-沟道 TFT 用于使用半-非晶 TFT

的像素 TFT，因此图 14 中开关 TFT1001 和驱动 TFT1002 具有 N- 型导电性，然而，本发明并不限于 N- 沟道 TFT。

[0078] 半-非晶 TFT 与非晶 TFT 相比具有更大的截止电流。因此，在使用半-非晶 TFT 作为像素 TFT 的情况下，该像素 TFT 具有如图 10 所示的双栅结构以减小截止电流。虽然在图 10 中示出双栅极结构作为例子，但是也可以采用三栅极或多栅极结构。

[0079] 图 10 中示出了有两个 TFT 的像素结构，本发明不限于此，也可以使用其它已知的像素结构。

[0080] [实施例 7]

[0081] 以上述方式形成的显示器件可以应用于各种电子设备的显示部分。下面阐述其中包括以本发明的显示器件作为显示媒介的电子设备。

[0082] 本发明的显示器件可以应用到电视机、摄影机、数码相机、头戴式显示器（护目镜型显示器）、游戏机、车辆导航系统、个人计算机、蜂窝电话等等。其具体例子在图 6A 至 6C 中示出。

[0083] 图 6A 示出了电视机，其包括机壳 3001、支撑底座 3002、显示部分 3003、扬声器部分 3004、视频输入端 3005 等。本发明的显示器件可以应用到显示部分 3003 以完成电视机。

[0084] 图 6B 示出了笔记本个人计算机，其包括主机体 3101、机壳 3102、显示部分 3103、键盘 3104、外部连接部分 3105、指针式鼠标 3106 等。本发明的显示器件可以应用于显示部分 3103 从而获得小且重量轻的笔记本个人计算机。

[0085] 图 6C 示出了具有记录媒介（具体而言，DVD 图象再现设备）的图象再现设备，其包括主机体 3201、机壳 3202、记录媒介（CD、LD、DVD 等）读取部分 3205、操作开关 3206、扬声器 3207、显示部分 A3203、显示部分 B3204 等。显示部分 A3203 主要显示图象信息，而显示部分 B3204 主要显示字符信息。本发明的显示器件主要可以应用于显示部分 A3203 以获得小且重量轻的图象再现设备。值得注意的是本发明的显示器件可以应用到其它具有记录媒介的图象再现设备，例如 CD 再现设备和游戏机。

[0086] 如前所述，本发明的应用范围非常广泛，可以应用于各领域的电子设备。本实施例中所示的电子设备可以通过使用实施方案 1 和实施例 1 到 6 中所示的任何结构获得。

[0087] 本发明以 2003 年 7 月 18 日提出的序列号 no.2003-277191 的日本专利申请为基础，其内容在此引用作为参考。

[0088] 虽然参照附图以实施方案和实施例的方式对本发明做了充分的描述，但是可以理解对于本领域的技术人员各种改变和修改是明显的。因此，因此，除非这种改变和修改脱离了后面规定的本发明的范围，否则其应当被认为包含在本发明中。

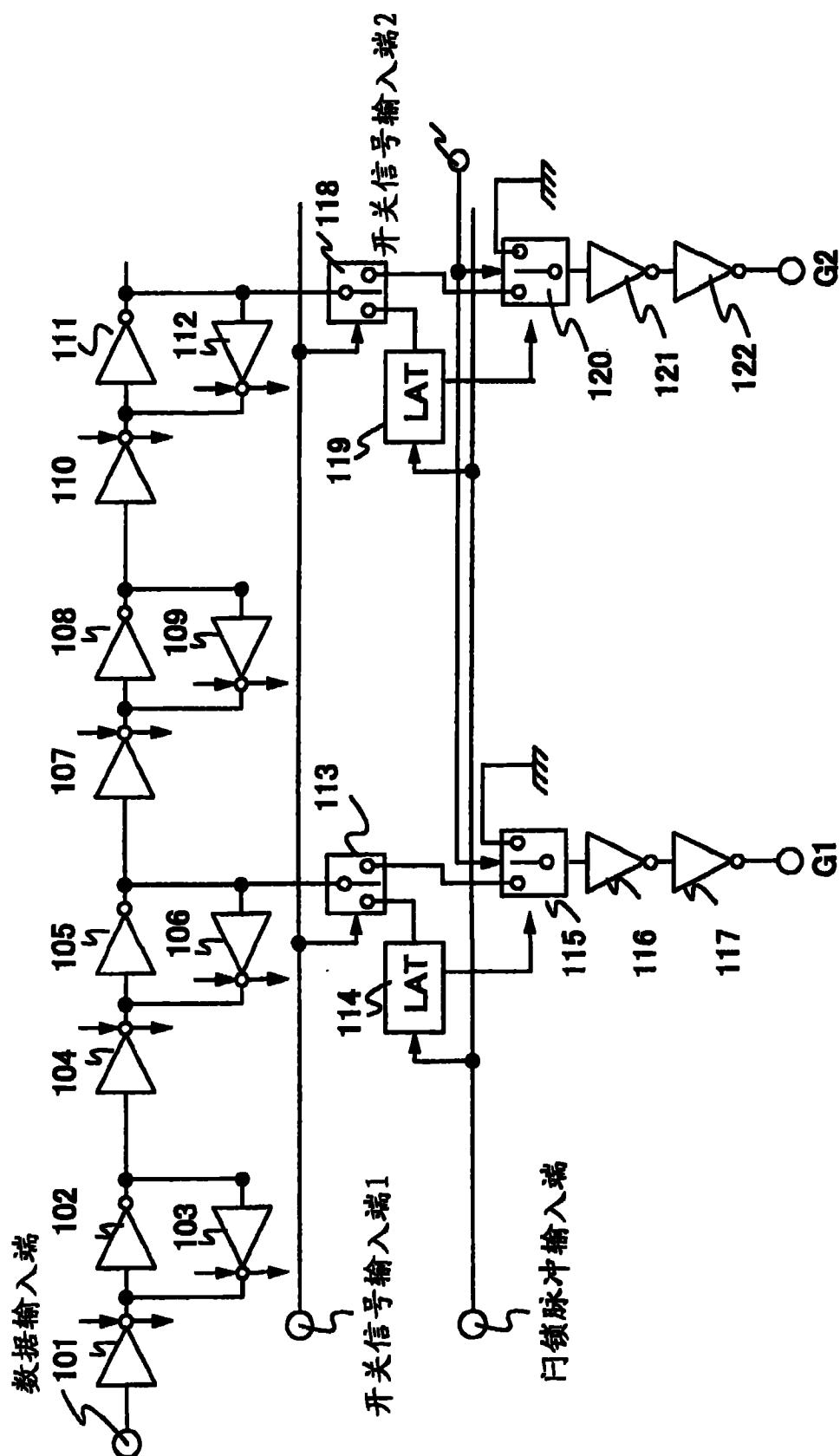


图 1

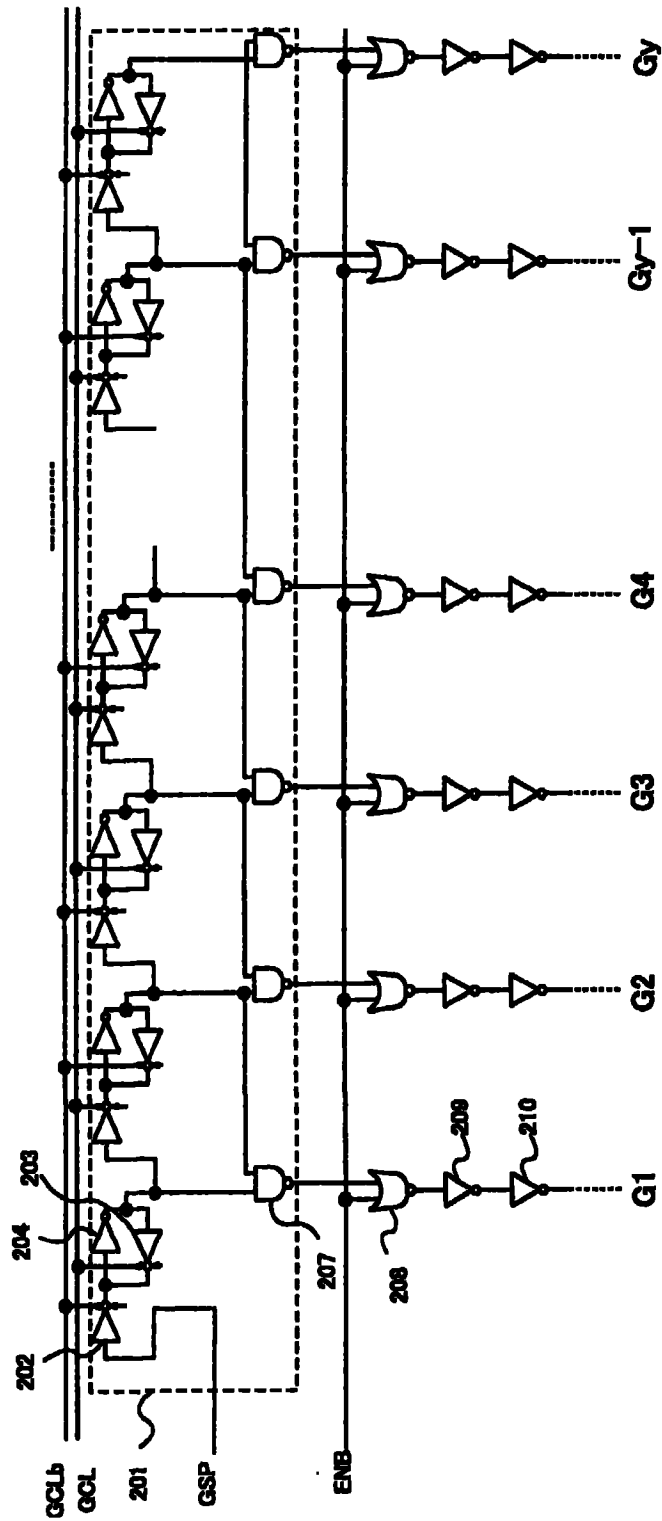


图 2

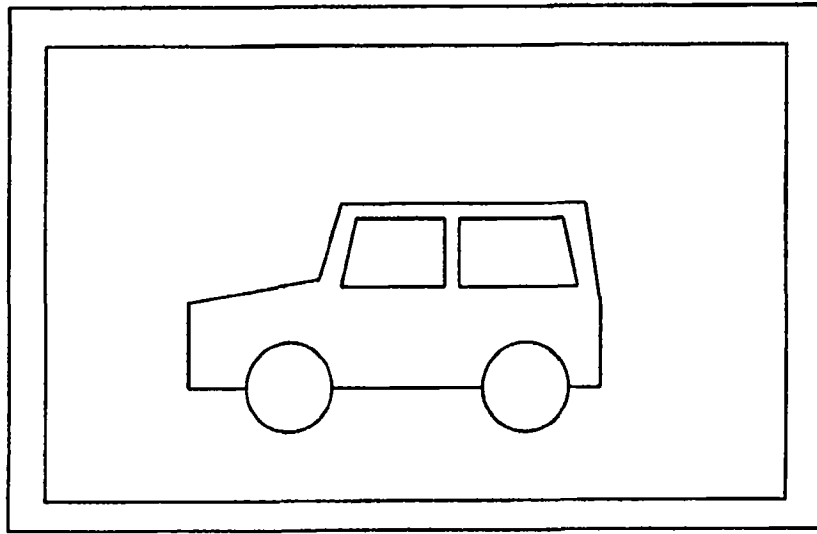


图 3A

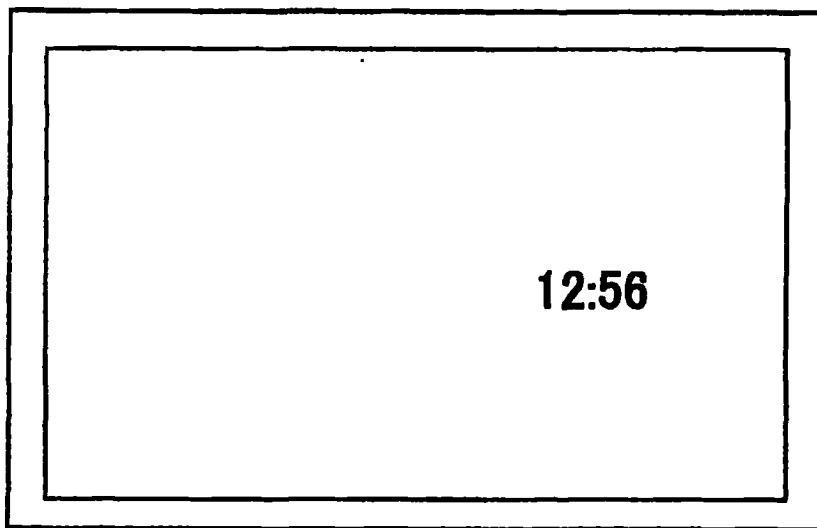


图 3B

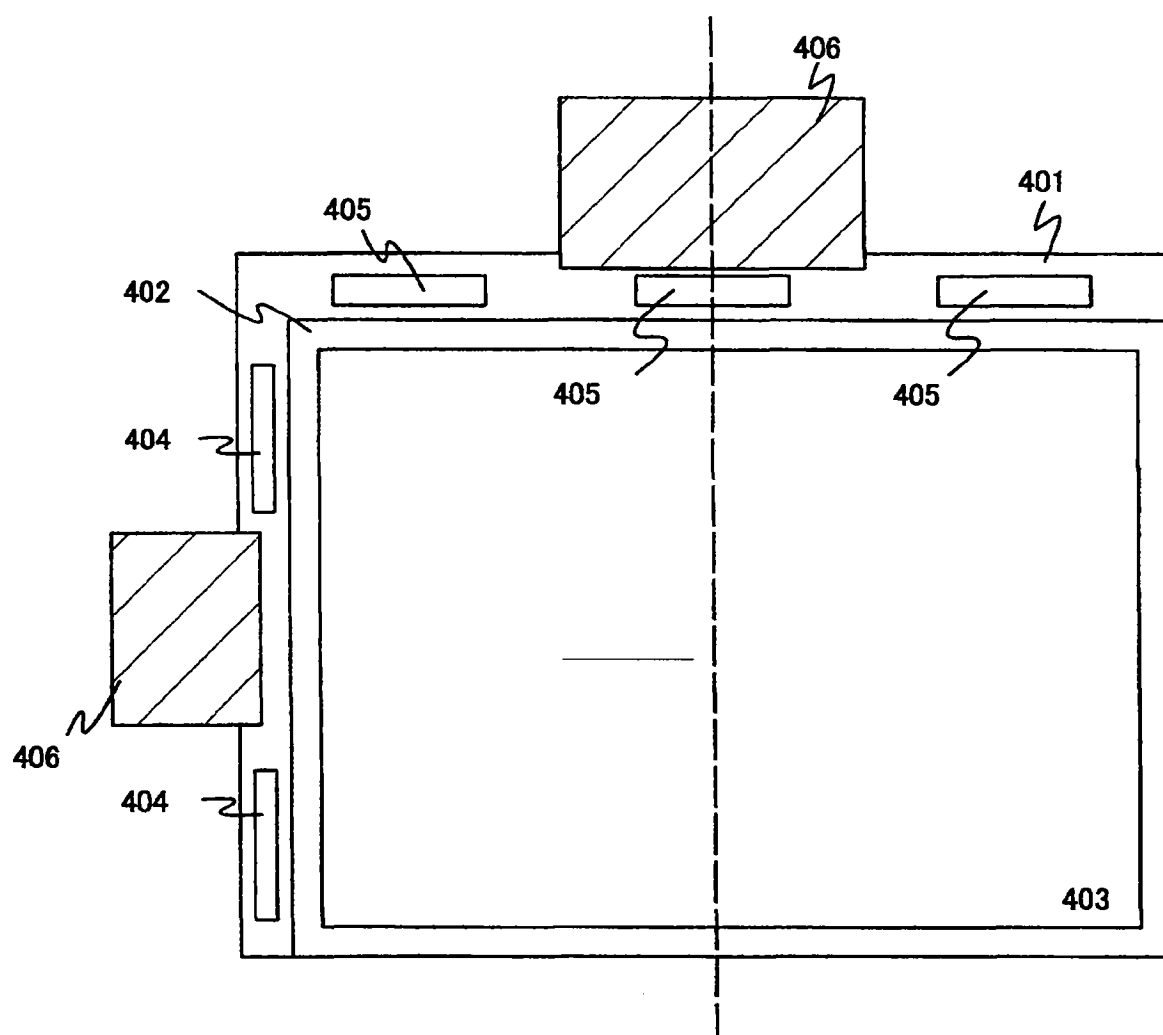


图 4A

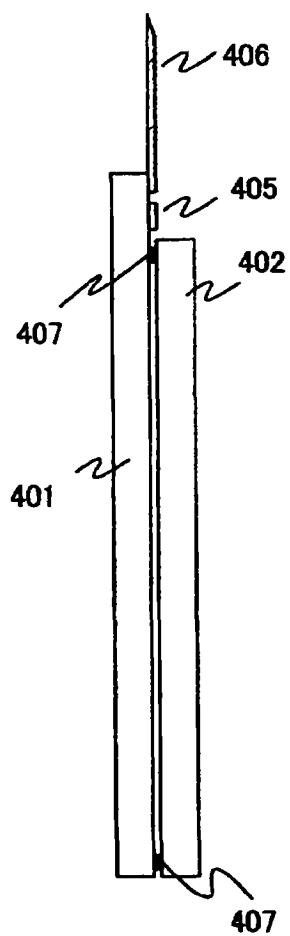


图 4B

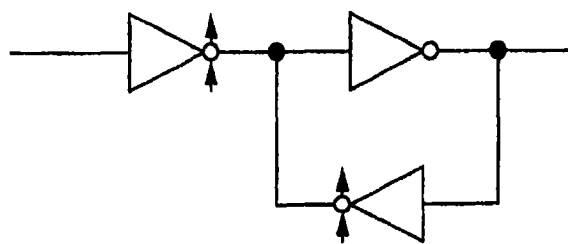


图 5A

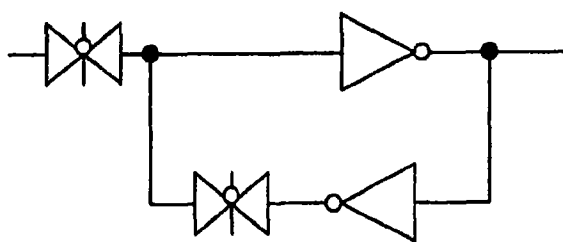


图 5B

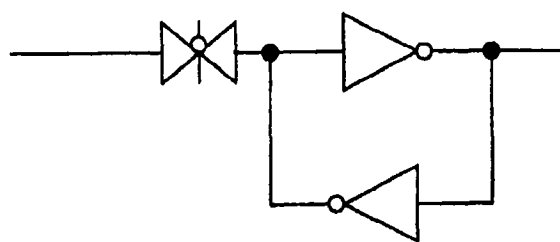


图 5C

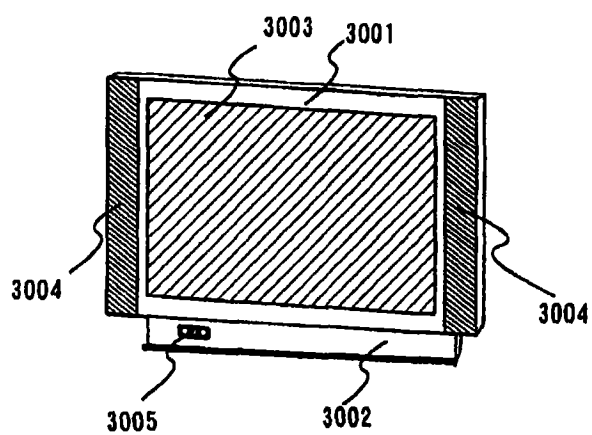


图 6A

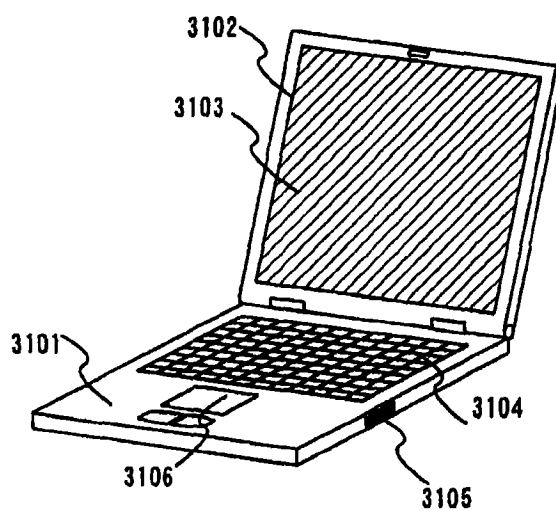


图 6B

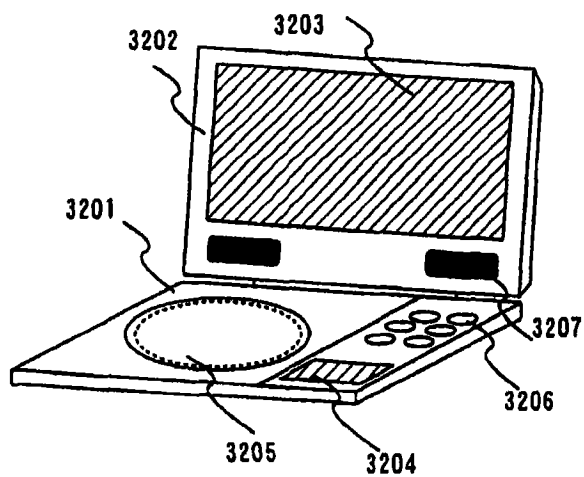
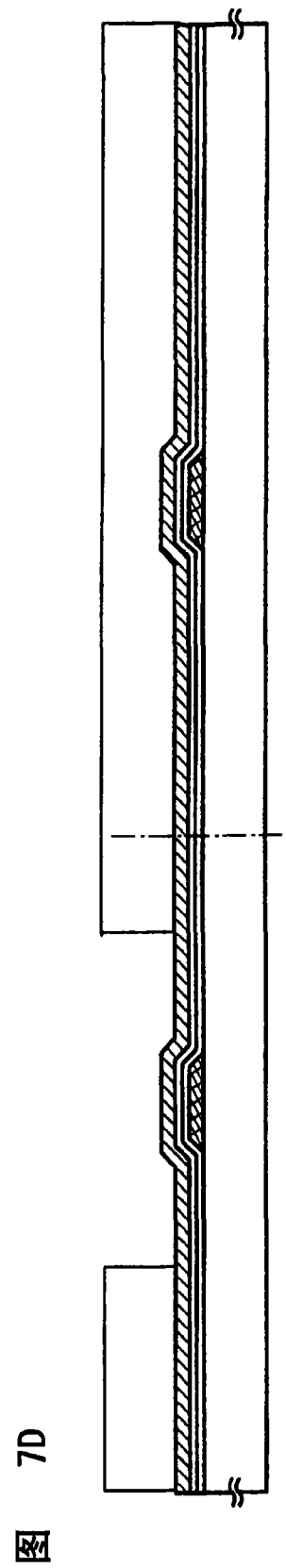
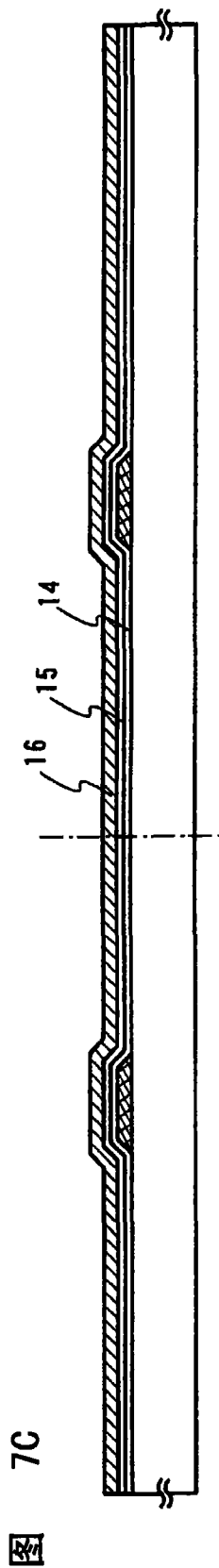
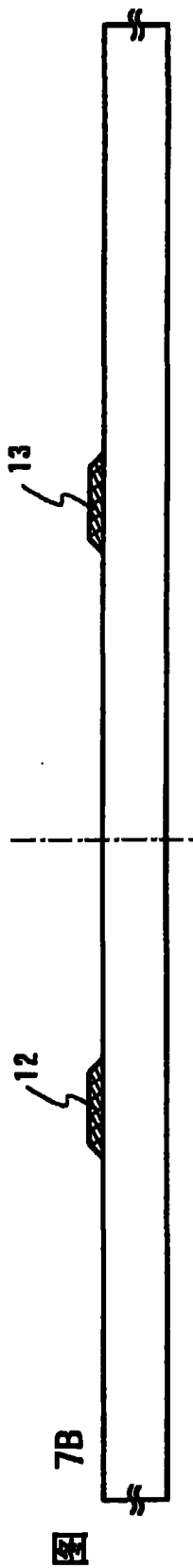
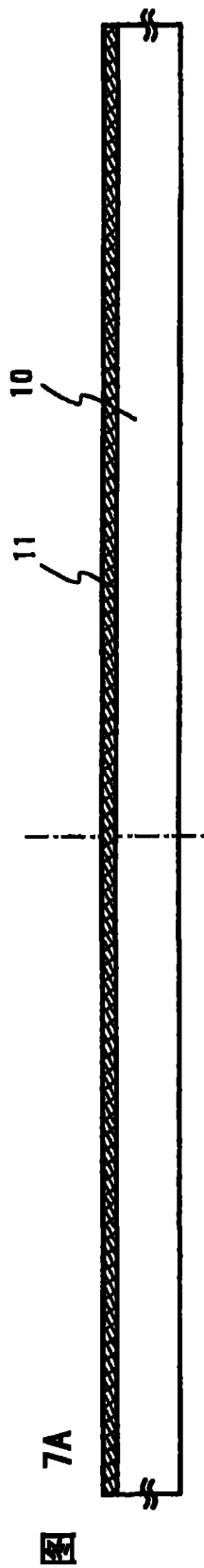


图 6C



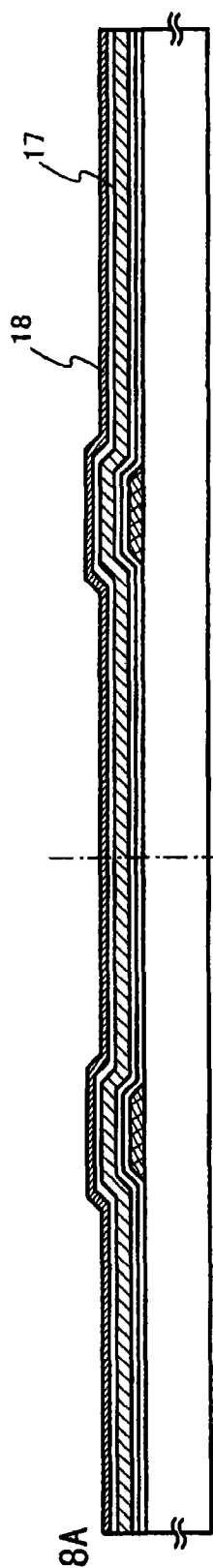


图 8A

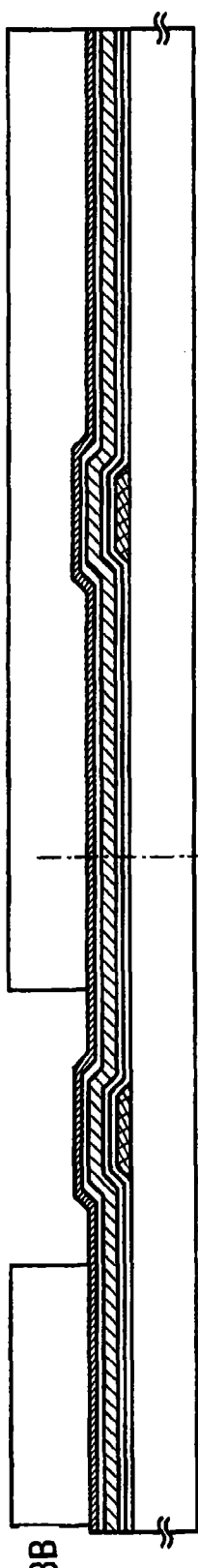


图 8B

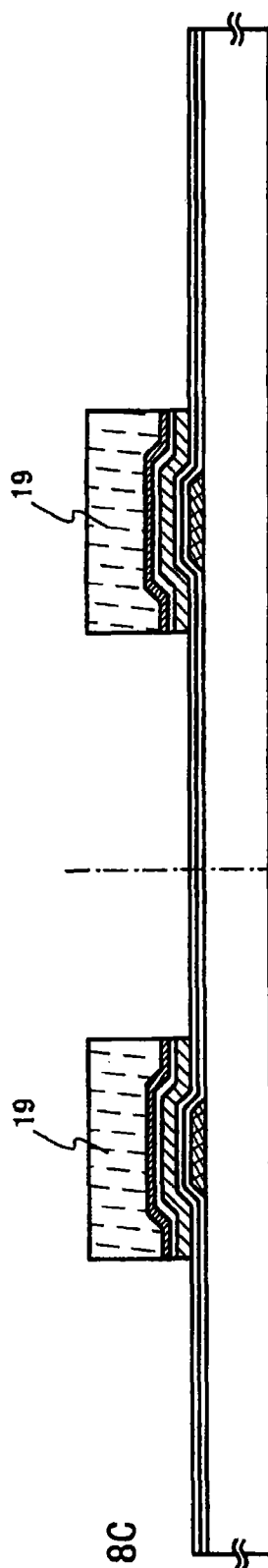
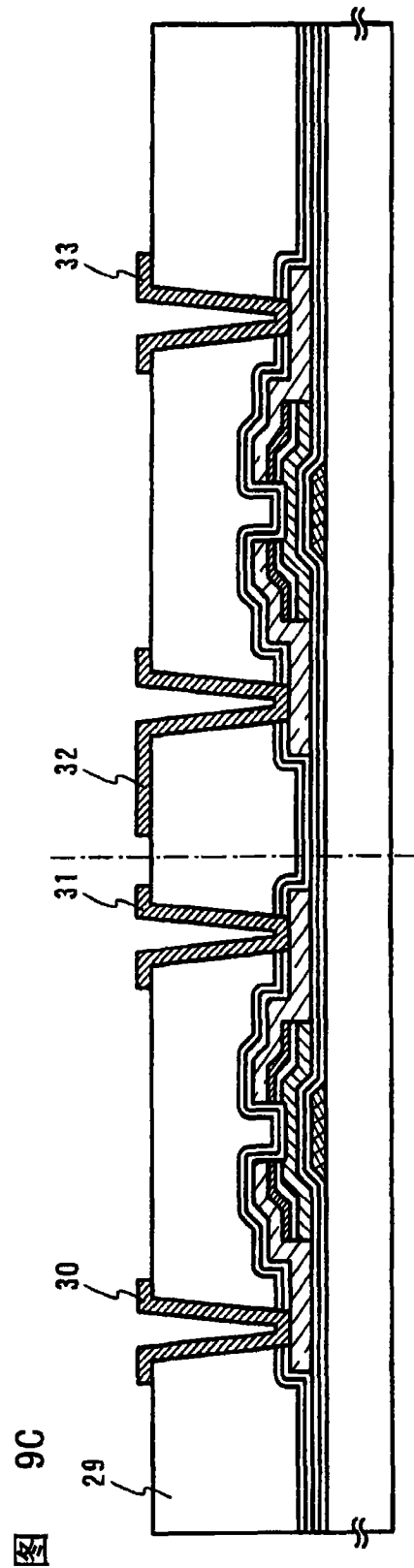
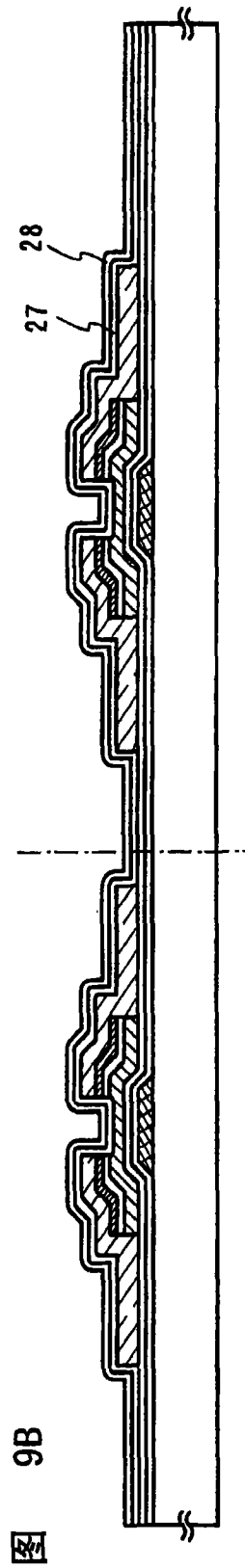
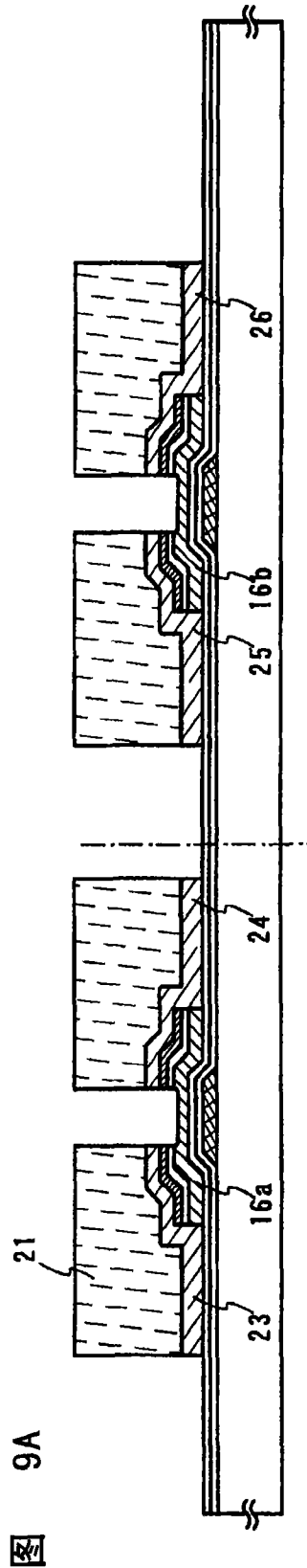


图 8C



图 8D



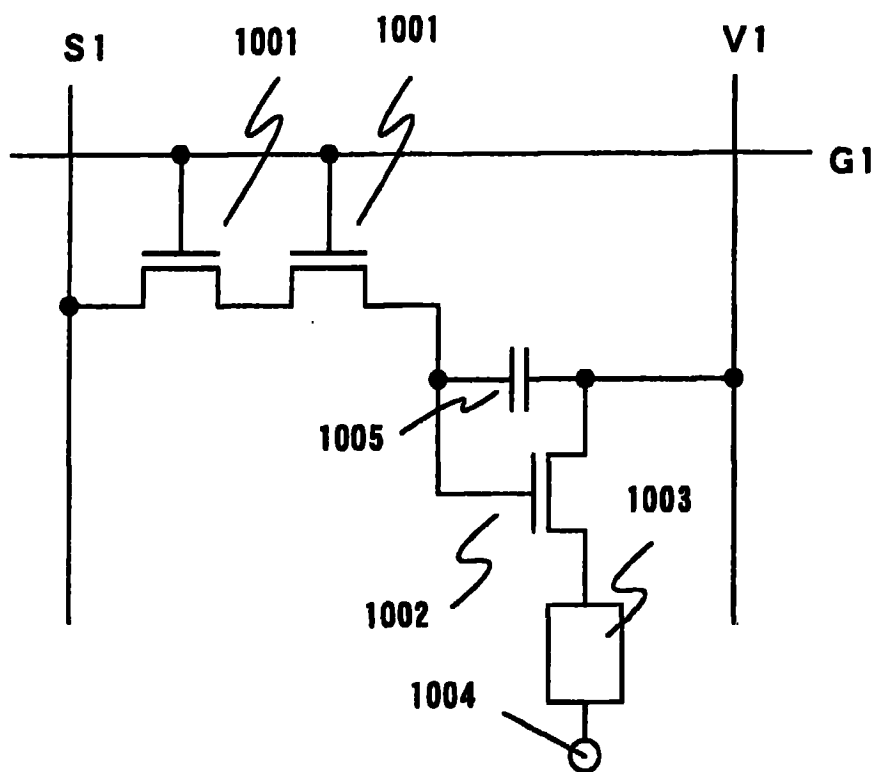


图 10

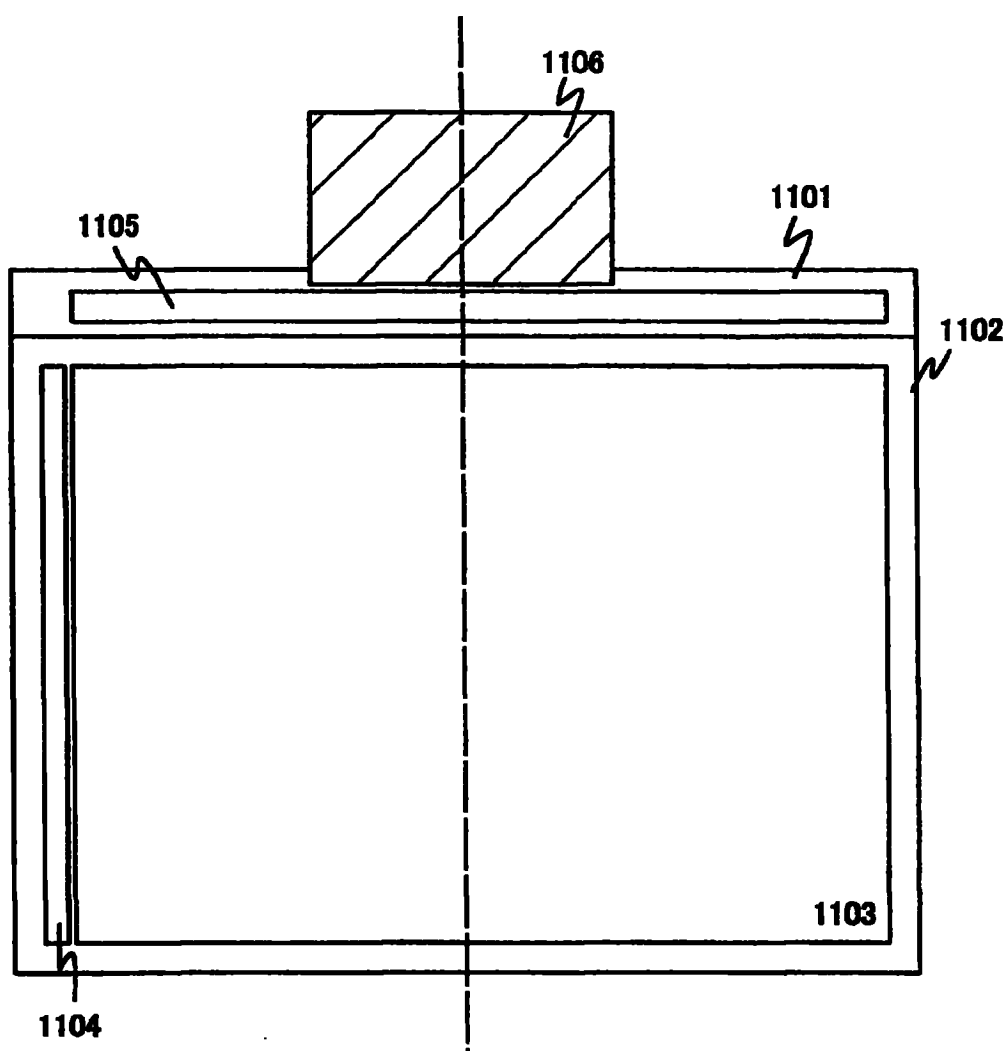


图 11A

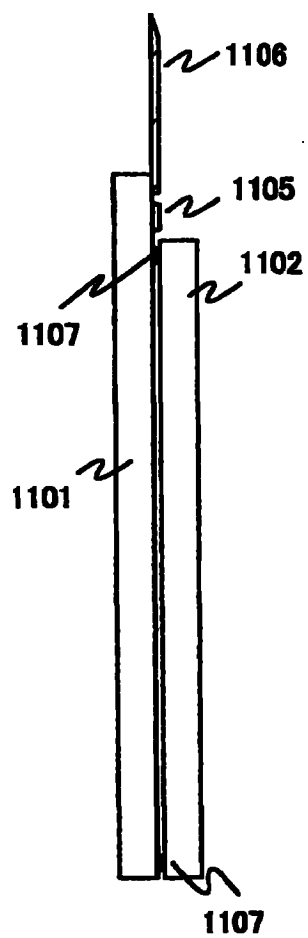


图 11B

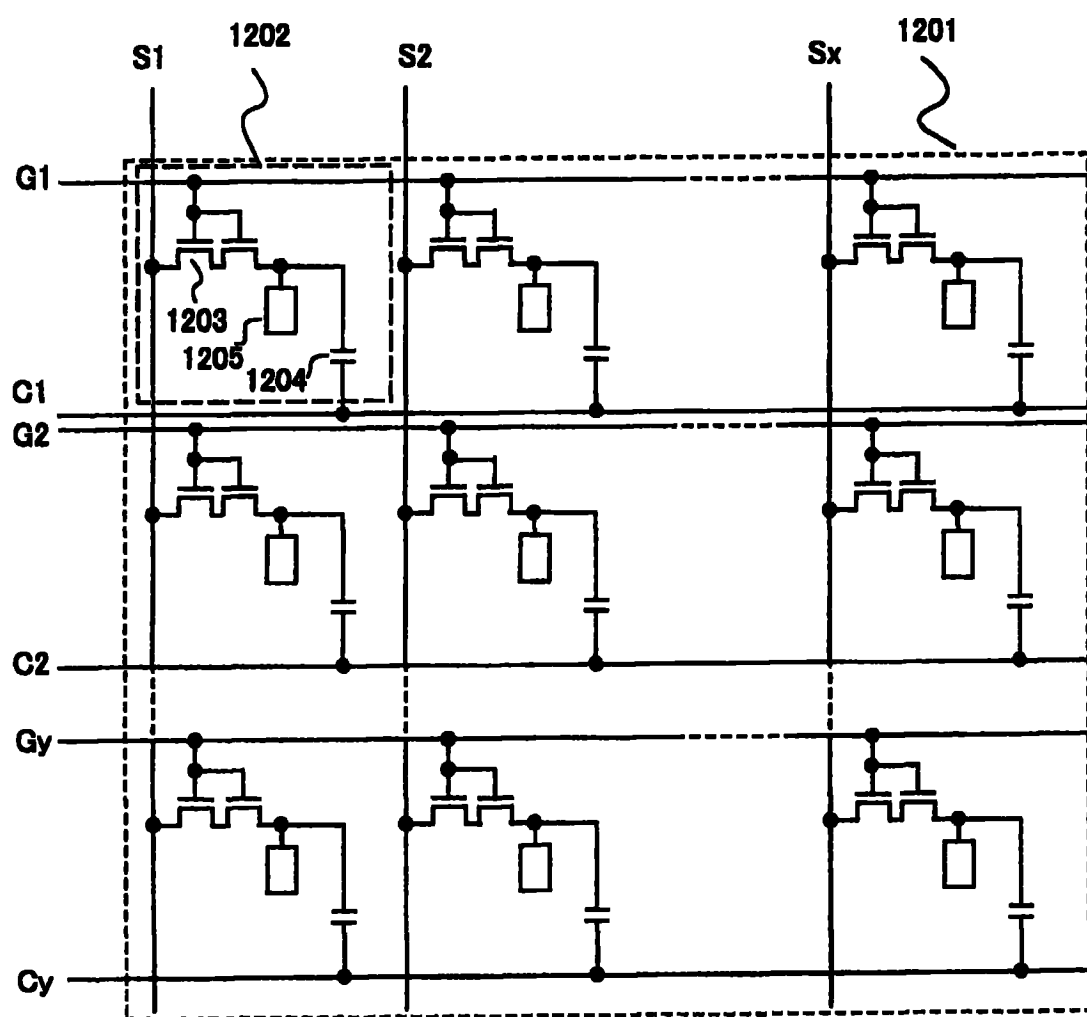


图 12

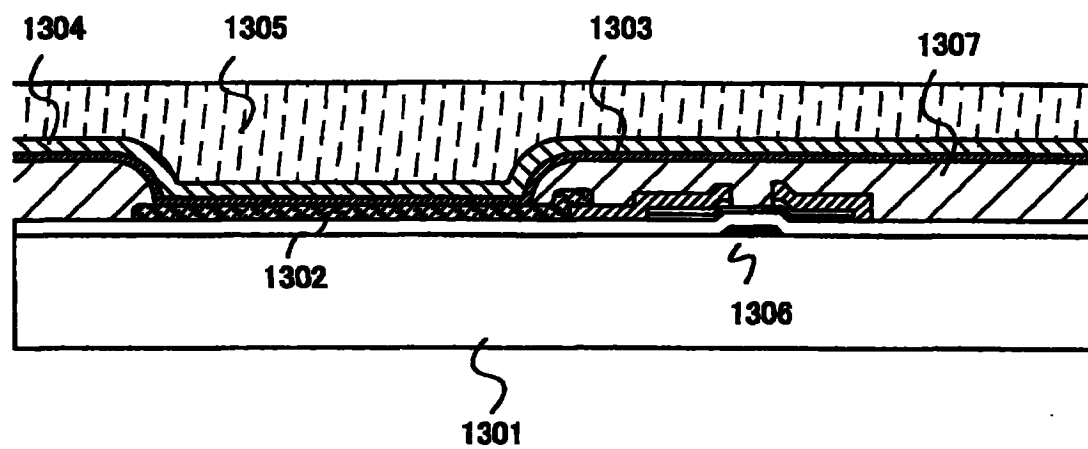


图 13