

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5295228号
(P5295228)

(45) 発行日 平成25年9月18日 (2013.9.18)

(24) 登録日 平成25年6月21日 (2013.6.21)

(51) Int. Cl.

F I

G 0 6 F 9/48 (2006.01)

G 0 6 F 9/46 4 5 5 Z

G 0 6 F 9/42 (2006.01)

G 0 6 F 9/42 3 2 0 A

G 0 6 F 9/42 3 3 0 R

請求項の数 11 (全 32 頁)

(21) 出願番号 特願2010-510321 (P2010-510321)
 (86) (22) 出願日 平成20年5月28日 (2008.5.28)
 (65) 公表番号 特表2010-529533 (P2010-529533A)
 (43) 公表日 平成22年8月26日 (2010.8.26)
 (86) 国際出願番号 PCT/US2008/006744
 (87) 国際公開番号 W02008/153797
 (87) 国際公開日 平成20年12月18日 (2008.12.18)
 審査請求日 平成23年5月25日 (2011.5.25)
 (31) 優先権主張番号 102007025397.6
 (32) 優先日 平成19年5月31日 (2007.5.31)
 (33) 優先権主張国 ドイツ (DE)
 (31) 優先権主張番号 12/014,868
 (32) 優先日 平成20年1月16日 (2008.1.16)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 591016172
 アドバンスト・マイクロ・ディバイス・
 インコーポレイテッド
 ADVANCED MICRO DEVI
 CES INCORPORATED
 アメリカ合衆国、94088-3453
 カリフォルニア州、サニペイル、ピー・
 オウ・ボックス・3453、ワン・エイ・
 エム・ディ・プレイス、メイル・ストップ
 ・68 (番地なし)
 (74) 代理人 100108833
 弁理士 早川 裕司
 (74) 代理人 100132207
 弁理士 太田 昌孝

最終頁に続く

(54) 【発明の名称】 複数のプロセッサを備えるシステム、ならびにその動作方法

(57) 【特許請求の範囲】

【請求項 1】

マスタプロセッサ (301) と少なくとも 1 つのスレーブプロセッサ (321, 331) とを有するシステム (300) であって、前記マスタプロセッサ (301) の状態には第 1 の複数の変数が含まれ、前記スレーブプロセッサ (321, 331) の状態には第 2 の複数の変数が含まれ、前記システム (300) は、前記マスタプロセッサ (301) と前記スレーブプロセッサ (321, 331) とによってデータが処理されるパラレル動作モードと、前記マスタプロセッサ (301) によってデータが処理されるシリアル動作モードとを有し、

前記システム (300) は、前記パラレル動作モードで割り込みまたは例外が発生すると、前記第 1 の複数の変数および前記第 2 の複数の変数の少なくとも一部をバッファメモリ (313) に保存するステップと、前記システム (300) を前記シリアル動作モードに切り替えるステップと、を実行するように構成され、

前記システム (300) は、前記スレーブプロセッサ (321, 331) で前記割り込みまたは例外が発生した場合に、前記第 1 の複数の変数の少なくとも 1 つを、前記第 2 の複数の変数の少なくとも 1 つの値にセットするように更に構成され、

前記第 1 の複数の変数は第 1 の戻りアドレスを含み、前記第 2 の複数の変数は第 2 の戻りアドレスを含み、前記システム (300) はトランポリン命令を備え、

前記システム (300) は、前記マスタプロセッサ (301) で前記割り込みまたは例外が発生した場合に、前記第 1 の戻りアドレスおよび前記第 2 の複数の変数を前記バッ

10

20

ァメモリ(313)に保存するステップと、前記第1の戻りアドレスを前記トランポリン命令のアドレスで置換するステップと、を実行するように構成され、

前記トランポリン命令は、前記マスタプロセッサ(301)で前記割り込みまたは例外が発生した場合に、前記システム(300)を前記パラレル動作モードに切り替えるステップと、前記バッファメモリ(313)から前記第2の複数の変数および前記第1の戻りアドレスを読み出すステップと、を実行するように構成されているシステム(300)。

【請求項2】

前記システム(300)は、前記スレーブプロセッサ(321, 331)で前記割り込みまたは例外が発生した場合に、前記第1の複数の変数および前記第2の複数の変数を前記バッファメモリ(313)に保存するステップと、前記第1の戻りアドレスを前記トランポリン命令の前記アドレスで置換するステップと、前記シリアル動作モードに切り替えるステップと、を実行するように更に構成され、

前記トランポリン命令は、前記少なくとも1つのスレーブプロセッサ(321, 331)で前記割り込みまたは例外が発生した場合に、前記システム(300)を前記パラレル動作モードに切り替えるステップと、前記バッファメモリ(313)から前記第2の複数の変数を読み出すステップと、前記第2の複数の変数の前記少なくとも1つを、前記第1の複数の変数の前記少なくとも1つの値にセットするステップと、前記バッファメモリ(313)から前記第1の複数の変数を読み出すステップと、を実行するように構成されている請求項1に記載のシステム(300)。

【請求項3】

前記パラレル動作モードを許可するための許可命令を更に備え、前記許可命令は、前記第1の複数の変数の第1の変数を前記バッファメモリ(313)のアドレスにセットし、前記第1の複数の変数の第2の変数を前記トランポリン命令のアドレスにセットし、前記プロセッサを前記パラレル動作モードに切り替えるように構成されている請求項1または2に記載のシステム(300)。

【請求項4】

前記第1の複数の変数の1つ以上の値を、前記第2の複数の変数の1つ以上に書き込むように構成された変数送信命令を更に備える請求項1乃至3のいずれか1項に記載のシステム(300)。

【請求項5】

前記第2の複数の変数の1つ以上の値を、前記第1の複数の変数の1つ以上に書き込むように構成された変数受信命令を更に備える請求項1乃至3のいずれか1項に記載のシステム(300)。

【請求項6】

前記少なくとも1つのスレーブプロセッサ(321, 331)による命令の実行を開始するように適合されたフォーク命令を更に備え、前記命令の実行は特定のメモリアドレスにおいて開始する請求項1乃至3のいずれか1項に記載のシステム(300)。

【請求項7】

前記少なくとも1つのスレーブプロセッサ(321, 331)による命令の実行を停止するように適合されたスレーブジョイン命令を更に備える請求項1乃至3のいずれか1項に記載のシステム(300)。

【請求項8】

前記少なくとも1つのスレーブプロセッサ(321, 331)での命令の実行が終了するまで、前記マスタプロセッサ(301)を待機させるように構成されたマスタジョイン命令を更に備える請求項7に記載のシステム(300)。

【請求項9】

前記システム(300)を前記パラレル動作モードから前記シリアル動作モードに切り替えるように構成されたエンド命令を更に備える請求項1乃至3のいずれか1項に記載のシステム(300)。

【請求項10】

マスタプロセッサ(301)と少なくとも1つのスレーブプロセッサ(321, 331)とを有するシステム(300)を動作させる方法であって、前記マスタプロセッサ(301)の状態には第1の複数の変数が含まれ、前記スレーブプロセッサ(321, 331)の状態には第2の複数の変数が含まれ、前記システム(300)は、前記マスタプロセッサ(301)と前記スレーブプロセッサ(321, 331)とによってデータが処理されるパラレル動作モードと、前記マスタプロセッサ(301)によってデータが処理されるシリアル動作モードとを有し、前記方法は、

前記パラレル動作モードで割り込みまたは例外が発生すると、前記第1の複数の変数および前記第2の複数の変数の少なくとも一部をバッファメモリ(313)に保存するステップと、前記システム(300)を前記シリアル動作モードに切り替えるステップとを実行し、

10

前記少なくとも1つのスレーブプロセッサ(321, 331)で前記割り込みまたは例外が発生した場合に、前記第1の複数の変数の少なくとも1つを前記第2の複数の変数の少なくとも1つの値にセットし、

前記第1の複数の変数は第1の戻りアドレスを含み、前記第2の複数の変数は第2の戻りアドレスを含み、前記システム(300)はトランポリン命令を備え、前記方法はさらに、

前記マスタプロセッサ(301)で前記割り込みまたは例外が発生した場合に、前記第1の戻りアドレスおよび前記第2の複数の変数を前記バッファメモリ(313)に保存するステップと、前記第1の戻りアドレスを前記トランポリン命令のアドレスで置換するステップとを実行し、

20

前記トランポリン命令が実行される際に、前記マスタプロセッサ(301)で前記割り込みまたは例外が発生した場合に、前記システム(300)を前記パラレル動作モードに切り替えるステップと、前記バッファメモリ(313)から前記第2の複数の変数および前記第1の戻りアドレスを読み出すステップとを実行する方法。

【請求項11】

前記スレーブプロセッサ(321, 331)で前記割り込みまたは例外が発生した場合に、前記第1の複数の変数および前記第2の複数の変数を前記バッファメモリ(313)に保存するステップと、前記第1の戻りアドレスを前記トランポリン命令の前記アドレスで置換するステップと、前記シリアル動作モードに切り替えるステップとを実行し、

30

前記トランポリン命令を実行する際に、前記少なくとも1つのスレーブプロセッサ(321, 331)で前記割り込みまたは例外が発生した場合に、前記システム(300)を前記パラレル動作モードに切り替えるステップと、前記バッファメモリ(313)から前記第2の複数の変数を読み出すステップと、前記第2の複数の変数の前記少なくとも1つを、前記第1の複数の変数の前記少なくとも1つの値にセットするステップと、前記バッファメモリ(313)から前記第1の複数の変数を読み出すステップと、を実行する請求項10に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

40

本開示は、一般にコンピュータシステムの分野に関し、より詳細には、複数のプロセッサを備えるシステムに関する。

【背景技術】

【0002】

最新のコンピュータシステムでは、複数の命令を備えるプロセッサが使用されている。プロセッサは、プロセッサに接続されたシステムメモリから命令およびデータを読み出し、命令に従って命令および/またはデータを変更する。システムメモリには、RAMなどの揮発性であるが高速アクセス可能なメモリデバイスのほか、ハードディスクなどの低速であるが永久的なメモリデバイスも含まれる。また、コンピュータは、キーボード、マウスなどのデバイスおよび/またはネットワーク接続から入力を受け取り、例えばモニタ、

50

1台以上のスピーカおよび/またはプリンタなどのデバイスに出力を供給しうる。ほとんどのコンピュータシステムでは、各種プログラムの処理と共に、コンピュータシステムの構成要素間のデータ転送を制御するために、「オペレーティングシステム」と呼ばれる専用のコンピュータプログラムが使用されている。

【0003】

図1aは、従来技術(the state of the art)に係るコンピュータシステム100の模式ブロック図を示す。コンピュータシステム100は、プロセッサ101、システムメモリ104、および1台以上の入出力デバイス103を備える。矢印102は、プロセッサ101、システムメモリ104および入出力デバイス103間のデータ転送を模式的に示す。

10

【0004】

プロセッサ101は、複数のレジスタ102, 103, 104, 105を備える。データがシステムメモリ104からレジスタ102~105に読み出されると共に、レジスタ102~105内のデータがシステムメモリ104に書き込まれうる。プロセッサ101は、レジスタ102~105の内容を変更するように適合された命令のほか、レジスタ102~105とシステムメモリ104間および/またはレジスタ102~105間でデータを転送するための命令を備えうる。また、このようなタスクを組み合わせ実行する命令も提供されてよい。通常、プロセッサ101は、システムメモリ104に記憶されているデータよりも、レジスタ102~105内のデータのほうが極めて高速にアクセスすることができる。

20

【0005】

コンピュータシステム100のパフォーマンスを向上させるために、1つのシングルプロセッサ101の代わりに、複数のプロセッサを提供することが望ましいことがある。このようにすれば、複数のタスクおよび/またはスレッドを同時に実行することができる。これにより、コンピュータシステム100の動作速度を高速化することができる。

【0006】

しかし、従来技術に係るコンピュータシステムでは、図1bを参照して以下で説明するように、プロセッサの個数を増やすと、オペレーティングシステムの変更が必要となることがある。図1bは、従来技術に係るコンピュータシステム100のプロセッサ101で実行中のタスク201の模式フローチャートを示す。タスク201には、プロセッサ101によって逐次的に処理される複数の命令210~215が含まれる。このため、プロセッサ101は、命令210から命令211へ、命令211から命令212へと順に処理していく。

30

【0007】

タスク201の処理中、例えば、命令212の処理中またはその後、割り込みまたは例外(図1bでは矢印230で模式的に示す)が発生しうる。例外は、命令212の処理中のエラーの場合(例えば、ゼロ除算の場合)、あるいは、システムメモリ104からのエラーメッセージ(ページフォルトなど)の場合に生成されうる。また、例外は、タスク201の命令(例えば命令212)によっても定期的に発生しうる。タスク201によって発生する例外の代表的な用途として、コンピュータシステム100のオペレーティングシステムの呼び出しがある。割り込みは、プロセッサ101以外のデバイスに起因するイベントによって、例えば、入出力デバイス103に対する入力によって、あるいは、入出力デバイス103の同期要求によって生成されうる。コンピュータシステム100でマルチタスク処理が実行されている場合には、プロセスまたはスレッドなどの各種タスクを交替に作動させるために、タイミング回路によって生成される割り込みが使用されうる。

40

【0008】

割り込みまたは例外時には、タスク201の実行が中断され、割り込みルーチン202(例えば、オペレーティングシステムの一部である)が実行される。割り込みルーチン202には、複数の命令220~225が含まれる。これらの命令は逐次的に処理される。割り込みルーチン202の最後の命令225の処理後に、タスク201の処理が、割り込

50

みが発生した命令 2 1 2 の次の命令（すなわち、上の例では命令 2 1 3）から再開される。

【 0 0 0 9 】

割り込みルーチン 2 0 2 は、プロセッサ 1 0 1 のレジスタ 1 0 2 ~ 1 0 5 の内容を変更することがある。割り込みまたは例外が発生しても、タスク 2 0 1 が正常に動作することを保証するために、割り込みまたは例外の発生後に、レジスタ 1 0 2 ~ 1 0 5 の内容が、システムメモリ 1 0 4 内の記憶位置にコピーされる。タスク 2 0 1 の実行が再開される前に、記憶位置の内容が読み出されて、レジスタ 1 0 2 ~ 1 0 5 に戻される。このようにして、命令 2 1 3 を実行してタスク 2 0 1 の実行が再開される際に、レジスタ 1 0 2 ~ 1 0 4 が、命令 2 1 3 が命令 2 1 2 の直後に実行されたと仮定した場合と実質的に同じデータを有することができる。

10

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 0 】

従来技術に係るコンピュータシステム 1 0 0 では、レジスタの内容の記憶位置へのコピーとその読み戻しが、割り込みルーチン 2 0 2 に含まれる命令によって行われ、このような命令は、コンピュータシステム 1 0 0 のオペレーティングシステムの一部として実装されている。このため、コンピュータシステム 1 0 0 にプロセッサを追加する際には、プロセッサのいずれかで割り込みまたは例外が発生した場合に、プロセッサのレジスタの内容がシステムメモリに正しく記憶され、割り込みルーチンの完了後に、レジスタに正しく読み戻されることを保証するために、オペレーティングシステムの変更が必要となることがある。

20

【 0 0 1 1 】

個々のプロセッサでのプロセスの実行およびタスクをスケジュールするために、オペレーティングシステムの更なる変更することが必要となりうる。従来技術に係るコンピュータシステムでは、プロセッサでのプロセスおよび/またはスレッドの実行と、プロセッサへのプログラムおよび/またはスレッドの分配との制御が、オペレーティングシステムによって行われる。複数のプロセッサ用にオペレーティングシステムを適合させる必要があることに加え、プロセスおよび/またはスレッドの実行の制御は、プロセスおよび/またはスレッドの作成および/または制御のために比較的大きなオーバーヘッドを必要としうる。詳細には、オペレーティングシステムルーチンの呼び出し前に、プロセッサのレジスタの内容を記憶位置にコピーして、オペレーティングシステムルーチンの終了後に、記憶位置の内容をレジスタに読み戻すことにより、相当のオーバーヘッドが発生しうる。

30

【 0 0 1 2 】

従来技術に係るコンピュータシステム 1 0 0 の問題点として、オペレーティングシステムの開発業者が、追加のプロセッサまたは他の任意の可能なデバイスのサポートを実装するまで、コンピュータシステム 1 0 0 に追加されたプロセッサを適切に使用することができないという点が挙げられる。

【 0 0 1 3 】

従来技術に係るコンピュータシステム 1 0 0 の更に別の問題点として、オペレーティングシステムによるプロセスおよび/またはスレッドの作成および/または制御に要するオーバーヘッドが比較的大きいことにより、特に、比較的粒度の細かいマルチタスク処理および/またはマルチスレッド処理が使用される場合に、コンピュータシステム 1 0 0 のパフォーマンスが低下することがあるという点が挙げられる。

40

【 0 0 1 4 】

更に、複数のプロセッサをサポートしている従来技術に係るコンピュータシステムの場合であっても、追加のプロセッサまたは機能をオペレーティングシステムから隠すことが望ましいことがある。これには、オペレーティングシステムによって認識されない追加のハードウェアおよび/またはプロセッサも含まれる。したがって、従来技術に係るコンピュータシステム 1 0 0 の更に別の問題点として、オペレーティングシステムから認識さ

50

れないプロセッサまたはハードウェアなどの追加の資源を使用することが難しいことがある点が挙げられる。

【 0 0 1 5 】

本開示は、上に記載した問題の 1 つ以上の影響を回避することができるか、または少なくとも低減させることができる各種のシステムおよび方法を対象としている。

【課題を解決するための手段】

【 0 0 1 6 】

以下では、本発明の一部の態様の基本を理解できるように、発明の概要を説明する。この概要は、本発明のすべてを概観するものではない。本発明の主要または重要な要素を特定したり、本発明の範囲を詳細に記載することを意図するものでもない。その唯一の目的は、下で説明する詳細な説明に先だって、概念の一部を簡潔に示すことにある。

【 0 0 1 7 】

例示的な一例によれば、システムは、マスタプロセッサと少なくとも 1 つのスレーブプロセッサとを有する。前記マスタプロセッサの状態には第 1 の複数の変数が含まれ、前記スレーブプロセッサの状態には第 2 の複数の変数が含まれる。前記システムは、前記マスタプロセッサと前記スレーブプロセッサとによってデータが処理されるパラレル動作モードと、前記マスタプロセッサによってデータが処理されるシリアル動作モードとを有する。前記システムは、前記パラレル動作モードで割り込みまたは例外が発生すると、前記第 1 の複数の変数および前記第 2 の複数の変数の少なくとも一部をバッファメモリに保存するステップと、前記システムを前記シリアル動作モードに切り替えるステップと、を実行するように構成されている。前記システムは、前記スレーブプロセッサで前記割り込みまたは例外が発生した場合に、前記第 1 の複数の変数の少なくとも 1 つを、前記第 2 の複数の変数の少なくとも 1 つの値にセットするように更に構成されている。

【 0 0 1 8 】

例示的な別の例によれば、システムは、マスタプロセッサと少なくとも 1 つのスレーブプロセッサとを有する。前記マスタプロセッサの状態には、第 1 の戻りアドレスを含む第 1 の複数の変数が含まれ、前記スレーブプロセッサの状態には、第 2 の戻りアドレスを含む第 2 の複数の変数が含まれる。前記システムは、前記マスタプロセッサと前記スレーブプロセッサとによってデータが処理されるパラレル動作モードと、前記マスタプロセッサによってデータが処理されるシリアル動作モードとを有する。前記システムは、トランポリン命令を備える。前記システムは、前記パラレル動作モード中に前記マスタプロセッサで割り込みまたは例外が発生すると、前記第 1 の戻りアドレスおよび前記第 2 の複数の変数を前記バッファメモリに保存するステップと、前記第 1 の戻りアドレスを前記トランポリン命令のアドレスで置換するステップと、前記シリアル動作モードに切り替えるステップと、を実行するように構成されている。前記システムは、前記パラレル動作モード中に前記スレーブプロセッサで割り込みまたは例外が発生すると、前記第 1 の複数の変数および前記第 2 の複数の変数をバッファメモリに保存するステップと、前記第 1 の複数の変数の少なくとも 1 つを、前記第 2 の変数の少なくとも 1 つの値にセットするステップと、前記第 1 の戻りアドレスを前記トランポリン命令のアドレスで置換するステップと、前記第 1 の動作モードに切り替えるステップと、を実行するように更に構成されている。前記トランポリン命令は、前記マスタプロセッサで前記割り込みまたは例外が発生した場合に、前記システムを前記パラレル動作モードに切り替えるステップと、前記バッファメモリから前記第 2 の複数の変数および前記第 1 の戻りアドレスを読み出すステップと、を実行するように適合されている。前記トランポリン命令は、前記少なくとも 1 つのスレーブプロセッサで前記割り込みまたは例外が発生した場合に、前記システムを前記パラレル動作モードに切り替えるステップと、前記バッファメモリから前記第 2 の複数の変数を読み出すステップと、前記第 2 の複数の変数の前記少なくとも 1 つを、前記第 1 の複数の変数の前記少なくとも 1 つの値にセットするステップと、前記バッファメモリから前記第 1 の複数の変数を読み出すステップと、を実行するように更に適合されている。

【 0 0 1 9 】

更に別の例示的な例によれば、マスタプロセッサと少なくとも1つのスレーブプロセッサとを有するシステムを動作させる方法であって、前記マスタプロセッサの状態には第1の複数の変数が含まれ、前記スレーブプロセッサの状態には第2の複数の変数が含まれ、前記システムは、前記マスタプロセッサと前記スレーブプロセッサとによってデータが処理されるパラレル動作モードと、前記スレーブプロセッサによってデータが処理されるシリアル動作モードとを有し、前記方法は、以下の特徴を有する。前記パラレル動作モードで割り込みまたは例外が発生すると、前記第1の複数の変数および前記第2の複数の変数の少なくとも一部をバッファメモリに保存するステップと、前記システムを前記シリアル動作モードに切り替えるステップと、が実行される。前記少なくとも1つのスレーブプロセッサで前記割り込みが発生すると、前記第1の複数の変数の少なくとも1つが、前記第2の複数の変数の少なくとも1つの値にセットされる。

10

【図面の簡単な説明】

【0020】

【図1a】従来技術に係るコンピュータシステムの模式図。

【図1b】従来技術に係るコンピュータシステムで実行中のプログラムおよび割り込みルーチンのフローチャート。

【図2a】本開示の例示的な一実施形態に係るコンピュータシステムの模式図。

【図2b】本開示の例示的な一実施形態に係るコンピュータシステムで実行中のプログラムのフローチャート。

【図2c】本開示の例示的な一実施形態に係るコンピュータシステムで実行中のプログラムおよび割り込みルーチンのフローチャート。

20

【発明を実施するための形態】

【0021】

添付の図面と併せて下記の説明を読めば、本発明が理解されるであろう。添付の図面においては、同一の参照符号は同じ要素を参照している。

【0022】

本明細書に記載の主題は、種々の変形および代替形態を取り得るが、その特定の実施形態が、図面に例として図示され、ここに詳細に記載されているに過ぎない。しかし、この特定の実施形態の詳細な説明は、本発明を開示した特定の形態に限定することを意図するものではなく、反対に、添付の特許請求の範囲によって規定される本発明の趣旨ならびに範囲に含まれるすべての変形例、均等物および代替例を含む点に留意すべきである。

30

【0023】

本発明の各種の例示的な実施形態を下記に記載する。簡潔を期すために、実際の実装の特徴をすべて本明細書に記載することはしない。当然、実際の実施形態の開発においては、システム上の制約およびビジネス上の制約に適合させるなど、開発の具体的な目的を達成するために、実装に固有の判断が数多く必要とされ、これは実装によって変わることが理解される。更に、この種の開発作業は複雑かつ時間がかかるものであるが、本開示の利益を受ける当業者にとって日常的な作業であるということを理解されたい。

【0024】

次に、添付の図面を参照して本主題を説明する。説明のみを目的として、当業者に知られている細かい点を説明して本開示をわかりにくくすることのないように、さまざまな構造、システムおよびデバイスが、図面で模式的に示されている。しかし、本開示の例示的な例を記載および説明するために、添付の図面を添付する。本明細書において使用される語句は、関連技術の当業者が理解している意味と同じ意味に使用されていると理解および解釈すべきである。本明細書においてある語句が矛盾なく用いられている場合、その語句が特別な定義を有する、すなわち通常かつ慣用的に用いられ、当業者が理解している意味と異なる定義を有することはない。ある語句が特別な意味を有する、すなわち当業者の理解とは異なる意味に用いられる場合は、そのような特別な定義は本明細書に明示的に記載して、その特別な定義を直接的かつ明確に示す。

40

【0025】

50

例示的な一実施形態によれば、マスタプロセッサと少なくとも1つのスレーブプロセッサとを有するコンピュータシステムが提供される。一部の実施形態では、コンピュータシステムは1つのスレーブプロセッサを備えてもよいが、別の実施形態では、複数のスレーブプロセッサが設けられてもよい。コンピュータシステムは、マスタプロセッサと少なくとも1つのスレーブプロセッサとの両方によってデータが処理されるパラレル動作モードを有する。コンピュータシステムが複数のスレーブプロセッサを備える実施形態では、各スレーブプロセッサまたはスレーブプロセッサの一部のみが、命令をパラレル動作モードで同時に実行しうる。このため、パラレル動作モードでは、コンピュータシステムのパフォーマンスを向上させるために、複数のタスクを、マスタプロセッサとスレーブプロセッサとで同時に実行することができる。一部の実施形態では、シリアル動作モードは、コンピュータシステムが、1つのプロセッサのみを有する従来モデルの機能を提供する互換モードであってもよい。

10

【0026】

マスタプロセッサの状態には、マスタプロセッサのレジスタの内容などの複数の変数が含まれる。同様に、各スレーブプロセッサの状態には、複数の変数が含まれ、この複数の変数には、スレーブプロセッサのレジスタの内容および/またはスレーブプロセッサが現在命令を実行しているかどうかを示す実行中状態ビットなどがある。マスタプロセッサとスレーブプロセッサの両方において、当該プロセッサの複数の変数の1つに、割り込みまたは例外がなくなった場合に、プロセッサが命令の実行を再開する戻りアドレスが格納されうる。例えば、戻りアドレスが、個々のプロセッサのレジスタの1つに格納されうる。

20

【0027】

コンピュータシステムは、マスタプロセッサの複数の変数の1つ以上の値を、スレーブプロセッサの1つの複数の変数の1つ以上書き込むように適合された変数送信命令を備えうる。このため、スレーブプロセッサによってスレッドの実行が開始される前に、スレーブプロセッサのパラメータが設定されうる。各スレーブプロセッサにおける命令の実行がフォーク命令によって開始され、このフォーク命令は、命令の実行を開始するスレーブプロセッサの識別番号と、命令の実行を開始するターゲットアドレスとを、引数として受け取りうる。スレーブプロセッサでのスレッドの実行が、スレーブジョイン命令によって停止されうる。スレーブジョイン命令が、スレーブプロセッサによって実行されている命令のシーケンス中に存在する場合、スレーブプロセッサは命令の実行を停止する。マスタジョイン命令は、マスタプロセッサとスレーブプロセッサの1つとの間の同期に使用されうる。マスタジョイン命令は、スレーブプロセッサの識別番号を引数として呼び出される。マスタジョイン命令が、マスタプロセッサによって実行されている命令のシーケンス中に存在する場合、マスタプロセッサは、マスタジョイン命令の引数に指定されているスレーブプロセッサの命令の実行が終了するまで待機する。コンピュータシステムは、スレーブプロセッサの1つの複数の変数の1つ以上を、マスタプロセッサの複数の変数の1つ以上の値に書き込むように適合された変数受信命令を更に備えうる。変数受信命令は、スレーブプロセッサでのタスクの実行の結果の値、または結果を格納しているメモリバッファへのポインタを受け取るために使用さうる。

30

40

【0028】

このため、コンピュータシステムにおいて、プロセスまたはスレッドを、マスタプロセッサとスレーブプロセッサとでパラレル方式で実行することができる。上で説明した命令を使用して、コンピュータシステムで実行中のオペレーティングシステムから独立して、スレーブプロセッサの1つ以上でのタスクの実行を、開始および停止させることができる。

【0029】

コンピュータシステムは、パラレル動作モードで割り込みまたは例外が発生した場合に、マスタプロセッサおよびスレーブプロセッサの状態を表わす変数の少なくとも一部を、バッファメモリに保存し、システムをシリアル動作モードに切り替えるように構成されう

50

る。詳細には、従来モデルのコンピュータシステムに存在しないレジスタの内容などの、スレーブプロセッサの変数とマスタプロセッサの変数とが保存されうる。このため、1つのプロセッサを備えたコンピュータシステムでは使用されない、スレーブプロセッサの変数とマスタプロセッサの変数を保存するように、オペレーティングシステムが適合されている必要はない。このため、1つのプロセッサを有する従来モデルとの本コンピュータシステムの互換性が得られ、従来モデル用に適合されたオペレーティングシステムを、本コンピュータシステムに使用することができる。

【0030】

スレーブプロセッサで割り込みまたは例外が発生した場合、マスタプロセッサの複数の変数の少なくとも1つが、割り込みまたは例外が発生したスレーブプロセッサの複数の変数の少なくとも1つの値に設定されうる。このため、スレーブプロセッサの変数が、オペレーティングシステムに伝達され、オペレーティングシステムは、オペレーティングシステムによって実行されている割り込みルーチンに関連するデータを、マスタプロセッサから読み出しうる。

10

【0031】

コンピュータシステムは、トランポリン命令を更に備えうる。トランポリン命令は、割り込みまたは例外時に記憶された、スレーブプロセッサの変数と、任意選択でマスタプロセッサの変数とを、バッファメモリから読み出すように適合されうる。また、トランポリン命令は、コンピュータシステムをシリアル動作モードからパラレル動作モードに切り替えるためにも適合されうる。スレーブプロセッサで割り込みまたは例外が発生した場合、トランポリン命令は、割り込みまたは例外が発生したときに、スレーブプロセッサの変数の値にセットされたマスタプロセッサの変数を、スレーブプロセッサの変数の値に書き込みうる。これは、バッファメモリからマスタプロセッサの元の変数を読み出す前に行なわれうる。

20

【0032】

割り込みまたは例外時に、マスタプロセッサの戻りアドレスが、トランポリン命令のアドレスで置換されうる。このようにして、割り込みルーチンの終了後に、トランポリン命令が自動的に呼び出される。このため、1つのプロセッサを備えたコンピュータシステムにはないスレーブプロセッサおよび/またはマスタプロセッサの変数を、オペレーティングシステムから独立して処理することができる。これにより、オペレーティングシステムから認識されずに、コンピュータシステムのパラレル動作モードを使用することができる。このため、コンピュータシステムのパラレル動作モードを使用できるようにするために、オペレーティングシステムを適合させる必要が実質的になくなる。

30

【0033】

図2aは、例示的な一実施形態に係るコンピュータシステム300の模式図を示す。コンピュータシステム300は、マスタプロセッサ301と、スレーブプロセッサ321、331とを備える。しかし、本発明は、図2aに示すような2つのスレーブプロセッサが提供される実施形態に限定されない。別の実施形態では、3以上のスレーブプロセッサが提供されてもよい。更に別の実施形態では、コンピュータシステム300が、1つのスレーブプロセッサを備えてもよい。また、本発明は、スレーブプロセッサ321、331が汎用プロセッサである実施形態にも限定されない。別の実施形態では、スレーブプロセッサ321、331が特殊機能ハードウェアを備えてもよい。

40

【0034】

コンピュータシステム300は、システムメモリ304と入出力デバイス303とを更に備えうる。矢印314は、マスタプロセッサ301、スレーブプロセッサ321、331、システムメモリ304および入出力デバイス303間のデータ転送を模式的に示す。

【0035】

マスタプロセッサ301は、複数のレジスタ302~307を備える。一部の実施形態では、複数のレジスタ302~307には、例えば、レジスタ302~305を含む第1のサブセットと、レジスタ306、307を含む第2のサブセットとが含まれうる。第1

50

のサブセットのレジスタ302～305は、例えば、図1a～1bを参照して上で説明したコンピュータシステム100のプロセッサ101のレジスタ102～105など、従来技術に係るコンピュータシステムのプロセッサのレジスタに対応しうる。マスタプロセッサ301は、コンピュータシステム300のシリアル動作モードにおいて、従来技術に係るプロセッサ101の命令のセットを含む命令のセットを提供するように更に構成される。このため、コンピュータシステム300は、シリアル動作モードにおいて、従来技術に係るコンピュータシステム100用に提供されているバイナリコードを実行することができる。

【0036】

第2のサブセットのレジスタ306, 307は、下で更に詳細に説明するように、マスタプロセッサ301とスレーブプロセッサ321, 331とにおけるデータの平行処理に関連するデータの転送を処理するために使用されうる。

10

【0037】

マスタプロセッサ301と同様に、第1のスレーブプロセッサ321は、複数のレジスタ322～325を備え、第2のスレーブプロセッサ331は、複数のレジスタ332～335を備えうる。一部の実施形態では、スレーブプロセッサ321, 331のレジスタ322～321, 332～335は、マスタプロセッサ301のレジスタの第1のサブセット302～305に対応しうる。レジスタ302～307, 322～325, 332～335のそれぞれには、マスタプロセッサ302、第1のスレーブプロセッサ321および第2のスレーブプロセッサ331の状態を表す変数が記憶されうる。

20

【0038】

一部の実施形態では、マスタプロセッサ301とスレーブプロセッサ321, 331はそれぞれ、当業者に公知のx86またはx86-64タイプのプロセッサの機能を提供するように適合されうる。別の実施形態では、マスタプロセッサ301とスレーブプロセッサ321, 331のそれぞれが、別のタイプのプロセッサの機能を提供するように構成されてもよい。更に別の実施形態では、マスタプロセッサ301は、スレーブプロセッサ321, 331とは異なるタイプのプロセッサの機能を提供するように適合されてもよい。

【0039】

一実施形態では、マスタプロセッサ301は、既存のオペレーティングシステムが対応しているタイプのプロセッサの機能（例えば、x86またはx86-64プロセッサの機能）を提供するように適合されており、スレーブプロセッサ321, 331は、必ずしもオペレーティングシステムが対応していなくてもよい別のタイプのプロセッサであってもよい。例えば、スレーブプロセッサ321, 331のダイでの占有面積を最小化するために、スレーブプロセッサ321, 331が簡易なアーキテクチャを有してもよい。これにより、コンピュータシステム300のパフォーマンスを向上させるために、コンピュータシステム300のスレーブプロセッサ321, 331の個数を増やすことが可能となる。また、スレーブプロセッサ321, 331のアーキテクチャと簡易化することにより、個々のスレーブプロセッサのそれぞれの動作速度を上げるために、スレーブプロセッサ321, 331のクロック速度を上げることが可能となる。

30

【0040】

一部の実施形態では、マスタプロセッサ301とスレーブプロセッサ321, 331の1つ以上とが、1つのダイに設けられてもよい。別の実施形態では、マスタプロセッサ301とスレーブプロセッサ321, 331とが、別のダイに設けられてもよい。

40

【0041】

マスタプロセッサ301は、指標ビット308と制御レジスタビット309とを備えうる。指標ビット308は、コンピュータシステム300が現在、マスタプロセッサ301によってデータが処理されうるシリアル動作モードと、マスタプロセッサ301とスレーブプロセッサ321, 331の1つ以上の両方によってデータが処理されうる平行動作モードのいずれかで動作しているかを示す、アーキテクチャから認識されないビットなどである。制御レジスタビット309は、平行動作モードが許可されているかどうかを

50

示しうる。制御レジスタビット309が第1の値に(例えば値「ON」に)セットされている場合、プログラムは、コンピュータシステム300の平行動作モードで動作することができる。しかし、制御レジスタビット309が第2の値に(例えば値「OFF」に)セットされている場合、コンピュータシステム300はシリアル動作モードでしか使用することができない。

【0042】

マスタプロセッサ301と同様に、各スレーブプロセッサ321, 331も、指標ビットと制御レジスタビットとを備えうる。図2aでは、参照符号328, 338はスレーブプロセッサ321, 331の指標ビットを示し、参照符号329, 339はスレーブプロセッサ321, 331の制御レジスタビットを示す。別の実施形態では、スレーブプロセッサ321, 331が、指標ビット328, 329を必ずしも備えていなくてもよい。このような実施形態では、マスタプロセッサ301の制御レジスタビット309が、コンピュータシステム300の平行動作モードが許可されていることを示すために使用され、マスタプロセッサ301の指標ビット309が、コンピュータシステム300が平行動作モードであることを示すために使用されうる。

10

【0043】

第1のスレーブプロセッサ321は、実行中状態ビット330を更に備えうる。実行中状態ビット330は、第1のスレーブプロセッサ321が現在実行中であるか、あるいは、第1のスレーブプロセッサ321が停止しているかを示す。例えば、実行中状態ビット330が値「ON」にセットされている場合、第1のスレーブプロセッサ321が現在実行中であることを示し、実行中状態ビット330が値「OFF」にセットされている場合、第1のスレーブプロセッサ321が停止していることを示しうる。また、第1のスレーブプロセッサ321と同様に、第2のスレーブプロセッサ331も実行中状態ビット340を備えうる。

20

【0044】

システムメモリ304内にバッファメモリ313が設けられうる。バッファメモリ313には、下で更に詳細に説明するように、コンピュータシステム300が平行動作モード中に割り込みまたは例外が発生した場合に、マスタプロセッサのレジスタ302~307の一部または全部の内容、スレーブプロセッサ321, 331のレジスタ322~325, 332~335の一部またはすべての内容、ならびに追加情報(例えば、指標ビット308, 328, 338、制御レジスタビット309, 329, 339および/または実行中状態ビット330, 340の値など)が記憶されうる。コンピュータシステム300でマルチタスク処理が実行されている場合、各プロセスに対して個々にバッファメモリが割り当てられうる。

30

【0045】

一部の実施形態では、バッファメモリ313は、コンピュータシステム300の平行動作モードが使用されるプログラムのコードから、CPUドライバルーチン呼び出すことによって割り当てられうる。上で詳細に説明したように、CPUドライバルーチンはレジスタ302~307, 322~325, 332~335の内容と、任意選択で追加情報とを保存するために十分なサイズのメモリ領域を割り当てるように適合されうる。一部の実施形態では、バッファメモリ313は、オペレーティングシステムによってマストレージデバイス(例えばハードディスク)にスワップされない非ページブルシステムメモリに提供されうる。一部のコンピュータシステム300では、非ページブルシステムメモリでのメモリの割り当ては、CPUドライバルーチンにのみ許可されている。

40

【0046】

非ページブルシステムメモリにメモリバッファ313を割り当てることにより、メモリバッファ313が物理メモリ内に常に存在し、ページフォルトが発生しないことを保証することができ、有利である。これにより、アトミックオペレーションによって、バッファメモリ313との間で、第2の複数のレジスタ309~312の内容と、任意選択で追加データとを容易に読み書きできるようになる。このため、メモリバッファ313にデー

50

タを書き込み中に割り込みまたは例外が発生した場合に起こりうるエラーを、有利に回避することができる。

【 0 0 4 7 】

C P Uドライバルーチンは、メモリバッファ 3 1 3 のメモリアドレスを返すように構成されうる。一部の実施形態では、メモリアドレスは仮想アドレスであってもよい。これより、コンピュータシステム 3 0 0 で実行中の全プロセスを互いに分離できるようになり、各プロセスに対して、別個のメモリページを使用することが必要となりうる。メモリバッファ 3 1 3 の割り当てができない場合（例えば、非ページプールメモリ空間に利用可能なメモリがない場合など）、C P Uドライバルーチンは失敗を示しうる。

【 0 0 4 8 】

一部の実施形態では、バッファメモリ 3 1 3 を割り当てる C P Uドライバルーチンは、プロセッサの供給業者が提供する C P Uドライバの一部であってもよい。バッファメモリ 3 1 3 を割り当てる C P Uドライバルーチンのほかに、バッファメモリ 3 1 3 を解放するための第 2 の C P Uドライバルーチンも提供されうる。当業者が周知のように、C P Uドライバルーチンは、オペレーティングシステムのブート中にオペレーティングシステムによってロードされ、コンピュータシステム 3 0 0 で実行中のプログラムによって実行される機能を提供しうる。このため、第 2 の動作モードを使用するプログラムは、メモリバッファ 3 1 3 を割り当てる C P Uドライバルーチンと、解放するための C P Uドライバルーチンとを呼び出しうる。

【 0 0 4 9 】

コンピュータシステム 3 0 0 は、コンピュータシステム 3 0 0 のパラレル動作モードを許可する許可命令を備えうる。許可命令は、バッファメモリ 3 1 3 のアドレス（例えば仮想アドレス）とトランポリン命令のアドレスとを、オペランドとして受け取る。トランポリン命令は、コンピュータシステム 3 0 0 によって提供される。一部の実施形態では、トランポリン命令は、マスタプロセッサ 3 0 1 によって提供されうる。下で更に詳細に説明するように、通常、トランポリン命令は、割り込みルーチンの完了後、レジスタ 3 0 2 ~ 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 の一部または全部の内容をリストアするために使用される。トランポリン命令は、パラレル動作モードを使用するプログラムに配置され、トランポリン命令のアドレスは、プログラム内に配置されているトランポリン命令のメモリロケーションへのポインタであってもよい。

【 0 0 5 0 】

コンピュータシステム 3 0 0 は、許可命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム 3 0 0 は、制御レジスタビット 3 0 9 を確認しうる。制御レジスタビット 3 0 9 が、パラレル動作モードが許可されていないことを示す場合、許可命令により違法命令フォルトが発生し、その後のステップが実行されることはない。パラレル動作モードが許可されている場合、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の第 1 のレジスタ（例えばレジスタ 3 0 6 ）が、バッファメモリ 3 1 3 のアドレスにセットされ、レジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の第 2 のレジスタ（例えばレジスタ 3 0 7 ）が、トランポリン命令のアドレスにセットされうる。別の実施形態では、バッファメモリ 3 1 3 のアドレスとトランポリン命令のアドレスとを記憶するために、マスタプロセッサ 3 0 1 のレジスタ 3 0 1 ~ 3 0 7 の別のレジスタが使用されてもよい。更に、コンピュータシステム 3 0 0 は、指標ビット 3 0 8 と、任意選択でスレーブプロセッサ 3 2 1 , 3 3 1 の指標ビット 3 2 8 , 3 3 8 とを、コンピュータシステムがパラレル動作モードであることを示す値にセットしうる。次に、コンピュータシステム 3 0 0 は、パラレル動作モードで次の命令を実行しうる。

【 0 0 5 1 】

一部の実施形態では、許可命令が、スレーブプロセッサ 3 2 1 , 3 3 1 のレジスタ 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 をクリアするように更に構成されうる。このため、状態情報が異なるプロセス間で伝達されるのを回避することができ、これにより、コンピュータシ

10

20

30

40

50

システム 300 のセキュリティを強化することができる。

【0052】

コンピュータシステム 300 は、マスタプロセッサ 301 のレジスタ 302 ~ 307 の 1 つ以上の内容を、スレーブプロセッサ 321, 331 の 1 つのレジスタ 322 ~ 325, 331 ~ 335 の 1 つ以上に書き込むように適合された変数送信命令を更に備えうる。一部の実施形態では、変数送信命令は、レジスタに内容を書き込む先のスレーブプロセッサ 321, 331 の識別番号と、内容をスレーブプロセッサ 321, 331 に送信するマスタプロセッサ 301 のレジスタを特定するデータと、値の設定先のスレーブプロセッサ 321, 331 のレジスタを特定するデータとを、オペランドとして受け取る。一実施形態では、変数送信命令は、ある時点でのマスタプロセッサ 301 のレジスタの 1 つの内容を、スレーブプロセッサ 321, 331 の 1 つに送信するように構成されており、マスタプロセッサ 301 と個々のスレーブプロセッサ 321, 331 とのレジスタを特定するデータには、マスタプロセッサ 301 とスレーブプロセッサ 321, 331 の個々のレジスタの識別番号が含まれうる。

10

【0053】

コンピュータシステム 300 は、変数送信命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム 300 は、指標ビット 308 を確認しうる。指標ビット 308 が、コンピュータシステム 300 がパラレル動作モードではないことを示す場合、変数送信命令により違法命令フォルトが発生し、その後のステップが実行されることはない。パラレル動作モードの場合、変数送信命令がマスタプロセッサ 301 によって実行されたかどうかチェックされうる。変数送信命令がスレーブプロセッサ 321, 331 の 1 つによって実行された場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。マスタプロセッサ 301 によって実行された場合、変数送信命令のオペランドに指定されているマスタプロセッサ 301 のレジスタ 302 ~ 307 の 1 つ以上の内容が、指定されたスレーブプロセッサ 321, 331 の指定されたレジスタに書き込まれる。次に、コンピュータシステム 300 は次の命令を実行しうる。

20

【0054】

コンピュータシステム 300 は、スレーブプロセッサ 321, 331 の 1 つのレジスタ 322 ~ 325, 331 ~ 335 の 1 つ以上の内容を、マスタプロセッサ 301 のレジスタ 302 ~ 307 の 1 つ以上に書き込むように適合された変数受信命令を更に備えうる。変数受信命令は、変数の受信元のスレーブプロセッサ 321, 331 の識別番号と、内容を読み出すスレーブプロセッサ 321, 331 のレジスタを特定するデータと、値の設定先のマスタプロセッサ 301 のレジスタを特定するデータとを、オペランドとして受け取りうる。変数送信命令と同様に、レジスタを特定するデータには、スレーブプロセッサ 321, 331 のレジスタの識別番号と、マスタプロセッサ 301 のレジスタの識別番号とが含まれうる。

30

【0055】

コンピュータシステム 300 は、変数受信命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム 300 は、指標ビット 308 を確認しうる。指標ビット 308 が、コンピュータシステム 300 がパラレル動作モードではないことを示す場合、変数受信命令により違法命令フォルトが発生し、その後のアクションが実行されることはない。パラレル動作モードの場合、変数受信命令がマスタプロセッサ 301 によって実行されたかどうかチェックされる。変数受信命令がスレーブプロセッサ 321, 331 の 1 つによって実行された場合、変数受信命令により違法命令フォルトが発生し、その後のアクションが実行されることはない。マスタプロセッサ 301 によって実行された場合、指定された 1 つのスレーブプロセッサ 321, 331 の指定された 1 つ以上のレジスタの内容が、マスタプロセッサ 301 の指定されたレジスタに書き込まれる。

40

【0056】

50

変数送信命令と変数受信命令とは、マスタプロセッサ301とスレーブプロセッサ321, 331間で情報を交換するために使用することができる。詳細には、変数送信命令は、スレーブプロセッサ321, 331でスレッドが開始される前に、スレーブプロセッサ321, 331のパラメータを設定するために使用することができ、変数受信命令は、スレッドの実行の完了後に、結果の値、または1つ以上の結果の値を格納しているメモリロケーションへのポインタを取得するために使用することができ、この点については下で更に詳細に説明する。

【0057】

コンピュータシステム300は、スレーブプロセッサ321, 331の1つによる命令の実行を開始するように適合されたフォーク命令を更に備えうる。フォーク命令は、命令の実行を開始させるスレーブプロセッサ321, 331の識別番号と、命令の実行を開始するターゲットアドレスとを、オペランドとして受け取りうる。

【0058】

コンピュータシステム300は、フォーク命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム300は、指標ビット308を確認しうる。指標ビット308が、コンピュータシステム300がパラレル動作モードではないことを示す場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。パラレル動作モードの場合、フォーク命令がマスタプロセッサ301によって実行されたかどうかチェックされる。フォーク命令301がスレーブプロセッサ321, 331の1つによって実行された場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。マスタプロセッサ301によって実行された場合、指定されたターゲットアドレスが、指定されたスレーブプロセッサ321, 331に送られる。当該スレーブプロセッサ321, 331は、ターゲットアドレスを受け取る。スレーブプロセッサ321, 331では、実行中状態ビット330, 340が、スレーブプロセッサ321, 331が実行中であることを示す値にセットされ、スレーブプロセッサ321, 331がターゲットアドレスにおいて命令の実行を開始する。次に、ほかの命令が実行されうる。

【0059】

変数送信命令、変数受信命令および/またはフォーク命令を、命令のオペランドに指定されているスレーブプロセッサ321, 331の実行中に使用すると、一部の実施形態では、予測できない結果を生じうる。このような実施形態では、コンピュータシステムで実行中のプログラムのコードが、このような事態が生じないように適合されうる。別の実施形態では、オペランドに指定されているスレーブプロセッサ321, 331の実行中に、変数送信命令、変数受信命令またはフォーク命令が呼び出された場合は、違法命令フォルトを発生させるようにコンピュータシステム300が適合されてもよい。

【0060】

コンピュータシステム300は、スレーブプロセッサ321, 331の1つによる命令の実行を停止するように適合されたスレーブジョイン命令を更に備えうる。スレーブジョイン命令が、スレーブプロセッサ321, 331の1つによって実行され、スレーブジョイン命令を実行したスレーブプロセッサで命令の実行が停止されうる。詳細には、コンピュータシステム300は、スレーブジョイン命令が呼び出された場合に、以下に挙げるステップを実行するように適合されうる。コンピュータシステム300は、指標ビット308を確認しうる。指標ビット308が、コンピュータシステム300がパラレル動作モードではないことを示す場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。パラレル動作モードの場合、スレーブジョイン命令がスレーブプロセッサ321, 331の1つによって実行されたかどうかチェックされる。スレーブジョイン命令がスレーブプロセッサ321, 331で実行されていない場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。スレーブプロセッサ321, 331の1つによって実行された場合、実行中状態ビット330が、スレーブプロセッサ321, 331が実行していないことを示す値にセットされ、スレーブプロセッサ321, 3

10

20

30

40

50

31での命令の実行が停止されうる。

【0061】

コンピュータシステム300は、スレーブプロセッサ321, 331の1つで命令の実行が停止されるまで、マスタプロセッサ301を待機させるように適合されたマスタジョイン命令も更に備えうる。マスタジョイン命令は、マスタプロセッサ301が待機するスレーブプロセッサ321, 331の1つの識別番号を、オペランドとして受け取りうる。

【0062】

コンピュータシステム300は、マスタジョイン命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム300は、指標ビット308を確認しうる。指標ビット308が、コンピュータシステム300がパラレル動作モードではないことを示す場合、違法命令フォルトが発生し、その後のアクションがとられることはない。パラレル動作モードの場合、マスタジョイン命令がマスタプロセッサ301によって実行されたかどうかチェックされる。マスタジョイン命令がマスタプロセッサ301によって実行されていない場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。マスタプロセッサ301によって実行された場合、マスタジョイン命令のオペランドに指定されたスレーブプロセッサ321, 331の実行中状態ビット330, 340が、当該スレーブプロセッサ321, 331が実行中であることを示すかどうかチェックされる。次に、実行中状態ビット330, 340が、スレーブプロセッサ321, 331が実行していないことを示す値にセットされるまで、マスタプロセッサ301が待機する。次に、マスタプロセッサ301における命令の実行が、マスタジョイン命令に続く命令により再開されうる。

【0063】

別の実施形態では、マスタジョイン命令が、当該スレーブプロセッサ321, 331が未だに実行中であるかどうかを確認しうる。次に、マスタジョイン命令は、アーキテクチャから認識可能なレジスタ（例えばマスタプロセッサ301のレジスタ302~307の1つ）に、その結果を返しうる。その後、コンピュータシステム300で実行中のプログラムが、この状態を使用して、その後行う動作を決定することができる。このため、マスタプロセッサ301は、当該スレーブプロセッサ321, 331の実行状態を確認して、プログラムの実行を再開しうる。このような実施形態では、マスタジョイン命令の更なる特徴が、上で説明したほかの実施形態の特徴と同じであってもよい。

【0064】

スレーブジョイン命令とマスタジョイン命令は、マスタプロセッサ301で実行中のスレッドとスレーブプロセッサ321, 331で実行中のスレッドを同期させるために使用されうる。マスタジョイン命令は、スレーブコア321, 331の1つを厳密に特定しうる。このため、異なるスレーブプロセッサで実行中のスレッドを、全スレッド用に共通のジョインポイントを必要とすることなく、プログラムの実行中の異なる時点で同期させることができる。このため、高い柔軟性を得ることができる。

【0065】

本発明は、それぞれ独立したマスタジョイン命令とスレーブジョイン命令が提供される実施形態に限定されない。別の実施形態では、1つのジョイン命令が提供されてもよい。ジョイン命令が呼び出されると、このジョイン命令が、マスタプロセッサ301で実行されたか、スレーブプロセッサ321, 331の1つで実行されたかがチェックされる。ジョイン命令がスレーブプロセッサ321, 331の1つで実行された場合、スレーブジョイン命令に関して上で説明したステップに対応するステップが実行される。逆に、ジョイン命令がマスタプロセッサ301で実行された場合、マスタジョイン命令に関して上で説明したステップに対応するステップが実行されうる。

【0066】

上で説明したように、コンピュータシステム300はトランポリン命令を更に備えうる。トランポリン命令は、割り込みルーチンの完了後に、マスタプロセッサ301のレジスタ302~307、およびスレーブプロセッサ321, 331のレジスタ322~325

10

20

30

40

50

、332～335の一部または全部の内容をリストアするために使用されうる。

【0067】

トランポリン命令は、マスタプロセッサ301で割り込みが発生した場合に、コンピュータシステム300をパラレル動作モードに切り替えるステップと、レジスタ322～325、332～335の内容とマスタプロセッサ301の戻りアドレスとを、バッファメモリ313から読み出すステップを実行するように適合されうる。また、レジスタ302～307の第2のサブセット306、307の内容もバッファメモリから読み出されうる。

【0068】

トランポリン命令は、スレーブプロセッサ321、331の1つで割り込みまたは例外が発生した場合に、コンピュータシステム300をパラレル動作モードに切り替えるステップと、スレーブプロセッサ321、331のレジスタ322～325、332～335の内容をバッファメモリから読み出すステップと、マスタプロセッサのレジスタ302～307の1つ以上の内容を、割り込みまたは例外が発生したスレーブコア321、331のレジスタに書き込むステップと、マスタプロセッサ301のレジスタ302～307の内容をバッファメモリから読み出すステップとを実行するように更に適合されうる。

【0069】

一部の実施形態では、コンピュータシステム300は、トランポリン命令が呼び出された場合に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム300は、制御レジスタビット309を確認しうる。制御レジスタビット309が、コンピュータシステム300のパラレル動作モードが許可されていないことを示す場合には、違法命令フォルトが発生する。パラレル動作モードが許可されている場合には、バッファメモリ313のアドレスが、マスタプロセッサ301のレジスタ302～307の1つから読み出されうる。一部の実施形態では、バッファメモリ313のアドレスが、マスタプロセッサ301のレジスタ302～307の第1のサブセット302～305の1つから（例えばレジスタ305から）読み出されうる。

【0070】

次に、コンピュータシステム300は、バッファメモリ313から、割り込みまたは例外を発生させたプロセッサの識別番号を読み出しうる。一部の実施形態では、マスタプロセッサ301が識別番号0を、第1のスレーブプロセッサ321が識別番号1を、第2のスレーブプロセッサ331が識別番号2をそれぞれ有しうる。スレーブプロセッサの個数が2以外の実施形態では、各スレーブプロセッサが、0を超える自然数の識別番号を有し、マスタプロセッサ301が、識別番号0を有しうる。更に別の実施形態では、プロセッサ301、321、331のために異なる番号付与方式が使用されてもよい。次に、コンピュータシステム300は、この識別番号から、割り込みまたは例外が、マスタプロセッサ301によって発生したか、スレーブプロセッサ321、331の1つのいずれにより発生したかを決定しうる。

【0071】

割り込みまたは例外が、マスタプロセッサ301によって発生した場合には（このことはプロセッサの識別番号が0であることにより示される）、コンピュータシステム300は、第1のスレーブプロセッサ321のレジスタ322～325と、第2のスレーブプロセッサ331のレジスタ332～335とのそれぞれの内容を、バッファメモリ313から読み出しうる。また、マスタプロセッサ301のレジスタ302～307の第2のサブセット306、307の内容も、バッファメモリ313から読み出されうる。更に、マスタプロセッサ301の戻りアドレスも、バッファメモリから読み出されうる。一部の実施形態では、マスタプロセッサの戻りアドレスが、マスタプロセッサ301のレジスタの1つに（例えばレジスタ302に）書き込まれうる。更に、スレーブプロセッサ321、331の実行中状態ビット330、340も、バッファメモリ313から読み出されうる。一部の実施形態では、バッファメモリ313から読み出した、スレーブプロセッサ321、331のレジスタ322～325、332～335の内容には、スレーブプロセッサ3

10

20

30

40

50

2 1 , 3 3 1 の戻りアドレスが含まれうる。別の実施形態では、スレーブプロセッサ 3 2 1 , 3 3 1 の戻りアドレスが、バッファメモリ 3 1 3 から別に読み出されてもよい。

【 0 0 7 2 】

次に、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の 1 つの内容 (例えばレジスタ 3 0 6 の内容) と、バッファメモリのアドレスを読み出したレジスタの内容 (例えばレジスタ 3 0 5 の内容) とが、交換されうる。このため、バッファメモリ 3 1 3 のアドレスがレジスタ 3 0 6 に書き込まれ、レジスタ 3 0 6 は、許可命令によってバッファメモリ 3 1 3 のアドレスが記憶されるレジスタである。バッファメモリ 3 1 3 から読み出した第 2 のサブセット 3 0 6 , 3 0 7 の別のレジスタ (例えばレジスタ 3 0 7) には、トランポリン命令のアドレスが格納されうる。

10

【 0 0 7 3 】

次に、指標ビット 3 0 8 が、コンピュータシステム 3 0 0 がパラレル動作モードであることを示す値に (例えば値「ON」に) セットされうる。このため、コンピュータシステム 3 0 0 が、パラレル動作モードに切り替えられ、命令の実行が、スレーブプロセッサ 3 2 1 , 3 3 1 のそれぞれで開始され、その際、実行中状態ビット 3 3 0 , 3 4 0 が、個々のスレーブプロセッサ 3 2 1 , 3 3 1 の実行状態を示す。マスタプロセッサ 3 0 1 では、命令の実行が、バッファメモリ 3 0 1 から読み出した戻りアドレスで再開されうる。このため、割り込みまたは例外によって中断されたプログラムの処理が、コンピュータシステム 3 0 0 のパラレル動作モードで再開されうる。

【 0 0 7 4 】

20

割り込みまたは例外がスレーブプロセッサ 3 2 1 , 3 3 1 の 1 つによって発生した場合、第 1 のスレーブプロセッサ 3 2 1 のレジスタ 3 2 2 ~ 3 2 5 と第 2 のスレーブプロセッサ 3 3 1 のレジスタ 3 3 2 ~ 3 3 5 との内容のほか、実行中状態ビット 3 3 0 , 3 4 0 が、バッファメモリ 3 1 3 から読み出されうる。また、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の内容も、バッファメモリ 3 1 3 から読み出されうる。レジスタ 3 0 7、あるいは、別の実施形態ではレジスタの第 2 のサブセット 3 0 6 , 3 0 7 の別のレジスタには、トランポリン命令のアドレスが格納されうる。

【 0 0 7 5 】

次に、バッファメモリのアドレスを読み出したレジスタの 1 つの内容 (例えばレジスタ 3 0 5 の内容) が、例えば、バッファメモリ 3 1 3 内に提供されうる一時レジスタに書き込まれ、割り込みまたは例外を発生させたスレーブプロセッサ 3 2 1 , 3 3 1 の対応するレジスタの内容が、バッファメモリ 3 1 3 からレジスタ 3 0 5 に読み出されうる。例えば、割り込みまたは例外が第 1 のスレーブプロセッサ 3 2 1 によって発生した場合、第 1 のスレーブプロセッサ 3 2 1 のレジスタ 3 2 5 の記憶されている内容が、バッファメモリ 3 1 3 からレジスタ 3 0 5 に読み出されうる。割り込みまたは例外が第 2 のスレーブプロセッサ 3 3 1 によって発生した場合、第 2 のスレーブプロセッサ 3 3 1 のレジスタ 3 3 5 の記憶されている内容が、バッファメモリ 3 1 3 からレジスタ 3 0 5 に読み出されうる。

30

【 0 0 7 6 】

以下に更に詳しく説明するように、割り込みルーチンの完了後、第 1 のプロセッサ 3 0 1 の残りのレジスタ 3 0 2 ~ 3 0 4 には、割り込みまたは例外が発生したスレーブプロセッサ 3 2 1 , 3 3 1 のレジスタの内容が格納されており、そのレジスタの一部の内容が、割り込みルーチンによって変更されていることがある。このため、割り込みまたは例外が発生したスレーブプロセッサの対応するレジスタの内容を、マスタプロセッサ 3 0 1 のレジスタ 3 0 5 に書き込んだ後は、マスタプロセッサ 3 0 1 のレジスタの第 1 のサブセット 3 0 2 ~ 3 0 5 には、割り込みまたは例外が発生したスレーブプロセッサの対応するレジスタの内容を表わすデータが格納されており、レジスタの一部の内容が、割り込みルーチンによって変更されていることがある。

40

【 0 0 7 7 】

マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 5 の第 1 のサブセット 3 0 2 ~ 3 0 5 の内容が、割り込みまたは例外が発生したスレーブプロセッサ 3 2 1 , 3 3 1 のレジスタ

50

に書き込まれうる。例えば、第1のスレーブプロセッサ321で割り込みまたは例外が発生した場合、レジスタ302～305の内容が、第1のスレーブプロセッサ321のレジスタ322～325に書き込まれうる。第2のスレーブプロセッサ331で割り込みまたは例外が発生した場合、レジスタ302～305の内容が、第2のスレーブプロセッサ332のレジスタ331～335に書き込まれうる。このため、割り込みルーチンによって行われたレジスタ内容の変更が、スレーブプロセッサ321, 331のレジスタに書き込まれうる。

【0078】

本発明は、マスタプロセッサのレジスタ302～307の第1のサブセット302～305のそれぞれの内容が、割り込みまたは例外を発生させたスレーブプロセッサのレジスタにコピーされる実施形態に限定されない。別の実施形態では、割り込みルーチンによって変更されうるレジスタの第1のサブセット302～305の一部の内容のみが、スレーブプロセッサにコピーされてもよい。このため、マスタプロセッサ301からスレーブプロセッサ321, 331にコピーする必要があるデータ量を減らすことができるため、トランポリン命令の実行を高速化することができる。

【0079】

マスタプロセッサ301のレジスタ302～307の第1のサブセット302～305の一部またはすべての内容を、割り込みまたは例外を発生させたスレーブプロセッサ321, 331のレジスタに書き込んだ後、マスタプロセッサ301の戻りアドレスも格納しているマスタプロセッサ301のレジスタ302～307の第1のサブセット302～305の内容が、バッファメモリ313から読み出されうる。更に、一時レジスタに保存されたバッファメモリ313のアドレスが、マスタプロセッサ301のレジスタの第2の複数のレジスタの1つに（例えばレジスタ306に）書き込まれうる。このようにして、割り込みまたは例外の前のマスタプロセッサ301の状態がリストアされうる。

【0080】

次に、マスタプロセッサ300の指標ビット308と、任意選択でスレーブプロセッサ321, 331の指標ビット328, 338とが、コンピュータシステム300がパラレル動作モードで動作していることを示す値にセットされ、命令の実行がスレーブプロセッサ321, 331のそれぞれで許可され、その際、実行中状態ビット330, 340は、当該スレーブプロセッサが割り込みまたは例外の前に実行されていたことを示している。また、マスタプロセッサ301での命令の実行が、マスタプロセッサ301の戻りアドレスで開始されうる。このようにして、コンピュータシステム300でプログラムの実行が再開されうる。

【0081】

コンピュータシステム300は、トランポリン命令の上記のステップをアトミックオペレーションとして実行するように適合されうる。このため、トランポリン命令の実行中に割り込みまたは例外が発生したために生ずるエラーを、有利に回避することができる。

【0082】

コンピュータシステム300は、コンピュータシステム300を、パラレル動作モードからシリアル動作モードに切り替えるように適合されたエンド命令も更に有しうる。このために、コンピュータシステム300は、指標ビット308と、任意選択でスレーブプロセッサ321, 331の指標ビット328, 338とを、コンピュータシステムがシリアル動作モードであることを示す値にセットしうる。一実施形態では、指標ビット308, 328, 338が、値「OFF」にセットされうる。

【0083】

コンピュータシステム300は、パラレル動作モード中に割り込みまたは例外が発生した場合に、マスタプロセッサ301のレジスタ302～307およびスレーブプロセッサ321, 331のレジスタ322～325, 332～335の内容の少なくとも一部の内容と、任意選択で、スレーブプロセッサ321, 331の実行中状態ビット330, 340の値とを、バッファメモリ313に保存するステップと、コンピュータシステム300

をシリアル動作モードに切り替えるステップとを実行するように更に適合されうる。割り込みまたは例外がスレーブプロセッサ 321, 331 の 1 つで発生した場合、コンピュータシステム 300 は、更に、マスタプロセッサのレジスタ 302 ~ 307 の少なくとも 1 つの内容を、当該のスレーブプロセッサのレジスタの少なくとも 1 つの内容にセットしうる。このため、プロセッサ 301, 321, 331 のレジスタ内のデータが、オペレーティングシステムとは独立して保存されうる。割り込みまたは例外がスレーブプロセッサ 321, 331 の 1 つで発生している場合、オペレーティングシステムの割り込みルーチンに関連するデータが、スレーブプロセッサ 321, 331 からマスタプロセッサ 301 のレジスタに書き込まれうる。このため、オペレーティングシステムが、スレーブプロセッサ 321, 331 の存在を考慮に入れる必要がなくとも、このようなデータが、オペレーティングシステムによって処理できるようになる。詳細には、オペレーティングシステムが、スレーブプロセッサ 321, 331 のどのプロセッサから、割り込みルーチンの実行に関連するデータを取得するように適合されている必要がない。

10

【0084】

一部の実施形態では、指標ビット 308 が、コンピュータシステム 300 が第 2 の動作モードであることを示す値にセットされている間に、割り込みまたは例外が発生した場合、コンピュータシステム 300 は以下に挙げるステップを実行するように構成されうる。コンピュータシステム 300 によって実行されるアクションは、割り込みまたは例外が、マスタプロセッサ 301 で発生したか、あるいはスレーブプロセッサ 321, 331 の 1 つで発生したかに応じて決まる。

20

【0085】

割り込みまたは例外がマスタプロセッサ 301 で発生した場合、コンピュータシステム 300 はスレーブプロセッサ 321, 331 の命令の実行を停止することができる。スレーブプロセッサ 321, 331 でそれぞれの命令の実行が停止されると、コンピュータシステム 300 は、スレーブプロセッサ 321, 331 のレジスタ 322 ~ 325, 332 ~ 335 の内容を、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の 1 つから（例えばレジスタ 306 から）アドレスを読み出したバッファメモリ 313 に書き込みうる。これらのレジスタには、スレーブプロセッサ 321, 331 のそれぞれの戻りアドレスが格納されうる。また、スレーブプロセッサ 321, 331 の実行中状態ビット 330, 340 も、バッファメモリ 313 に保存されうる。実行中状態ビット 330, 340 は、割り込みまたは例外が発生する前に、スレーブプロセッサ 321, 331 のそれぞれが、命令を実行していたかどうかを示す。更に、マスタプロセッサ 301 の識別番号も、バッファメモリ 313 に保存されうる。既に説明したように、一部の実施形態では、マスタプロセッサ 301 は識別番号 0 を有しうる。このような実施形態では、マスタプロセッサ 301 で割り込みまたは例外が発生した場合、バッファメモリ 313 に識別番号 0 が保存されうる。

30

【0086】

次に、バッファメモリ 313 のアドレスを格納しているマスタプロセッサ 301 のレジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の 1 つ（一部の実施形態ではレジスタ 306）の内容が、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 1 のサブセット 302 ~ 305 の 1 つの内容と（例えばレジスタ 305 の内容と）交換されうる。レジスタ 306 と内容が交換されるレジスタは、トランポリン命令によってバッファメモリ 313 のアドレスを読み出したレジスタと同じでありうる。

40

【0087】

マスタプロセッサ 301 のレジスタ 302 ~ 305 の第 1 のサブセットは、従来技術に係るプロセッサのレジスタの組に対応しうる。このため、コンピュータシステム 300 で実行中の、従来技術に係るプロセッサに適合されたオペレーティングシステムは、割り込みまたは例外時に、マスタプロセッサ 301 のレジスタの第 1 のサブセット 302 ~ 305 の内容を保存し、オペレーティングシステムの一部である割り込みルーチンの完了後、レジスタの第 1 のサブセット 302 ~ 305 の内容をリストアするように構成されている

50

。このため、バッファメモリのアドレスを格納しているレジスタの内容とレジスタの第1のサブセット302～305の内容とを交換することにより、割り込みルーチンの完了後、バッファメモリのアドレスが、マスタプロセッサ301のレジスタ302～305の1つに格納されており、トランポリン命令によってアクセスできることが保証される。また、コンピュータシステム300の平行動作モードでは、バッファメモリ313のアドレスが、マスタプロセッサのレジスタの第2のサブセット306, 307の1つに記憶されているため、平行動作モードでは、第1のサブセットのレジスタ302～305のそれぞれを、コンピュータシステム300で実行中のプログラムによって使用することができる。このため、コンピュータシステム300の、従来技術に係るコンピュータシステム100との互換性を向上させることができる。

10

【0088】

次に、マスタプロセッサ301のレジスタ302～307の第2のサブセット306, 307の内容が、バッファメモリ313に保存されう。次に、マスタプロセッサ301の戻りアドレスが取得されう。一部の実施形態では、マスタプロセッサ301の戻りアドレスが、レジスタの第1のサブセットの1つから（例えばレジスタ302から）読み出されう。マスタプロセッサ301の戻りアドレスを保存後に、マスタプロセッサ301の戻りアドレスが、マスタプロセッサ301のレジスタ302～307の第2のサブセット306, 307の1つから（例えばレジスタ307から）読み出されたトランポリン命令のアドレスと置換されう。このため、オペレーティングシステムの割り込みルーチンの完了後、トランポリン命令が呼び出され、オペレーティングシステムによってリストアされない、マスタプロセッサ301のレジスタの第2のサブセット306, 307の内容、スレーブプロセッサ321, 331のレジスタ322～325, 332～335の内容、ならびにスレーブプロセッサ321, 331の実行中状態ビット330, 340がリストアされる。スレーブプロセッサ321, 331のレジスタには、スレーブプロセッサ321, 331のそれぞれの戻りアドレスが格納されう。

20

【0089】

割り込みまたは例外がスレーブプロセッサ321, 331の1つで発生している場合、マスタプロセッサ301のほか、各スレーブプロセッサ321, 331での命令の実行が停止されう。コンピュータシステム300は、すべてのプロセッサ301, 321, 331で命令の実行が停止されると、マスタプロセッサ301の各レジスタ302～307の内容を、マスタプロセッサ301のレジスタ302～307の第2のサブセット306, 307の1つから（例えばレジスタ306から）アドレスを読み出したバッファメモリ313に保存しう。また、各スレーブプロセッサ321, 331のレジスタ322～325, 332～335の内容のほか、スレーブプロセッサ321, 331のそれぞれの実行中状態ビット330, 340の値も、バッファメモリ313に保存されう。実行中状態ビット330, 340の値は、割り込みまたは例外が発生した時点で、スレーブプロセッサ321, 331のいずれが実行していたかを示す。

30

【0090】

次に、バッファメモリ313のアドレスを記憶しているマスタプロセッサ301のレジスタ302～307の第2のサブセット306, 307の1つの内容が、一時レジスタ（一部の実施形態では、バッファメモリ313内に設けられう）に書き込まれう。また、割り込みまたは例外が発生したスレーブプロセッサ321, 331の識別番号が、バッファメモリ313に保存されう。一部の実施形態では、第1のスレーブプロセッサ321は識別番号1を、第2のスレーブプロセッサ331は識別番号2をそれぞれ有しう。このような実施形態では、割り込みまたは例外が第1のスレーブプロセッサ321で発生した場合、識別番号1がバッファメモリ313に保存され、割り込みまたは例外が第2のスレーブプロセッサ331で発生した場合、識別番号2がバッファメモリ313に保存されう。スレーブプロセッサ321, 331のレジスタには、スレーブプロセッサ321, 331のそれぞれの戻りアドレスが格納されう。

40

【0091】

50

次に、割り込みまたは例外が発生したスレーブプロセッサ 3 2 1 , 3 3 1 のレジスタの内容が、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 に書き込まれうる。第 1 のスレーブプロセッサ 3 2 1 で割り込みまたは例外が発生した場合、第 1 のスレーブプロセッサ 3 2 1 のレジスタ 3 2 2 ~ 3 2 5 の内容が、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 5 に書き込まれうる。同様に、第 2 のスレーブプロセッサ 3 3 1 で割り込みまたは例外が発生した場合、第 2 のスレーブプロセッサ 3 3 1 のレジスタ 3 2 2 ~ 3 2 5 の内容が、レジスタ 3 0 2 ~ 3 0 5 に書き込まれうる。本発明は、第 1 のスレーブプロセッサ 3 2 1 のレジスタ 3 2 2 ~ 3 2 5 または第 2 のスレーブプロセッサ 3 3 1 のレジスタ 3 3 2 ~ 3 3 5 のそれぞれの内容が、マスタプロセッサ 3 0 1 の対応するレジスタに書き込まれる実施形態に限定されない。別の実施形態では、オペレーティングシステムの割り込みルーチンによって変更されたスレーブプロセッサの一部のレジスタの内容のみが、マスタプロセッサ 3 0 1 のレジスタに書き込まれてもよい。

10

【 0 0 9 2 】

割り込みルーチンにおいて、オペレーティングシステムは、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 の内容を処理するが、これは、従来技術に係るプロセッサのレジスタの組（例えば、図 1 a ~ 1 b を参照して上で説明した従来技術に係るプロセッサ 1 0 1 の状態のレジスタ 1 0 2 ~ 1 0 5 ）に対応しうる。レジスタ 3 0 2 ~ 3 0 5 の内容には、オペレーティングシステムに関連する割り込みまたは例外に関するあらゆる情報が含まれてもよく、これには、割り込みまたは例外に関する追加情報を格納しているスレーブプロセッサ 3 2 1 , 3 3 1 のスタックのメモリアドレスなどがある。

20

【 0 0 9 3 】

割り込みまたは例外が発生したスレーブプロセッサ 3 2 1 , 3 3 1 のレジスタの内容が、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 5 に書き込まれた後は、マスタプロセッサ 3 0 1 の状態が、割り込みまたは例外がマスタプロセッサ 3 0 1 で発生したと仮定した場合に取得される状態に対応するようになる。このため、オペレーティングシステムからは、マスタプロセッサ 3 0 1 で割り込みまたは例外が発生したように認識される。このため、オペレーティングシステムが 1 つのプロセッサのみを有するコンピュータシステムに適合されている実施形態であっても、オペレーティングシステムが割り込みまたは例外を処理することができる。

30

【 0 0 9 4 】

次に、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 の 1 つ（例えばレジスタ 3 0 5 ）の内容（その内容は、割り込みまたは例外が発生したスレーブプロセッサ 3 2 1 , 3 3 1 の対応するレジスタの内容と同じに設定されている）が、一時バッファからアドレスを取得したバッファメモリ 3 1 3 に書き込まれ、バッファメモリ 3 1 3 のアドレスがレジスタ 3 0 5 に書き込まれうる。このため、バッファメモリ 3 1 3 のアドレスがマスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 の 1 つに格納され、これが、割り込みルーチンの完了後に、オペレーティングシステムによってリストアされうる。

【 0 0 9 5 】

40

次に、マスタプロセッサ 3 0 1 の戻りアドレスがバッファメモリ 3 1 3 に記憶され、マスタプロセッサ 3 0 1 の戻りアドレスが、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の 1 つから（例えばレジスタ 3 0 7 から）読み出されるジャンプ命令のアドレスと置換されうる。このため、割り込みルーチンの完了後に、ジャンプ命令が実行されうる。

【 0 0 9 6 】

コンピュータシステム 3 0 0 のパラレル動作モード中に割り込みまたは例外が発生した場合にコンピュータシステム 3 0 0 によって実行される上記のステップは、アトミックオペレーションとして実行されうる。このため、当業者が周知のように、コンピュータシステム 3 0 0 によるステップの実行中の割り込みまたは例外の発生を回避することができる

50

。

【 0 0 9 7 】

上記のステップを実行した後は、割り込みまたは例外が、マスタプロセッサ 3 0 1 で発生したか、あるいは、スレーブプロセッサ 3 2 1 , 3 3 1 の 1 つで発生したかどうかを問わず、コンピュータシステム 3 0 0 は、マスタプロセッサ 3 0 1 の指標ビット 3 0 8 を、コンピュータシステム 3 0 0 がシリアル動作モードであることを示す値に（例えば値「OFF」に）セットしうる。このようにして、コンピュータシステム 3 0 0 がシリアル動作モードに切り替えられうる。次に、オペレーティングシステムの割り込みルーチンが実行されうる。

【 0 0 9 8 】

以下では、コンピュータシステム 3 0 0 で実行中のプログラム 4 0 0 のモードフローチャートを示す図 2 b と、プログラム 4 0 0 および割り込みルーチン 5 0 2 のモードフローチャートを示す図 2 c とを参照して、コンピュータシステム 3 0 0 の動作について説明する。

【 0 0 9 9 】

コンピュータシステム 3 0 0 のオペレーティングシステムのロード前に、マスタプロセッサ 3 0 1 とスレーブプロセッサ 3 2 1 , 3 3 1 とが識別されうる。一部の実施形態では、プロセッサが、マスタプロセッサ 3 0 1 であるか、またはスレーブプロセッサ 3 2 1 , 3 3 1 の 1 つであるかの割り当てが、ハードウェアの形で提供されうる。このような実施形態では、マスタプロセッサ 3 0 1 であるか、またはスレーブプロセッサ 3 2 1 , 3 3 1 の 1 つであるかの割り当ては、コンピュータシステム 3 0 0 のライフタイムを通じて固定とされうる。別の実施形態では、マスタプロセッサ 3 0 1 であるか、またはスレーブプロセッサ 3 2 1 , 3 3 1 の 1 つであるかの割り当てが、ソフトウェアによって行われうる。例えば、マスタプロセッサ 3 0 1 とスレーブプロセッサ 3 2 1 , 3 3 1 とが、コンピュータシステム 3 0 0 の基本入出力ソフトウェア（BIOS）によって識別されうる。このような実施形態では、コンピュータシステム 3 0 0 の BIOS の設定を変更することにより、プロセッサの割り当てを変更することができる。

【 0 1 0 0 】

マスタプロセッサ 3 0 0 とスレーブプロセッサ 3 2 1 , 3 3 1 とが識別された後に、コンピュータシステム 3 0 0 のオペレーティングシステムがロードされうる。オペレーティングシステムの起動時には、コンピュータシステム 3 0 0 はシリアル動作モードでありうる。このため、マスタプロセッサ 3 0 1 は、従来技術に係るコンピュータプロセッサの機能（例えば図 1 a ~ 1 b を参照して上で説明したコンピュータシステム 1 0 0 のプロセッサ 1 0 1 の機能）を提供しうる。このため、コンピュータシステム 3 0 0 は、一部の実施形態では、従来技術に係るコンピュータシステム 1 0 0 に適合されたオペレーティングシステムと協働することができる。オペレーティングシステムがコンピュータシステム 3 0 0 で実行すると、プログラム 4 0 0 が起動されうる。

【 0 1 0 1 】

プログラム 4 0 0 のステップ 4 0 1 において、バッファメモリ 3 1 3 を割り当てるために提供された CPU ドライバルーチン呼び出すことによって、システムメモリ 3 0 4 内にバッファメモリ 3 1 3 が割り当てられうる。次に、ステップ 4 0 2 において、コンピュータシステム 3 0 0 のパラレル動作モードを許可するために許可命令が実行され、ステップ 4 0 3 において、スレーブプロセッサ 3 2 1 , 3 3 1 によって実行されるプログラムのスレッド用のスタックメモリが割り当てられうる。スタックメモリを割り当てるために、当業者に公知のメモリ割り当て手法を使用することができる。

【 0 1 0 2 】

ステップ 4 0 4 において、第 1 の複数の命令が実行されうる。第 1 の複数の命令は、マスタプロセッサ 3 0 1 によってシリアル方式で実行されうる。マスタプロセッサ 3 0 1 は、例えば、図 1 a ~ 1 b を参照して上で説明したプロセッサ 1 0 1 などの、従来技術に係るプロセッサの命令セットを提供することができるため、第 1 の複数の命令には、従来技術に係るプロセッサによっても実行することができるコードが含まれうる。このため、第

10

20

30

40

50

1の複数の命令は、従来技術に係るプロセッサ101用のコードを提供するように適合されたコンパイラによって生成することができる。このため、既存のライブラリからのコードがプログラム400に含まれてもよい。

【0103】

ステップ405において、参照符号406に示す第1のスレーブプロセッサ321のレジスタ322～325にデータを送信するために、変数送信命令が一回以上呼び出される。このため、第1のマスタプロセッサ321が、プログラム400のスレッドを実行するように調整される。ステップ407において、第2のスレーブプロセッサ331に、プログラム400の別のスレッドを実行する調整をさせるため、参照符号407に示すように変数送信命令が使用され、第2のスレーブプロセッサ331のレジスタ332～335にデータが送信される。本発明は、第1のスレーブプロセッサ321のレジスタ322～325に第1のデータが送信され、その後で第2のスレーブプロセッサ331にデータが送信される実施形態に限定されない。別の実施形態では、第1のスレーブプロセッサ321のレジスタ322～325にデータを送信する前に、第2のスレーブプロセッサ331のレジスタ332～335にデータが送信されてもよい。

10

【0104】

ステップ409において、第1のスレーブプロセッサ321で命令の実行を開始するために、フォーク命令が実行される。このため、ステップ410において、第2の複数の命令が、第1のスレーブプロセッサ321によって実行される。ステップ411において、第2のスレーブプロセッサ331で命令の実行を開始するために、フォーク命令が使用される。このため、ステップ412において、第2のスレーブプロセッサ331が第3の複数の命令を実行しうる。次に、マスタプロセッサ301は、第4の複数の命令を実行しうる。第2の複数の命令、第3の複数の命令および第4の複数の命令が、コンピュータシステム300によって同時に実行され、その際、第2の複数の命令の実行、第3の複数の命令の実行および第4の複数の命令の実行により、プログラム400の別個のスレッドが作成される。このため、図1a～1bを参照して上で説明した従来技術に係るコンピュータシステム100と比べてプログラム400の実行速度を高速化することができる。

20

【0105】

マスタプロセッサ301およびスレーブプロセッサ321, 331のそれぞれが、例えば、図1a～1bを参照して上で説明した従来技術に係るプロセッサ101の機能など、特定のタイプのプロセッサの機能を提供するように適合されている実施形態では、第2の複数の命令、第3の複数の命令および第4の複数の命令のそれぞれに、当該タイプのプロセッサでの実行に適合されたコードが含まれる。例えば、第2の複数の命令、第3の複数の命令および第4の複数の命令のそれぞれに、x86またはx86-64タイプのプロセッサでの実行に適合されたコードが含まれる。

30

【0106】

スレーブプロセッサ321, 331が、マスタプロセッサ301とは異種のプロセッサである別の実施形態では、第2の複数の命令と第3の複数の命令に、スレーブプロセッサ321, 331での実行に特に適合されたコードが含まれ、命令の第4の複数の命令に、マスタプロセッサ301での実行に特に適合されたコードが含まれる。

40

【0107】

第2の複数の命令を含むスレッドの完了後に、第1のスレーブプロセッサ321が、第1のスレーブプロセッサ321での命令の実行を停止するために、スレーブジョイン命令を実行しうる(ステップ415)。このために、スレーブジョイン命令は、第2の複数の命令の最後の命令として提供される。同様に、第3の複数の命令の実行後に、第2のスレーブプロセッサ331での命令の実行が停止される(ステップ423)ように、スレーブジョイン命令は、第3の複数の命令の最後の命令としても提供される。

【0108】

第4の複数の命令の実行の完了後、ステップ414において、マスタプロセッサ301は、第1のスレーブプロセッサ321が第2の複数の命令の実行を完了するまで待機する

50

ために、マスタジョイン命令を実行しうる。次に、ステップ416において、第2のスレーブプロセッサ331が第3の複数の命令の実行を完了するまで待機するために、マスタジョイン命令がマスタプロセッサ301によって再度実行されうる。

【0109】

次に、ステップ417, 419において、マスタプロセッサ301は、第1のスレーブプロセッサ321および第2のスレーブプロセッサ331から、第2の複数の命令および第3の複数の命令によるスレッドの実行の結果をそれぞれ読み出すために、変数受信命令を実行しうる。図2bでは、第1のスレーブプロセッサ321によるレジスタ322~325の内容の提供が参照符号418によって示され、第2のスレーブプロセッサ331によるレジスタ332~335の内容の提供が参照符号420によって示されている。

10

【0110】

次に、マスタプロセッサ421は、第5の複数の命令をシリアル方式で実行しうる(ステップ421)。ステップ404で実行された第1の複数の命令と同様に、第5の複数の命令には、図1a~1bを参照して上で説明したプロセッサ101など(その機能がマスタプロセッサ301によって提供されている)、従来技術に係るプロセッサの実行に適合されたコードが含まれうる。このため、第5の複数の命令には、従来技術に係るプロセッサ101用のコードを提供するように適合されたコンパイラによって作成されたコードが含まれうる。

【0111】

プログラム400の実行の終了前に、ステップ422において、マスタプロセッサ301は、コンピュータシステム300をシリアル動作モードに切り替えるために、エンド命令を実行しうる。また、プログラム400の実行が終了する前に、バッファメモリ313が解放され、この解放は、コンピュータシステム300に提供されているC P Uドライバルーチン呼び出すことによって行うことができる。

20

【0112】

図2cは、プログラム400および割り込みルーチン502の模式フローチャートを示す。これらは、スレーブプロセッサ321, 331およびマスタプロセッサ30において、第2の複数の命令、第3の複数の命令および第4の複数の命令がそれぞれ実行されている間に、割り込みまたは例外が発生した場合に実行されうる。

【0113】

図2cでは、参照符号510, 511, 512は、マスタプロセッサ301によって実行される第4の複数の命令内の命令を示す。参照符号510', 511', 512'は、第1のスレーブプロセッサ321によって実行される第2の複数の命令内の命令を示し、参照符号510'', 511'', 512''は、第2のスレーブプロセッサ331によって実行される第3の複数の命令内の命令を示す。

30

【0114】

命令512, 512', 512''が、マスタプロセッサ301とスレーブプロセッサ321, 331とにおいてそれぞれ実行されている時点で、割り込みまたは例外460が発生しうる。割り込みまたは例外460の後、システム300は、マスタプロセッサ301のレジスタ302~307とスレーブプロセッサ321, 331のレジスタ322~325, 332~335との内容の少なくとも一部を、バッファメモリ313に保存するステップと、コンピュータシステム300をシリアル動作モードに切り替えるステップを実行しうる。割り込みまたは例外が、スレーブプロセッサ321, 331の1つで発生した場合、コンピュータシステム300は、割り込みまたは例外が発生したスレーブプロセッサ321のレジスタ322~325またはスレーブプロセッサ331のレジスタ332~335の少なくとも1つの内容を、マスタプロセッサ301のレジスタ302~307の第1のサブセット302~305の少なくとも1つにも書き込みうる。図2cでは、割り込みまたは例外時にコンピュータシステム300によって実行されるアクションが、参照符号540で示される。また、コンピュータシステム300は、コンピュータシステム300がパラレル動作モード中に割り込みまたは例外が発生した場合には、図2aを参照して上

40

50

で説明したように、更に別のアクションも実行しうる。

【 0 1 1 5 】

次に、コンピュータシステム 3 0 0 は、割り込みルーチン 5 0 2 の命令 5 2 0 ~ 5 2 5 を実行しうる。割り込みルーチン 5 0 2 は、コンピュータシステム 3 0 0 のシリアル動作モードをサポートするオペレーティングシステムの一部であってもよく、パラレル動作モードをサポートしている必要はない。このため、割り込みルーチン 5 0 2 には、マスタプロセッサのレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 の内容を、システムメモリ 3 0 4 に保存し、割り込みルーチン 5 0 2 の実行の終了時に、システムメモリ 3 0 4 からレジスタの第 1 のサブセット 3 0 2 ~ 3 0 5 の内容を読み出すように適合された命令が含まれうる。また、割り込みルーチン 5 0 2 は、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 1 のサブセット 3 0 2 ~ 3 0 5 の一部またはすべての内容を変更しうる。

10

【 0 1 1 6 】

しかし、割り込みルーチン 5 0 2 が、マスタプロセッサ 3 0 1 のレジスタ 3 0 2 ~ 3 0 7 の第 2 のサブセット 3 0 6 , 3 0 7 の内容、第 1 のスレーブプロセッサ 3 2 1 のレジスタ 3 2 2 ~ 3 2 5 の内容、第 2 のスレーブプロセッサ 3 3 1 のレジスタ 3 3 2 ~ 3 3 5 の内容、ならびにスレーブプロセッサ 3 2 1 , 3 3 1 の実行中状態ビット 3 3 0 , 3 4 0 の値を保存およびリストアするように適合されている必要はない。一部の実施形態では、割り込みルーチン 5 0 2 は、マルチタスク処理を許可しているオペレーティングシステムの一部であってもよい。詳細には、割り込みルーチン 5 0 2 は、コンピュータシステム 3 0 0 のパラレル動作モードを使用することができる別のプログラムを実行するように適合されていてもよく、この場合、レジスタ 3 0 6 , 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 と、実行中状態ビット 3 3 0 , 3 4 0 の内容とが変更されうる。割り込みルーチン 5 0 2 が、割り込みルーチン 5 0 2 の最後の命令 5 2 5 の実行後に、レジスタ 3 0 6 , 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 と実行中状態ビット 3 3 0 , 3 4 0 との内容をリストアする必要がないため、レジスタ 3 0 6 , 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 と実行中状態ビット 3 3 0 , 3 4 0 との内容が、プログラム 4 0 0 の命令 5 1 2 , 5 1 2 ' , 5 1 2 " の実行後のこれらの内容と変わってしまうことがある。

20

【 0 1 1 7 】

割り込みルーチン 5 0 2 が実行されたマスタプロセッサ 3 0 1 の戻りアドレスが、トランポリン命令 5 5 0 のアドレスによって置換されているため、割り込みルーチン 5 0 2 の完了後に、コンピュータシステム 3 0 0 はトランポリン命令 5 5 0 を実行する。

30

【 0 1 1 8 】

トランポリン命令 5 5 0 の実行時に、コンピュータシステム 3 0 0 は図 2 a を参照して上で説明したステップを実行しうる。トランポリン命令の実行後、プロセッサ 3 0 1 , 3 2 1 , 3 3 1 のレジスタ 3 0 2 ~ 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 および実行中状態ビット 3 3 0 , 3 4 0 のそれぞれの内容がリストアされ、その際、割り込みルーチン 5 0 2 によって行われたレジスタの一部の変更が適切に処理されうる。

【 0 1 1 9 】

このため、コンピュータシステム 3 0 0 のオペレーティングシステム、より詳細には割り込みルーチン 5 0 2 が、プロセッサ 3 0 1 , 3 2 1 , 3 3 1 のレジスタ 3 0 2 ~ 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 および実行中状態ビット 3 3 0 , 3 4 0 のそれぞれの内容を保存およびリストアするように適合されてはいないにも関わらず、割り込みルーチン 5 0 2 の実行後に、レジスタ 3 0 2 ~ 3 0 7 , 3 2 2 ~ 3 2 5 , 3 3 2 ~ 3 3 5 と実行中状態ビット 3 3 0 , 3 4 0 との内容がリストアされる。また、割り込みルーチン 5 0 2 は、コンピュータシステム 3 0 0 のシリアル動作モードで実行されうる。このため、オペレーティングシステムを、コンピュータシステム 3 0 0 のパラレル動作モード用に適合させる必要はない。このため、本開示によるコンピュータシステム 3 0 0 は、スレーブプロセッサ 3 2 1 , 3 3 1 をサポートしていない既存のコンピュータシステム用に作成されたソフトウェアと高い互換性を有する。

40

50

【 0 1 2 0 】

一部の実施形態では、コンピュータシステム 300 は、コンピュータシステム 300 をパラレル動作モードからシリアル動作モードに切り替えるための第 1 のモードスイッチ命令を更に備えうる。システムは、第 1 のモードスイッチ命令が呼び出されたときに、マスタプロセッサ 301 およびスレーブプロセッサ 321, 331 のレジスタ 302 ~ 307, 322 ~ 325, 332 ~ 335 の少なくとも一部の内容を、バッファメモリ 313 に保存するステップと、システムをシリアル動作モードに切り替えるステップを実行するように適合されうる。第 1 のモードスイッチ命令が、スレーブプロセッサ 321, 331 の 1 つによって実行された場合、コンピュータシステム 300 は、第 1 のモードスイッチ命令が実行されたスレーブプロセッサ 321 のレジスタ 322 ~ 325 またはスレーブプロセッサ 331 のレジスタ 332 ~ 335 の少なくとも 1 つの内容を、マスタプロセッサ 301 のレジスタ 302 ~ 307 の少なくとも 1 つに書き込むように更に構成されうる。

10

【 0 1 2 1 】

一部の実施形態では、コンピュータシステム 300 は、第 1 のモードスイッチ命令を実行する際に、以下に挙げるステップを実行するように構成されうる。コンピュータシステム 300 は、指標ビット 308 が、コンピュータシステム 300 がパラレル動作モードであることを示す値にセットされているかどうかを確認しうる。指標ビット 308 が、コンピュータシステム 300 がシリアル動作モードであることを示す場合、違法命令フォルトが発生し、その後のアクションが実行されることはない。コンピュータシステム 300 によって実行されるその後のアクションは、第 1 のモードスイッチ命令が、マスタプロセッサ 301 によって実行されたか、あるいはスレーブプロセッサ 321, 331 の 1 つによって実行されたかに応じて変わる。

20

【 0 1 2 2 】

第 1 のモードスイッチ命令がマスタプロセッサ 301 によって実行された場合、コンピュータシステム 300 はスレーブプロセッサ 321, 331 での命令の実行を停止しうる。スレーブプロセッサ 321, 331 でそれぞれの命令の実行が停止されると、コンピュータシステム 300 は、スレーブプロセッサ 321, 331 のレジスタ 322 ~ 325, 332 ~ 335 と、任意選択でスレーブプロセッサ 321, 332 の実行中状態ビット 330, 340 との内容を、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の 1 つから（例えばレジスタ 306 から）アドレスを読み出したバッファメモリ 313 に書き込みうる。また、マスタプロセッサ 301 の識別番号（一部の実施形態では番号 0 である）も、バッファメモリ 313 に書き込まれうる。

30

【 0 1 2 3 】

次に、バッファメモリ 313 のアドレスを格納しているマスタプロセッサ 301 のレジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の 1 つ（例えばレジスタ 306）の内容が、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 1 のサブセット 302 ~ 305 の 1 つの内容と（例えばレジスタ 305 の内容と）交換されうる。上で説明したように、コンピュータシステム 300 で実行中のオペレーティングシステムは、割り込みまたは例外時に、マスタプロセッサ 301 のレジスタの第 1 のサブセット 302 ~ 305 を処理するように構成されうる。このため、レジスタ 305 とレジスタ 306 の内容を交換することにより、割り込みまたは例外時に、オペレーティングシステムによってバッファメモリ 313 のアドレスが保存およびリストアされることが保証されるようになる。

40

【 0 1 2 4 】

次に、コンピュータシステムは、マスタプロセッサ 301 の第 2 のサブセット 306, 307 の内容をバッファメモリ 313 に保存しうる。上で説明したように、レジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の 1 つ（例えばレジスタ 307）には、トランポリン命令のアドレスが格納されうる。このため、レジスタ 306, 307 の内容を保存する際に、トランポリン命令のアドレスがバッファメモリ 313 に保存されうる。次に、コンピュータシステム 300 は、指標ビット 308 を、コンピュータシステムが第 2 の動作モードであることを示す値に（例えば値「OFF」に）セットしうる。

50

【 0 1 2 5 】

第1のモードスイッチ命令がスレーブプロセッサ321, 331の1つによって実行された場合、コンピュータシステム300はスレーブプロセッサ321, 331のほか、マスタプロセッサ301でも命令の実行を中断しうる。すべてのプロセッサ301, 321, 331で命令の実行が停止された後に、マスタプロセッサ301のレジスタ302~307の内容が、マスタプロセッサ301のレジスタ302~307の第2のサブセット306, 307の1つから(例えばレジスタ306から)アドレスを読み出したバッファメモリ313に保存されうる。また、スレーブプロセッサ321, 331のレジスタ322~325, 332~335の内容と、任意選択でスレーブプロセッサ321, 331の実行中状態ビット330, 340の値とが、バッファメモリ313に保存されうる。

10

【 0 1 2 6 】

一部の実施形態では、第1のモードスイッチ命令が実行されたスレーブプロセッサ321, 331の内容を、バッファメモリに保存する必要はない。このような実施形態では、残りのスレーブプロセッサのレジスタの内容のみがバッファメモリ313に保存される。このため、第1のモードスイッチ命令が第1のスレーブプロセッサ321によって実行された場合、第2のスレーブプロセッサ331のレジスタ332~335の内容と、任意選択で、コンピュータシステム300に設けられているスレーブプロセッサ321, 331以外の他のスレーブプロセッサのレジスタの内容とが、バッファメモリ313に保存される。逆に、第1のモードスイッチ命令が第2のスレーブプロセッサ331によって実行された場合、システムは、第1のスレーブプロセッサ321のレジスタ322~325の内容をバッファメモリ313に保存する。しかし、このような実施形態では、実行中状態ビット330, 340のそれぞれの値がバッファメモリ313に保存されうる。

20

【 0 1 2 7 】

次に、バッファメモリのアドレスを含むマスタプロセッサ301のレジスタの内容(例えばレジスタ306の内容)が、一時レジスタ(一部の実施形態では、バッファメモリ313に設けられる)に保存されうる。更に、第1のモードスイッチ命令が実行されたプロセッサの識別番号も、バッファメモリ313に保存されうる。例えば、第1のモードスイッチ命令が第1のスレーブプロセッサ321によって実行された場合、コンピュータシステム300は、バッファメモリ313に識別番号1を保存する。第1のモードスイッチ命令が第2のスレーブプロセッサ331によって実行された場合、コンピュータシステム300は、バッファメモリ313に識別番号2を保存する。別の実施形態では、別の識別番号が使用されてもよい。

30

【 0 1 2 8 】

次に、第1のモードスイッチ命令を実行したスレーブプロセッサ321のレジスタ322~325またはスレーブプロセッサ331の332~335の内容が、マスタプロセッサ301のレジスタ302~307の第1のサブセット302~305に書き込まれうる。一部の実施形態では、レジスタ322~325または332~335の内容の、マスタプロセッサ301のレジスタ302~307の第1のサブセット302~305への書き込み中に、レジスタの第2のサブセット306, 307の一部または全部の内容が上書きされうる。

40

【 0 1 2 9 】

次に、コンピュータシステム300は、マスタプロセッサ301のレジスタ302~305の第1のサブセットの1つの内容(例えばレジスタ305の内容)を、バッファメモリ313に保存しうる。次に、一時バッファの内容が、レジスタ305に書き込まれうる。このため、バッファメモリ313のアドレスがレジスタに記憶され、このレジスタの内容が、割り込みまたは例外時にオペレーティングシステムによって処理される。次に、コンピュータシステム300をシリアル動作モードに切り替えるために、指標ビット308が、コンピュータシステム300が第1の動作モードであることを示す値に(例えば値「OFF」に)セットされうる。

【 0 1 3 0 】

50

一部の実施形態では、コンピュータシステム 300 は、第 1 のモードスイッチ命令の実行中に割り込みまたは例外が発生したために生ずる問題を回避するために、上記のステップをアトミック割り込みとして実行するように構成されうる。

【0131】

第 1 のモードスイッチ命令の実行後に、コンピュータシステムは、1 つ以上の命令をシリアル動作モードで実行しうる。コンピュータシステム 300 は、上で説明した許可命令、あるいは下で詳細に説明する第 2 のモードスイッチ命令が実行されるまで、シリアル動作モードを続ける。例えば、コンピュータシステム 300 は、コンピュータシステム 300 のオペレーティングシステムの呼び出しを実行しうる。

【0132】

コンピュータシステム 300 は、コンピュータシステム 300 をシリアル動作モードからパラレル動作モードに切り替え、プロセッサ 301, 321, 331 のレジスタ 302 ~ 307, 322 ~ 325, 332 ~ 335 の一部または全部と、任意選択でスレーブプロセッサ 321, 331 の実行中状態ビット 330, 340 の値との内容を、バッファメモリ 313 から読み出すように適合された第 2 のモードスイッチ命令を更に備える。前に行った第 1 のモードスイッチ命令の実行が、スレーブプロセッサ 321, 331 の 1 つによって行われた場合、コンピュータシステム 300 は、マスタプロセッサ 301 のレジスタ 302 ~ 307 の少なくとも 1 つの内容を、第 1 のモードスイッチ命令を実行したスレーブプロセッサ 321, 331 にも書き込みうる。

【0133】

一部の実施形態では、コンピュータシステム 300 は、第 2 のモードスイッチ命令を実行する際に、以下に挙げるステップを実行するように構成されうる。最初に、コンピュータシステム 300 は、制御レジスタビット 309 を確認しうる。制御レジスタビット 309 の値が、コンピュータシステム 300 のパラレル動作モードが許可されていないことを示す場合には、違法命令フォルトが発生し、その後のアクションが実行されることはない。パラレル動作モードが許可されている場合、コンピュータシステム 300 は、前に第 1 のモードスイッチ命令を実行したプロセッサを示す指標番号 (indication number) を読み出しうる。コンピュータシステム 300 によって実行されるその後のステップは、第 1 のモードスイッチ命令が、マスタプロセッサ 301 によって実行されたか、あるいはスレーブプロセッサ 321, 331 の 1 つによって実行されたかに応じて変わる。

【0134】

第 1 のモードスイッチ命令がマスタプロセッサ 301 によって実行された場合 (これは、一部の実施形態では、インジケータ番号が 0 の値であることによって示されうる)、コンピュータシステム 300 は、スレーブプロセッサ 321, 331 のレジスタ 322 ~ 325, 332 ~ 335 の内容と、任意選択で実行中状態ビット 330, 340 の値とを、バッファメモリ 313 から読み出しうる。また、コンピュータシステム 300 は、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 2 のサブセット 306, 307 の内容も、バッファメモリから読み出しうる。次に、バッファメモリ 313 のアドレスをレジスタの第 2 のサブセット 306, 307 に記憶するために、バッファメモリのアドレスを格納しているマスタプロセッサ 301 のレジスタ 302 ~ 307 の第 1 のサブセット 302 ~ 305 の 1 つの内容と、レジスタの第 2 のサブセット 306, 307 の 1 つの内容とが交換されうる。一部の実施形態では、レジスタ 305 とレジスタ 306 の内容が交換されうる。

【0135】

次に、コンピュータシステム 300 は、指標ビット 308 を、コンピュータシステム 300 がパラレル動作モードであることを示す値にセットしうる。一部の実施形態では、指標ビット 308 が、値「OFF」にセットされうる。次に、命令の実行が、マスタプロセッサ 301 と、スレーブプロセッサ 321, 331 のいずれかで再開され、その際、実行中状態ビット 330, 340 の値は、第 1 のモードスイッチ命令が実行される前に、当該スレーブプロセッサ 321, 331 が命令を実行していたことを示す。

【 0 1 3 6 】

前の第1のモードスイッチ命令の実行が、スレーブプロセッサの1つによって行われた場合（このことは、インジケータ番号が0より大きい値であることによって示されうる）、スレーブプロセッサ321, 331のレジスタ322 ~ 325, 332 ~ 335の内容のほか、実行中状態ビット330, 340の値が、マスタプロセッサ301の第1のサブセット302 ~ 305の1つから（例えばレジスタ305から）アドレスが読み出されるバッファメモリ313から読み出されうる。一部の実施形態では、バッファメモリ313から読み出す必要があるのは、前に第1のモードスイッチ命令の実行を行わなかったスレーブプロセッサ321, 331のレジスタの内容だけでよい。また、コンピュータシステム300は、マスタプロセッサ301のレジスタ302 ~ 307の第2のサブセット306, 307の内容も、バッファメモリ313から読み出しうる。

10

【 0 1 3 7 】

次に、バッファメモリ313のアドレスを格納しているレジスタ（一部の実施形態ではレジスタ305など）の内容が、バッファメモリ313に設けられうる一時レジスタに書き込まれ、レジスタ305の内容がバッファメモリ313から読み出されうる。次に、マスタプロセッサ301のレジスタ302 ~ 307の第1のサブセット302 ~ 305の内容が、前の第1のモードスイッチ命令の実行が行われたスレーブプロセッサ321, 331のレジスタに書き込まれうる。このため、このスレーブプロセッサ321, 331のレジスタは、コンピュータシステム300がシリアル動作モードで動作していた間に行われたマスタプロセッサ301のレジスタへの変更を格納しうる。このため、シリアル動作モード中にマスタプロセッサ301で実行されていたスレッドの実行を、スレーブプロセッサで容易に再開することができる。例えば、マスタプロセッサ301のレジスタ302 ~ 307の第1のサブセット302 ~ 305には、コンピュータシステム300がシリアル動作モードで動作していた間に発生した割り込みまたは例外に関する例外情報が格納されており、この情報が、コンピュータシステム300がパラレル動作モードのときに、スレーブプロセッサ321, 331によって扱われうる。

20

【 0 1 3 8 】

次に、マスタプロセッサ301のレジスタ302 ~ 307の第1のサブセット302 ~ 305の内容が、バッファメモリ313から読み出され、指標ビット308が、コンピュータシステム300がパラレル動作モードであることを示す値にセットされ、命令の実行が、マスタプロセッサ301と、スレーブプロセッサ321, 331とにおいて再開されうる。その際、実行中状態ビット330, 340の値は、コンピュータシステム300をシリアル動作モードに切り替えるために第1のモードスイッチ命令が呼び出されたときに、当該スレーブプロセッサ321, 331で命令が実行されていたことを示す。

30

【 0 1 3 9 】

一部の実施形態では、コンピュータシステム300は、第2のモードスイッチ命令の実行中に割り込みまたは例外が発生したために生ずる問題を回避するために、第2のモードスイッチ命令の上記のステップを、アトミックオペレーションとして実行するように構成されうる。

【 0 1 4 0 】

40

コンピュータシステム300をパラレル動作モードとシリアル動作モード間で切り替えるプログラムを実装するために、第1のモードスイッチ命令と第2のモードスイッチ命令とが使用されうる。第1のモードスイッチ命令が実行された場合、許可命令または第2のモードスイッチ命令が実行されるまで、プログラムのその後の実行がシリアル動作モードで実行される。第1のモードスイッチ命令および/または第2のモードスイッチ命令を使用するプログラムは、第1のモードスイッチ命令の実行後に、バッファメモリ313のアドレスを記憶している、マスタプロセッサのレジスタ305またはレジスタ302 ~ 307の別のレジスタの内容を、システムメモリ304に記憶する命令と、第2のモードスイッチ命令の実行前に、システムメモリ304からレジスタ305の内容を読み出すための更に別の命令を備えうる。これは、コンピュータシステム300のシリアル動作モード

50

の標準的なストア命令とロード命令によって行うことができる。プログラムは、レジスタ 305 の内容をシステムメモリに記憶した後に、マスタプロセッサ 301 のレジスタ 302 ~ 307 の第 1 のサブセット 302 ~ 305 のそれぞれを使用しうる。別の実施形態では、第 1 のモードスイッチ命令および / または第 2 のモードスイッチ命令を実行する前に、メモリバッファ 313 のアドレスが変数に格納され、この変数からメモリバッファ 313 のアドレスがレジスタ 305 にロードされうる。

【0141】

コンピュータシステム 300 の上記の機能および命令は、マスタプロセッサ 301 とスレーブプロセッサ 321, 331 に設けられる専用回路によって、あるいはマスタプロセッサ 301 とスレーブプロセッサ 321, 331 に提供されるマイクロコードによって提供されうる。

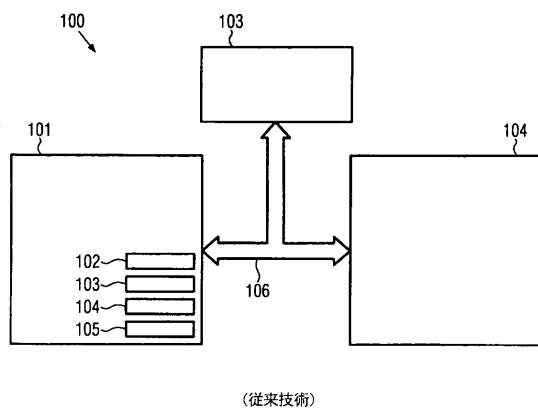
10

【0142】

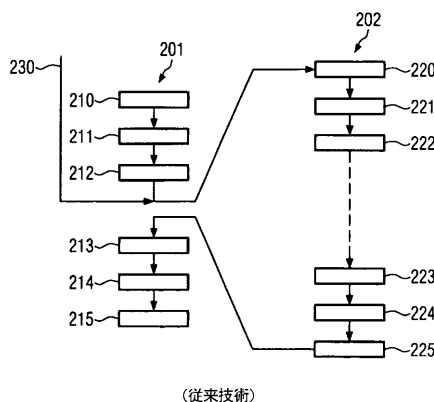
上記に記載した特定の実施形態は例に過ぎず、本発明は、本開示の教示の利益を得る当業者にとって自明の、異なるが均等の別法によって変更および実施されてもよい。例えば、上記のプロセス工程に記載した順序とは異なる順序で実行してもよい。更に、ここに記載した構成または設計の詳細が、添付の特許請求の範囲以外によって限定されることない。このため、上記に記載した特定の実施形態を変形または変更することが可能であり、このような変形例はすべて本発明の範囲ならびに趣旨に含まれることが意図されることが明らかである。したがって、ここに保護を請求する対象は、添付の特許請求の範囲に記載したとおりである。

20

【図 1 a】



【図 1 b】



【図 2 a】

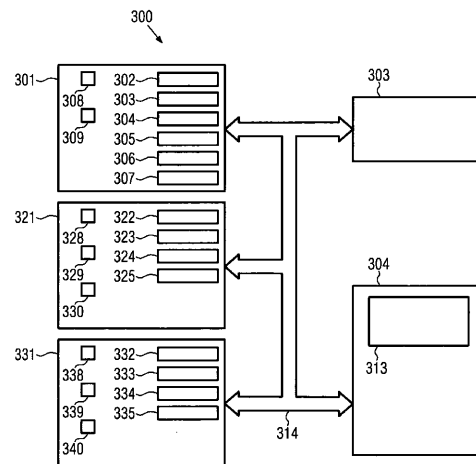


FIG. 2a

フロントページの続き

(74)代理人 100162156

弁理士 村雨 圭介

(74)代理人 100111615

弁理士 佐野 良太

(72)発明者 ウベ クラニツヒ

ドイツ、8 5 5 5 1 カークハイム、メイレンベッグ 1 4

審査官 多賀 実

(56)参考文献 米国特許第 0 6 6 5 1 1 6 3 (U S , B 1)

特表 2 0 0 3 - 5 1 4 2 7 4 (J P , A)

特開平 0 8 - 0 8 7 4 2 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 6 F 9 / 3 8

G 0 6 F 9 / 4 2

G 0 6 F 9 / 4 6

G 0 6 F 9 / 4 8

G 0 6 F 1 5 / 1 6 - 1 5 / 1 7 7