

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7666596号
(P7666596)

(45)発行日 令和7年4月22日(2025.4.22)

(24)登録日 令和7年4月14日(2025.4.14)

(51)国際特許分類

F I

H O 4 L 67/06 (2022.01)

H O 4 L 67/06

請求項の数 10 (全78頁)

(21)出願番号	特願2023-528212(P2023-528212)	(73)特許権者	503433420
(86)(22)出願日	令和3年11月4日(2021.11.4)		華為技術有限公司
(65)公表番号	特表2023-549354(P2023-549354 A)		HUAWEI TECHNOLOGIES CO., LTD.
(43)公表日	令和5年11月24日(2023.11.24)		中華人民共和國 5 1 8 1 2 9 広東省深
(86)国際出願番号	PCT/CN2021/128820		▲チェン▼市龍崗区坂田 華為總部▲ベ
(87)国際公開番号	WO2022/100515		ン▼公樓
(87)国際公開日	令和4年5月19日(2022.5.19)		Huawei Administrat
審査請求日	令和5年6月7日(2023.6.7)		ion Building, Banti
(31)優先権主張番号	202011263644.1		an, Longgang Distri
(32)優先日	令和2年11月12日(2020.11.12)		ct, Shenzhen, Guang
(33)優先権主張国・地域又は機関			dong 5 1 8 1 2 9, P. R. C
	中国(CN)		hina
(31)優先権主張番号	202011496824.4	(74)代理人	100107766
(32)優先日	令和2年12月17日(2020.12.17)		弁理士 伊東 忠重
	最終頁に続く		最終頁に続く

(54)【発明の名称】 データ伝送方法及び電子デバイス

(57)【特許請求の範囲】

【請求項1】

データ伝送方法であって、

第1伝送ユニットによって、前記第1伝送ユニットのプロトコルレイヤで、前記第1伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成することであり、前記データパケットはデータタイプ情報を含み、前記データタイプ情報は前記データパケットのアプリケーションシナリオを示し、前記アプリケーションシナリオはカメラシナリオ、ディスプレイシナリオ、及びストレージシナリオのうちのいずれか1つを含む、ことと、

前記第1伝送ユニットによって、前記データパケットを前記第1伝送ユニットの物理レイヤへ前記第1伝送ユニットの前記プロトコルレイヤを通じて送信することと、

前記第1伝送ユニットによって、前記データパケットを第2伝送ユニットへ前記第1伝送ユニットの前記物理レイヤを通じて送信することと

を有する方法。

【請求項2】

前記データパケットのデータパケットタイプはロングパケット及びショートパケットを含み、前記ロングパケットはデータパケットヘッダサブパケット、ペイロードデータサブパケット、及びデータパケットフッタサブパケットを含み、前記ショートパケットは前記データパケットヘッダサブパケット及び前記データパケットフッタサブパケットを含む、

請求項1に記載の方法。

【請求項 3】

前記データタイプ情報は、前記データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、前記データタイプフィールドの第 1 の値は、前記アプリケーションシナリオが前記ディスプレイシナリオであること、及び前記データパケットがショートデータパケット又はロングデータパケットであることを示す、

請求項 2 に記載の方法。

【請求項 4】

前記データタイプ情報は、前記データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、前記データタイプフィールドの第 2 の値は、前記アプリケーションシナリオが前記カメラシナリオであること、及び前記データパケットがショート制御パケット又はロングデータパケットであることを示す、

請求項 2 に記載の方法。

【請求項 5】

前記データタイプ情報は、前記データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、前記データタイプフィールドの第 3 の値は、前記アプリケーションシナリオが前記ストレージシナリオであること、及び前記データパケットがショート確認応答（ACK）パケット、ショート否定応答（NACK）パケット、ロングデータパケット、及びロング制御パケットのうちの 1 つであることを示す、

請求項 2 に記載の方法。

【請求項 6】

前記した、第 1 伝送ユニットによって、前記第 1 伝送ユニットのプロトコルレイヤで、前記第 1 伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成することは、

前記第 1 伝送ユニットによって、前記第 1 伝送ユニットの前記プロトコルレイヤで、前記第 1 伝送ユニットの前記アプリケーションレイヤによって送信された前記伝送されるべきデータを受信することと、

前記第 1 伝送ユニットによって、前記第 1 伝送ユニットの前記プロトコルレイヤで前記伝送されるべきデータをセグメント化して、ペイロードデータを生成し、かつ、データパケットヘッダ、巡回冗長検査（CRC）コード、及びデータパケットフッタを生成し、そして、前記ペイロードデータ、前記データパケットヘッダ、及び前記データパケットフッタをパッキングした後で前記データパケットを生成することと

を有し、

前記データパケットフッタは、前記 CRC コードを示す CRC フィールドを含む、

請求項 1 乃至 5 のうちいずれか一項に記載の方法。

【請求項 7】

プロセッサ及びメモリを有する電子デバイスであって、

前記メモリは前記プロセッサへ結合され、

前記メモリは、プログラム命令を記憶するよう構成され、

前記プロセッサが前記プログラム命令を実行すると、当該電子デバイスは、請求項 1 乃至 6 のうちいずれか一項に記載のデータ伝送方法を実行することができる、

電子デバイス。

【請求項 8】

プロセッサ及びメモリを有するチップシステムであって、

前記プロセッサはメモリへ結合され、前記メモリはプログラム命令を記憶し、

前記メモリに記憶されている前記プログラム命令が前記プロセッサによって実行されると、前記プログラム命令は、前記プロセッサに、請求項 1 乃至 6 のうちいずれか一項に記載のデータ伝送方法を実行させる、

チップシステム。

【請求項 9】

プログラム命令を有し、

10

20

30

40

50

前記プログラム命令が実行されると、請求項 1 乃至 6 のうちいずれか一項に記載のデータ伝送方法が実施される、

コンピュータ可読記憶媒体。

【請求項 10】

命令を有するコンピュータプログラムであって、

当該コンピュータプログラムが電子デバイスで実行されると、前記電子デバイスは、請求項 1 乃至 6 のうちいずれか一項に記載のデータ伝送方法を実行することができる、

コンピュータプログラム。

【発明の詳細な説明】

【技術分野】

10

【0001】

本願の実施形態は、端末技術の分野に、特に、データ伝送方法及び電子デバイスに関する。

【背景技術】

【0002】

現在、プロセッサ、ディスプレイ、カメラ、及びメモリなどの複数のモジュールが電子デバイス（例えば、携帯電話又はタブレットコンピュータ）に組み込まれており、移動体通信、エンターテインメント、及び旅行などの複数のシナリオにおける電子デバイスの応用を満たしている。

【0003】

20

しかし、プロセッサとディスプレイ、カメラ、及びメモリなどのモジュールとの間には複数のインタラクションインターフェースが存在し、異なるモジュール間のインターフェース標準は異なるため、設計者は、機能システムを設計する過程で複数の抵触する専用物理レイヤインターフェースを処理する必要がある。これは困難である。

【0004】

これを鑑み、MIP I アライアンスは、インターフェース標準の衝突を回避するために、コンシューマ電子製品のためのインターフェース標準を提案している。ただし、MIP I アライアンスは、異なるカメラインターフェース、ディスプレイインターフェース、ストレージインターフェース、などのために異なる標準及びプロトコル仕様を策定している。このため、プロトコル標準は複雑であり、機能実装に必要な回路面積は大きい。しかし、現在、ユーザは、より軽くより薄いモバイル電子デバイスを購入している。電子デバイスの内部空間エリアによって制限されるので、電子デバイスの機能実装は課題を抱えている。

30

【発明の概要】

【0005】

本願の実施形態で提供されるデータ伝送方法及び電子デバイスに従って、プロトコル標準は統一され得、モジュール間データ伝送プロセスは簡単になり、回路面積は削減され得る。

【0006】

上記の目的を達成するために、以下の技術的解決法が本願の実施形態では使用される。

【0007】

40

第 1 の態様に従って、本願に実施形態はデータ伝送方法を提供する。方法は、第 1 伝送ユニットが、第 1 伝送ユニットのプロトコルレイヤで、第 1 伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成することを含んでよい。データパケットはデータタイプ情報を含み、データタイプ情報はデータパケットのアプリケーションシナリオを示し、アプリケーションシナリオはカメラシナリオ、ディスプレイシナリオ、及びストレージシナリオのうちのいずれか 1 つを含む。第 1 伝送ユニットは、データパケットを第 1 伝送ユニットの物理レイヤへ第 1 伝送ユニットのプロトコルレイヤを通じて送信する。第 1 伝送ユニットは、データパケットを第 2 伝送ユニットへ第 1 伝送ユニットの物理レイヤを通じて送信する。

50

【0008】

例えば、カメラシナリオでは、第1伝送ユニットは、例えば、カメラモジュールであり、第2伝送ユニットは、例えば、SOCである。ディスプレイシナリオでは、第1伝送ユニットは、例えば、SOCであり、第2伝送ユニットは、例えば、DDICである。ストレージシナリオでは、第1伝送ユニットは、例えば、ストレージモジュールであり、第2伝送ユニットは、例えば、SOCである。代替的に、第1伝送ユニットは、例えば、SOCであり、第2伝送ユニットは、例えば、ストレージモジュールである。

【0009】

このようにして、第1伝送ユニット及び第2伝送ユニットは、同じデータパケット構造を使用することによって、同じデータ伝送プロトコルに基づいてデータ伝送を実行することができる。更には、データパケットに含まれるデータタイプ情報は、データパケットの現在のアプリケーションシナリオを示し、それによって、データ伝送効率を改善する。更に、カメラモジュール、ディスプレイモジュール、及びストレージモジュールは、リンク多重化を実装して回路面積を削減するように、同じデータ伝送プロトコルに基づいてSOCと通信し得る。

【0010】

可能な実施において、データパケットのデータパケットタイプはロングパケット及びショートパケットを含み、ロングパケットはデータパケットヘッダサブパケット、ペイロードデータサブパケット、及びデータパケットフッタサブパケットを含み、ショートパケットはデータパケットヘッダサブパケット及びデータパケットフッタサブパケットを含む。

【0011】

いくつかの実施形態で、データパケットは、異なる搬送データに基づいて、ロングデータパケットとショートデータパケットとに分類される。ロングデータパケットはロングパケットとも記述されることがあり、ショートデータパケットはショートパケットとも記述されることがある。本願のこの実施形態では、ロングデータパケット及びショートデータパケットは、データパケットによって占有されるビットの長さによっては区別されない。

【0012】

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第1の値は、アプリケーションシナリオがディスプレイシナリオであること、及びデータパケットがショートデータパケット又はロングデータパケットであることを示す。

【0013】

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第2の値は、アプリケーションシナリオがカメラシナリオであること、及びデータパケットがショート制御パケット又はロングデータパケットであることを示す。

【0014】

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第3の値は、アプリケーションシナリオがストレージシナリオであること、及びデータパケットがショート確認応答ACKパケット、ショート否定応答NACKパケット、ロングデータパケット、及びロング制御パケットのうちの1つであることを示す。

【0015】

いくつかの実施形態で、特定の情報又は特定の数を有する、データパケットの部分は、データパケットのサブパケットと呼ばれる。本願のこの実施形態で提供されるデータパケット構造は、カメラシナリオ、ディスプレイシナリオ、及びストレージシナリオに適用され得る。フィールドの値は、送信中のデータパケットが適用されるシナリオを示す。

【0016】

従って、同じプロトコルアーキテクチャに基づいて、カメラシナリオ、ディスプレイシナリオ、及びストレージシナリオに適用可能な一般的なデータパケット構造が構成され、

10

20

30

40

50

データパケット内のデータタイプフィールドは、データパケットのアプリケーションシナリオを識別するために使用される。異なるシナリオが異なるプロトコルアーキテクチャに対応し、異なるデータパケット構造のデータが送信される従来技術と比較して、本願の実施形態は、回路複雑性及び回路面積が有効に低減され、それによって、回路電力消費量を削減しかつ伝送効率を向上させるように、プロトコルアーキテクチャ及び一般的なデータパケット構造を提供する。

【0017】

可能な実施において、第1伝送ユニットが、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成することは、第1伝送ユニットが、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤによって送信された伝送されるべきデータを受信することを含む。第1伝送ユニットは、第1伝送ユニットのプロトコルレイヤで、伝送されるべきデータをセグメント化して、ペイロードデータを生成し、かつ、データパケットヘッダ、巡回冗長検査CRCコード、及びデータパケットフッタを生成し、そして、ペイロードデータ、データパケットヘッダ、及びデータパケットフッタをパッキングした後でデータパケットを生成し、このとき、データパケットフッタは、CRCコードを示すCRCフィールドを含む。

【0018】

いくつかの実施形態で、第1伝送ユニットのアプリケーションレイヤは、データをプロトコルレイヤへ送信する。プロトコルレイヤは、セグメント化されたデータを組み立て、必要なパケットヘッダ及び必要なパケットフッタをデータパケットに加え、次いで、物理レイヤによりデータパケットを第2伝送ユニットの物理レイヤへ送信する必要がある。第2伝送ユニットの物理レイヤは、受信されたデータパケットをプロトコルレイヤへ送信し、プロトコルレイヤは、データパケットをアンパッキングして、セグメント化されたデータを生成し、アプリケーションレイヤへ送信されるべきデータを組み立て直して、第1伝送ユニットから第2伝送ユニットへのデータ伝送を完了する。

【0019】

このようにして、上記のステップでは、第1伝送ユニット及び第2伝送ユニットは、同じプロトコルアーキテクチャに基づいて一般的なデータパケットのパケットパッキング及びアンパッキングを完了し、それによって、高速なデータ伝送を実装する。

【0020】

第2の態様に従って、本願の実施形態はデータ伝送方法を提供する。方法は、第1伝送ユニットが、送信されるべき第1データパケットを第1伝送ユニットのバッファ（buffer）に格納することを含んでよい。第1伝送ユニットは、第1データパケットを第2伝送ユニットへ送信し、タイマを起動する。タイマが満了しておらず、第1伝送ユニットのバッファ内の残りの自由空間のサイズが、送信されるべき第2データパケットのサイズ以上である場合に、第1伝送ユニットは、第2データパケットを第2伝送ユニットへ送信し、タイマを再起動する。

【0021】

いくつかの実施形態で、第1伝送ユニットのバッファ内の残りの自由空間のサイズが次に送信されるべきデータパケットをバッファリングするために使用され得る場合に、データパケットは引き続き送信される。更に、タイマが、第1伝送ユニットのデータリンクレイヤで設定される。データパケットが送信されるたびに、タイマは、全てのデータパケットが送信されるまで、計時を再開するようリフレッシュされる。例えば、第1伝送ユニットのバッファ内の残りの自由空間が、次に送信されるべきデータパケットによって占有される必要がある空間のサイズ以上である場合に、送信されるべきデータパケットは第1伝送ユニットのバッファに格納され、送信されるべきデータパケットは送信され、タイマは再起動される。他の例として、データ伝送プロセスにおいて、送信される必要があるデータパケットのサイズは全て同じである。従って、第1伝送ユニットのバッファのバッファ空間のサイズは、データパケットのサイズの整数倍であるよう構成されてよい。この場合

に、データ伝送プロセスにおいて、第1伝送ユニットは、次のデータパケットを引き続き送信するために、第1伝送ユニットのバッファがいっぱいでないことを決定しさえすればよい（つまり、第1伝送ユニットのバッファ内の残りの自由空間のサイズは、データパケットのサイズの整数倍である）。

【0022】

このようにして、第1伝送ユニットは、第2伝送ユニットが応答信号をフィードバックすることを待たずに、後続のデータパケットを送信するためにバッファ（buffer）メカニズムを使用する。

【0023】

可能な実施において、第1伝送ユニットが第1データパケットを第2伝送ユニットへ送信し、タイマを起動した後、方法は、第1伝送ユニットが、第2伝送ユニットによって送信された第1確認応答ACK信号を受信し、第1伝送ユニットのバッファから第1データパケットを削除し、タイマを再起動することを更に含み、ここで、第1ACK信号は、第1データパケットに対応するフィードバック信号である。

10

【0024】

例えば、正しいデータパケットを受信した後、第2伝送ユニットは、ACKパケットにパラメータとしてデータパケットのフレーム番号を置き、フレーム番号を第1伝送ユニットへフィードバックする。代替的に、データパケットのグループを受信した後、第2伝送ユニットのデータリンクレイヤは、相応して、データパケットのグループの packets フレーム番号を含む1つのACKパケットを返して、そのフレーム番号より前の全てのデータパケットが正確に受信されたことを示す。

20

【0025】

相応して、第1伝送ユニットは、フレーム番号順に基づいて、対応するACKパケットを受信し、ACKを受信した後に、対応するデータパケットを第1伝送ユニットのバッファから削除して、後続のデータパケットを送信するための更なるバッファ空間を得る。

【0026】

可能な実施において、方法は、第1データパケットのバッファ内の残りの自由空間のサイズが、送信されるべき第2データパケットのサイズに満たない場合に、第1伝送ユニットがデータパケットを送信することを止めることを更に含む。タイマが満了し、第1伝送ユニットが第2ACK信号を未だ受信していない場合に、第1伝送ユニットは、第1伝送ユニットのバッファにバッファリングされている1つ以上の第3データパケット中で最も小さいフレーム番号を有する第4データパケットを取得する。第1伝送ユニットは、第4データパケットを第2伝送ユニットへ再送し、タイマを再起動する。

30

【0027】

可能な実施において、第1伝送ユニットが第4データパケットを第2伝送ユニットへ再送した後、方法は、第1伝送ユニットが1つ以上の第3データパケットをフレーム番号の昇順で第2伝送ユニットへ再送し、第3データパケットが送信されるたびにタイマを再起動することを更に含む。

【0028】

例えば、データ伝送プロセスにおいて、データパケット伝送エラーが起こり、データ伝送が実行される必要がある場合に、データ伝送メカニズムはタイムアウト再送を含む。具体的に、第1伝送ユニットがACKを受信しない場合に、第1伝送ユニットはデータパケットを削除することができない。その結果、第1伝送ユニットのバッファは、データで完全に満たされる場合がある。第1伝送ユニットのバッファがデータで完全に満たされた後、データパケット送信は停止され、タイマは、データパケットが送信されない場合にリフレッシュされない。従って、計時は、前もってセットされた時間を越えるまで累積される。第1伝送ユニットは、データ伝送が異常であり、再送が必要であると決定し、第1伝送ユニットのバッファから削除されていないデータパケットのフレーム番号に基づいて、最小のフレーム番号から始まるデータ再送を実行する。

40

【0029】

50

可能な実施において、方法は、第1伝送ユニットが、第2伝送ユニットによって送信された第1否定応答NACK信号を受信し、データパケットを送信することを止めることを更に含む。第1伝送ユニットは、第1NACK信号に対応する第5データパケットを決定する。第1伝送ユニットは、第5データパケットを第2伝送ユニットへ再送し、タイマを再起動する。

【0030】

可能な実施において、第1伝送ユニットが第5データパケットを第2伝送ユニットへ再送した後、方法は、第1伝送ユニットが、第1伝送ユニットのバッファにバッファリングされている1つ以上の第6データパケットを、1つ以上の第6データパケットのフレーム番号の昇順で第2伝送ユニットへ再送し、第6データパケットが送信されるたびにタイマを再起動することを更に含む、ここで、第5データパケットのフレーム番号は、1つ以上の第6データパケットのフレーム番号よりも小さい。

10

【0031】

例えば、データ再送メカニズムはNACK再送を更に含む。具体的に、NACKを受信した後、第1伝送ユニットは、NACKのフレーム番号に対応するデータパケットの伝送が異常であると決定し、データパケットを送信することを止め、タイマの計時を停止する。次いで、NACKのフレーム番号に対応するデータパケットが再送される。第1伝送ユニットのバッファが他のバッファリングされたデータパケットを更に含む場合には、これらのバッファリングされたデータパケットは、第1伝送ユニットのバッファ内のバッファリングされたデータパケットのフレーム番号の昇順で再送される。その後、全てのパケットの送信が完了される。

20

【0032】

第3の態様に従って、本願の実施形態は、プロセッサ及びメモリを含む電子デバイスを提供する。メモリはプロセッサへ結合され、メモリは、コンピュータプログラムコードを記憶するよう構成され、コンピュータプログラムコードはコンピュータ命令を含む。プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を実行することができる。第1伝送ユニットは、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成し、このとき、データパケットはデータタイプ情報を含み、データタイプ情報はデータパケットのアプリケーションシナリオを示し、アプリケーションシナリオはカメラシナリオ、ディスプレイシナリオ、及びストレージシナリオのうちのいずれか1つを含む。第1伝送ユニットは、データパケットを第1伝送ユニットの物理レイヤへ第1伝送ユニットのプロトコルレイヤを通じて送信する。第1伝送ユニットは、データパケットを第2伝送ユニットへ第1伝送ユニットの物理レイヤを通じて送信する。

30

【0033】

可能な実施において、データパケットのデータパケットタイプはロングパケット及びショートパケットを含み、ロングパケットはデータパケットヘッダサブパケット、ペイロードデータサブパケット、及びデータパケットフッタサブパケットを含み、ショートパケットはデータパケットヘッダサブパケット及びデータパケットフッタサブパケットを含む。

【0034】

40

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第1の値は、アプリケーションシナリオがディスプレイシナリオであること、及びデータパケットがショートデータパケット又はロングデータパケットであることを示す。

【0035】

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第2の値は、アプリケーションシナリオがカメラシナリオであること、及びデータパケットがショート制御パケット又はロングデータパケットであることを示す。

【0036】

50

可能な実施において、データタイプ情報は、データパケットヘッダサブパケット内のデータタイプフィールドで運ばれ、データタイプフィールドの第3の値は、アプリケーションシナリオがストレージシナリオであること、及びデータパケットがショート確認応答ACKパケット、ショート否定応答NACKパケット、ロングデータパケット、及びロング制御パケットのうちの1つであることを示す。

【0037】

可能な実施において、第1伝送ユニットが、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成することは、第1伝送ユニットが、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤによって送信された伝送されるべきデータを受信することを含む。第1伝送ユニットは、第1伝送ユニットのプロトコルレイヤで、伝送されるべきデータをセグメント化して、ペイロードデータを生成し、かつ、データパケットヘッダ、巡回冗長検査CRCコード、及びデータパケットフッタを生成し、そして、ペイロードデータ、データパケットヘッダ、及びデータパケットフッタをパッキングした後でデータパケットを生成し、このとき、データパケットフッタは、CRCコードを示すCRCフィールドを含む。

【0038】

更には、第3の態様に係る電子デバイスの技術的効果については、第1の態様に係るデータ伝送方法の技術的効果を参照されたい。詳細はここで再び記載されない。

【0039】

第4の態様に従って、本願の実施形態は、プロセッサ及びメモリを含む電子デバイスを提供する。メモリはプロセッサへ結合され、メモリは、コンピュータプログラムコードを記憶するよう構成され、コンピュータプログラムコードはコンピュータ命令を含む。プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を実行することができる。第1伝送ユニットは、送信されるべき第1データパケットを第1伝送ユニットのバッファ(buffer)に格納する。第1伝送ユニットは、第1データパケットを第2伝送ユニットへ送信し、タイマを起動する。タイマが満了しておらず、第1伝送ユニットのバッファ内の残りの自由空間のサイズが、送信されるべき第2データパケットのサイズ以上である場合に、第1伝送ユニットは、第2データパケットを第2伝送ユニットへ送信し、タイマを再起動する。

【0040】

可能な実施において、プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を更に実行することができる。第1伝送ユニットは、第2伝送ユニットによって送信された第1確認応答ACK信号を受信し、第1伝送ユニットのバッファから第1データパケットを削除し、タイマを再起動することを更に含み、ここで、第1ACK信号は、第1データパケットに対応するフィードバック信号である。

【0041】

可能な実施において、プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を更に実行することができる。第1データパケットのバッファ内の残りの自由空間のサイズが、送信されるべき第2データパケットのサイズに満たない場合に、第1伝送ユニットは、データパケットを送信することを止める。タイマが満了し、第1伝送ユニットが第2ACK信号を未だ受信していない場合に、第1伝送ユニットは、第1伝送ユニットのバッファにバッファリングされている1つ以上の第3データパケット中で最も小さいフレーム番号を有する第4データパケットを取得する。第1伝送ユニットは、第4データパケットを第2伝送ユニットへ再送し、タイマを再起動する。

【0042】

可能な実施において、プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を更に実行することができる。第1伝送ユニットは、1つ以上の第3データパケットをフレーム番号の昇順で第2伝送ユニットへ再送し、第3データパケットが送信されるたびにタイマを再起動する。

【0043】

可能な実施において、プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を更に実行することができる。第1伝送ユニットは、第2伝送ユニットによって送信された第1否定応答NACK信号を受信し、データパケットを送信することを止める。第1伝送ユニットは、第1NACK信号に対応する第5データパケットを決定する。第1伝送ユニットは、第5データパケットを第2伝送ユニットへ再送し、タイマを再起動する。

【0044】

可能な実施において、プロセッサがメモリからコンピュータ命令を読み出すと、電子デバイスは、次の動作を更に実行することができる。第1伝送ユニットは、第1伝送ユニットのバッファにバッファリングされている1つ以上の第6データパケットを、1つ以上の第6データパケットのフレーム番号の昇順で第2伝送ユニットへ再送し、第6データパケットが送信されるたびにタイマを再起動し、ここで、第5データパケットのフレーム番号は、1つ以上の第6データパケットのフレーム番号よりも小さい。

【0045】

更には、第4の態様に係る電子デバイスの技術的效果については、第2の態様に係るデータ伝送方法の技術的效果を参照されたい。詳細はここで再び記載されない。

【0046】

第5の態様に従って、本願の実施形態は電子デバイスを提供する。電子デバイスは、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実施する機能を備えているか、あるいは、電子デバイスは、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実施する機能を備えている。機能は、ハードウェアによって実施されてよく、あるいは、ハードウェアが対応するソフトウェアを実行することによって実施されてもよい。ハードウェア又はソフトウェアは、機能に対応する1つ以上のモジュールを含む。

【0047】

第6の態様に従って、本願の実施形態はチップを提供する。チップはプロセッサを含み、プロセッサはメモリへ結合され、メモリはプログラム命令を記憶している。メモリに記憶されているプログラム命令がプロセッサによって実行されると、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法の機能が実施される。代替的に、メモリに記憶されているプログラム命令がプロセッサによって実行されると、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法の機能が実施される。

【0048】

第7の態様に従って、本願の実施形態は、コンピュータ命令を含むコンピュータ可読記憶媒体を提供する。コンピュータ命令が電子デバイスで実行されると、電子デバイスは、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行することができる、あるいは、電子デバイスは、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行することができる。

【0049】

第8の態様に従って、本願の実施形態はコンピュータプログラム製品を提供する。コンピュータプログラム製品が電子デバイスで実行されると、電子デバイスは、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行することができる、あるいは、電子デバイスは、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行することができる。

【0050】

第9の態様に従って、回路システムが提供される。回路システムはプロセッシング回路を含み、プロセッシング回路は、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行するよう構成されるか、あるいは、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行するよう構成さ

10

20

30

40

50

れる。

【0051】

第10の態様に従って、本願の実施形態は、少なくとも1つのプロセッサ及び少なくとも1つのインターフェース回路を含むチップシステムを提供する。少なくとも1つのインターフェース回路は、トランシーバ機能を実行し、命令を少なくとも1つのプロセッサへ送るよう構成される。少なくとも1つのプロセッサが命令を実行すると、少なくとも1つのプロセッサは、第1の態様及び第1の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行し、あるいは、少なくとも1つのプロセッサは、第2の態様及び第2の態様の可能な実施のうちのいずれか1つに係るデータ伝送方法を実行する。

【図面の簡単な説明】

【0052】

【図1】本願の実施形態に係る電子デバイスの形態の模式図である。

【図2】本願の実施形態に係る電子デバイスの構造の模式図である。

【図3A】本願の実施形態に係るディスプレイのポジションの模式図である。

【図3B】本願の実施形態に係るカメラのポジションの模式図である。

【図4A(a)】本願の実施形態に係るインターフェースのグループの模式図1である。

【図4A(b)】本願の実施形態に係るインターフェースのグループの模式図1である。

【図4A(c)】本願の実施形態に係るインターフェースのグループの模式図1である。

【図4B(a)】本願の実施形態に係るインターフェースのグループの模式図2である。

【図4B(b)】本願の実施形態に係るインターフェースのグループの模式図2である。

【図5】本願の実施形態に係るUniPro構造の模式図である。

【図6】本願の実施形態に係るDMEインターフェースの模式図である。

【図7】本願の実施形態に係るCSI-2プロトコルアーキテクチャの模式図である。

【図8】本願の実施形態に係るDSI-2プロトコルアーキテクチャの模式図である。

【図9】本願の実施形態に係る回路リンクの模式図である。

【図10】本願の実施形態に係る一般的なデータ伝送プロトコルアーキテクチャの模式図である。

【図11】本願の実施形態に係るカメラシナリオでのデータ伝送プロトコルアーキテクチャの模式図である。

【図12】本願の実施形態に係るディスプレイシナリオでのデータ伝送プロトコルアーキテクチャの模式図である。

【図13】本願の実施形態に係るストレージシナリオでのデータ伝送プロトコルアーキテクチャの模式図である。

【図14】本願の実施形態に係るポイント・ツー・ポイント伝送シナリオの模式図である。

【図15】本願の実施形態に係るリンク管理の模式図である。

【図16】本願の実施形態に係るデータパケットの構造の模式図1である。

【図17】本願の実施形態に係るデータパケットの構造の模式図2である。

【図18】本願の実施形態に係るデータパケットの構造の模式図3である。

【図19】本願の実施形態に係るデータパケットの構造の模式図4である。

【図20】本願の実施形態に係るデータパケットの構造の模式図5である。

【図21】本願の実施形態に係るデータパケットの構造の模式図6である。

【図22】本願の実施形態に係るデータパケットの構造の模式図7である。

【図23】本願の実施形態に係る送信器でのデータバッファリングの模式図である。

【図24】本願の実施形態に係る受信器でのデータバッファリングの模式図である。

【図25】本願の実施形態に係るACKフィードバックメカニズムの模式図である。

【図26】本願の実施形態に係るNACKフィードバックメカニズムの模式図である。

【図27A】本願の実施形態に係るタイムアウト再送メカニズムに基づいたデータ伝送プロシージャの模式図1である。

【図27B】本願の実施形態に係るタイムアウト再送メカニズムに基づいたデータ伝送プロシージャの模式図1である。

10

20

30

40

50

【図 28】本願の実施形態に係るタイムアウト再送メカニズムに基づいたデータ伝送プロセスの模式図 2 である。

【図 29 A】本願の実施形態に係る NACK 再送メカニズムに基づいたデータ伝送プロセスの模式図 1 である。

【図 29 B】本願の実施形態に係る NACK 再送メカニズムに基づいたデータ伝送プロセスの模式図 1 である。

【図 30】本願の実施形態に係る NACK 再送メカニズムに基づいたデータ伝送プロセスの模式図 2 である。

【図 31】本願の実施形態に係るリンクの構造の模式図である。

【図 32】本願の実施形態に係るリンクポートの構造の模式図である。

10

【図 33】本願の実施形態に係るデータ伝送方法のフローチャート 1 である。

【図 34 A】本願の実施形態に係るデータ伝送方法のフローチャート 2 である。

【図 34 B】本願の実施形態に係るデータ伝送方法のフローチャート 2 である。

【図 35】本願の実施形態に係るデータ伝送方法のフローチャート 3 である。

【図 36】本願の実施形態に係る PRL-C 画像伝送システムの構造である。

【図 37】本願の実施形態に係るデータ伝送方法のフローチャート 4 である。

【図 38】本願の実施形態に係るデータ伝送方法のフローチャート 5 である。

【図 39】本願の実施形態に係るデータ伝送方法のフローチャート 6 である。

【図 40】本願の実施形態に係るデータ伝送方法のフローチャート 7 である。

【図 41】本願の実施形態に係るデータ伝送方法のフローチャート 8 である。

20

【図 42】本願の実施形態に係るデータ伝送装置の構造の模式図である。

【発明を実施するための形態】

【0053】

以下は、添付の図面を参照して、本願の実施形態で提供されるデータ伝送方法及び電子デバイスについて詳細に記載する。

【0054】

本願の実施形態の説明で述べられている用語「含む」、「有する」、及びそれらの任意の変形は、非排他的な包含をカバーするよう意図される。例えば、一連のステップ又はユニットを含むプロセス、方法、システム、製品、又はデバイスは、挙げられているステップ又はユニットに制限されず、任意に、挙げられていない他のステップ又はユニットを更に含み、あるいは、任意に、プロセス、方法、製品、又はデバイスの他の固有のステップ又はユニットを更に含んでもよい。

30

【0055】

本願の実施形態で、「例」又は「例えば」などの語は、例、実例、又は記載を与えることを表すために使用される、ことが留意されるべきである。本願の実施形態で「例」として又は「例えば」記載されている如何なる実施形態又は設計ソリューションも、他の実施形態又は設計ソリューションよりも好ましいものとして又はより多くの利点を有するものとして説明されるべきではない。確かに、「例」又は「例えば」などの語の使用は、関連する概念を具体的な状態で提示するよう意図される。

【0056】

40

本願の実施形態の記載では、別なふうに述べられない限りは、「複数の」は 2 つ又は 2 つよりも多いことを意味する。用語「及び／又は」は、関連するオブジェクトどうしの関連付け関係のみを示し、3 つの関係が存在する可能性があることを示す。例えば、A 及び／又は B は、次の 3 つの場合：A のみ存在、A と B の両方が存在、及び B のみ存在、を表し得る。

【0057】

本願の実施形態で提供されるデータ伝送方法は、電子デバイスに適用されてよい。例えば、図 1 に示されるように、電子デバイスは、具体的に、写真撮影機能、記憶機能、及び表示機能の 1 つ以上の機能を備えている端末デバイス、例えば、携帯電話 11、ノートブックコンピュータ 12、タブレットコンピュータ 13、大画面表示デバイス 14、拡張現

50

実 (augmented reality, AR) / 仮想現実 (virtual reality, VR) デバイス 15、ウェアラブルデバイス (例えば、スマートウォッチ 16、スマートグラス 17、及びイヤホン 18)、車載デバイス、ウルトラモバイルパーソナルコンピュータ (ultra-mobile personal computer, UMPC)、ネットブック、パーソナルデジタルアシスタント (personal digital assistant, PDA)、人工知能 (artificial intelligence) デバイス、又は専用カメラ (例えば、一眼レフカメラ又はカードカメラ) であってよい。電子デバイスの具体的なタイプは、本願の実施形態で制限されない。

【0058】

例えば、図 2 は、電子デバイス 100 の構造の模式図である。電子デバイス 100 は、プロセッサ 110、外部メモリインターフェース 120、内部メモリ 121、ユニバーサルシリアルバス (universal serial bus, USB) インターフェース 130、充電管理モジュール 140、電力管理モジュール 141、バッテリー 142、アンテナ 1、アンテナ 2、移動体通信モジュール 150、無線通信モジュール 160、オーディオモジュール 170、センサモジュール 180、ボタン 190、モータ 191、インジケータ 192、カメラ 193、ディスプレイ 194、加入者識別モジュール (subscriber identification module, SIM) カードインターフェース 195、などを含んでよい。

10

【0059】

本願のこの実施形態で示されている構造は、電子デバイス 100 に対する具体的な制限を構成しない、ことが理解され得る。本願のいくつかの他の実施形態では、電子デバイス 100 は、図示されているよりも多い又は少ないコンポーネントを含んでもよく、あるいは、いくつかのコンポーネントは結合されてもよく、あるいは、いくつかのコンポーネントは分割されてもよく、あるいは、異なるコンポーネントレイアウトが存在してもよい。図示されているコンポーネントは、ハードウェア、ソフトウェア、又はソフトウェアとハードウェアとの組み合わせによって実施されてもよい。

20

【0060】

プロセッサ 110 は、1 つ以上のプロセッシングユニットを含んでもよい。例えば、プロセッサ 110 は、アプリケーションプロセッサ (application processor, AP)、モデムプロセッサ、グラフィクス処理ユニット (graphics processing unit, GPU)、画像信号プロセッサ (image signal processor, ISP)、コントローラ、ビデオコーデック、デジタル信号プロセッサ (digital signal processor, DSP)、ベースバンドプロセッサ、ニューラルネットワークプロセッシングユニット (neural-network processing unit, NPU)、及び/又は同様のものを含んでよい。異なるプロセッシングユニットは独立したコンポーネントであってよく、あるいは、1 つ以上のプロセッサに一体化されてもよい。

30

【0061】

コントローラは、命令操作コード及び時系列信号に基づいて操作制御信号を生成して、命令読み出し及び命令実行の制御を完了し得る。

【0062】

メモリが更に、プロセッサ 110 に配置されてもよく、命令及びデータを記憶するように構成される。いくつかの実施形態で、プロセッサ 110 内のメモリはキャッシュである。メモリは、プロセッサ 110 によってまさに使用されているか又は周期的に使用される命令又はデータを記憶し得る。プロセッサ 110 が命令又はデータを再び使用する必要がある場合に、プロセッサ 110 は、メモリから命令又はデータを直接呼び出し得る。これは、繰り返しのアクセスを回避し、プロセッサ 110 の待ち時間を減らし、システム効率を改善する。

40

【0063】

いくつかの実施形態で、プロセッサ 110 は 1 つ以上のインターフェースを含んでもよい。インターフェースは、インター集積回路 (inter-integrated circuit, I2C) インターフェース、インター集積回路サウンド (inter-integrated circuit sound, I2S) インターフェース、パルスコード変調 (pulse code modulation, PCM) インター

50

フェース、ユニバーサル非同期受信器／送信器 (universal asynchronous receiver/transmitter, U A R T) インターフェース、モバイル産業プロセッサインターフェース (mobile industry processor interface, M I P I)、汎用入力／出力 (general-purpose input/output, G P I O) インターフェース、加入者識別モジュール (subscriber identity module, S I M) インターフェース、ユニバーサルシリアルバス (universal serial bus, U S B) インターフェース、及び／又は同様のものを含んでもよい。

【 0 0 6 4 】

I 2 C インターフェースは、双方向の同期シリアルバスであり、1つのシリアルデータライン (serial data line, S D A) 及び1つのシリアルクロックライン (serial clock line, S C L) を含む。いくつかの実施形態で、プロセッサ 1 1 0 は、I 2 C バスの複数のグループを含んでもよい。プロセッサ 1 1 0 は、カメラ 1 9 3、センサモジュール 1 8 0、充電器、フラッシュ、などへ異なる I 2 C バスインターフェースにより別々に結合されてよい。例えば、プロセッサ 1 1 0 は、カメラ 1 9 3 へ I 2 C インターフェースにより結合されてよく、それにより、プロセッサ 1 1 0 は、電子デバイス 1 0 0 の写真撮影機能を実施するように、I 2 C バスインターフェースによりカメラ 1 9 3 と通信する。

【 0 0 6 5 】

M I P I インターフェースは、プロセッサ 1 1 0 を周辺コンポーネント、例えば、ディスプレイ 1 9 4 又はカメラ 1 9 3 へ接続するよう構成される。M I P I インターフェースは、カメラシリアルインターフェース (camera serial interface, C S I)、ディスプレイシリアルインターフェース (display serial interface, D S I)、などを含む。いくつかの実施形態で、プロセッサ 1 1 0 は、電子デバイス 1 0 0 の写真撮影機能を実施するように、C S I インターフェースによりカメラ 1 9 3 と通信する。プロセッサ 1 1 0 は、電子デバイス 1 0 0 の表示機能を実施するように、D S I インターフェースによりディスプレイ 1 9 4 と通信する。

【 0 0 6 6 】

G P I O インターフェースは、ソフトウェアにより構成されてもよい。G P I O インターフェースは、制御信号として構成されてもよく、あるいは、データ信号として構成されてもよい。いくつかの実施形態で、G P I O インターフェースは、プロセッサ 1 1 0 をカメラ 1 9 3、ディスプレイ 1 9 4、無線通信モジュール 1 6 0、オーディオモジュール 1 7 0、センサモジュール 1 8 0、などへ接続するよう構成されてよい。G P I O インターフェースは、代替的に、I 2 C インターフェース、I 2 S インターフェース、U A R T インターフェース、M I P I インターフェース、などとして構成されてもよい。

【 0 0 6 7 】

U S B インターフェース 1 3 0 は、U S B 標準仕様に従うインターフェースであり、具体的には、ミニ U S B インターフェース、マイクロ U S B インターフェース、U S B t y p e - C インターフェース、などであってよい。U S B インターフェース 1 3 0 は、電子デバイス 1 0 0 を充電するために充電器へ接続するよう構成されてよく、あるいは、電子デバイス 1 0 0 と周辺機器との間でデータを伝送するよう構成されてもよく、あるいは、ヘッドセットでオーディオを再生するためにヘッドセットへ接続するよう構成されてもよい。代替的に、インターフェースは、他の電子デバイス、例えば、A R デバイスへ接続するよう構成されてもよい。

【 0 0 6 8 】

本願のこの実施形態で示されているモジュール間のインターフェース接続関係は、記載のための一例にすぎず、電子デバイス 1 0 0 の構造に対する限定を構成するものではない、ことが理解され得る。本願のいくつかの他の実施形態では、電子デバイス 1 0 0 は、代替的に、上記の実施形態でのそれとは異なるインターフェース接続方式を使用するか、あるいは、複数のインターフェース接続方式の組み合わせを使用してもよい。

【 0 0 6 9 】

充電管理モジュール 1 4 0 は、充電器から充電入力を受けるよう構成される。充電器は無線充電器又は有線充電器であってよい。充電管理モジュール 1 4 0 は、バッテリー 1 4 2

10

20

30

40

50

を充電しながら電力管理モジュール 141 を使用することによって電子デバイスへ電力を供給する。

【0070】

電力管理モジュール 141 は、バッテリー 142 及び充電管理モジュール 140 をプロセッサ 110 へ接続するよう構成される。電力管理モジュール 141 は、バッテリー 142 の入力及び／又は充電管理モジュール 140 の入力を受け取り、電力をプロセッサ 110、内部メモリ 121、ディスプレイ 194、カメラ 193、無線通信モジュール 160、などへ供給する。いくつかの他の実施形態では、電力管理モジュール 141 及び充電管理モジュール 140 は、代替的に、同じデバイスに配置されてもよい。

【0071】

電子デバイス 100 の無線通信機能は、アンテナ 1、アンテナ 2、移動体通信モジュール 150、無線通信モジュール 160、モデムプロセッサ、ベースバンドプロセッサ、などにより実施され得る。

【0072】

アンテナ 1 及びアンテナ 2 は、電磁波信号を送信及び受信するよう構成される。電子デバイス 100 の各アンテナは、1 つ以上の通信周波数帯域をカバーするよう構成されてよい。異なるアンテナは更に、アンテナ利用を改善するよう多重されてもよい。例えば、アンテナ 1 は、無線ローカルエリアネットワークでのダイバーシティアンテナとして多重化されてよい。いくつかの他の実施形態では、アンテナは、チューニングスイッチと組み合わせて使用されてもよい。

【0073】

移動体通信モジュール 150 は、電子デバイス 100 に適用される、2 G、3 G、4 G 及び 5 G などの無線通信技術を含むソリューションを提供し得る。移動体通信モジュール 150 は、少なくとも 1 つのフィルタ、スイッチ、電力増幅器、低雑音増幅器 (low noise amplifier, LNA)、などを含み得る。移動体通信モジュール 150 は、アンテナ 1 により電磁波を受信し、受信した電磁波に対してフィルタリング又は増幅などの処理を実行し、処理した電磁波を復調のためにモデムプロセッサへ送り得る。移動体通信モジュール 150 は更に、モデムプロセッサによって変調された信号を増幅し、増幅した信号をアンテナ 1 による放射のために電磁波に変換し得る。いくつかの実施形態で、移動体通信モジュール 150 の少なくとも一部の機能モジュールは、プロセッサ 110 に配置されてもよい。いくつかの実施形態で、移動体通信モジュール 150 の少なくとも一部の機能モジュール及びプロセッサ 110 の少なくとも一部のモジュールは、同じデバイスに配置されてもよい。

【0074】

無線通信モジュール 160 は、電子デバイス 100 に適用され、無線ローカルエリアネットワーク (wireless local area network, WLAN) (例えば、ワイヤレス・フィデリティ (wireless fidelity, Wi-Fi) ネットワーク)、ブルートゥース (Bluetooth, BT)、全地球航法衛星システム (global navigation satellite system, GNSS)、周波数変調 (frequency modulation, FM)、近距離通信 (near field communication, NFC) 技術、赤外線 (infrared, IR) 技術、などを含む無線通信ソリューションを提供し得る。無線通信モジュール 160 は、少なくとも 1 つの通信処理モジュールを組み込み 1 つ以上のコンポーネントであってよい。無線通信モジュール 160 は、アンテナ 2 により電磁波を受信し、電磁波信号に対して周波数変調及びフィルタリング処理を実行し、処理した信号をプロセッサ 110 へ送る。無線通信モジュール 160 は更に、送信されるべき信号をプロセッサ 110 から受信し、信号に対して周波数変調及び増幅を実行し、処理した信号をアンテナ 2 による放射のために電磁波に変換し得る。

【0075】

いくつかの実施形態で、電子デバイス 100 において、アンテナ 1 及び移動体通信モジュール 150 は結合され、アンテナ 2 及び無線通信モジュール 160 は結合され、それにより、電子デバイス 100 は、無線通信技術を使用することによってネットワーク及び他

10

20

30

40

50

のデバイスと通信することができる。無線通信技術は、グローバル・システム・フォー・モバイル・コミュニケーションズ (global system for mobile communications, GSM)、汎用パケット無線サービス (general packet radio service, GPRS)、符号分割多重アクセス (code division multiple access, CDMA)、広帯域符号分割多重アクセス (wideband code division multiple access, WCDMA)、時分割符号分割多重アクセス (time-division code division multiple access, TD-SCDMA)、ロングタームエボリューション (long term evolution, LTE)、BT、GNSS、WLAN、NFC、FM、IR技術、及び／又は同様のものを含み得る。GNSSは、グローバルポジショニングシステム (global positioning system, GPS)、全地球航法衛星システム (global navigation satellite system, GLONASS)、北斗衛星導航系統 (BeiDou navigation satellite system, BDS)、準天頂衛星システム (quasi-zenith satellite system, QZSS)、及び／又は衛星航法補強システム (satellite based augmentation system, SBAS) を含み得る。

【0076】

電子デバイス100は、GPU、ディスプレイ194、アプリケーションプロセッサ、などを使用することによって表示機能を実施する。GPUは、画像処理のためのマイクロプロセッサであり、ディスプレイ194をアプリケーションプロセッサへ接続する。GPUは、数学及び幾何学計算を実行し、画像をレンダリングするよう構成される。プロセッサ110は、表示情報を生成及び変更するようプログラム機能を実行する1つ以上のGPUを含んでよい。

【0077】

ディスプレイ194は、画像、ビデオなどを表示するよう構成される。ディスプレイ194は表示パネルを含む。表示パネルは液晶ディスプレイ (liquid crystal display, LCD)、有機発光ダイオード (organic light-emitting diode, OLED)、アクティブマトリクス有機発光ダイオード (active-matrix organic light-emitting diode, AMOLED)、フレキシブル発光ダイオード (flexible light-emitting diode, FLED)、ミニLED、マイクロLED、マイクロOLED、量子ドット発光ダイオード (quantum dot light-emitting diodes, QLED)、などであってよい。

【0078】

いくつかの実施形態で、電子デバイス100は、1つ又はN個のディスプレイ194を含んでよく、ここで、Nは、1よりも大きい正の整数である。本願のこの実施形態では、データ伝送プロセスでの表示のために構成されているディスプレイ194の位置及び数は、具体的に制限されない。

【0079】

例えば、図3Aの(a)に示されるように、電子デバイス100は1つのディスプレイ194を含む。図3Aの(b)に示されるように、電子デバイス100は、複数のディスプレイ194を含む画面折り畳み型電子デバイスである (換言すれば、ディスプレイ194が折り曲げることができる)。図3Aの(b)に示されている画面折り畳み型電子デバイス100は、ユーザの操作に応答して折り曲げ縁に沿ってディスプレイを内側 (又は外側) に折り曲がり、それにより、ディスプレイは少なくとも2つの画面 (例えば、画面A及び画面B) を形成する。図3Aの(c)に示されるように、ディスプレイが折り畳まれた状態にあるときには外面にディスプレイ (例えば、画面C) がある。

【0080】

センサモジュール180は、圧力センサ、ジャイロ스코ープセンサ、気圧センサ、磁気センサ、加速度センサ、測距センサ、光学近接センサ、指紋センサ、温度センサ、タッチセンサ、周囲光センサ、骨伝導センサ、などを含み得る。

【0081】

タッチセンサは「タッチコンポーネント」とも呼ばれる。タッチセンサはディスプレイ194に配置されてよく、タッチセンサ及びディスプレイ194はタッチスクリーンを形成し、「タッチスクリーン」とも呼ばれる。タッチセンサは、タッチセンサ又はその近く

10

20

30

40

50

で行われたタッチ操作を検出するよう構成される。タッチセンサは、検出したタッチ操作を、タッチイベントのタイプを検出するためにアプリケーションプロセッサへ転送し得る。タッチ操作に関連した視覚出力が、ディスプレイ 194 で提供されてもよい。いくつかの他の実施形態では、タッチセンサは、代替的に、電子デバイス 100 の表面に配置されてもよく、ディスプレイ 194 の位置とは異なる位置にある。

【0082】

電子デバイス 100 は、ISP、カメラ 193、ビデオコーデック、GPU、ディスプレイ 194、アプリケーションプロセッサ、などにより写真撮影機能を実施し得る。

【0083】

ISP は、カメラ 193 によってフィードバックされたデータを処理するよう構成される。例えば、写真撮影中、シャッターが押され、光がレンズを通してカメラの感光素子へ伝えられる。光信号は電気信号に変換され、カメラの感光素子は、電気信号を視覚画像に変換する処理のために、電気信号を ISP へ送る。ISP は更に、画像のノイズ、輝度、及び外観に対するアルゴリズム最適化を実行してもよい。ISP は更に、カメラシナリオの露出及び色温度などのパラメータを最適化してもよい。いくつかの実施形態で、ISP はカメラ 193 に配置されてよい。

【0084】

カメラ 193 は、静止画像又はビデオを捕捉するよう構成される。対象物の光学画像がレンズを通して生成され、感光素子上に投影される。感光素子は電荷結合素子 (charge coupled device, CCD) 又は相補型金属酸化膜半導体 (complementary meta-oxide-semiconductor, CMOS) フォトトランジスタであってよい。半導体素子は、光信号を電気信号に変換し、それから、電気信号をデジタル画像信号に変換するために電気信号を ISP へ送る。ISP は、デジタル画像信号を処理のために DSP へ出力する。DSP は、デジタル画像信号を、RGB フォーマット又は YUV フォーマットなどの標準フォーマットで画像信号に変換する。

【0085】

いくつかの実施形態で、電子デバイス 100 は 1 又は N このカメラ 193 を含んでよく、ここで、N は 1 よりも大きい正の整数である。本願のこの実施形態では、データ伝送プロセスでの写真撮影のために構成されたカメラ 193 の位置及び数は、具体的に制限されない。

【0086】

カメラ 193 は、電子デバイス 100 のエッジエリアに位置してよく、オフスクリーンカメラであってよく、あるいは、ポップアップカメラであってもよい。カメラ 193 は、背面カメラを含んでよく、正面カメラを更に含んでもよい。カメラ 193 の特定の位置及び形式は、本願の実施形態で制限されない。

【0087】

例えば、電子デバイス 100 でのカメラのレイアウトについては、図 3 B を参照されたい。電子デバイス 100 のフロント面は、ディスプレイ 194 が位置している面である。図 3 B の (a) に示されるように、カメラ 193 1 は電子デバイス 100 のフロント面に位置し、カメラは正面カメラである。図 3 B の (b) に示されるように、カメラ 193 2 は電子デバイス 100 のリア面に位置し、カメラは背面カメラである。

【0088】

デジタル信号プロセッサは、デジタル信号を処理するよう構成され、デジタル画像信号に加えて他のデジタル信号を処理してもよい。例えば、電子デバイス 100 が周波数を選択するとき、デジタル信号プロセッサは、周波数エネルギーに対するフーリエ変換などを実行するよう構成される。

【0089】

ビデオコーデックは、デジタルビデオを圧縮又は圧縮解除するよう構成される。電子デバイス 100 は、1 つ以上のビデオコーデックに対応し得る。このようにして、電子デバイス 100 は、複数のコーディングフォーマット、例えば、動画専門家グループ (moving

10

20

30

40

50

picture experts group, M P E T) - 1、M P E G - 2、M P E G - 3、及び M P E G - 4 でビデオを再生又は記録し得る。

【0090】

N P U はニューラルネットワーク (neural-network, N N) コンピューティングプロセッサである。N P U は、生物学的ニューラルネットワークの構造を参照することによって、例えば、人間の脳のニューロン間の伝送のモードを参照することによって、入力情報を即時に処理し、そして、更には、自己学習を継続的に行うことができる。電子デバイス 100 の知的認知などのアプリケーション、例えば、画像認識、顔認識、音声認識、及びテキスト理解は、N P U を通じて実施され得る。

【0091】

外部メモリアンターフェース 120 は、電子デバイス 100 の記憶能力を拡張するように、外部記憶カード、例えば、マイクロ S D カードへ接続するよう構成されてよい。外部記憶カードは、データ記憶機能を実施するように、外部メモリアンターフェース 120 を通じてプロセッサ 110 と通信する。例えば、音楽及び映像などのファイルが外部記憶カードには記憶されている。

【0092】

内部メモリ 121 は、コンピュータ実行可能プログラムコードを記憶するよう構成されてよく、実行可能プログラムコードは命令を含む。内部メモリ 121 は、プログラム記憶エリア及びデータ記憶エリアを含み得る。プログラム記憶エリアは、オペレーティングシステム、少なくとも 1 つの機能 (例えば、音響再生機能又は画像再生機能) によって必要とされるアプリケーション、などを記憶し得る。データ記憶エリアは、電子デバイス 100 のプロセスなどで生成されたデータ (例えば、オーディオデータ、写真ブック、など) を記憶し得る。更には、内部メモリ 121 は、高速ランダムアクセスメモリを含んでもよく、不揮発性メモリ、例えば、少なくとも 1 つの磁気ディスク記憶デバイス、フラッシュメモリデバイス、又はユニバーサルフラッシュストレージ (universal flash storage, U F S) を更に含んでもよい。プロセッサ 110 は、内部メモリ 121 に記憶されている命令及び／又はプロセッサに配置されているメモリに記憶されている命令を実行して、電子デバイス 100 の様々な機能アプリケーション及びデータ処理を実行する。

【0093】

オーディオモジュール 170 は、スピーカ、受信器、マイクロホン、ヘッドセットジャック、などを含み、デジタルオーディオ情報を出力のためにアナログオーディオ信号に変換するよう構成され、また、アナログオーディオ入力をデジタルオーディオ信号に変換するよう構成される。オーディオモジュール 170 は更に、オーディオ信号を符号化及び復号化するよう構成されてもよい。いくつかの実施形態で、オーディオモジュール 170 はプロセッサ 110 に配置されてよく、あるいは、オーディオモジュール 170 の一部の機能モジュールがプロセッサ 110 に配置されてもよい。電子デバイス 100 は、オーディオモジュール、スピーカ、受信器、マイクロホン、ヘッドセットジャック、アプリケーションプロセッサ、などによりオーディオ機能、例えば、音楽再生及び録音を実施し得る。

【0094】

ボタン 190 は、電源ボタン、ボリュームボタン、などを含む。ボタン 190 は、機械的なボタン又はタッチボタンであってよい。電子デバイス 100 は、ボタン入力を受け取り、電子デバイス 100 の機能制御及びユーザ設定に関するボタン信号入力を生成し得る。

【0095】

モータ 191 は振動プロンプトを生成し得る。モータ 191 は、着呼振動プロンプト及びタッチ振動フィードバックを供給するよう構成されてよい。例えば、異なるアプリケーション (例えば、撮影及びオーディオ再生) に対して行われた操作は、異なる振動フィードバック効果に対応してよい。モータ 191 はまた、ディスプレイ 194 の異なるエリアで行われたタッチ操作について異なる振動フィードバック効果に対応してもよい。異なるアプリケーションシナリオ (例えば、時間リマインダ、情報受け取り、アラーム時計、ゲーム) も異なる振動フィードバック効果に対応してよい。タッチ振動フィードバック効果

10

20

30

40

50

は更にカスタマイズされてもよい。

【0096】

インジケータ192は、インジケータ灯であってよく、充電状態及び電力変化を示すよう構成されてよく、あるいは、メッセージ、不在着信、通知、などを示すよう構成されてもよい。

【0097】

SIMカードインターフェース195は、SIMカードを接続するよう構成される。SIMカードは、電子デバイス100との着脱を実施するように、SIMカードインターフェース195に差し込まれても、又はSIMカードインターフェース195から取り外れてもよい。電子デバイス100は、1つ又はN個のSIMカードインターフェースに対応してよく、Nは、1よりも大きい正の整数である。

10

【0098】

以下は、電子デバイスが図2に示されている構造を備えた携帯電話である例を使用することによって、本願の実施形態で提供されるデータ伝送方法について記載する。

【0099】

いくつかの実施形態で、ユーザは、タッチ操作、ボタン操作、空中ジェスチャ操作、音声操作などを使用することによって、携帯電話に、カメラを起動して写真撮影プレビューインターフェースを表示するよう指示してよい。例えば、図4A(a)に示されるホーム画面401で、ユーザによるカメラアイコン41をタップする操作に応答して、携帯電話はカメラを起動し、図4A(a)に示される写真撮影プレビューインターフェース401を表示する。代替的に、ユーザによるカメラを開く音声命令操作に応答して、携帯電話はカメラを起動し、図4(b)に示される写真撮影プレビューインターフェース402を表示する。ユーザによる写真撮影コントロール42をタップする操作に応答して、携帯電話は、画像を撮影するようカメラを呼び出し、撮影された原画像データを処理のためにプロセッサへ送る。原画像データを処理した後、プロセッサは、ユーザが見ることができる画像を生成し、その画像をメモリに保存する。携帯電話は、図4A(c)に示されるインターフェース403を表示し、前に撮影された画像のサムネイル43を表示する。

20

【0100】

代替的に、図4A(a)に示されるホーム画面401で、ユーザによるギャラリーアイコン44をタップする操作に応答して、携帯電話は、ギャラリーを起動し、図4B(a)に示されるギャラリーインターフェース404を表示する。撮影された画像又はメモリに保存されているビデオプレビュー画像がギャラリーインターフェース404で表示される。ユーザによるプレビュー画像45をタップする操作に応答して、携帯電話は、プロセッサを使用することによって、メモリに保存されている対応する画像データを呼び出し、画像データを、表示ユニットを使用することによって表示する。図4B(b)に示されるインターフェース405が表示される。

30

【0101】

上記の画像撮影、画像保存、及び画像表示プロセスには、処理ユニットと、写真撮影ユニットと、表示ユニットと、記憶ユニットとの間の少なくともインタラクションが含まれる、こと分かる。異なるユニット間のデータ伝送が異なるプロトコル標準に基づく場合に、データ伝送プロセスは複雑であり、エラーが起こりやすい。処理ユニットは、例えば、CPU又はシステム・オン・チップ(system on chip, SOC)を含む。写真撮影ユニットは、例えば、カメラを含む。表示ユニットは、例えば、ディスプレイを含む。記憶ユニットは、例えば、メモリを含む。

40

【0102】

いくつかの実施形態で、MIPIAライアンスは、インターフェース衝突問題を解消し且つ機能システムの設計困難性を低減するために、異なるアプリケーションシナリオに基づいた異なるプロトコル仕様を策定している。例えば、ストレージインターフェース、カメラインターフェース、ディスプレイインターフェース、及び他の側面のための標準及びプロトコル仕様が策定されている。

50

【0103】

ストレージシナリオに基づいて、M I P I アライアンスは U n i p r o 技術仕様を策定している。U n i p r o プロトコルは、アプリケーションレイヤ、トランスポートレイヤ、ネットワークレイヤ、データリンクレイヤ、物理レイヤアダプタレイヤ、及び物理レイヤを含む 6 + 1 レイヤデータ伝送構造を定義している。主要な機能には、メッセージセグメンテーション及び再組み立て、パケットヘッダフォーマット生成及びパージング、エラー処理、巡回冗長検査 (cyclic redundancy check, C R C) コード生成及びチェック、制御パケット生成及びパージング、データバッファリング、データ再送、トラフィック制御、並びにリンク管理及び設定がある。任意に、デバイス管理エンティティ (device management entity, D M E) は、U n i p r o を制御及び設定するよう、例えば、電源オン、電源オフ、及び U n i P r o のリセット、下位レイヤリンクのスタートアップ、並びに電力消費モードの変更を制御するよう構成される。

10

【0104】

例えば、図 5 は、本願の実施形態に係る U n i P r o 構造の模式図である。図 5 に示されるように、ホスト (Host) は、例えば、C P U 又は S o C などのプロセッシングユニットを含む。例えば、デバイス (Device) は、ユニバーサルフラッシュストレージ (universal flash storage, U F S) 又は埋め込みマルチメディアカード (embedded multi media card, e M M C) などの記憶ユニットを含む。ホスト及びデバイスは、U n i P r o プロトコルに基づいてデータ伝送を行う。ホスト及びデバイスは双方向伝送を行う。換言すれば、ホスト及びデバイスは送信器又は受信器のどちらであってもよい。

20

【0105】

L 1 レイヤは物理レイヤ、例えば、M - P H Y である。L 1 レイヤは、特にモバイルデバイスのために開発されたシリアルインターフェース技術を使用し、たった 2 つの差動信号ラインしか各リンクに必要とされず、L 1 レイヤは複数の節電モードを有している。L 1 レイヤで伝送されるデータユニットは物理シンボル (P H Y symbol) である。

【0106】

L 1 . 5 レイヤは物理アダプタ (P H Y adapter) レイヤであり、多数の双方向リンクを検出するよう構成され、ピアエンドのステータス及び制御パラメータへのアクセスを可能にすることができ、電力モードを変更することができる。L 1 . 5 レイヤで伝送されるデータユニットは、長さが 17 ビット (bits) であるシンボル (symbol) である。最初のビットはシンボルタイプを示す。例えば、最初のビットの値が 0 であるならば、伝送中のシンボルはデータシンボルであることを示し、残りのビットは伝送データ (data) を示す。最初のビットの値が 1 であるならば、伝送中のシンボルは制御シンボルであることを示し、続く 8 ビットは制御命令を示し、最後の 8 ビットは制御パラメータを示す。更に、制御パラメータは制御命令に基づいて変化する。

30

【0107】

L 2 レイヤはデータリンク (data link) レイヤであり、通信プロセスでのデータ伝送の有効性及びロバスト性を確保するよう構成される。L 2 レイヤの主要な機能には、フレーミング及びデフレーミング、P H Y 初期化、トラフィック制御、プライオリティ分割、C R C 生成、データ再送、などがある。L 2 レイヤで伝送されるデータユニットはフレーム (frame) である。L 1 . 5 レイヤに基づいて、独立したシンボルがパッキングされ、各フレームは最大 144 個のシンボルで、288 バイトを占有してパッキングされ得る。ヘッダ (header) フィールドがフレームのフレームヘッダに加えられ、トレイラ (trailer) フィールドがフレームトレイラに加えられる。更に、C R C フィールドがフレーム構造に更に含まれ、16 ビットを占有する。相応して、L 2 レイヤでのフレームもデータフレーム及び制御フレームを含む。制御フレームは、確認応答及びフロー制御フレーム (acknowledgement and flow control frame, A F C) と、否定応答フレーム (negative acknowledgement frame, N A C) とを含む。具体的に、受信器は A F C 又は N A C を送信器へ送信し、このとき、A F C は、受信が正確であることを示し、L 2 レイヤでのバッファ (buffer) の利用可能な空間を示す。N A C は受信エラーを示す。

40

50

【0108】

L3レイヤはネットワーク (network) レイヤであり、正確な目標デバイスヘータをルーティングするよう構成される。L3レイヤで伝送されるデータユニットはデータパケットである。より短いヘッダ (shorter header) フィールドが、L2レイヤでのフレームに基づいて加えられ、7ビットを占有し、データルーティングのあて先アドレスを識別するために使用される。

【0109】

L4レイヤはトランスポート (transport) レイヤであり、主要の機能には、アドレッシング、分解及び再組み立て、エラー処理、パケット構成及び分解、フォーマット式別、及びエンド間フロー制御がある。L4レイヤで伝送されるデータユニットはデータセグメント (segment) である。ポート (port) 識別コードフィールドが、L3レイヤでのパッケージに基づいて加えられ、5ビットを占有し、異なるポートを識別するために使用される。

【0110】

更に、図6に示されるように、レイヤ管理 (layer management, LM) サービスアクセスポイント (service access point, SAP) インターフェースが、DMEとレイヤの夫々との間に構成される。SAP設計は、レイヤが独立して実装されることを可能にし、機能性が確保される場合には、レイヤが結合又は分離されることを可能にする。SAPに基づいて、DMEは、各レイヤのステータスパラメータ及び制御パラメータにアクセスし、各レイヤの電力 (power) 消費モードを管理し、電源オン、電源オフ、及びUniProのリセット、エンドポイントリセット (end point reset)、下位レイヤリンクのスタートアップ、並びにスリープモード切替を制御し、各レイヤの属性を設定し得る。更に、DMEは、ピアデバイスのUniProモジュールにアクセスし制御し得る。

【0111】

UniProプロトコル標準で定められているデータ伝送構造は複雑である、ことが分かる。ポイント・ツー・ポイントのストレージシナリオでは、各レイヤでの多くの機能、例えば、マルチポートシナリオに適用されるポート (port) 管理機能、は冗長である。UniProには複数のレイヤが存在し、各レイヤが論理インターフェースを必要都市、DMEへ接続される必要があり、DMEはリンク全体を管理する。その結果、回路は大きい面積を専有する。更に、リンク管理プロセスは複雑であり時間がかかる。更に、複雑な構造により、発生する可能性がある多数のエラータイプがもたらされ、これにより、エラー処理の困難性は高まる。更に、UniProでのデータコーディング方法は8B10Bであり、コーディング効率が低く、それによって、データ伝送レートに影響が出る。

【0112】

カメラシナリオに基づいて、MIPIアライアンスは、カメラシリアルインターフェース2 (camera serial interface 2, CSI-2) プロトコルを策定している。CSI-2プロトコルは、プロセッサとカメラモジュールとの間の高速シリアルインターフェースを定義している。図7に示されるように、CSI-2プロトコルが適用される通信システムでは、送信器はカメラ (camera) モジュールであり、受信器は無線アクセスポイント (access point, AP) エンド (例えば、CPU) である。CSI-2プロトコルアーキテクチャは、3つのレイヤ、つまり、アプリケーションレイヤ (application layer)、プロトコルレイヤ (protocol layer)、及び物理レイヤ (PHY layer) に分けられる。プロトコルレイヤは、ピクセル・ツー・バイトパッキングフォーマットレイヤ (pixel to byte packing formats layer)、ローレベルプロトコルレイヤ (low level protocol layer)、及びレーン管理レイヤ (lane management layer) を含む。物理レイヤはC-PHY又はD-PHYであってよい。

【0113】

ディスプレイシナリオに基づいて、MIPIアライアンスは、ディスプレイシリアルインターフェース2 (display serial interface 2, DSI-2) プロトコルを策定し、プロトコルは、プロセッサとディスプレイモジュールとの間の高速シリアルインターフェ

10

20

30

40

50

ースを定義している。図 8 に示されるように、D S I - 2 プロトコルが適用される通信システムでは、送信器は A P エンド（例えば、C P U）であり、受信器はディスプレイ（display）モジュールである。C S I - 2 プロトコルアーキテクチャと同様に、D S I - 2 プロトコルアーキテクチャも 3 つのレイヤ、つまり、アプリケーションレイヤ、プロトコルレイヤ、及び物理レイヤを含む。プロトコルレイヤは、ピクセル・ツー・バイトパッキングフォーマットレイヤ、ローレベルプロトコルレイヤ、及びレーン管理レイヤを含む。物理レイヤは C - P H Y 又は D - P H Y であってよい。

【 0 1 1 4 】

例えば、表 1 に示されるように、C S I - 2 プロトコルアーキテクチャ及び D S I - 2 プロトコルアーキテクチャで定義されている内容及び機能が記載される。

【表 1】

表 1

構造	機能又は意味
アプリケーションレイヤ	原画像データを処理する様々なアルゴリズムモジュールを含む
パッキング／ アンパッキングレイヤ	特定の順序でピクセルデータを 8 ビットデータにセグメント化するように構成される
ローレベル プロトコルレイヤ	プロトコルに従うデータストリームを形成するように、新たに生成されたデータにパケットヘッダ及びパケットトレイラを加えるように構成される
レーン管理レイヤ	特定の順序及び要件に基づいて、生成されたデータストリームに対する読み出し／書き込み管理を実行し、データストリームを出力するように構成される
物理レイヤ	M I P I の最終的な信号波形を生成するように構成される
ピクセルデータ	画像モジュールによって処理されたデータストリーム、又は原画像のデータストリーム
伝送データ (data)	M I P I モジュールによってセグメント化されたか又はヘッダ及びトレイラを加えられたデータセグメント
制御 (control) 信号	インターモジュール制御シグナリングストリーム
送信器	M I P I ソース伝送を実施するように M I P I デジタル部、転送ボード、又は他の部分を含む
受信器	転送ボード及び市販の受信器モジュールを含み、受信された M I P I 信号ソースをパースすることに関与する

【 0 1 1 5 】

U n i p r o プロトコル、C S I - 2 プロトコル、及び D S I - 2 プロトコルの記載に基づいて、現在、電子デバイスでは、カメラ（camera）モジュール、ディスプレイ（display）モジュール、及びストレージ（storage）モジュールによって使用されるプロトコルアーキテクチャは異なる、ことが分かる。更に、様々な物理インターフェースは互いに

異なり、その結果、部分ごとに回路構造が全く異なっている。図 9 に示される回路リンクの模式図では、3 つの部分、つまり、カメラモジュール、ディスプレイモジュール、及びストレージモジュールが、SOC と通信するために異なるリンクレーンを別々に使用する必要がある。結果として、回路構造は複雑であり、相互接続面積は増大し、伝送レートは低い。更に、エラー処理は複雑であり、リンク伝送は複雑であり、様々なインターフェース問題が発生しやすい。カメラモジュールは、例えば、カメラセンサ (camera sensor) チップを含む。ディスプレイモジュールは、例えば、ディスプレイドライバ IC (display driver IC, DDIC) を含む。ストレージモジュールは、例えば、ストレージセンサ (storage sensor) チップを含む。

【0116】

従って、本願の実施形態は、ポイント・ツー・ポイント伝送シナリオのためのデータ伝送プロトコルアーキテクチャを提供する。プロトコルアーキテクチャは、ストレージシナリオ、カメラシナリオ、及びディスプレイシナリオに適用されてよい。アーキテクチャは簡単であり、回路構造を有効に簡潔にし且つ伝送効率を向上させることができる。

【0117】

例えば、図 10 に示されるように、一般的なデータ伝送プロトコルアーキテクチャは、アプリケーションレイヤ (application layer, LA)、プロトコルレイヤ (protocol layer, PL)、及び物理レイヤ (physical layer, PL) を含む。アプリケーションレイヤは、例えば、デバイスに対するホストのパラメータセットを含むアプリケーションレイヤのアプリケーション機能を実施するように、プロトコルレイヤの基本伝送能力を呼び出すよう構成される。プロトコルレイヤは、信頼できるデータ伝送サービスをアプリケーションレイヤに提供するように、送信器と受信器との間にデータ伝送レーン、例えば、トランスペアレントデータ伝送レートを提供するように構成される。任意に、プロトコルレイヤは更に、物理レイヤより上でのセグメンテーション／再組み立て及びエラー制御を通じてデータ伝送の信頼性を確保し得る。物理レイヤは、データ伝送に必要な物理レーンを生成、保持、及び分解するための機械特性、電子特性、機能特性、及び仕様特性を提供するように構成される。

【0118】

任意に、図 10 で示される本願の実施形態で提供される一般的なプロトコルアーキテクチャは、図 4A (a) から図 4A (c) 並びに図 4B (a) 及び図 4B (b) に示されるシナリオや他のデータ伝送シナリオに適用され得る。図 31 に示されるように、カメラモジュール、ディスプレイモジュール、及びストレージモジュールは全て、本願の実施形態で提供されるプロトコルアーキテクチャに基づいたデータ伝送を実行する。同じプロトコルアーキテクチャはモジュールの伝送プロセスで適用されるので、伝送インターフェースは同じである。従って、モジュールは、図 9 に示されるように SOC に別々接続される必要がなく、同じ伝送インターフェースに基づいて SOC へ接続され得、それによって、リンク多重化を実装し、ラインレイアウトを低減し、且つ回路面積を削減する。

【0119】

いくつかの実施形態で、図 10 に示されるプロトコルアーキテクチャは、異なるアプリケーションシナリオごとに異なった具体的な実施を有している。

【0120】

例えば、図 10 に示されるプロトコルアーキテクチャに基づいて、図 11 に示されるように、カメラシナリオでは、プロトコルアーキテクチャのデータ伝送検出はカメラエンドから AP エンドまでである。カメラがデータを取得した後、制御バスは、カメラエンドで、プロトコルレイヤ 1002 へ送信されるべきピクセルデータ又は埋め込みデータを生成するようにアプリケーションレイヤ 1001 を制御する。プロトコルレイヤ 1002 は、ピクセルバイトパッキングフォーマット (pixel byte packing formats) 機能 1101、パケットヘッダ及び誤り訂正コード生成 (packet header & ECC generation) 機能 1102、並びにペイロード CRC 及びパケットフッタ生成 (payload CRC & packet footer generation) 機能 1103 を使用することによってデータをパッキングす

10

20

30

40

50

ることができる。具体的な実施は、データパケットヘッダ及び誤り訂正コード (error correction code, ECC) の生成と、巡回冗長検査 (cyclic redundancy check, CRC) コード及びデータパケットフッタの生成とを含む。機能の実施順序は、本願のこの実施形態で制限されない。次いで、データパケットは、カメラエンドの物理レイヤ 1003 によって、処理のために AP の物理レイヤ 1006 へ送られ、次いで、プロトコルレイヤ 1005 へ送信される。プロトコルレイヤ 1005 は、パケットヘッダ訂正及び報告機能 1110、ペイロード誤りチェック及び報告機能 1111、並びにバイト・ツー・ピクセルアンパッキングフォーマット機能 1112 を使用することによってデータパケットをアンパッキングすることができる。具体的な実施は、データパケットヘッダ及び ECC のチェック及び報告と、CRC 及びデータパケットフッタのチェック及び報告とを含む。プロトコルレイヤ 1005 は、生成されたピクセルデータ又は埋め込みデータをアプリケーションレイヤ 1004 へ送信する。カメラエンドのプロトコルレイヤ 1002 及び AP のプロトコルレイヤ 1005 の機能の実施順序は、本願のこの実施形態で制限されない。カメラシナリオにおけるデータ伝送の具体的なステップについては、以下図 35 で示されるプロシージャの関連する内容を参照されたい。詳細はここで再び記載されない。

【0121】

例えば、図 10 に示されるプロトコルアーキテクチャに基づいて、図 12 に示されるように、ディスプレイシナリオでは、プロトコルアーキテクチャのデータ伝送検出は AP エンドから DDIC エンドまでである。AP エンドがデータを取得した後、制御バスは、AP エンドで、データパッキングのためにプロトコルレイヤ 1002 へ送信されるべきピクセルデータ又は埋め込みデータを生成するようにアプリケーションレイヤ 1001 を制御する。次いで、データパケットが、物理レイヤ 1003 によって DDIC の物理レイヤ 1006 へ、データパケットアンパッキングのためにプロトコルレイヤ 1005 への伝送のために送信され、そして、アプリケーションレイヤ 1004 へ送信される。AP エンド及び DDIC エンドのプロトコルレイヤの主要な機能には、ピクセルデータのパッキング及びアンパッキングと、データパケットヘッダ及び ECC の生成、チェック及び報告と、CRC 及びデータパケットフッタの生成、チェック及び報告とがある。AP エンドのプロトコルレイヤ 1002 及び DDIC エンドのプロトコルレイヤ 1005 の機能の実施順序は、本願のこの実施形態で制限されない。ディスプレイシナリオにおけるデータ伝送の具体的なステップについては、以下図 37 で示されるプロシージャの関連する内容を参照されたい。詳細はここで再び記載されない。

【0122】

例えば、図 10 に示されるプロトコルアーキテクチャに基づいて、図 13 に示されるように、ストレージシナリオでは、プロトコルアーキテクチャのデータ伝送検出は双方向伝送であり、2つのデバイス間のアプリケーションデータは、データ保存を実施するために、相互に伝送され得る。プロトコルレイヤは主に2つの部分に分けられる。一方の部分はデータ伝送部分であり、主な機能には、メッセージセグメンテーション及び再組み立て機能、パケットヘッダフォーマット生成及びパッシング機能、CRC 生成及びチェック機能、制御データパケット生成、パッシング及びデータバッファリング機能、並びにデータ伝送及びトラフィック制御機能がある。他方の部分はリンク管理及び設定部分であり、主な機能には、命令伝送及び制御機能、誤り検出及びテストモード機能、レジスタアクセス及び設定機能がある。プロトコルレイヤは主に、データパッキング及びアンパッキングプロセスを実施するよう構成される。機能の実施順序は、本願のこの実施形態で特に制限されない。ストレージシナリオにおけるデータ伝送の具体的なステップについては、以下図 38 で示されるプロシージャの関連する内容を参照されたい。詳細はここで再び記載されない。

【0123】

更に、以下の記載を簡単にするために、異なるシナリオでのインターフェースのプロトコルは、消費電子デバイスインターフェース (consuming electronic device interface, CED I) 標準プロトコルとして定義される。具体的に、標準プロトコルは、2つ

の部分、つまり、物理レイヤプロトコル及びプロトコルレイヤプロトコルに分けられ得る。物理レイヤ (physical, PHY) プロトコルは C-PHY、D-PHY、及び M-PHY を含む。プロトコルレイヤプロトコルは、カメラ用の CEDI プロトコル (CEDI protocol for camera, PRL-C) などの、カメラのために策定された専用プロトコル、ディスプレイ用の CEDI プロトコル (CEDI protocol for display, PRL-D) などの、ディスプレイのために策定された専用プロトコル、及びストレージ用の CEDI プロトコル (CEDI protocol for storage, PRL-S) などの、メモリ用に策定された専用プロトコルを含む。CEDI 標準プロトコルは、インターフェース伝送を標準化するために使用されるプロトコル標準であり、電子デバイスインターフェース標準、インターフェース標準プロトコル、などとしても記述され得る。これは、本願のこの実施形態で特に制限されない。

10

【0124】

MIPi プロトコルアーキテクチャでのそれと比較して、本願の実施形態で提供されるプロトコルアーキテクチャでは、ポイント・ツー・ポイントの伝送シナリオの場合に、物理アダプタレイヤ、データリンクレイヤ、トランスポートレイヤ、及びネットワークレイヤは区別されない、ことが分かる。一般的なプロトコルアーキテクチャに基づいて、データパッキング及びアンパッキングプロセスは、データ伝送を完了するために、各データ伝送シナリオにおいてプロトコルレイヤで実施され得る。換言すれば、PRL-C、PRL-D、及び PRL-S は、同じリンク構造において3つのモードで伝送を実施するよう直接結合されてよい。

20

【0125】

kore を考慮して、本願の実施形態で提供されるプロトコルアーキテクチャでは、必要な機能は、プロトコルレイヤを使用することによって直接実装され、それによって、プロトコルアーキテクチャを簡単にし且つ冗長な機能を削除する。更に、回路構造及び機能の単純化は、約 18.7% だけロジックリソースを低減し、約 9.6% だけ電力消費を削減することができる。

【0126】

更に、本願のこの実施形態では、データコーディングは、128B/132B コーディング方法で実行され得、コーディング効率は 96.97% に達する。なお、MIPi プロトコルアーキテクチャで使用されるコーディング方法は 8B10B であり、コーディング効率が 80% と低い。従って、MIPi プロトコルアーキテクチャと比較して、本願の実施形態で提供されるプロトコルアーキテクチャは、17% だけコーディング効率を改善することができる。更に、高いコーディング効率に基づいて、データ伝送効率は更に改善され得る。

30

【0127】

いくつかの実施形態で、本願の実施形態で提供されるプロトコルアーキテクチャにおけるプロトコルレイヤは、様々な物理レイヤに基づいて確立され得、異なる物理レイヤは、対応する物理レイヤ整合インターフェースを有する。物理レイヤの主な機能には、例えば、レーン分配及び結合機能、並びに前方誤り訂正 (forward error correction, FEC) 機能がある。例えば、図 31 及び図 32 に示されるように、全てのモジュールのポートは、同じ物理レイヤに基づいてデータ伝送を行うことができる。この場合に、4つのピンを含むただ1つのポート A しか SOC で構成される必要がなく、カメラモジュール、ディスプレイモジュール、及びストレージモジュールによるデータ伝送は、物理レイヤ多重化により実施されてよい。このようにして、物理レイヤでのコストは低減され、物理レイヤでのリンクは低減される。

40

【0128】

例えば、図 11、図 12、及び図 13 に示されるプロトコルアーキテクチャに基づいて、異なるシナリオで、プロトコルアーキテクチャにおける物理レイヤが統合される、ことが分かる。更に、物理レイヤは、レーン分配及び結合機能を備えている。図 11 に示されるように、送信側の物理レイヤ 1003 は、論理的な物理レイヤレーン分配及びコーディ

50

ング機能 1104 を備え、受信側の物理レイヤ 1006 は、論理的な物理レイヤレーン分配及びコーディング機能 1109 を備える。更に、物理レイヤは前方誤り訂正機能に対応する。図 11 に示されるように、送信側の物理レイヤ 1003 は、前方誤り訂正コード符号化機能 1105 に対応し、受信側の物理レイヤ 1006 は、前方誤り訂正コード復号化機能 1108 に対応する。

【0129】

任意に、例えば、本願の実施形態で提供されるプロトコルアーキテクチャにおける物理レイヤは、シリアライザ-デシリアライザ (serializer-deserializer, SerDes) アーキテクチャとして実装される。シリアライザ (serializer) は、SerDes アーキテクチャで送信器 (transmitter, Tx) と呼ばれ、デシリアライザ (deserializer) は、SerDes アーキテクチャで受信器 (receiver, Rx) と呼ばれる。

10

【0130】

SerDes アーキテクチャに基づいて本願の実施形態で提供されるプロトコルアーキテクチャのシングルレーン (lane) レートは 16 Gbps であり、MIP プロトコルアーキテクチャのシングルレーンレートは 11.6 Gbps である。比較すると、シングルレーンレートは 37% だけ改善される。更に、SerDes は、時分割多重化 (time-division multiplexing, TDM) 及びポイント・ツー・ポイント通信技術である。具体的に言えば、送信器は、複数の低速パラレル信号を送信のために高速シリアル信号に変換し、そして、信号を伝送媒体 (例えば、光ケーブル又は銅配線) を通じて送信する。最後に、受信器は、信号を受信した後に、高速シリアル信号を低速パラレル信号に変換する。従って、MIP プロトコルアーキテクチャと比較して、本願の実施形態で提供されるプロトコルアーキテクチャでは、シングルエンド信号ではなく差動信号が伝送のために使用され、それによって、リンクの耐干渉能力を向上させる。クロック及びデータ回復技術が、データ及びクロックの同時の伝送を置き換えるために使用され、それによって、データ伝送レートを制限する信号クロックオフセットの問題を取り除く。コーディング技術は、信号ひずみを低減し且つ信号の耐干渉能力を改善するために使用される。プリエンファシス及びイコライゼーション技術は、信号の高周波損失を補償するために使用され、それにより、信号の伝送回復能力を向上させる。

20

【0131】

従って、統合された物理レイヤが、PRL-C、PRL-D、及び PRL-S のために使用される。物理レイヤインターフェースは別々に設定される必要がなく、統合された物理レイヤインターフェースが構成される。従って、物理レイヤでのコストは低減され得、物理レイヤでの回路構造は削減され得る。回路設計の物理実装では、たった 4 つのピン (pins) しかカメラモジュール、ディスプレイモジュール、ストレージモジュール、及び SOC へ別々に接続される必要がなく、複数のデバイスは直列に接続されてもよい。MIP プロトコルアーキテクチャと比較して、本願の実施形態で提供されるプロトコルアーキテクチャは、低い電力消費及び低い電磁干渉 (electro-magnetic interference, EMI) という特性を有し、高速な起動及び最小限の回路設計を実装することができる。例えば、PRL-S は、UniPro と比較して回路面積が 20% 削減される。

30

【0132】

例えば、図 10、図 11、図 12 及び図 13 の記載を参照して、本願のこの実施形態で提供されるプロトコルアーキテクチャは、簡単な 3 層アーキテクチャを有する。図 14 に示されるように、ポイント・ツー・ポイント伝送シナリオでは、プロトコルアーキテクチャは、如何なる一方向又は双方向高速データ伝送にも対応することができ、写真撮影、表示、及び記憶などのシナリオに適用可能である。複数の異なる機能が同じプロトコルアーキテクチャで実施され、回路構造は単純化され、一部の電子デバイスの軽量薄型設計の要件は満たされる。

40

【0133】

図 14 は、モジュールと SOC との間の伝送シナリオの模式図であり、SOC は同じ SOC でなければならない、ことが留意されるべきである。図 14 は、カメラモジュール、デ

50

イスプレイモジュール、及びストレージモジュールがSOCとの高速データ伝送を実行し得ることを示すために使用され、モジュールとSOCとの間の回路接続関係を制限するためには使用されない。

【0134】

いくつかの実施形態で、データ伝送プロセスにおいて、伝送リンクは管理される必要がある。一般的に、リンク管理には2つのシナリオがある。1つのシナリオは、モジュール内のデータ伝送であり、物理レイヤリンクが管理される必要がある。例えば、図15の(a)に示されるように、リンクマネージャは、対応する命令を物理レイヤへ送り、次いで、物理レイヤは、対応する結果を返す。もう1つのリンク管理シナリオは、2つのモジュール間のデータ伝送であり、ピアモジュールのデータリンクレイヤとのインタラクションが必要とされる。例えば、図15の(b)に示されるように、リンクマネージャは、データ制御パケットを物理レイヤへ送信するためにローカルエンド(デバイスA)のデータリンクレイヤを制御し、応答データパケットを得るためにピアエンド(デバイスB)のリンクマネージャと相互作用する。データリンクレイヤは、本願の実施形態で提供されるプロトコルアーキテクチャにおけるプロトコルレイヤであるか、あるいは、リンクレイヤとして記載されてもよい。これは以下で記載されない。

【0135】

従って、本願のこの実施形態で提供されるリンク管理プロセスでは、簡単なプロトコルアーキテクチャに基づいて、図13に示されるように、リンクマネージャはプロトコルレイヤにあるモジュールである。従って、リンクマネージャは、データリンクレイヤ及び物理レイヤを管理し、データリンクレイヤとアプリケーションレイヤとの間の論理インターフェースによりアプリケーションレイヤと通信する。リンク管理がDMEを使用することによって行われ、DMEが各レイヤと通信するために6つの論理インターフェースが加えられる必要があるUniProプロトコルアーキテクチャと比較して、本願のこの実施形態で提供されるリンク管理方法は、新たに加えられる論理インターフェースが不要である。更に、リンク管理プロセスにおいて、データリンクレイヤ及び物理レイヤのみが管理されさえすればよく、リンク管理プロセスは単純であり、それによって、リンク管理時間が長くかつ応答がマルチレイヤインタラクションによってタイムリーに引き起こされないという問題は回避される。

【0136】

上記は、本願の実施形態で提供されるプロトコルアーキテクチャ及びリンク管理に関連した内容について記載してきた。以下は、プロトコルアーキテクチャに基づいたデータ伝送方法について記載する。

【0137】

最初に、データ伝送プロセスにおけるデータパケットの構造が、データ伝送の効率及び信頼性を確保するよう導入される。

【0138】

いくつかの実施形態で、図11、図12及び図13に示されるプロトコルアーキテクチャ図に基づいて、送信側のアプリケーションレイヤ1001は、データをプロトコルレイヤ1002へ送信し、プロトコルレイヤ1002は、セグメント化されたデータをフレーミングする必要がある。必要とされるパケットヘッダ及びパケットフッタがデータパケットに加えられ、それから、データパケットは、物理レイヤ1003を通じて受信側の物理レイヤ1006へ送られる。受信側の物理レイヤ1006は、受信したデータパケットをプロトコルレイヤ1005へ送り、プロトコルレイヤ1005は、データパケットをアンパッキングして、アプリケーションレイヤ1004へ伝送されるべきセグメント化された組み立て直されたデータを生成し、送信器から受信器へのデータ伝送を完了する。例えば、図11に示されるように、APのアプリケーションレイヤ1001は、プロトコルレイヤ1002へ送られるべきピクセルデータ又は埋め込みデータを生成し、プロトコルレイヤ1002は、ピクセルバイトパッキングフォーマット機能1101を使用することによって、データをパッキングする。パケットヘッダ及び誤り訂正コード生成機能1102を

使用することによって、パケットヘッダが生成され、データパケットに加えられ、また、ペイロードCRC及びパケットフッタ生成機能1103を使用することによって、パケットフッタが生成され、データパケットに加えられ、伝送されるべきデータパケットが生成される。次いで、伝送が物理レイヤ1003及び物理レイヤ1006を通じて行われた後、DDICプロトコルレイヤ1005はデータパケットを受信し、パケットヘッダ訂正及び報告機能1110並びにペイロード誤りチェック及び報告機能1111を使用することによってデータパケットをチェック及び訂正する。データパケットは、バイト・ツー・ピクセルアンパッキングフォーマット機能1112を使用することによってアンパッキングされ、アンパッキングされたピクセルデータ又は埋め込みデータはアプリケーションレイヤ1004へ送られる。このようにして、カメラがピクセルデータ又は埋め込みデータをAPへ送信するデータ伝送プロセスは完了する。

10

【0139】

いくつかの実施形態で、本願の実施形態で提供されるプロトコルアーキテクチャに基づいて、データパケットは、インターフェースでのシグナリングの異なる機能、つまり、システムコマンド又はペイロードデータが伝送されるかどうか、に基づいて、異なる「データパケットタイプ」に分類される。例えば、制御パケットは、システムコマンドを伝送するために使用され、データパケットは、ペイロードデータを伝送するために使用される。各データパケットタイプは、所与のデータパケットに使用される事前定義されたデータパケット構造を表す。更に、データパケットの各タイプは異なる機能を有しているので、データパケットは、事前定義された長さ又は動的に変化する長さを有し得る。任意に、データパケット内のサブパケット又はフィールドは、8ビット、16ビット、又は他のビット数の符号無し整数により構成されたバイト値を使用することによって構成される。インターフェースの柔軟な拡張性に基づいて、新しいパケット構造が加えられてもよく、あるいは、データパケットフィールド値の定義は実際の要件に基づいて変更されてもよい。

20

【0140】

いくつかの実施形態で、データパケットは、異なる搬送データに基づいて、ロングデータパケット及びショートデータパケットに分類され、特定の情報又は特定の番号を有する、データパケットの部分は、データパケットのサブパケットと呼ばれる。例えば、図16の(a)に示されるように、ロングデータパケットは、データパケットヘッダ(packet header)サブパケット、ペイロードデータ(payload data)サブパケット、及びデータパケットフッタ(packet footer)サブパケットを含む。図16の(b)に示されるように、ショートデータパケットは、データパケットヘッダ(packet header)サブパケット及びデータパケットフッタ(packet footer)サブパケットを含む。具体的に、データパケットの効率的な信頼できる伝送を確かにするために、各データパケットの伝送は、データパケットヘッダサブパケットを使用することによって始まり、データパケットの伝送は、データパケットフッタサブパケットを使用することによって終わる。任意に、データパケットヘッダサブパケットは48ビットを占有する。ペイロードデータサブパケットは、ペイロードデータの数に基づいて、異なるビット数を占有する。データパケットフッタサブパケットは16ビットを占有する。現在のデータパケットの長さ並びに現在のデータパケット内の各サブパケット及び各フィールドの長さは全て、本願のこの実施形態では記載のための例であることが理解され得、詳細は以下で再び記載されない。本願のこの実施形態では、ロングデータパケット及びショートデータパケットは、データパケットによって占有されるビットの長さによって区別されない。

30

40

【0141】

図17に示されるように、ペイロードサブパケットは、有効データのフィールド組み合わせであり、送信器と受信器との間で伝送される必要がある一部又は全てのデータを含む。データ転送フォーマットはデータタイプに基づいて変化する。

【0142】

データパケットフッタサブパケットはCRCフィールドを含む。CRCフィールドは16ビットを占有し、データパケット全体のインテグリティ及び信頼性を確保するために、

50

CRCを除いたデータパケットの全ての内容に対して送信器が誤り検出を行った後に取得された巡回冗長性検査結果を示す。CRCフィールドに基づいて、受信器は、CRCを通じて検出された誤りビットの数及びデータパケットのインテグリティを決定することができる。一般的に、CRCフィールドは、CCITT-16アルゴリズムを使用することによって決定される。具体的なアルゴリズムについては、従来技術を参照されたい。詳細は、本願のこの実施形態で再び記載されない。

【0143】

いくつかの実施形態で、本願のこの実施形態で提供されるデータパケット構造は、カメラシナリオ、ディスプレイシナリオ、及びストレージシナリオに適用され得る。フィールドの値は、伝送中であるデータパケットが適用されるシナリオを示す。例えば、図17に示されるように、データパケットヘッダサブパケットは、データタイプ(data type)フィールド、データ数(WORD COUNT)フィールド、及びフリービット(Ctrl-bits)フィールドを含む。データタイプフィールドは8ビット占有し、データパケットが伝送されるシナリオを示す。Ctrl-bitsフィールドは24ビットを占有し、異なるシナリオによって必要とされる機能を実施するために異なる写真撮影、ディスプレイ、及びストレージシナリオに基づいて異なるデータパケットヘッダフォーマットを形成するために使用される。データ数フィールドは16ビットを占有し、バイト(byte)値形式を基本単位とした情報である。情報は、データパケットにおいてペイロードサブパケットによって占有されているバイトの数を示す。

【0144】

例えば、表2は、伝送されるデータパケットのアプリケーションシナリオと、データパケットタイプと、タイプフィールドが異なる値を有する場合にデータパケットによって表される意味とを示す。データタイプフィールドの値が0x01~0x1F(つまり、01h~1Fh)であることは、伝送されるデータパケットがディスプレイプロトコルパケットであることを示す。データタイプフィールドの値が0x20~0x4F(つまり、20h~4Fh)であることは、伝送されるデータパケットがカメラプロトコルパケットであることを示す。データタイプフィールドの値が0x50~0x7F(つまり、50h~7Fh)であることは、伝送されるデータパケットがストレージプロトコルパケットであることを示す。データタイプフィールドの値が0x80~0x8F(つまり、80h~8Fh)、0x90~0x9F(つまり、90h~9Fh)、及び0xA0~0xAF(つまり、A0h~AFh)であることは夫々、ユーザにより定義されたカメラ、ストレージ、及びディスプレイデータパケットに対応する。データタイプフィールドの値が0xB0~0xFFF(つまり、B0h~FFh)であることは、伝送されるデータパケットがリザーブされたデータフォーマットにあることを示す。

10

20

30

40

50

【表 2】

表 2

データタイプ フィールドの 値	アプリケーション シナリオ	データパケット タイプ	意味
01h	ディスプレイ(display)	ショートデータパケット	開始フレーム同期
02h	ディスプレイ(display)	ショートデータパケット	開始ライン同期
03h ~ 0Fh	ディスプレイ(display)	ショートデータパケット	パラメータ無しの一般的なショートパケット
10h	ディスプレイ(display)	ロングデータパケット	1つのパラメータを有する一般的なショートパケット
11h	ディスプレイ(display)	ロングデータパケット	2つのパラメータを有する一般的なショートパケット
12h	ディスプレイ(display)	ロングデータパケット	一般的なロングパケット
13h	ディスプレイ(display)	ロングデータパケット	データ無しの無効なデータパケット
14h	ディスプレイ(display)	ロングデータパケット	データ無しのブランクデータパケット
15h ~ 18h	ディスプレイ(display)	ロングデータパケット	YCbCr ピクセルストリームにおけるデータパケット
19h ~ 1Fh	ディスプレイ(display)	ロングデータパケット	RGB ピクセルストリームにおけるデータパケット
20h ~ 2Fh	カメラ (camera)	ショート制御パケット	ショート制御パケット
30h ~ 37h	カメラ (camera)	ロングデータパケット	ペイロードデータを有するデータパケット
38h ~ 3Fh	カメラ (camera)	ロングデータパケット	YUV データパケット
40h ~ 46h	カメラ (camera)	ロングデータパケット	RGB データパケット
47h ~ 4Fh	カメラ (camera)	ロングデータパケット	RAW データパケット
50h	ストレージ(storage)	ロングデータパケット	ペイロードデータを有するデータパケット
51h	ストレージ(storage)	ショート ACK パケット	データ再送での正確な伝送を示すショート制御パケット

10

20

30

40

50

データタイプ フィールドの 値	アプリケーション シナリオ	データパケット タイプ	意味
52h	ストレージ(storage)	ショート ACK トラフィック制御パケット	トラフィック制御に静養されるショート制御パケット
53h	ストレージ(storage)	ショート NACK パケット	データ再送での伝送エラーを示すショート制御パケット
54h ~ 5Fh	ストレージ(storage)	ロングデータパケット	予期されるべきリザーブフィールド
60h ~ 7Fh	ストレージ(storage)	ロング制御パケット	リンク制御に使用されるロングパケット
80h ~ 8Fh	カメラ (camera)	—	ユーザ定義のデータパケット
90h ~ 9Fh	ストレージ(storage)	—	ユーザ定義のデータパケット
A0h ~ AFh	ディスプレイ(display)	—	ユーザ定義のデータパケット
B0h ~ FFh	—	リザーブパケット	予期されるべきリザーブフィールド

10

20

【0145】

更に、データパケットを伝送する過程で、フィールドの下位データビットが最初に送信される必要があり、次いで、フィールドの上位データビットが送信される。加えて、同じデータサブパケットにおいて、データビットは、フィールド順に基づいて順次送信される。本願の実施形態で提供されるプロトコルアーキテクチャのインターフェースは、柔軟な拡張性を有する。従って、フィールド及び対応するデータビットの伝送規則は、実際の要件に基づいて変更されてもよい。

30

【0146】

例えば、表 2 に基づいて、以下は、データタイプフィールドが異なる値を有する場合の異なるシナリオでのデータパケットの構造について記載する。

【0147】

例 1：データタイプフィールドの値は 50h であり、伝送中のデータパケットは、ストレージシナリオで使用されるロングデータパケットである。

【0148】

図 18 に示されるように、データパケットのデータパケットペイロードサブパケット内のデータは、送信器によって受信器で送信された有効なストレージデータである。データパケットヘッダサブパケットは、共通の構造又は最低限のフィールドを有する組み合わせである。最低限のフィールドは、データタイプフィールド、データ数フィールド、メッセージ終了 (end of message, EOM) 指示フィールド、フレーム番号 (frame number) フィールド、及びリザーブ (reserved) フィールドを少なくとも含む。

40

【0149】

メッセージ終了指示フィールドは 1 ビットを占有し、データストリーム伝送が終わることを示し、例えば、伝送中のデータパケットが伝送中のデータストリーム内の最後のデータパケットであることをアプリケーションレイヤに示す。

【0150】

50

フレーム番号フィールドは7ビットを占有し、データパケットのフレーム番号を示す。このようにして、送信器及び受信器は、データパケットの損失を防ぐように、データパケットのフレーム番号を記録することができる。一般的に、フレーム番号フィールドの値は1から始まり、値が127に達するまで順に1ずつ増える。それから、値は0から始まる。
【0151】

例2：データタイプフィールドの値は51h又は52hであり、伝送中のデータパケットは、ストレージシナリオで使用され、データパケットタイプは、ショート制御パケットにおけるショート確認応答 (acknowledgement, ACK) パケットであり、データパケットが正しく受信されたことを示す。

【0152】

例えば、図19に示されるように、データパケット内のデータパケットヘッダサブパケットは、データタイプフィールド、クレジット要求 (credit request, CReq) フィールド、フレーム番号 (frame number) フィールド、クレジット値 (credit value) フィールド、リザーブ (reserved) フィールド、CRC上位8ビット (CRC-16H) フィールド、及びCRC下位8ビット (CRC-16L) フィールドを含む。

【0153】

CReqフィールドは1ビットを占有し、伝送データに対してトラフィック制御を行うために使用される。

【0154】

フレーム番号フィールドは7ビットを占有する。フレーム番号フィールドの機能については、例1の関連する記載を参照されたい。詳細は、ここで再び記載されない。

【0155】

クレジット値フィールドは16ビットを占有し、データパケットのクレジット値を示す。

【0156】

CRC-16Hフィールドは8ビットを占有し、巡回冗長検査コードの8つの上位ビットの値を示す。

【0157】

CRC-16Lフィールドは8ビットを占有し、巡回冗長検査コードの8つの下位ビットの値を示す。

【0158】

例3：データタイプフィールドの値は53hであり、伝送中のデータパケットはストレージシナリオで使用され、データパケットタイプは、ショート制御パケットにおけるショート否定応答 (negative acknowledgement, NACK) パケットであり、データパケットの受信に異常があったことを示す。

【0159】

例えば、図20に示されるように、データパケット内のデータパケットヘッダサブパケットは、データタイプフィールド、リセット要求 (reset request, RReq) フィールド、リザーブ (reserved) フィールド、CRC上位8ビット (CRC-16H) フィールド、及びCRC下位8ビット (CRC-16L) フィールドを含む。

【0160】

RReqフィールドは1ビットを占有する。RReqフィールドの機能については、例2のCReqフィールドの関連する記載を参照されたい。詳細はここで再び記載されない。

【0161】

例4：データタイプフィールドの値は10Hから1Fhであり、伝送中のデータパケットは、ディスプレイシナリオで使用されるロングデータパケットである。代替的に、データタイプフィールドの値は30hから4Fhであり、伝送中のデータパケットは、カメラシナリオで使用されるロングデータパケットである。ディスプレイシナリオにおけるロングデータパケットのデータパケット構造は、カメラシナリオにおけるそれと同じである。

【0162】

例えば、図21に示されるように、データパケット内のデータパケットヘッダサブパケ

10

20

30

40

50

ットは、データタイプフィールド、データ数フィールド、フレーム開始 (start of frame, S O F) フィールド、フレーム終了 (end of frame, E O F) フィールド、ライン開始 (start of line, S O L) フィールド、ライン終了 (end of line, E O L) フィールド、仮想チャネル (virtual channel, V C) 番号フィールド、巡回実行インデックス (cyclic running index, C R I) フィールド、リザーブ (reserved, R S V) フィールド、パケットヘッダ (packet header, P H) 誤り訂正コード (error correction code, E C C) フィールドを含む。

【0163】

S O F フィールドは1ビットを占有し、フレームデータの開始フラグを示す。

【0164】

E O F フィールドは1ビットを占有し、データのフレームの終了フラグを示す。

【0165】

S O L フィールドは1ビットを占有し、データのラインの開始フラグを示す。

【0166】

E O L フィールドは1ビットを占有し、データのラインの終了フラグを示す。

【0167】

V C フィールドは4ビットを占有し、伝送データパケットが属するレーンを示す。

【0168】

C R I フィールドは2ビットを占有し、データパケットのサイクル数を示す。

【0169】

パケットヘッダ誤り訂正コードフィールドは7ビットを占有し、パケットヘッダデータの誤り検出及び訂正に使用され、1ビットの誤り訂正及び2ビットの誤り検出を同時に実装することができる。

【0170】

例5：データタイプフィールドの値は01hから0Fhであり、伝送中のデータパケットは、ディスプレイシナリオで使用されるショートデータパケットである。代替的に、データタイプフィールドの値は20hから2Fhであり、伝送中のデータパケットは、カメラシナリオで使用されるショートデータパケットである。ディスプレイシナリオにおけるショートデータパケットのデータパケット構造は、カメラシナリオにおけるそれと同じである。

【0171】

例えば、図22に示されるように、データパケット内のデータパケットヘッダサブパケットは、データタイプフィールド、ショートパケットデータ (short packet data) フィールド、リザーブフィールド、仮想チャネル番号 (V C 番号) フィールド、C R I フィールド、及びショートパケットの誤り訂正コード (ショートパケットのE C C) フィールドを含む。

【0172】

ショートパケットデータフィールドは16ビットを占有し、ショートパケットの有効データである。

【0173】

ショートパケットの誤り訂正コードフィールドは7ビットを占有し、ショートデータパケットにおけるデータの誤り検出及び訂正に使用される。

【0174】

仮想チャネル番号フィールド及びC R I フィールドの機能については、例4の関連する記載を参照されたい。詳細はここで再び記載されない。

【0175】

従って、同じプロトコルアーキテクチャに基づいて、カメラシナリオ、ディスプレイシナリオ、及びストレージシナリオに適用可能な一般的なデータパケット構造は構成され、データパケット内のデータタイプフィールドは、データパケットのアプリケーションシナリオを識別するために使用される。異なるシナリオが異なるプロトコルアーキテクチャに

10

20

30

40

50

対応し、異なるデータパケット構造のデータが伝送される従来技術と比較して、本願のこの実施形態は、回路複雑性及び回路面積が有効に低減され、それによって、回路電力消費を削減し且つ伝送効率を向上させることができるように、プロトコルアーキテクチャ及び一般的なデータパケット構造を提供する。

【0176】

例えば、図13に示されるプロトコルアーキテクチャに基づいて、ストレージシナリオにおけるロングデータパケットの伝送プロセスが記載される。送信側のアプリケーションレイヤ1001はアプリケーションデータをプロトコルレイヤ1002へ送信する。プロトコルレイヤ1002は、メッセージセグメンテーション及び再組み立て機能1301を使用することによってアプリケーションをパッキングし、パケットヘッダ生成及びパ

10

【0177】

相応して、物理レイヤ1006によって送信されたデータパケットを受信した後、受信側のプロトコルレイヤ1005は、パケットヘッダ生成及びパッシング機能1310を使用することによって、パケットヘッダ内のデータタイプフィールドに基づいて、データパ

20

【0178】

上記の一般的アンデータパケット構造では、データはレイヤ間で伝送され、128B／132Bコーディングがサポートされる。データパケット構造で伝送され、各レイヤに対応するデータ関係が存在し、機能フォーマットが複雑であるデータの各レイヤが異なる従来技術でのプロトコルアーキテクチャと比較して、本願のこの実施形態で提供されるプロ

30

40

【0179】

更には、送信器は、送信器の最大限の伝送能力を超えずに、実際の使用要件に基づいてデータパケット伝送レートを動的に選択及び変更し得る。

【0180】

いくつかの場合に、送信器は、正確な復号化のために受信器に引き起こされる不都合を回避するために、各プロトコルリンクのデータ伝送レートを保つよう又はクロック同期を確保するようパディングデータパケットを送信する。更に、各データパケットはデータパ

50

【0181】

上記は、本願の実施形態で提供されるプロトコルアーキテクチャに基づいて送信されるデータパケットの構図と、伝送プロセスでのデータパケットのフレーミング及びデフレーミングプロセスについて記載してきた。以下は、データ伝送プロセスでの起こり得るエラータイプ及び再送メカニズムについて記載する。

【0182】

いくつかの実施形態で、プロトコルアーキテクチャの上記の記載から、プロトコルアーキテクチャはPRL-C、PRL-D、及びPRL-Sプロトコルアーキテクチャを組み合わせることができる、ことが分かる。相応して、プロトコルアーキテクチャのエラータイプも組み合わせられ得る。従って、エラータイプは減る。更に、プロトコルアーキテクチャは簡単な構造を有し、エラー処理の複雑さ及び困難さは減るので、エラー処理効率は改善され得、より良いエラー処理結果が取得され得る。

【0183】

例えば、表3は、本願の実施形態で提供されるプロトコルアーキテクチャで生成され得るエラーのタイプを示す。高速データ状態に入るエラー（enter hs request, EHR）はデバイスの物理レイヤによって検出され、他のエラーはデバイスのデータリンクレイヤによって検出される。表3に示されるエラーが起きた後、デバイスは制御インターフェースアドレス空間が0x0001であるレジスタにエラー状態を格納する。異なるビット値に対応するエラータイプが表3に示されている。エラーが報告された後、エラー状態はクリアされる。

【0184】

ビット値及び対応するエラータイプは記載のために例に過ぎず、レジスタ内の値の設定及び更新は実際の状況に基づき変更され得る、ことが留意されるべきである。更に、えらが起きて報告された後、デバイスは、実際の状況に基づいて解決法をとることができる。これは、本願のこの実施形態で特に制限されない。

10

20

30

40

50

【表 3】

表 3

ビット	エラータイプ
0	HER エラー
1	ECC エラー, 1 ビット
2	ECC エラー, 複数ビット
3	CRC エラー
4	データタイプ識別エラー
5	仮想チャネル I D 識別エラー (ディスプレイシナリオ及びカメラシナリオに適用される)
6	伝送長さエラー
7	フレーム同期エラー (ディスプレイシナリオ及びカメラシナリオに適用される)
8	フレームデータエラー
9	受信側タイムアウト
10	フレーム番号エラー (ストレージシナリオに適用される)
11	カウントエラー
12	未知のエラー
11 ~ 15	リザーブ

10

20

30

【0185】

表 3 に示されるように、EHR エラーは、エラーが EHR のシーケンスで起こり、物理レイヤによって検出される場合に、エラーが 1 ビットのデータ又は複数ビットのデータで起きているかどうかにかかわらず、EHR エラーが記録及び報告される必要があることを意味する。例えば、表示デバイスは、AP がエラー状態をクエリする場合に EHR エラーを報告する必要がある。たとえエラーが EHR で起きるとしても、EHR におけるエラービットの後続ビット (例えば、動機コード又はトレーニングコード) 及び後続データパケットは正しいかもしれないが、データパケットインテグリティへの信頼は下がる。

【0186】

ECC エラー (1 ビット) は、1 ビットエラーがデータパケットヘッダ内の ECC フィールドで見つけれられ、訂正される場合に、ECC エラー (1 ビット) が記録及び報告されることを意味する。換言すれば、ECC エラー (1 ビット) が起こる場合に、たとえパケットヘッダ内の情報が訂正されるとしても、ECC エラー (1 ビット) は依然として、例えば、表示デバイスのアプリケーションレイヤ及び AP に報告される。

40

【0187】

ECC エラー (複数ビット) は、マルチビットエラーがデータパケットヘッダ内の ECC フィールドで見つけられる場合に、ECC エラー (複数ビット) が記録及び報告されることを意味する。ECC エラー (複数ビット) が起こる場合に、データパケットヘッダ内の情報は破損する。更に、そのようなエラーは通常は CRC エラーが伴うので、送信器のデータリンクレイヤは通知される必要がある。

50

【0188】

CRCエラーは、デバイスによって計算されたCRCが受信されたCRCと一致しない場合に、CRCエラーが報告されることを意味する。CRCエラーが起こる場合に、データリンクレイヤは、ペイロードデータが破損していることを通知される必要がある。

【0189】

データタイプ識別エラーは、デバイスによって受信されたデータタイプが予期したデータタイプと一致しない場合に、データタイプ識別エラーが記録及び報告されることを意味する。

【0190】

仮想チャネルID識別エラーは、デバイスによって受信された仮想チャネルIDが予期した仮想チャネルIDと一致しない場合に、データタイプ識別エラーが報告されることを意味する。

10

【0191】

伝送長さエラーは、デバイスによって受信されたデータペイロード長さが、パケットヘッダ内のデータ数フィールドによって指示されている長さと一致しない場合に、伝送長さエラーが記録及び報告されることを意味する。

【0192】

フレーム同期エラーは、フレーム同期終了がフレーム同期開始と対にされ得ないことをデバイスが検出する場合に、デバイスがフレーム同期エラーを記録及び報告することを意味する。

20

【0193】

フレームデータエラーは、フレーム同期が終了した後、エラーがデータのフレームで起きる場合に、フレームデータエラーが記録及び報告される必要があることを意味する。

【0194】

受信側タイムアウトエラーは、受信器が前もってセットされた時間内にデータを受信しない場合に、受信側タイムアウトエラーが記録されることを意味する。

【0195】

フレーム番号エラーは、記憶されたデータに記録されているフレーム番号が実際のフレーム番号と一致しない場合に、フレーム番号エラーが報告されることを意味する。

【0196】

カウントエラーは、データ記録フィールドによって示されるデータ数が実際のデータ数と一致しない場合に、カウントエラーが記録及び報告されることを意味する。

30

【0197】

いくつかのシナリオで、エラーがデータ伝送で起こる場合に、データ再送が行われる必要がある。従って、データ再送メカニズムは、本願の実施形態で提供されるプロトコルアーキテクチャに基づいて記載される。

【0198】

いくつかの実施形態で、本願のこの実施形態で提供されるシステムアーキテクチャにおいて、データリンクレイヤはデータ再送をサポートする必要がある。この場合に、十分なバッファ (buffer) が、伝送中であるデータパケットをバッファリングするためにデータリンクレイヤに設けられる必要がある。バッファのサイズは、レジスタによって定義される。例えば、バッファのサイズは4096バイト (bytes) である。

40

【0199】

例えば、送信器 (つまり、ローカルエンドデバイス) がデータパケットを送信するたびに、送信器 (つまり、ローカルエンドデバイス) はバッファにデータを格納する。更に、送信されたデータパケットは、フレーム番号に基づいて厳密にソートされる。更に、送信器がフレーム番号に対応するACKパケットを受信するたびに、送信器は、フレーム番号に対応するバッファリングされたデータをバッファからフェッチする。図23に示されるように、送信器がN個のデータパケット (つまり、N個のデータフレーム) を送信し、M個の対応するACKパケットを受信する場合に、バッファには (N-M) 個のデータパケ

50

ットがある。N及びMは正の整数であり、 $M \leq N$ である。

【0200】

相応して、受信器（つまり、ピアエンドデバイス）については、送信器によって送信されたデータ packets が受信されるたびに、受信器は最初に、フレーム番号が厳密に配置されているかどうかを決定する。フレーム番号が正確であり、厳密に配置されている場合に、フレーム番号は受信器のバッファにバッファリングされ、フレーム番号に対応するACK packets が送信器へフィードバックされる。受信されたフレーム番号が誤っている場合には、データフレーム受信は中止され、NACK packets が送信器へフィードバックされる。更に、受信器がフレーム番号に対応するACK packets をフィードバックするたびに、受信器は、対応するバッファリングされたデータ packets をバッファからフェッチする。図24に示されるように、受信器がN個のデータ packets（つまり、N個のデータフレーム）を受信し、M個の対応するACK packets を送信する場合に、バッファには（N-M）個のデータ packets がある。

10

【0201】

いくつかの実施形態で、データ packets を受信した後、受信器のデータリンクレイヤは最初に、データ packets をバッファに格納する。受信されたデータ packets がエラー（例えば、CRCエラー又は長さエラー）を有さない場合に、受信器のデータリンクレイヤはACK packets を送信器へフィードバックし、データ packets をバッファからフェッチする。

【0202】

例えば、図25に示されるように、正しいデータ packets を受信した後、受信器は、データ packets のフレーム番号をACK packets にパラメータとして置き、フレーム番号を送信器へフィードバックする。代替的に、データ packets のグループを受信した後、受信器のデータリンクレイヤは相応して、データ packets のグループの packets フッタのフレーム番号を示す1つのACK packets を返して、そのフレーム番号より前の全てのデータ packets が正しく受信されたことを示す。データ packets 受信がグループを使用することによって決定される場合に、グループの全てのデータ packets が正常に受信されることが確かにされるときにのみ、ACK packets はフィードバックされ得る。更に、最大値が予めセットされる。続くグルーピング及び決定プロセスで、グループ内のデータ packets の数は、予めセットされた最大値を超えることができない。例えば、予めセットされた最大値が16である場合に、グループにまとめられて同時に決定されるデータ packets の最大数は16である。前もってセットされた最大値は、具体的な実施に基づいて変更されてもよい。グルーピング及び決定プロセスで、エラーが起こる場合に、受信器は、正しく受信された最後のデータ packets のフレーム番号を返し、NACK packets を送信する。このようにして、送信器は、異常なデータ packets のフレーム番号を決定することができ、そのフレーム番号からデータ packets を再送する。

20

30

【0203】

いくつかの実施形態で、受信器のデータリンクレイヤがデータ packets を受信する過程で例外が起こり、データ packets が正しく受信されないと決定される場合に、データリンクレイヤはNACK packets を送信側デバイスへフィードバックし、そのデータ packets を破棄する。例えば、表4は、データ受信エラーのいくつかの起こり得る原因を示す。データ packets が異常な物理レイヤ状態に起因して正しく受信されない場合に、図20に示されるように、リセット要求（RReq）フィールドは1にセットされる。データ packets が他のエラー原因により正しく受信されない場合に、RReqフィールドは0にセットされる。

40

【表 4】

表 4

No.	エラー原因
1	受信されたデータパケットに実行されたCRCチェックが失敗する
2	受信器のバッファがオーバーフローする
3	受信されたデータパケットのフレーム番号が、受信される必要があるフレーム番号と一致しない
4	データパケット内のペイロードデータの長さが、データパケットヘッダ内のデータ数フィールドによって示される長さと一致しない
5	ACKパケット及びNACKパケットのパケット長さが正しくない
6	無効なパケットタイプが受信される
7	物理レイヤ状態が異常である

10

20

【0204】

相応して、図 26 に示されるように、送信器が受信器によってフィードバックされた NACK を受信する場合に、再送メカニズムがトリガされる。最初に、Reset Req (つまり、リセット要求フィールド) の値が決定される。Reset Req = 1 である場合に、リンク修復が直接実行され、次いで、データ再送が実行される。Reset Req = 0 である場合に、物理レイヤ状態が最初に取得される必要がある。物理レイヤ状態が正常である場合に、データは直接再送される。フィードバックされた物理レイヤ状態にエラーがある場合には、リンク修復が最初に実行され、それからデータが再送される。

30

【0205】

いくつかの実施形態で、送信器及び受信器は、伝送されるデータパケットのフレーム番号を管理する。データパケット構造の上記の説明で記載されるように、データパケットヘッダサブパケットに含まれているフレーム番号 (frame number) 指示フィールドは 7 ビットを占有し、伝送されるデータパケットのフレーム番号を示す。フレーム番号の値範囲は 0 から 31 である。各データパケットを送信するとき、送信器は、データパケットヘッダにフレーム番号をパッキングする必要がある。相応して、データパケットを受信した後、受信器は、データパケットで示されている一連のフレーム番号が、ローカルで記録されている一連のフレーム番号と一致することを決定する。ACK パケットがフィードバックされる場合に、フレーム番号は 1 ずつ増やされ、次いで ACK パケットにパッキングされ、送信器へ送信される。フレーム番号が 31 であるデータパケットを送信器が送信した後、フレーム番号値は、0 から 31 内の循環メカニズムを使用することによって設定され、フレーム番号は 0 にリセットされ、つまり、次に送信されるデータパケットのフレーム番号は 0 に設定される。同様に、受信器も、循環メカニズムを使用することによって ACK パケットのフレームを設定して、両方のエンドでのフレーム番号が揃えられることを確かにする。

40

【0206】

いくつかの実施形態で、再送メカニズムは、タイムアウト再送及び NACK 再送を含む

50

。タイムアウト再送は、送信器が、データパケットを送信した後、前もってセットされた時間内に応答信号を受信しない場合に、送信器が、データパケットの送信に失敗したと見なし、データ再送メカニズムを開始してデータパケットを再送することを意味する。NACK再送は、送信器が受信器によってフィードバックされたNACKを受信し、NACKによって示されているデータパケットの送信が異常であったことを確かめ、データ再送メカニズムを開始してそのデータパケットを再送することを意味する。

【0207】

タイムアウト再送及びNACK再送におけるACK/NACKフィードバック方式は単一データパケットフィードバックであってよい、ことが留意されるべきである。具体的に言えば、受信器は、データパケットが受信されるたびに、ACK/NACKをフィードバックする。ACK/NACKフィードバック方式は、代替的に、データパケットグループ化され、受信器は、データパケットのグループが受信されるたびに、ACK/NACKをフィードバックする。

10

【0208】

いくつかのシナリオで、図27A及び図27Bは、タイムアウト再送メカニズムに基づいたデータ伝送プロシージャの模式図である。図27A及び図27Bに示されるように、ステップ1-1からステップ1-10が含まれる。

【0209】

ステップ1-1：送信器は、送信されるべきデータパケットに番号付けし、データパケットをバッファに格納する。

20

【0210】

いくつかの実施形態で、レジスタは、送信器のポート及び受信器のポートの夫々についてセットされ、フレーム番号が正しいことを確かめるために、送信又は受信されたデータパケットのフレーム番号をカウントするよう構成される。

【0211】

例えば、図28に示されるように、送信器は、フレーム番号の順にデータパケットを送信し、例えば、フレーム1、そしてフレーム2を送信する。

【0212】

ステップ1-2：送信器はデータパケットを送信し、タイマを起動し、ここで、タイマは、データパケットが送信されるたびに再起動される。

30

【0213】

いくつかの実施形態で、送信器のバッファがデータで完全に満たされている場合に、データは送信されない。送信器のバッファ内の残りの空間のサイズが、次に送信されるべきデータパケットをバッファリングするために使用され得る場合に、データパケットは引き続き送信される。更に、タイマは、送信器のデータリンクレイヤで設定される。データパケットが送信されるたびに、タイマは、全てのデータパケットが送信されるまで、計時を再開するようリフレッシュされる。換言すれば、送信器は、受信器が応答信号をフィードバックするのを待たずに後続のデータパケットを送信してよく、それによって、データ伝送効率を向上させる。例えば、送信器のバッファ内の残りの自由空間が、次に送信されるべきデータパケットによって占有される必要がある空間のサイズ以上である場合に、送信されるべきデータパケットはバッファに格納され、送信されるべきデータパケットは送信され、タイマは再起動される。他の例として、データ伝送プロセスにおいて、送信される必要があるデータパケットのサイズは全て同じである。従って、バッファのバッファ空間のサイズは、データパケットのサイズの整数倍であるよう構成されてよい。この場合に、データ伝送プロセスにおいて、送信器は、次のデータパケットを引き続き送信するために、送信器がいっぱいでないことを決定しさえすればよい（つまり、バッファ内の残りの自由空間のサイズは、データパケットのサイズの整数倍である）。

40

【0214】

例えば、図28に示される装置に、送信器は、データの送信を開始し、送信されるべき

50

データパケットを1として番号付けし、データパケット1（つまり、フレーム1）をバッファに格納した後、タイマを起動して計時を開始する。次いで、次に送信されるべきデータパケットは2として番号付けされ、データパケット2（つまり、フレーム2）がバッファに格納された後、データパケット2は送信され、タイマはリフレッシュされ、計時は再開される。

【0215】

ステップ1-3：受信器は、受信したデータパケットをバッファに格納する。

【0216】

ステップ1-4：受信器は、フレーム番号に対応するACKパケットを送信器へフィードバックし、そのフレーム番号に対応するデータパケットをバッファから削除する。

10

【0217】

例えば、図28に示されるように、データパケットを受信した後、受信器は、対応するフレーム番号のACKをフィードバックする。例えば、フレーム1が受信された後、データは正常であることが決定され、ACK1が送信器へフィードバックされる。

【0218】

ステップ1-5：送信器は、前もってセットされた時間内にACKパケットを受信する。そうである場合に、ステップ1-6が実行される。そうでない場合には、ステップ1-7が実行される。

【0219】

ステップ1-6：ACKパケットに対応するフレーム番号を決定し、フレーム番号に対応するデータパケットをバッファから削除する。

20

【0220】

ステップ1-7：送信器は、データパケットを送信することを止め、物理レイヤ状態を取得する。

【0221】

いくつかの実施形態で、送信器は、フレーム番号の順に、対応するACKパケットを受信する。図28に示されるように、送信器はACK1及びACK2を順に受信する。ACKを受信した後、送信器は、対応するデータパケットをバッファから削除して、後続のデータパケットを送信するための更なるバッファ空間を得る。図28に示されるように、ACK1が受信された後、フレームが1がバッファから削除され、タイマはリフレッシュされる。ACK2が受信された後、フレームが2がバッファから削除され、タイマはリフレッシュされる。バッファがデータで完全に満たされていない場合に、送信器は引き続きデータパケットを順に送信し得る。しかし、送信器がACKを受信しない場合には、送信器は、データパケットを削除することができない。その結果、バッファはデータで完全に満たされる場合がある。バッファがデータで完全に満たされた後、データパケット送信は停止され、タイマは、データパケットが送信されない場合にリフレッシュされない。従って、計時は、前もってセットされた時間を越えるまで累積される。送信器は、データ伝送が異常であり、再送が必要であると決定し、バッファから削除されていないデータパケットのフレーム番号に基づいて、最小のフレーム番号から始まるデータ再送を実行する。ステップ1-2に対応して、送信器のバッファがデータで完全に満たされていないことは、送信器のバッファ内の残りの自由空間が、次に送信されるべきデータパケットよりも大きい

30

40

【0222】

例えば、図28に示されるように、送信器はACK1、ACK2、・・・及びACKMを順次受信し、最初のM個のデータパケットの伝送が正常であることを決定する。相応して、最初のM個のデータパケットは、対応するACKが受信された後にバッファから削除される。送信器は引き続きフレームNを送信するが、ACKMの後で如何なるACKも受

50

信しない。送信されたデータパケットの数が増えるにつれ、バッファは徐々にデータパケットによって満たされ、送信器はデータパケットを送信せず、タイマが満了するのを待つ。この場合に、バッファ内で最も小さいフレーム番号を有するデータパケットはフレーム $M+1$ であることが決定される。更に、リンク修復が実行される必要があるかどうかを決定するために、物理レイヤ状態が決定される。 M 及び N は、2 よりも大きい正の整数であり、 $N > M$ である。

【0223】

いくつかの他の実施形態では、複数のタイマが設定される。データが送信されるたびに、1つのタイマが起動され、計時は、データパケットに対応するACKが受信された後に停止される。タイマがリフレッシュされた後、タイマは、他の送信されるべきデータパケットのために動作するために使用される。従って、1つのタイマによるタイムアウト再送シナリオと比較して、複数のタイマは別々に動作し、データは、バッファが完全に満たされること及びタイマがタイムアウトすることを待たずに再送され得る。代わりに、データ伝送は、タイマが満了した後に直接停止されてもよい。その場合に、タイムアウトしたタイマに対応する異常なデータパケットが決定され、全てのタイマがリフレッシュされた後で、データ再送が実行される。このようにして、待機遅延は小さくされ、伝送効率は更に向上する。

【0224】

ステップ1-8：送信器は、物理レイヤ状態が正常であることを決定する。そうである場合に、ステップ1-9が実行される。そうでない場合には、ステップ1-10が実行される。

【0225】

ステップ1-9：送信器は、正常に送信されなかったデータパケットを再送する。

【0226】

ペイロードサブパケット及び再送されたデータパケットのデータパケットヘッダサブパケット内のフレーム番号フィールドの内容は、元のデータパケット内のそれらと一致する、つまり、送信器のバッファに格納されているそれらと一致する。

【0227】

いくつかの実施形態で、異常なデータパケットが再送された後、ステップ1-1に戻り、つまり、伝送が完了していないデータパケットの伝送が継続され、上記のステップが循環的に実行される。

【0228】

ステップ1-10：送信器は、リンクを修復するためにリンク修復命令を物理レイヤへ送信する。リンクが修復された後、ステップ1-9が実行される。

【0229】

例えば、図28に示されるように、リンク修復が完了した後、バッファ内のデータパケットのフレーム番号に基づいて、異常なデータパケットをフレーム $M+1$ から再送し、伝送が完了していないデータパケットを引き続き送信することが決定される。

【0230】

送信器及び受信器は夫々バッファを備えて構成される、ことが留意されるべきである。

【0231】

いくつかの他の実施形態では、図29A及び図29Bは、NACK再送メカニズムに基づいたデータ伝送プロシージャの模式図である。図29A及び図29Bに示されるように、ステップ2-1からステップ2-11が含まれる。

【0232】

ステップ2-1：送信器は、送信されるべきデータパケットを番号付けし、データパケットをバッファに格納する。

【0233】

ステップ2-2：送信器は、データパケットを送信し、タイマを起動し、ここで、タイマは、データパケットが送信されるたびに再起動される。

【0234】

いくつかの実施形態で、送信器のデータリンクレイヤは、データフレーム番号が0、1、2、・・・Nであるデータパケットを送信器のバッファに格納し、同時にデータパケットをピアエンドへ送信する。データバッファがデータで完全に満たされる場合に、データパケットは送信されない。タイマは、データ伝送中有効にされており、タイマは、データパケットが送信されるたびに再起動される。

【0235】

例えば、図30に示されるように、送信器はデータの送信を開始し、送信されるべきデータパケットに1として番号付けし、データパケット1（つまり、フレーム1）をバッファに格納した後、データパケット1を送信し、タイマを起動して計時を開始する。次いで、次に送信されるべきデータパケットは2として番号付けされ、データパケット2（つまり、フレーム2）がバッファに格納された後、データパケット2は送信され、タイマはリフレッシュされ、計時は再開される。

10

【0236】

ステップ2-3：受信器は、受信したデータパケットをバッファに格納する。

【0237】

ステップ2-4：受信器は、データパケット伝送が正常であることを決定する。そうである場合に、ステップ2-5が実行される。そうでない場合には、ステップ2-7が実行される。

【0238】

ステップ2-5：受信器は、フレーム番号に対応するACKパケットを送信器へフィードバックし、フレーム番号に対応するデータパケットをバッファから削除する。

20

【0239】

ステップ2-6：送信器はACKパケットを受信し、ACKパケットに基づいて、対応するデータパケットをバッファから削除し、タイマをリフレッシュする。次いで、ステップ2-1が実行される。

【0240】

いくつかの実施形態で、受信器がデータパケットを受信するたびに、受信器はデータパケットを受信器のバッファに格納し、データパケットが正常であることを決定し、次いで、フレーム番号に対応するACKパケットを返す。送信器がACKパケットを受信するたびに、送信器は、対応するパケットをバッファから削除する。データバッファがデータで完全に満たされていない場合に、送信器は、全てのデータパケットが伝送されるまで、データパケットを送信し続ける。いくつかの実施形態で、送信器は、送信されるべきデータパケットを引き続きバッファに格納し、上記のステップは、全てのデータパケットが送信されるまで繰り返される。

30

【0241】

ステップ2-7：受信器はNACKパケットをフィードバックし、対応するフレーム番号を示す。

【0242】

ステップ2-8：送信器はNACKパケットを受信し、タイマを停止する。

40

【0243】

いくつかの実施形態で、NACKを受信した後、送信器は、NACKのフレーム番号に対応するデータパケットの伝送が異常であったことを決定し、データパケットを送信することを止め、タイマの計時を停止する。

【0244】

例えば、図30に示されるように、NACKを受信した後、送信器はデータ伝送を中止し、タイマを停止し、データ再送メカニズムを開始する。

【0245】

ステップ2-9：送信器はエラー原因を決定する。Reset Req=1である場合に、ステップ2-10が実行される。Reset Req=0である場合に、ステップ2

50

ー 1 1 が実行される。

【 0 2 4 6 】

ステップ 2-10：送信器は、リンクを修復するためにリンク修復命令を物理レイヤへ送信する。

【 0 2 4 7 】

ステップ 2-11：送信器は、正常に送信されなかったデータパケットを再送する。次いで、ステップ 2-1 が実行される。

【 0 2 4 8 】

いくつかの実施形態で、送信器は、送信されるべきデータパケットを引き続きバッファに格納し、上記のステップは、全てのデータパケットが送信されるまで繰り返される。

【 0 2 4 9 】

いくつかの実施形態で、Reset Req = 1 である場合に、リンク修復は直接実行され、次いで、データ再送が実行される。Reset Req = 0 である場合に、物理レイヤ状態は最初に取得される必要がある。物理レイヤ状態が正常である場合には、データは直接再送される。フィードバックされた物理レイヤ状態にエラーがある場合には、リンク修復が最初に実行され、それからデータが再送される。

【 0 2 5 0 】

例えば、図 30 に示されるように、NACK に対応するフレーム番号を決定した後、送信器は、異常なデータパケットを再送し始め、バッファ内のバッファリングされたデータパケットを、バッファリングされたデータパケットのフレーム番号の昇順に再送する。その後、全てのパケットの伝送は完了する。

【 0 2 5 1 】

他の内容については、ステップ 1-1 からステップ 1-10 を参照されたく、詳細はここで再び記載されない。

【 0 2 5 2 】

図 27A 及び図 27B に示されるタイムアウト再送プロシージャ並びに図 29A 及び図 29B に示される NACK 再送プロシージャの内容の上記の記載中、送信器はカメラモジュールであり、対応する受信器は SOC であり、あるいは、送信器は SOC であり、対応する受信器は DDI C である、ことが留意されるべきである。代替的に、双方向伝送がストレージモジュールと SOC との間で実行され、送信器又は受信器はストレージモジュール又は SOC である。更に、2つの再送メカニズム、つまり、タイムアウト再送及び NACK 再送は、本願のこの実施形態で提供されるプロトコルで使用されてよく、あるいは、他のデータ伝送プロトコルで使用されてもよい。

【 0 2 5 3 】

いくつかの実施形態で、Unipro プロトコルにおいて、データ再送機能も L2 レイヤに組み込まれる。以下は、Unipro プロトコルで規定されるデータ再送メカニズムについて簡潔に記載する。

【 0 2 5 4 】

Unipro プロトコルにおいて、送信器が各プロトコルデータユニット (protocol data unit, PDU) (つまり、データパケット又はデータパケットグループ) を送信した後、受信器は、受信されたデータパケットを別々に又はグループ単位で決定する。上述されたように、Unipro の送信器もフレーム番号に基づいてデータパケットを送信し、このとき、フレーム番号の値は 0 から 31 の範囲をとる。更に、循環メカニズムが使用される。データパケットが決定のためにグループ化される場合に、グループは最大 16 個のデータパケットを含む。

【 0 2 5 5 】

受信器は、グループごとにデータパケットを決定し、各グループは 16 個のデータパケットを含む、と仮定される。送信器が第 1 グループの 16 個のデータパケットを送信した後、第 1 グループに対応するタイマはリセットされ、計時を開始し、送信器は、受信器によってフィードバックされる AFC を待つ。受信器がフレーム終了フィールド又は CRC

10

20

30

40

50

フィールドを検出しない場合に、A F Cは送信されない。タイマが満了する前に送信器がA F Cを受信しない場合に、送信器は、物理アダプタレイヤに要求を送信し、命令を受信するのを待つ。命令が受信された後、N A Cが送信される。次いで、送信器は、高優先度のA F C及び低優先度のA F Cを送信し、再送される必要があるデータパケットを決定し、再送を開始する。

【0256】

Uniprotocolにおいて、送信器は、後続のデータパケットを送信する前に、受信器によって送信された確認応答信号を待つ必要がある、ことが分かる。比較によって、本願のこの実施形態で提供される再送メカニズムによれば、データパケットが送信された後、確認応答信号を待たずに、データは引き続きバッファに格納され、送信される。バッファメカニズムが使用されるので、データ伝送効率は有効に改善される。更に、データ伝送が異常であるとき、正しいデータパケットは、再送のためにバッファから直接取得され得るので、データが失われないことを確かに行うことができ、データパケットの伝送順序は不変なままである。

【0257】

上記は、本願の実施形態で提供されるプロトコルアーキテクチャに基づいてデータを伝送するためのデータパケット構造及び再送メカニズムなどの内容について記載してきた。以下は、システムアーキテクチャを使用することによるカメラシナリオ、ディスプレイシナリオ、及びストレージシナリオでのデータ伝送方法について記載する。

【0258】

いくつかの実施形態で、本願の実施形態で提供されるプロトコルアーキテクチャは、カメラシナリオ、ディスプレイシナリオ、及びストレージシナリオで適用され得る。従って、データ伝送プロセスにおいて、リンク多重化が実装され得、回路面積を更に削減し、データ伝送効率を向上させる。

【0259】

例えば、図31に示されるリンク構造では、カメラモジュール、ディスプレイモジュール、及びストレージモジュールはスイッチ（switch）へ別々に接続され、スイッチを通じて、S O Cへデータを送信し及び／又はS O Cによって送信されたデータを受信する。カメラモジュールは、例えば、カメラセンサ（camera sensor）チップを含む。ディスプレイモジュールは、例えば、ディスプレイドライバI C（D D I C）を含む。ストレージモジュールは、例えば、ストレージセンサ（storage sensor）チップを含む。シリアルインターフェース技術がモジュール間で使用され、少なくとも2つの伝送レーン、例えば、図31に示される0及びレーン1が含まれる。更に、モジュール間の伝送レーンの少なくとも1つは、双方向伝送レーンである。物理レイヤについて上述されたように、差動信号ラインが、モジュール間の伝送レーンに使用される（例えば、レーン0+及びレーン0-は一对の差動信号ラインであり、レーン1+及びレーン1-は一对の差動信号ラインである）。差動信号が、シングルエンド信号の代わりに、伝送に使用され、それによって、リンクの耐干渉能力を高める。更に、差動信号伝送技術については、従来技術を参照されたく、詳細はここで再び記載されない。

【0260】

図32に示されるように、モジュール間の伝送ポート（例えば、ポートA、ポートB、ポートC、及びポートD）は、本願の実施形態で提供されるプロトコルアーキテクチャを含む。

【0261】

いくつかの実施形態で、図31に示されるように、データパケットを受信した後、スイッチは、データパケット内のデータタイプフィールドの値に基づいて、データパケットに対応するアプリケーションシナリオを区別し、対応するモジュールへデータパケットを送信することができる。任意に、スイッチは、代替的に、各モジュールの物理アドレスを参照して、対応するモジュールへデータパケットを送信してもよい。

【0262】

カメラシナリオのデータ伝送検出は、カメラモジュールからSOCまでであり、ディスプレイシナリオのデータ伝送検出は、SOCからディスプレイモジュールまでであり、ストレージシナリオのデータ伝送検出は、ストレージモジュールとSOCとの間の双方向伝送である、ことが留意されるべきである。

【0263】

いくつかの実施形態で、カメラモジュール、ディスプレイモジュール、及びストレージモジュールのうちの少なくとも1つは、伝送されるべきデータパケットを有する。例えば、写真が携帯電話で撮影される場合に、写真は同時に表示されて記憶される。この場合に、図31に示されるように、SOCとスイッチとの間のレーンは、リンク多重化機能を有する必要がある。

10

【0264】

いくつかのシナリオで、SOCとスイッチとの間の多重化されたリンクの最大帯域幅は、カメラモジュール、ディスプレイモジュール、及びストレージモジュールのデータ伝送のための総帯域幅要件を満たすことができる。データパケットを受信した後、スイッチは、データパケット内のデータタイプフィールドの値に基づいて、対応するモジュールのレーンへデータパケットを直接送信する。

【0265】

いくつかの他の実施形態では、SOCとスイッチとの間の多重化されたリンクの最大帯域幅は、カメラモジュール、ディスプレイモジュール、及びストレージモジュールのデータ伝送のための総帯域幅要件を満たすことができない。この場合に、SOCとスイッチとの間には、前もってセットされた優先度に基づいてデータパケットを順にスイッチへ送信する。次いで、スイッチは、データパケット内のデータタイプフィールドの値に基づいて、対応するモジュールのレーンへデータパケットを送信する。異なるアプリケーションにおけるカメラモジュール、ディスプレイモジュール、及びストレージモジュールの前もってセットされた優先度は異なってよい。前もってセットされた優先度は、アプリケーションンプログラム開発者によってアプリケーションにおいて事前設定される。これは、本願のこの実施形態で特に制限されない。例えば、カメラアプリケーションが画像を撮影した後、捕捉された画像は最初に表示され、それから、ユーザが後で見るために保存される必要がある。従って、ディスプレイモジュールによってデータを伝送する優先度は、ストレージモジュールによってデータを伝送する優先度よりも高く前もってセットされてよい。

20

30

【0266】

例えば、図33は、本願の実施形態に係るデータ伝送方法の略フローチャートである。図33を参照されたい。方法はS101からS105を含む。

【0267】

S101：総伝送帯域幅及び多重化されたリンクの最大帯域幅を取得する。

【0268】

いくつかの実施形態で、カメラモジュール、ディスプレイモジュール、及びストレージモジュールの伝送されるべきデータ用であって、この場合にSOCによって取得される総帯域幅は、S0である。カメラモジュール、ディスプレイモジュール、及びストレージモジュールのうちの少なくとも1つは、伝送されるべきデータパケットを有する。

40

【0269】

いくつかの実施形態で、SOCは、多重化されたリンクの最大帯域幅をS1として取得する。多重化されたリンクの最大帯域幅は、多重化されたリンクによって引き起こされる可能性がある最大帯域幅である。

【0270】

総伝送帯域幅及び多重化されたリンクの最大帯域幅が取得される前に、電子デバイスにおける伝送されるべきデータのモジュールのパラメータの設定が完了しており、データ伝送が実施可能であることが決定される必要がある、ことが留意されるべきである。例えば、SOCは、カメラモジュール、ディスプレイモジュール、及びストレージモジュールのパラメータを設定する。

50

【0271】

S102：総帯域幅は最大帯域幅以下である。そうである場合に、ステップS103が実行される。そうでない場合には、ステップS105が実行される。

【0272】

いくつかの実施形態で、SOC内の比較モジュール（例えば、レジスタ）は、S0の値をS1の値と比較し、伝送方式を決定する。S0 ≤ S1である場合に、全ての伝送されるべきデータパケットは同時に伝送され、スイッチはデータパケットを対応するモジュールルーティングし、つまり、ステップS104が実行される。S0 > S1である場合に、伝送されるべきデータパケットは、前もってセットされた優先度の順に送信され、つまり、ステップS105が実行される。このようにして、伝送帯域幅が多重化されたリンクの最大帯域幅より大きい場合に、データ伝送が失敗する可能性があること、又はデータ伝送効率が影響を及ぼされる可能性があることは回避される。

10

【0273】

S104：スイッチは、データタイプフィールドの値に基づいて、対応する受信器ヘッダを送信する。

【0274】

いくつかの実施形態で、データパケットを受信した後、スイッチは、データタイプフィールドの値を取得するようデータパケットのデータパケットヘッダサブパケットをパースし、表2に示されるデータタイプフィールドの異なる値によって示されている異なるシナリオに基づいて、対応するモジュールヘッダデータパケットをルーティングする。

20

【0275】

例えば、図34A及び図34Bに示されるように、ステップS104は、具体的に、ステップS1041からステップS10410として実施されてよい。

【0276】

S1041：スイッチは、データタイプフィールドの値が(01h~4Fh)内にあることを決定する。そうである場合に、ステップS1042が実行される。そうでない場合には、ステップS1045が実行される。

【0277】

いくつかの実施形態で、データタイプフィールドの値を取得した後、スイッチは、表2に基づいて、値が値範囲(01h~4Fh)内にあり、対応するアプリケーションシナリオがディスプレイシナリオ又はカメラシナリオであることを決定する。

30

【0278】

S1042：スイッチは、データタイプフィールドの値が(01h~1Fh)内にあることを決定する。そうである場合に、ステップS1043が実行される。そうでない場合には、ステップS1044が実行される。

【0279】

S1043：スイッチは、SOCからディスプレイモジュールヘッダを送信する。

【0280】

S1044：スイッチは、カメラモジュールからSOCヘッダを送信する。

【0281】

いくつかの実施形態で、ステップS1042からステップS1044で、データタイプフィールドの値が値範囲(01h~4Fh)内にあることを決定した後、スイッチは更に、値の具体的な範囲を決定する。データタイプフィールドの値が値範囲(01h~1Fh)内であることが決定される場合に、データパケットに対応するシナリオはディスプレイモジュールであることが決定され、データはSOCからディスプレイモジュールへ送信される。データタイプフィールドの値が値範囲(01h~1Fh)内にない、つまり、値範囲(20h~4Fh)にある場合には、データパケットに対応するシナリオはカメラシナリオであることが決定され、データはカメラモジュールからSOCへ送信される。

40

【0282】

S1045：スイッチは、データタイプフィールドの値が(50h~7Fh)内にある

50

ことを決定する。そうである場合に、ステップ S 1 0 4 6 が実行される。そうでない場合には、ステップ S 1 0 4 7 が実行される。

【0283】

S 1 0 4 6：スイッチはデータを S O C からストレージモジュールへ送信するか、あるいは、データをストレージモジュールから S O C へ送信する。

【0284】

いくつかの実施形態で、ステップ S 1 0 4 5 及びステップ S 1 0 4 6 で、データタイプフィールドの値が値範囲 (0 1 h ~ 4 F h) 内にないことが決定された後、スイッチは、データタイプフィールドの値が値範囲 (5 0 h ~ 7 F h) 内にあるかどうかを決定する。そうである場合に、データパケットに対応するシナリオはストレージシナリオであり、双方向データ伝送がストレージモジュールと S O C との間で実行されることが決定される。

10

【0285】

S 1 0 4 7：スイッチは、データタイプフィールドの値が (8 0 h ~ 8 F h) 内にあることを決定する。そうである場合に、ステップ S 1 0 4 4 が実行される。そうでない場合には、ステップ S 1 0 4 8 が実行される。

【0286】

いくつかの実施形態で、データタイプフィールドの値が値範囲 (0 1 h ~ 4 F h) 内になく且つ値範囲 (5 0 h ~ 7 F h) 内にないことを決定した後、スイッチは、データタイプフィールドの値が値範囲 (8 0 h ~ 8 F h) 内にあるかどうかを決定する。そうである場合に、データはカメラモジュールから S O C へ送信される。

20

【0287】

S 1 0 4 8：スイッチは、データタイプフィールドの値が (9 0 h ~ 9 F h) 内にあることを決定する。そうである場合に、ステップ S 1 0 4 6 が実行される。そうでない場合には、ステップ S 1 0 4 9 が実行される。

【0288】

いくつかの実施形態で、データタイプフィールドの値が値範囲 (0 1 h ~ 4 F h) 内になく、値範囲 (5 0 h ~ 7 F h) 内になく、且つ値範囲 (8 0 h ~ 8 F h) 内にないことを決定した後、スイッチは、データタイプフィールドの値が値範囲 (9 0 h ~ 9 F h) 内にあるかどうかを決定する。そうである場合に、双方向データ伝送がストレージモジュールと S O C との間で実行される。

30

【0289】

S 1 0 4 9：スイッチは、データタイプフィールドの値が (A 0 h ~ A F h) 内にあることを決定する。そうである場合に、ステップ S 1 0 4 3 が実行される。そうでない場合には、ステップ S 1 0 4 1 0 が実行される。

【0290】

S 1 0 4 1 0：スイッチは、データパケットがリザーブされたデータパケットであり、前もってセットされた方式でデータを送信する。

【0291】

いくつかの実施形態で、データタイプフィールドの値が値範囲 (0 1 h ~ 4 F h) 内になく、値範囲 (5 0 h ~ 7 F h) 内になく、値範囲 (8 0 h ~ 8 F h) 内になく、且つ値範囲 (9 0 h ~ 9 F h) 内にないことを決定した後、スイッチは、データタイプフィールドの値が値範囲 (A 0 h ~ A F h) 内にあるかどうかを決定する。そうである場合に、データは S O C からディスプレイモジュールへ送信される。そうでない場合には、データパケットはリザーブされたデータパケット (reserved packet) であることが決定され、データは、前もってセットされた方式で送信され得る。前もってセットされた方式は、開発者によって事前定義された伝送方式である。例えば、データタイプフィールドのいくつかの値は、スイッチに、データをディスプレイモジュールへ送ることを指示することが事前定義される。

40

【0292】

S 1 0 5：送信器は、前もってセットされた優先度に基づいて、データをスイッチへ順

50

次送信する。次いで、ステップ S 1 0 4 が実行される。

【0293】

例えば、前もってセットされた優先度は、カメラモジュール、ストレージモジュール、及びディスプレイモジュールの降順である、と仮定される。比較モジュールは、S 0 の値と S 1 の値とを比較する。S 0 > S 1 である場合に、全てのデータパケットは同時に伝送することができず、各モジュールのデータは、前もってセットされた優先度に基づいて順次伝送される必要がある。

【0294】

例えば、前もってセットされた優先度に基づいて、S O C は最初に、カメラシステムが、伝送される必要があるデータを有するかどうかを決定し、カメラシステムが、伝送される必要があるデータを有する場合に、カメラモジュールのデータを S O C へ伝送する。カメラシステムが、伝送される必要があるデータを有さない場合には、S O C は引き続き、ストレージシステムが、伝送される必要があるデータを有するかどうかを決定する。ストレージシステムが、伝送される必要があるデータを有する場合に、要件に基づいて、データは S O C からストレージモジュールへ伝送されるか、あるいは、データはストレージモジュールから S O C へ伝送される。ストレージシステムが、伝送される必要があるデータを有さない場合には、S O C は引き続き、ディスプレイシステムが、伝送される必要があるデータを有するかどうかを決定する。ディスプレイシステムが、伝送される必要があるデータを有する場合に、データは S O C からディスプレイモジュールへ伝送される。

【0295】

以下は、ステップ S 1 0 3 からステップ S 1 0 5 の具体的な実施、つまり、送信が異なるシナリオにおいてデータを受信器へ送信する過程での具体的なデータ伝送方法について記載する。

【0296】

いくつかのシナリオの中で、本願のこの実施形態で提供されるデータ伝送方法はカメラシナリオに適用され得る。例えば、図 3 5 は、本願の実施形態に従って、カメラシナリオに適用されるデータ伝送方法を示す。図 1 1 に示されるプロトコルアーキテクチャに基づいて、図 3 5 に示されるように、方法は S 2 0 1 から S 2 1 1 を含む。

【0297】

S 2 0 1 : カメラモジュールのパラメータを設定し、P R L - C 状態機械イコライゼーショントレーニングを実行する。

【0298】

カメラモジュールは、例えば、図 1 1 に示されるカメラであり、あるいは、画像処理ユニットとして記載されてもよい。

【0299】

いくつかの実施形態で、C P U は、カメラモジュールのパラメータ設定を完了し、P R L - C 状態機械をトレーニングして、P R L - C パラメータが安定しており且つレーン環境及びシステム環境が安定していることを確かにする。これは、データ伝送がその後の実行プロセスで安定して実行可能であって、ビットエラー率が前もってセットされた閾内にあることを確かにすることができる。具体的な状態機械イコライゼーショントレーニングプロセスについては、従来技術を参照されたい。詳細はここで再び記載されない。

【0300】

S 2 0 2 : カメラモジュールのプロトコルレイヤは、カメラモジュールのアプリケーションレイヤによって送信されたピクセルデータを受信し、ピクセルデータをバイトフォーマットのペイロードデータにセグメント化する。

【0301】

例えば、図 1 1 に示されるように、カメラモジュールのアプリケーションレイヤ 1 0 0 1 は、画像データストリーム、つまり、ピクセルデータを取得し、ピクセルデータをプロトコルレイヤ 1 0 0 2 へ送る。プロトコルレイヤ 1 0 0 2 は、ピクセルバイトパッキングフォーマット (pixel byte packing formats) 機能 1 1 0 1 を使用することによって

10

20

30

40

50

ピクセルデータをセグメント化し、例えば、ピクセルデータを8ビットフィールドのペイロード (payload) データにセグメント化して、ピクセルバイトパッキングプロセスを完了する。

【0302】

S203:カメラモジュールのプロトコルレイヤは、データパケットヘッダ及び誤り訂正コードを生成する。

【0303】

例えば、図11に示されるように、パケットヘッダ及び誤り訂正コード生成 (packet header & ECC generation) 機能1102を使用することによって、図16から図22に示されるデータパケット構造に基づいて、カメラモジュールのプロトコルレイヤ1002は、データパケットヘッダ及び誤り訂正コードを生成し、データパケットヘッダサブパケットをペイロードデータサブパケットに加える。例えば、図21に示されるように、プロトコルレイヤ1002は、データタイプフィールド、データ数フィールド、SOFフィールド、EOFフィールド、SOLフィールド、VC番号フィールド、及びCRIフィールドをペイロードデータに加える。更に、フィールドは、ECC誤り訂正フィールドを形成するようECCアルゴリズムを使用することによって符号化され、ECC誤り訂正フィールド (PHのECCフィールド) は、データパケットヘッダサブパケットを生成するようフィールドの後に加えられる。ECCアルゴリズムは、例えば、拡張ハミングコードアルゴリズムを含む。フィールドは、7ビットECC誤り訂正フィールドを形成するよう7ビット拡張ハミングコードアルゴリズムを使用することによって符号化される。

【0304】

S204:カメラモジュールのプロトコルレイヤは、ペイロードデータに基づいてCRC及びデータパケットフッタを生成する。

【0305】

例えば、図11に示されるように、カメラモジュールのプロトコルレイヤ1002は、ペイロードCRC及びパケットフッタ生成 (payload CRC & packet footer generation) 機能1103を使用することによってペイロードデータを符号化して、例えば、16ビットCRCフィールドを生成し、データパケットフッタサブパケットを形成する。例えば、符号化は、CRCフィールド生成する多項式として $X^{16} + X^{12} + X^5 + X^0$ を使用することによって実行される。CRCを生成するプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

【0306】

ステップS202からステップS204における機能の実行順序は、本願のこの実施形態で特に制限されず、データパケットパッキングプロセスは、プロトコルレイヤ1002でステップS202からステップS204を使用することによって完了される、ことが留意されるべきである。

【0307】

S205:カメラモジュールのプロトコルレイヤは、生成されたデータパケットをカメラモジュールの物理レイヤへ送信する。

【0308】

例えば、図11に示されるように、カメラモジュールのプロトコルレイヤ1002は、生成されたデータパケットを物理レイヤ1003へ送信する。

【0309】

S206:カメラモジュールの物理レイヤは、データパケットに対してレーン分配を実行し、データパケットをAPエンドの物理レイヤへ送信する。

【0310】

例えば、図11に示されるように、物理レイヤ1003は、論理物理レイヤレーン分配及びコーディング (logical PHY lane distribution & coding) 機能1104を使用することによって、必要に応じて、受信されたデータパケットの伝送レーンの割り当てを完了し、データパケットを受信器の物理レイヤ1006へ送信する。例えば、図11に

10

20

30

40

50

おけるカメラ側の論理物理レイヤレーン分配及びコーディング機能 1 1 0 4 並びに A P 側の論理物理レイヤレーン分配及びコーディング機能 1 1 0 9 が実装される場合に、図 1 1 に示される対応するレーン管理により、各データパケット内のデータの伝送レーンはネゴシエーションを通じて割り当てられる。例えば、レーン 0 はバイト 1 を伝送するために使用され、レーン 1 はバイト 2 を伝送するために使用される。具体的なレーン割り当てプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

【0 3 1 1】

S 2 0 7 : A P エンドの物理レイヤは、データパケットを取得するようレーン結合を実行し、データパケットを A P エンドのプロトコルレイヤへ送信する。

【0 3 1 2】

例えば、図 1 1 に示されるように、データパケットを受信した後、受信器（つまり、A P 側）の物理レイヤは、論理物理レイヤレーン分配及びコーディング（logical PHY lane distribution & coding）機能 1 1 0 9 を使用することによって、必要に応じて、複数のレーンのデータを結合し、それから、取得されたデータパケットをプロトコルレイヤ 1 0 0 5 へ送信する。

【0 3 1 3】

S 2 0 8 : A P エンドのプロトコルレイヤは、データパケットヘッダに対して C R C 検証を実行する。

【0 3 1 4】

例えば、図 1 1 に示されるように、A P のプロトコルレイヤ 1 0 0 5 は、パケットヘッダ訂正及び報告（packet header correction & report）機能 1 1 1 0 を使用することによって、データパケットヘッダサブパケット情報でエラーが起きているかどうかを決定する。例えば、データタイプフィールド、データ数フィールド、S O F フィールド、E O F フィールド、S O L フィールド、V C 番号フィールド、及び C R I フィールドが、E C C 復号化によりペイロードに加えられる。更に、フィールドは、7 ビット E C C ' 誤り訂正フィールドを形成するよう、送信器でのそれと同じ符号化規則を使用することによって符号化され、それから、排他的 O R 演算が E C C 及び E C C ' に対して実行される。結果が 0 である場合に、それは、パケットヘッダ情報が正しいことを示し、次いで、データパケットヘッダフィールドはアンパッキングされる。結果が 0 ではなく、X O R 結果が、1 ビットエラーが存在することを示す場合には、誤り訂正が、X O R 結果によって示されたエラービットに対して実行されてよく、次いで、パケットヘッダサブパケットはアンパッキングされる。更に、他の X O R 結果は、訂正不能のエラー（例えば、エラービットの数が 2 ビット以上である）がデータパケットのパケットヘッダで起こることを示す。この場合に、前もってセットされたエラー処理ソリューションが、誤ったデータパケットに対して実行される。例えば、誤ったデータパケットは破棄されるか、誤ったデータパケットはスキップされるか、あるいは、誤ったデータパケットは再送される。具体的な解決法は、システムにおいて研究者及び開発者によって事前設定されてよい。

【0 3 1 5】

S 2 0 9 : A P エンドのプロトコルレイヤは、データパケットのパケットヘッダを取り除く。

【0 3 1 6】

例えば、図 1 1 に示されるように、A P のプロトコルレイヤ 1 0 0 5 が、パケットヘッダ訂正及び報告機能 1 1 1 0 を使用することによって、データパケットのパケットヘッダにエラーがないと、又はエラーが除去されていると決定する場合に、プロトコルレイヤは、データパケットのパケットヘッダを取り除く。

【0 3 1 7】

S 2 1 0 : A P エンドのプロトコルレイヤは、データパケットのペイロードデータをチェックし、パケットフッタを取り除く。

【0 3 1 8】

例えば、図 1 1 に示されるように、A P のプロトコルレイヤ 1 0 0 5 は、ペイロードデ

10

20

30

40

50

ータが正しく伝送されるかどうかを決定するために、データパケット内のCRCフィールドを使用することによってペイロードエラーチェック及び報告 (payload error check & report) 機能 1 1 1 1 に基づいてペイロードデータをチェックする。例えば、ペイロードエラーチェック及び報告機能 1 1 1 1 に基づいて、データパケット内のCRCフィールドは、2 を法とする多項式 $X^{16} + X^{12} + X^{15} + X^0$ によって除される。余りが 0 である場合には、それは、受信されたペイロードデータが正しいデータであることを示す。余りが 0 でない場合には、受信されたペイロードデータは誤ったデータである。この場合に、前もってセットされたエラー処理ソリューションが、誤ったデータパケットに対して実行される。例えば、誤ったデータパケットは破棄されるか、誤ったデータパケットはスキップされるか、あるいは、誤ったデータパケットは再送される。具体的な解決法は、システムにおいて研究者及び開発者によって事前設定されてよい。

10

【0319】

更に、図 1 1 に示されるように、ペイロードエラーチェック及び報告機能 1 1 1 1 を使用することによってペイロードデータが正常であることが決定された後、データパケットのパケットフッタが取り除かれる。

【0320】

S 2 1 1 : A P エンドのプロトコルレイヤは、バイトフォーマットのペイロードデータをピクセルデータに変換し、ピクセルデータをアプリケーションレイヤへ送信する。

【0321】

例えば、図 1 1 に示されるように、プロトコルレイヤ 1 0 0 5 は、8 ビットフィールドの単位でのペイロードデータを、バイト・ツー・ピクセルアンパッキングフォーマット (byte to pixel unpacking formats) 機能 1 1 1 2 を使用することによってピクセルデータに変換し、ピクセルデータを A P のアプリケーションレイヤ 1 0 0 4 へ送って、データ伝送プロセスを完了する。

20

【0322】

送信器及び受信器の物理レイヤは、1 6 G b p s / l a n e 以上の伝送レートに対応し、1 2 8 B / 1 3 2 B コーデックに対応し、レーン (lane) 分配及び結合機能をサポートする、ことが留意されるべきである。ステップ S 2 0 8 からステップ S 2 1 1 における機能の実行順序は、本願のこの実施形態で特に制限されず、データパケットアンパッキングプロセスは、プロトコルレイヤ 1 0 0 5 でステップ S 2 0 8 からステップ S 2 1 1 を使用することによって完了される。

30

【0323】

例えば、図 1 4 に示されるように、データ伝送方法を使用することによって、カメラモジュールはデータを高速伝送インターフェースにより S O C へ送信することができる。図 3 6 に示される P R L - C 画像伝送システムの構造では、データレーン及びクロックレーンが、データを伝送するために、カメラモジュールにおいて P R L - C 送信器モジュール及び P R L - C 受信器モジュールの間で確立されている。更に、シリアルクロックライン (serial clock line, S D A) 及びシリアルデータライン (serial data line, S D A) は、カメラモジュールのパラメータを設定するために、一次デバイス (例えば、S O C) の制御インターフェースと二次デバイス (例えば、カメラモジュール) の制御インターフェースとの間に確立される。

40

【0324】

従って、本願のこの実施形態で提供されるデータ伝送方法は、カメラシナリオに適用され、撮影された画像に対するユーザの品質要求を満足し、伝送効率を確保することができる。更に、回路のラインレイアウトは増えず、軽量薄型電子デバイスに対するユーザの要求、例えば、携帯電話の軽量薄型設計の傾向が満足される。例えば、カメラシナリオは、V l o g、ショートビデオ、大規模な試合のライブ放送、及び A R などの、イメージング品質に対する厳しい要求を有するシナリオを含む。

【0325】

いくつかの他のシナリオの中で、本願のこの実施形態で提供されるデータ伝送方法はデ

50

ディスプレイシナリオに適用され得る。例えば、図 3 7 は、本願の実施形態に従って、ディスプレイシナリオに適用されるデータ伝送方法を示す。図 1 2 に示されるプロトコルアーキテクチャに基づいて、図 3 7 に示されるように、方法は S 3 0 1 から S 3 1 1 を含む。

【0326】

S 3 0 1：ディスプレイモジュールのパラメータを設定し、P R L - D 状態機械イコライゼーショントレーニングを実行する。

【0327】

ディスプレイモジュールは、例えば、図 1 2 に示される D D I C であり、あるいは、画像表示ユニットとして記載されてもよい。

【0328】

いくつかの実施形態で、C P U は、ディスプレイモジュールのパラメータ設定を完了し、P R L - D 状態機械をトレーニングして、P R L - D パラメータが安定していることを確かにする。これは、データ伝送がその後の実行プロセスで安定して実行可能であることを確かに行うことができる。具体的な状態機械イコライゼーショントレーニングプロセスについては、従来技術を参照されたい。詳細はここで再び記載されない。

【0329】

S 3 0 2：A P エンドのプロトコルレイヤは、A P エンドのアプリケーションレイヤによって送信されたピクセルデータを受信し、ピクセルデータをバイトフォーマットのペイロードデータにセグメント化する。

【0330】

例えば、図 1 2 に示されるように、A P エンドのアプリケーションレイヤ 1 0 0 1 は、画像データストリーム、つまり、ピクセルデータを取得し、ピクセルデータをプロトコルレイヤ 1 0 0 2 へ送る。プロトコルレイヤ 1 0 0 2 は、ピクセルバイトパッキングフォーマット機能 1 1 0 1 を使用することによってピクセルデータをセグメント化し、例えば、ピクセルデータを 8 ビットフィールドのペイロード (payload) データにセグメント化して、ピクセルバイトパッキングプロセスを完了する。

【0331】

S 3 0 3：A P エンドのプロトコルレイヤは、データパケットヘッダ及び誤り訂正コードを生成する。

【0332】

例えば、図 1 2 に示されるように、パケットヘッダ及び誤り訂正コード生成機能 1 1 0 2 を使用することによって、図 1 6 から図 2 2 に示されるデータパケット構造に基づいて、A P エンドのプロトコルレイヤ 1 0 0 2 は、データパケットヘッダ及び誤り訂正コードを生成し、データパケットヘッダサブパケットをペイロードデータサブパケットに加える。例えば、図 2 1 に示されるように、プロトコルレイヤ 1 0 0 2 は、データタイプフィールド、データ数フィールド、S O F フィールド、E O F フィールド、S O L フィールド、V C 番号フィールド、及び C R I フィールドをペイロードデータに加える。更に、フィールドは、7 ビット E C C 誤り訂正フィールドを形成するよう 7 ビット拡張ハミングコードを使用することによって符号化され、7 ビット E C C 誤り訂正フィールド (P H の E C C フィールド) は、データパケットヘッダサブパケットを生成するよう最後に加えられる。

【0333】

S 3 0 4：A P エンドのプロトコルレイヤは、ペイロードデータに基づいて C R C 及びデータパケットフッタを生成する。

【0334】

例えば、図 1 2 に示されるように、A P エンドのプロトコルレイヤ 1 0 0 2 は、ペイロード C R C 及びパケットフッタ生成機能 1 1 0 3 を使用することによってペイロードデータを符号化して、例えば、1 6 ビット C R C フィールドを生成し、データパケットフッタサブパケットを形成する。例えば、符号化は、C R C フィールド生成するよう多項式として $X^{16} + X^{12} + X^5 + X^0$ を使用することによって実行される。C R C を生成するプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

10

20

30

40

50

【0335】

次いで、データパケット生成プロセスは、プロトコルレイヤにある3つのモジュールを使用することによって完了する。

【0336】

ステップS302からステップS304における機能の実行順序は、本願のこの実施形態で特に制限されず、データパケットパッキングプロセスは、プロトコルレイヤ1002でステップS302からステップS304を使用することによって完了される、ことが留意されるべきである。

【0337】

S305：APエンドのプロトコルレイヤは、生成されたデータパケットをAPエンドの物理レイヤへ送信する。

【0338】

例えば、図12に示されるように、APエンドのプロトコルレイヤ1002は、生成されたデータパケットを物理レイヤ1003へ送信する。

【0339】

S306：APエンドの物理レイヤは、データパケットに対してレーン分配を実行し、データパケットをディスプレイモジュールの物理レイヤへ送信する。

【0340】

例えば、図12に示されるように、データパケットを受信した後、APサイドの物理レイヤ1003は、論理物理レイヤレーン分配及びコーディング機能1104を使用することによって、必要に応じて、データパケットの伝送レーンの割り当てを完了し、データパケットをDDIC側の物理レイヤ1006へ送信する。具体的なレーン割り当てプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

【0341】

S307：ディスプレイモジュールの物理レイヤは、データパケットを取得するようレーン結合を実行し、データパケットをディスプレイモジュールのプロトコルレイヤへ送信する。

【0342】

例えば、図12に示されるように、論理物理レイヤレーン分配及びコーディング機能1109によってデータパケットを受信した後、ディスプレイモジュール（つまり、DDIC）の物理レイヤ1006は、必要に応じて、複数のレーンのデータを結合し、それから、取得されたデータパケットをプロトコルレイヤ1005へ送信する。

【0343】

S308：ディスプレイモジュールのプロトコルレイヤは、データパケットヘッダに対してCRC検証を実行する。

【0344】

例えば、図12に示されるように、ディスプレイモジュールのプロトコルレイヤ1005は、パケットヘッダ訂正及び報告(packet header correction & report)機能1110を使用することによって、データパケットヘッダサブパケット情報でエラーが起きているかどうかを決定する。例えば、データタイプフィールド、データ数フィールド、SOFフィールド、EOFフィールド、SOLフィールド、VC番号フィールド、及びCRIフィールドが、ECC復号化によりペイロードに加えられる。更に、フィールドは、7ビットECC'誤り訂正フィールドを形成するよう、送信器でのそれと同じ符号化規則を使用することによって符号化され、それから、排他的OR演算がECC及びECC'に対して実行される。結果が0である場合に、それは、パケットヘッダ情報が正しいことを示し、次いで、データパケットヘッダフィールドはアンパッキングされる。結果が0ではなく、XOR結果が、1ビットエラーが存在することを示す場合には、誤り訂正が、XOR結果によって示されたエラービットに対して実行されてよく、次いで、パケットヘッダサブパケットはアンパッキングされる。更に、他のXOR結果は、訂正不能のエラー（例えば、エラービットの数が2ビット以上である）がデータパケットのパケットヘッダで起こ

10

20

30

40

50

ることを示す。この場合に、前もってセットされたエラー処理ソリューションが、誤ったデータパケットに対して実行される。例えば、誤ったデータパケットは破棄されるか、誤ったデータパケットはスキップされるか、あるいは、誤ったデータパケットは再送される。具体的な解決法は、システムにおいて研究者及び開発者によって事前設定されてよい。

【0345】

S309：ディスプレイモジュールのプロトコルレイヤは、データパケットのパケットヘッダを取り除く。

【0346】

例えば、図12に示されるように、ディスプレイモジュールのプロトコルレイヤ1005が、パケットヘッダ訂正及び報告機能1110を使用することによって、データパケットのパケットヘッダにエラーがないと、又はエラーが除去されていると決定する場合に、プロトコルレイヤは、データパケットのパケットヘッダを取り除く。

【0347】

S310：ディスプレイモジュールのプロトコルレイヤは、データパケットのペイロードデータをチェックし、パケットフッタを取り除く。

【0348】

例えば、ディスプレイモジュールのプロトコルレイヤ1005は、ペイロードデータが正しく伝送されるかどうかを決定するために、ペイロードエラーチェック及び報告 (payload error check & report) 機能1111及びデータパケット内のCRCフィールドを使用することによってペイロードデータをチェックする。例えば、ペイロードエラーチェック及び報告機能1111は、データパケット内のCRCフィールドを、2を法とする多項式 $X^{16} + X^{12} + X^{15} + X^0$ で除すために使用される。余りが0である場合には、それは、受信されたペイロードデータが正しいデータであることを示す。余りが0でない場合には、受信されたペイロードデータは誤ったデータである。この場合に、前もってセットされたエラー処理ソリューションが、誤ったデータパケットに対して実行される。例えば、誤ったデータパケットは破棄されるか、誤ったデータパケットはスキップされるか、あるいは、誤ったデータパケットは再送される。具体的な解決法は、システムにおいて研究者及び開発者によって事前設定されてよい。

【0349】

更に、図12に示されるように、ペイロードエラーチェック及び報告機能1111を使用することによってペイロードデータが正常であることが決定された後、データパケットのパケットフッタが取り除かれる。

【0350】

S311：ディスプレイモジュールのプロトコルレイヤは、バイトフォーマットのペイロードデータをピクセルデータに変換し、ピクセルデータをアプリケーションレイヤへ送信する。

【0351】

例えば、図12に示されるように、ディスプレイモジュールのプロトコルレイヤ1005は、8ビットフィールドの単位でのペイロードデータを、バイト・ツー・ピクセルアンパッキングフォーマット (byte to pixel unpacking formats) 機能1112を使用することによってピクセルデータに変換し、ピクセルデータをディスプレイモジュールのアプリケーションレイヤ1004へ送って、データ伝送プロセスを完了する。

【0352】

ステップS308からステップS311における機能の実行順序は、本願のこの実施形態で特に制限されず、データパケットアンパッキングプロセスは、プロトコルレイヤ1005でステップS308からステップS311を使用することによって完了される、ことが留意されるべきである。

【0353】

例えば、図14に示されるように、データ伝送方法を使用することによって、SOCはデータを高速伝送インターフェースによりディスプレイモジュールCへ送信することがで

10

20

30

40

50

きる。

【0354】

従って、本願のこの実施形態で提供されるデータ伝送方法は、ディスプレイシナリオに適用され、ディスプレイシステムの高速データ伝送要件を満足し、それによって、高精細及び超高精細表示を実装することができる。

【0355】

いくつかの他のシナリオの中で、本願のこの実施形態で提供されるデータ伝送方法はストレージシナリオに適用され得る。例えば、図38は、本願の実施形態に従って、ストレージシナリオに適用されるデータ伝送方法を示す。図13に示されるプロトコルアーキテクチャに基づいて、図38に示されるように、方法はS401からS411を含む。

10

【0356】

S401：デバイスBのパラメータを設定し、PRL-S状態機械イコライゼーショントレーニングを実行する。

【0357】

デバイスA及びデバイスBは、例えば、図13に示されるデバイスA及びデバイスBであり、あるいは、ストレージモジュール及びSOCとして記載されてもよい。双方向データ伝送は、デバイスAとデバイスBとの間で実装され得る。

【0358】

いくつかの実施形態で、デバイスAはデータをデバイスBへ送信し、デバイスAはデバイスBのパラメータ設定を完了する。例えば、デバイスAは、パラメータ設定要件に基づいてパラメータ設定制御パケットを生成し、パラメータ設定制御パケットをデバイスBへリンク管理(link management)を通じて送信する。デバイスBは、パラメータ設定制御パケットに基づいて、対応するパラメータをセットし、設定を完了し、設定結果をデバイスAへフィードバックし、それによって設定プロセスを完了する。パラメータ設定プロセスで、デバイスAがデータをデバイスBへ送信する例が記載のために使用される、ことが留意されるべきである。従って、デバイスAはデバイスBのパラメータを設定する。従って、相応して、パラメータ設定プロセスは、デバイスBがデータをデバイスAへ送信するシナリオにも適用可能である。この場合に、デバイスBは、デバイスAのパラメータを設定する必要がある。

20

【0359】

更に、PRL-S状態機械は更に、PRL-S状態機械のパラメータが安定していることを確かにするよう訓練される必要がある。これは、データ伝送がその後の実行プロセスで安定して実行可能であることを確かにすることができる。具体的な状態機械イコライゼーショントレーニングプロセスについては、従来技術を参照されたい。詳細はここで再び記載されない。

30

【0360】

S402：デバイスAのプロトコルレイヤは、デバイスAのアプリケーションレイヤによって送信されたメッセージを受信し、メッセージをセグメント化してペイロードデータを生成する。

【0361】

例えば、図13に示されるように、デバイスAのアプリケーションレイヤ1001は、アプリケーションデータ(データメッセージとも記載され得る)を取得し、データメッセージをプロトコルレイヤ1002へ送る。プロトコルレイヤ1002は、メッセージセグメンテーション及び再組み立て(message segmentation and reassembly)機能1301を使用することによってデータメッセージをセグメント化する。具体的に、データメッセージは、異なる長さに基づいて1つ以上のデータパケットに分解され、分解されたデータパケットの長さは、指定された最大値を超えることができない。最大値は、実験的に取得されても又はプロトコルで指定されてもよく、あるいは、実験に基づいた値であってよい。

40

【0362】

50

S 4 0 3：デバイス A のプロトコルレイヤはデータパケットヘッダを生成する。

【0 3 6 3】

例えば、図 1 3 に示されるように、パケットヘッダ生成及びパースング (packet header generation and parsing) 機能 1 3 0 2 を使用することによって、図 1 6 から図 2 2 に示されるデータパケット構造に基づいて、デバイス A のプロトコルレイヤ 1 0 0 2 は、データパケットヘッダを生成し、データパケットヘッダサブパケットをペイロードデータサブパケットに加える。例えば、図 1 8 に示されるように、プロトコルレイヤは、データタイプフィールド、データ数フィールド、E O M フィールド、フレーム番号フィールド、及びリザーブフィールドをペイロードデータに加え、データパケットヘッダサブパケットを生成する。

10

【0 3 6 4】

S 4 0 4：デバイス A のプロトコルレイヤは、ペイロードデータに基づいて C R C 及びデータパケットフッタを生成して、データパケットを生成する。

【0 3 6 5】

例えば、図 1 3 に示されるように、デバイス A のプロトコルレイヤ 1 0 0 2 は、C R C 生成及びチェック (CRC generation & check) 機能 1 3 0 3 を使用することによってペイロードデータを符号化して、1 6 ビット C R C フィールドを生成し、データパケットフッタサブパケットを形成する。例えば、符号化は、C R C フィールド生成するよう多項式として $X^{16} + X^{12} + X^5 + X^0$ を使用することによって実行される。C R C を生成するプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

20

【0 3 6 6】

ステップ S 4 0 2 からステップ S 4 0 4 における機能の実行順序は、本願のこの実施形態で特に制限されず、データパケットパッキングプロセスは、プロトコルレイヤ 1 0 0 2 でステップ S 4 0 2 からステップ S 4 0 4 を使用することによって完了される、ことが留意されるべきである。

【0 3 6 7】

S 4 0 5：デバイス A のプロトコルレイヤは、双方向伝送状態に基づいてデータ再送及びフロー制御を行う。

【0 3 6 8】

例えば、図 1 3 に示されるように、デバイス A のプロトコルレイヤ 1 0 0 2 は、双方向伝送状態に基づいてデータ再送及びトラフィック制御 (retransmission & traffic control) 機能 1 3 0 5 を使用することによってデータ再送及びトラフィック制御を行う。

30

【0 3 6 9】

S 4 0 6：デバイス A の物理レイヤは、デバイス A のプロトコルレイヤによって送信されたデータパケットを受信し、データパケットに対してレーン分配を実行し、データパケットをデバイス B の物理レイヤへ送信する。

【0 3 7 0】

例えば、図 1 3 に示されるように、論理物理レイヤレーン分配及びコーディング (logical PHY lane distribution & coding) 機能 1 1 0 4 を使用することによって、プロトコルレイヤ 1 0 0 2 によって送信されたデータパケットを受信した後、物理レイヤ 1 0 0 3 は、必要に応じてデータパケットの伝送レーンの割り当てを完了し、データパケットをデバイス B の物理レイヤ 1 0 0 6 へ送信する。具体的なレーン割り当てプロセスについては、従来技術を参照されたく、詳細はここで再び記載されない。

40

【0 3 7 1】

S 4 0 7：デバイス B の物理レイヤは、データパケットを取得するようレーン結合を実行し、データパケットをデバイス B のプロトコルレイヤへ送信する。

【0 3 7 2】

例えば、図 1 3 に示されるように、論理物理レイヤレーン分配及びコーディング (logical PHY lane distribution & coding) 機能 1 1 0 9 を使用することによってデータパケットを受信した後、デバイス B の物理レイヤ 1 0 0 6 は、必要に応じて複数のレーン

50

のデータを結合し、それから、取得されたデータ packets をプロトコルレイヤ 1005 へ送信する。

【0373】

S408: デバイス B のプロトコルレイヤは、データ packets ヘッダをパース及び分解し、パケットヘッダを取り除く。

【0374】

例えば、図 13 に示されるように、デバイス B のプロトコルレイヤ 1005 は、パケットヘッダ生成及びパース (packet header generation & parsing) 機能 1310 を使用することによってデータ packets ヘッダをパース及び分解し、データ packets を取り除く。

【0375】

S409: デバイス B のプロトコルレイヤは、データ packets のペイロードデータをチェックし、パケットフッタを取り除く。

【0376】

例えば、デバイス B のプロトコルレイヤ 1005 は、ペイロードデータが正しく伝送されるかどうかを決定するために、データ packets 内の CRC フィールドを使用することによって CRC 生成及びチェック (CRC generation & check) 機能 1311 に基づいてペイロードデータをチェックする。例えば、CRC 生成及びチェック機能 1311 に基づいて、データ packets 内の CRC フィールドは、2 を法とする多項式 $X^{16} + X^{12} + X^{15} + X^0$ によって除される。余りが 0 である場合には、それは、受信されたペイロードデータが正しいデータであることを示す。余りが 0 でない場合には、受信されたペイロードデータは誤ったデータである。この場合に、前もってセットされたエラー処理ソリューションが、誤ったデータ packets に対して実行される。例えば、誤ったデータ packets は破棄されるか、誤ったデータ packets はスキップされるか、あるいは、誤ったデータ packets は再送される。具体的な解決法は、システムにおいて研究者及び開発者によって事前設定されてよい。

【0377】

S410: デバイス B のプロトコルレイヤは、双方向伝送状態に基づいてデータ再送及びトラフィック制御を行い、対応するデータ packets を返す。

【0378】

例えば、図 13 に示されるように、デバイス B のプロトコルレイヤは、双方向伝送状態に基づいてデータ再送及びトラフィック制御 (retransmission & traffic control) 機能 1313 を使用することによってデータ再送及びトラフィック制御を行う。

【0379】

S411: デバイス B のプロトコルレイヤは、受信されたデータを結合し、結合されたデータをデバイス B のアプリケーションレイヤへ送信する。

【0380】

更に、図 13 に示されるように、デバイス B のプロトコルレイヤ 1005 は、メッセージセグメンテーション及び再組み立て (message segmentation and reassembly) 機能 1309 を使用することによって、受信されたペイロードデータを結合して、受信されたペイロードデータを、物理レイヤによって受信され得るビッグデータメッセージにまとめ、データメッセージをアプリケーションレイヤ 1004 へ送って、データ伝送プロセスを完了する。

【0381】

ステップ S408 からステップ S411 における機能の実行順序は、本願のこの実施形態で特に制限されず、データ packets アンパッキングプロセスは、プロトコルレイヤ 1005 でステップ S408 からステップ S411 を使用することによって完了される、ことが留意されるべきである。

【0382】

例えば、図 14 に示されるように、データ伝送方法を使用することによって、双方向デ

10

20

30

40

50

ータ伝送は、高速伝送インターフェースを通じてストレージモジュールとSOCとの間で実施され得る。

【0383】

従って、本願のこの実施形態で提供されるデータ伝送方法は、高速ストレージシナリオに適用され、信号レーン上の16Gb/sの高速データ伝送をサポートすることができる。より高速でのデータ記憶は、電子デバイスの有限な空間で実施される。更に、対応する物理レイヤ適応回路は、高速データ記憶を実施するために、他のSerDesベース物理レイヤ回路で追加及び配置されてもよい。このようにして、本願の実施形態で提供されるプロトコルアーキテクチャは、高速データ収集、ビデオ画像処理、モデム通信、衛星リモートセンシング測定、及び実時間のデータ計算などの分野に適用され、高速且つ大容量のデータ伝送及び記憶のために上記のシナリオの要件を満足することができる。

【0384】

いくつかのシナリオの中で、電子デバイスは、伝送帯域幅に対して低い要件を有する。例えば、スマートウォッチは、伝送帯域幅に対して低い要件を有する。代替的に、電子デバイスの内部空間は、電子デバイス内のコンポーネント間で多数の相互接続インターフェースラインを可能にするほど十分に大きい。Huawei Visionが一例として使用される。高い帯域幅が表示のために必要とされるが、広い内部空間により、シングルレーン低速インターフェース技術が使用されてもよい。この場合に、多数のケーブルが存在するが、高速インターフェースによって生じるコストは削減され得る。換言すれば、任意に、電子デバイスが低い帯域幅要件又は広い内部空間を有する場合に、相対的に低速のPHYレイヤ技術が、伝送コストを削減するために、物理レイヤに適用されてもよい。相対的に低速の物理レイヤは、低帯域幅が提供されることを確かにすることができるが、物理レイヤは依然として、本願の実施形態で提供されるプロトコルアーキテクチャにおいて物理レイヤによって実装される機能を実施することができる、ことが留意されるべきである。更に、低速物理レイヤに基づいているアプリケーションレイヤ及びプロトコルレイヤの機能も、本願の実施形態で提供されるプロトコルアーキテクチャにおいてアプリケーションレイヤ及びプロトコルレイヤによって実装される機能と同じである。

【0385】

例えば、図39は、本願の実施形態に係るデータ伝送方法を示す。図39に示されるように、方法はS501からS507を含む。

【0386】

S501：デバイスBのパラメータを設定する。

【0387】

いくつかの実施形態で、デバイスAは、デバイスBのパラメータを、リンク管理(link management)を通じて設定する。具体的な設定方法及び補足説明については、ステップS401の関連する記載を参照されたい。詳細はここで再び記載されない。

【0388】

S502：PRL-C、PRL-D、又はPRL-S状態機械イコライゼーショントレーニングを実行する。

【0389】

S503：デバイスAのプロトコルレイヤは、PRL-C、PRL-D、又はPRL-Sに対応するデータパケットを生成する。

【0390】

S504：デバイスAの物理レイヤは、デバイスAのプロトコルレイヤによって送信されたデータパケットを受信し、データパケットに対してレーン分配を実行し、データパケットをデバイスBの物理レイヤへ送信する。

【0391】

S505：デバイスBの物理レイヤは、データパケットを取得するようレーン結合を実行する。

【0392】

S 5 0 6：データパケットヘッダは、P R L - C、P R L - D、又はP R L - Sを使用することによってアンパッキングされる。

【0 3 9 3】

S 5 0 7：デバイスBは、処理されたデータをデバイスBのアプリケーションレイヤへ送信する。

【0 3 9 4】

ステップS 5 0 2からステップS 5 0 7の具体的な実施については、異なるアプリケーションシナリオに基づいてステップS 2 0 1からステップS 2 1 1、ステップS 3 0 1からステップS 3 1 1、又はステップS 4 0 1からステップS 4 1 1の関連する内容を参照されたい。詳細はここで再び記載されない。

【0 3 9 5】

例えば、図4 0は、本願の実施形態に係るデータ伝送方法の模式図である。図4 0に示されるように、方法はS 4 0 0 1からS 4 0 0 4を含む。

【0 3 9 6】

S 4 0 0 1：第1伝送ユニットは、第1伝送ユニットのプロトコルレイヤで、第1伝送ユニットのアプリケーションレイヤの伝送されるべきデータをパッキングして、データパケットを生成する。

【0 3 9 7】

例えば、カメラシナリオでは、第1伝送ユニットは、例えば、カメラモジュールであり、第2伝送ユニットは、例えば、S O Cである。ディスプレイシナリオでは、第1伝送ユニットは、例えば、S O Cであり、第2伝送ユニットは、例えば、D D I Cである。ストレージシナリオでは、第1伝送ユニットは、例えば、ストレージモジュールであり、第2伝送ユニットは、例えば、S O Cである。代替的に、第1伝送ユニットは、例えば、S O Cであり、第2伝送ユニットは、例えば、ストレージモジュールである。

【0 3 9 8】

いくつかの実施形態で、パッキングプロセスにおいて、第1伝送ユニットは、現在伝送されているデータパケットのアプリケーションシナリオを示すために、データパケットヘッダサブパケットに含まれるデータタイプフィールドを使用する。例えば、アプリケーションシナリオは、例えば、カメラシナリオ、ディスプレイシナリオ、又はストレージシナリオを含む。

【0 3 9 9】

任意に、データパケット構造については、図1 6から図2 0に示される関連する内容を参照されたい。パッキングプロセスについては、図3 5に示されるステップS 2 0 2からステップS 2 0 4で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図3 7に示されるステップS 3 0 2からステップS 3 0 4で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図3 8に示されるステップS 4 0 2からステップS 4 0 5で記載される関連する内容を参照されたい。代替的にパッキングプロセスについては、図3 9に示されるステップS 5 0 3で記載される関連する内容を参照されたい。詳細はここで再び記載されない。

【0 4 0 0】

S 4 0 0 2：第1伝送ユニットは、データパケットを第1伝送ユニットの物理レイヤへ第1伝送ユニットのプロトコルレイヤを通じて送信する。

【0 4 0 1】

任意に、送信器のプロトコルレイヤが、物理レイヤに対して、パッキングにより生成されたデータパケットを送信するプロセスについては、図3 5に示されるステップS 2 0 5で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図3 7に示されるステップS 3 0 5で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図3 8に示されるステップS 4 0 6で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図3 9に示されるステップS 5 0 5で記載される関連する内容を参照されたい。詳細はここで再び記載され

10

20

30

40

50

ない。

【0402】

S4003：第1伝送ユニットは、データパケットを第2伝送ユニットへ第1伝送ユニットの物理レイヤを通じて送信する。

【0403】

任意に、データ伝送プロセスの具体的な実施方法については、図33並びに図34A及び図34Bに示される関連する内容を参照されたい。代替的に、データ伝送プロセスについては、図35に示されるステップS206及びステップS207で記載される関連する内容を参照されたい。代替的に、データ伝送プロセスについては、図37に示されるステップS306及びステップS307で記載される関連する内容を参照されたい。代替的に、データ伝送プロセスについては、図38に示されるステップS406及びステップS407で記載される関連する内容を参照されたい。代替的に、データ伝送プロセスについては、図39に示されるステップS504及びステップS505で記載される関連する内容を参照されたい。データ伝送プロセスにおけるデータ伝送方法については、図23から図30に示される関連する内容を参照されたい。詳細はここで再び記載されない。

10

【0404】

S4004：第2伝送ユニットは、第2伝送ユニットのプロトコルレイヤで、第2伝送ユニットの物理レイヤによって受信されたデータパケットをアンパッキングし、取得されたデータを第2伝送ユニットのアプリケーションレイヤへ送る。

【0405】

任意に、アンパッキングプロセスについては、図35に示されるステップS211で記載される関連する内容を参照されたい。代替的に、アンパッキングプロセスについては、図37に示されるステップS308からステップS311で記載される関連する内容を参照されたい。代替的に、アンパッキングプロセスについては、図38に示されるステップS408からステップS411で記載される関連する内容を参照されたい。代替的に、パッキングプロセスについては、図39に示されるステップS506及びステップS507で記載される関連する内容を参照されたい。詳細はここで再び記載されない。

20

【0406】

従って、本願のこの実施形態で提供されるデータ伝送方法によれば、電子デバイス内の伝送ユニットは、同じデータ伝送プロトコル及び同じデータパケット構造を使用することによってデータ伝送を実行することができる。更に、データパケットに含まれるデータタイプ情報は、データパケットの現在のアプリケーションシナリオを示し、それによってデータ伝送効率を改善する。

30

【0407】

例えば、図41は、本願の実施形態に係る他のデータ伝送方法の模式図である。図41に示されるように、方法はS4101からS4105を含む。

【0408】

S4101：第1伝送ユニットは、送信されるべきデータパケットを第1伝送ユニットのバッファに格納する。

【0409】

任意に、ステップS4101について、図27A及び図28に示されるステップ1-1で記載される関連する内容を参照されたく、あるいは、図29A及び図30に示されるステップ2-1で記載される関連する内容を参照されたい。詳細はここで再び記載されない。

40

【0410】

S4102：第1伝送ユニットは、第1データパケットを第2伝送ユニットへ送信し、タイマを起動する。

【0411】

任意に、ステップS4102について、図27A及び図28に示されるステップ1-2で記載される関連する内容を参照されたく、あるいは、図29A及び図30に示されるステップ2-2で記載される関連する内容を参照されたい。詳細はここで再び記載されない。

50

【0412】

S 4 1 0 3：第2伝送ユニットは第1データパケットを受信し、第1データパケットを第2伝送ユニットのバッファに格納する。

【0413】

任意に、ステップS 4 1 0 3について、図27A及び図28に示されるステップ1-3で記載される関連する内容を参照されたく、あるいは、図29A及び図30に示されるステップ2-3で記載される関連する内容を参照されたい。詳細はここで再び記載されない。

【0414】

バッファは、第1伝送ユニット及び第2伝送ユニットの夫々で構成され、データパケットがバッファリングされる必要があるとき、データパケットは各々のバッファにバッファリングされる。

10

【0415】

S 4 1 0 4：タイマが満了しておらず、第1伝送ユニットのバッファ内の残りの自由空間のサイズが、送信されるべき第2データパケットのサイズ以上である場合に、第1伝送ユニットは、第2データパケットを第2伝送ユニットへ送信し、タイマを再起動する。

【0416】

S 4 1 0 5：第2伝送ユニットは第2データパケットを受信し、第2データパケットを第2伝送ユニットのバッファに格納する。

【0417】

いくつかの実施形態で、ステップS 4 1 0 4及びステップS 4 1 0 5で、第1伝送ユニットのバッファ内の残り空間のサイズが、次に送信されるべきデータパケットをバッファリングするために使用され得る場合に、データパケットは引き続き送信される。更に、タイマは、第1伝送ユニットのデータリンクレイヤで構成される。データパケットが送信されるたびに、タイマは、全てのデータパケットが送信されるまで、計時を再開するようリフレッシュされる。

20

【0418】

任意に、第1伝送ユニットは、図27Aから図30で送信器によって実行されるステップを実行するよう更に構成され、第2伝送ユニットは、図27Aから図30で受信によって実行されるステップを実行するよう更に構成される。詳細はここで再び記載されない。

【0419】

このようにして、第1伝送ユニットは、第2伝送ユニットが応答信号フィードバックすることを待たずに、後続のデータパケットを送信するためにバッファ（buffer）メカニズムを使用し、それによってデータ伝送効率を改善する。

30

【0420】

ステップS 4 1 0 3及びステップS 4 1 0 4を実行する順序は、本願のこの実施形態で特に制限されない、ことが留意されるべきである。例えば、ステップS 4 1 0 4が最初に実行され、次いでステップS 4 1 0 3が実行される。具体的に言えば、第2伝送ユニットが第1データパケットを受信しないとき、第1伝送ユニットは次のデータパケットを送信してよい。

【0421】

上記は、本願の実施形態で提供されるデータ伝送方法について詳細に記載してきた。以下は、図42を参照して、本願の実施形態で提供されるデータ伝送装置について詳細に記載する。

40

【0422】

可能な設計において、図42は、本願のこの実施形態に係るデータ伝送装置の構造の模式図である。データ伝送装置は、上記の方法の実施形態で記録された方法を実装するよう構成されてよい。例えば、図42に示されるように、データ伝送装置4200は処理モジュール4201及びトランシーバモジュール4202を含む。

【0423】

任意に、処理モジュール4201は、データ伝送装置4200が図40のステップS 4

50

001及びステップS4002を実行するのを助けるよう、並びに／又はデータ伝送装置4200が図41のステップS4101及び／若しくはここで記載される技術の他のプロセスを実行するのを助けるよう構成される。

【0424】

任意に、トランシーバモジュール4202は、データ伝送装置4200が図40のステップS4003を実行するのを助けるよう、並びに／又は図41のステップS4102及びステップS4104及び／又はここで記載される技術の他のプロセスを実行するのを助けるよう構成される。

【0425】

方法の実施形態におけるステップの全ての関連する内容は、対応する機能モジュールの機能の説明で引用されてよい。詳細はここで再び記載されない。

【0426】

任意に、図42に示されるデータ伝送装置4200は、記憶ユニット（図42に図示せず）を更に含んでもよく、記憶ユニットはプログラム又は命令を記憶する。処理モジュール4201及びトランシーバモジュール4202がプログラム又は命令を実行すると、図42に示されるデータ伝送装置4200は、方法の実施形態におけるデータ伝送方法を実行することができる。

【0427】

任意に、トランシーバモジュールは、受信モジュール及び送信モジュールを含んでもよい。受信モジュールは、第2伝送ユニットによって送信されたフィードバック信号を受信するよう構成される。送信モジュールは、データを第2伝送ユニットへ送信するよう構成される。トランシーバモジュールの具体的な実施は、本願のこの実施形態で特に制限されない。

【0428】

図42に示されるデータ伝送装置4200の技術的效果については、方法の実施形態におけるデータ伝送方法の技術的效果を参照されたい。詳細はここで再び記載されない。

【0429】

本願の実施形態は、プロセッサを含むチップシステムを更に提供する。プロセッサはメモリへ結合され、メモリはプログラム又は命令を記憶するよう構成され、プログラム又は命令がプロセッサによって実行されると、チップシステムは、上記の方法の実施形態のいずれか1つにおける方法を実施することができる。

【0430】

任意に、チップシステムには1つ以上のプロセッサが存在してもよい。プロセッサは、ハードウェア又はソフトウェアによって実施されてもよい。ハードウェアによって実施される場合に、プロセッサはロジック回路、集積回路、などであってよい。ソフトウェアによって実施される場合に、プロセッサは汎用プロセッサであってよく、メモリに記憶されているソフトウェアコードを読み出すことによって実施される。

【0431】

任意に、チップシステムには1つ以上のメモリも存在してよい。メモリはプロセッサと一体化されてよく、あるいは、プロセッサとは別に配置されてもよい。これは、本願の実施形態で制限されない。例えば、メモリは非一時的なプロセッサ、リードオンリーメモリROMであってよい。メモリ及びプロセッサは、同じチップ上に集積されてよく、あるいは、異なるチップ上に別々に配置されてもよい。メモリのタイプ並びにメモリ及びプロセッサをセットする方法は、本願の実施形態で特に制限されない。

【0432】

例えば、チップシステムは、フィールド・プログラマブル・ゲート・アレイ（field programmable gate array, FPGA）、特定用途向け集積回路（application-specific integrated circuit, ASIC）、システム・オン・チップ（system on chip, SoC）、中央演算処理装置（central processing unit, CPU）、ネットワークプロセッサ（network processor, NP）、デジタル信号プロセッサ（digital signal pr

10

20

30

40

50

ocessor, DSP)、マイクロコントローラユニット (micro controller unit、MCU)、若しくはプログラム可能ロジックデバイス (programmable logic device, PLD)、又は他の集積チップであってよい。

【0433】

上記の方法の実施形態におけるステップは、プロセッサ内のハードウェア集積論理回路を使用することによって、又はソフトウェアの形をとる命令を使用することによって、実施されてよい、ことが理解されるべきである。本願の実施形態を参照して開示されている方法のステップは、ハードウェアプロセッサによって直接実行されてよく、あるいは、プロセッサにおけるハードウェアとソフトウェアモジュールとの組み合わせによって実行されてもよい。

10

【0434】

本願の実施形態は、上記の通信装置によって使用される命令を記憶するよう構成された記憶媒体を更に提供する。

【0435】

本願の実施形態は、コンピュータ可読記憶媒体を更に提供する。コンピュータ可読記憶媒体はコンピュータ命令を記憶する。コンピュータ命令がサーバで実行されると、サーバは、上記の関連する方法ステップを実行して、上記の実施形態におけるデータ伝送方法を実施することができる。

【0436】

本願の実施形態は、コンピュータプログラム製品を更に提供する。コンピュータプログラム製品がコンピュータで実行されると、コンピュータは、上記の関連するステップを実行して、上記の実施形態におけるデータ伝送方法を実施することができる。

20

【0437】

更に、本願の実施形態は、装置を更に提供する。装置は、具体的に、コンポーネント又はモジュールであってよく、装置は、互いに接続されている1つ以上のプロセッサ及びメモリを含んでよい。メモリはコンピュータプログラムを記憶するよう構成され、1つ以上のコンピュータプログラムは命令を含む。命令が1つ以上のプロセッサによって実行されると、装置は、上記の方法の実施形態におけるデータ伝送方法を実行することができる。

【0438】

本願の実施形態で提供される装置、コンピュータ可読記憶媒体、コンピュータプログラム製品、又はチップは、上記で提供された対応する方法を実行するよう構成される。従って、達成することができる有利な効果については、上記で提供された対応する方法における有利な効果を参照されたい。詳細はここで再び記載されない。

30

【0439】

本願で開示される内容と組み合わせて記載される方法及びアルゴリズムステップは、ハードウェアによって実施されてよく、あるいは、ソフトウェア命令を実行することによってプロセッサによって実施されてもよい。ソフトウェア命令は、対応するソフトウェアモジュールを含んでよい。ソフトウェアモジュールは、ランダムアクセスメモリ (random access memory, RAM)、フラッシュメモリ、リードオンリーメモリ (read-only memory, ROM)、消去可能なプログラム可能リードオンリーメモリ (erasable programmable ROM, EPROM)、電氣的消去可能なプログラム可能リードオンリーメモリ (electrically EPROM, EEPROM)、レジスタ、ハードディスク、リムーバブルハードディスク、コンパクトディスク型リードオンリーメモリ (CD-ROM)、又は当該技術でよく知られている任意の他の形式の記憶媒体に記憶されてもよい。例えば、記憶媒体はプロセッサへ結合され、それにより、プロセッサは記憶媒体から情報を読み出し、記憶媒体に情報を書き込むことができる。確かに、記憶媒体は、代替的に、プロセッサのコンポーネントであってもよい。プロセッサ及び記憶媒体は、特定用途向け集積回路 (application-specific integrated circuit, ASIC) に置かれてもよい。

40

【0440】

実施の記載に基づいて、当業者には当然に、便宜上、且つ簡潔な記載のために、上記の

50

機能モジュールへの分割は、単に、記載のための例として使用されている。実際のアプリケーション中では、機能は、要件に基づいて実施のために異なる機能モジュールに割り当てられてもよい。換言すれば、装置の内部構造は、上述されている機能の全部又は一部を実施するよう異なる機能モジュールに分けられる。上記のシステム、装置、及びユニットの詳細な作動プロセスについては、上記の方法の実施形態における対応するプロセスを参照されたく、詳細はここで再び記載されない。

【0441】

本願で提供されるいくつかの実施形態で、開示されている方法は他の様態で実施されてもよい、ことが理解されるべきである。例えば、上記の装置の実施形態は例に過ぎない。例えば、モジュール又はユニット分割は、論理的な機能分割に過ぎない。実際の実施中、他の分割方式が使用されてもよい。例えば、複数のユニット又はコンポーネントは、他のシステム2結合又は一体化されてもよく、あるいは、いくつかの特徴は無視されても又は実行されなくてもよい。更に、表示又は議論されている相互結合又は直接の結合若しくは通信接続は、いくつかのインターフェースにより実施されてもよい。モジュール又はユニット間の間接的な結合又は通信接続は、電気形式、機械形式、又は他の形式で実施されてよい。

10

【0442】

別個の部分として記載されているユニットは、物理的に分離していてもいなくてもよく、ユニットとして表示されている部分は、物理ユニットであってもなくてもよく、1つの場所に位置してよく、又は複数のネットワークユニットに分布してもよい。一部又は全部のユニットは、実施形態の解決法の目的を達成するよう実際の要件に基づいて選択されてよい。

20

【0443】

更に、本願の実施形態における機能ユニットは、1つの処理ユニットに一体化されてよく、あるいは、ユニットの夫々は物理的に単独で存在してよく、あるいは、2つ以上のユニットは1つのユニットに一体化されてもよい。一体化されたユニットは、ハードウェアの形で実施されてよく、あるいは、ソフトウェア機能ユニットの形で実施されてもよい。

【0444】

一体化されたユニットがソフトウェア機能ユニットの形で実施され、独立した製品として販売又は使用される場合に、一体化されたユニットは、コンピュータ可読記憶媒体に記憶されてもよい。そのような理解に基づき、本願の技術的解決法は本質的に、あるいは、従来技術に寄与する部分、又は技術的解決法の全部若しくは一部は、ソフトウェア製品の形で実施されてよい。コンピュータソフトウェア製品は、記憶媒体に記憶され、コンピュータデバイス（パーソナルコンピュータ、サーバ、又はネットワークデバイスであってよい）又はプロセッサ（processor）に、本願の実施形態で記載される方法のステップの全部又は一部を実行するように指示するためのいくつかの命令を含む。記憶媒体は、USBフラッシュドライブ、リムーバブルハードディスク、リードオンリーメモリ（read-only memory, ROM）、ランダムアクセスメモリ（random access memory, RAM）、磁気ディスク、または光ディスクなどの、プログラムコードを記憶することができる任意の媒体を含む。

30

【0445】

上記の説明は、本願の具体的な実施に過ぎず、本願の実施形態の保護範囲を制限する意図はない。本願の実施形態で開示されている技術的範囲内にある如何なる変形又は置換も、本願の実施形態の保護範囲内にあるべきである。従って、本願の保護範囲は、特許請求の範囲の保護範囲に従うべきである。

40

【0446】

本願は、2020年11月12日付けで中国国家知識産権局に出願された、発明の名称が「NEW STORAGE DATA TRANSMISSION STRUCTURE」である中国特許出願第202011263644.1号、及び2020年12月17日付けで中国国家知識産権局に出願された、発明の名称が「DATA TRANSMISSION METHOD AND ELECTRO

50

「NIC DEVICE」である中国特許出願第202011496824.4号に対する優先権を主張するものである。これらの中国出願は、それらの全文を参照により本願に援用される。

【図面】

【図 1】

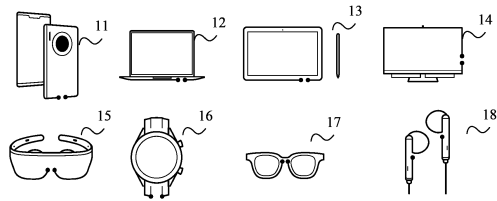


FIG. 1

【図 2】

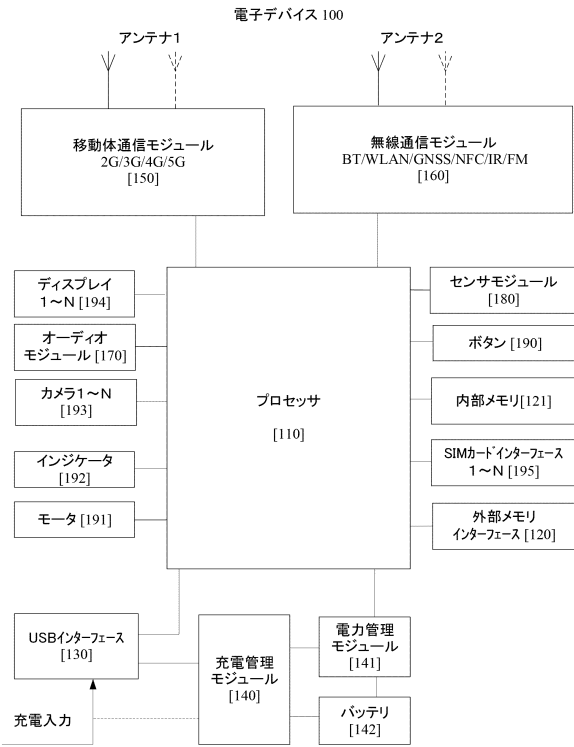


FIG. 2

【図 3 A】

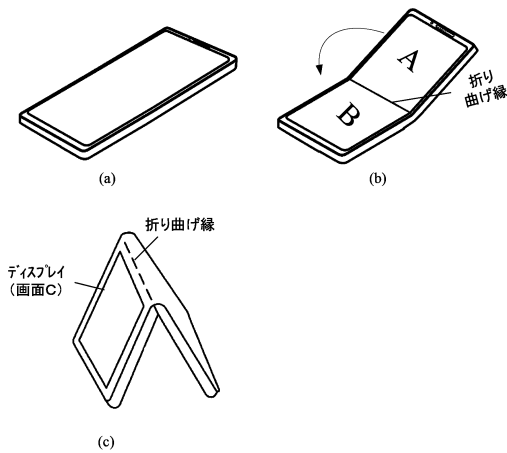


FIG. 3A

【図 3 B】

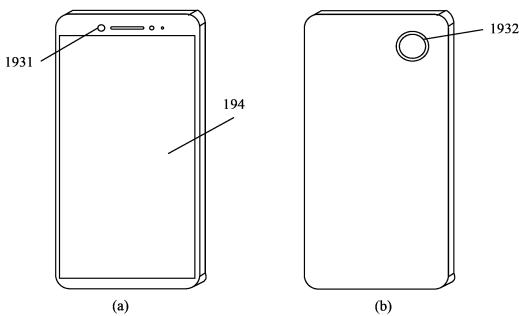


FIG. 3B

10

20

30

40

50

【図 4 A (a)】

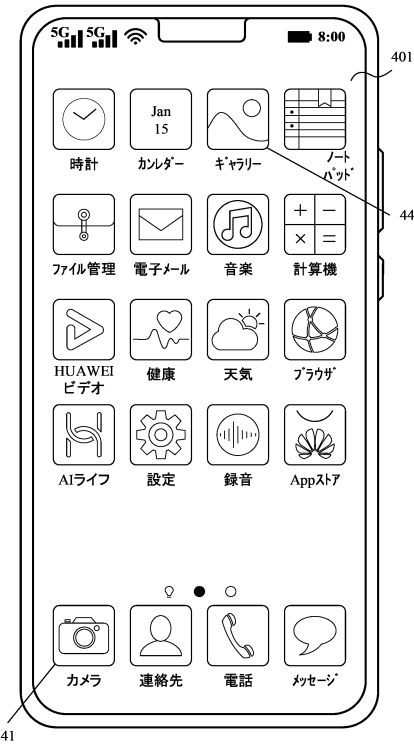


FIG. 4A(a)

【図 4 A (b)】

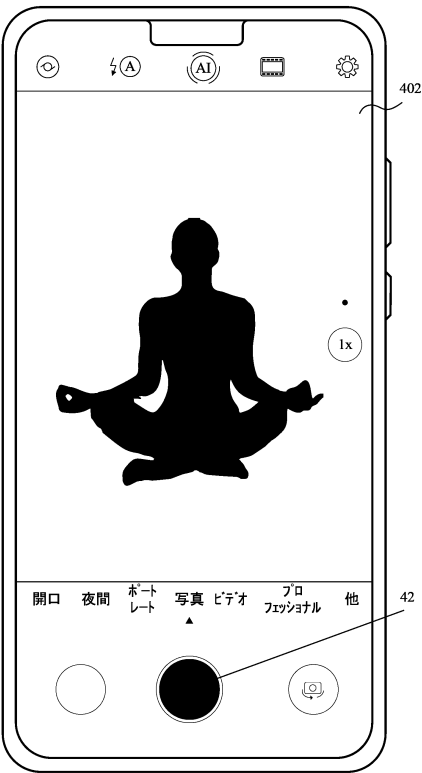


FIG. 4A(b)

【図 4 A (c)】



FIG. 4A(c)

【図 4 B (a)】

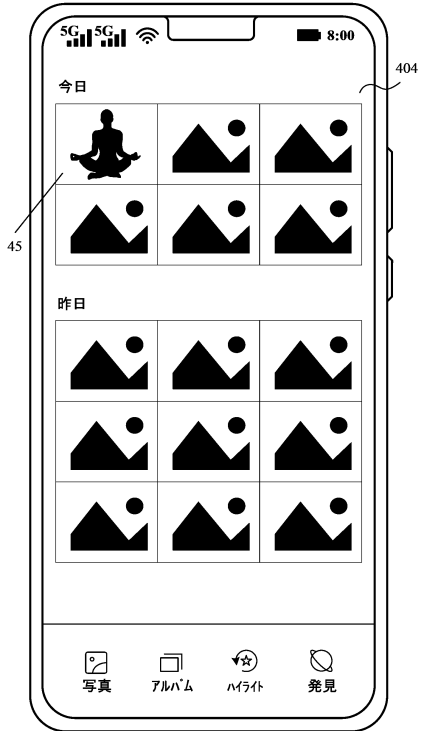


FIG. 4B(a)

10

20

30

40

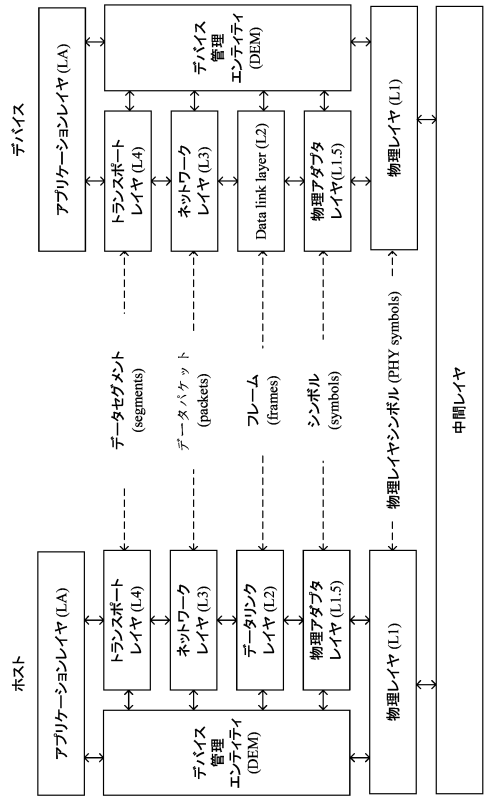
50

【図 4 B (b)】



FIG. 4B(b)

【図 5】



10

20

【図 6】

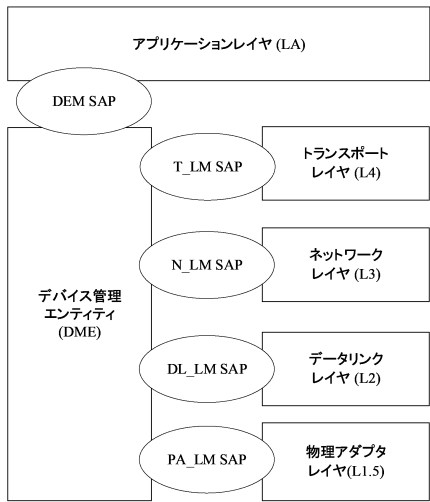


FIG. 6

【図 7】

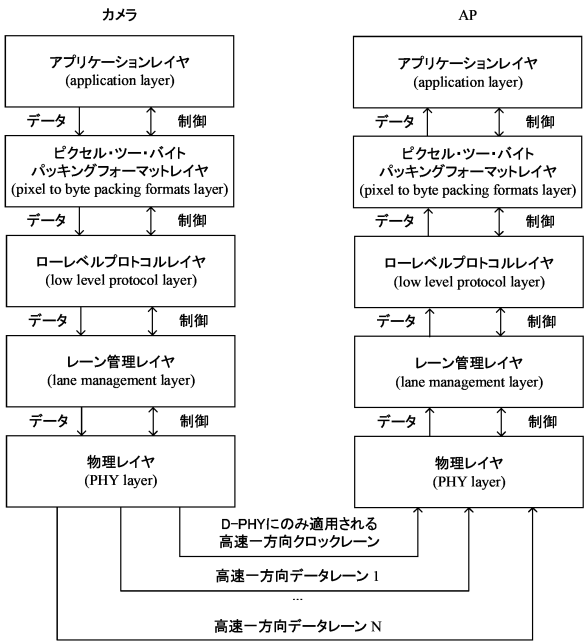


FIG. 7

30

40

50

【圖 8】

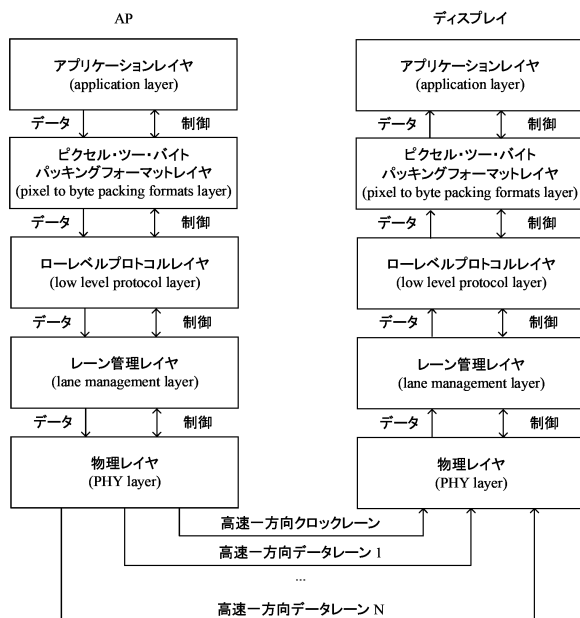


FIG. 8

【圖 9】

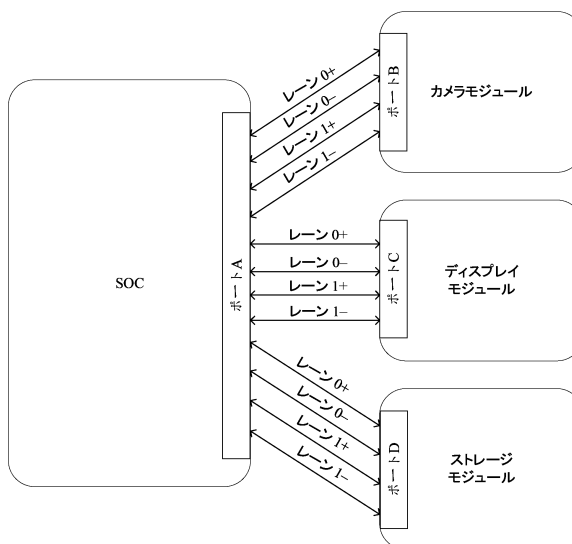


FIG. 9

10

20

【図 10】

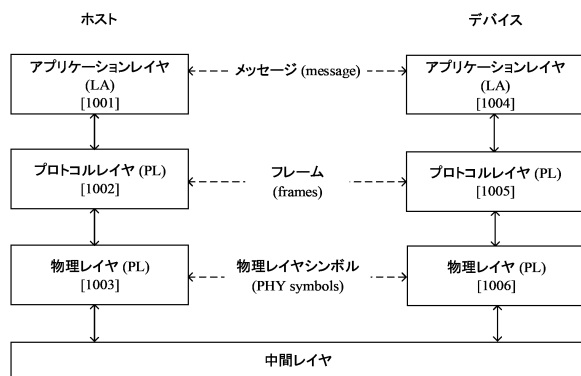


FIG. 10

【図 1 1】

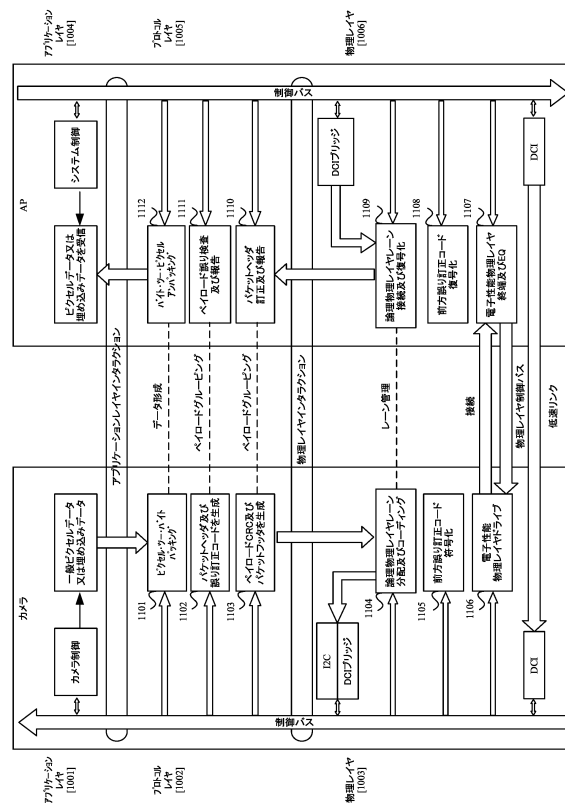


FIG. 11

30

40

50

【図 12】

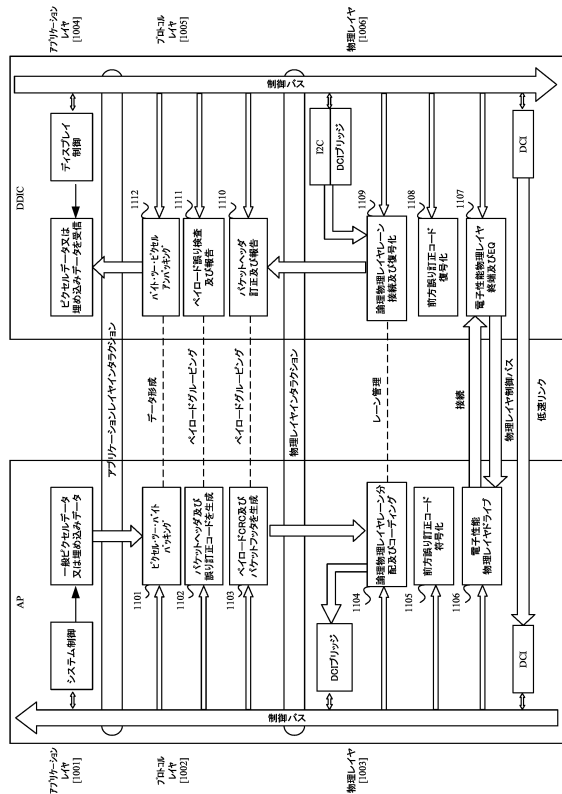


FIG. 12

【図 13】

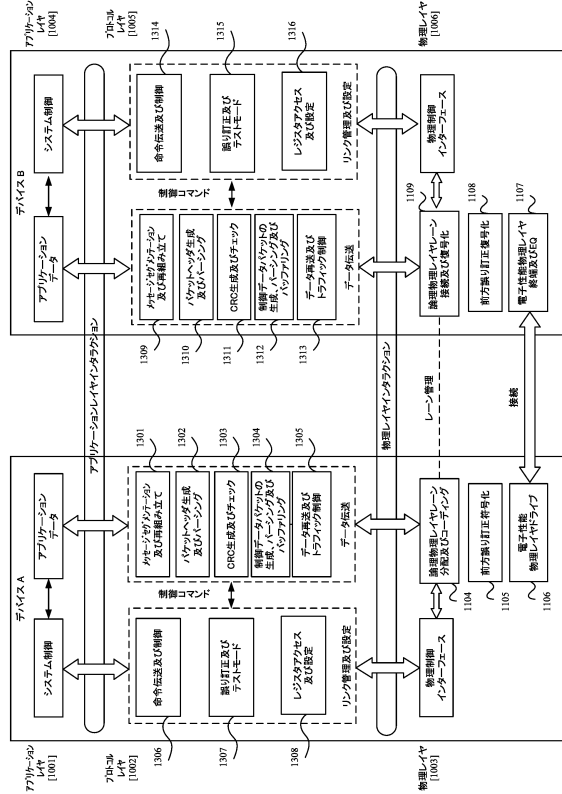


FIG. 13

【図 14】

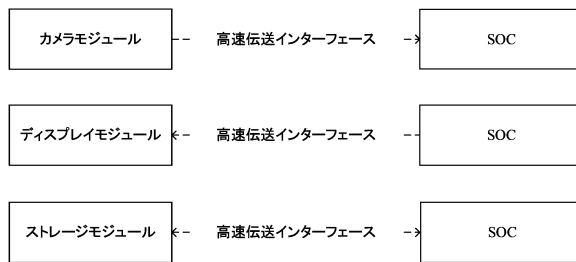
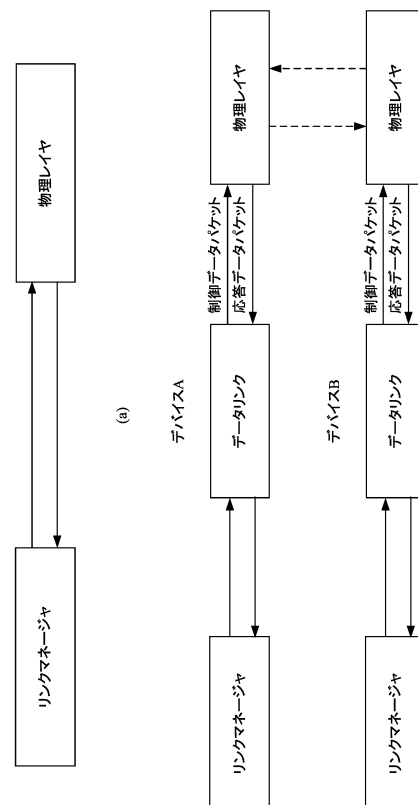


FIG. 14

【図 15】

FIG. 15
(b)

【図 16】

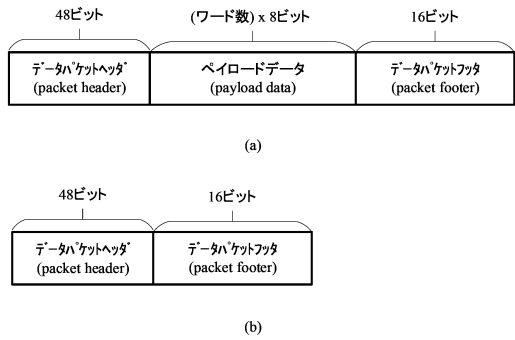


FIG. 16

【図 17】

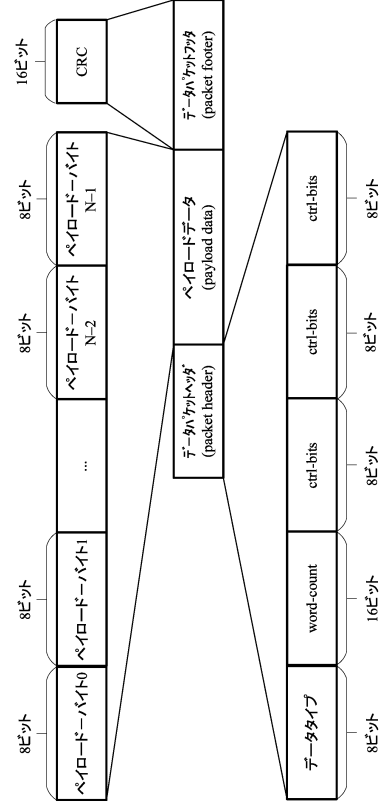


FIG. 17

【図 18】

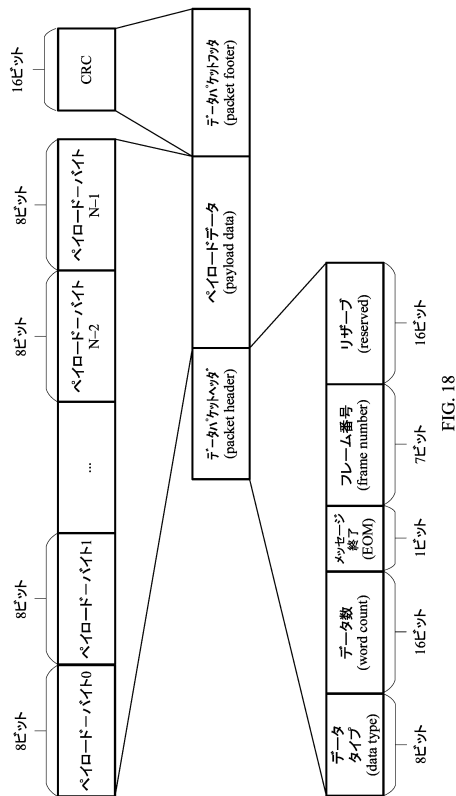


FIG. 18

【図 19】

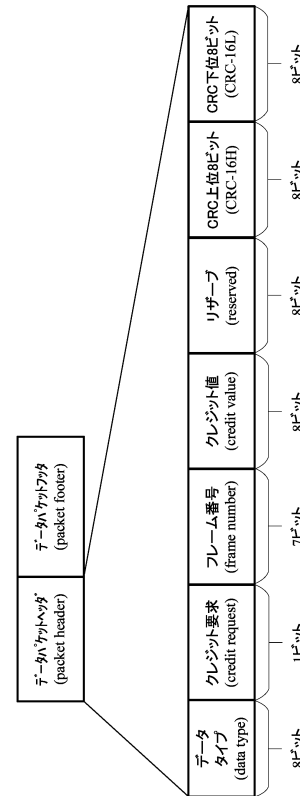


FIG. 19

10

20

30

40

50

【図 20】

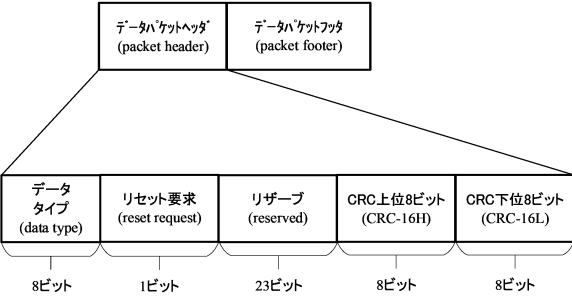


FIG. 20

【図 21】

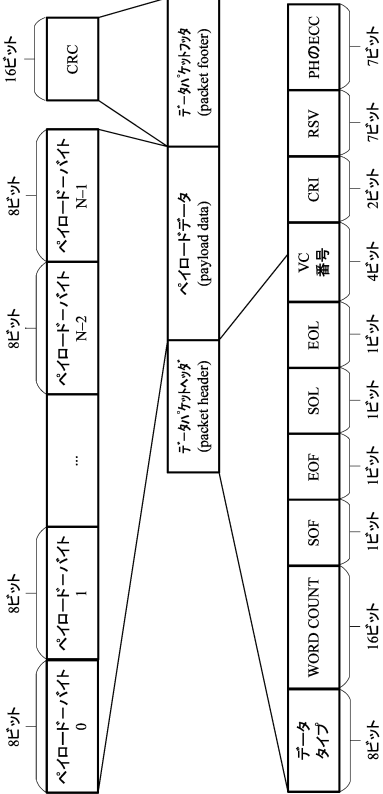


FIG. 21

【図 22】

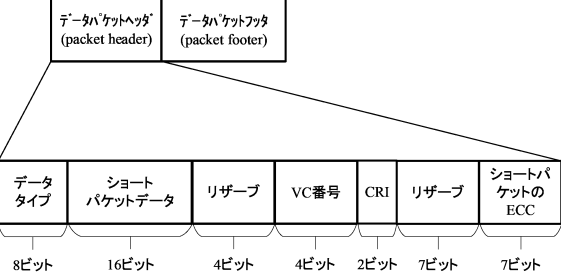


FIG. 22

【図 23】

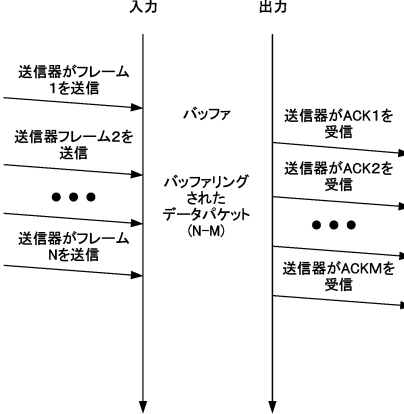


FIG. 23

【図 2 4】

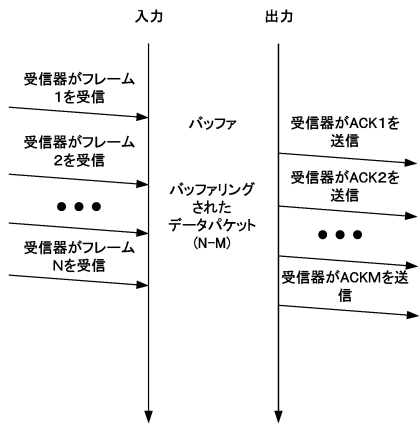


FIG. 24

【図 2 5】

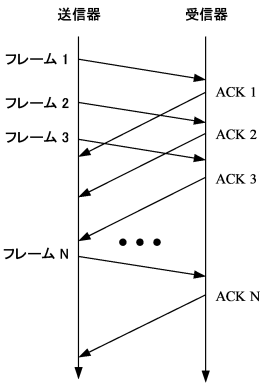


FIG. 25

【図 2 6】

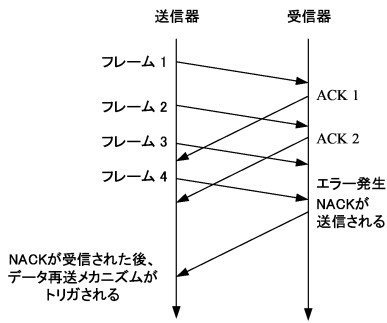


FIG. 26

【図 2 7 A】

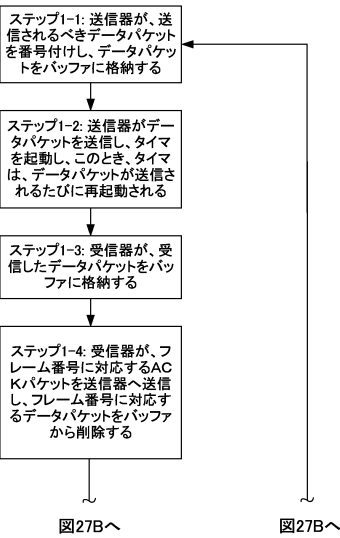


FIG. 27A

【図 27 B】

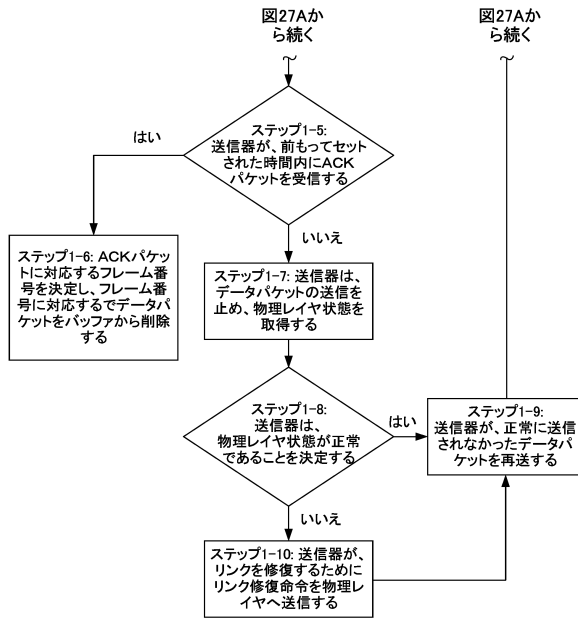


FIG. 27B

【図 28】

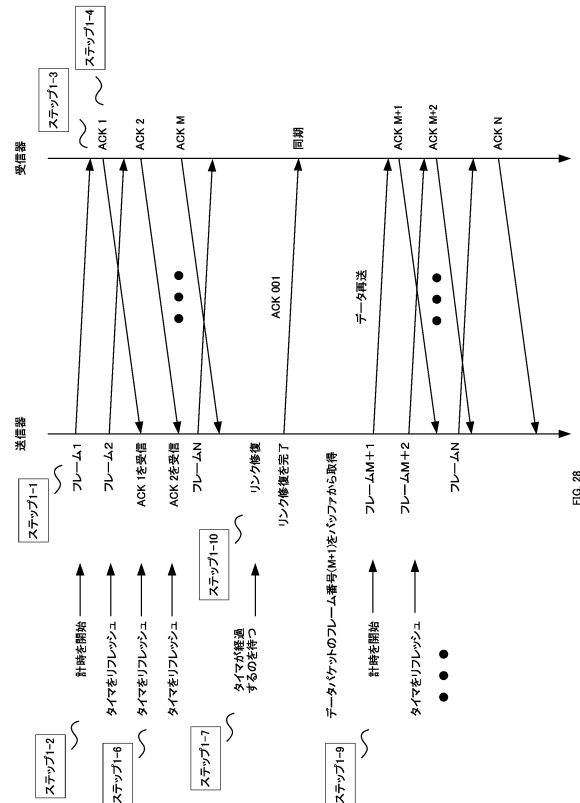


FIG. 28

【図 29 A】

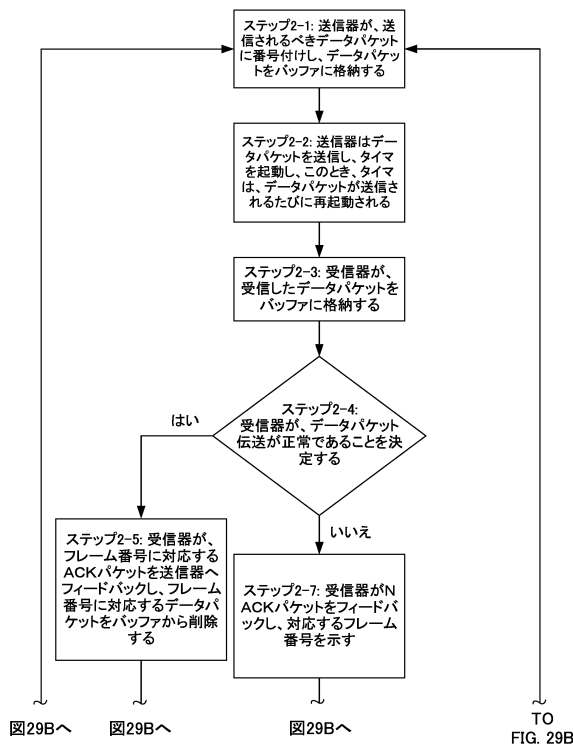


FIG. 29A

【図 29 B】

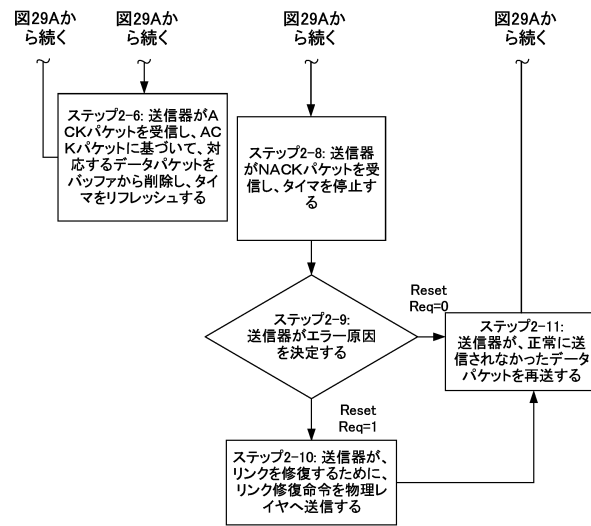


FIG. 29B

10

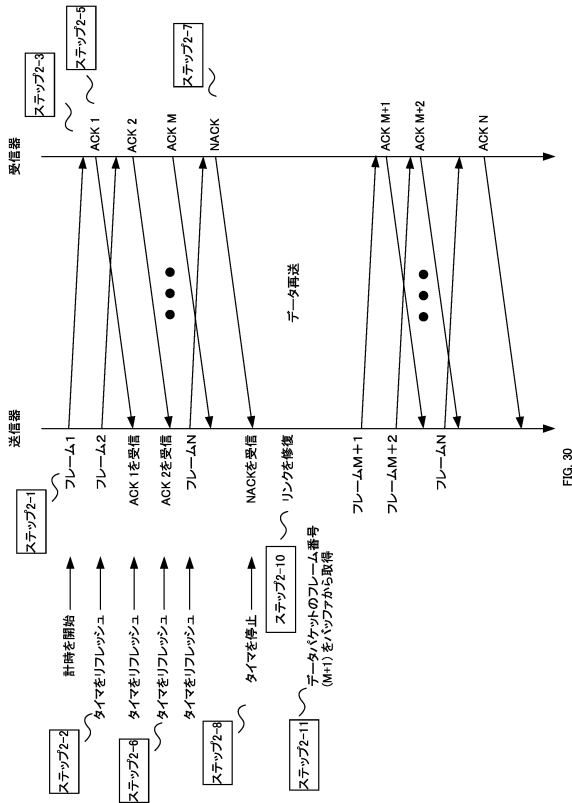
20

30

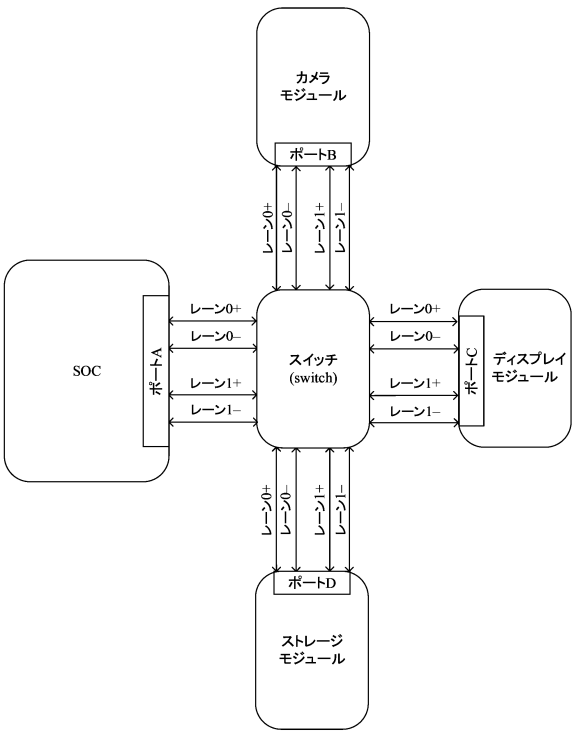
40

50

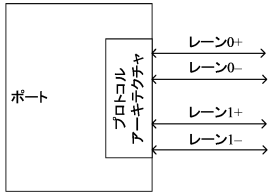
【図 30】



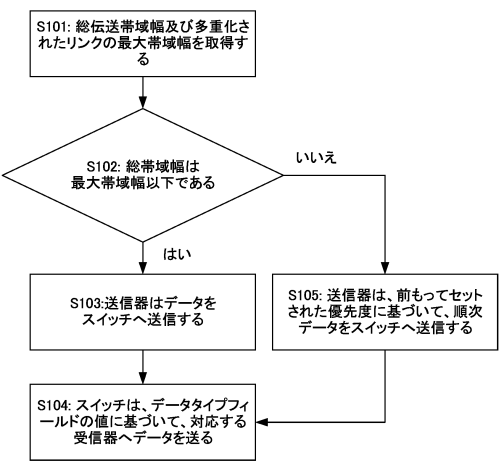
【図 31】



【図 32】



【図 33】



10

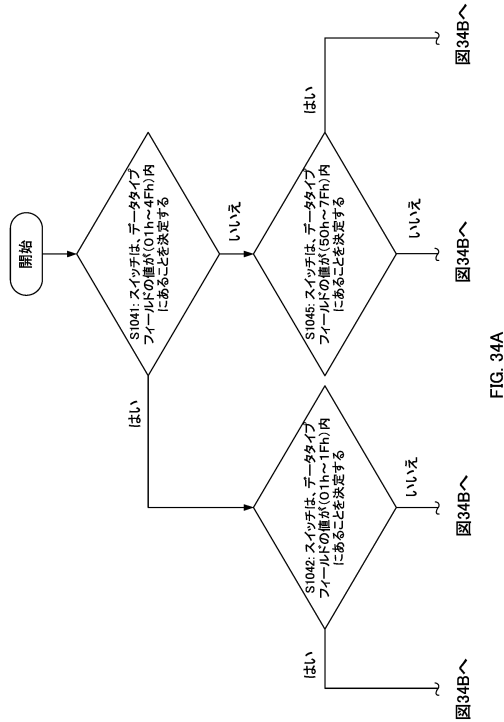
20

30

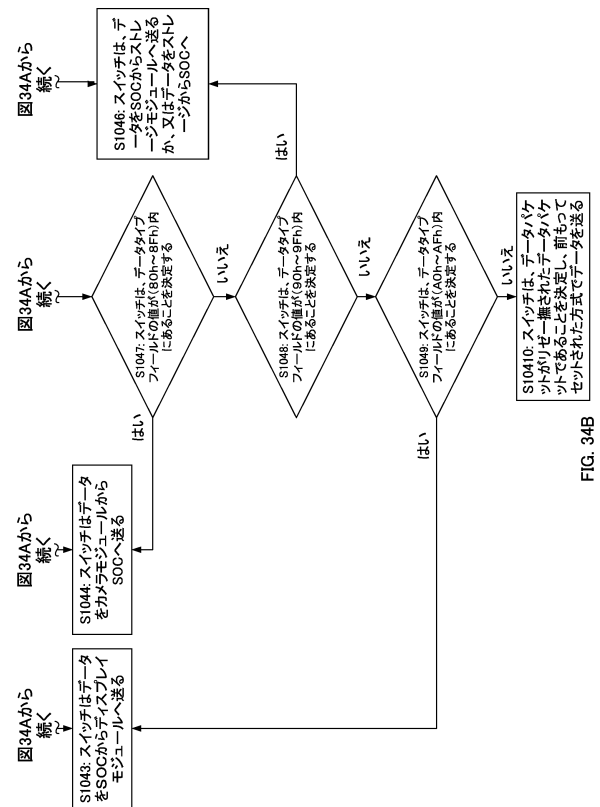
40

50

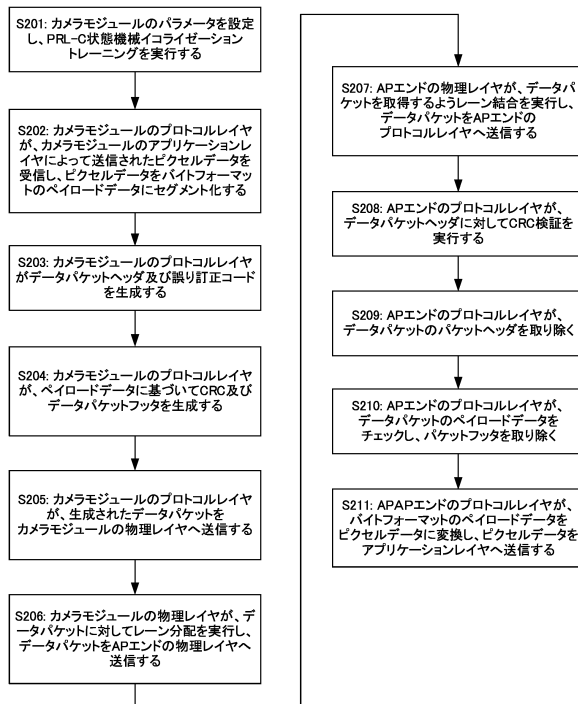
【図 3 4 A】



【図 3 4 B】



【図 3 5】



【図 3 6】

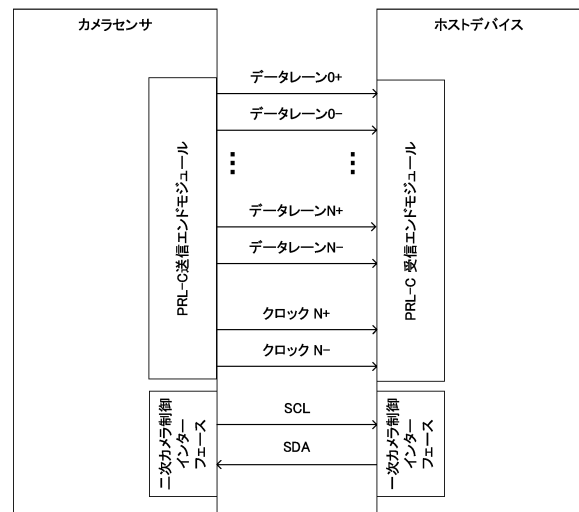


FIG. 35

FIG. 36

10

20

30

40

50

【図 37】

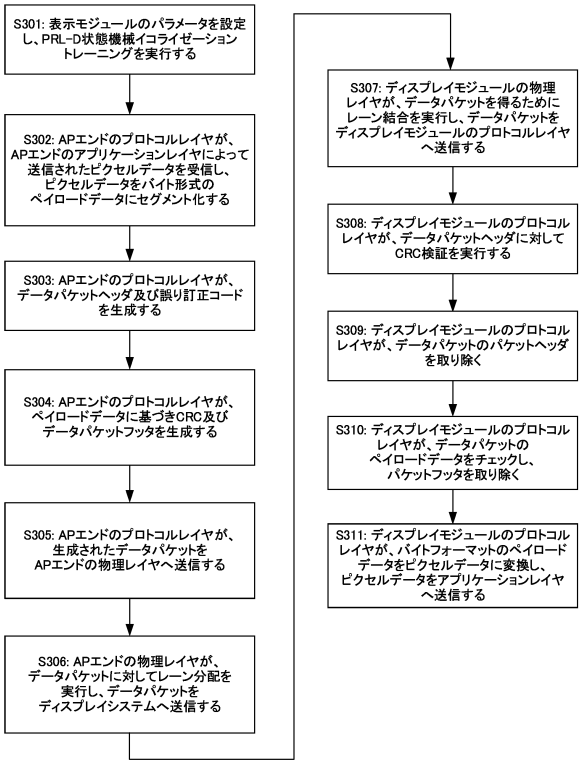


FIG. 37

【図 38】

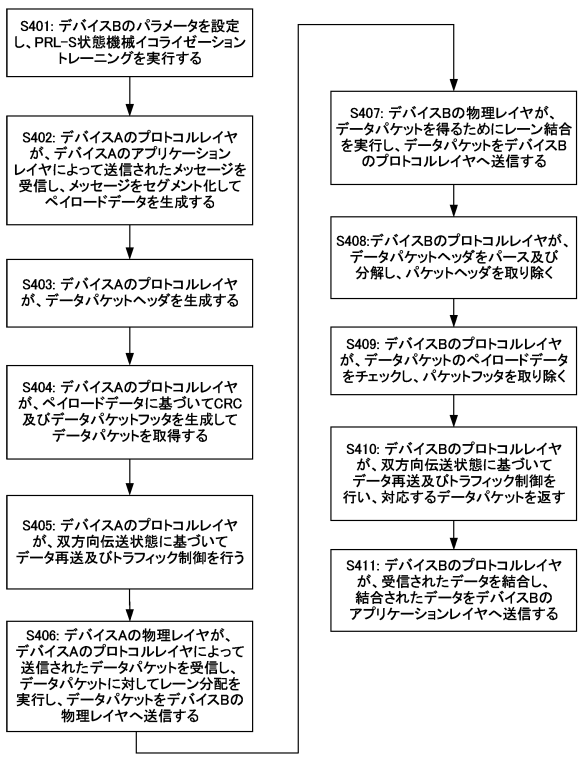


FIG. 38

【図 39】

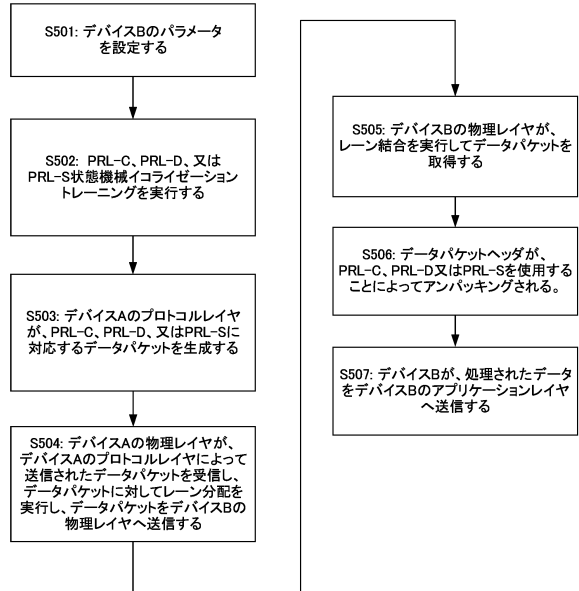


FIG. 39

【図 40】

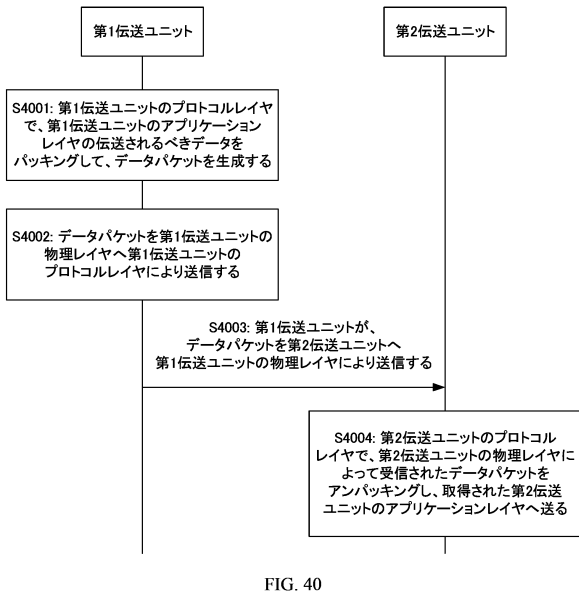


FIG. 40

10

20

30

40

50

【図 4 1】

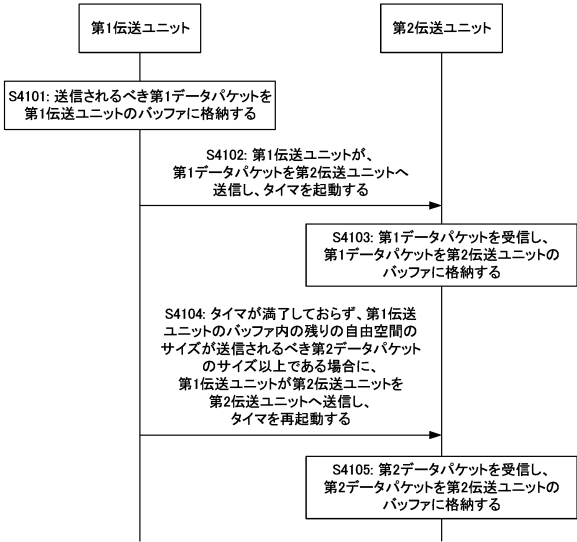


FIG. 41

【図 4 2】

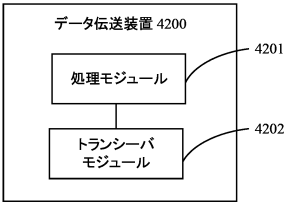


FIG. 42

10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

中国(CN)

(74)代理人 100070150

弁理士 伊東 忠彦

(74)代理人 100135079

弁理士 宮崎 修

(72)発明者 パン, インハイ

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 ファン, マオビン

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 チャン, ミン

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 ツァオ, シアオウエン

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 ワン, ホンリ

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 ドウ, スチン

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

(72)発明者 ユエ, ペイユイ

中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホァウ
エイ・アドミニストレーション・ビルディング

審査官 白井 亮

(56)参考文献 国際公開第2020/166378 (WO, A1)

国際公開第2020/129685 (WO, A1)

特表2016-540398 (JP, A)

米国特許出願公開第2018/0295555 (US, A1)

中国特許出願公開第106657136 (CN, A)

ジョナ・ティル・ジョンソン, フレーム・リレー製品選択のポイント, 日経コンピュータ
, 1992年07月13日, 第286号, p. 193-205

(58)調査した分野 (Int.Cl., DB名)

H04L 67/06