



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0063243
(43) 공개일자 2013년06월14일

(51) 국제특허분류(Int. Cl.)
G11C 16/10 (2006.01) *G11C 16/34* (2006.01)
 (21) 출원번호 10-2011-0129661
 (22) 출원일자 2011년12월06일
 심사청구일자 2011년12월06일
 (71) 출원인
 주식회사 디에이아이오
 경기도 성남시 분당구 황새울로200번길 36, 동부
 루트빌딩 1106호 (수내동)
 (72) 발명자
 황선모
 경기도 수원시 팔달구 동말로38번길 5 (화서동)
 (74) 대리인
 박영우

전체 청구항 수 : 총 8 항

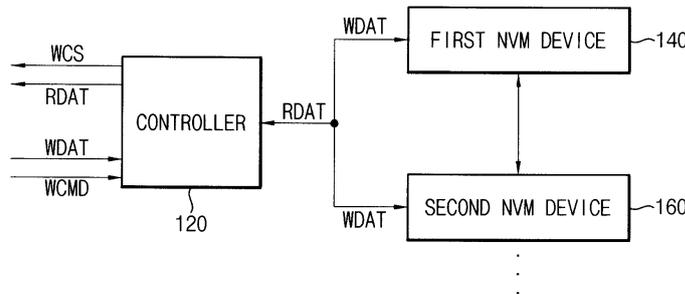
(54) 발명의 명칭 비휘발성 메모리 시스템 및 그 구성 방법

(57) 요약

비휘발성 메모리 시스템은 제 1 비휘발성 메모리 장치, 제 1 비휘발성 메모리 장치에 비하여 저속으로 쓰기 동작을 수행하고 제 1 비휘발성 메모리 장치와 이중인 적어도 하나 이상의 제 2 비휘발성 메모리 장치, 및 쓰기 명령 신호에 기초하여 제 1 및 제 2 비휘발성 메모리 장치들이 호스트로부터 입력되는 데이터에 대한 쓰기 동작을 동시에 수행하도록 제어하고, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하면, 호스트에 쓰기 완료 신호를 출력하는 컨트롤러를 포함한다. 이에, 비휘발성 메모리 시스템은 고속으로 동작할 수 있고, 서든 파워 오프 발생시 데이터 유실을 방지할 수 있다.

대표도 - 도1

100



특허청구의 범위

청구항 1

제 1 비휘발성 메모리 장치;

상기 제 1 비휘발성 메모리 장치에 비하여 지속적으로 쓰기 동작을 수행하고, 상기 제 1 비휘발성 메모리 장치와 이종인 제 2 비휘발성 메모리 장치; 및

쓰기 명령 신호에 기초하여 상기 제 1 및 제 2 비휘발성 메모리 장치들이 호스트(host)로부터 입력되는 데이터에 대한 쓰기 동작을 동시에 수행하도록 제어하고, 상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하면, 상기 호스트에 쓰기 완료 신호를 출력하는 컨트롤러를 포함하는 비휘발성 메모리 시스템.

청구항 2

제 1 항에 있어서, 상기 제 1 비휘발성 메모리 장치가 상기 쓰기 동작을 완료하여 상기 컨트롤러가 상기 쓰기 완료 신호를 출력한 이후에도, 상기 제 2 비휘발성 메모리 장치는 상기 쓰기 동작을 완료하는 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 3

제 2 항에 있어서, 상기 제 2 비휘발성 메모리 장치가 상기 쓰기 동작을 수행하는 도중에 서든 파워 오프(sudden power off)가 발생하면, 상기 제 2 비휘발성 메모리 장치는 상기 제 1 비휘발성 메모리 장치에 쓰여진 상기 데이터에 기초하여 상기 쓰기 동작을 완료하는 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 4

제 1 항에 있어서, 상기 제 1 비휘발성 메모리 장치는 덮어 쓰기 동작(overwrite operation)을 수행할 수 있는 비휘발성 메모리 장치인 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 5

제 4 항에 있어서, 상기 제 1 비휘발성 메모리 장치는 피램(Phase-change Random Access Memory; PRAM) 장치이고, 상기 제 2 비휘발성 메모리 장치는 낸드 플래시 메모리(NAND flash memory) 장치인 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 6

제 5 항에 있어서, 임베디드 멀티미디어 카드(Embedded Multi Media Card; EMMC)로 제조되는 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 7

제 1 항에 있어서, 상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크(polling check) 방식 또는 라운드 로빈 시그널링(round robin signaling) 방식으로 수행되는 것을 특징으로 하는 비휘발성 메모리 시스템.

청구항 8

쓰기 명령 신호에 기초하여 호스트로부터 데이터를 입력받는 단계;

제 1 비휘발성 메모리 장치와 상기 제 1 비휘발성 메모리 장치에 비하여 지속적으로 쓰기 동작을 수행하는 제 2 비휘발성 메모리 장치로 하여금 상기 데이터에 대한 쓰기 동작을 동시에 수행시키는 단계;

상기 제 1 및 제 2 비휘발성 메모리 장치가 상기 쓰기 동작을 완료하였는지 여부를 판단하는 단계; 및

상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하면 상기 호스트에 쓰기

완료 신호를 출력하는 단계를 포함하는 비휘발성 메모리 시스템의 프로그램 방법.

명세서

기술분야

- [0001] 본 발명은 반도체 메모리 시스템에 관한 것으로, 보다 상세하게는 이중의 비휘발성 메모리 장치를 구비하는 비휘발성 메모리 시스템 및 이를 프로그램하는 방법에 관한 것이다.

배경기술

- [0002] 반도체 메모리 장치는 전원이 공급되지 않는 상태에서 데이터를 보존할 수 있는지에 따라 휘발성 메모리 장치와 비휘발성 메모리 장치로 구분될 수 있다. 최근에는, 비휘발성 메모리 장치 중에서 낸드 플래시 메모리 장치가 널리 사용되고 있고, 수 비트의 데이터를 저장할 수 있는 멀티 레벨 셀(Multi Level Cell; MLC)을 포함하여 높은 집적도로 제조되고 있다.
- [0003] 그러나, 낸드 플래시 메모리 장치는 덮어 쓰기가 가능하지 않기 때문에, 쓰기 전 이레이즈 동작(erase before write operation)을 블록 단위로 수행해야 하고, 기 설정된 조건 하에서 유효 데이터(valid data)와 무효 데이터(invalid data)를 분류하여 병합하기 위한 병합 동작(merge operation)을 수행해야 하는 등의 여러 제약을 가지고 있다.
- [0004] 따라서, 적어도 하나 이상의 낸드 플래시 메모리 장치를 포함하는 반도체 메모리 시스템은 높은 집적도를 가지고 소형으로 제조될 수 있으나, 낸드 플래시 메모리 장치의 여러 제약(예를 들어, 쓰기 동작) 때문에 고속으로 동작할 수 없고, 쓰기 동작 중에 서든 파워 오프(sudden power off)가 발생하면 데이터가 유실된다는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명의 일 목적은 이중의 비휘발성 메모리 장치들을 구비하여 고속으로 동작할 수 있고, 서든 파워 오프 발생시 데이터 유실을 방지할 수 있는 비휘발성 메모리 시스템을 제공하는 것이다.
- [0006] 본 발명의 다른 목적은 상기 비휘발성 메모리 시스템을 프로그램하는 방법을 제공하는 것이다.
- [0007] 다만, 본 발명의 해결하고자 하는 과제는 이에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

- [0008] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템은 제 1 비휘발성 메모리 장치, 상기 제 1 비휘발성 메모리 장치에 비하여 저속으로 쓰기 동작을 수행하고 상기 제 1 비휘발성 메모리 장치와 이종인(heterogeneous) 제 2 비휘발성 메모리 장치, 및 쓰기 명령 신호에 기초하여 상기 제 1 및 제 2 비휘발성 메모리 장치들이 호스트(host)로부터 입력되는 데이터에 대한 쓰기 동작을 동시에 수행하도록 제어하고, 상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하면, 상기 호스트에 쓰기 완료 신호를 출력하는 컨트롤러를 포함할 수 있다.
- [0009] 일 실시예에 의하면, 상기 제 1 비휘발성 메모리 장치가 상기 쓰기 동작을 완료하여 상기 컨트롤러가 상기 쓰기 완료 신호를 출력한 이후에도, 상기 제 2 비휘발성 메모리 장치는 상기 쓰기 동작을 완료할 수 있다.
- [0010] 일 실시예에 의하면, 상기 제 2 비휘발성 메모리 장치가 상기 쓰기 동작을 수행하는 도중에 서든 파워 오프(sudden power off)가 발생하면, 상기 제 2 비휘발성 메모리 장치는 상기 제 1 비휘발성 메모리 장치에 쓰여진 상기 데이터에 기초하여 상기 쓰기 동작을 완료할 수 있다.
- [0011] 일 실시예에 의하면, 상기 제 1 비휘발성 메모리 장치는 덮어 쓰기 동작(overwrite operation)을 수행할 수 있는 비휘발성 메모리 장치일 수 있다.
- [0012] 일 실시예에 의하면, 상기 제 1 비휘발성 메모리 장치는 피램(Phase-change Random Access Memory; PRAM) 장치이고, 상기 제 2 비휘발성 메모리 장치는 낸드 플래시 메모리(NAND flash memory) 장치일 수 있다.

- [0013] 일 실시예에 의하면, 상기 비휘발성 메모리 시스템은 임베디드 멀티 미디어 카드(Embedded Multi Media Card; EMMC)로 제조될 수 있다.
- [0014] 일 실시예에 의하면, 상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크(polling check) 방식 또는 라운드 로빈 시그널링(round robin signaling) 방식으로 수행될 수 있다.
- [0015] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법은 쓰기 명령 신호에 기초하여 호스트로부터 데이터를 입력받는 단계, 제 1 비휘발성 메모리 장치와 상기 제 1 비휘발성 메모리 장치에 비하여 저속으로 쓰기 동작을 수행하는 제 2 비휘발성 메모리 장치로 하여금 상기 데이터에 대한 쓰기 동작을 동시에 수행시키는 단계, 상기 제 1 및 제 2 비휘발성 메모리 장치가 상기 쓰기 동작을 완료하였는지 여부를 판단하는 단계, 및 상기 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 상기 쓰기 동작을 완료하면 상기 호스트에 쓰기 완료 신호를 출력하는 단계를 포함할 수 있다.

발명의 효과

- [0016] 본 발명의 실시예들에 따른 비휘발성 메모리 시스템 및 이의 프로그램 방법은 호스트로부터 입력되는 데이터에 대한 쓰기 동작을 이종의 비휘발성 메모리 장치들이 동시에 수행하게 하고, 이종의 비휘발성 메모리 장치들 중에서 어느 하나의 쓰기 동작이 완료하면 호스트에 쓰기 완료 신호가 출력되게 함으로써, 사용자로 하여금 고속으로 동작하는 것과 같이 느끼게 할 수 있고, 서든 파워 오프 발생시 이종의 비휘발성 메모리 장치들에 쓰여진 데이터를 서로 비교하여 유실된 데이터를 복구시킬 수 있다. 다만, 본 발명의 효과는 이에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 실시예들에 따른 비휘발성 메모리 시스템을 나타내는 블록도이다.
 도 2a 내지 도 2c는 도 1의 비휘발성 메모리 시스템에서 데이터에 대한 쓰기 동작이 수행되는 일 예를 나타내는 도면들이다.
 도 3a 내지 도 3d는 도 1의 비휘발성 메모리 시스템에서 데이터에 대한 복구 동작이 수행되는 일 예를 나타내는 도면들이다.
 도 4는 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법을 나타내는 순서도이다.
 도 5는 도 4의 비휘발성 메모리 시스템의 프로그램 방법에서 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 완료하였는지 여부를 판단하는 일 예를 나타내는 순서도이다.
 도 6은 도 4의 비휘발성 메모리 시스템의 프로그램 방법에서 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 완료하였는지 여부를 판단하는 다른 예를 나타내는 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.
- [0019] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0020] 제 1, 제 2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 명명될 수 있다.
- [0021] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있

다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

- [0022] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0023] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0024] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0025] 도 1은 본 발명의 실시예들에 따른 비휘발성 메모리 시스템을 나타내는 블록도이다.
- [0026] 도 1을 참조하면, 비휘발성 메모리 시스템(100)은 컨트롤러(120), 제 1 비휘발성 메모리 장치(140) 및 제 2 비휘발성 메모리 장치(160)를 포함할 수 있다. 도 1에서는 1개의 제 1 비휘발성 메모리 장치(140)와 1개의 제 2 비휘발성 메모리 장치(160)가 도시되었지만, 이것은 설명의 편의를 위한 것으로서, 비휘발성 메모리 시스템(100)은 적어도 하나 이상의 제 1 비휘발성 메모리 장치(140)와 적어도 하나 이상의 제 2 비휘발성 메모리 장치(160)를 포함하는 것으로 해석되어야 할 것이다.
- [0027] 제 1 비휘발성 메모리 장치(140)는 쓰기 동작이 고속으로 수행되는 비휘발성 메모리 장치일 수 있고, 제 2 비휘발성 메모리 장치(160)는 쓰기 동작이 저속으로 수행되는 비휘발성 메모리 장치일 수 있다. 즉, 제 1 비휘발성 메모리 장치(140)와 제 2 비휘발성 메모리 장치(160)는 이종의 비휘발성 메모리 장치들에 해당한다. 이 때, 제 1 비휘발성 메모리 장치(140)는 제 2 비휘발성 메모리 장치(160)의 쓰기 동작을 보완하기 위한 것으로서, 호스트(host)로부터 입력되는 데이터(WDAT)는 최종적으로 제 2 비휘발성 메모리 장치(160)에 저장되는 것이다. 따라서, 제 1 비휘발성 메모리 장치(140)는 제 2 비휘발성 메모리 장치(160)에 비하여 쓰기 동작을 고속으로 수행하지만, 저장량의 저장 공간을 가질 수 있다. 그 결과, 비휘발성 메모리 시스템(100)은 저장량의 저장 공간을 갖는 제 1 비휘발성 메모리 장치(140)를 구비함으로써 저비용으로 제조될 수 있고, 고속으로 쓰기 동작을 수행하는 제 1 비휘발성 메모리 장치(140)로 하여금 제 2 비휘발성 메모리 장치(160)의 쓰기 동작을 보완하게 할 수 있다. 일 실시예에서, 제 1 비휘발성 메모리 장치(140)는 고속으로 쓰기 동작을 수행해야 하므로 덮어 쓰기 동작(overwrite operation)을 수행할 수 있는 비휘발성 메모리 장치로 선택될 수 있고, 제 2 비휘발성 메모리 장치(160)는 소형으로 제조되면서도 대용량의 저장 공간을 가질 수 있는 비휘발성 메모리 장치로 선택될 수 있다. 예를 들어, 제 1 비휘발성 메모리 장치(140)는 피램(Phase-change Random Access Memory; PRAM) 장치로 선택될 수 있고, 제 2 비휘발성 메모리 장치(160)는 낸드 플래시 메모리(NAND flash memory) 장치로 선택될 수 있다. 다만, 이것은 하나의 예시로서 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)의 종류가 이에 한정되지는 않는다.
- [0028] 컨트롤러(120)는 쓰기 명령 신호(WCMD)에 기초하여 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)이 호스트로부터 입력되는 데이터(WDAT)에 대한 쓰기 동작을 동시에 수행하도록 제어하고, 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 중에서 어느 하나가 쓰기 동작을 완료하면 호스트에 쓰기 완료 신호(WCS)를 출력할 수 있다. 상술한 바와 같이, 제 1 비휘발성 메모리 장치(140)가 고속으로 쓰기 동작을 수행하는 비휘발성 메모리 장치로 선택되고, 제 2 비휘발성 메모리 장치(160)가 저속으로 쓰기 동작을 수행하는 비휘발성 메모리 장치로 선택되기 때문에, 제 1 비휘발성 메모리 장치(140)가 제 2 비휘발성 메모리 장치(160)에 비해 쓰기 동작을 먼저 완료하는 것이 일반적이다. 그러나, 데이터 패턴에 따라 제 1 비휘발성 메모리 장치(140)보다 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 먼저 완료할 수도 있는 것이므로, 본 발명은 제 2 비휘발성 메모리 장치(160)가 제 1 비휘발성 메모리 장치(140)보다 쓰기 동작을 먼저 완료하는 경우를 배제하지 않는다. 다만, 제 1 비휘발성 메모리 장치(140)가 제 2 비휘발성 메모리 장치(160)보다 쓰기 동작을 먼저 완료하는 경우가 일반적임을 고려할 때, 비휘발성 메모리 시스템(100)에서는 제 1 비휘발성 메모리 장치(140)가 쓰기 동작을 완료함으로써, 컨트롤러(120)

0)가 쓰기 완료 신호(WCMD)를 출력한 이후에도, 제 2 비휘발성 메모리 장치(160)는 쓰기 동작을 계속 수행하여 완료한다.

[0029] 이와 같이, 비휘발성 메모리 시스템(100)에서는 제 1 비휘발성 메모리 장치(140)가 먼저 쓰기 동작을 완료하면, 컨트롤러(120)가 쓰기 완료 신호(WCMD)를 출력하여, 사용자로 하여금 비휘발성 메모리 시스템(100)이 고속으로 동작하는 것과 같이 느끼게 할 수 있다. 이 때, 사용자는 다음 쓰기 동작을 준비(예를 들어, 데이터 프로세싱 시간, 데이터 트랜스퍼 시간 등)할 것이므로, 그 사이에 제 2 비휘발성 메모리 장치(160)는 쓰기 동작을 완료할 수 있다. 그 결과, 비휘발성 메모리 시스템(100)은 실질적으로 제 1 비휘발성 메모리 장치(140)의 쓰기 동작 속도에 상응하는 쓰기 동작 속도로 쓰기 동작을 수행할 수 있다. 그러나, 컨트롤러(120)가 쓰기 완료 신호(WCMD)를 출력한 이후, 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 완료하기 전에, 서든 파워 오프(sudden power off)가 발생할 수 있다. 이러한 경우, 상기 데이터(WDAT)는 제 2 비휘발성 메모리 장치(160)에 저장되지 않은 채 유실될 수 있다. 이에, 비휘발성 메모리 시스템(100)에서는 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 수행하는 도중에 서든 파워 오프가 발생하면, 컨트롤러(120)가 제 2 비휘발성 메모리 장치(160)로 하여금 제 1 비휘발성 메모리 장치(140)에 쓰여진 데이터(WDAT)에 기초하여 쓰기 동작을 완료하게 할 수 있다. 나아가, 컨트롤러(120)는 기 설정된 주기 또는 외부 커맨드에 따라 제 1 비휘발성 메모리 장치(140)와 제 2 비휘발성 메모리 장치(160)를 스캐닝(scanning) 및 비교함으로써 상기 데이터(WDAT)를 복구시키는 기능 등도 제공할 수 있다. 이에, 비휘발성 메모리 시스템(100)은 높은 동작 안정성을 확보할 수 있다.

[0030] 한편, 제 1 비휘발성 메모리 장치(140)가 제 2 비휘발성 메모리 장치(160)보다 쓰기 동작을 먼저 완료하는 경우가 일반적이긴 하지만, 데이터 패턴에 따라 제 1 비휘발성 메모리 장치(140)보다 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 먼저 완료할 수도 있는 것이므로, 컨트롤러(120)는 제 1 및 제 2 비휘발성 메모리 장치들(120, 140) 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부를 판단해야 한다. 이 때, 제 1 및 제 2 비휘발성 메모리 장치들(120, 140)의 쓰기 동작이 완료되었는지는 폴링 체크(polling check) 방식 또는 라운드 로빈 시그널링(round robin signaling) 방식으로 수행될 수 있다. 다만, 상기 방식들 자체는 해당 기술 분야에서 널리 사용되고 있는 것이므로, 그에 대한 구체적인 설명은 생략하기로 한다. 비휘발성 메모리 시스템(100)에서는 상기 쓰기 동작으로 제 2 비휘발성 메모리 장치(160)에 데이터(WDAT)가 저장되면, 독출 명령 신호(미도시)에 기초하여 제 2 비휘발성 메모리 장치(160)로부터 데이터(RDAT)를 독출하여 호스트에 제공할 수 있다. 이와 같이, 비휘발성 메모리 시스템(100)은 호스트로부터 입력되는 데이터(WDAT)에 대한 쓰기 동작을 이종의 비휘발성 메모리 장치들(140, 160)이 동시에 수행하게 하고, 이종의 비휘발성 메모리 장치들(140, 160) 중에서 어느 하나의 쓰기 동작이 완료하면 호스트에 쓰기 완료 신호(WCS)가 출력되게 함으로써, 사용자로 하여금 고속으로 동작하는 것과 같이 느끼게 할 수 있고, 서든 파워 오프 발생시 이종의 비휘발성 메모리 장치들(140, 160)에 쓰여진 데이터를 서로 비교하여 유실된 데이터를 복구시킬 수 있다. 이 때, 비휘발성 메모리 시스템(100)은 임베디드 멀티 미디어 카드(Embedded Multi-Media Card; EMMC)로 제조될 수 있으나, 그에 한정되는 것은 아니다. 예를 들어, 비휘발성 메모리 시스템(100)은 SD 카드(secure digital card), CF 카드(compact flash card), 메모리 스틱(memory stick), XD 픽처 카드(XD picture card) 등으로도 제조될 수 있다.

[0031] 도 2a 내지 도 2c는 도 1의 비휘발성 메모리 시스템에서 데이터에 대한 쓰기 동작이 수행되는 일 예를 나타내는 도면들이다.

[0032] 도 2a 내지 도 2c를 참조하면, 도 2a는 컨트롤러(120)가 쓰기 명령 신호(WCMD)에 기초하여 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)에 호스트(200)로부터 입력되는 데이터(WDAT)를 제공하는 것을 보여주고 있다. 이에, 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 각각은 상기 데이터(예를 들어, A)에 대한 쓰기 동작을 동시에 수행할 수 있다. 도 2b는 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 중에서 어느 하나가 쓰기 동작을 완료하는 것을 보여주고 있다. 이 때, 제 1 비휘발성 메모리 장치(140)는 고속으로 쓰기 동작을 수행할 수 있고, 제 2 비휘발성 메모리 장치(160)는 저속으로 쓰기 동작을 수행할 수 있으므로, 제 1 비휘발성 메모리 장치(140)가 먼저 쓰기 동작을 완료하는 것이 일반적이다. 그러나, 데이터 패턴에 따라 제 2 비휘발성 메모리 장치(160)가 제 1 비휘발성 메모리 장치(140)보다 쓰기 동작을 먼저 완료할 수도 있다. 다만, 도 2b에서는 제 1 비휘발성 메모리 장치(140)가 제 2 비휘발성 메모리 장치(160)보다 쓰기 동작을 먼저 완료하고, 쓰기 동작이 완료되었음을 나타내는 신호(COMP)를 컨트롤러(120)에 제공하는 것이 도시되어 있다. 이 때, 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크 방식 또는 라운드 로빈 시그널링 방식으로 수행될 수 있으므로, 쓰기 동작이 완료되었음을 나타내는 신호(COMP)는 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)에서 쓰기 동작이 완료되었는지 여부를 판단하기 위한 다양한 신호들로 해석될 수 있다. 도 2c는 제 1 비휘발성 메모리 장치(140)가 쓰기 동작을 완료하여 컨트롤러(120)가 호스트

(200)에 쓰기 완료 신호(WCS)를 출력한 이후에도, 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 계속 수행하여 완료하는 것을 보여주고 있다. 즉, 사용자가 다음 쓰기 동작을 준비(예를 들어, 데이터 프로세싱 시간, 데이터 전송 시간 등)하는 동안에, 제 2 비휘발성 메모리 장치(160)는 쓰기 동작을 중단하지 않고 계속 수행하여 완료하는 것이다. 이는 호스트(host)로부터 입력되는 데이터(WDAT)는 최종적으로 제 2 비휘발성 메모리 장치(160)에 저장되어야 하기 때문이다. 이와 같이, 비휘발성 메모리 시스템(100)에서 제 1 비휘발성 메모리 장치(140)가 제 2 비휘발성 메모리 장치(160)의 쓰기 동작을 보완하고 있으므로, 비휘발성 메모리 시스템(100)은 사용자로 하여금 고속으로 동작하는 것과 같이 느끼게 할 수 있다.

[0033] 도 3a 내지 도 3d는 도 1의 비휘발성 메모리 시스템에서 데이터에 대한 복구 동작이 수행되는 일 예를 나타내는 도면들이다.

[0034] 도 3a 내지 도 3d를 참조하면, 도 3a는 컨트롤러(120)가 쓰기 명령 신호(WCMD)에 기초하여 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)에 호스트(200)로부터 입력되는 데이터(WDAT)를 제공하는 것을 보여주고 있다. 이에, 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 각각은 상기 데이터(예를 들어, B)에 대한 쓰기 동작을 동시에 수행할 수 있다. 도 3b는 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 중에서 제 1 비휘발성 메모리 장치(140)가 쓰기 동작을 먼저 완료하고, 쓰기 동작이 완료되었음을 나타내는 신호(COMP)를 컨트롤러(120)에 제공하는 것을 보여주고 있다. 다만, 제 1 및 제 2 비휘발성 메모리 장치들(140, 160) 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크 방식 또는 라운드 로빈 시그널링 방식으로 수행될 수 있으므로, 쓰기 동작이 완료되었음을 나타내는 신호(COMP)는 제 1 및 제 2 비휘발성 메모리 장치들(140, 160)에서 쓰기 동작이 완료되었는지 여부를 판단하기 위한 다양한 신호들로 해석될 수 있다. 한편, 도 3c는 제 2 비휘발성 메모리 장치(160)가 쓰기 동작을 수행하는 도중에 서든 파워 오프가 발생하는 것을 보여주고 있다. 이 때, 쓰기 완료 신호(WCS)가 호스트(200)에 출력된 이후이므로, 호스트(200)가 제 2 비휘발성 메모리 장치(160)의 상기 데이터(예를 들어, B)를 독출하려고 하는 경우, 그에 따른 에러가 발생할 수 있다. 이에, 도 3d에 도시된 바와 같이, 제 2 비휘발성 메모리 장치(160)는 제 1 비휘발성 메모리 장치(140)에 쓰여진 상기 데이터(예를 들어, B)에 기초하여 쓰기 동작을 완료할 수 있다. 이와 같이, 비휘발성 메모리 시스템(100)은 서든 파워 오프 발생시 이종의 비휘발성 메모리 장치들(140, 160)에 쓰여진 데이터를 서로 비교하여 유실된 데이터를 복구함으로써 높은 동작 안정성을 확보할 수 있다.

[0035] 도 4는 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법을 나타내는 순서도이고, 도 5는 도 4의 비휘발성 메모리 시스템의 프로그램 방법에서 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 완료하였는지 여부를 판단하는 일 예를 나타내는 순서도이며, 도 6은 도 4의 비휘발성 메모리 시스템의 프로그램 방법에서 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 완료하였는지 여부를 판단하는 다른 예를 나타내는 순서도이다.

[0036] 도 4를 참조하면, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법은 쓰기 명령 신호에 기초하여 호스트로부터 데이터를 입력(Step S120)받고, 제 1 비휘발성 메모리 장치와 제 2 비휘발성 메모리 장치에 비하여 저속으로 쓰기 동작을 수행하는 제 2 비휘발성 메모리 장치로 하여금 상기 데이터에 대한 쓰기 동작을 동시에 수행하도록 제어(Step S140)하며, 제 1 및 제 2 비휘발성 메모리 장치가 쓰기 동작을 완료하였는지 여부를 판단(Step S160)하여, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하면 호스트에 쓰기 완료 신호를 출력(Step S180)할 수 있다. 다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다. 한편, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법은 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 완료하였는지 여부를 다양한 방식으로 판단할 수 있다. 예를 들어, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크 방식 또는 라운드 로빈 시그널링 방식으로 수행될 수 있다.

[0037] 일 실시예에서, 도 5에 도시된 바와 같이, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부 판단은 라운드 로빈 시그널링 방식으로 수행될 수 있다. 즉, 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 수행하기 시작(Step S220)하면, 제 1 비휘발성 메모리 장치의 쓰기 동작이 완료되었는지 여부가 체크(Step S240)될 수 있다. 이 때, 제 1 비휘발성 메모리 장치의 쓰기 동작이 완료된 경우 호스트에 쓰기 완료 신호가 출력(Step S280)되고, 제 1 비휘발성 메모리 장치의 쓰기 동작이 완료되지 않은 경우에는 제 2 비휘발성 메모리 장치의 쓰기 동작이 완료되었는지 여부가 체크(Step S260)될 수 있다. 마찬가지로, 제 2 비휘발성 메모리 장치의 쓰기 동작이 완료된 경우 호스트에 쓰기 완료 신호가 출력(Step S280)되고, 제 2 비휘발성 메모리 장치의 쓰기 동작이 완료되지 않은 경우 다시 제 1 비휘발성 메모리 장치의 쓰기 동작이 완료되었는지 여부가 체크(Step S240)될 수 있다. 이와 같이, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그

그럼 방법은 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료할 때까지 상기 단계들 (Step S240, Step S250)을 반복하는 방식(즉, 라운드 로빈 시그널링 방식)으로, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부를 판단할 수 있다.

[0038] 다른 실시예에서, 도 6에 도시된 바와 같이, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부 판단은 폴링 체크 방식으로 수행될 수 있다. 즉, 제 1 및 제 2 비휘발성 메모리 장치들이 쓰기 동작을 수행하기 시작(Step S320)하면, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나로부터 폴링 메시지가 수신되었는지 여부가 체크(Step S340)될 수 있다. 이 때, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나로부터 폴링 메시지가 수신되면, 호스트에 쓰기 완료 신호가 출력(Step S360)되고, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나로부터도 폴링 메시지가 수신되지 않으면, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나로부터 폴링 메시지가 수신될 때까지 대기 상태가 유지될 수 있다. 이와 같이, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템의 프로그램 방법은 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나로부터 폴링 메시지를 수신할 때까지 상기 단계(Step S340)를 반복하는 방식(즉, 폴링 체크 방식)으로, 제 1 및 제 2 비휘발성 메모리 장치들 중에서 어느 하나가 쓰기 동작을 완료하였는지 여부를 판단할 수 있다.

[0039] 이상, 본 발명의 실시예들에 따른 비휘발성 메모리 시스템 및 이의 프로그램 방법에 대해 도면을 참조하여 설명하였지만, 상기 설명은 예시적인 것으로서 본 발명의 기술적 사상을 벗어나지 않는 범위에서 해당 기술 분야에서 통상의 지식을 가진 자에 의하여 수정 및 변경될 수 있을 것이다. 예를 들어, 도 5 및 도 6에 도시된 폴링 체크 방식 및 라운드 로빈 시그널링 방식은 본 발명에 대한 설명의 편의를 위하여 단순화하여 설명한 것으로서, 본 발명의 기술적 사상을 벗어나지 않는 범위에서 다양하게 수정 및 변경될 수 있을 것이다.

산업상 이용가능성

[0040] 본 발명은 이종의 비휘발성 메모리 장치들을 포함하는 비휘발성 메모리 시스템에 적용될 수 있다. 따라서, 본 발명은 멀티미디어 카드(multi media card), 임베디드 멀티미디어 카드(embedded multi media card), SD 카드(secure digital card), CF 카드(compact flash card), 메모리 스틱(memory stick), XD 픽처 카드(XD picture card) 등에 적용될 수 있다.

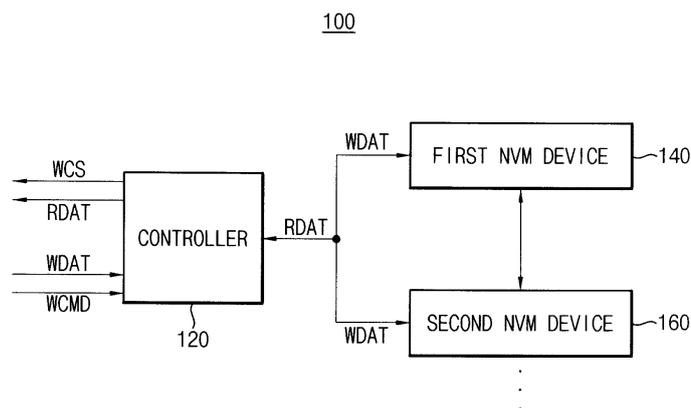
[0041] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

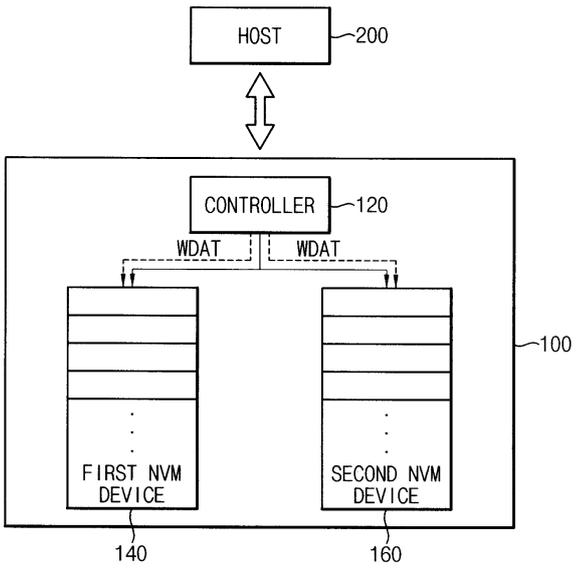
[0042] 100: 비휘발성 메모리 시스템 120: 컨트롤러
 140: 제 1 비휘발성 메모리 장치 160: 제 2 비휘발성 메모리 장치

도면

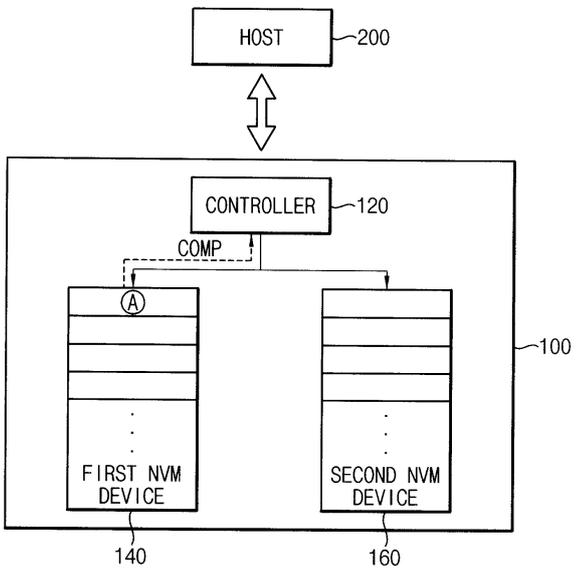
도면1



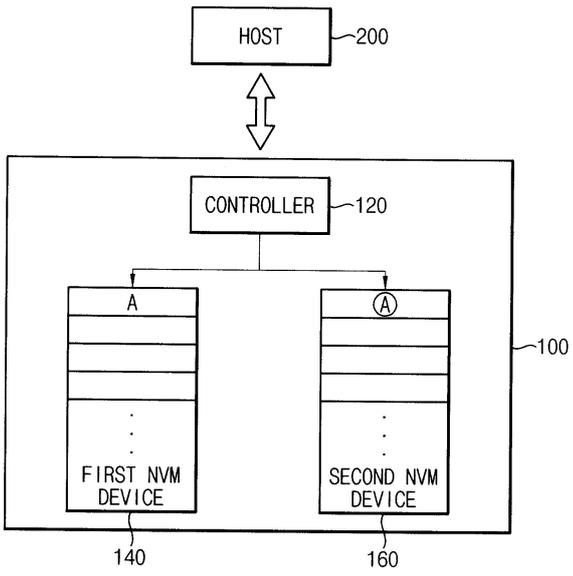
도면2a



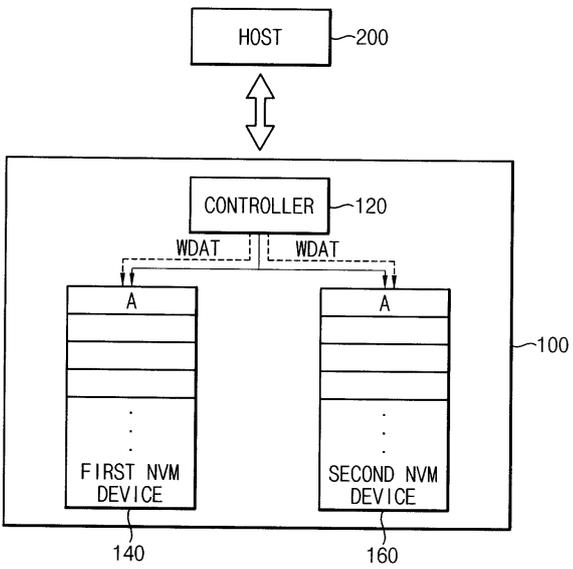
도면2b



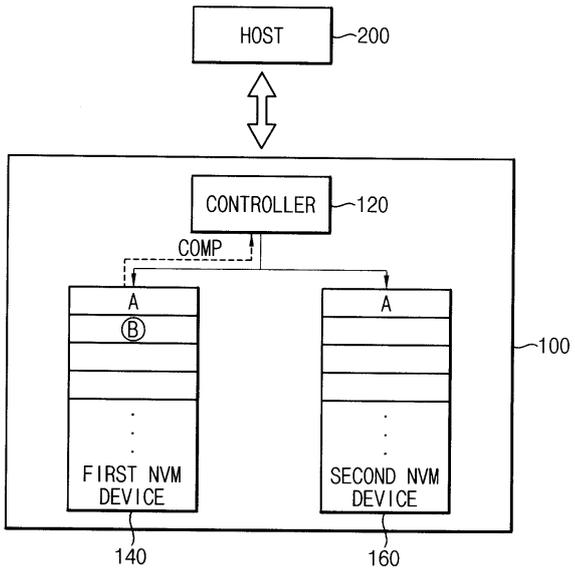
도면2c



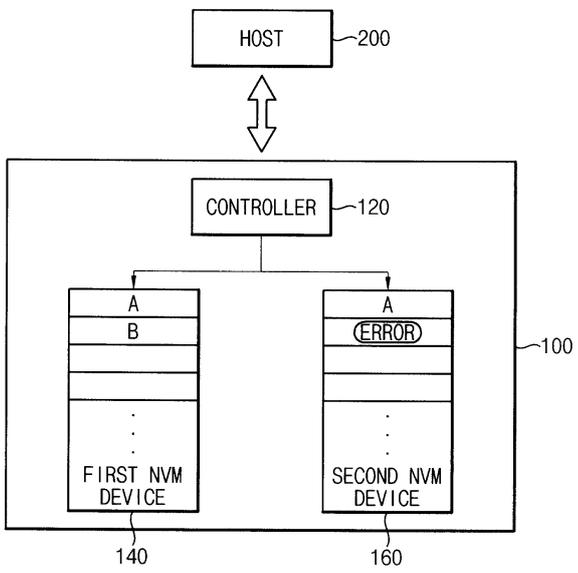
도면3a



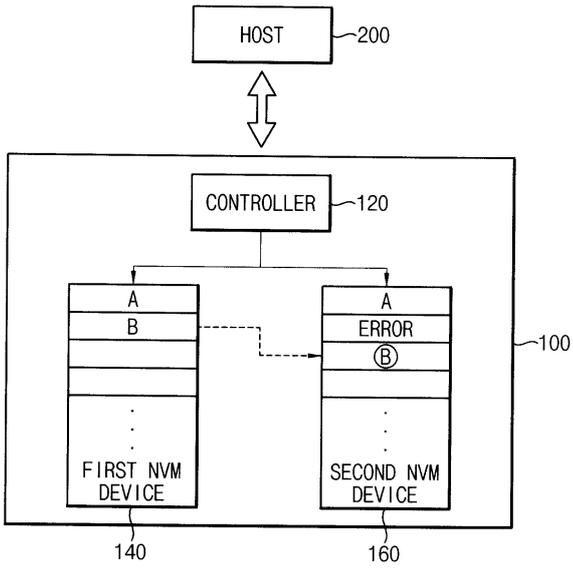
도면3b



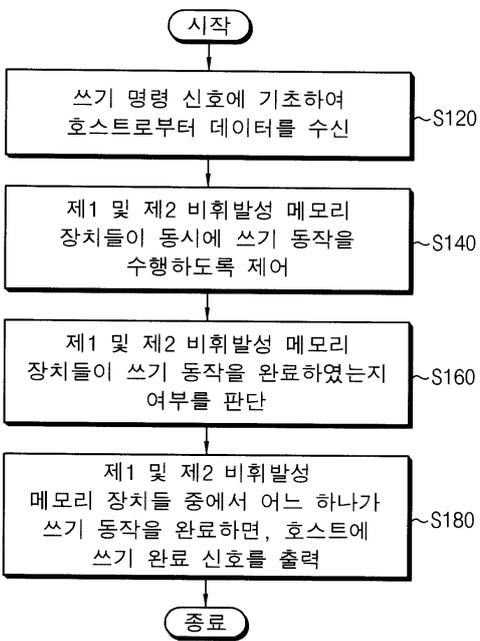
도면3c



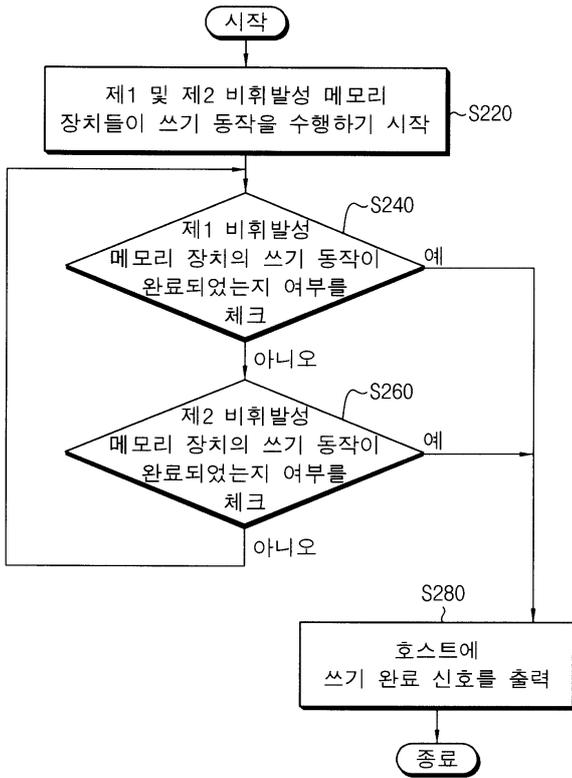
도면3d



도면4



도면5



도면6

