(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 7 月 16 日(16.07.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/104806 A1

(51) 国際特許分類:
G02F 1/1333 (2006.01) *G09F 9/30* (2006.01)
G02F 1/1368 (2006.01)

(21) 国際出願番号: PCT/JP2014/050166

(22) 国際出願日: 2014 年 1 月 8 日(08.01.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 堺ディスプレイプロダクト株式会社 (SAKAI DISPLAY PRODUCTS CORPORATION) [JP/JP]; 〒5908522 大阪府堺市堺区匠町１番地 Osaka (JP).

(72) 発明者: 加藤　真裕(KATO Masahiro); 〒5908522 大阪府堺市堺区匠町１番地　堺ディスプレイプロダクト株式会社内 Osaka (JP). 宇津木　覚(UTSUGI Satoru); 〒5908522 大阪府堺市堺区匠町１番地　堺ディスプレイプロダクト株式会社内 Osaka (JP).

(74) 代理人: 河野　英仁，外(KOHNO, Hideto et al.); 〒5400035 大阪府大阪市中央区釣鐘町二丁目４番３号　河野特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

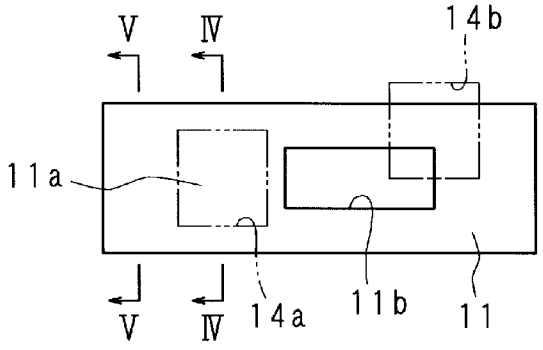
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: ACTIVE MATRIX SUBSTRATE MANUFACTURING METHOD, ACTIVE MATRIX SUBSTRATE, AND DISPLAY DEVICE

(54) 発明の名称 : アクティブマトリクス基板の製造方法、アクティブマトリクス基板、及び表示装置

[図3]



(57) **Abstract**: Provided are the following: an active matrix substrate manufacturing method with which there is no possibility of the substrate surface being scraped or of abnormal discharge occurring, by which adjustment holes can be provided in an interlayer insulating film, the position of a film to be formed can be easily corrected by matching such position with the position of a film of a lowermost layer, and which has favorable overlapping accuracy; an active matrix substrate; and a display device having the active matrix substrate. An interlayer insulating film (14) of the active matrix substrate uses a SOG material having photosensitivity, and is formed so as to include a gate insulating film (15) formed above a substrate (10) and the interlayer insulating film (14), a first semiconductor film (16), a second semiconductor film (17), and an adjustment hole (14b) for adjusting a source metal pattern. The position of each layer is adjusted by viewing the edge of gate wiring (11) from the adjustment hole (14b).

(57) 要約:

[続葉有]

WO 2015/104806 A1

基板表面が削られたり、異常放電が生じたりする虞がなく、層間絶縁膜に調整孔を設けることができ、形成する膜の位置を最下層の膜の位置に合わせて容易に補正することができ、良好な重ね合わせ精度を有するアクティブマトリクス基板の製造方法、アクティブマトリクス基板、及び該アクティブマトリクス基板を備える表示装置を提供する。　アクティブマトリクス基板の層間絶縁膜１４は、感光性を有するＳＯＧ材料を用い、基板１０及び層間絶縁膜１４の上側に形成するゲート絶縁膜１５、第１半導体膜１６、第２半導体膜１７、及びソースメタルのパターンを調整するための調整孔１４ｂを有するように形成される。各膜の位置は、調整孔１４ｂからゲート配線１１の縁部を視認して調整する。

明　細　書

発明の名称 ：

アクティブマトリクス基板の製造方法、アクティブマトリクス基板、及び表示装置

技術分野

[0001] 本発明は、テレビジョン受信機、パーソナルコンピュータ等に備えられるアクティブマトリクス基板の製造方法、アクティブマトリクス基板、及びアクティブマトリクス基板を備える表示装置に関する。

背景技術

[0002] 表示装置の中で、液晶表示装置は薄型であり、消費電力が低いという特徴を有する。特に、画素毎に薄膜トランジスタ（ＴＦＴ）等のスイッチング素子を備えるアクティブマトリクス基板を備える液晶表示装置は、高いコントラスト比、及び優れた応答特性を有し、高性能であるため、テレビジョン受信機、パーソナルコンピュータ等に好適に用いられている。

[0003] アクティブマトリクス基板上には、複数のゲート配線（走査配線）と、各ゲート配線に層間絶縁膜を介して交叉する複数のソース配線（信号配線）とが形成されており、ゲート配線とソース配線との交叉部分の近傍に、画素をスイッチングする薄膜トランジスタが設けられている。

ゲート配線とソース配線との交叉部分に形成される容量（寄生容量）は、表示品位の低下の原因となるため、小さくすることが好ましい。

特許文献１には、ゲート配線を覆う絶縁膜を、第１絶縁層と第２絶縁層とを有する多層絶縁膜にし、第１絶縁層を有機成分を含む絶縁材料から構成することにより、前記寄生容量の低減を図ったアクティブマトリクス基板の発明が開始されている。

[0004] 図２０は、前記特許文献１等の従来のアクティブマトリクス基板のＴＦＴ構造の一部分を示す模式的断面図である。

図２０に示すように、アクティブマトリクス基板のガラス製の基板１０上

に、ゲート電極１１ａ（ゲート配線１１の一部をなす）が形成されている。

ＳＯＧからなる層間絶縁膜１４は基板１０、及びゲート電極１１ａの周縁部を覆うように形成されている。層間絶縁膜１４の、ゲート電極１１ａの周縁部の内側には、層間絶縁膜１４に覆われていないコンタクトホール１４ａが設けられている。

[0005] ＳＯＧからなる層間絶縁膜１４を形成する場合、まず、基板１０及びゲート配線１１上にＳＯＧ材料を塗布して塗膜を形成し、ベークした後、フォトレジストを形成する。そして、フォトマスクを用いて露光し、現像することにより、レジストパターンを形成する。次に、レジストで覆われていない前記塗膜の部分について、例えば四フッ化炭素と酸素との混合ガスを用いてドライエッチング等のエッチングを行い、コンタクトホール１４ａ等を形成する。最後に、レジストを剥離する。

[0006] この層間絶縁膜１４上及びゲート電極１１ａ上にはゲート絶縁膜１５が形成され、ゲート絶縁膜１５上に第１半導体膜１６が形成されている。そして、第１半導体膜１６を覆うようにn^+膜からなる第２半導体膜１７が形成されている。

この第１半導体膜１６及び第２半導体膜１７をパターニングするために、レジストパターン１８が形成されている。

[0007] そして、レジストパターン１８によりパターニングして得られた第２半導体膜１７上、又は第１半導体膜１６及び第２半導体膜１７が除去されて露出したゲート絶縁膜１５上に例えばスパッタリング法によりＣｕ等の膜を堆積し、パターニングすることにより、ソース電極、及びソース配線を含むソースメタルが形成される（不図示）。

以上のＴＦＴ構造において、ゲート配線１１とソース配線との間に層間絶縁層１４を設けることで、配線抵抗の増加及びＴＦＴ駆動の低下を伴わずに高精細な表示パネルを製造することが可能となる。

[0008] 露光装置を用いてパターニングする場合、ゲート配線１１の上側に形成する膜はゲート配線１１のパターンの縁部に合わせて、重ね合わせ位置を補正

する。

これから形成する第１半導体膜１６及び第２半導体膜１７のパターンの位置の補正をするためにレジストパターン１８を補正する。このとき、顕微鏡により、レジストパターン１８のゲート配線１１の縁部からの距離を計測する。この結果に基づいてフォトレジストを再度形成し、フォトマスクを用いてレジストパターン１８を形成し直した後、レジストパターン１８で覆われていない部分をエッチングして、パターン化された第１半導体膜１６及び第２半導体膜１７を得る。

[0009] 図２１Ａは層間絶縁膜１４がない場合のレジストパターン１８とゲート配線１１との位置関係を示す模式図、図２１Ｂは層間絶縁膜１４がある場合のレジストパターン１８を示す模式図である。

図２１Ａに示すように、ＳＯＧからなる層間絶縁膜１４が存在しない場合、ゲート配線１１の縁部が視認されるので、レジストパターン１８の位置調整を容易に行うことができる。

[0010] 図２１ＢにしめすようにＳＯＧからなる層間絶縁膜１４を有する場合、第１半導体膜１６及び第２半導体膜１７のように色を有する膜を上側に形成するとき、ゲート配線１１の縁部が見え難い。図２０に示すように、ゲート電極１１ａの縁部（テーパ部）を覆うように層間絶縁膜１４が形成されている。ゲート絶縁膜１５、第１半導体膜１６、及び第２半導体膜１７の３層膜中の反射膜により多くの入射光が反射すると考えられ、ゲート絶縁膜１５の裏面とゲート配線１１との間に層間絶縁膜１４が存在するために、ゲート配線１１の縁部がほとんど見えなくなる。

[0011] 従って、レジストパターン１８は、層間絶縁膜１４のパターン（図２１Ｂではコンタクトホール１４ａ）により位置を調整することになる。このため、ゲート配線１１の縁部に対してずれが生じることになり、重ね合わせの精度が悪化する。特に、スーパーハイビジョン（例えば8K Ultra High Definition Television）等の高精細のデジタルビデオフォーマットに対応させる場合、高度の重ね合わせの精度が要求されるが、この要求に応えることが難し

いという問題があった。

[0012] また、一般に露光装置は基準となる膜を処理する装置毎に条件設定を行うので、層間絶縁膜１４のレジストパターンを処理する装置の設定条件が変わった場合、上側の膜のレジストパターンを処理する装置の再条件設定が必要となり、形成工程が煩雑になるという問題があった。

[0013] 位置調整のための層間絶縁膜１４の孔を、ゲート配線１１の縁部を跨ぐように形成することが考えられる。しかし、上述したように層間絶縁膜１４の形成工程はドライエッチング工程を有するので、ゲート電極１１ａのテーパ部分に層間絶縁膜１４が存在しないようにした場合、ドライエッチングの際に基板１０を削ってしまう虞がある。そして、ゲート電極１１ａのテーパ部分で異常放電による不良が発生する虞があり、歩留りが低下する。

従って、ゲート配線１１上以外に、層間絶縁膜１４にアライメント用の孔を形成することはできないという問題があった。

先行技術文献

特許文献

[0014] 特許文献1：特許第４４５０８３４号公報

発明の概要

発明が解決しようとする課題

[0015] 本発明は斯かる事情に鑑みてなされたものであり、基板表面が削られたり、異常放電が生じたりする虞がなく、層間絶縁膜にアライメント用の孔を設けることができ、形成する膜の位置を最下層の膜の位置に合わせて容易に補正することができ、良好な重ね合わせ精度を有するアクティブマトリクス基板の製造方法、アクティブマトリクス基板、及び該アクティブマトリクス基板を備える表示装置を提供することを目的とする。

課題を解決するための手段

[0016] 本発明に係るアクティブマトリクス基板の製造方法は、基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲ

ート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成し、少なくとも前記ゲート配線と前記ソース配線との間に、スピンオンガラス（ＳＯＧ）材料を含んでなる層間絶縁膜を形成するアクティブマトリクス基板の製造方法において、前記層間絶縁膜は、感光性を有するＳＯＧ材料を用い、前記基板及び前記層間絶縁膜の上側に形成する膜のパターンを調整するための孔を有するように形成することを特徴とする。

[0017] 本発明においては、感光性を有するＳＯＧ材料を用いて層間絶縁膜を形成するので、成膜にドライエッチング工程を必要とせず、上述の基板表面が削られたり、異常放電が生じたりするという問題が生じないので、層間絶縁膜の下側の膜上以外の部分に、アライメント用の孔を設けることができる。従って、前記下側の膜のパターンを基準にして、重ね合わせの調整を行うことができ、重ね合わせの精度が良好になる。

そして、本発明によれば、位置調整が容易になり、不良の発生が抑制され、歩留りが良好な状態でアクティブマトリクス基板を製造することができる。

[0018] 本発明に係るアクティブマトリクス基板の製造方法は、前記層間絶縁膜を形成するに先立ち、前記基板上に前記ゲート配線を形成する工程を有し、前記孔は、前記ゲート配線の縁部を視認可能に形成することを特徴とする。

[0019] 本発明においては、基板の直上に設けた、すなわち最下層であるゲート配線の縁部を基準にして重ね合わせの調整を行うことができるので、重ね合わせの精度がより良好になる。

[0020] 本発明に係るアクティブマトリクス基板の製造方法は、前記孔は、前記ゲート配線の縁部を跨ぐように形成することを特徴とする。

[0021] 本発明においては、確実にゲート配線の縁部を確認することができる。

[0022] 本発明に係るアクティブマトリクス基板の製造方法は、前記孔により、前記ゲート配線の縁部を視認して、前記ゲート配線の上側に半導体膜を形成する工程を有することを特徴とする。

[0023] 本発明においては、層間絶縁膜及び半導体膜を、ゲート配線のパターンを

基準にしてパターニングすることができ、重ね合わせの精度が良好である。

[0024] 本発明に係るアクティブマトリクス基板の製造方法は、前記孔により、前記ゲート配線の縁部を視認して、前記半導体膜の上側に前記ソース配線又はソース電極を含むソースメタルを形成する工程を有することを特徴とする。

[0025] 本発明においては、層間絶縁膜、半導体膜、及びソースメタルを、ゲート配線のパターンを基準にしてパターニングすることができ、重ね合わせの精度が良好である。

[0026] 本発明に係るアクティブマトリクス基板の製造方法は、基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成するアクティブマトリクス基板の製造方法において、前記基板上に前記ゲート配線を形成し、前記ソース配線と交叉する前記ゲート配線の部分の表面に、感光性を有するＳＯＧ材料を用いて層間絶縁膜を形成し、前記ゲート配線の縁部を視認して、前記層間絶縁膜上、前記基板上、及び前記ゲート配線上に成膜することを特徴とする。

[0027] 本発明においては、層間絶縁膜がゲート配線とソース配線とが交叉する部分のみに形成されているので、層間絶縁膜上、並びに層間絶縁膜が設けられていない基板及びゲート配線の上側に成膜するときに、ゲート配線の縁部を確認して、パターニングを良好に調整することができる。

[0028] 本発明に係るアクティブマトリクス基板の製造方法は、前記ＳＯＧ材料は、テトラメチルアンモニウムヒドロキシド水溶液に対する溶解速度が異なる少なくとも２種類以上のポリシロキサン、ジアゾナフトキノン誘導体、及び溶剤を含有することを特徴とする。

[0029] 本発明においては、ＳＯＧ材料が良好な感光性を有し、層間絶縁膜は良好な耐熱性、透明性、及び絶縁性を有する。

[0030] 本発明に係るアクティブマトリクス基板は、基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成し、少な

くとも前記ゲート配線と前記ソース配線との間に、スピンオンガラス（ＳＯＧ）材料を含んでなる層間絶縁膜が介在するアクティブマトリクス基板において、前記層間絶縁膜は、感光性を有するＳＯＧ材料を用いてなり、前記基板及び前記層間絶縁膜の上側に形成する膜のパターン調整孔を有することを特徴とする。

[0031] 本発明においては、感光性を有するＳＯＧ材料を用いて層間絶縁膜が形成され、成膜にドライエッチングを必要とせず、上述の基板表面が削られたり、異常放電が生じたりするという問題が生じないので、層間絶縁膜の下側の膜上以外の部分に、アライメント用の孔が設けられている。従って、前記下側の膜のパターンを基準にして、精度良く上側の膜が重ね合わせられている。

[0032] 本発明に係る表示装置は、前述のアクティブマトリクス基板と、該アクティブマトリクス基板上に配置された表示媒体層と、前記アクティブマトリクス基板に前記表示媒体層を介して対向する対向基板とを備えることを特徴とする。

[0033] 本発明においては、前述のアクティブマトリクス基板を備えるので、表示装置の高精細化が図られる。

発明の効果

[0034] 本発明によれば、層間絶縁膜を、感光性を有するＳＯＧ材料を用いて形成するので、基板の表面が削られたり、異常放電が生じたりする虞がなく、層間絶縁膜に、該層間絶縁膜の下側の膜上以外の部分にアライメント用の孔を設けることができる。この孔により、層間絶縁膜の上側に形成する膜の位置を最下層の膜の位置に合わせて補正することができるので、良好な重ね合わせ精度で成膜することができる。

そして、本発明によれば、位置調整が容易になり、不良の発生が抑制され、歩留りが良好な状態でアクティブマトリクス基板を製造することができ、高精細な表示装置を得ることができ、表示装置の大型化にも対応することができる。

図面の簡単な説明

[0035] [図1]本発明に係る液晶表示装置（表示モジュール）を備えるＴＶ受信機を示す概略斜視図である。

[図2]表示モジュールが有する表示パネルを示す概略断面図である。

[図3]ゲート配線と、層間絶縁膜のコンタクトホール、調整孔との関係を示す平面図である。

[図4]図３のIV－IV線断面図である。

[図5]図３のＶ－Ｖ線断面図である。

[図6]第２半導体膜を形成した場合の第２半導体膜と、層間絶縁膜のコンタクトホール、調整孔との関係を示す平面図である。

[図7]図６のVII －VII線断面図である。

[図8]図６のVIII－VIII線断面図である。

[図9]図６のIX－IX線断面図である。

[図10]図６のＸ－Ｘ線断面図である。

[図11A]層間絶縁膜の形成工程を示す模式的断面図である。

[図11B]層間絶縁膜の形成工程を示す模式的断面図である。

[図11C]層間絶縁膜の形成工程を示す模式的断面図である。

[図12]ゲート配線と層間絶縁膜のコンタクトホール、調整孔との関係を示す平面図である。

[図13]第２半導体膜を形成した場合の第２半導体膜とコンタクトホール、調整孔との関係を示す平面図である。

[図14]ゲート配線と層間絶縁膜のコンタクトホールとの関係を示す平面図である。

[図15]第２半導体膜を形成した場合の第２半導体膜とコンタクトホールとの関係を示す平面図である。

[図16]図１５のXVI －XVI 線断面図である。

[図17]ゲート配線、層間絶縁膜、及びソース配線の形成位置を示す平面図である。

[図18]図１７のXVIII －XVIII線断面図である。

[図19]図１７のXIX －XIX 線断面図である。

[図20]特許文献１等の従来のアクティブマトリクス基板のＴＦＴ構造の一部分を示す模式的断面図である。

[図21A]層間絶縁膜がない場合のレジストパターンとゲート配線との位置関係を示す模式図である。

[図21B]層間絶縁膜がある場合のレジストパターンを示す模式図である。

発明を実施するための形態

[0036] 以下、本発明をその実施の形態を示す図面に基づいて具体的に説明する。

実施の形態１.

図１は、本発明に係る液晶表示装置（表示モジュール９１）を備えるＴＶ受信機９０を示す概略斜視図、図２は表示モジュール９１が有する表示パネル３０を示す概略断面図である。

[0037] ＴＶ受信機９０は、映像を表示する横長の表示モジュール９１と、アンテナ（不図示）から放送波を受信するチューナ９４と、符号化された放送波を復号するデコーダ９５とを備える。ＴＶ受信機９０は、チューナ９４にて受信した放送波をデコーダ９５で復号し、復号した情報に基づいて表示モジュール９１に映像を表示する。ＴＶ受信機９０の下部には、ＴＶ受信機９０を支持するスタンド９６を設けてある。

表示モジュール９１は、前後に縦姿勢で配置された前キャビネット９２及び後キャビネット９３に縦姿勢で収容されている。前キャビネット９２は表示モジュール９１の周縁部を覆う矩形状の枠体であり、後キャビネット９３は、前側が開放された矩形のトレイ状をなす。

[0038] 表示モジュール９１は、表示パネル３０と、略箱状をなすシャーシ（以下、不図示）と、シャーシの底面に反射シートを介し収容された導光板と、シャーシの側面に、導光板の側面に対向するように設けられたＬＥＤ(Light Emitting Diode)基板と、導光板の表面に配された、例えば３枚の光学シートとを備える。本実施の形態に係る表示モジュール９１はエッジライト型である

が、表示モジュール９１は直下型でもよく、この場合、導光板の代わりに拡散板を備える。また、光源もＬＥＤには限定されない。

[0039] 図２に示すように、表示パネル３０は、所定間隔をあけて対向する一対の透明ガラスからなる基板１０，３２と、この基板１０，３２間に狭持される液晶層３６を有する。

基板１０上にゲート配線１１が形成され、基板１０及びゲート配線１１を覆うように層間絶縁膜１４が形成されている。層間絶縁膜１４上に複数の画素電極２０が形成され、該画素電極２０を覆うように透明の配向膜３１が形成されている。画素電極２０はアクティブマトリクスとともに形成され、図２においてはアクティブマトリクスのゲート配線１１を示している。基板１０、ゲート配線１１、層間絶縁膜１４、及び画素電極２０を含んでアクティブマトリクス基板（ＴＦＴ基板）３７が構成される。ここで、層間絶縁膜１４と画素電極２０との間の膜は省略している。

[0040] 基板３２上には、カラーフィルタ３３、共通電極３４、及び配向膜３５が順次積層されている。基板３２、カラーフィルタ３３、及び共通電極３４を含んでカラーフィルタ基板３８が構成される。

そして、液晶層３６を狭持するように配向膜３１，３５が貼り合わせられて基板１０，３２が固定され、基板１０，３２の外側に偏光板３９，４０が設けられている。

[0041] 図３はアクティブマトリクス基板３７のゲート配線１１と、層間絶縁膜１４のコンタクトホール１４ａ、調整孔１４ｂとの関係を示す平面図、図４は図３のIV－IV線断面図、図５は図３のＶ－Ｖ線断面図、図６は第２半導体膜１７を形成した場合の第２半導体膜１７と、層間絶縁膜１４のコンタクトホール１４ａ、調整孔１４ｂとの関係を示す平面図、図７は図６のVII －VII線断面図、図８は図６のVIII－VIII線断面図、図９は図６のIX－IX線断面図、図１０は図６のＸ－Ｘ線断面図である。

[0042] 図３の横方向に延びるように、アクティブマトリクス基板３７の基板１０上に、後述するようにしてゲート配線１１が形成されており、ゲート配線１

１の図３の略中央部には、基板１０が露出する状態で横方向に延びる孔１１ｂが形成されている。ゲート配線１１の一端側の部分はゲート電極１１ａになる。

[0043] 基板１０を覆うように、層間絶縁膜１４が後述するようにして形成されている。層間絶縁膜１４は基板１０からゲート電極１１ａの周縁部に架かるように形成されており、周縁部の内側にはコンタクトホール１４ａが設けられている。

そして、層間絶縁膜１４には、図３に示す孔１１ｂの右上角の縁部分が露出するように、アライメント用の孔（調整孔）１４ｂが設けられている。

[0044] 層層間絶縁膜１４上と、コンタクトホール１４ａ、孔１１ｂ、及び調整孔１４ｂが設けられている基板１０の部分とにはゲート絶縁膜１５が形成されている。ゲート絶縁膜１５はＣＶＤ（Chemical Vapor Deposition）法により、例えば酸化シリコン又は窒化シリコン等を用いて膜を形成し、パターニングすることにより形成される。層間絶縁膜１４は、３５０℃以上の耐熱性を有しており、ゲート絶縁膜１５の成膜工程の熱履歴を受けても物性変化を起こさない。

[0045] ゲート絶縁膜１５上には、ＣＶＤ法により例えばアモルファスシリコン等からなる第１半導体膜１６、例えばn^+アモルファスシリコン等からなる第２半導体膜１７が順次形成されている。

[0046] 図９に示すように、第２半導体膜１７のコンタクトホール１４ａ上の部分から、縁部分に架かるようにレジストパターン１８が形成されている。レジストパターン１８の縁部は、ゲート電極１１ａの上面の縁部より内側に位置する。第１半導体膜１６及び第２半導体膜１７はレジストパターン１８を用いてパターニングされる。

[0047] パターニングされた第２半導体膜１７上、又は第１半導体膜１６及び第２半導体膜１７が除去されて露出したゲート絶縁膜１５上に、例えばスパッタリング法によりＣｕ等の膜を堆積し、フォトリソグラフィ技術によりパターニングを行い、ソース電極及びソース配線を含むソースメタルが形成される

（不図示）。

[0048] さらに、ソースメタル上に、例えばＣＶＤ法により窒化シリコン等の膜を形成し、パターニングすることによりパッシベーション膜を形成し（不図示）、パッシベーション膜上に例えばアクリル系の樹脂からなる膜を形成し、パターニングすることにより第２の層間絶縁膜（不図示）が形成される。

第２の層間絶縁膜上に、例えばスパッタリング法によりＩＴＯ膜を形成し、パターニングすることにより上述の画素電極２０が形成される。

[0049] 図１１は、層間絶縁膜１４の形成工程を示す模式的断面図である。

まず、基板１０の全体に、スパッタリング法により、例えば、チタン膜、Ｃｕ膜、及びチタン膜等を順に積層した金属膜を成膜し、その後、フォトマスクを用いたフォトリソグラフィ、金属膜のウエットエッチング等を行うことにより、パターン化されたゲート配線（ゲート電極１１ａとなる部分も形成される）１１を形成する（図１１Ａ）。

[0050] 次に、感光性を有するＳＯＧ材料をスリットコートにより、ゲート配線１１上に塗布し、膜１４ｅを形成する（図１１Ｂ）。

ここで、ＳＯＧ材料としては、テトラメチルアンモニウムヒドロキシド（ＴＭＡＨ）水溶液に対する溶解度が異なる少なくとも２種類以上のポリシロキサン、ジアゾナフトキノン誘導体、及び溶剤を含有する組成物が挙げられる。

[0051] そして、例えば２種のポリシロキサンとして、以下のポリシロキサン（I）とポリシロキサン（II）との混合物が挙げられる。

[0052] ポリシロキサン（I）は、下記式（１）で表わされるシラン化合物と、下記式（２）で表わされるシラン化合物とを塩基性触媒の存在下で加水分解及び縮合して得られるプリベーク後の膜が５質量％ＴＭＡＨ溶液に可溶であり、その溶解度が１０００Å／秒以下である。

$RSi(OR^1)_3$ ・・・（１）

$Si(OR^1)_4$ ・・・（２）

（式中、Ｒは任意のメチレンが酸素で置き換えられてもよい炭素数１～２０

の直鎖状、分岐状若しくは環状アルキル基、又は炭素数６～２０で任意の水素がフッ素で置き換えられてもよいアリール基を表し、R^1は炭素数１～５のアルキル基を表す。）

一般式（１）で表わされるシラン化合物の具体例としては、例えばメチルトリメトキシシラン、メチルトリエトキシシラン、フェニルトリメトキシシラン、フェニルトリエトキシシラン等が挙げられる。

一般式（２）で表わされるシラン化合物の具体例としては、例えばテトラメトキシシラン、テトラエトキシシラン等が挙げられる。

[0053] ポリシロキサン（II）は、少なくとも一般式（１）のシラン化合物を酸性若しくは塩基性触媒の存在下で加水分解及び縮合して得られるプリベーク後の膜の２．３８質量％ＴＭＡＨ水溶液に対する溶解度が１００Å／秒以上である。

[0054] 膜１４ｅを形成した後、例えば１００℃で９０秒間プリベークし、膜厚を調整する。

プリベーク後、フォトマスクを用いて膜１４ａに露光し、露光後、２．３８％ＴＭＡＨ水溶液により現像する。これにより、コンタクトホール１４ａが、残渣等なく抜けたパターンが形成される。

そして、例えば２５０℃でポストベークし、膜１４ｅを硬化させて層間絶縁膜１４を得る（図１１Ｃ）。

[0055] 本実施の形態においては、感光性を有するＳＯＧ材料を用いて層間絶縁膜１４を形成するので、成膜にドライエッチングを必要とせず、従来のアクティブマトリクス基板の製造時のように基板１０の表面が削られたり、異常放電が生じたりするという問題が生じない。従って、層間絶縁膜１４の、ゲート配線１１上以外の部分に、上述の調整孔１４ｂを設けることができる。

[0056] そして、図６～図１０に示すように第２半導体膜１７上にレジストパターン１８を形成した場合に、調整孔１４ｂからゲート電極１１ａの縁部を視認することができる。レジストパターン１８の位置の前記縁部からのずれを計測し、計測したずれに基づいてフォトレジストを形成し直し、フォトマスク

を用いて露光し、現像し、レジストパターン１８を形成し直して、レジストパターン１８が形成されていない第１半導体膜１６及び第２半導体膜１７の部分をエッチングし、第１半導体膜１６及び第２半導体膜１７をパターニングすることができる。

[0057] また、パターニングされた第２半導体膜１７上に、ソースメタルを形成する場合においても、ソースメタル上に形成したレジストパターンのゲート配線１１に対する位置を調整孔１４ｂから確認し、該レジストパターンの位置を調整してソースメタルのパターニングを行うことができる。

[0058] ゲート絶縁膜１５は調整孔１４ｂによりゲート配線１１の縁部の位置を確認して形成することができ、第１半導体膜１６及び第２半導体膜１７、並びにソースメタルも上述したように、ゲート配線１１の縁部の位置を確認して形成することができる。

すなわち、ゲート配線１１の膜のパターンを基準にして、重ね合わせの調整を行うことができるので、重ね合わせの精度が良好である。

位置調整は容易に行うことができ、条件設定の回数も減じることができ、不良の発生が抑制され、歩留りが良好な状態でアクティブマトリクス基板３７を製造することができる。

アクティブマトリクス基板３７の成膜の位置精度が良好であるので、本実施の形態に係るアクティブマトリクス基板３７を備える表示モジュール９１は高精細化、及び大型化が実現され得る。

[0059] 実施の形態２.

本発明の実施の形態２に係るアクティブマトリクス基板においては、層間絶縁膜１４が調整孔を２つ有すること以外は、実施の形態１に係るアクティブマトリクス基板３７と同様の構成を有する。

図１２はゲート配線１１と層間絶縁膜１４のコンタクトホール１４ａ、調整孔１４ｂ，１４ｃとの関係を示す平面図、図１３は第２半導体膜１７を形成した場合の第２半導体膜１７とコンタクトホール１４ａ、調整孔１４ｂ，１４ｃとの関係を示す平面図である。

層間絶縁膜１４には、調整孔１４ｂに加えて、図１２に示すゲート配線１１の孔１１ｂの右下角の縁部分が露出するように、調整孔１４ｃが設けられている。

[0060] 本実施の形態においては、層間絶縁膜１４が２つの調整孔１４ｂ，１４ｃを有するので、基板１０の直上に設けた最下層のゲート配線１１の２箇所の縁部を基準にして、例えば横方向と縦方向の位置合わせを各調整孔で調整することができ、ゲート配線１１上に形成する全ての膜の重ね合わせの調整をより確実に行うことができる。従って、重ね合わせの精度がより良好である。

[0061] 実施の形態３．

本発明の実施の形態２に係るアクティブマトリクス基板は、層間絶縁膜１４に設けられたコンタクトホール１４ｄの形状及び大きさが異なること以外は、実施の形態１に係るアクティブマトリクス基板３７と同様の構成を有する。

[0062] 図１４はゲート配線１１と層間絶縁膜１４のコンタクトホール１４ｄとの関係を示す平面図、図１５は第２半導体膜１７を形成した場合の第２半導体膜１７とコンタクトホール１４ｄとの関係を示す平面図、図１６は図１５のXVI －XVI 線断面図である。

[0063] 図１４及び図１５に示すように、層間絶縁膜１４のコンタクトホール１４ｄは、ゲート配線１１の幅より広くなるように設けられている。図１６に示すように、ゲート絶縁膜１５が、層間絶縁膜１４上、コンタクトホール１４ｄの底面上、及びゲート配線１１上に形成され、ゲート絶縁膜１５上には第１半導体膜１６及び第２半導体膜１７が順次形成されている。第２半導体膜１７のコンタクトホール１４ｄ上の部分には、レジストパターン１８が設けられている。

[0064] 本実施の形態においては、コンタクトホール１４ｄ上のゲート配線１１の縁部を視認して、レジストパターン１８の位置の前記縁部からのずれを計測し、レジストパターン１８を形成し直して、第１半導体膜１６及び第２半導

体膜１７をパターニングすることができる。

そして、パターニングされた第２半導体膜１７上にソースメタル用の膜を形成し、パターニングする場合においても、コンタクトホール１４ｄ上のゲート配線１１の縁部を視認しパターンの調整を行うことができる。

[0065] 実施の形態４．

本実施の形態においては、ゲート配線１１とソースメタル１２とが交叉する部分のみに層間絶縁膜１４が形成されている。

図１７はゲート配線１１、層間絶縁膜１４、及びソース配線１２ａの形成位置を示す平面図、図１８は図１７のXVIII －XVIII線断面図、図１９は図１７のXIX －XIX 線断面図である。

[0066] 層間絶縁膜１４は、ゲート配線１１とソース配線１２ａとが交叉する部分のみに層間絶縁膜１４が形成されている。

層間絶縁膜１４上、並びに層間絶縁膜１４が形成されていない基板１０及びゲート配線１１の部分の上側には、ゲート絶縁膜１５が形成されている。

ゲート電極１１ａ上に形成されたゲート絶縁膜１５上には、第１半導体膜１６及び第２半導体膜１７が形成され、第２半導体膜１７上にはソース電極１２ｂが形成されている。

[0067] 本実施の形態においては、層間絶縁膜１４がゲート配線１１とソース配線１２とが交叉する部分のみに形成されているので、第１半導体膜１６及び第２半導体膜１７を形成する場合、並びにソース配線１２ａ及びソース電極１２ｂを形成する場合、ゲート配線１１の縁部を確認して、パターニングを調整することができる。

[0068] 今回開示された実施の形態は、全ての点で例示であって、制限的なものではないと考えるべきである。本発明の範囲は、上述した意味ではなく、特許請求の範囲と均等の意味及び特許請求の範囲内での全ての変更が含まれることが意図される。

例えばアクティブマトリクス基板の積層構造は上述した場合に限定されるものではなく、また、層間絶縁膜１４が感光性を有するＳＯＧ材料から形成

されること以外は、適宜の膜材料を使用することができる。

符号の説明

[0069] １０　基板

１１　ゲート配線

１１ａ　ゲート電極

１１ｂ　孔

１２　ソースメタル

１２ａ　ソース配線

１２ｂ　ソース電極

１４　層間絶縁膜

１４ａ、１４ｄ　コンタクトホール

１４ｂ、１４ｃ　調整孔

２０　画素電極

３０　表示パネル

３１、３５　配向膜

３２　基板

３３　カラーフィルタ

３４　共通電極

３６　液晶層

３７　アクティブマトリクス基板

３８　カラーフィルタ基板

３９、４０　偏光板

９０　ＴＶ受信機

９１　表示モジュール

９２　前キャビネット

９３　後キャビネット

９４　チューナ

９５　デコーダ

９６　スタンド

請求の範囲

[請求項1] 基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成し、少なくとも前記ゲート配線と前記ソース配線との間に、スピンオンガラス（ＳＯＧ）材料を含んでなる層間絶縁膜を形成するアクティブマトリクス基板の製造方法において、

前記層間絶縁膜は、感光性を有するＳＯＧ材料を用い、前記基板及び前記層間絶縁膜の上側に形成する膜のパターンを調整するための孔を有するように形成することを特徴とするアクティブマトリクス基板の製造方法。

[請求項2] 前記層間絶縁膜を形成するに先立ち、前記基板上に前記ゲート配線を形成する工程を有し、

前記孔は、前記ゲート配線の縁部を視認可能に形成することを特徴とする請求項１に記載のアクティブマトリクス基板の製造方法。

[請求項3] 前記孔は、前記ゲート配線の縁部を跨ぐように形成することを特徴とする請求項２に記載のアクティブマトリクス基板の製造方法。

[請求項4] 前記孔により、前記ゲート配線の縁部を視認して、前記ゲート配線の上側に半導体膜を形成する工程を有することを特徴とする請求項２又は３に記載のアクティブマトリクス基板の製造方法。

[請求項5] 前記孔により、前記ゲート配線の縁部を視認して、前記半導体膜の上側に前記ソース配線又はソース電極を含むソースメタルを形成する工程を有することを特徴とする請求項４に記載のアクティブマトリクス基板の製造方法。

[請求項6] 基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成するアクティブマトリクス基板の製造方法において、

前記基板上に前記ゲート配線を形成し、

前記ソース配線と交叉する前記ゲート配線の部分の表面に、感光性を有するＳＯＧ材料を用いて層間絶縁膜を形成し、

前記ゲート配線の縁部を視認して、前記層間絶縁膜上、前記基板上、及び前記ゲート配線上に成膜することを特徴とするアクティブマトリクス基板の製造方法。

[請求項7] 前記ＳＯＧ材料は、

テトラメチルアンモニウムヒドロキシド水溶液に対する溶解速度が異なる少なくとも２種類以上のポリシロキサン、ジアゾナフトキノン誘導体、及び溶剤を含有することを特徴とする請求項１から６までのいずれか１項に記載のアクティブマトリクス基板の製造方法。

[請求項8] 基板上に、複数のゲート配線と複数のソース配線とを立体的に交叉するように形成し、前記ゲート配線と前記ソース配線とが交叉する部分の近傍に薄膜トランジスタを形成し、少なくとも前記ゲート配線と前記ソース配線との間に、スピンオンガラス（ＳＯＧ）材料を含んでなる層間絶縁膜が介在するアクティブマトリクス基板において、

前記層間絶縁膜は、感光性を有するＳＯＧ材料を用いてなり、前記基板及び前記層間絶縁膜の上側に形成する膜のパターン調整孔を有することを特徴とするアクティブマトリクス基板。

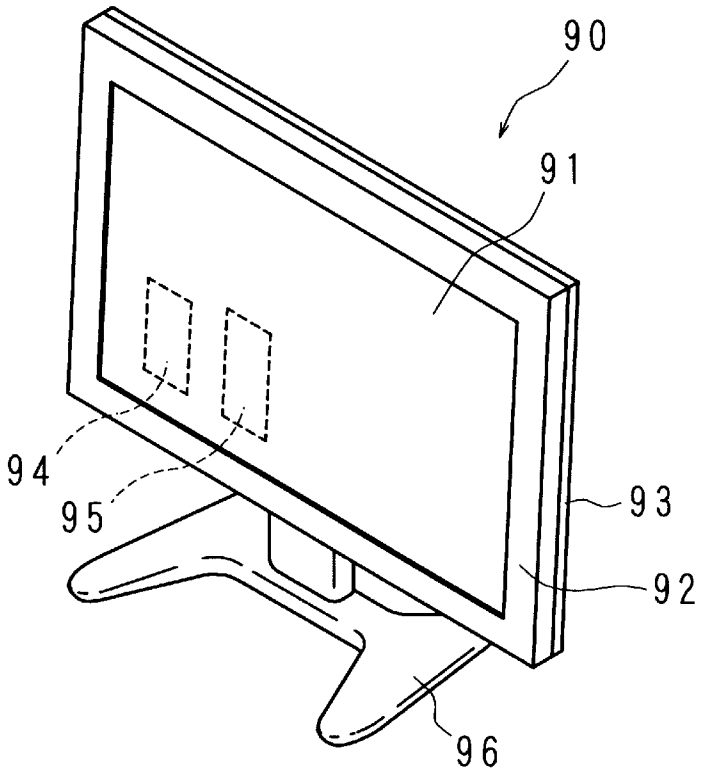
[請求項9] 請求項８に記載のアクティブマトリクス基板と、

該アクティブマトリクス基板上に配置された表示媒体層と、

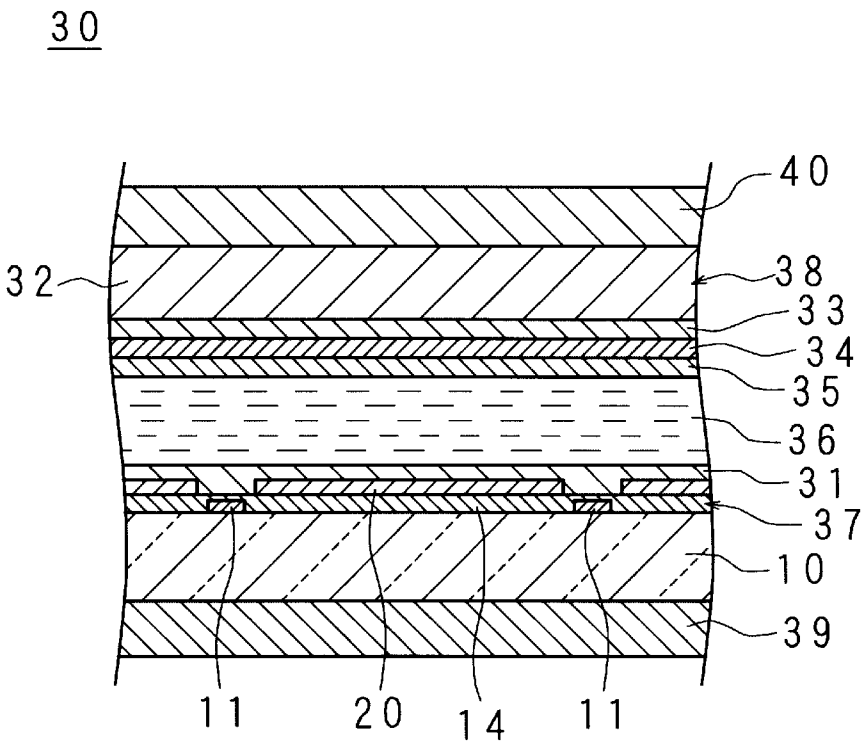
前記アクティブマトリクス基板に前記表示媒体層を介して対向する対向基板と

を備えることを特徴とする表示装置。

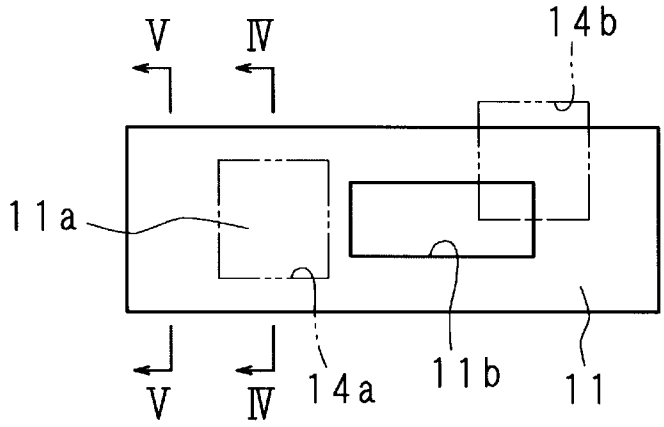
[図1]



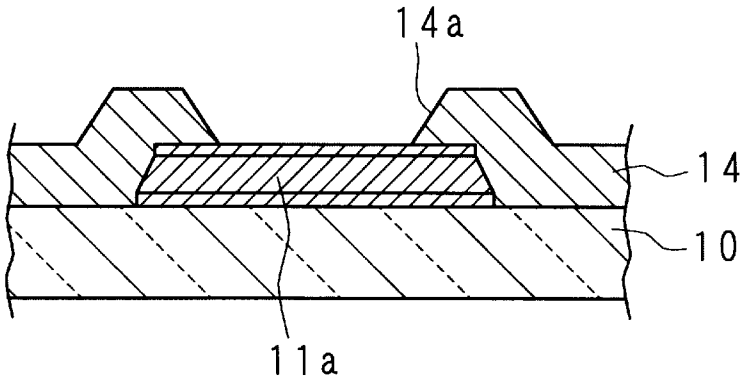
[図2]



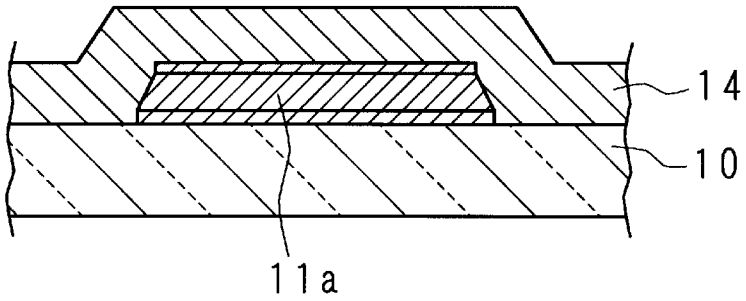
[図3]



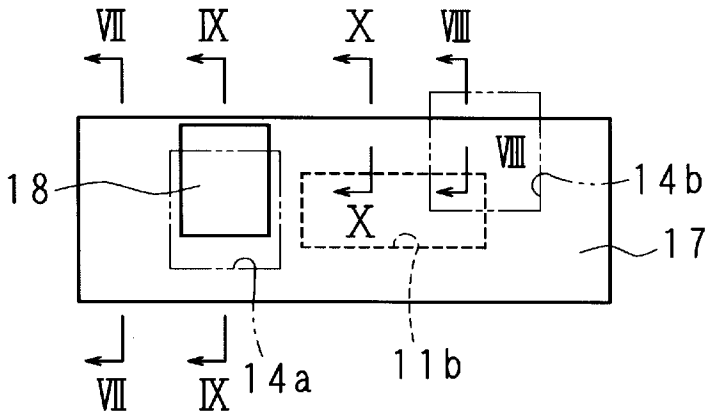
[図4]



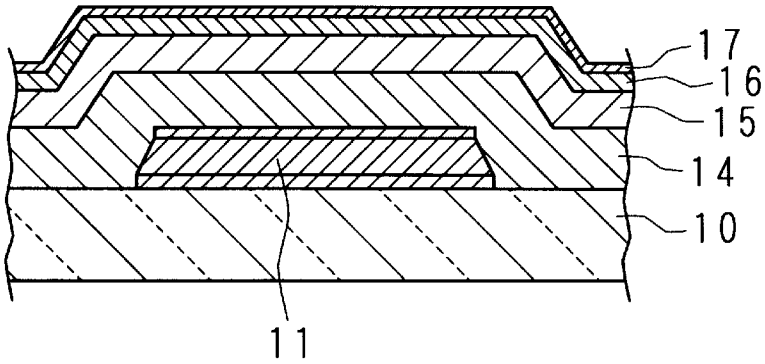
[図5]



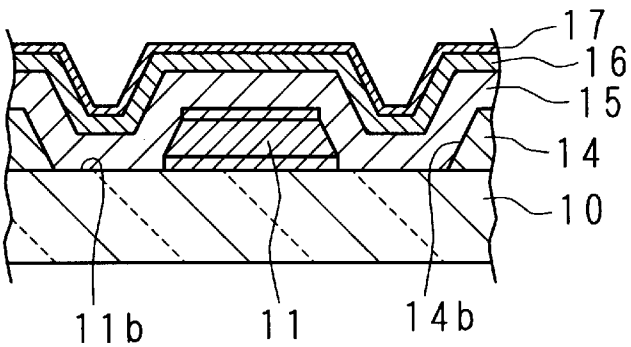
[図6]


VII
IX
X
VIII
18
VIII
14b
X
17
VII
IX
14a
11b

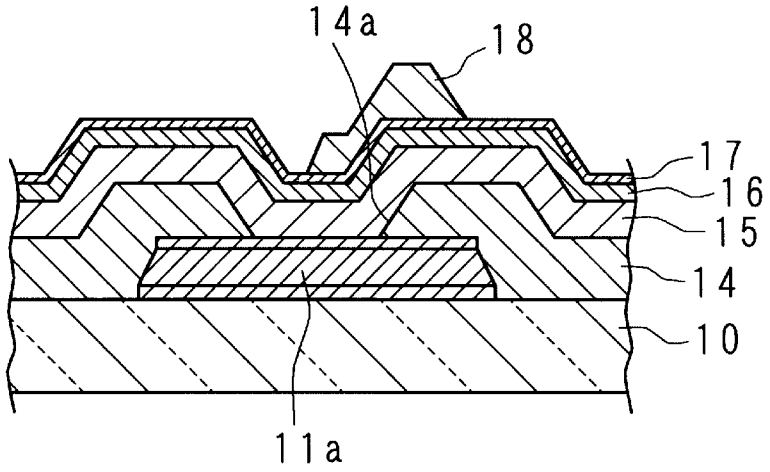
[図7]


17
16
15
14
10
11

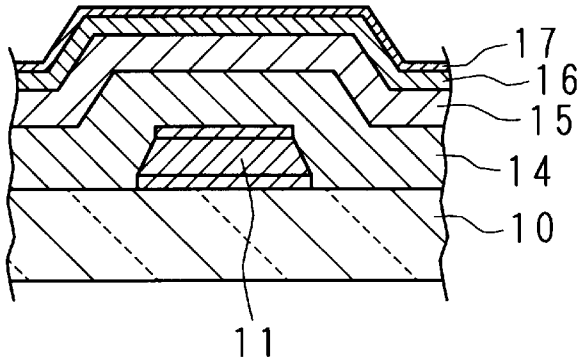
[図8]


17
16
15
14
10
11b
11
14b

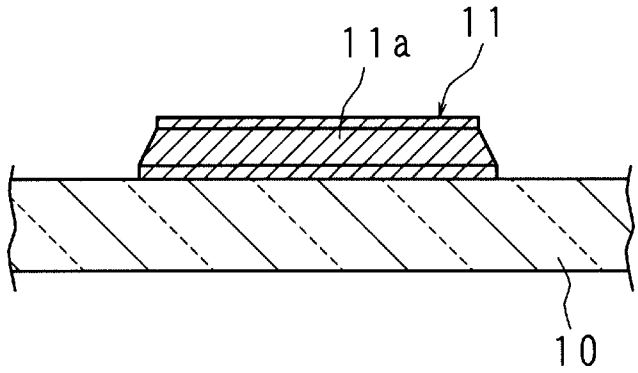
[図9]



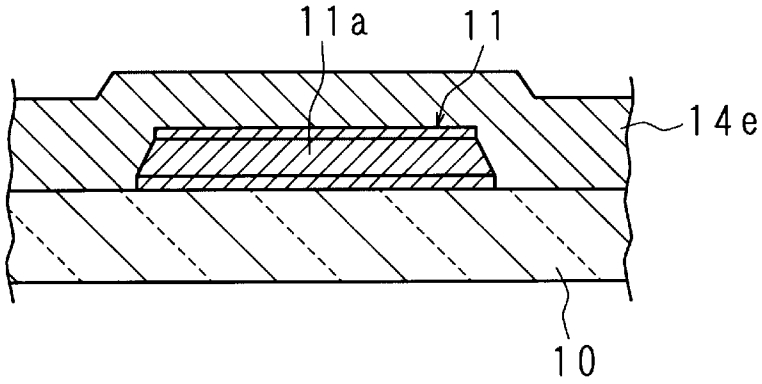
[図10]



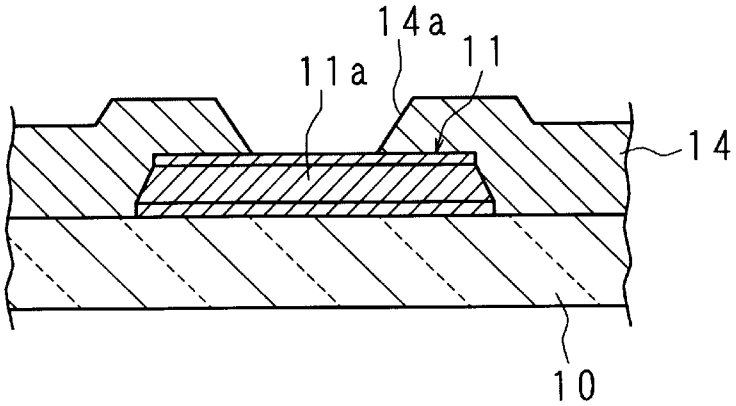
[図11A]



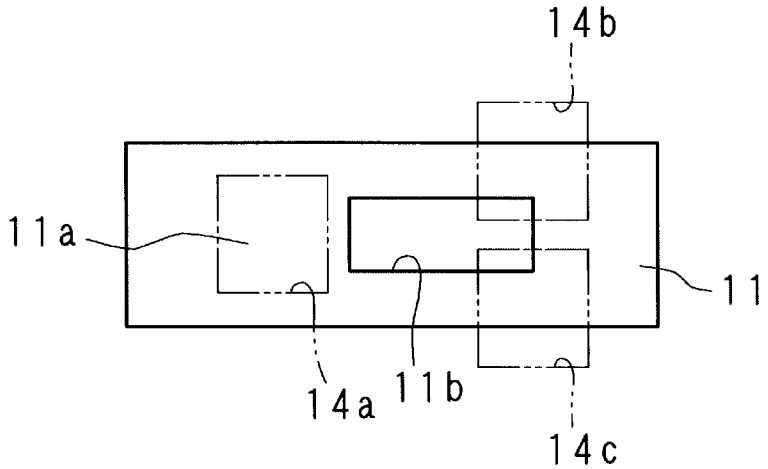
[図11B]



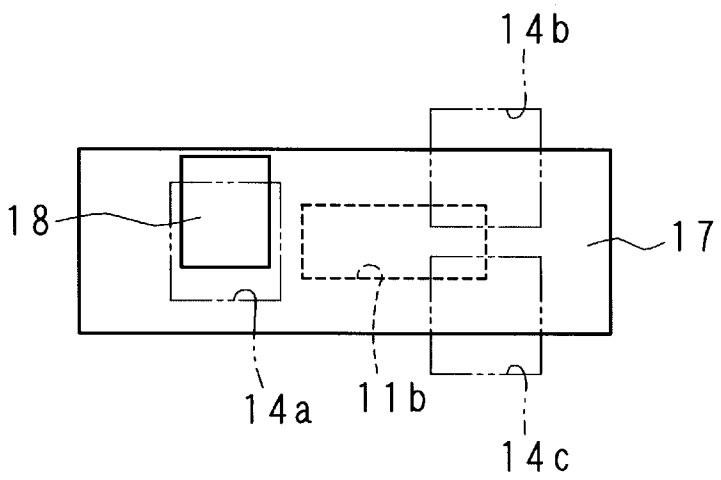
[図11C]



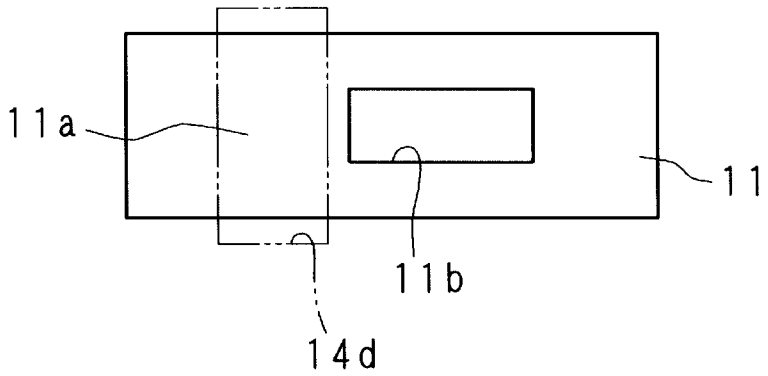
[図12]



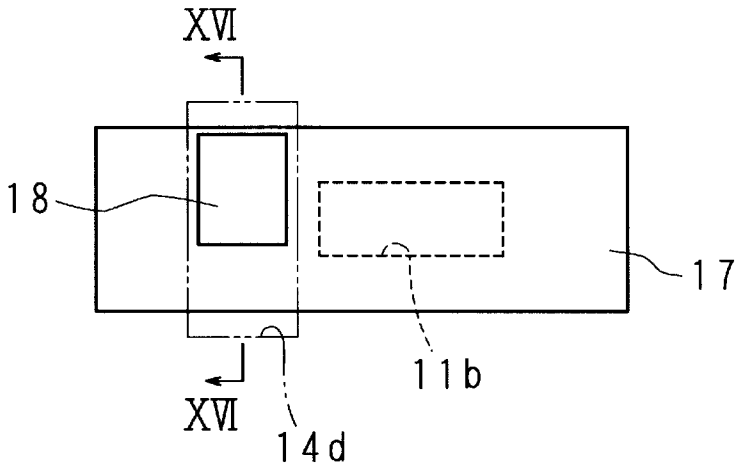
[図13]



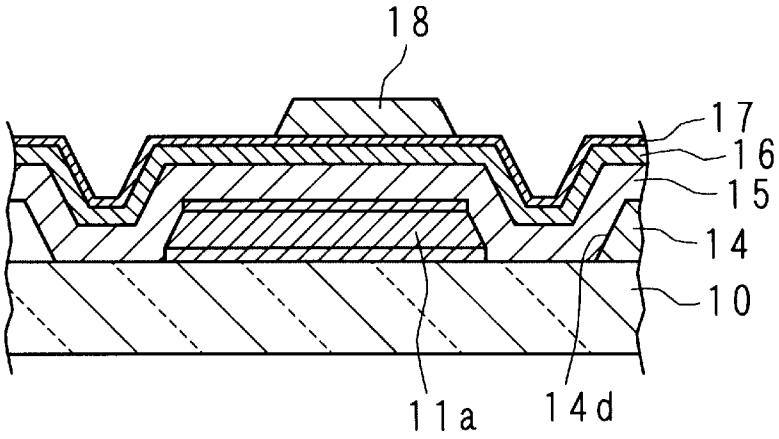
[図14]



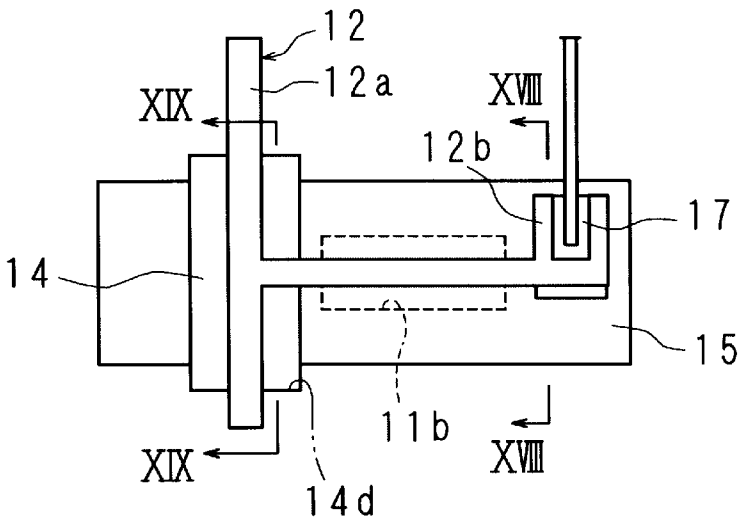
[図15]



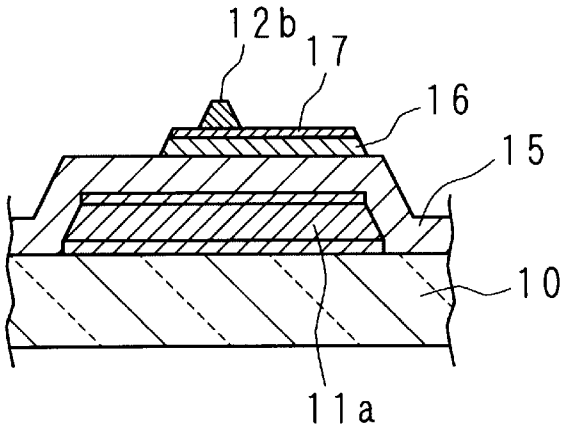
[図16]


18
17
16
15
14
10
11a
14d

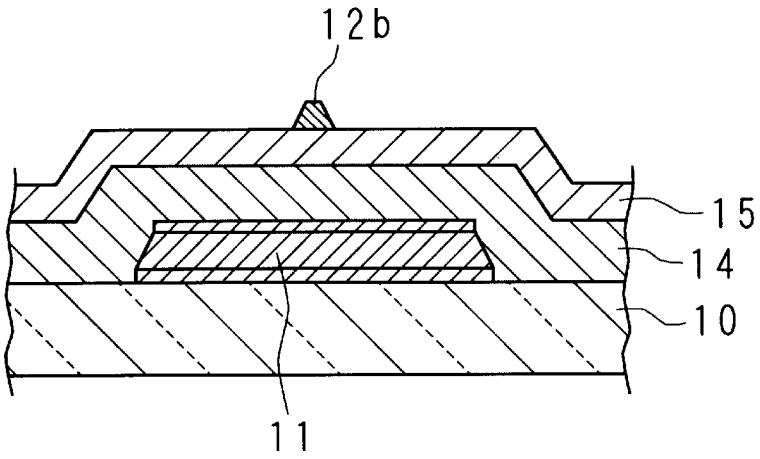
[図17]


12
12a
XIX
XVIII
12b
17
14
15
11b
XIX
XVIII
14d

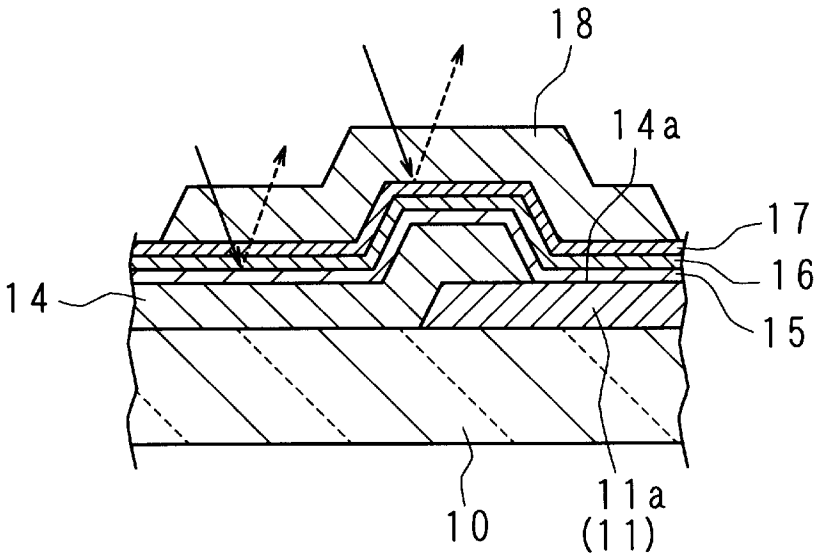
[図18]



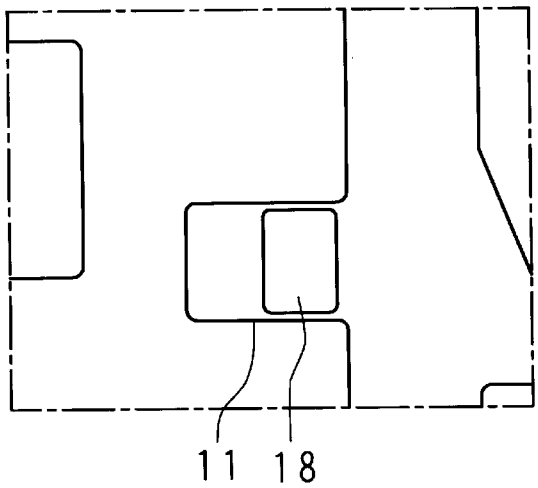
[図19]



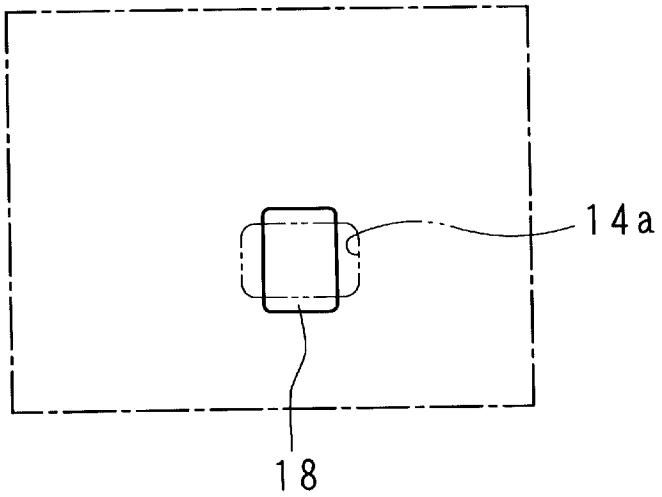
[図20]



[図21A]



[図21B]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/050166

A. CLASSIFICATION OF SUBJECT MATTER
G02F1/1333(2006.01)i, *G02F1/1368*(2006.01)i, *G09F9/30*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G02F1/1333, G02F1/1368, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-352514 A (Hitachi, Ltd.), 24 December 1999 (24.12.1999), entire text; all drawings (Family: none)	1-9
A	JP 8-146400 A (Seiko Epson Corp.), 07 June 1996 (07.06.1996), entire text; all drawings (Family: none)	1-9
A	JP 2009-86086 A (Sharp Corp.), 23 April 2009 (23.04.2009), entire text; all drawings (Family: none)	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 27 March, 2014 (27.03.14)	Date of mailing of the international search report 08 April, 2014 (08.04.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０５０１６６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G02F1/1333(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G02F1/1333, G02F1/1368, G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 11-352514 A (株式会社日立製作所) 1999.12.24, 全文、全図（ファミリーなし）	１－９
A	JP 8-146400 A (セイコーエプソン株式会社) 1996.06.07, 全文、全図（ファミリーなし）	１－９
A	JP 2009-86086 A (シャープ株式会社) 2009.04.23, 全文、全図（ファミリーなし）	１－９

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２７．０３．２０１４	０８．０４．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｌ　３４１３
佐藤　洋允
電話番号　０３－３５８１－１１０１　内線　３２５５