

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4029841号
(P4029841)

(45) 発行日 平成20年1月9日(2008.1.9)

(24) 登録日 平成19年10月26日(2007.10.26)

(51) Int. Cl.	F I
G09G 3/28 (2006.01)	G09G 3/28 H
G09G 3/20 (2006.01)	G09G 3/28 E
G09G 3/288 (2006.01)	G09G 3/20 622C
H01J 11/02 (2006.01)	G09G 3/20 622M
	G09G 3/20 623D
請求項の数 2 (全 12 頁) 最終頁に続く	

(21) 出願番号	特願2004-6589 (P2004-6589)	(73) 特許権者	000005821
(22) 出願日	平成16年1月14日 (2004.1.14)		松下電器産業株式会社
(65) 公開番号	特開2005-202021 (P2005-202021A)		大阪府門真市大字門真1006番地
(43) 公開日	平成17年7月28日 (2005.7.28)	(74) 代理人	100097445
審査請求日	平成17年8月30日 (2005.8.30)		弁理士 岩橋 文雄
前置審査		(74) 代理人	100109667
			弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(72) 発明者	橋 弘之
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	橋口 淳平
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
			最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板と、

前記第1の基板上にあって、2本ずつ交互にかつ平行に配置した走査電極および維持電極からなる複数の表示電極対と、

放電空間を挟んで前記第1の基板に対向配置される第2の基板と、

前記第2の基板上にあって、前記表示電極対と交差する方向に配置した複数のデータ電極と、

前記表示電極対毎に前記走査電極および前記維持電極を交互に配置し、

前記第1の基板と第2の基板の間において、表示電極対とデータ電極とにより構成された主放電を発生させる主放電セル、および前記複数の走査電極のうち隣接する2本の走査電極によりプライミング放電を発生させるプライミング放電セルを区画するように設けた隔壁とを備えたプラズマディスプレイパネルの駆動方法であって、

1フィールドを初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成し、

前記書込み期間は奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間とを有し、

前記奇数ライン書込み期間において、奇数番目の走査電極には走査パルスを順次印加し、偶数番目の走査電極には、すべての奇数番目の走査電極に印加する電圧とは異なる電圧で

10

20

あって、前記プライミング放電セル内で、当該偶数番目の走査電極と隣接する奇数番目の走査電極との間に、プライミング放電を生じさせられる電圧を積極的に印加し、前記偶数ライン書込み期間において、偶数番目の走査電極には走査パルスを順次印加し、奇数番目の走査電極には、すべての偶数番目の走査電極に印加する電圧とは異なる電圧であって、前記プライミング放電セル内で、当該奇数番目の走査電極と隣接する偶数番目の走査電極との間に、プライミング放電を生じさせられる電圧を積極的に印加することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】

複数のサブフィールドのうち少なくとも 1 つのサブフィールドにおいて

初期化期間は奇数番目の走査電極をもつ主放電セルの初期化動作を行う奇数ライン初期化期間と、偶数番目の走査電極をもつ主放電セルの初期化動作を行う偶数ライン初期化期間とを有し、

前記奇数ライン書込み期間の直前に前記奇数ライン初期化期間を設け、前記偶数ライン書込み期間の直前に前記偶数ライン初期化期間を設けた

ことを特徴とする請求項 1 に記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、壁掛けテレビや大型モニター等に用いられるプラズマディスプレイパネルの駆動方法に関する。

【背景技術】

【0002】

プラズマディスプレイパネル（以下、PDPあるいはパネルと略記する）は、大画面、薄型、軽量であることを特徴とする視認性に優れた表示デバイスである。

【0003】

PDPとして代表的な交流面放電型パネルは、対向配置された前面板と背面板との間に多数の放電セルが形成されている。前面板は、走査電極と維持電極とからなる表示電極が前面ガラス基板上に互いに平行に複数対形成され、それら表示電極を覆うように誘電体層および保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極と平行に複数の隔壁がそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。そして、表示電極とデータ電極とが立体交差するように前面板と背面板とが対向配置されて密封され、内部の放電空間には放電ガスが封入されている。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線でRGB各色の蛍光体を励起発光させてカラー表示を行っている。

【0004】

パネルを駆動する方法としてはサブフィールド法、すなわち、1フィールド期間を複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う方法が一般的である。ここで、各サブフィールドは初期化期間、書込み期間および維持期間を有する。

【0005】

初期化期間では、すべての放電セルで一斉に初期化放電を行い、それ以前の個々の放電セルに対する壁電荷の履歴を消すとともに、つづく書込み動作のために必要な壁電荷を形成する。加えて、放電遅れを小さくし書込み放電を安定して発生させるためのプライミング（放電のための起爆剤＝励起粒子）を発生させるといってはたらきをもつ。書込み期間では、走査電極に順次走査パルスを印加するとともに、データ電極には表示すべき画像信号に対応した書込みパルスを印加し、走査電極とデータ電極との間で選択的に書込み放電をおこし、選択的な壁電荷形成を行う。つづく維持期間では、走査電極と維持電極との間に所定の回数の維持パルスを印加し、書込み放電による壁電荷形成を行った放電セルを選択的に放電させ発光させる。

10

20

30

40

50

【0006】

このように、画像を正しく表示するためには書込み期間における選択的な書込み放電を確実に行うことが重要であるが、回路構成上の制約から書込みパルスに高い電圧が使えないこと、データ電極上に形成された蛍光体層が放電をおこり難くしていること等、書込み放電に関しては放電遅れを大きくする要因が多い。したがって、書込み放電を安定して発生させるためのプライミングが非常に重要となる。

【0007】

しかしながら、放電によって生じるプライミングは時間の経過とともに急速に減少する。そのため、上述したパネルの駆動方法において、初期化放電から長い時間が経過した書込み放電に対しては初期化放電で生じたプライミングが不足して放電遅れが大きくなり、書込み動作が不安定になって画像表示品質が低下するといった問題があった。あるいは、書込み動作を安定して行うために書込み時間を長く設定し、その結果、書込み期間に費やす時間が大きくなりすぎるといった問題があった。

10

【0008】

これらの問題を解決するために、パネルの前面板に設けたプライミング放電セルを用いてプライミングを発生させ、放電遅れを小さくするパネルとその駆動方法が提案されている(たとえば特許文献1)。

【特許文献1】特開2002-150949号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0009】

しかしながら上述のパネルにおいては、隣接する放電セルが相互干渉をおこしやすく、特に書込み期間において、隣接する放電セルの書込み放電にともない発生するプライミングの影響を受けて誤書込み、あるいは書込み不良を生じるおそれがあり、そのため書込み動作の駆動電圧マージンが狭くなるという課題があった。

【0010】

本発明のプラズマディスプレイパネルの駆動方法は、これらの課題に鑑みなされたものであり、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるプラズマディスプレイパネルの駆動方法を提供することを目的とする。

【課題を解決するための手段】

30

【0011】

本発明は、第1の基板と、第1の基板上にあって、2本ずつ交互にかつ平行に配置した走査電極および維持電極からなる複数の表示電極対と、放電空間を挟んで第1の基板に対向配置される第2の基板と、第2の基板上にあって、表示電極対と交差する方向に配置した複数のデータ電極と、第1の基板と第2の基板の間において、表示電極対とデータ電極とにより構成された主放電を発生させる主放電セル、および複数の走査電極のうち隣接する2本の走査電極によりプライミング放電を発生させるプライミング放電セルを区画するように設けた隔壁とを備えたプラズマディスプレイパネルの駆動方法であって、1フィールドを初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成し、書込み期間は奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間とを有し、奇数ライン書込み期間において、奇数番目の走査電極には走査パルスを順次印加し、偶数番目の走査電極には、すべての奇数番目の走査電極に印加する電圧とは異なる電圧であって、前記プライミング放電セル内で、当該偶数番目の走査電極と隣接する奇数番目の走査電極との間に、プライミング放電を生じさせられる電圧を積極的に印加し、偶数ライン書込み期間において、偶数番目の走査電極には走査パルスを順次印加し、奇数番目の走査電極には、すべての偶数番目の走査電極に印加する電圧とは異なる電圧であって、前記プライミング放電セル内で、当該奇数番目の走査電極と隣接する偶数番目の走査電極との間に、プライミング放電を生じさせられる電圧を積極的に印加することを特徴とする。この方法により、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して

40

50

発生させることができる。

【0012】

また、複数のサブフィールドのうち少なくとも1つのサブフィールドにおいて、初期化期間は奇数番目の走査電極をもつ主放電セルの初期化動作を行う奇数ライン初期化期間と偶数番目の走査電極をもつ主放電セルの初期化動作を行う偶数ライン初期化期間とを有し、奇数ライン書込み期間の直前に奇数ライン初期化期間を設け、偶数ライン書込み期間の直前に偶数ライン初期化期間を設けてもよい。この方法によりプライミング放電セルを確実に初期化できるため、つづく書込み期間においてプライミング放電セルが確実に放電する。

【発明の効果】

10

【0013】

本発明によれば、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるプラズマディスプレイパネルの駆動方法を提供することができる。

【発明を実施するための最良の形態】

【0014】

(実施の形態1)

以下、本発明の実施の形態1におけるパネルについて、図面を用いて説明する。

【0015】

図1は本発明の実施の形態1におけるパネルの構造を示す分解斜視図であり、図2は同パネルの断面図である。第1の基板であるガラス製の前面基板21と第2の基板である背面基板31とが放電空間を挟んで対向配置され、放電空間には放電によって紫外線を放射するネオンおよびキセノンの混合ガスが封入されている。

20

【0016】

前面基板21上には、走査電極22と維持電極23とからなる表示電極対が互いに平行に複数対形成されている。このとき、走査電極22、維持電極23は、維持電極23 - 走査電極22 - 走査電極22 - 維持電極23 - ・ ・ ・となるように2本ずつ交互に配列されている。走査電極22と維持電極23はそれぞれ透明電極22a、23aと、透明電極22a、23a上に形成された金属母線22b、23bとから構成されている。走査電極22 - 走査電極22間、および維持電極23 - 維持電極23間には黒色材料からなる光吸収層28が設けられている。走査電極22の金属母線22bの突出部分22b'は光吸収層28上にまで突出して形成されている。そして、これらの走査電極22、維持電極23および光吸収層28とを覆うように誘電体層24および保護層25が形成されている。

30

【0017】

背面基板31上には、走査電極22および維持電極23と交差する方向にデータ電極32が互いに平行に複数形成され、そしてデータ電極32を覆うように誘電体層33が形成されている。そして誘電体層33の上に主放電セル40を区画するための隔壁34が形成されている。

【0018】

隔壁34は、データ電極32と平行な方向に延びる縦壁部34aと、主放電セル40を形成するとともに主放電セル40の間に隙間部41を形成する横壁部34bとで構成されている。その結果、隔壁34は一对の走査電極と維持電極とからなる表示電極対に沿って主放電セル40を複数連結した主放電セル行を形成し、隣接した主放電セル行の間に隙間部41を生じる。隙間部41のうち、2本の走査電極が隣り合う側に位置する隙間部には突出部分22b'が形成されており、この隙間部はプライミング放電セル41aとしてはたらく。すなわち隙間部41は1つおきに突出部分22b'を有するプライミング放電セル41aとなっている。なお、隙間部41bは2本の維持電極が隣り合う側に位置する隙間部である。

40

【0019】

そして、これら隔壁34の頂部は前面基板21に当接するように平坦に形成されている

50

。これは、隣接する放電セルの相互干渉を防ぐためであり、特に書込み期間において隣接する放電セルの書込み放電にともない発生するプライミングの影響を受けて誤書込みを生じる等の誤動作を防ぐためである。さらには、プライミング放電にともない、プライミング放電セル41aに隣接する主放電セル40の壁電荷が減少し書込み不良を生じる等の誤動作を防ぐためである。本発明の実施の形態1においては、隔壁34の段差が $10\mu\text{m}$ 以下となるように形成している。この値は、 $10\mu\text{m}$ 以上で隣り合う主放電セル40間の相互干渉が発生し、プライミング放電セル41aと主放電セル40との相互干渉も発生するという実験結果にもとづく値である。

【0020】

そして、隔壁34により区画された主放電セル40に対応する誘電体層33の表面と隔壁34の側面とに蛍光体層35が設けられている。なお、図1では隙間部41側に蛍光体層35を形成していないが、蛍光体層35を形成する構成としてもよい。

10

【0021】

なお、上述の説明ではデータ電極32を覆うように誘電体層33が形成されているが、この誘電体層33は形成しなくてもよい。

【0022】

図3は本発明の実施の形態1におけるパネルの電極配列図である。列方向に m 列のデータ電極 $D_1 \sim D_m$ (図1のデータ電極32)が配列され、行方向に n 行の走査電極 $SC_1 \sim SC_n$ (図1の走査電極22)と n 行の維持電極 $SU_1 \sim SU_n$ (図1の維持電極23)とが維持電極 SU_1 - 走査電極 SC_1 - 走査電極 SC_2 - 維持電極 SU_2 - \dots となるように2本ずつ交互に配列されている。そして、本発明の実施の形態1においては隣り合う走査電極 SC_p 、 SC_{p+1} ($p = \text{奇数}$)の突出部分(図1の突出部分22b')の間でプライミング放電を行う。

20

【0023】

そして、一対の走査電極 SC_i 、維持電極 SU_i ($i = 1 \sim n$)と1つのデータ電極 D_j ($j = 1 \sim m$)とを含む主放電セル $C_{i,j}$ (図1の主放電セル40)が放電空間内に $m \times n$ 個形成される。また走査電極 SC_p の突出部分と走査電極 SC_{p+1} の突出部分とを含むプライミング放電セル PS_p (図1のプライミング放電セル41a)が形成される。

【0024】

つぎに、パネルを駆動するための駆動波形とそのタイミングについて、パネルの動作とともに説明する。

30

【0025】

図4は、本発明の実施の形態1におけるパネルの駆動波形図である。このように実施の形態1においては、1フィールド期間が初期化期間、書込み期間、維持期間を有する複数のサブフィールドから構成されており、書込み期間は、奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間とを有し、奇数番目の走査電極(以下、奇数走査電極と略記する)と偶数番目の走査電極(以下、偶数走査電極と略記する)との書込み動作を時間的に分離して行う。これは以下に詳細に説明するように、壁電荷を用いてプライミング放電を順次継続して安定して発生させるためである。またこれにより、放電セルの相互作用の影響、特に書込み期間において垂直方向に隣接する主放電セルの影響を小さくすることもできる。

40

【0026】

まず、初期化期間前半部では、データ電極 $D_1 \sim D_m$ および維持電極 $SU_1 \sim SU_n$ をそれぞれ0(V)に保持し、走査電極 $SC_1 \sim SC_n$ には、維持電極 $SU_1 \sim SU_n$ に対して放電開始電圧以下の電圧 V_{i1} から、放電開始電圧を超える電圧 V_{i2} に向かって緩やかに上昇する傾斜波形電圧を印加する。この傾斜波形電圧が上昇する間に、走査電極 $SC_1 \sim SC_n$ と維持電極 $SU_1 \sim SU_n$ 、データ電極 $D_1 \sim D_m$ との間でそれぞれ1回目の微弱な初期化放電がおこる。そして、走査電極 $SC_1 \sim SC_n$ 上部に負の壁電圧が蓄積

50

されるとともに、データ電極 $D_1 \sim D_m$ 上部および維持電極 $S U_1 \sim S U_n$ 上部には正の壁電圧が蓄積される。ここで、電極上部の壁電圧とは電極を覆う誘電体層上あるいは蛍光体層上に蓄積された壁電荷により生じる電圧をあらわす。このとき、走査電極 $S C_1 \sim S C_n$ は同電位のためプライミング放電セル $P S_p$ では放電が発生しない。

【0027】

初期化期間後半部では、維持電極 $S U_1 \sim S U_n$ を正電圧 V_e に保ち、走査電極 $S C_1 \sim S C_n$ には、維持電極 $S U_1 \sim S U_n$ に対して放電開始電圧以下となる電圧 V_{i_3} から放電開始電圧を超える電圧 V_{i_4} に向かって緩やかに下降する傾斜波形電圧を印加する。この間に、走査電極 $S C_1 \sim S C_n$ と維持電極 $S U_1 \sim S U_n$ 、データ電極 $D_1 \sim D_m$ との間でそれぞれ2回目の微弱な初期化放電がおこる。そして、走査電極 $S C_1 \sim S C_n$ 上部の負の壁電圧および維持電極 $S U_1 \sim S U_n$ 上部の正の壁電圧が弱められ、データ電極 $D_1 \sim D_m$ 上部の正の壁電圧は書込み動作に適した値に調整される。このときも、走査電極 $S C_1 \sim S C_n$ は同電位のためプライミング放電セル $P S_p$ では放電が発生しない。以上により初期化動作が終了する。

10

【0028】

奇数ライン書込み期間では、奇数走査電極 $S C_p$ を一旦電圧 V_c に保持する。そして、偶数走査電極 $S C_{p+1}$ には、隣接する奇数走査電極 $S C_p$ との間でプライミング放電セル $P S_p$ 内部に放電を生じさせるための電圧 V_q を印加する。つぎに、1番目の走査電極 $S C_1$ に走査パルス電圧 V_a を印加すると、プライミング放電セル $P S_1$ 内において2番目の走査電極 $S C_2$ との間でプライミング放電が発生し、主放電セル $C_{1,1} \sim C_{1,m}$ 内部にプライミングが供給される。このとき、表示すべき画像信号に対応するデータ電極 D_k (k は $1 \sim m$ の整数) に正の書込みパルス V_d を印加すると、データ電極 D_k と走査電極 $S C_1$ との交差部で放電が発生し、対応する主放電セル $C_{1,k}$ の維持電極 $S U_1$ と走査電極 $S C_1$ との間の放電に進展する。そして主放電セル $C_{1,k}$ 内の走査電極 $S C_1$ 上部に正の壁電圧が蓄積され、維持電極 $S U_1$ 上部に負の壁電圧が蓄積され、1行目の書込み動作が終了する。なお、このとき、プライミング放電セル $P S_1$ 内部の走査電極 $S C_1$ 上部には正の壁電圧が蓄積され、走査電極 $S C_2$ 上部には負の壁電圧が蓄積される。

20

【0029】

以下同様に奇数番目の主放電セル $C_{3,k}, C_{5,k}, \dots$ について書込み動作を行う。

30

【0030】

偶数ライン書込み期間では、偶数走査電極 $S C_{p+1}$ を一旦電圧 V_c に保持する。そして、奇数走査電極 $S C_p$ には、隣接する奇数番目の走査電極 $S C_{p+1}$ との間でプライミング放電セル $P S_p$ 内部に放電を生じさせるための電圧 V_q を印加する。そして、2番目の走査電極 $S C_2$ に走査パルス電圧 V_a を印加すると、プライミング放電セル $P S_1$ 内において1番目の走査電極 $S C_1$ との間でプライミング放電が発生する。このときの放電は、プライミング放電セル $P S_1$ 内部の走査電極 $S C_1$ 上部に蓄積された正の壁電圧、走査電極 $S C_2$ 上部に蓄積された負の壁電圧が加算されるため放電遅れが小さく安定した放電となる。そして、主放電セル $C_{2,1} \sim C_{2,m}$ 内部にプライミングが供給される。このとき、表示すべき画像信号に対応するデータ電極 D_k に正の書込みパルス V_d を印加すると、データ電極 D_k と走査電極 $S C_2$ との交差部で放電が発生し、対応する主放電セル $C_{2,k}$ の維持電極 $S U_2$ と走査電極 $S C_2$ との間の放電に進展する。そして主放電セル $C_{2,k}$ 内の走査電極 $S C_2$ 上部に正の壁電圧が蓄積され、維持電極 $S U_2$ 上部に負の壁電圧が蓄積され、2行目の書込み動作が終了する。なお、プライミング放電セル $P S_1$ 内部の壁電圧は反転し、プライミング放電セル $P S_1$ 内部の走査電極 $S C_1$ 上部には負の壁電圧、走査電極 $S C_2$ 上部には正の壁電圧が蓄積される。

40

【0031】

以下同様に偶数番目の主放電セル $C_{4,k}, C_{6,k}, \dots$ について書込み動作を行い、書込み期間を終了する。

【0032】

50

維持期間では、走査電極 $SC_1 \sim SC_n$ および維持電極 $SU_1 \sim SU_n$ を $0(V)$ に一旦戻した後、走査電極 $SC_1 \sim SC_n$ に正の維持パルス電圧 V_s を印加する。このとき、書込み放電をおこした放電セル $C_{i,k}$ における走査電極 SC_i 上部と維持電極 SU_i 上部との間の電圧は、正の維持パルス電圧 V_s に加えて、書込み期間において走査電極 SC_i 上部および維持電極 SU_i 上部に蓄積された壁電圧が加算されて、放電開始電圧より大きくなる。これにより、放電セル $C_{i,k}$ において維持放電が発生する。以降同様に、走査電極 $SC_1 \sim SC_n$ と維持電極 $SU_1 \sim SU_n$ とに維持パルスを交互に印加することにより、書込み放電をおこした放電セル $C_{i,k}$ に対して維持パルスの回数だけ維持放電が継続して行われる。このとき、走査電極 $SC_1 \sim SC_n$ は同電位のためプライミング放電セル PS_p では放電が発生しない。

10

【0033】

つづくサブフィールドの初期化期間では、維持電極 $SU_1 \sim SU_n$ を正電圧 V_e に保ち、走査電極 $SC_1 \sim SC_n$ には電圧 V_{i4} に向かって緩やかに下降する傾斜波形電圧を印加する。すると、維持放電を行った主放電セル $C_{i,k}$ の走査電極 $SC_1 \sim SC_n$ と維持電極 $SU_1 \sim SU_n$ 、データ電極 $D_1 \sim D_m$ との間でそれぞれ微弱な初期化放電がおこる。そして、走査電極 $SC_1 \sim SC_n$ 上部および維持電極 $SU_1 \sim SU_n$ 上部の壁電圧が弱められ、データ電極 $D_1 \sim D_m$ 上部の正の壁電圧は書込み動作に適した値に調整される。このときも、走査電極 $SC_1 \sim SC_n$ は同電位のためプライミング放電セル PS_p では放電が発生しない。

【0034】

20

この後の書込み期間、維持期間、およびつづくサブフィールドの駆動波形およびパネルの動作は上述と同様である。

【0035】

ここで、書込み期間を奇数ライン書込み期間と偶数ライン書込み期間とに分けた理由について説明するために、プライミング放電セルの動作に注目して再度説明する。プライミング放電セル PS_p 内では、奇数走査電極 SC_p に印加した電圧と偶数走査電極 SC_{p+1} に印加した電圧とが異なる場合にのみ放電が発生するから、書込み期間だけに注目すればよい。

【0036】

まず、最初のサブフィールドの奇数ライン書込み期間では、奇数走査電極 SC_p に負電圧の走査電圧パルス V_a を印加し、偶数走査電極 SC_{p+1} に正の電圧 V_q を印加してプライミング放電を発生させる。そして、プライミング放電セル PS_p 内の奇数走査電極 SC_p 上に正の壁電圧、偶数走査電極 SC_{p+1} 上に負の壁電圧が蓄積される。

30

【0037】

つづく偶数ライン書込み期間では、負の壁電圧が蓄積している偶数走査電極 SC_{p+1} にさらに負電圧の走査電圧パルス V_a を印加し、正の壁電圧が蓄積している奇数走査電極 SC_p にさらに正の電圧 V_q を印加してプライミング放電を発生させる。このように、このときのプライミング放電は電極に印加した電圧にさらに壁電圧が加算されるため、放電遅れの小さい安定した放電となる。そして、プライミング放電セル PS_p 内の偶数走査電極 SC_{p+1} 上に正の壁電圧、奇数走査電極 SC_p 上に負の壁電圧が蓄積される。

40

【0038】

つぎのサブフィールドの奇数ライン書込み期間では、負の壁電圧が蓄積している奇数走査電極 SC_p にさらに負電圧の走査電圧パルス V_a を印加し、正の壁電圧が蓄積している偶数走査電極 SC_{p+1} にさらに正の電圧 V_q を印加してプライミング放電を発生させる。したがって、このときのプライミング放電も放電遅れの小さい安定した放電となる。そして、プライミング放電セル PS_p 内の奇数走査電極 SC_p 上に正の壁電圧、偶数走査電極 SC_{p+1} 上に負の壁電圧が蓄積される。

【0039】

以降同様に、壁電圧が常にプライミング放電を強めるようにはたらくので、プライミング放電は放電遅れの小さい安定した放電となる。このように、書込み期間を奇数ライン書

50

込み期間と偶数ライン書込み期間とに分けることによりプライミング放電を放電遅れの小さい安定した放電とすることができる。

【0040】

なお、上述の動作説明においては、最初のサブフィールドの初期化期間はすべての主放電セルで初期化放電を行う全セル初期化動作を行い、つぎのサブフィールド以降の初期化期間は維持放電を行った主放電セルを選択的に初期化する選択初期化動作を行うものとして説明したが、これらの初期化動作は任意に組み合わせてもよい。

【0041】

(実施の形態2)

本発明の実施の形態2におけるパネルの構造は実施の形態1と同じである。また駆動方法においても、書込み期間として奇数ライン書込み期間と偶数ライン書込み期間とをもち、それらを時間的に分離して行うことも実施の形態1と同様である。実施の形態2が実施の形態1と異なるところは、初期化期間についても奇数ライン初期化期間と偶数ライン初期化期間とを時間的に分離して設けたサブフィールドをもつことである。すなわち、複数のサブフィールドのうち少なくとも1つのサブフィールドにおいて、奇数番目の走査電極をもつ主放電セルの初期化動作を行う奇数ライン初期化期間と、偶数番目の走査電極をもつ主放電セルの初期化動作を行う偶数ライン初期化期間とを有し、奇数ライン書込み期間の直前に奇数ライン初期化期間を設け、偶数ライン書込み期間の直前に偶数ライン初期化期間を設けたことである。

【0042】

つぎに、パネルを駆動するための駆動波形とそのタイミングについて、パネルの動作とともに説明する。図5は、本発明の実施の形態2におけるパネルの駆動波形図である。

【0043】

まず、奇数ライン初期化期間の前半部では、データ電極 $D_1 \sim D_m$ および維持電極 $S U_1 \sim S U_n$ をそれぞれ0(V)に保持し、奇数走査電極 $S C_p$ には電圧 $V i_1$ から電圧 $V i_2$ に向かって緩やかに上昇する傾斜波形電圧を印加する。この間に奇数番目の主放電セル内では1回目の微弱な初期化放電がおこり、奇数走査電極 $S C_p$ 上部に負の壁電圧が蓄積されるとともに、データ電極 $D_1 \sim D_m$ 上部および奇数維持電極 $S U_p$ 上部には正の壁電圧が蓄積される。そして、奇数ライン初期化期間の後半部では、維持電極 $S U_1 \sim S U_n$ を正電圧 $V e$ に保ち、奇数走査電極 $S C_p$ には、電圧 $V i_3$ から電圧 $V i_4$ に向かって緩やかに下降する傾斜波形電圧を印加する。この間に奇数番目の主放電セル内では2回目の微弱な初期化放電がおこり、奇数走査電極 $S C_p$ 上部の負の壁電圧および奇数維持電極 $S U_p$ 上部の正の壁電圧が弱められ、データ電極 $D_1 \sim D_m$ 上部の正の壁電圧は書込み動作に適した値に調整される。

【0044】

以上が奇数番目の主放電セル内部で発生する放電およびそれにとともなう壁電圧の動きである。なお偶数ライン側の主放電セル内部では放電が発生しない。

【0045】

このとき、プライミング放電セル $P S_p$ 内部では以下のような放電と壁電圧の動きが発生する。まず、奇数ライン初期化期間の前半部では、偶数走査電極 $S C_{p+1}$ を0(V)に保持し、奇数走査電極 $S C_p$ に放電開始電圧を超える電圧 $V i_2$ に向かって緩やかに上昇する傾斜波形電圧を印加するため、奇数走査電極 $S C_p$ と偶数走査電極 $S C_{p+1}$ との間でそれぞれ1回目の微弱な初期化放電がおこる。そして、プライミング放電セル $P S_p$ 内部の奇数走査電極 $S C_p$ 上部に負の壁電圧が蓄積されるとともに、偶数走査電極 $S C_{p+1}$ 上部には正の壁電圧が蓄積される。奇数ライン初期化期間の後半部では、奇数走査電極 $S C_p$ には、電圧 $V i_3$ から電圧 $V i_4$ に向かって緩やかに下降する傾斜波形電圧を印加する。しかし、偶数走査電極 $S C_{p+1}$ には放電を抑制するための電圧 $V r$ を印加するために放電は発生しないか、発生しても壁電荷を大きくは減少させない。

【0046】

このように、奇数ライン書込み期間に先立って、プライミング放電セル $P S_p$ 内部の奇

10

20

30

40

50

数走査電極 SC_p 上には負の壁電圧が蓄積され、偶数走査電極 SC_{p+1} 上には正の壁電圧が蓄積される。

【0047】

つづく奇数ライン書込み期間では、すでに負の壁電圧が蓄積している奇数走査電極 SC_p にさらに負電圧の走査電圧パルス V_a を印加し、すでに正の壁電圧が蓄積している偶数走査電極 SC_{p+1} にさらに正の電圧 V_q を印加してプライミング放電を発生させる。したがって、最初のサブフィールドにおける書込み期間のプライミング放電も放電遅れの小さい安定した放電となる。そして、プライミング放電セル PS_p 内の奇数走査電極 SC_p 上に正の壁電圧、偶数走査電極 SC_{p+1} 上に負の壁電圧が蓄積される。

【0048】

つぎに、偶数ライン初期化期間の前半部では、データ電極 $D_1 \sim D_m$ および維持電極 $SU_1 \sim SU_n$ をそれぞれ $0(V)$ に保持し、偶数走査電極 SC_{p+1} には電圧 V_{i1} から電圧 V_{i2} に向かって緩やかに上昇する傾斜波形電圧を印加する。そして、偶数ライン初期化期間の後半部では、維持電極 $SU_1 \sim SU_n$ を正電圧 V_e に保ち、偶数走査電極 SC_p には、電圧 V_{i3} から電圧 V_{i4} に向かって緩やかに下降する傾斜波形電圧を印加する。この間に偶数番目の主放電セル内では奇数番目の主放電セルと同様の初期化動作が行われる。なお偶数番目の主放電セル内部では放電が発生しない。

【0049】

このとき、プライミング放電セル PS_p 内の奇数走査電極 SC_p 上には正の壁電圧、偶数走査電極 SC_{p+1} 上には負の壁電圧が蓄積されているため、偶数ライン初期化期間の前半部において偶数走査電極 SC_{p+1} に上昇する傾斜波形電圧を印加しても、壁電圧がこの電圧を打ち消す方向にはたらくために放電は発生しないか、発生しても壁電荷を大きくは減少させない。さらに、偶数ライン初期化期間の後半部において偶数走査電極 SC_{p+1} に下降する傾斜波形電圧を印加しても、奇数走査電極 SC_p に放電を抑制するための電圧 V_r を印加するために放電は発生しないか、発生しても壁電荷を大きくは減少させない。

【0050】

つづく偶数ライン書込み期間では、負の壁電圧が蓄積している偶数走査電極 SC_{p+1} にさらに負電圧の走査電圧パルス V_a を印加し、正の壁電圧が蓄積している奇数走査電極 SC_p にさらに正の電圧 V_q を印加してプライミング放電を発生させる。このように、このときのプライミング放電も電極に印加した電圧にさらに壁電圧が加算されるため、放電遅れの小さい安定した放電となる。そして、プライミング放電セル PS_p 内の偶数走査電極 SC_{p+1} 上に正の壁電圧、奇数走査電極 SC_p 上に負の壁電圧が蓄積される。

【0051】

このように、本発明の実施の形態2におけるパネルの駆動方法によれば、初期化期間についても奇数ライン初期化期間と偶数ライン初期化期間とを時間的に分離して設けたサブフィールドをもつことによって、最初のサブフィールドにおける書込み期間のプライミング放電も放電遅れの小さい安定した放電となる。

【0052】

なお、すべてのサブフィールドに対して、奇数ライン初期化期間と偶数ライン初期化期間とを設ける必要はなく、たとえば1フィールドに1回、あるいは数フィールドに1回設けるだけでプライミング放電を安定化することができる。

【産業上の利用可能性】

【0053】

本発明は、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるので、壁掛けテレビや大型モニター等に用いられるパネルの駆動方法として有用である。

【図面の簡単な説明】

【0054】

【図1】本発明の実施の形態1におけるパネルの構造を示す分解斜視図

10

20

30

40

50

【図2】同パネルの断面図

【図3】同パネルの電極配列図

【図4】同パネルの駆動波形図

【図5】本発明の実施の形態2におけるパネルの駆動波形図

【符号の説明】

【0055】

21	前面基板	
22	走査電極	
22a, 23a	透明電極	
22b, 23b	金属母線	10
22b'	突出部分	
23	維持電極	
24	誘電体層	
25	保護層	
28	光吸収層	
31	背面基板	
32	データ電極	
33	誘電体層	
34	隔壁	
34a	縦壁部	20
34b	横壁部	
35	蛍光体層	
40	主放電セル	
41	隙間部	
41a	プライミング放電セル	
41b	(維持側)隙間部	

フロントページの続き

(51) Int.Cl.	F I		
	G 0 9 G	3/20	6 4 1 E
	G 0 9 G	3/20	6 7 0 E
	G 0 9 G	3/20	6 8 0 H
	G 0 9 G	3/28	B
	H 0 1 J	11/02	C

(72)発明者 小川 兼司
大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 若林 俊一
大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 村社 智宏
大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 橋本 直明

(56)参考文献 特開2002-150949(JP,A)
特開平10-063222(JP,A)
特開平08-162026(JP,A)
特開平10-039834(JP,A)
特開平09-319328(JP,A)
特開2004-029412(JP,A)
特開平08-096714(JP,A)
特開平09-245627(JP,A)
特開平11-144626(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 2 8
G 0 9 G	3 / 2 0
G 0 9 G	3 / 2 8 8
H 0 1 J	1 1 / 0 2