

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/00 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200780007476.6

[43] 公开日 2009 年 3 月 25 日

[11] 公开号 CN 101395699A

[22] 申请日 2007.1.29

[21] 申请号 200780007476.6

[30] 优先权

[32] 2006. 3. 8 [33] US [31] 11/371,658

[86] 国际申请 PCT/US2007/061192 2007.1.29

[87] 国际公布 WO2007/120959 英 2007.10.25

[85] 进入国家阶段日期 2008.9.1

[71] 申请人 飞思卡尔半导体公司

地址 美国得克萨斯

[72] 发明人 C·阿姆里尼 O·费

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所
代理人 郭 放

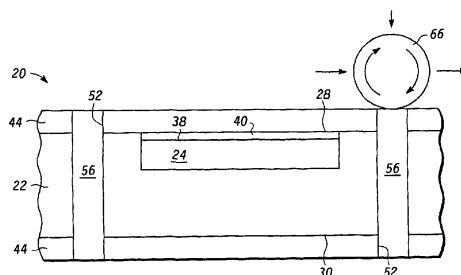
权利要求书 4 页 说明书 8 页 附图 6 页

[54] 发明名称

将形成于衬底中的过孔平坦化的方法

[57] 摘要

本发明提供了一种构造电子装置的方法。提供具有相对的第一(28)和第二(36)表面且其中形成了集成电路的衬底(22)。在该衬底的第一表面上形成保护层(44)。贯穿保护层直至衬底的第一表面中形成过孔开口(52)。在于过孔开口中形成导电过孔(50)。导电过孔具有高出于衬底的第一表面的第一标高的端部。导电过孔的端部被研磨使得导电过孔的端部位于高出于衬底的第一表面的第二标高处。第二标高小于第一标高。



1、一种构造电子装置的方法，包括以下步骤：

提供具有相对的第一和第二表面、且其中形成了集成电路的衬底；

在所述衬底的第一表面上方形成保护层；

形成穿过保护层并进入所述衬底的第一表面的过孔开口；

在所述过孔开口中形成导电过孔，所述导电过孔具有位于高出于所述衬底的第一表面的第一标高的端部；

研磨所述导电过孔的端部，使得所述导电过孔的端部位于高出于所述衬底的第一表面的第二标高处，所述第二标高小于所述第一标高。

2、根据权利要求1的方法，其中，

所述保护层的厚度小于 $35\mu\text{m}$ 。

3、根据权利要求2的方法，其中，

所述保护层的厚度为约 $5\mu\text{m} \sim 20\mu\text{m}$ 。

4、根据权利要求3的方法，其中，

研磨所述导电过孔的端部的步骤包括研磨保护层，所述研磨利用具有柔量的研磨元件进行，所述研磨元件在所述保护层之上施加力，所述柔量和力使得研磨元件的一部分在研磨期间突出进所述过孔开口内。

5、根据权利要求4的方法，其中，

所述导电过孔在所述研磨之前不完全固化。

6、根据权利要求5的方法，其中，

所述集成电路形成于嵌入于所述衬底内的微电子管芯中。

7、根据权利要求6的方法，其中，

所述微电子管芯具有标高为高出于所述衬底的第一表面的 $10\mu\text{m}$ 之内的器件表面。

8、根据权利要求7的方法，其中，

在所述研磨之后,所述导电过孔的端部具有高出于所述衬底的第一表面的 $10\mu\text{m}$ 之内的标高。

9、根据权利要求 8 的方法,其中,
所述保护层是为水溶性的,以及
还包括去除保护层的步骤。

10、根据权利要求 9 的方法,还包括:
将所述导电过孔固化的步骤。

11、一种构造电子装置的方法,包括以下步骤:
提供具有上表面和下表面、且其中嵌入了微电子管芯的衬底,在所述微电子管芯内形成了集成电路;

在所述衬底的上表面上方形成保护层,所述保护层的厚度为 $5\sim 20\mu\text{m}$;

形成穿过保护层并进入所述衬底的上表面的多个过孔开口,每个过孔开口具有深度;

在所述过孔开口中形成所述多个导电过孔,每个导电过孔具有位于高出于所述衬底的上表面的第一标高的端部;

利用研磨元件研磨所述保护层和所述导电过孔的端部,使得所述导电过孔的端部降低至小于第一标高的第二标高处,其中所述研磨元件具有柔量,且所述研磨元件在所述保护层上施加力,使得所述研磨元件的一部分在研磨期间突出进所述过孔开口中。

12、根据权利要求 11 的方法,其中,

所述形成导电过孔的步骤包括在所述过孔开口内淀积导电膏,其中所述导电膏在所述研磨前不完全固化。

13、根据权利要求 12 的方法,其中,

所述微电子管芯具有标高在高出于所述衬底的上表面的 $10\mu\text{m}$ 之内的器件表面。

14、根据权利要求 13 的方法,其中,

每个导电过孔的第二标高在高出于所述衬底的上表面的 $10\mu\text{m}$ 之内。

15、根据权利要求 14 的方法，其中，
所述保护层是水溶性的，以及
还包括去除所述保护层的步骤。

16、一种构造电子装置的方法，包括以下步骤：

提供具有上表面和下表面、且其中嵌入了微电子管芯的衬底，所述微电子管芯具有器件表面，所述器件表面具有高出所述衬底上表面 $10\mu\text{m}$ 之内的标高；

在所述衬底的上表面和下表面之上形成保护层，所述保护层的厚度为 $5\sim 20\mu\text{m}$ ；

形成穿过所述衬底的上表面上的保护层、所述衬底、以及所述衬底的下表面上的保护层的多个过孔开口；

在所述多个过孔开口中淀积导电膏以在每个过孔开口内形成导电过孔，每个导电过孔的高度大于所述衬底的上表面上的保护层、所述衬底、所述衬底的下表面上的保护层以及分别从所述衬底的相应的上下表面上的保护层伸出的相对的上下端部的组合厚度；

利用抛光元件对所述衬底的上下表面上方的保护层以及导电过孔的相对的端部进行研磨，所述研磨元件具有柔量并在所述保护层上施加力，使得抛光元件的一部分在研磨期间突出进所述过孔开口中，以将导电过孔的高度降低至小于所述衬底的上表面上的保护层、所述衬底、所述衬底的下表面上的保护层的组合厚度，其中所述导电过孔的相对的上下端部分别具有高出于相应的衬底表面的 $10\mu\text{m}$ 以内的标高；

去除所述衬底的上下表面上的所述保护层；以及
固化所述导电过孔。

17、根据权利要求 16 的方法，其中，
所述固化所述导电过孔的步骤在所述研磨步骤后进行。

18、根据权利要求 17 的方法，还包括：

在所述保护层和所述导电过孔的端部的上方形成第二保护层的步骤。

19、根据权利要求 18 的方法，其中，
所述保护层和所述第二保护层是水溶性的。

20、根据权利要求 19 的方法，其中，
所述研磨步骤是利用非水溶剂进行的。

将形成于衬底中的过孔平坦化的方法

技术领域

本发明涉及平坦化形成于衬底内的过孔(via)的方法,更具体地,涉及平坦化嵌入晶片的衬底上的过孔的方法。

背景技术

集成电路器件(即集成电路)形成于半导体衬底或者晶片之上。然后晶片被切割成微电子管芯或者半导体芯片,每个晶片载有不同的集成电路。利用引线键合或者“倒装芯片”连接,每个半导体芯片被安装于封装、或者载体、基板。然后,在装配于电子设备或者计算系统中之前,封装后的芯片被装配在电路板或者母板上。

在安装之前,通常需要形成贯穿电路板的导体(例如过孔),从而可以从电路板的一侧到另一侧形成电连接。在印刷电路板(PCB)中形成导电过孔通常包括将有机树脂板与铜箔层叠以及穿过铜箔和薄板钻孔。然后利用丝网印刷法(stencil printing)用厚膜膏填充过孔。在干燥和固化之后,使用研磨设备将多余的过孔填充材料平坦化。该平坦化通常是由相当粗糙的研磨工艺进行,很少顾及对电路板表面的其他部分的影响。在研磨后,将铜箔光刻成指定图案。

近来,技术发展到可以减少对传统封装基板的需求。技术之一包括将微电子管芯嵌入在基板内,使管芯的“器件”表面与基板的一个表面大致共面。可以通过形成从管芯的器件表面到基板的其他部分形成导体来进行电连接。但是,在某些应用中,必须穿过基板形成导电过孔,以能够形成到基板的另一侧的电连接。像在电路板的情况中一样,这些过孔必须其他工序进行之前被平坦化。但是,由于管芯的器件表面暴露在外,如果利用传统的平坦化方法会损坏其中的集成电路。

因此,希望提供一种避免对嵌入在基板中的管芯的损坏风险的方法

法以有效地将基板内的过孔平坦化。此外，通过对本发明随后的详细说明和附加权利要求，结合附图以及本发明的背景，本发明的其他有益的特征和特点将更为清晰。

附图说明

此后将结合以下附图对本发明进行说明，其中相同的附图标记代表相同的元素。

图 1 为包括基板和嵌入于其中的多个微电子管芯的器件面板的俯视平面图。

图 2 为更详细说明表示了微电子管芯的图 1 的器件面板的部分俯视平面图。

图 3 为图 2 的器件面板的沿 3-3 线截取的剖面图。

图 4 为具有形成于上下表面的保护层的图 3 的器件面板的剖面图。

图 5 为具有形成于保护层上的聚合物层的图 4 的器件面板的剖面图。

图 6 为具有贯穿形成的多个过孔开口的图 5 的器件面板的剖面图。

图 7 为具有形成于过孔开口内的导电过孔的图 6 的器件面板的剖面图。

图 8 为图 7 所示的器件面板的剖面图，用于说明处于加热工艺中的器件。

图 9 为从保护层去除了聚合物层之后的图 8 所示的器件面板的剖面图。

图 10 和图 11 为图 9 所示器件面板的剖面图，表示处于研磨工艺中的器件。

图 12 为图 11 所示器件面板的剖面图，更详细地说明了研磨工艺。

图 13 为完成研磨工艺并去除保护层之后的图 12 所示的器件面板的剖面图。

图 14 为图 13 所示的器件面板的剖面图,更详细地说明了一个过孔开口。

图 15 为从微电子管芯去除保护层之后的图 13 所示的器件面板的剖面图。

图 16 为图 15 所示的器件面板的剖面图,表示了处于最后的加热工艺中的器件面板。

具体实施方式

以下详细说明实质上仅为例示,并不是对本发明或者本发明的应用和使用进行限制。此外,也不由任何上述技术领域、背景、发明内容或者后述的详细说明中的显式或者隐含的理论所限定。还需要指出的是,图 1~16 仅为说明性质,并非未按比例绘制。

图 1~16 给出了根据本发明的一个实施方式形成电子装置的方法。参照图 1、2 和 3,给出了器件面板 20。器件面板 20 包括衬底 22 和多个微电子管芯 24。衬底 22 是圆形的,其直径为约 200 或 300mm,其厚度 26 为约 0.65mm。衬底 22 还具有上表面 28 和下表面 30,且可以由例如塑料材料或者环氧树脂制成。如图 1 和 3 所示,微电子管芯 24 嵌入于衬底 22 中并在衬底 22 的上表面 28 上均匀分布。

如图 2 和 3 所示,在一个实施方式中,管芯 24 大致为正方形(或者矩形),其边长 32 为 5mm~20mm,其厚度 34 为约 75 μ m~800 μ m。每个微电子管芯 24 包括形成在器件表面 38 上的多个接触焊盘 36 以及形成于器件表面 38 上方的屏蔽层 40。尽管未具体示出,每个微电子管芯 24 还包括形成在其上的集成电路,这是本领域的一般常识。如所示出的,屏蔽层 40 的表面与衬底 22 的上表面 28 共面或者一致。尽管未明确示出,屏蔽层 40 具有小于 10 μ m 的厚度,使得微电子器件 24 的器件表面 38 位于衬底 22 的上表面 28 下方小于 10 μ m 的标高(elevation) 42 处。如此,特别是在不包括屏蔽层 40 的实施方式中,微电子管芯 24 的器件表面 38 可以与衬底 22 的上表面 28 大致共面。屏蔽层 40 可以为光刻胶或者其他有机聚合物制成。

尽管以下的工艺步骤仅以在器件面板 20 的一部分上进行的方式示出, 应该理解为每个工序可以同时在大致整个面板 20 上进行。如图 4 所示, 保护层 44 首先形成在衬底 22 的上下表面 28 和 30 上方。保护层 44 在衬底 22 的上表面 28 和下表面 30 上方具有 $5\mu\text{m} \sim 20\mu\text{m}$ 的厚度 46。如图所示, 保护层 44 还覆盖微电子管芯 24。保护层 44 可以通过将整个器件面板 20 浸入半导体处理流体容器中并该流体在该面板 20 上干燥来形成。保护层 44 可以由可溶性材料制成。在一个实施方式中, 保护层 44 可以由水溶性材料诸如 EMULSITONE 1146 制成。EMULSITONE 1146 可从 Emulsitone Company of Whippany, NJ 获得。

然后, 如图 5 所示, 在衬底 22 的上表面 28 和下表面 30 上方的保护层 44 上形成聚合物层 48。聚合物层 48 为聚酰亚胺带, 厚度为 $20 \sim 200\mu\text{m}$ 。在一个实施方式中, 聚合物层的厚度约为 $35\mu\text{m}$ 。

接下来, 然后, 如图 6 所示, 贯穿衬底 22 的上表面 28 上方的聚合物层 48 和保护层 44 以及衬底 22 的下表面 30 上方的保护层 44 和聚合物层 48 形成多个过孔开口 52。在一个实施方式中, 过孔开口 52 形成于微电子管芯 24 的相对侧上, 并具有 $60 \sim 300\mu\text{m}$ 的厚度。可以通过机械钻孔或者例如紫外或者红外激光的电磁辐射的方法形成过孔开口 52。衬底 22 的厚度与过孔开口 42 的宽度之比可以例如为 6:1 ~ 10:1。

然后, 参照图 7, 在过孔开口 52 中形成多个导电过孔 56 (或者“通孔” (through-via))。如图所示, 每个导电过孔填充相应的一个过孔开口 52, 并具有上端部 58 和下端部 60。如所示出的, 导电过孔 56 的上端部 58 延伸至衬底 22 的上表面 28 上方的聚合物层 48 的上方。导电过孔 56 的下端部 60 延伸至衬底 22 的下表面 30 上的聚合物层 48 的下方。导电过孔 56 的上下两端部 58 和 60 可以分别位于高出于衬底 22 的上下表面 28 和 30 的标高 62 之处。标高 62 可以近似于保护层 44 和聚合物层 48 的组合厚度。在一个实施方式中, 通过利用丝网印刷在过孔开口 52 内淀积导电膏以形成导电过孔 56, 导电胶例如可

以由银和铜的混合物制成。

然后，如图 8 所示，对器件面板 20 实施加热工艺。在一个实施方式中，器件面板 20 被加热至约 100°C 约 30 分钟以将形成过孔开口 56 的导电膏部分地固化或干燥。加热工艺可以在加热炉中进行，如同本领域所公知的。

然后参照图 9 并结合图 8，从衬底 22 的上下表面 28 和 30 上的保护层 44 上方去除聚合物层 48。如图 9 中所明确示出的，在去除聚合物层 48 之后，导电过孔的上下端部 58 和 60 基本保持不变并形成从衬底 22 的上下表面 28 和 30 上方的保护层 44 伸出的过孔突起 64。

然后，对器件面板 20 实施研磨工艺，如图 10 和 11 所示。研磨通过使用研磨头 66 进行，研磨头 66（或者抛光元件）旋转并在器件面板 22 上移动，同时与保护层 44 接触并按压保护层 44。研磨工艺可以是化学机械抛光（CMP），诸如干法 CMP 或者使用非水溶剂的湿法 CMP。如图 12 中明确示出的，研磨头 66 可以具有柔量（compliance），当与将研磨头 66 按压在器件面板 20 上的力结合时，该柔量使得研磨头 66 的一部分 68 在当研磨头 66 在器件面板 20 上移动时突出进入过孔开口 52 中。如图 12 所示，研磨头 66 的突出部分 68 将导电过孔 50 的端部向下研磨，使得该端部不会延伸出过保护层 44。在一个实施方式中，导电过孔 56 在研磨工艺过程中仍然是“湿”的。

如图 13 所示，当研磨工艺结束时，保护层 44 被去除。在保护层 44 为水溶性的实施方式中，可以通过将衬底 22 的上下表面 28 和 30 冲洗约 10 分钟的方法来去除保护层 44。图 14 示出了研磨工艺结束且保护层 44 被去除后的一个导电过孔 56 的上端部。如图所示，由于图 12 所示的研磨头 66 的伸出部分 68 的作用，对导电过孔 56 的上端部 58 造成了“深拉（cupping）”效应。这样，如图 14 所示，导电过孔 56 的上端部 58 具有凹陷形状，其底部位于衬底 22 的上表面下方的标高 70 处。标高 70 可以位于上表面 28 的下方小于 10 μ m 处。尽管未具体示出，应该可以理解导电过孔 56 的下端部 60 也会经历相似的效应，

其下端部 60 的“底”部位于衬底 22 的下表面 30 的“上方”的标高 70 处。

然后,如图 15 所示,从微电子管芯 24 的器件表面 38 去除屏蔽层 40。在屏蔽层 40 由光刻胶制成的实施方式中,如所公知的,可以利用 N-甲基吡咯烷酮(NMP)溶液或者丙酮去除屏蔽层 40。在一个实施方式中,用 NMP 溶液对屏蔽层 40 冲洗约 8 分钟并被加热至约 85°C。

然后,如图 16 所示,器件面板 20 经过最终加热工艺以完成导电过孔 56 的固化。在一个实施方式中,在约 160°C 的温度下将器件面板 20 加热约 60 分钟。

在可以包括在衬底 22 的上下表面 28 和 30 上形成各种绝缘层和用于将如图 2 所示的接触焊盘 36 电连接至如图 16 所示的导电过孔 56 的导电路径的最终工序后,器件面板 20 可被切割成单个的封装,每个封装分别搭载相应的微电子管芯 24 或者多个管芯 24,如图 1 所示。然后单个的封装可以被安装在各种的电子设备和/或计算系统中。

上述方法的一个优点在于,由于保护层 44 的厚度降低、研磨头 66 的柔量以及在导电过孔仅部分固化时进行研磨工艺,可以更为精确地控制导电过孔的限制性的端部的平坦化。其结果,导电过孔相对于衬底的上下表面的平坦度得到提高。这样,使诸如在微电子管芯和导电过孔之间形成导电路径的后续工序变得容易。

其他实施方式可以使用不同的材料形成保护层,例如光刻胶。保护层的厚度可以通过改变面板被浸入其中以形成保护层的流体的粘度来改变。可以通过例如将面板再次浸入半导体处理流体,在最初的保护层上方形成第二保护层。可以改变保护层的厚度以及研磨头的柔量,以控制导电过孔的端部的深拉量。以此方式,可以对于不同的具体应用改变平坦化的精度。例如,如果保护层的厚度进一步减小,可以使用柔量更小的研磨头。器件面板可以为不同的尺寸和形状,诸如边长例如为 100~500mm 的正方形。

本发明提供了一种构造电子装置的方法。提供具有相对的第一和第二表面、且其中形成了集成电路的衬底。在衬底的第一表面上方形

成保护层。形成穿过保护层并进入衬底的第一表面的过孔开口。在过孔开口中形成导电过孔。导电过孔具有位于高出于衬底的第一表面的第一标高的端部。研磨导电过孔的端部，使得导电过孔的端部位于高出于衬底的第一表面的第二标高处，所述第二标高小于第一标高。

保护层的厚度可以小于 $35\mu\text{m}$ 。保护层的厚度可以为约 $5\mu\text{m} \sim 20\mu\text{m}$ 。

研磨导电过孔的端部的步骤可以包括研磨保护层。研磨可以利用具有柔量的研磨元件进行，研磨元件可以在保护层之上施加力，柔量和力使得研磨元件的一部分在研磨期间突出进过孔开口内。

导电过孔在研磨之前可以不完全固化。集成电路可以形成于嵌入于衬底内的微电子管芯中。微电子管芯可以具有标高为高出于衬底的第一表面的 $10\mu\text{m}$ 之内的器件表面。

在研磨之后，导电过孔的端部可以具有高出于衬底的第一表面的 $10\mu\text{m}$ 之内的标高。保护层可以是水溶性的。该方法还可以包括去除保护层的步骤。该方法还可以包括将导电过孔固化的步骤。

本发明还提供了一种构造电子装置的方法。提供具有上表面和下表面、且其中嵌入了微电子管芯的衬底。在微电子管芯内形成了集成电路。在衬底的上表面上方形成保护层。保护层的厚度为 $5 \sim 20\mu\text{m}$ 。形成穿过保护层并进入衬底的上表面的多个过孔开口。每个过孔开口具有深度。在过孔开口中形成多个导电过孔。每个导电过孔具有位于高出于衬底的上表面的第一标高的端部。利用研磨元件研磨保护层和导电过孔的端部，使得导电过孔的端部降低至小于第一标高的第二标高处。研磨元件具有柔量，且研磨元件在保护层上施加力，使得研磨元件的一部分在研磨期间突出进过孔开口中。

形成导电过孔的步骤可以包括在过孔开口内淀积导电膏。导电膏在研磨前可以不完全固化。

微电子管芯可以具有标高在高出于衬底的上表面的 $10\mu\text{m}$ 之内的器件表面。每个导电过孔的第二标高可以在高出于衬底的上表面的 $10\mu\text{m}$ 之内。保护层可以是水溶性的以及该方法还可以包括去除保护

层的步骤。

本发明还提供了一种构造微电子装置的方法。提供具有上表面和下表面、且其中嵌入了微电子管芯的衬底。微电子管芯具有器件表面。器件表面具有高出衬底上表面 $10\mu\text{m}$ 之内的标高。在衬底的上表面和下表面之上形成保护层。保护层的厚度为 $5\sim 20\mu\text{m}$ 。形成穿过衬底的上表面上的保护层、衬底、以及衬底的下表面上的保护层的多个过孔开口。在多个过孔开口中淀积导电膏以在每个过孔开口内形成导电过孔。每个导电过孔的高度大于衬底的上表面上的保护层、衬底、衬底的下表面上的保护层以及分别从衬底的相应的上下表面上的保护层伸出的相对的上下端部的组合厚度。利用抛光元件对衬底的上下表面上方的保护层以及导电过孔的相对的端部进行研磨。研磨元件具有柔量并在保护层上施加力，使得抛光元件的一部分在研磨期间突出进过孔开口中，以将导电过孔的高度降低至小于衬底的上表面上的保护层、衬底、衬底的下表面上的保护层的组合厚度，其中导电过孔的相对的上下端部分别具有高出于相应的衬底表面的 $10\mu\text{m}$ 以内的标高。去除衬底的上下表面上的保护层。固化导电过孔。

固化所述导电过孔的步骤可以在所述研磨步骤后进行。可以在保护层和导电过孔的端部的上方形成第二保护层。保护层和第二保护层可以是水溶性的。研磨步骤可以利用非水溶剂进行。

尽管在对本发明的上述说明中给出了至少一个实施方式示例，应该认识到，存在各种变化。应该可以理解示例实施方式仅为示例，并不以任何方式限定本发明的范围、适用性或者结构。上述详细说明会为本领域技术人员提供实施本发明的示例实施方式的捷径，可以理解为，在不偏离由本发明所附的权利要求及其法律等价物所限定的范围的前提下，可以对元件的功能和配置进行各种改变。

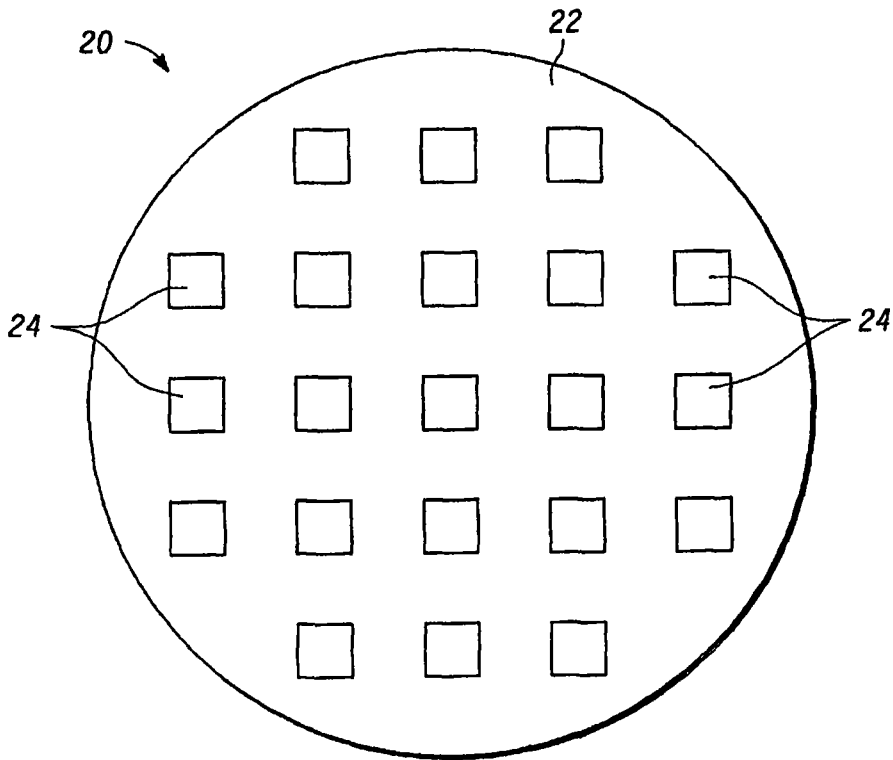


图1

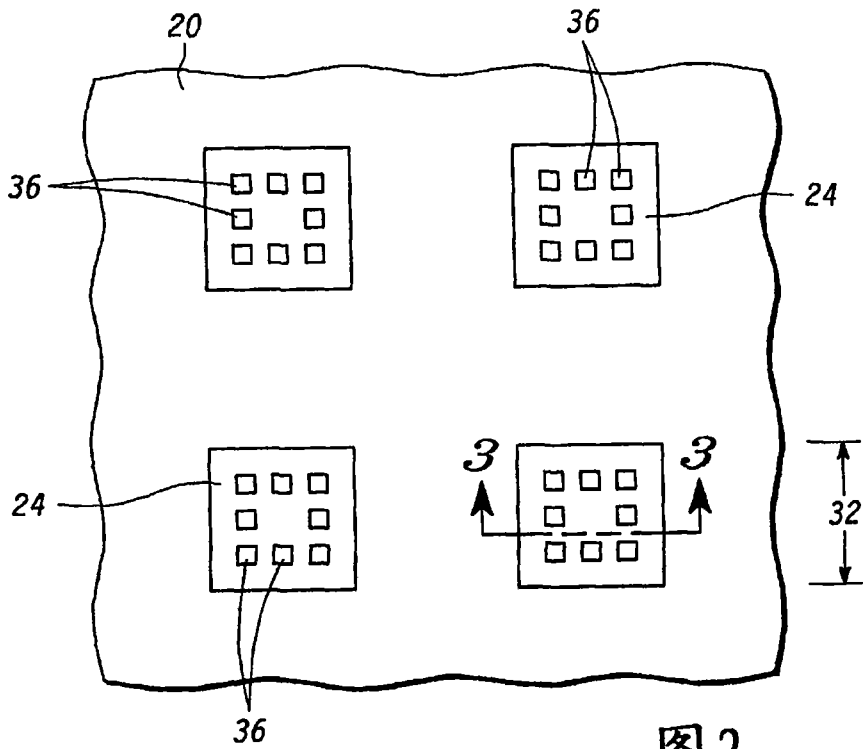


图2

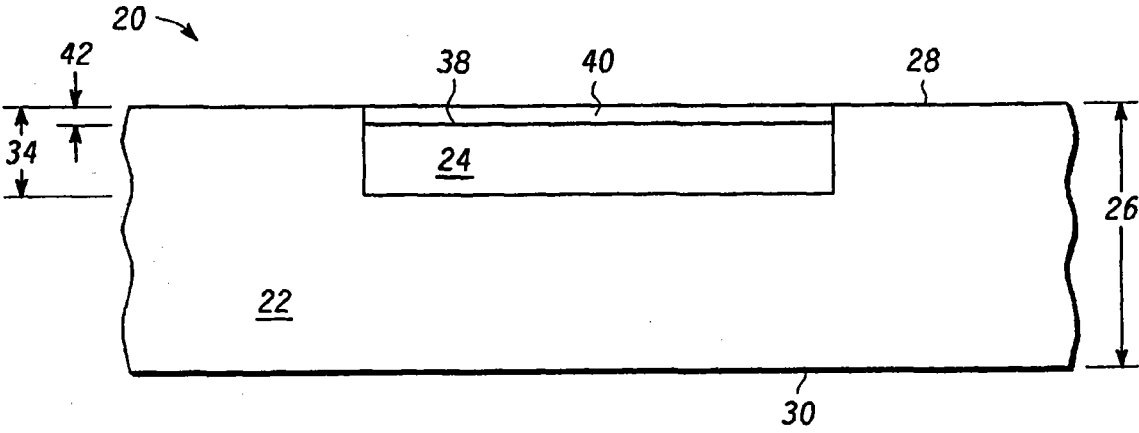


图 3

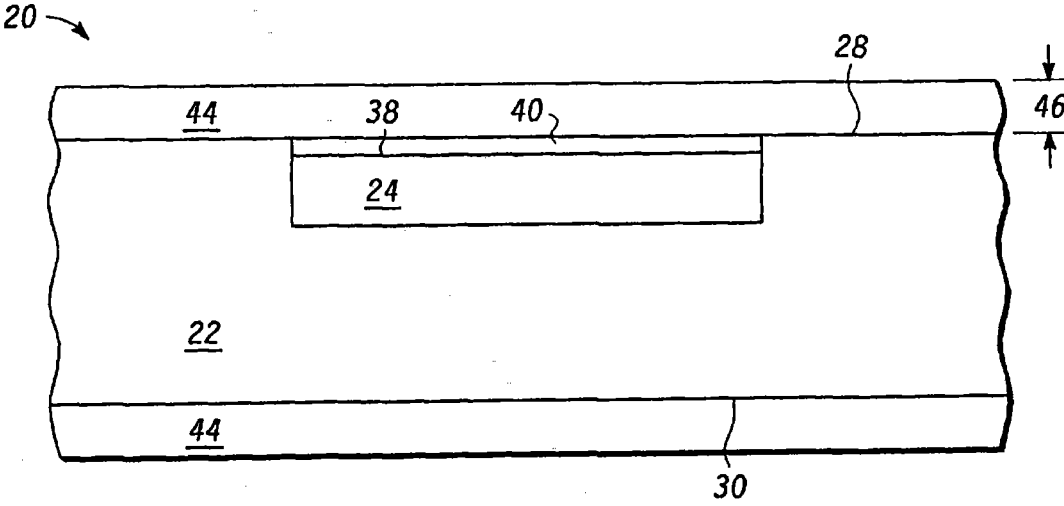


图 4

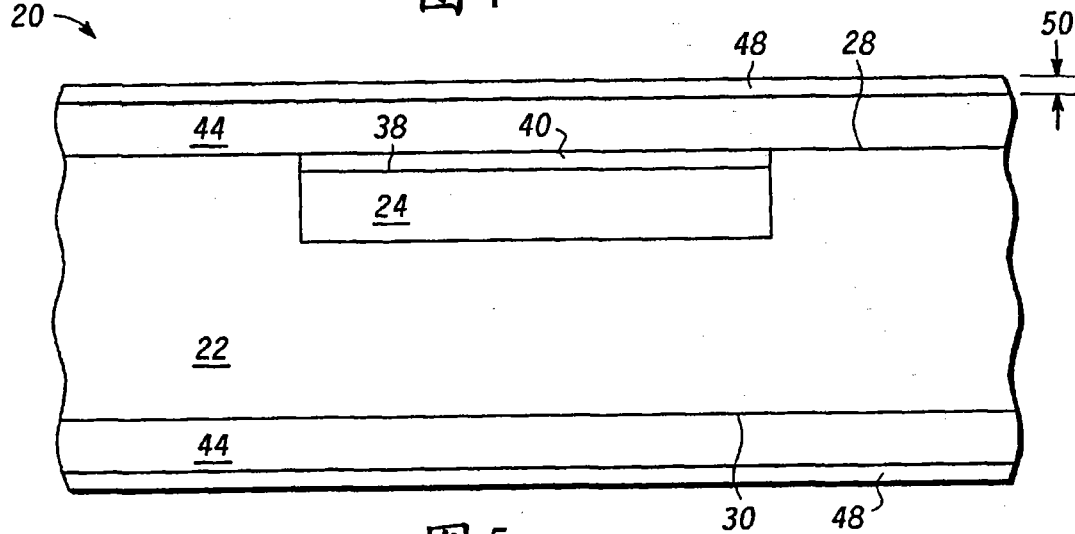


图 5

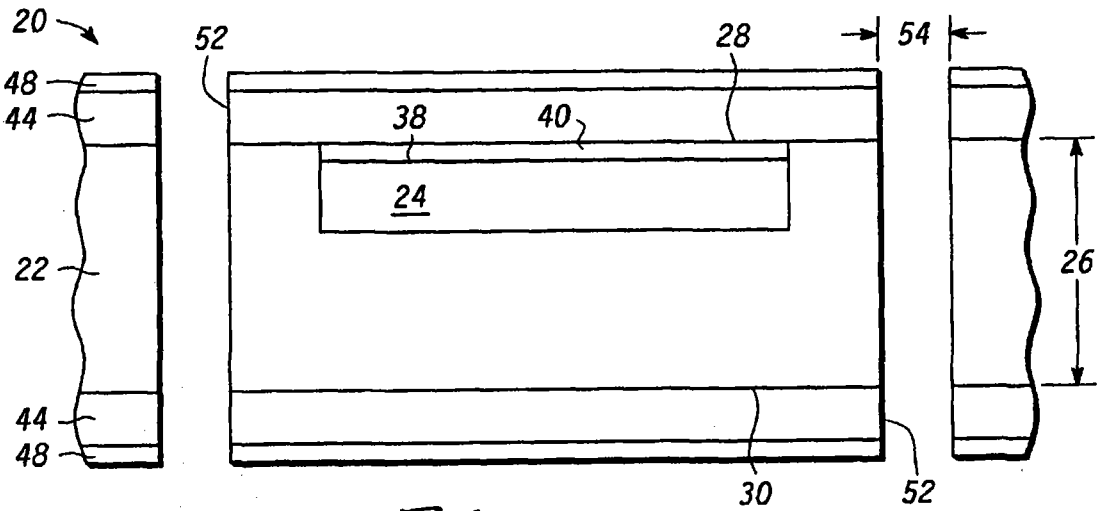


图6

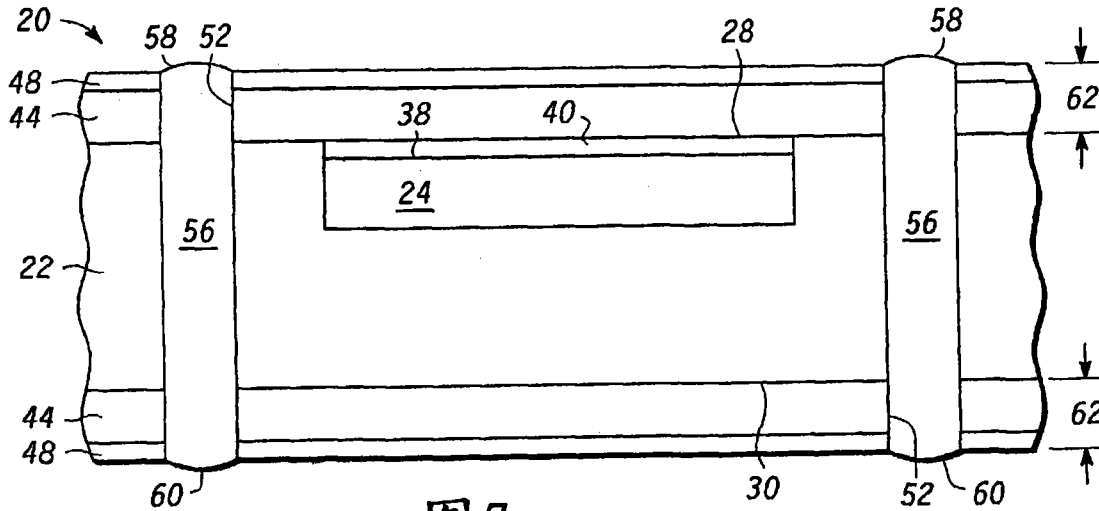


图7

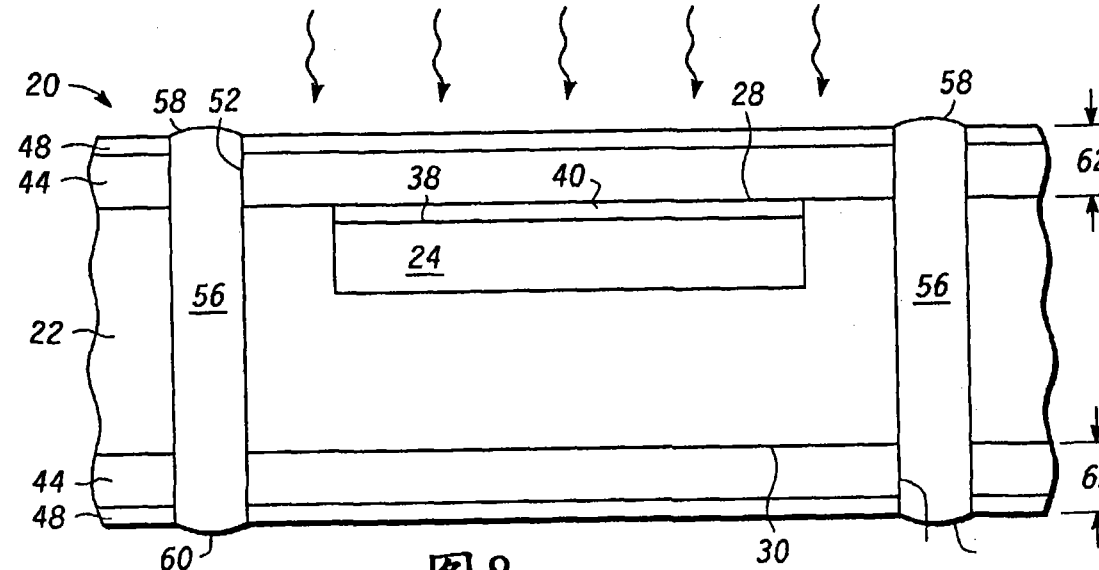


图8

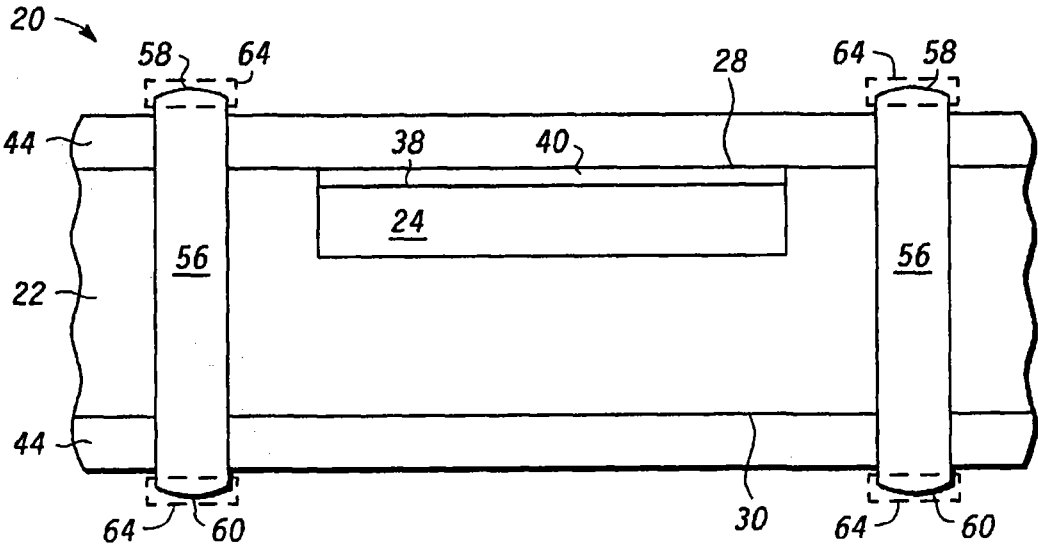


图9

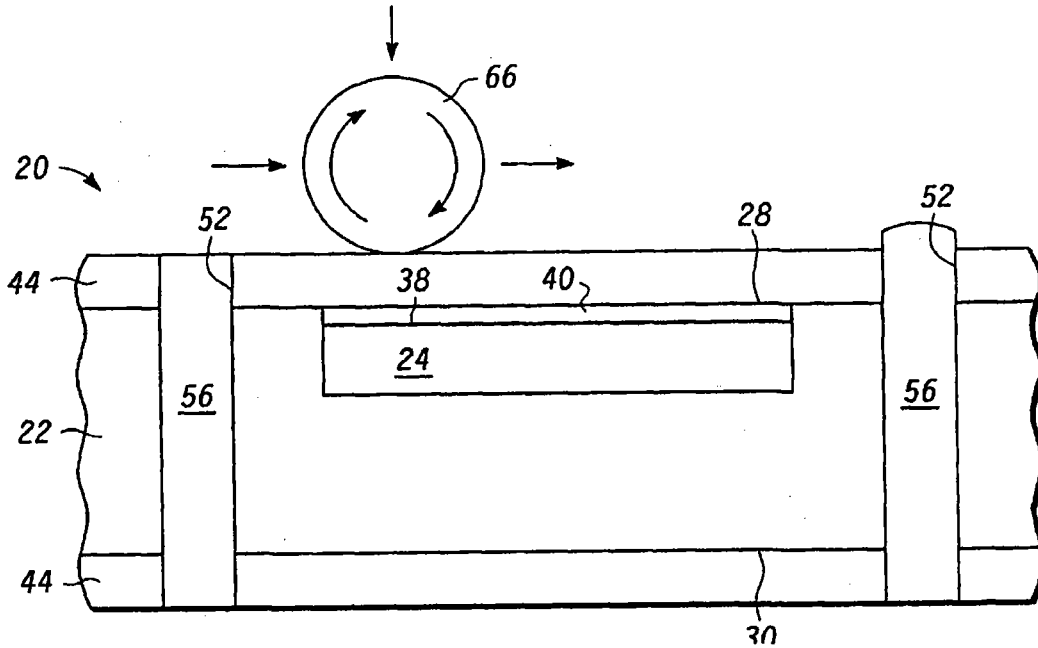


图10

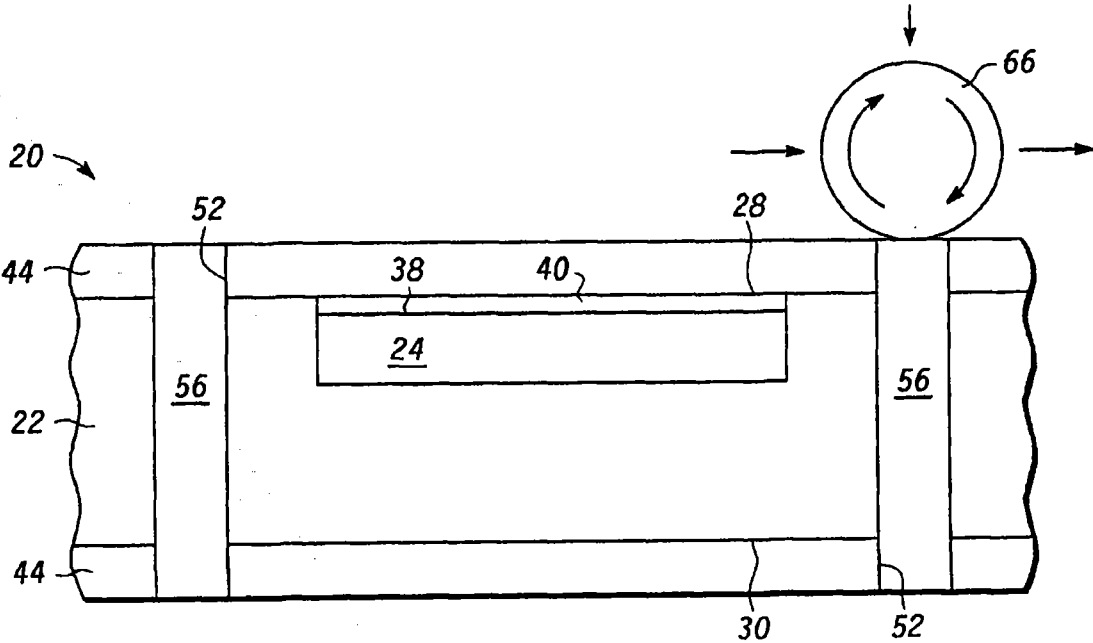


图 11

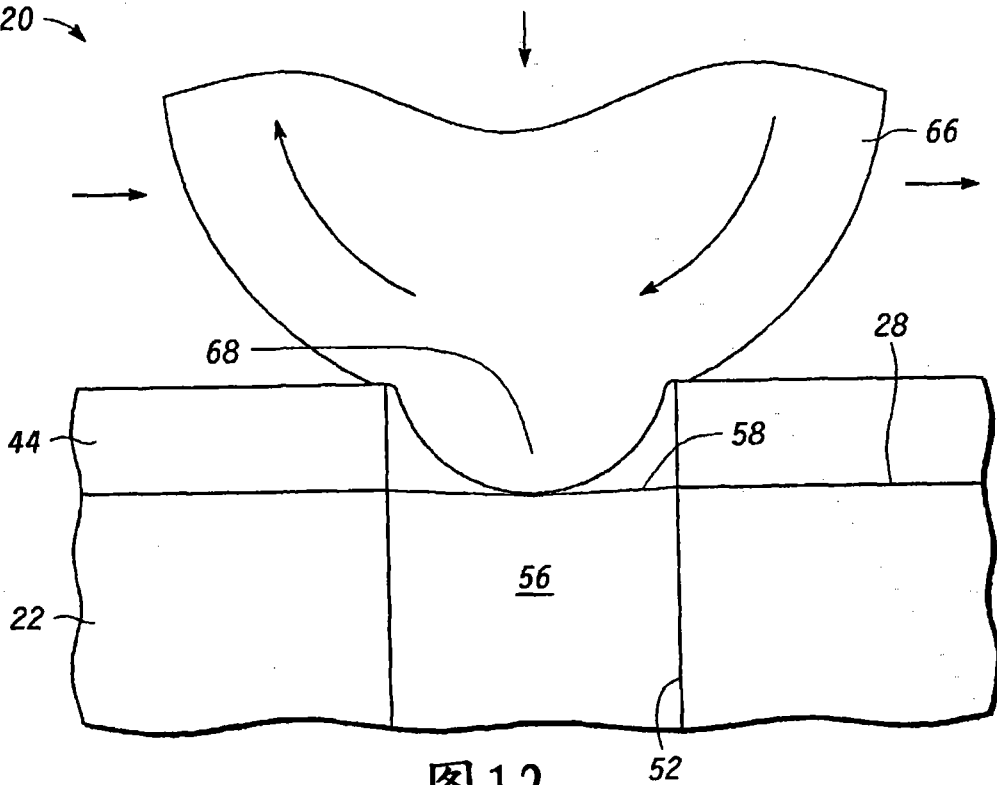


图 12

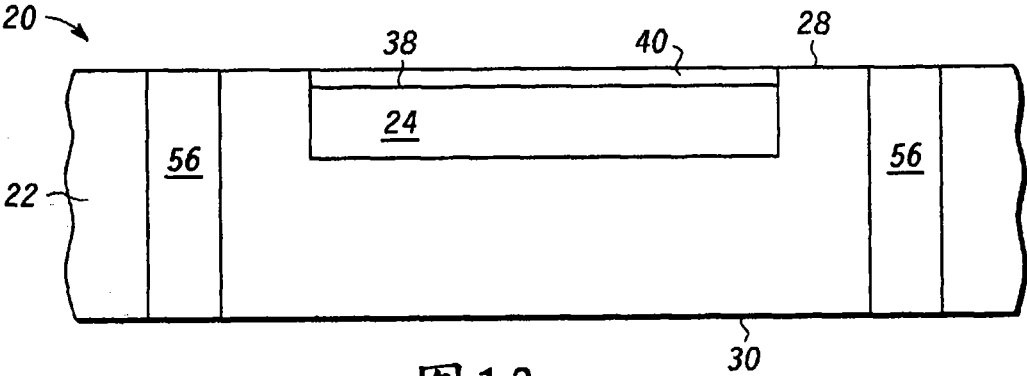


图 13

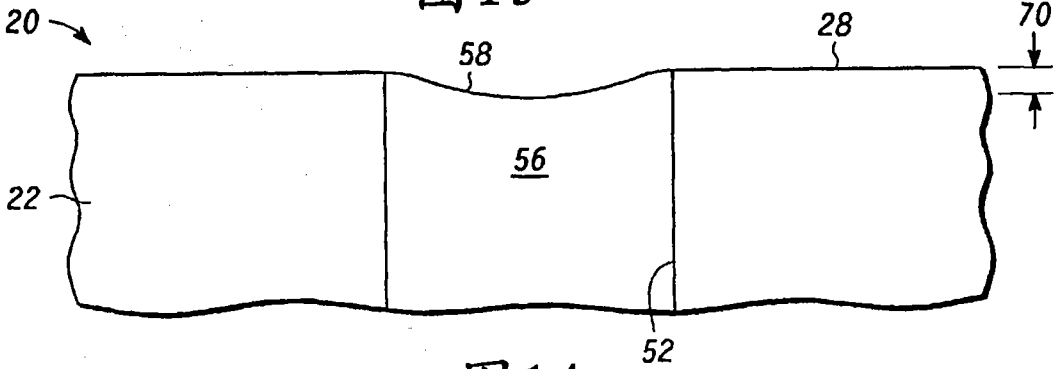


图 14

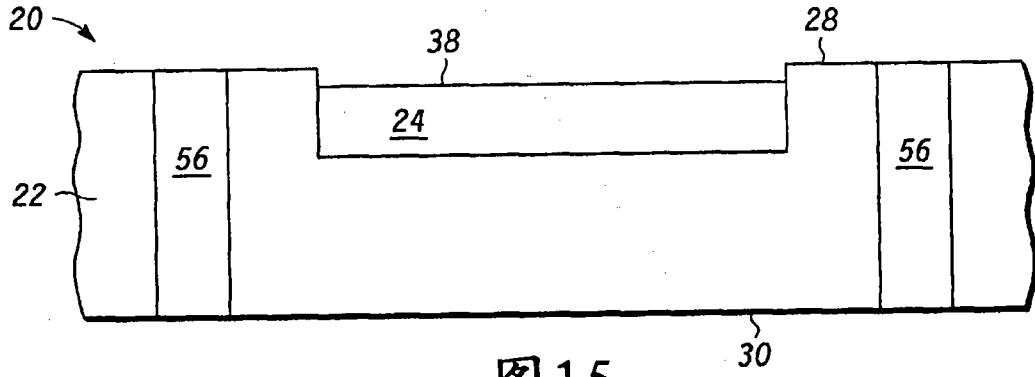


图 15

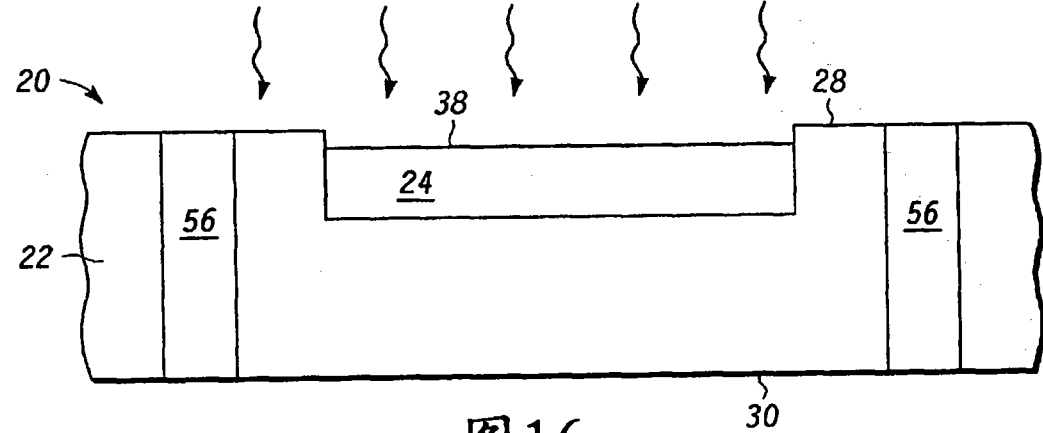


图 16