

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G03F 7/20 (2006.01)

H01L 21/00 (2006.01)



## [12] 发明专利说明书

专利号 ZL 200410083770.3

[45] 授权公告日 2007 年 8 月 22 日

[11] 授权公告号 CN 1333308C

[22] 申请日 2004.10.19

[74] 专利代理机构 北京集佳知识产权代理有限公司

[21] 申请号 200410083770.3

代理人

王学强

[30] 优先权

[32] 2003.10.21 [33] US [31] 10/690,318

[73] 专利权人 应用材料有限公司

地址 美国加州

[72] 发明人 大卫·幕伊 刘 炜 佐佐野弘树

[56] 参考文献

US6242350B1 2001.6.5

US6620631B1 2003.9.16

审查员 朱 颖

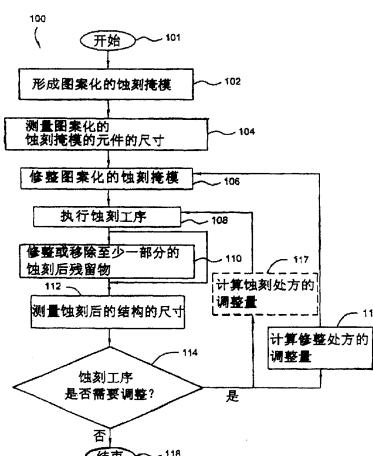
权利要求书 4 页 说明书 21 页 附图 6 页

### [54] 发明名称

控制蚀刻工序的精确度和再现性的方法

### [57] 摘要

本发明的实施例是有关于一种在工序基座(例如群集工具(cluster tool))中蚀刻的方法，此方法可实时(in-situ)得到有力的蚀刻前数据和蚀刻后数据。此方法的步骤包括取得基底上的图案在蚀刻前的关键尺寸测量值，蚀刻该图案，修整被蚀刻的基底以减少和/或移除蚀刻时沉积在图案侧壁上的聚合物，取得蚀刻后的关键尺寸的测量值。所测得的关键尺寸可用来调整蚀刻工序，以改善组件工序的精确度与再现性。



1. 一种控制蚀刻工序的精确度和再现性的方法，包括：

- (a) 提供一批基底，各基底具有一形成在一堆栈膜上的图案掩模，且该堆栈膜包括至少一材料层；
- (b) 测量该批基底中至少一基底上的该图案掩模的构件的尺寸；
- (c) 以一工序处方修整该至少一基底上的该图案掩模，该工序处方是与步骤(b)的测量值有关；之后，
- (d) 蚀刻该至少一基底上的该至少一材料层；
- (e) 测量蚀刻后的残留物的厚度，当残留物的厚度大于 10nm 时，对形成在该蚀刻结构的侧壁的至少一部份的该蚀刻后的残留物进行压合或移除；
- (f) 测量进行步骤(d)之后的该至少一基底上的蚀刻结构的尺寸；以及
- (g) 依照步骤(f)的测量值调整步骤(c)的该工序处方或/及步骤(d)的一工序处方。

2. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，其中步骤(b)和(f)是采用光学测量技术。

3. 如权利要求 2 所述的控制蚀刻工序的精确度和再现性的方法，其中该光学测量技术为一散射测量技术。

4. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，其中步骤(b)至步骤(f)是以一单一基底工序系统的工序模块来施行的。

5. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，其中步骤(g)还包括：

改变工序修整该图案掩模的时间或工序参数。

6. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，其中步骤(g)还包括：

改变蚀刻该材料层的时间或工序参数。

7. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，还包括：

使该蚀刻后残留物变薄，其厚度少于或等于 10nm。

8. 如权利要求 1 所述的控制蚀刻工序的精确度和再现性的方法，其中步骤(e)还包括：

除了测量蚀刻后残留物的厚度之外，还测量一图案的关键尺寸。

9. 一种在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，包括：

(a) 提供一批基底，各基底具有一图案掩模，该图案掩模是形成在该栅极结构的栅极层上；

(b) 测量该批基底中至少一基底上的该图案掩模的构件的尺寸；

(c) 以一工序处方修整该至少一基底上的该图案掩模，该工序处方是与步骤(b)的测量值有关；

(d) 蚀刻该至少一基底上的该栅极层；

(e) 测量蚀刻后的残留物的厚度，当残留物的厚度大于 10nm 时，对形成在该蚀刻结构的侧壁的至少一部份的该蚀刻后的残留物进行压合或移除；

(f) 测量进行步骤(d)之后该至少一基底上的蚀刻栅极结构的尺寸；以及

(g) 依照步骤(f)的测量值调整步骤(c)的该工序处方或/及步骤(d)的一工序处方。

10. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(b)和(f)是采用光学测量技术。

11. 如权利要求 10 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中该光学测量技术为一散射测量技术。

12. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(b)至步骤(f)是以一单一基底工序系统的工序模块来施行的。

13. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(g)还包括：

改变工序修整该图案掩模的时间或工序参数。

14. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(g)还包括：

改变蚀刻该材料层的时间或工序参数。

15. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中该栅极层包括掺杂复晶硅。

16. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(d)还包括：

提供 HBr 和 Cl<sub>2</sub>, HBr: Cl<sub>2</sub> 的流动速率比为 1: 15 至 15: 1。

17. 如权利要求 9 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，还包括：

使该蚀刻后残留物变薄，其厚度少于或等于 10nm。

18. 如权利要求 17 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中使该蚀刻后残留物变薄的方法包括：

使用一等离子体，其包括一种或多种选自于氮气、氧气和氢气所组成的气体族群。

19. 如权利要求 18 所述的在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，还包括：

提供 N<sub>2</sub> 和 H<sub>2</sub>，N<sub>2</sub>: H<sub>2</sub> 的流动速率比为 3: 1 至 100: 0；

令该基底的温度维持在摄氏 200 至 350 度；

在一耦合电源上施加 100 至 7000 瓦的电源；以及

令一腔室压力维持在为 500 至 2000mTorr 之间。

20. 如权利要求 9 所述在形成场效应晶体管的栅极结构时控制精确度与重现性的方法，其中步骤(e)还包括：

除了测量蚀刻后残留物的厚度之外，还测量一图案的关键尺寸。

## 控制蚀刻工序的精确度和再现性的方法

### 技术领域

本发明是有关于一种半导体基底工序系统，且特别是有关于一种可以控制在半导体基底工序系统所进行的蚀刻工序的精确度和再现性的方法。

### 背景技术

为了增加集成电路的操作速度，组件(例如是晶体管、电容等)愈来愈小型化。一种制造此种组件的方法是在一材料层(即下层)上形成一层图案掩模(例如光阻掩模)，然后，以图案化的光阻掩模围蚀刻掩模蚀刻材料层。通常，蚀刻掩模是复制其下层将被形成(蚀刻)的结构，因此，蚀刻掩模与下层将形成的结构具有相同的形状尺寸。

蚀刻工序的工序变异可能会使得一组(即一批)基底其蚀刻后的结构的尺寸的统计分布变宽(亦即 $\sigma$ 较大，其中 $\sigma$ 为标准差)。一种控制蚀刻工序的精确度和再现性的方法是测量蚀刻掩模和所形成的结构的最小宽度，例如是线、柱、开口、线和线之间的间隙等。此处的最小宽度即已知的“关键尺寸”或“CD”。在先进的超大尺寸积体(ULSI)电路中，关键尺寸通常约为20至200nm的亚微米尺寸。

蚀刻工序处方的参数通常是依照即将蚀刻的基底上的图案化光阻掩模的关键尺寸测量值的统计结果来选择。在进行蚀刻工序之后，移除图案化光阻掩模与蚀刻后的残留物，测量蚀刻后的结构的尺寸并平均之，然后再依照此结果调整后续的蚀刻工序处方。通常，光阻掩模和蚀刻后的残留物是以湿式剥除法移除。湿式剥除工序是一

一种非实时(exsitu)工序，为改善蚀刻工序的精确度和再现性，所接收的校正回馈通常会产生严重的延迟(例如1-2小时)。

因此，目前需要一种改善方法，以在半导体基底工序系统中制造半导体组件期间控制蚀刻工序的精确度和再现性。

## 发明内容

本发明提出一种控制蚀刻工序精确度和再现性的方法。本发明的实施例是在工序基座(例如群集工具)上实施。此方法可实时(in-situ)得到有力的蚀刻前数据和蚀刻后数据。此方法的步骤包括取得基底上的图案在蚀刻前的关键尺寸测量值，蚀刻该图案，修整被蚀刻的基底以减少和/或移除蚀刻时沉积在图案侧壁上的聚合物，取得蚀刻后的关键尺寸的测量值。所测得的关键尺寸值可用来调整蚀刻工序，以改善组件工序的精确度与再现性。

在本发明的另一实施例中，蚀刻方法的步骤包括测量一部分的图案化的掩模的尺寸，依照测量值改变工序处方以修整图案化的掩模，再以修整后的图案化掩模为蚀刻掩模以蚀刻一层或多层材料层，测量所蚀刻的结构的尺寸，及依照蚀刻后测量的结果调整修整处方及/或蚀刻处方。在侧壁的残留物减少后，可采用光学散射测量技术进行蚀刻后的测量。因此，在基底进行蚀刻之后，可立刻进行蚀刻后的测量(例如在蚀刻后所进行的湿式清洁程序之前)，以提供实时回馈并提供用于蚀刻后续的基底的工序监测信息。在一应用例中，此方法可用于控制蚀刻场效应晶体管的栅极结构的精确度及再现性。

为让本发明的上述和其它目的、特征和优点能更明显易懂，下文特举较佳实施例，并配合所附图式，作详细说明如下。

## 附图说明

图 1 是依照本发明实施例所绘示的一种控制蚀刻工序的精确度和再现性的方法的流程图。

图 2A-2D 是绘示一种是依照图 1 的方法在基底上形成具有场效应晶体管的栅极结构的制造流程剖面图。

图 3 是绘示一种可用来实施本发明的蚀刻装置的示意图。

图 4 是绘示一种可用来实施本发明的蚀刻掩模剥除装置的示意图。

图 5 是绘示一种可用以实施本发明集成半导体基底工序系统的上视图。

为使本发明可被清楚了解，图式中相同的组件是以相同的标号来表示。

然而，值得注意的是，本发明的图式仅用以说明本发明较佳实施例，而非用以限制本发明的范围，本发明亦可用于其它等效的实施例中。

### 主要元件符号说明：

100：程序

101、102、104、106、108、110、112、114、116、117、118：步骤

200：基底

202：堆栈膜

203：表面

204：栅介电层

206：栅极层

207: 聚合残留层

209、211、215: 宽度

212: 图案掩模

213: 抗反射涂布(ARC)光学膜

214: 硬掩模层

216: 栅极

217: 厚度

218、220: 轮廓

219: 硬掩模

232、234: 区域

236: 信道区

300、400: 反应器

310、402: 工序腔室

310: 导电壳体

312: 感应线圈组件

314: 基底

316: 基底支座、阴极

318: 等离子体电源

319、324: 匹配网络

320: 顶板

322: 偏压电源

326: 入口

327: 节流阀

330: 壁面

334: 电性接地

- 336: 真空泵  
338: 气体面板  
340: 控制器  
342: 内存  
344: 中央工序单元  
346: 支持电路 (support circuit)  
348: 气体源  
349: 气体导管  
350: 气体混合物  
404: 基底基座  
410、412: 部分  
414: 真空泵  
416: 侧壁  
418: 壳盖  
420: 气体配送板  
422: 气体混合空间  
424: 反应空间  
426: 基底  
428: 充气灯  
430: 嵌入式电阻加热器  
432: 导管  
434: 供应源  
436: 排出口  
438: 节流阀  
440: 支持系统

442: 远程等离子体腔室

444: 气体面板

446: 电源

448: 射频产生器

450: 调整组件

452: 涂布器

454: 中央工序单元

456: 内存

458: 支持电路

460: 接地的参考点

462: 等离子体

464: 工序气体

466: 导管

468: 入口

500: 集成的工序系统

502: 加载/载出模块

506: 基底传送盒

510、512、514、516、518: 工序模块

522: 加载互锁真空室

524: 工厂接口

526: 测量模块

528: 工序空间

530: 机器手臂

540: 系统控制器

## 具体实施方式

本发明实施例是有关于一种在工序基座(例如是群集工具)中蚀刻的方法，此方法可实时(*in-situ*)得到有力的蚀刻前数据和蚀刻后数据。此方法的步骤包括取得基底上的图案在蚀刻前的关键尺寸测量值，蚀刻该图案，修整被蚀刻的基底以减少和/或移除蚀刻时沉积在图案侧壁上的聚合物，取得蚀刻后的关键尺寸的测量值。所测得的关键尺寸可用来调整蚀刻工序，以改善组件工序的精确度与再现性。

本发明可以精确且准确地调整基底之间的蚀刻工序，以增进工序的再现性。通常本发明是用于在半导体基底工序系统中制造超大型积体半导体组件和电路。

图 1 是依照本发明实施例所绘示的一种控制蚀刻工序的精确度和再现性的方法的流程图，如程序(sequence) 100 所示。程序 100 包括数个在薄膜上所进行的蚀刻工序步骤。

图 2A-2D 是绘示具有场效应晶体管的栅极结构的基底的制造流程剖面图，其中所蚀刻的栅极的精确度和再现性是依照程序 100 的步骤来控制。在图 2A-2D 的剖面图是简要地表示本发明的工序，其并未依照比例来绘示。为了更清楚了解本发明，读者可同时参照图 1 和图 2A-2D。

在一应用例中，以程序 100 进行蚀刻的场效应晶体管的栅极，例如是一互补式金氧半导(CMOS)场效应晶体管的栅极。

请参照图 2A，程序 100 始于步骤 101，接着进行步骤 102，在基底 200 上形成一层图案掩模 212，例如是光阻图案掩模。图案掩模 212 可包括一层抗反射涂布(ARC)光学膜 213(仅绘示于图 2A，以虚线表示)。基底 200，例如是硅基底(硅晶片)，其具有区域 232 与区域

234(虚线绘示之处)，此二区域为后续栅极结构形成后进行离子植入工序以形成源极和漏极之处。各个即将形成的晶体管的源极区和漏极区 232、234 之间的区域为信道区 236。基底 200 更包括一个用来形成栅极结构的堆栈膜 202 与一层光学硬掩模层 214。堆栈膜 202 通常包括一层栅极层 206 和一层栅介电层 204。

在一实施例中，栅极层 206 为一层厚度约为 500 埃至 3000 埃的掺杂复晶硅，栅介电层 204 为厚度约为 10 埃至 60 埃的介电材料，例如是氧化硅 ( $\text{SiO}_2$ )。或者，栅介电层 204 亦可包括一种或多种介电常数大于 4.0 的高介电常数材料，例如是二氧化铪 ( $\text{HfO}_2$ )、氮氧化硅铪 ( $\text{HfSiON}$ )、钛酸钡锶 ( $\text{BaSrTiO}_3$  或 BST)、锆酸钛酸铅 ( $\text{Pb}(\text{ZrTi})\text{O}_3$  或 PZT) 等。然而，值得注意的是，堆栈膜 202 可包括其它材料所形成的薄膜和具有不同厚度的薄膜。

硬掩模层 214 可包括例如是氧化硅 ( $\text{SiO}_2$ )、n-掺杂氧化硅、氮氧化硅 ( $\text{SiO}_{xN_y}$ )，其中  $x$  和  $y$  为整数)、氮化硅 ( $\text{Si}_3\text{O}_4$ )、二氧化铪 ( $\text{HfO}_2$ )、非晶型碳 (即  $\alpha$ -碳) 等。

堆栈膜 202 的各膜层和硬掩模层 214 可以以习知的沉积技术来形成，例如是原子层沉积法 (ALD)、物理气相沉积法 (PVD)、化学气相沉积法 (CVD)、等离子体增强型化学气相沉积法 (PECVD) 等。CMOS 场效应晶体管可以采用 CENTURA<sup>®</sup>、ENDURA<sup>®</sup> 的工序模块或是其它的工序系统来制造，这一些系统可由美国加州的应用材料公司取得。

若基底 200 上有硬掩模层 214 时，通常可以图案掩模 212 作为形成硬掩模 219 和蚀刻栅极层 206 的蚀刻掩模。之后，再以硬掩模 219 作为蚀刻栅介电层 204 的蚀刻掩模。

光阻掩模 212 可以采用微影工序来形成。由于微影工序的光学限制，通常所形成的光阻掩模会复制其下层预定蚀刻的结构。在一

实施例中，所形成的光阻掩模有一最小宽度 209，其大于预定蚀刻的结构的宽度。在进行微影工序之后，以光阻掩模 212 作为蚀刻硬掩模层 214 或堆栈膜 202 的蚀刻掩模之前，对光阻掩模 212 进行修整，以使其具有预定的宽度 211(以下说明请参考步骤 106 和图 2B)。

步骤 104，是测量每一批即将进行蚀刻的基底中具有最小宽度 209(即关键尺寸，或称 CD)的图案掩模 212 的尺寸，其测量(即蚀刻前的测量)的方法例如是可以采用光学测量工具。通常，光学测量工具是使用一种或多种非破坏性的测量技术，例如是光谱、干涉仪、散射仪、反射仪、椭圆仪等。这一些光学测量工具可以是集成半导体基底工序系统的一个组件。在一实施例中，光学测量工具为 CENTURA<sup>®</sup>系统的 TRANSFORMA<sup>™</sup> 测量系统，其是采用散射测量技术来进行关键尺寸的量测。

TRANSFORMA<sup>™</sup> 测量系统可由美国加州应用材料公司取得，其揭露于 2002 年 11 月 26 日所申请的美国专利第 6,486,492 号以及 2002 年 5 月 14 日所申请的美国专利第 6,388,253 号专利中，此二专利并入本案参考。通常，关键尺寸的测量是针对基底上数个重要的区域(例如 5 至 9 个或更多个区域)来进行的，然后再取其平均值。

步骤 106，是修整图案化的蚀刻掩模 212，以使其具有预定的宽度 211(图 2B)。步骤 106 是依据步骤 104 所进行的蚀刻后测量的结果来决定所采用的修整工序处方。尤其是，这一些测量的结果，可以以半导体基底工序系统的系统控制器的工序器或是蚀刻反应器的控制器的工序器来决定其修整图案化的蚀刻掩模 212 的工序处方，以使其具有所需的宽度 211。

修整工序通常是在光阻掩模 212 上进行的等向性蚀刻工序(例如是等向性等离子体蚀刻工序)，以缩减其宽度 209。修整工序的实

例如是 2003 年 1 月 6 日提出申请的美国专利申请号第 10/338,251 号所揭露者，其内容并入本案参考。请参照图 2B，修整图案掩模 212，使其修整后的宽度 211 小于微影的图案掩模 212 的宽度 209(如图 2A 所示)。

修整工序可以采用等离子体蚀刻反应器来进行的，例如是 CENTURA<sup>®</sup> 系统的去耦合等离子体源 (DPS) II 模块。DPS II 模块(其说明如后图 3 所述)所使用的电源(即感应耦合天线)可产生高密度感应耦合等离子体。为了判断蚀刻工序的终点，DPS II 模块可包括一个终点侦测系统，其可监测特定波长所发射的等离子体、控制工序时间或进行雷射干涉等。

当光学抗反射涂布层 (ARC) 213 或硬掩模层 214 存在时，这些材料层可在同一个蚀刻反应室中同时进行蚀刻。抗反射涂布层 213 的材质为有机材料(例如是聚醯胺、聚砜等)时，其可与光阻掩模 212 同时被蚀刻并修整成具有宽度 211 者。抗反射涂布层 213 为无机材料(例如是氮化硅 ( $\text{Si}_3\text{N}_4$ )、氮氧化硅 ( $\text{SiON}$ )、碳化硅 ( $\text{SiC}$ ) 等)时，其可在蚀刻反应器(即同时(*in-situ*))中，采用习知的工序处方，以修整后的光阻图案掩模作为蚀刻掩模，同时与硬掩模层 214 被非等向性蚀刻成具有宽度 211 者。或者，无机抗反射涂布层 213 或硬掩模层 214 可和下层的栅极层 206 同一起蚀刻。

步骤 108，是以习知适于蚀刻的蚀刻剂来蚀刻堆栈膜 202 的下层材料层。通常，在进行此蚀刻工序时会产生一些非挥发性的副产物，形成蚀刻后残留物(post-etch residue)，而残留在所蚀刻的结构的侧壁及基底上。

请参照图 2C，步骤 108，是以等离子体蚀刻复晶硅 (Si) 栅极层 206，以形成栅极 216。栅极层 206 可以采用含有卤素的气体混合物

来进行等离子体蚀刻。含有卤素的气体混合物可包括一种或是多种含有卤素的气体例如是氯气( $\text{Cl}_2$ )、溴化氢(HBr)、四氟化碳( $\text{CF}_4$ )等，以及含氧气体(例如氧气( $\text{O}_2$ )、氦和氧的混合气体(即  $\text{He-O}_2$ )等)。含氧气体可在栅极 216 的侧壁形成一层保护氧化膜。含有卤素的气体混合物可选择性包括惰性的稀释气体，例如是氮气( $\text{N}_2$ )、氩气(Ar)、氦气(He)、氖气(Ne)等至少其中一种。在一实施例中，步骤 108 可以以光阻 212 做为蚀刻掩模；栅介电层 204(例如二氧化铪)做为蚀刻终止层。

在一说明例中，含有复晶硅的栅极层 206 是在 DPS II 模块中进行蚀刻，其蚀刻是通入 20 至 300sccm 流动速率的溴化氢(HBr)、20 至 300sccm 流动速率的氯气( $\text{Cl}_2$ ) (即 HBr:  $\text{Cl}_2$  的流动速率比为 1: 15 至 15: 1)、0 至 200sccm 流动速率的氮气，施加到感应耦合天线的功率为 200 至 3000 瓦之间，施加在阴极的偏压功率为 0 至 300 瓦之间，基底的温度维持在摄氏 20 至 80 度之间，工序腔室的压力则维持在 2 至 100mTorr 之间。在一工序例中，是通入 40sccm 流动速率的 HBr、40sccm 流动速率的  $\text{Cl}_2$ (即 HBr:  $\text{Cl}_2$  的流动速率比约为 1: 1)、20sccm 流动速率的氮气，施加在天线的功率为 1100 瓦，施加在阴极的偏压功率为 20 瓦，基底的温度维持在摄氏 45 度，腔室的压力则维持在 45mTorr。此工序中，复晶硅(材料层 206)和二氧化铪(材料层 204)之间的蚀刻选择比至少为 100:1；复晶硅和光阻(掩模 212)之间的蚀刻选择比则约为 3: 1。

在进行步骤 108 时，栅极层 206 所移除的一部份材料会与蚀刻气体混合物中的成分(例如含卤素的气体)以及掩模 212 的成分产生非挥发性的物质。这一些非挥发性物质会再沉积在基底 200 上，而形成聚合残留层 207(图 2C 中虚线绘示之处)。通常，聚合残留层 207

是形成在栅极 216 的侧壁上、栅介电层 204 的表面 203 上以及基底 200 上，其厚度 217 约为 10 至 400 埃。通常在侧壁 205 上至少有此厚度。为能精确测量栅极 216 其蚀刻后的宽度 215，通常必须等到其侧壁上的残留物的厚度减少到一定程度才能进行测量。此种测量方法例如是光学散射。若是侧壁上的沉积物(例如聚合残留层 207)的厚度大约是不大于 10nm，则可不需进行蚀刻后工序工序，而直接进行光学散射测量法来进行测量。因此，若是结构其侧壁上的聚合残留物的厚度不大于 10nm 时，可以采用 TRANSFORMA™ 测量系统来精确测量结构在进行蚀刻步骤 108 之后的关键尺寸。

在进行步骤 108 之后，若是侧壁 205 上的聚合残留层 207 的厚度 217 小于或约为 10nm 时，则进行步骤 112。或者，若是厚度大于 10nm 则进行程序 100 的步骤 110。

步骤 110，是以等离子体剥除工序(图 2D)来压合或出气聚合残留层 207 以及光阻掩模 212，或是至少移除一部分的聚合残留层 207。通常步骤 110，是使聚合残留层 207 薄化和/或使其密度增加，由于聚合残留层的移除量是可以改变的，因此此步骤的工序裕度 (process window) 相当宽。

在一实施例中，移除的工序可采用含有氮气和氢气，或是含氮气和氧气的混合气体。步骤 110 可移除复晶硅电极轮廓 218 的侧壁 205 上以及光阻掩模 212 的轮廓 220 上厚度 213 大约不大于 10nm 的残留物(轮廓 218、220 如图 2D 虚线所示)。

移除工序可以采用例如是 CENTURA® 系统的 AXIOM™ 模块(其可由美国加州应用材料公司购得)来进行的。AXIOM™ 模块是一种远程等离子体反应器，其可限制射频(RF)等离子体，仅让反应性的中性物种通过工序腔室的反应空间。这种限制方式可以防止基底或基底上的

电路遭受等离子体的破坏。与 DPS II 反应器相同的是，AXIOM<sup>TM</sup>模块亦可使用一个终点侦测系统。AXIOM<sup>TM</sup> 模块的内容详细说明于 2002 年 10 月 4 日所申请的美国专利第 10/264,664 号专利中，其内容并入本案参考。此反应器的重要特征将配合图 4 详述于后。另一种选择是，剥除工序可采用 DPS II 模块来进行。

在一说明例中，聚合残留层 207 和光阻掩模 212 可以以 AXIOM<sup>TM</sup> 模块来进行压合/出气，其可提供流动速率为 300 至 1000sccm 的氮气、0 至 100sccm 的氢气(即 N<sub>2</sub>: H<sub>2</sub> 的流动速率比为 3: 1 至 100: 0)、1000 至 5000sccm 的氧气，在约为 200 至 600kHz 下其施加于感应耦合电源以产生远程等离子体的功率约为 1000 至 7000 瓦，基底的温度维持在摄氏 200 至 350 度之间，工序腔室的压力在 500 至 2000mTorr 之间。在一工序例中，氮气的流动速率为 768sccm、氢气的流动速率为 32sccm(即 N<sub>2</sub>: H<sub>2</sub> 的流动速率比约为 24: 1)、氧气的流动速率为 3500sccm，施加在感应耦合电源以产生远程等离子体的功率为 5000 瓦，基底的温度维持在摄氏 250 度，腔室的压力为 750mTorr。

步骤 112，是测量各基底上进行蚀刻工序后的结构的关键尺寸。与步骤 104 所进行的测量步骤相同的是，此蚀刻后的关键尺寸测量步骤是针对基底上数个重要的区域(例如 5 至 9 个或更多个区域)来进行的，然后再取其平均值。通常，此测量步骤所采用的测量工具和方法是与上述步骤 104 所采用者相同。在一说明例中，步骤 112 可以采用 TRANSFORMATM 测量系统，以利用光学散射测量技术来进行测量。

步骤 114，是程序 100 中询问基底上的所蚀刻的结构的关键尺寸是否与预定的尺寸不同，也就是步骤 106 的蚀刻工序处方是否应

当调整以补偿步骤 108 的蚀刻工序的工序变异。步骤 108 的蚀刻工序的工序变异可能相关的因素例如是蚀刻腔室壁面的温度、蚀刻腔室的状态、蚀刻副产物的沉积等。若是步骤 114 是肯定的答案，则进行程序 100 的步骤 116。

步骤 116，将测量蚀刻后的结构所得的尺寸平均，并以集成的半导体基底工序系统的系统控制器的处理器，或蚀刻反应器的控制器中的处理器来计算步骤 106 的修整工序处方的调整量，以进行后续基底上的图案掩模 212(或基底)的修整工序。

修整工序的处方，可依据先前单一基底在进行步骤 112 的蚀刻后测量的结果，或是依据先前一批基底在进行步骤 112 的蚀刻后测量的平均结果来计算其调整量。在一实施例中，其调整包括改变修整工序的时间或改变修整工序中其它的工序参数(例如蚀刻气体的流动速率和/或压力、等离子体电源功率、基底偏压功率等)。在进行后续的基底的工序时，调整后的修整工序有助于形成具有预定的关键尺寸的栅极结构。

在另一实施例中，可选择进行步骤 117，其是以集成的半导体基底工序系统的系统控制器的处理器，或蚀刻反应器的控制器中的处理器，来计算至少一基底在后续进行蚀刻工序-步骤 108 的蚀刻工序处方的调整量。和步骤 116 相同的是，此计算可依据先前单一或多个基底在进行步骤 112 的蚀刻后测量的结果。为使所形成的栅即结构具有预定的关键尺寸，可调整的包括改变蚀刻工序的时间或蚀刻工序的其它参数。在一实施例中，工序的参数包括蚀刻气体的流动速率和/或压力、等离子体源功率、基底的偏压功率等。

在另一实施例中，可分别以集成的半导体基底工序系统的系统控制器的处理器同时分别计算步骤 106 的修整工序处方的调整量和

步骤 108 的蚀刻工序处方的调整量，步骤 116 和 117。此调整可补偿步骤 108 的蚀刻工序的工序变异，并且可使彼此具有足够的工序变异补偿。

请参照图 2D，步骤 112，是测量基底上数个统计上重要的区域上的复晶硅电极 216 的宽度 215，然后再平均之。之后，进行步骤 114，其是询问程序 100 中复晶硅电极 216 的宽度 215 与预定的宽度是否不同。当蚀刻相同批次的一个基底或多个连续的基底时，而步骤 114 的答案为肯定，则进行步骤 116，计算蚀刻步骤 106 的修整工序的调整量，或是进行步骤 117，计算步骤 108 的蚀刻工序的调整量。

若是步骤 114 的答案为否定，则进行程序 100 的步骤 118。步骤 118 表示程序 100 结束。也就是程序 100 可密闭回路控制蚀刻工序并且有助于一整批基底上的结构的尺寸具有高精确度。熟悉此技术者可了解程序 100 的方法可应用于蚀刻一层或多层的下层材料层(例如是位于栅电极层 206 下方的栅介电层 204)中。

图 3 是绘示一种可实施本发明的去耦合等离子体源(DPS)蚀刻反应器 300 的示意图。DPS II 反应器通常是 CENTURA® 工序系统的一个工序模块，其可由美国加州应用材料公司购得。

反应器 300 包括一工序腔室 310 和一控制器 340，其中工序腔室 310 的导电壳体(墙)330 内具有一基底支座 316。

腔室 310 的顶板 320 是由大致平坦的介电材料所构成。另一种腔室 310 亦可具有其它种形式的顶板，例如是圆顶状的顶板。顶板 320 之上设有天线，其包括至少一感应线圈组件 312(所示者为两个共轴组件 312)。感应线圈组件 312 是通过一第一匹配网络 319 与等离子体电源 318 耦接。通常，等离子体电源 318 可在 50kHz 至 13.56MHz 的可调频率范围内产生 3000 瓦。

支座(阴极)316 是通过一第二匹配网络 324 与偏压电源 322 耦接。通常，偏压电源 322 在大约 13.56MHz 的频率下可产生 10 千瓦。偏压电源可以是连续电源或是脉冲电源。在另一实施例中，偏压电源 322 可以是直流电源或是直流脉冲电源。

控制器 340 包括一中央处理单元(CPU)344、一内存 342 和中央处理单元 344 的支持电路(support circuit)346 以及有助于腔室 310 控制的组件，也就是有助于控制蚀刻工序的组件，其详细说明如后。

在操作时，是将半导体基底 314 置于基座 316 上，并经由气体面板 338 透过入口 326 供应工序气体，以形成气体混合物 350。将等离子体电源 318 和偏压电源 322 的电源供应至感应线圈组件 312 和阴极 316，以使气体混合物 350 在腔室 310 中激化而形成等离子体。腔室 310 内的压力可通过节流阀 327 和真空泵 336 来控制。通常，腔室的壁面 330 是与一电性接地端(electrical ground)334 耦接。壁面 330 的温度是以环绕在壁面 330 的含有液体的导管(未绘示)来加以控制。

基底 314 是通过稳定支座 316 的温度来控制其温度。在一实施例中，气体源 348 为氦气，其是通过气体导管 349 送到基底 314 下方的基座表面中的信道(未绘示)之中。氦气有助于基座 316 和基底 314 之间的热传送。在进行工序时，基座 316 可通过安置在其内部的电阻加热器(未绘示)来加热以使其温度达到稳态，而氦气则有助于均匀地加热基底 314。使用此种热控制可以使基底 314 的温度维持在摄氏 20 度至 350 度之间。

熟悉此技术者当可了解可以其它的蚀刻腔室来实施本发明，包括具远程等离子体源的腔室、电子回旋共振(ECR)等离子体腔室等。

为使工序腔室 310 的控制可以如上所述，控制器 340 可以是任

一种通用的计算机处理器，其可以使用于工业上，以设定、控制各种腔室和子处理器。CPU 344 的内存 342 或计算机可读取媒体可以是一种或多种可读取内存，例如随机存取内存 (RAM)、只读存储器 (ROM)、磁盘、硬盘或其它形式的区域或远程数字储存器。支持电路 346 是以习知的方法与 CPU 344 耦接，以支持处理器。这一些电路包括高速缓存、电源供应器、时钟电路 (clock circuit)、输入/输出电路以及子系统 (subsystem) 等。本发明的方法通常是储存在内存 342 之中做为一种软件程序 (software routine)。此软件程序亦可储存在第二个 CPU (未绘示) 之中，和/或在第二个 CPU 之中执行，而此第二个 CPU 的位置是位于远离 CPU 344 所控制的硬盘。

图 4 是绘示一种可用来实施本发明的 AXIOM™ 反应器 400 的示意图。AXIOM™ 反应器通常为 CENTURA® 半导体基底工序系统的一个工序模块，此系统可由美国加州应用材料公司购得。

反应器 400 包括一工序腔室 402、一远程等离子体源 406 以及一控制器 408。

通常，工序腔室 402 是一个真空的腔体，其可包括一第一部分 410 和一第二部分 412。在一实施例中，第一部分 410 包括基座 404、侧壁 416 与真空泵 414。第二部分 412 包括壳盖 418 和气体配送板 (喷洒头) 420。第一部分 410 和第二部分 412 形成了一个气体混合空间 422 和反应空间 424。通常，壳盖 418 和侧壁 416 的材质为是金属 (例如铝、不锈钢等)，并且与接地的接地参考端 (ground reference) 460 电性耦接。

基底基座 404 位于反应空间 424 之中，其可承载基底 (晶片) 426。在一实施例中，基底基座 404 可包括一辐射加热源如是充气灯 (gas-filled lamp) 428、嵌入式电阻加热器 430 以及导管 432。导管

432 可通过基底 426 下表面的基座 404 中的沟槽(未绘示)将供应源 434 的气体(例如是氦)供应到基底 426 的背面。在基座 404 和基底 426 之间通入气体有助于其彼此之间的热交换。基底 426 的温度可维持在摄氏 20 度至 400 度之间。

真空泵 414 是与形成在工序腔室 402 侧壁 416 上的排出口 436 耦接，其可维持工序腔室 402 的压力，并在进行工序之后将工序腔室中的气体或是其它的挥发性物质抽出。在一实施例中，真空泵 414 可使用节流阀 438 来控制工序腔室 402 之中的气体压力。

工序腔室 402 亦可包括习知装载和卸载基底 426 的系统、侦测工序终点系统、内部诊断(internal diagnostic)系统等。这一些系统全部以图 4 中的支持系统 440 表示。

远程等离子体源 406 包括电源 446、气体面板 444 和远程等离子体腔室 442。在一实施例中，电源 446 包括一射频产生器 448、一调整组件(tuning assembly)450 和一涂布器(applicator)452。射频产生器 448 在 200 至 600kHz 的频率下可产生大约 200 至 5000 瓦的功率。涂布器 452 是感应耦接至远程等离子体腔室 442，并且可使工序气体(或气体混合物)464 增能而在工序腔室 442 中产生等离子体 462。在一实施例中，远程等离子体腔室 442 为环形结构，其可用来限制等离子体，并且有助于有效产生自由基物质，并可降低等离子体的电子温度。在另一实施例中，远程等离子体源 406 可以是微波等离子体源，但是，通常使用感应耦合等离子体具有较高的剥除速率。

气体面板 444 包括一导管 466，其可将工序气体 464 传送到远程等离子体腔室 442 之中。气体面板 444(或导管 466)所包括的装置(未绘示)，例如是控制供应到腔室 442 之中的气体的气体压力和流

动速率的质流控制器和截流阀(shut-off valve)。在等离子体 462 中，工序气体 464 被离子化并分解成反应物种。

反应物种由壳盖 418 中的入口 468 通入于混合空间 422 之中。通常，与电荷有关的等离子体会破坏基底 426 上的组件，为使基底 426 遭受的破坏最小化，在气体通过喷洒头 420 的数个通孔到达反应空间 424 之前，可将混合空间 422 之中的工序气体 464 的离子物种实质上中性化。

控制器 408 包括一中央处理单元 454、一内存 456、和一支持电路 458。中央处理单元 454 可以是一般用于工业设定上的计算机处理器。内存 456 可储存软件程序，其例如是随机存取内存、只读存储器、磁盘、硬盘或其它形式的数字储存器。支持电路 458 是与 CPU 454 耦接，其包括高速缓存、电源供应器、时钟电路(clock circuit)、输入/输出电路以及子系统(subsystem)等。

当 CPU 454 在执行软件程序时，CPU 将转换成一种具有特定功能的计算机(控制器)408，其可控制反应器 400，以依照本发明来进行工序。软件程序亦可储存在远离反应器 400 的第二个控制器中，和/或在第二个控制器中执行。

图 5 是绘示一种可用以实施本发明的 CENTURA<sup>®</sup>集成工序系统 500 的上视图。系统 500 的具体实施例是用以说明本发明而不是用以限定本发明。

通常，集成的工序系统 500 包括加载互锁真空室(load lock chamber)522、工序模块 510、512、514、516 与 518、真空空间 528、机器手臂 530 和加载/载出模块 502、测量模块 526 和系统控制器 540。加载互锁真空室 522 是装载着基底的晶盒的装卸处，其可避免真空本体 528 遭受空气污染。机器手臂 530 具有一个基底贮处(wafer

receptacle) 534，以使基底可以在加载互锁真空室和工序模块之间传送。加载/载出模块 502 至少包括一基底传送盒(FOUP) 506(图式中绘出两个基底传送盒)，其有助于装有基底的晶盒在工厂接口 524 和测量模块 526 之间传送。

测量模块 526 包括一光学测量站 504 以及基底的机器手臂 508、520，其中光学测量站 504 可测得关键尺寸；机器手臂 508、520 则可在工序前和工序后在基底传送盒 506 之间传送基底。一种合适的测量模块可由美国加州的 Nanometrics 公司购得。

工厂接口 524 是指一大气压界面，其用以在各种工序系统和半导体工厂工序区域之间传送装有工序前、后的基底的晶盒。通常，工厂接口 524 包括一个挟持基底的组件 536 和轨道 538。在操作时，挟持基底的组件 536 可沿着轨道 538 移动。

系统控制器 540 是与集成工序系统 500 的各模块耦接，并可控制该些模块。通常，系统控制器 540 可使用系统 500 的直接控制模块和装置或是通过与这一些模块和装置连接的计算机的控制，来控制整个系统 500 的操作。在操作时，系统控制器 540 可由这一些模块和装置回馈，以使基底的产能最优化。

系统控制器 540 包括一中央处理单元(CPU) 542、一内存 544 和一支持电路 546。中央处理单元 542 可以是一般用于工业设定上的计算机处理器。支持电路 546 是与 CPU 542 耦接，其包括高速缓存、时钟电路(clock circuit)、输入/输出电路、电源供应器等。当 CPU 542 在执行软件程序时，CPU 将转换成一种具有特定功能的计算机(控制器) 540。软件程序亦可储存在远离系统 500 的第二个控制器(未绘示)中，和/或可在第二个控制器中执行。

集成的工序系统 500 中的至少有一个工序模块是可以实施本案

的部分发明的 DPS II 模块。系统 500 可包括其它的工序模块，例如是 PRECLEAN II™ 等离子体清洁模块、AXIOM™ 远程等离子体模块、RADIANCE™ 热工序模块(这一些工序模块可由美国加州应用材料公司购得)等。

TRANSFORMA™ 工序系统是一种可用来实施本发明的系统 500 的结构，其可由美国加州应用材料公司购得。系统 500 可包括两个加载互锁真空室 522、DPS II 模块 514、516 和 518、AXIOM™ 模块 510 和 514、测量模块 526 以及含有两个基底传送盒 506 的加载/载出模块 502。

熟悉此技术者可知，本案可采用其它的蚀刻工序来实施本发明，且在不脱离本案的精神范围内，可以本发明揭露的技术调整参数以达到各种特性。虽然，以上是以场效应晶体管为例来进行说明，然而，本发明亦可应用于集成电路的其它种组件或结构上。

虽然本发明已以较佳实施例揭露如上，然其并非用以限定本发明，任何熟悉此技术者，在不脱离本发明的精神和范围内，当可作些许的更动与润饰，因此本发明的保护范围当视后附的权利要求所界定的为准。

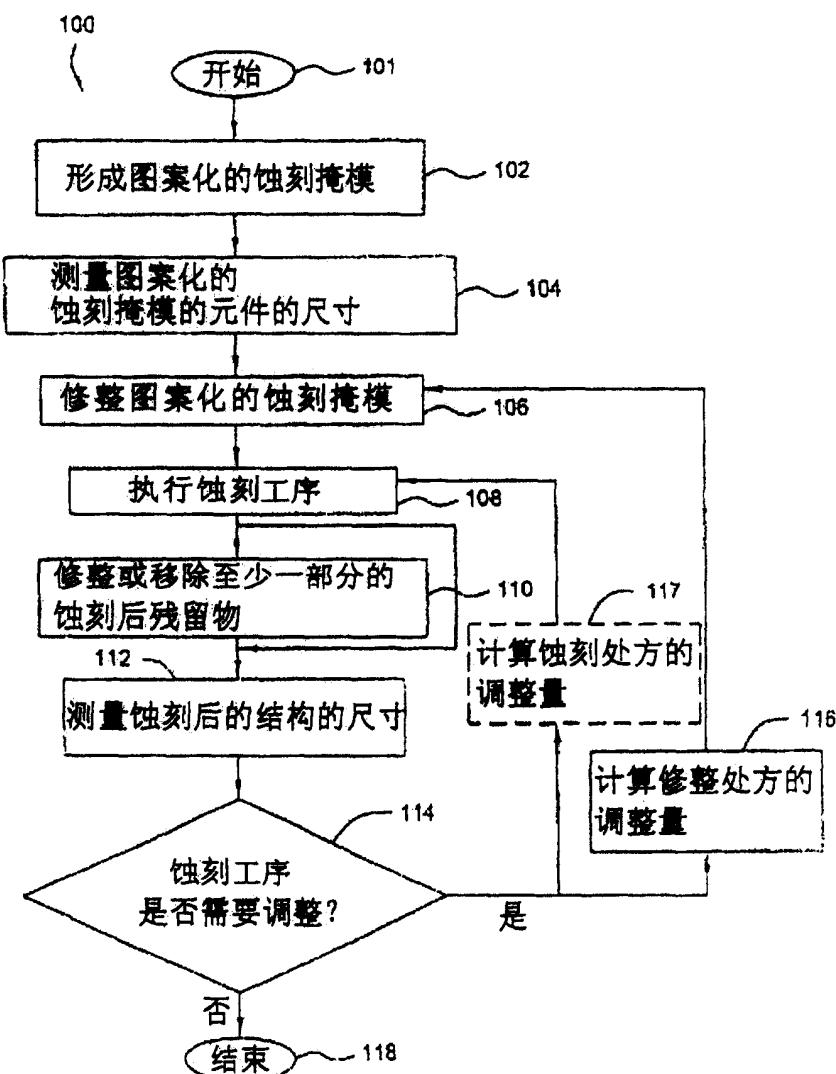


图 1

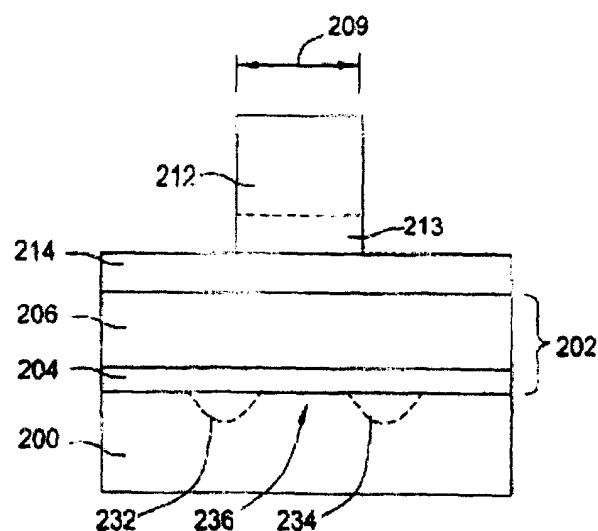


图 2A

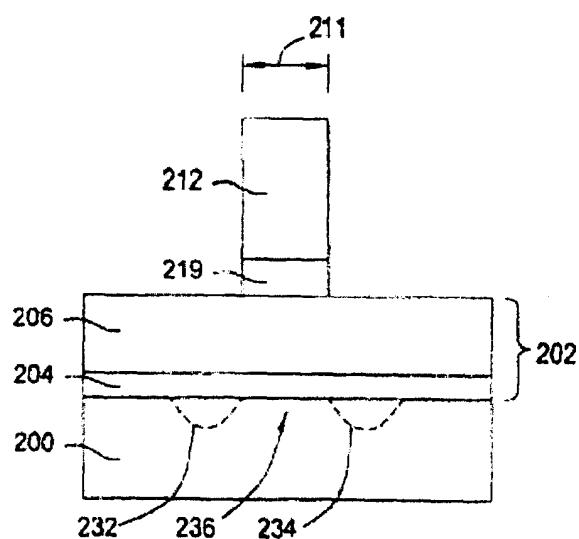


图 2B

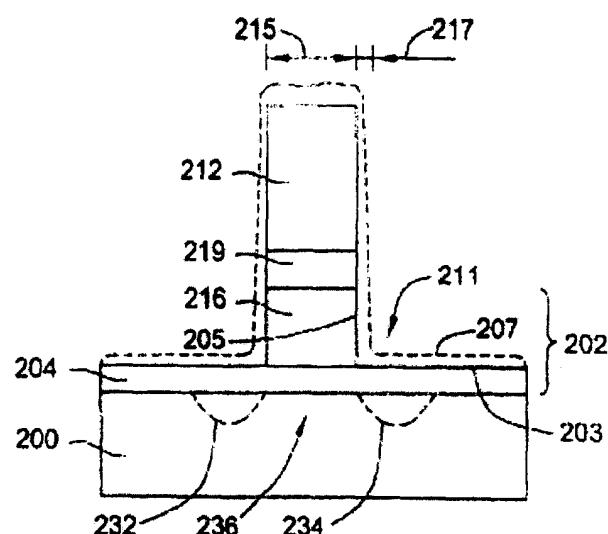


图 2C

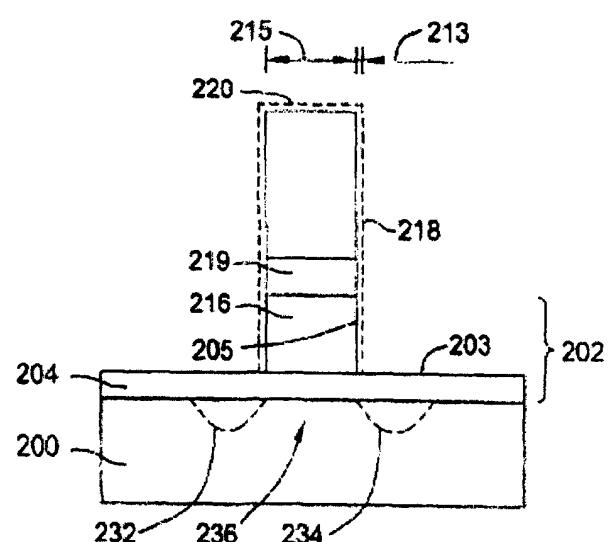


图 2D

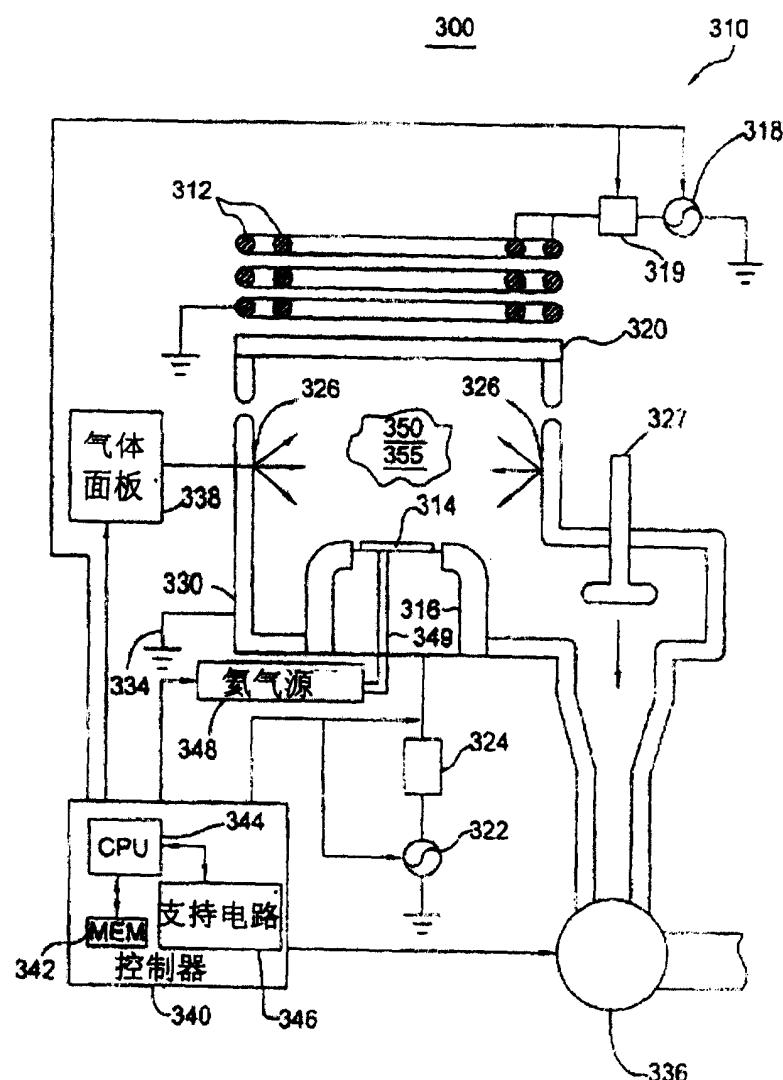


图 3

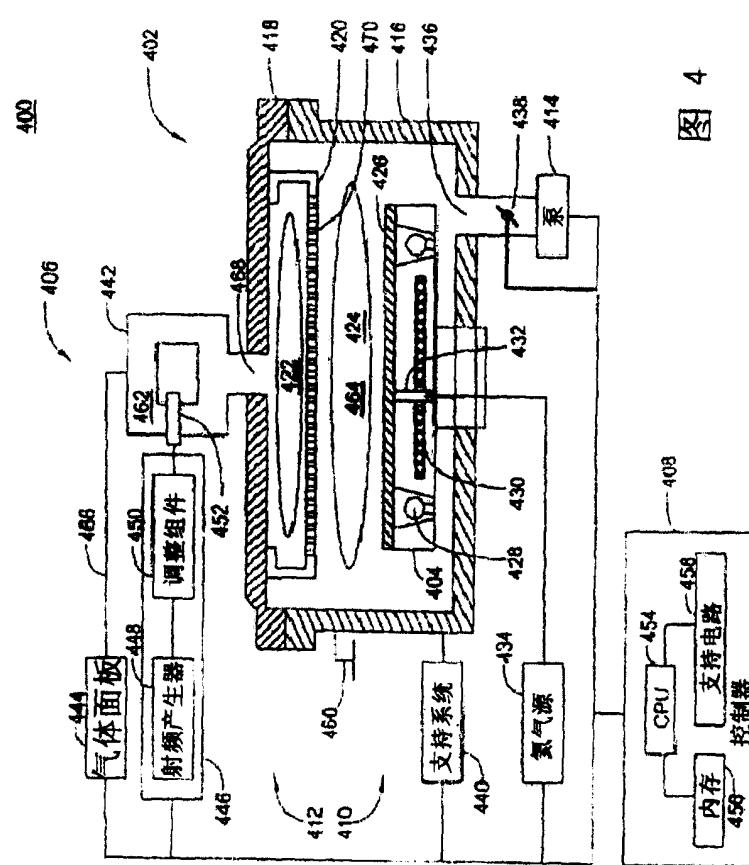


图 4

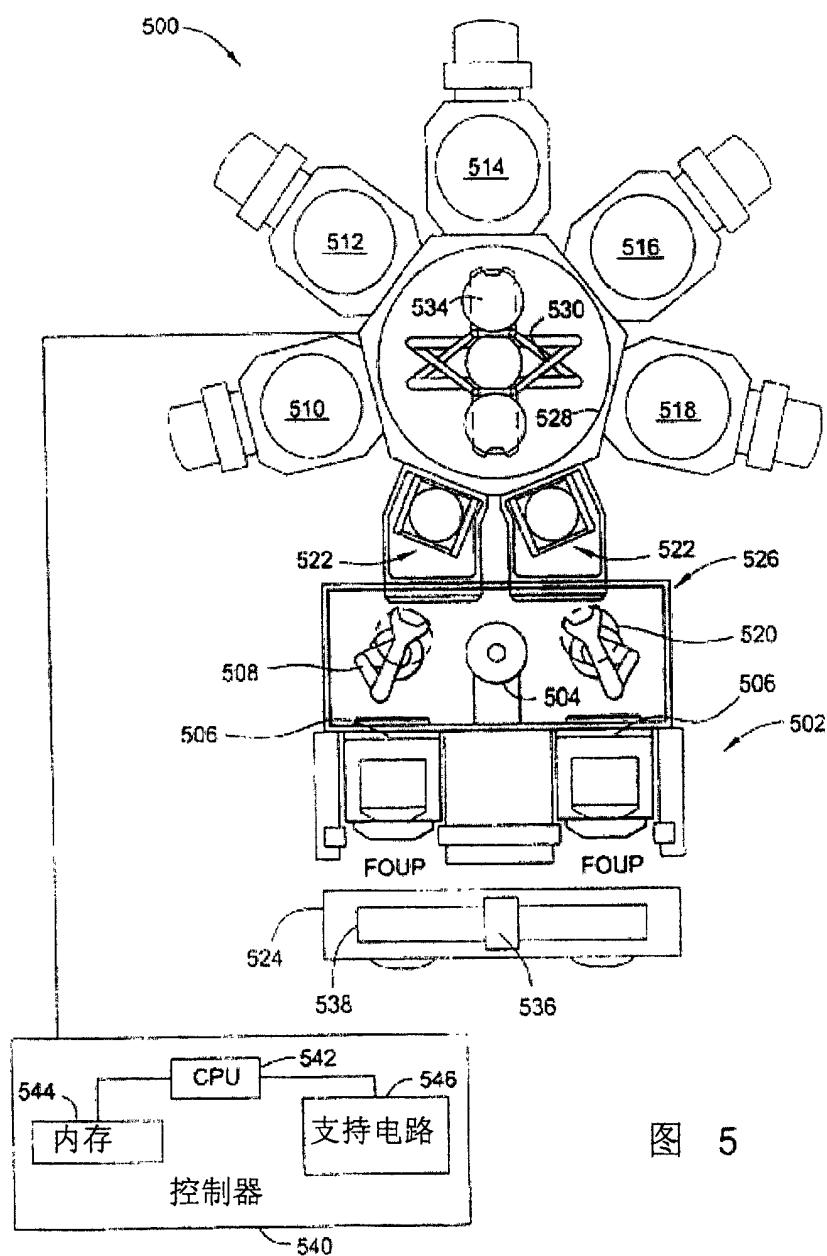


图 5