

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 7 月 9 日 (09.07.2015)



(10) 国际公布号
WO 2015/100828 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2014/071390
- (22) 国际申请日: 2014 年 1 月 24 日 (24.01.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310750809.1 2013 年 12 月 31 日 (31.12.2013) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 徐向阳 (XU, Xiangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜

广场第一座西翼 713 室吴大建/刘华联, Beijing 100052 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: GATE DRIVER CIRCUIT AND DRIVING METHOD

(54) 发明名称: 栅极驱动电路以及驱动方法

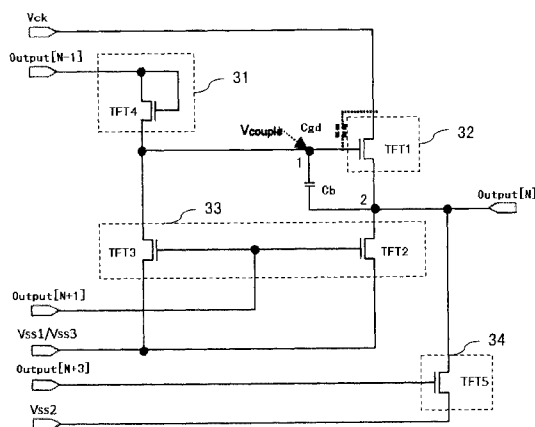


图 3 / FIG. 3

(57) Abstract: Disclosed are a gate driver circuit and a driving method. The circuit comprises multiple levels of GOA circuits. An N^{th} -level GOA circuit of the multiple levels of GOA circuits comprises: a charging unit (31), which precharges an energy storage unit (Cb) on the basis of an $N-1^{\text{th}}$ gate line signal to acquire a voltage; a driver unit (32), which steps up, on the basis of the voltage and of a clock pulse signal, a signal of an N^{th} gate line to a step-up voltage; a first reset unit (33), which resets, on the basis of a signal of an $N+1^{\text{th}}$ gate line and of either a first reset voltage or a third reset voltage, the signal of the N^{th} gate line to either the first reset voltage or the third reset voltage; and, a second reset unit (34), which resets, on the basis of a signal of an $N+3^{\text{th}}$ gate line and of a second reset voltage, the N^{th} gate line to the second reset voltage. The circuit implements quad-phase drive of a pixel unit via two re-set units, thus allowing for effective resolution of impacts of a feed-through voltage on the pixel electrode, and increasing image quality effects.

(57) 摘要:

[见续页]

WO 2015/100828 A1

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

公开了一种栅极驱动电路以及驱动方法。该电路包括多级 GOA 电路，该多级 GOA 电路的第 N 级 GOA 电路包括：充电单元（31），其根据第 N-1 条栅极线信号对储能单元（Cb）进行预充电以得到一电压；驱动单元（32），其根据电压及时钟脉冲信号上拉第 N 条栅极线的信号至上拉电压；第一复位单元（33），其根据第 N+1 条栅极线的信号以及第一复位电压或第三复位电压而将第 N 条栅极线的信号复位至第一复位电压或第三复位电压；第二复位单元（34），其根据第 N+3 条栅极线的信号以及第二复位电压而将第 N 条栅极线复位至第二复位电压。该电路通过两个复位单元实现像素单元四阶驱动，能够有效地解决馈通电压对像素电极的影响，提高影像品质效果。

栅极驱动电路以及驱动方法

技术领域

本发明涉及液晶显示技术领域，尤其涉及一种栅极驱动电路以及驱动方法。

背景技术

近年来，随着薄型化的显示趋势，液晶显示器（Liquid Crystal Display, LCD）已广泛使用在各种电子产品的应用中，例如手机、笔记本电脑以及彩色电视机等。

阵列基板栅极驱动（Gate Driver on Array, GOA）技术是直接将栅极驱动电路（Gate Driver ICs）制作在阵列基板上，来代替由外接硅晶片制作的一种技术。该技术的应用可直接将栅极驱动电路做在面板周围，从而减少了制作程序，并且降低了产品成本。此外，还提高了 TFT-LCD 面板的高集成度，使面板更薄型化。

在对面板进行驱动时，会产生由电容耦合引起显示电极（也称像素电极）变动的馈通（feed through）电压。影响最大的是栅极驱动电压变化，即经由寄生电容 C_{gd} 所产生的馈通电压。因此通过对公共电压补偿的方法可以减小馈通电压的影响，但由于液晶电容 C_{lc} 并非是一个固定的参数，因此通过调整公共电压以便改进影像品质目的不易实现。

传统的二阶驱动 GOA 电路本质为一 4T1C（四个 TFT 开关、一个电容）电路。如图 1 所示为传统的两阶驱动 4T1C 的 GOA 电路原理图，其中，TFT1 为驱动晶体管，主要用于控制栅线高电位输出。TFT2 和 TFT3 为复位晶体管，主要作用是将栅线电位拉低，同时释放保持电容 C_b 的电荷，使 TFT1 处于关闭状态。TFT4 是输入（或预充电）晶体管，主要作用是给保持电容 C_b 预充，将 TFT1 打开。电容 C_b 主要作用是存储电荷，保持 TFT1 栅极电位，其输入信号为上一行的栅线输出信号 $gate[N-1]$ ，TFT1 输出信号为当前行栅线输出信号 $gate[N]$ ，复位信号为下一行栅线输出信号 $gate[N+1]$ 。TFT1 输入端为时钟信号 V_{ck} 。具体驱动时序如图 2 所示。

通过将上述 GOA 电路作为 GOA 单元进行以下动作来完成二阶驱动。即前一 GOA 单元的输出作为本 GOA 单元的触发信号，下一 GOA 单元的输出作为本 GOA 单元的复位信号。时钟信号采用两个（ V_{clk_A} , V_{clk_B} ），分别用于奇数行的 GOA 单元和偶数行的

GOA 单元。栅线输出电位 V_{ss} 决定栅线上输出脉冲的高度或者说是幅度。

然而上述电路没有解决馈通电压带来的影像效果的影响。因此，如何解决上述问题，提供一种驱动方案以有效减少馈通电压对影像品质的显示效果影响，乃业界所致力课题之一。

发明内容

本发明所要解决的技术问题之一是需要提供一种栅极驱动电路，其能够有效减少馈通电压对影像品质的显示效果的影响。另外，还提供了一种栅极驱动电路的驱动方法。

1)为了解决上述技术问题，本发明提供了一种栅极驱动电路，包括多级 GOA 电路，该多级 GOA 电路的一第 N 级 GOA 电路包括：一储能单元；一充电单元，电连接于一第 $N-1$ 条栅极线和所述储能单元之间，其根据第 $N-1$ 条栅极线信号对所述储能单元进行预充电以得到一电压；一驱动单元，电连接于一时钟输出线及一第 N 条栅极线，其根据所述电压及一时钟脉冲信号上拉所述第 N 条栅极线的信号至一上拉电压；一第一复位单元，电连接于所述储能单元和一第一复位电压或第三复位电压之间，其根据第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压而将所述第 N 条栅极线的信号复位至第一复位电压或第三复位电压；一第二复位单元，电连接于一第 N 条栅极线和一第二复位电压之间，其根据第 $N+3$ 条栅极线的信号以及第二复位电压而将所述第 N 条栅极线复位至第二复位电压。

2) 在本发明的第 1) 项的一个优选实施方式中，在所述第 N 级 GOA 电路所连接的栅极线为负极性时，所述第一复位单元根据第 $N+1$ 条栅极线的信号以及第一复位电压而将所述第 N 条栅极线的信号复位至第一复位电压，所述第一复位电压与所述第二复位电压具有一负电压差。

3) 在本发明的第 1) 项或第 2) 项中的一个优选实施方式中，在所述第 N 级 GOA 电路所连接的栅极线为正极性时，所述第一复位单元根据第 $N+1$ 条栅极线的信号以及第三复位电压而将所述第 N 条栅极线的信号复位至第三复位电压，所述第三复位电压与所述第二复位电压具有一正电压差。

4) 在本发明的第 1) 项至第 3) 项中的任一个优选实施方式中，所述第二复位单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，该栅极电连接所述第 $N+3$ 条栅极线，该第一源极/漏极和该第二源极/漏极分别电连接所述第 N 条栅极线和第二

复位电压。

5) 在本发明的第 1) 项至第 4) 项中的任一个优选实施方式中, 所述第一复位单元包括一第一晶体管和一第二晶体管, 分别具有一栅极、一第一源极/漏极和一第二源极/漏极, 所述第一晶体管 and 所述第二晶体管的栅极共同电连接并与所述第 $N+1$ 条栅极线连接; 所述第一晶体管的第一源极/漏极与所述储能单元的第一端电连接, 所述第二晶体管的第一源极/漏极与所述储能单元的第二端电连接; 所述第一晶体管和所述第二晶体管的第二源极/漏极共同电连接并与所述第一复位电压或第三复位电压电连接。

6) 在本发明的第 1) 项至第 5) 项中的任一个优选实施方式中, 所述充电单元为一晶体管, 其具有一栅极、一第一源极/漏极和一第二源极/漏极, 所述充电单元的栅极和第一源极/漏极电连接所述第 $N-1$ 条栅极线, 其第二源极/漏极电连接所述储能单元的第一端。

7) 在本发明的第 1) 项至第 6) 项中的任一个优选实施方式中, 所述驱动单元为一晶体管, 其具有一栅极、一第一源极/漏极和一第二源极/漏极, 所述驱动单元的第一源极/漏极电连接所述时钟输出线, 其栅极电连接储能单元的第一端, 其第二源极/漏极电连接第 N 条栅极线和所述储能单元的第二端。

8) 根据本发明的另一方面, 还提供了一种使用如上任一种栅极驱动电路的驱动方法, 包括: 充电单元接收第 $N-1$ 条栅极线信号对储能单元进行预充电以得到一电压; 驱动单元接收一时钟脉冲信号, 并根据所述电压及该时钟脉冲信号上拉所述第 N 条栅极线的信号至一上拉电压; 第一复位单元接收第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压, 并根据第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压而将所述第 N 条栅极线的信号复位至第一复位电压或第三复位电压; 第二复位单元接收第 $N+3$ 条栅极线的信号以及第二复位电压, 并根据第 $N+3$ 条栅极线的信号以及第二复位电压而将所述第 N 条栅极线复位至第二复位电压。

9) 在本发明的第 8) 项的一个优选实施方式中, 在所述第 N 级 GOA 电路所连接的栅极线为负极性时, 所述第一复位单元接收第一复位电压, 并根据第 $N+1$ 条栅极线的信号以及第一复位电压而将所述第 N 条栅极线的信号复位至第一复位电压, 所述第一复位电压与所述第二复位电压具有一负电压差。

10) 在本发明的第 8) 项或第 9) 项中的一个优选实施方式中, 在所述第 N 级 GOA 电路所连接的栅极线为正极性时, 所述第一复位单元接收第三复位电压, 并根据第 $N+1$ 条栅极线的信号以及第三复位电压而将所述第 N 条栅极线的信号复位至第三复位电压,

所述第三复位电压与所述第二复位电压具有一正电压差。

与现有技术相比，本发明的一个或多个实施例可以具有如下优点：

本发明提出了一种四阶驱动 GOA 电路，该电路通过两个复位信号，对于负极性的栅极线，将栅极输出信号拉低至复位信号 V_{ss1} 和复位信号 V_{ss2} ，对于正极性的栅极线，将栅极输出信号拉低至复位信号 V_{ss3} 和复位信号 V_{ss2} ，进而实现像素单元四阶驱动。并且，该驱动电路能够有效地解决二阶驱动电路无法解决的馈通电压对像素电极的影响，进而提高影像品质效果。

本发明的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

附图用来提供对本发明的进一步理解，并且构成说明书的一部分，与本发明的实施例共同用于解释本发明，并不构成对本发明的限制。在附图中：

图 1 是现有技术中二阶驱动的 GOA 电路示意图；

图 2 是现有技术中二阶驱动 GOA 电路输出的时序图；

图 3 是根据本发明一实施例的四阶驱动的 GOA 电路示意图；

图 4 是根据本发明的四阶驱动的 GOA 电路输出的时序图；

图 5 是四阶驱动的栅极驱动电压波形示意图；

图 6 是四阶驱动的正极性显示电极的电压波形示意图；

图 7 是四阶驱动的负极性显示电极的电压波形示意图。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚，以下结合附图对本发明作进一步地详细说明。

需要说明的是，本实施例的驱动电路属于四阶驱动电路。其可以在不变动公共电压的情形下，将馈通电压给补偿回来。本实施例的四阶驱动电路是利用经由存储电容 C_s 的

馈通电压，来补偿经由寄生电容 C_{gd} 所产生的馈通电压。

图 3 是根据本发明一实施例的四阶驱动的 GOA 电路示意图。为方便描述，仅绘制了多级 GOA 电路的一第 N 级 GOA 电路。如图 3 所示，包括：一储能单元 C_b ，一充电单元 31，电连接于一第 N-1 条栅极线和储能单元 C_b 之间，其根据第 N-1 条栅极线信号对储能单元 C_b 进行预充电以得到一电压。一驱动单元 32，电连接于一时钟输出线及一第 N 条栅极线，其根据电压及一时钟脉冲信号上拉第 N 条栅极线的信号至一上拉电压。一第一复位单元 33，电连接于储能单元 C_b 和一第一复位电压 V_{ss1} 或第三复位电压 V_{ss3} 之间，其根据第 N+1 条栅极线的信号以及第一复位电压 V_{ss1} 或第三复位电压 V_{ss3} 而将第 N 条栅极线的信号复位至第一复位电压 V_{ss1} 或第三复位电压 V_{ss3} 。一第二复位单元 34，电连接于一第 N 条栅极线和一第二复位电压 V_{ss2} 之间，其根据第 N+3 条栅极线的信号以及第二复位电压 V_{ss2} 而将第 N 条栅极线复位至第二复位电压 V_{ss2} 。

需要说明的是，在第 N 级 GOA 电路所连接的栅极线为负极性时，第一复位单元 33 根据第 N+1 条栅极线的信号以及第一复位电压 V_{ss1} 而将第 N 条栅极线的信号复位至第一复位电压 V_{ss1} ，该第一复位电压 V_{ss1} 与第二复位电压 V_{ss1} 具有一负电压差（如后述图 5 所示 $V_{e(-)}$ ）。而在第 N 级 GOA 电路所连接的栅极线为正极性时，第一复位单元 33 根据第 N+1 条栅极线的信号以及第三复位电压 V_{ss3} 而将第 N 条栅极线的信号复位至第三复位电压 V_{ss3} ，该第三复位电压 V_{ss3} 与第二复位电压 V_{ss2} 具有一正电压差（如后述图 5 所示 $V_{e(+)}$ ）。

如图 3 所示，该 GOA 电路实质为一 5T4C 电路包括：晶体管 TFT1（作为驱动单元 32）、晶体管 TFT2 和 TFT3（共同构成第一复位单元 33）、晶体管 TFT4（作为充电单元 31）和晶体管 TFT5（作为第二复位单元 34）这五个晶体管开关以及一保持电容 C_b （作为储能单元）。并且，还示意性地绘制出了 TFT1 栅极和漏极之间的寄生电容 C_{gd} 。

该电路的输入信号包括时钟信号（正极性或负极性时钟信号） V_{ck} 、第 N-1 行栅线的输出 $Output[N-1]$ 、第 N+1 行栅线的输出 $Output[N+1]$ 、第 N+3 行栅线的输出 $Output[N+3]$ 、第一复位信号 V_{ss1} 或第三复位信号 V_{ss3} ，以及第二复位信号 V_{ss2} 。

其中，驱动晶体管 TFT1 具有一栅极、一第一源极/漏极和一第二源极/漏极，其第一源极/漏极电连接时钟输出线 V_{ck} ，其栅极电连接电容 C_b 的第一端，其第二源极/漏极电连接第 N 条栅极线和电容 C_b 的第二端。主要用于控制栅线高电位输出。

TFT2、TFT3 和 TFT5 为复位晶体管，主要用于将栅线电位拉低，同时将保持电容

Cb 电荷释放, 使 TFT1 处于关闭状态。

TFT2 和 TFT3 的栅极共同电连接并与第 N+1 条栅极线连接, TFT2 的第一源极/漏极与电容 Cb 的第一端电连接, TFT3 的第一源极/漏极与电容 Cb 的第二端电连接, TFT2 和 TFT3 的第二源极/漏极共同电连接并与第一复位电压 Vss1 或第三复位电压 Vss3 电连接。由于像素电压四阶驱动藉由正负极行栅极电位的不同变化而实现, 因此对于负极行输出, TFT2 将栅线输入复位到 Vss1 电位, 对于正极行输出, TFT2 将栅线输入复位到 Vss3 电位。

其中, TFT5 将栅极输出复位到 Vss2 电位, 其由输出信号 gate[N+3] 进行驱动。TFT5 具有一栅极、一第一源极/漏极和一第二源极/漏极, 该栅极电连接第 N+3 条栅极线, 该第一源极/漏极和该第二源极/漏极分别电连接第 N 条栅极线和第二复位电压 Vss2。

TFT4 是输入 (或预充电) 晶体管, 主要作用是给保持电容 Cb 预充, 将 TFT1 打开。其具有一栅极、一第一源极/漏极和一第二源极/漏极, 栅极和第一源/漏极电连接第 N-1 条栅极线, 其第二源/漏接电连接电容 Cb 的第一端。

具体的驱动时序如图 4 所示。采用两个周期相同、极性相反的时钟序列 (Clk A, Clk B)。它们分别被用在奇数行栅线上对应的 GOA 电路以及偶数行栅线上对应的 GOA 电路上。

以对应奇数行栅线 Gate1 (负极性) 上的 GOA 电路为例, 说明如何实现四阶驱动。

首先, TFT4 接收到上一栅线的驱动电压, 对保持电容 Cb 进行预充, 将 TFT1 打开。

TFT1 输出栅线高电位 Vgh。TFT2 和 TFT3 接收下一栅线的驱动电压, 将栅线电位拉低, 同时将保持电容 Cb 电荷释放, 使 TFT1 处于关闭状态。

由于为奇行输出, TFT2 将栅线输入复位 (拉低) 到 Vss1 电位。最后, TFT5 被第 N+3 条栅线驱动, 以将栅极输出复位到 Vss2 电位, 完成如图 4 所示的 Gate1 的驱动。

为了进一步了解本发明, 下面具体对时序波形进行说明。图 5 为四阶驱动栅极驱动电压的波形图。从这个四阶驱动的波形图中可以看出, 在这个四阶驱动的栅极驱动电压波形之中, 正负两种极性的电压总共有 4 种: 打开电压 Vgh、压差为 Vg 的关闭电压 Vss2、比关闭电压 Vss2 高 (存在压差 $V_{e(+)}$) 的电压 Vss3 以及比关闭电压 Vss2 更低 (存在压差 $V_{e(-)}$) 的电压 Vss1。

负责正极性与负极性的栅极驱动走线电压是不一样的, 如图 6 所示, 为正极性显示

电极的电压波形图。其中，61 表示第 N-1 条栅极驱动电压，62 表示公共电压，64 表示第 N 条栅极驱动电压。

从图中我们可以看出，显示电极电压 63 通过源极驱动充好电后，会再经过三次的电压变化（如图中虚线圈所示）。首先是当前第 N 条栅极驱动走线关闭时经由寄生电容 C_{gd} 的馈通电压 631，其次是由前一条（第 N-1）栅极驱动走线电压拉回时经由存储电容 C_s 的馈通电压 632，该电压是将显示电极电压 63 推升到正极性电压范围的最重要的电压。而最后，则是当前第 N 条栅极驱动走线电压下拉时经由寄生电容 C_{gd} 所产生的馈通电压 633，这个电压由于是经由寄生电容 C_{gd} 的关系，而且变化的幅度也不大，所以影响也比较小。

如图 7 所示，其为负极性显示电极的电压波形图。其中 71 表示第 N-1 条栅极驱动电压，72 表示公共电压，74 表示第 N 条栅极驱动电压。

从图 7 中可以看出，显示电极电压 73 通过源极驱动充好电后，会再经过三次的电压变化。首先是当前第 N 条栅极驱动走线电压关闭时经由寄生电容 C_{gd} 所产生的馈通电压 731 影响，由于电压关闭的关系则会把显示电极电压 73 往下拉。其次是上一条（第 N-1）栅极驱动走线下拉时经过存储电容 C_s 的馈通电压 732，这个电压的影响很重要，因为它是将电压调整成负极性电压的主要成分，必须能够将整体的电压调整到所需要的准位。最后是当前第 N 条栅极驱动走线电压拉回时经由寄生电容 C_{gd} 的馈通电压 733 的影响，由于拉回电压的幅度比较小，所以整体的影响也比较少。

因为受到经过寄生电容 C_{gd} 的馈通电压影响，若是要将正负极性的电压范围分开的话，对于正极性的电压范围，往上提升的电压会比较大，而其往上提升的电压是由上一条栅极驱动走线电压往上拉经由存储电容 C_s 的馈通电压来形成。因为其所需的电压比较大，所以上一条栅极驱动走线在的拉回时电压也会比较大。而对于负极性的显示电压范围的形成，也是利用上一条栅极驱动走线的电压变化来完成。跟正极性的显示电极电压不一样的是，它需要的是下拉的馈通电压，以便形成负的显示电极电压范围。它所需要的下拉电压跟正极性的上拉电压比较起来会比较小。通过对栅极驱动走线的电压进行上述的四阶驱动，能够减少馈通电压像素电极的影响。

综上所述，本发明提出了一种 5T1C 的四阶驱动 GOA 电路，该电路通过两个复位信号，对奇数行分别将栅极输出信号拉低至复位信号 V_{ss1} 和复位信号 V_{ss2} ，偶数行分别将栅极输出信号拉低至复位信号 V_{ss3} 和复位信号 V_{ss2} ，进而实现像素单元四阶驱动。并

且，该驱动电路能够有效地解决二阶驱动电路无法解决的馈通电压对像素电极的影响，进而提高影像品质效果。

以上所述，仅为本发明较佳的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉该技术的人员在本发明所揭露的技术范围内，可轻易想到的变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应该以权利要求的保护范围为准。

权利要求书

1、一种栅极驱动电路，包括多级 GOA 电路，该多级 GOA 电路的一第 N 级 GOA 电路包括：

一储能单元；

一充电单元，电连接于一第 N-1 条栅极线和所述储能单元之间，其根据第 N-1 条栅极线信号对所述储能单元进行预充电以得到一电压；

一驱动单元，电连接于一时钟输出线及一第 N 条栅极线，其根据所述电压及一时钟脉冲信号上拉所述第 N 条栅极线的信号至一上拉电压；

一第一复位单元，电连接于所述储能单元和一第一复位电压或第三复位电压之间，其根据第 N+1 条栅极线的信号以及第一复位电压或第三复位电压而将所述第 N 条栅极线的信号复位至第一复位电压或第三复位电压；

一第二复位单元，电连接于一第 N 条栅极线和一第二复位电压之间，其根据第 N+3 条栅极线的信号以及第二复位电压而将所述第 N 条栅极线复位至第二复位电压。

2、根据权利要求 1 所述的栅极驱动电路，其中，在所述第 N 级 GOA 电路所连接的栅极线为负极性时，所述第一复位单元根据第 N+1 条栅极线的信号以及第一复位电压而将所述第 N 条栅极线的信号复位至第一复位电压，所述第一复位电压与所述第二复位电压具有一负电压差。

3、根据权利要求 1 所述的栅极驱动电路，其中，在所述第 N 级 GOA 电路所连接的栅极线为正极性时，所述第一复位单元根据第 N+1 条栅极线的信号以及第三复位电压而将所述第 N 条栅极线的信号复位至第三复位电压，所述第三复位电压与所述第二复位电压具有一正电压差。

4、根据权利要求 1 所述的栅极驱动电路，其中，

所述第二复位单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，该栅极电连接所述第 N+3 条栅极线，该第一源极/漏极和该第二源极/漏极分别电连接所述第 N 条栅极线和第二复位电压。

5、根据权利要求 2 所述的栅极驱动电路，其中，

所述第二复位单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，该栅极电连接所述第 N+3 条栅极线，该第一源极/漏极和该第二源极/漏极分别电连接所述第 N 条栅极线和第二复位电压。

6、根据权利要求 3 所述的栅极驱动电路，其中，

所述第二复位单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，

该栅极电连接所述第 $N+3$ 条栅极线，该第一源极/漏极和该第二源极/漏极分别电连接所述第 N 条栅极线和第二复位电压。

7、根据权利要求 4 所述的栅极驱动电路，其中，

所述第一复位单元包括一第一晶体管和一第二晶体管，分别具有一栅极、一第一源极/漏极和一第二源极/漏极，

所述第一晶体管 and 所述第二晶体管的栅极共同电连接并与所述第 $N+1$ 条栅极线连接；

所述第一晶体管的第一源极/漏极与所述储能单元的第一端电连接，所述第二晶体管的第一源极/漏极与所述储能单元的第二端电连接；

所述第一晶体管和所述第二晶体管的第二源极/漏极共同电连接并与所述第一复位电压或第三复位电压电连接。

8、根据权利要求 7 所述的栅极驱动电路，其中，所述充电单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，

所述充电单元的栅极和第一源/漏极电连接所述第 $N-1$ 条栅极线，其第二源/漏极电连接所述储能单元的第一端。

9、根据权利要求 8 所述的栅极驱动电路，其中，所述驱动单元为一晶体管，其具有一栅极、一第一源极/漏极和一第二源极/漏极，

所述驱动单元的第一源极/漏极电连接所述时钟输出线，其栅极电连接储能单元的第一端，其第二源极/漏极电连接第 N 条栅极线和所述储能单元的第二端。

10、一种使用栅极驱动电路的驱动方法，所述栅极驱动电路包括多级 GOA 电路，该多级 GOA 电路的一第 N 级 GOA 电路包括：

一储能单元；

一充电单元，电连接于一第 $N-1$ 条栅极线和所述储能单元之间，其根据第 $N-1$ 条栅极线信号对所述储能单元进行预充电以得到一电压；

一驱动单元，电连接于一时钟输出线及一第 N 条栅极线，其根据所述电压及一时钟脉冲信号上拉所述第 N 条栅极线的信号至一上拉电压；

一第一复位单元，电连接于所述储能单元和一第一复位电压或第三复位电压之间，其根据第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压而将所述第 N 条栅极线的信号复位至第一复位电压或第三复位电压；

一第二复位单元，电连接于一第 N 条栅极线和一第二复位电压之间，其根据第 $N+3$ 条栅极线的信号以及第二复位电压而将所述第 N 条栅极线复位至第二复位电压，

所述驱动方法包括：

充电单元接收第 $N-1$ 条栅极线信号对储能单元进行预充电以得到一电压；

驱动单元接收一时钟脉冲信号，并根据所述电压及该时钟脉冲信号上拉所述第 N 条栅极线的信号至一上拉电压；

第一复位单元接收第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压，并根据第 $N+1$ 条栅极线的信号以及第一复位电压或第三复位电压而将所述第 N 条栅极线的信号复位至第一复位电压或第三复位电压；

第二复位单元接收第 $N+3$ 条栅极线的信号以及第二复位电压，并根据第 $N+3$ 条栅极线的信号以及第二复位电压而将所述第 N 条栅极线复位至第二复位电压。

11、根据权利要求 10 所述的驱动方法，其中，在所述第 N 级 GOA 电路所连接的栅极线为负极性时，

所述第一复位单元接收第一复位电压，并根据第 $N+1$ 条栅极线的信号以及第一复位电压而将所述第 N 条栅极线的信号复位至第一复位电压，所述第一复位电压与所述第二复位电压具有一负电压差。

12、根据权利要求 10 所述的驱动方法，其中，在所述第 N 级 GOA 电路所连接的栅极线为正极性时，

所述第一复位单元接收第三复位电压，并根据第 $N+1$ 条栅极线的信号以及第三复位电压而将所述第 N 条栅极线的信号复位至第三复位电压，所述第三复位电压与所述第二复位电压具有一正电压差。

1/4

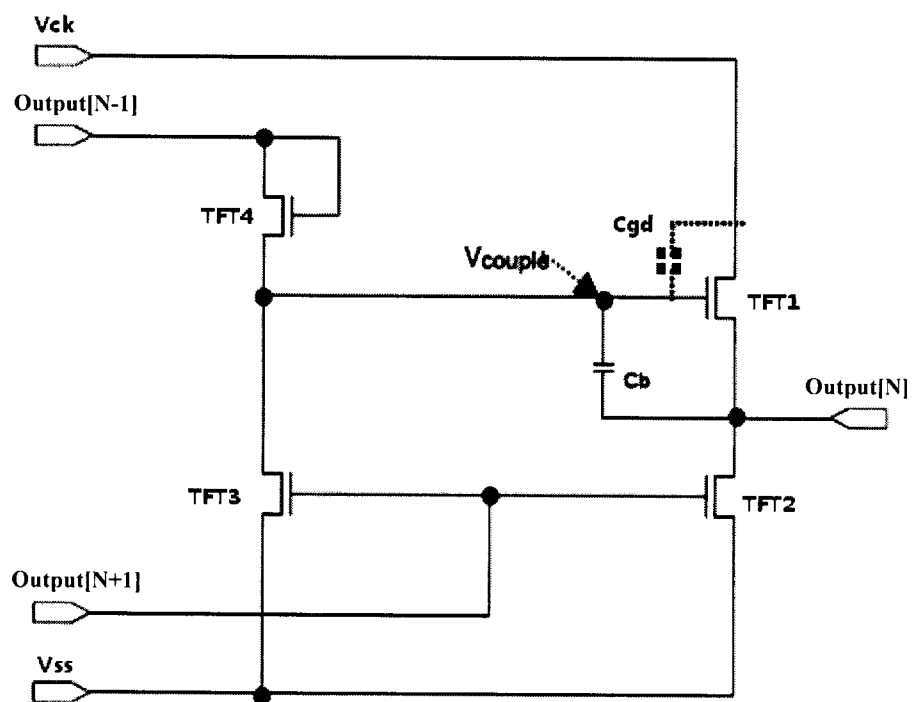


图 1

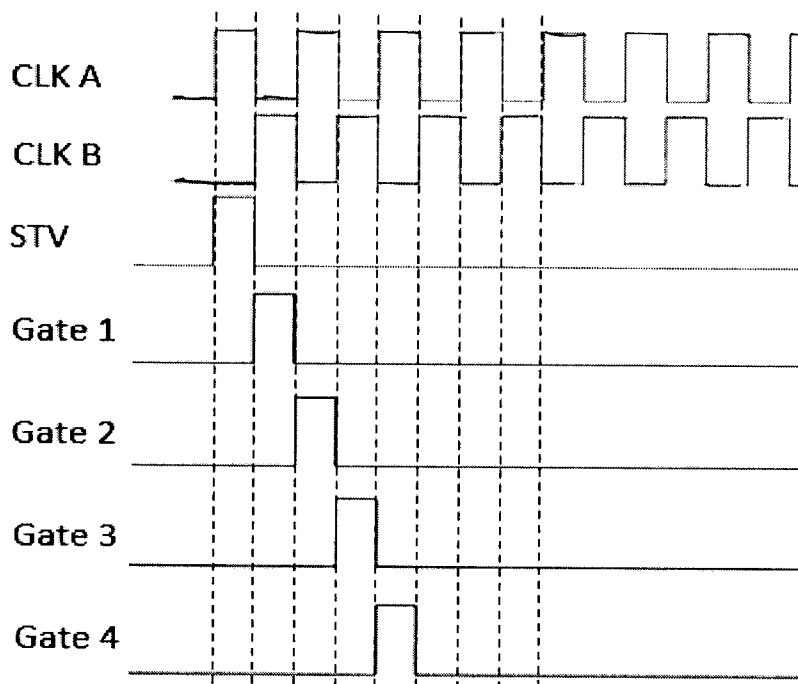


图 2

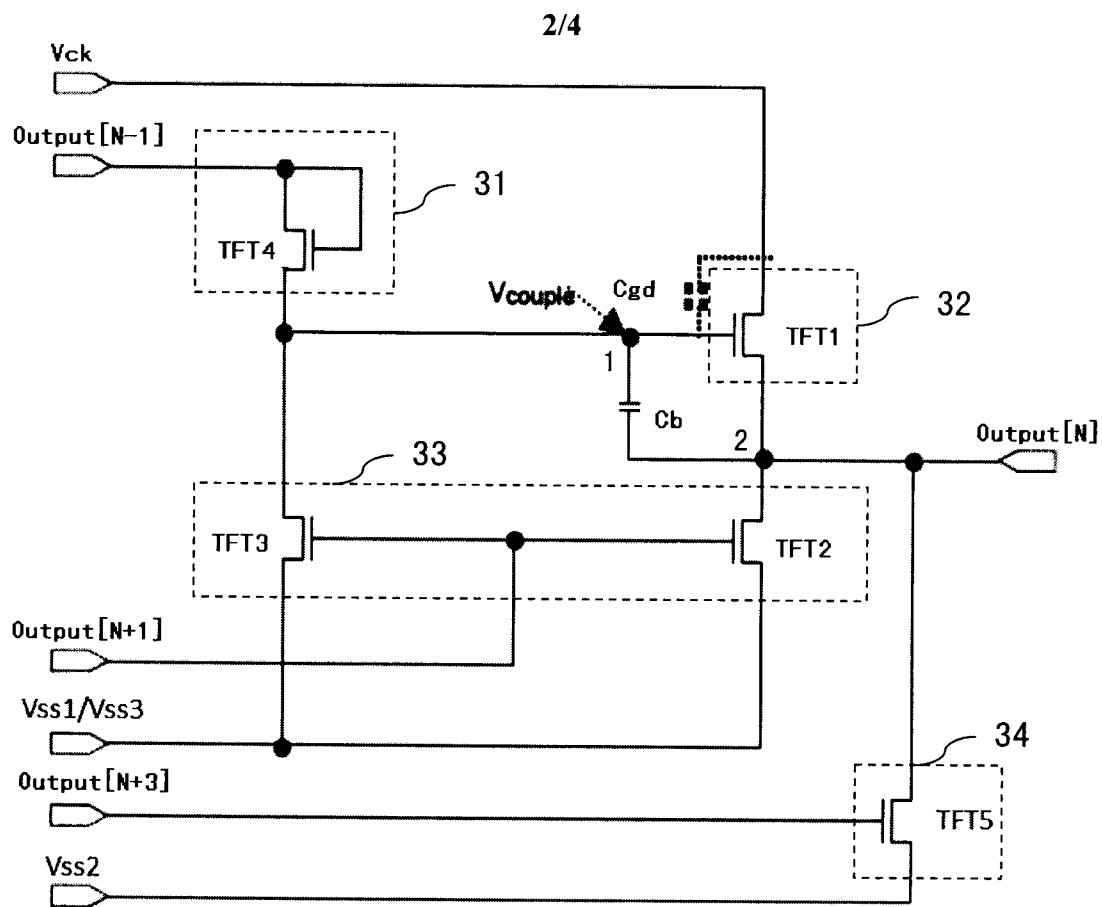


图 3

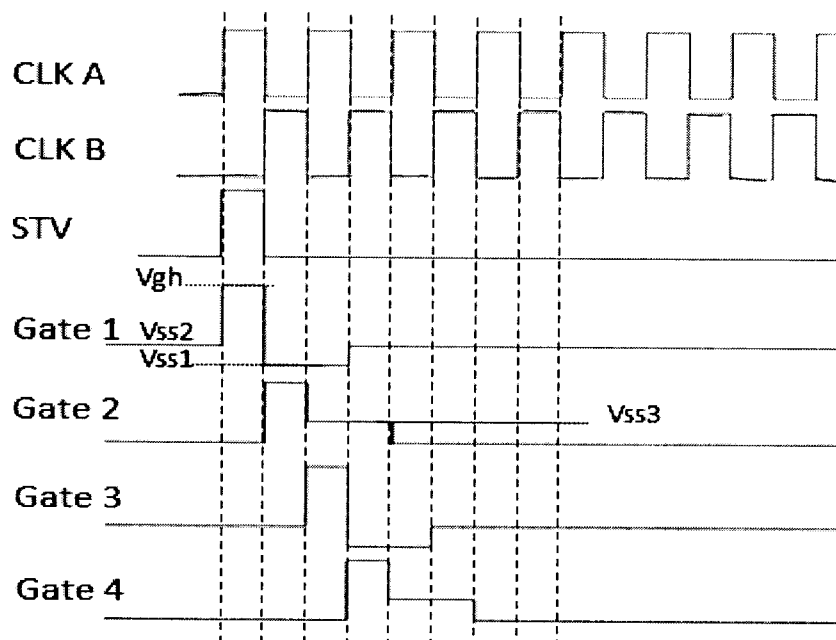


图 4

3/4

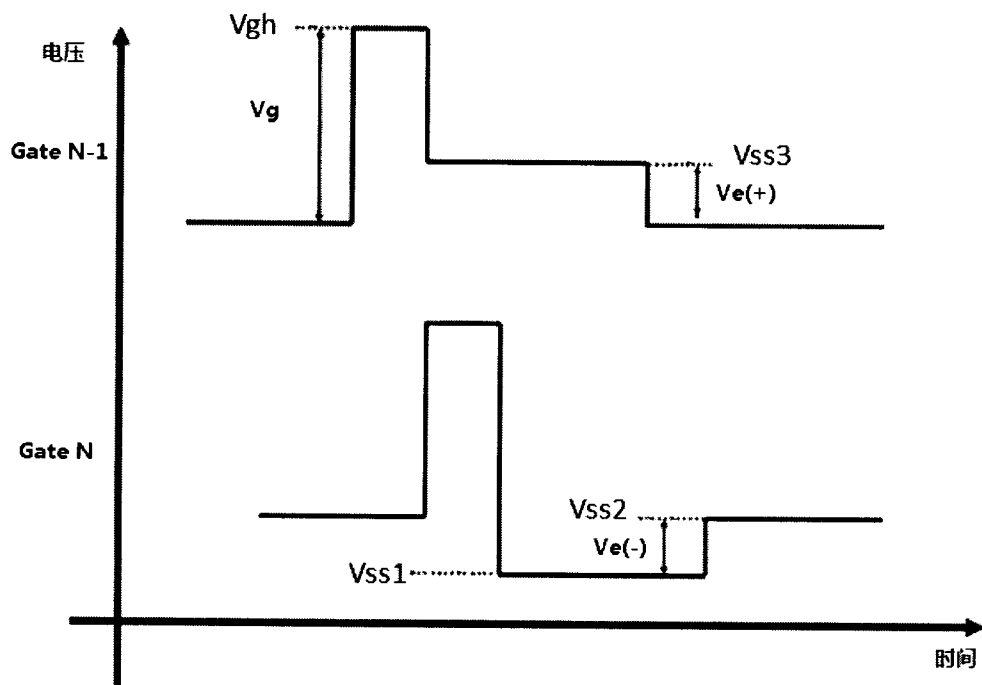


图 5

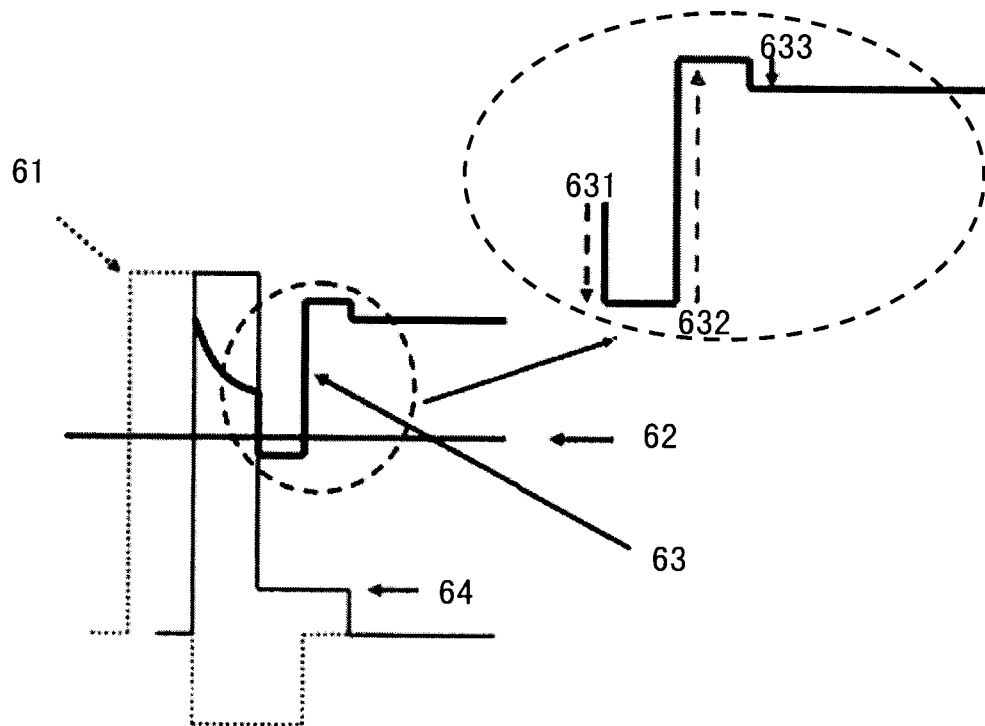


图 6

4/4

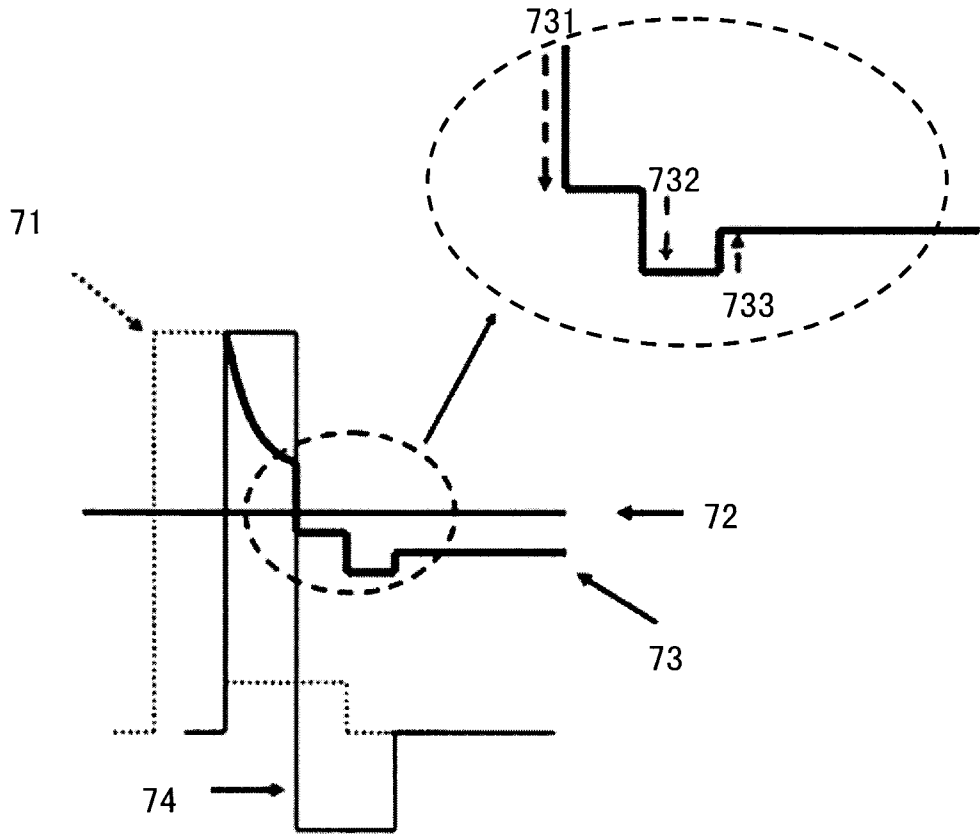


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/071390

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G 3/36; G02F 1/13+; G11C 19/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN: down, shift, pull, PU, gate, scan+, driv+, N-1, second, PD, N+1, regist+, G09G3/36, N+3, up, reset+, G11C19/+,
G02F1/13+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102855938 A (BOE TECHNOLOGY GROUP CO LTD et al.) 02 January 2013 (02.01.2013) description, paragraphs [0043]-[0083] and figures 1-3	1-12
A	CN 101242178 A (MITSUBISHI ELECTRIC CORP.) 13 August 2008 (13.08.2008) the whole document	1-12
A	US 8059780 B2 (WANG PO-KAI et al.) 15 November 2011 (15.11.2011) the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&”document member of the same patent family

Date of the actual completion of the international search 29 September 2014	Date of mailing of the international search report 13 October 2014
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Jun Telephone No. (86-10) 62085773

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/071390

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102855938 A	02 January 2013	None	
CN 101242178 A	13 August 2008	US 2011122988 A1	26 May 2011
		CN 101894589 A	24 November 2010
		CN 101242178 B	06 July 2011
		US 2008187089 A1	07 August 2008
		JP 5090008 B2	05 December 2012
		US 8023610 B2	20 September 2011
		KR 20080074026 A	12 August 2008
		JP 2008193545 A	21 August 2008
		TW 200839724 A	01 October 2008
US 8059780 B2	15 November 2011	US 2011228894 A1	22 September 2011
		TW 201133440 A	01 October 2011

A. 主题的分类		
G09G 3/36(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G09G3/36; G02F1/13+; G11C19/-		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNABS;VEN:G11C19/+, 复位, 第二复位, down, shift, pull, PU, gate, scan+, G02F1/13+, driv+, 移位, N-1, 栅极驱动, second, PD, N+1, regist+, G09G3/36, N+3, up, reset+, 下拉, 上拉		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 102855938 A (京东方科技集团股份有限公司等) 2013年 1月 02日 (2013 - 01 - 02) 说明书43-83段和附图1-3	1-12
A	CN 101242178 A (三菱电机株式会社) 2008年 8月 13日 (2008 - 08 - 13) 全文	1-12
A	US 8059780 B2 (WANG PO-KAI等) 2011年 11月 15日 (2011 - 11 - 15) 全文	1-12
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 9月 29日		2014年 10月 13日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		李军
传真号 (86-10)62019451		电话号码 (86-10)62085773

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/071390

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102855938	A	2013年 1月 02日	无			
CN	101242178	A	2008年 8月 13日	US	2011122988	A1	2011年 5月 26日
				CN	101894589	A	2010年 11月 24日
				CN	101242178	B	2011年 7月 06日
				US	2008187089	A1	2008年 8月 07日
				JP	5090008	B2	2012年 12月 05日
				US	8023610	B2	2011年 9月 20日
				KR	20080074026	A	2008年 8月 12日
				JP	2008193545	A	2008年 8月 21日
				TW	200839724	A	2008年 10月 01日
US	8059780	B2	2011年 11月 15日	US	2011228894	A1	2011年 9月 22日
				TW	201133440	A	2011年 10月 01日