

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-115771

(P2005-115771A)

(43) 公開日 平成17年4月28日(2005.4.28)

(51) Int.CI.⁷

G06F 3/06

G06F 1/26

F 1

G06F 3/06
G06F 3/06
G06F 1/00

テーマコード(参考)

5B011

5B065

審査請求 未請求 請求項の数 8 O L (全 23 頁)

(21) 出願番号

特願2003-351030 (P2003-351030)

(22) 出願日

平成15年10月9日 (2003.10.9)

(71) 出願人

株式会社日立製作所

東京都千代田区丸の内一丁目6番6号

(74) 代理人

110000176

一色国際特許業務法人

(72) 発明者

榎原 康弘

神奈川県小田原市中里322番2号 株式会社日立製作所 R A I D システム事業部内

(72) 発明者

鈴木 弘志

神奈川県小田原市中里322番2号 株式会社日立製作所 R A I D システム事業部内

(72) 発明者

松重 博実

神奈川県小田原市中里322番2号 株式会社日立製作所 R A I D システム事業部内

最終頁に続く

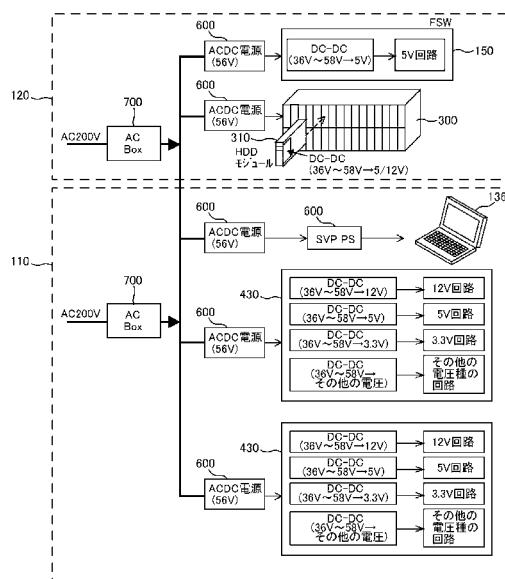
(54) 【発明の名称】ディスクアレイ装置

(57) 【要約】 (修正有)

【課題】制御基板へ電力を供給するための配線の簡素化など効率よくメンテナンスを行う仕組みを設けたディスクアレイ装置を提供する。

【解決手段】チャネル制御部と、ディスク制御部と、キャッシュメモリと、キャッシュスイッチと、共有メモリと、電源装置とが筐体に収容されてなるディスクアレイ装置であって、チャネル制御部、ディスク制御部、キャッシュメモリ、キャッシュスイッチ、及び共有メモリのそれぞれは、動作させるための電圧が異なる複数の電子回路及び单一の入力電圧から各電子回路を動作させる電圧を生成する電圧変換装置が形成された制御基板を備えて構成され、チャネル制御部、ディスク制御部、キャッシュメモリ、キャッシュスイッチ、及び共有メモリの各電圧変換装置には、電源装置から電圧が供給される。

【選択図】 図8



【特許請求の範囲】**【請求項 1】**

情報処理装置からデータの入力／出力要求を受信し、前記情報処理装置との間で前記データの授受を行うチャネル制御部と、

前記入力／出力要求に応じてディスクドライブとの間で前記データの授受を行うディスク制御部と、

前記チャネル制御部及び前記ディスク制御部の間で授受される前記データを記憶するキャッシュメモリと、

前記チャネル制御部及び前記キャッシュメモリの間の通信路を形成するキャッシュスイッチと、

前記チャネル制御部及び前記ディスク制御部の間で授受される前記入力／出力要求を記憶する共有メモリと、

電源装置と

が筐体に収容されてなるディスクアレイ装置であって、

前記チャネル制御部、前記ディスク制御部、前記キャッシュメモリ、前記キャッシュスイッチ、及び前記共有メモリのそれぞれは、動作させるための電圧が異なる複数の電子回路、及び単一の入力電圧から前記各電子回路を動作させる電圧を生成する電圧変換装置が形成された制御基板を備えて構成され、

前記チャネル制御部、前記ディスク制御部、前記キャッシュメモリ、前記キャッシュスイッチ、及び前記共有メモリの各前記電圧変換装置には、前記電源装置から電圧が供給されること

を特徴とするディスクアレイ装置。

【請求項 2】

前記電源装置から供給される前記電圧と同一の電圧により充電され、前記電源装置からの電圧の供給が停止した場合に前記電圧変換装置に電圧を供給する蓄電装置を備えることを特徴とする請求項 1 に記載のディスクアレイ装置。

【請求項 3】

前記ディスクドライブと、

前記単一の入力電圧と同一の電圧から前記ディスクドライブを動作させる電圧を生成する電圧変換装置と

を備えること

を特徴とする請求項 1 に記載のディスクアレイ装置。

【請求項 4】

前記電子回路は、CPU、メモリ、論理回路の少なくともいずれかを含んで構成されること

を特徴とする請求項 1 に記載のディスクアレイ装置。

【請求項 5】

前記電源装置は、単一の交流電圧の入力に対して単一の直流電圧を出力することを特徴とする請求項 1 に記載のディスクアレイ装置。

【請求項 6】

前記各電子回路を動作させる電圧を生成する前記電圧変換装置は、前記単一の直流電圧の入力に対して、前記各電子回路を動作させる電圧を出力することを特徴とする請求項 5 に記載のディスクアレイ装置。

【請求項 7】

前記ディスクドライブを動作させる電圧を生成する前記電圧変換装置は、前記単一の直流電圧の入力に対して、前記ディスクドライブを動作させる電圧を出力することを特徴とする請求項 5 に記載のディスクアレイ装置。

【請求項 8】

電荷を蓄える蓄電部、及び前記電源装置から供給される前記電圧と同一の電圧から、前記同一の電圧よりも低い電圧に変換して前記蓄電部を充電する充電回路を備え、前記電源

装置からの前記電圧の供給が停止した場合に、前記電源装置から前記電圧変換装置に供給される電圧よりも低い電圧を前記電圧変換装置に供給する蓄電装置と
が筐体に収容されてなる請求項1に記載のディスクアレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はディスクアレイ装置に関する。

【背景技術】

【0002】

近年情報処理システムで取り扱われるデータ量が増大しており、ディスクアレイ装置の大規模化、複雑化が進んでいる。それに伴いディスクアレイ装置に装着されるディスクドライブの数が増加している。またディスクアレイ装置には動作電圧の異なる複数の電子回路が形成された、ディスクドライブへのデータの読み書きを制御する制御基板が搭載されおり、電源装置の種類も増加している。10

【特許文献1】WO 93/24878

【発明の開示】

【発明が解決しようとする課題】

【0003】

一方で、限られた設置スペースの有効利用等のため、ディスクアレイ装置にはより一層の小型化が求められている。また小型化により限られたスペースに制御基板が高密度に実装されることとなり、例えば、制御基板へ電力を供給するための配線配索の簡素化など、ディスクアレイ装置にはより効率よくメンテナンスを行うための仕組みを設けることも必要となる。20

本発明は上記課題を鑑みてなされたものであり、ディスクアレイ装置を提供することを主たる目的とする。

【課題を解決するための手段】

【0004】

上記課題を解決するために、本発明は、情報処理装置からデータの入力／出力要求を受信し、前記情報処理装置との間で前記データの授受を行うチャネル制御部と、前記入力／出力要求に応じてディスクドライブとの間で前記データの授受を行うディスク制御部と、前記チャネル制御部及び前記ディスク制御部の間で授受される前記データを記憶するキャッシュメモリと、前記チャネル制御部及び前記キャッシュメモリの間の通信路を形成するキャッシュスイッチと、前記チャネル制御部及び前記ディスク制御部の間で授受される前記入力／出力要求を記憶する共有メモリと、電源装置とが筐体に収容されてなるディスクアレイ装置であって、前記チャネル制御部、前記ディスク制御部、前記キャッシュメモリ、前記キャッシュスイッチ、及び前記共有メモリのそれぞれは、動作させるための電圧が異なる複数の電子回路、及び单一の入力電圧から前記各電子回路を動作させる電圧を生成する電圧変換装置が形成された制御基板を備えて構成され、前記チャネル制御部、前記ディスク制御部、前記キャッシュメモリ、前記キャッシュスイッチ、及び前記共有メモリの各前記電圧変換装置には、前記電源装置から電圧が供給されることを特徴とするディスクアレイ装置に関する。30

【0005】

ここでディスクドライブとはデータを記録するための記録媒体を備えた装置であり、例えばハードディスク装置や半導体記憶装置である。

【0006】

このような態様により、ディスクアレイ装置内の制御基板に電力を供給する電源装置の種類を削減することができる。このため電源装置の搭載スペースを小さくでき、ひいてはディスクアレイ装置の小型化を図ることができる。また制御基板に電力を供給するための配線の電圧が統一されるため、ディスクアレイ装置内の配線配索の簡素化や、メンテナンス作業の容易化、ディスクアレイ装置の組み立て時等の配線誤配索の防止を図ることが可40

10

20

30

40

50

能となる。さらには、電源装置の種類が削減される結果、ディスクアレイ装置の部品点数を削減することができ、製造コストの低減、製造容易化を図ることが可能となる。

【0007】

その他、本願が開示する課題、及びその解決方法は、発明を実施するための最良の形態の欄、及び図面により明らかにされる。

【発明の効果】

【0008】

ディスクアレイ装置を提供することができる。

【発明を実施するための最良の形態】

【0009】

＝＝＝ディスクアレイ装置の外観＝＝＝

まず、本実施の形態に係るディスクアレイ装置100の外観構成について図1を参照しながら説明する。

図1に示すディスクアレイ装置100は、制御装置110と駆動装置120とを備えて構成される。図1に示す例では制御装置110が中央に配置され、その左右に駆動装置120が配置されている。

【0010】

制御装置110はディスクアレイ装置100全体の制御を司る。詳細は後述するが、制御装置110には、ディスクアレイ装置100の全体の制御を司る論理部420と、データを記憶するためのディスクドライブユニット310が、前面側及び後面側に収容される。駆動装置120には、前面側及び後面側にディスクドライブユニット310が収容される。

【0011】

ディスクアレイ装置100は大きなデータ記憶容量を実現しつつ小型化を図るために、様々な電子機器が高密度に実装されている。以下に、制御装置110及び駆動装置120のそれぞれの詳細な構成について、図2乃至図5を用いて説明する。

【0012】

まず制御装置110の構成を示す図を図2及び図4に示す。図2には、制御装置110を右斜め前方から見た場合の外観図と左斜め後方から見た場合の外観図をそれぞれ示す。図2の左側に記載された外観図が右斜め前方から見た場合の外観図であり、右側に記載された外観図が左斜め後方から見た場合の外観図である。

【0013】

制御装置110は、ディスクドライブモジュール300、論理モジュール400、バッテリ800、AC-BOX700、AC/DC電源600、ファン500、オペレータパネル111が筐体200に収容されてなる。

【0014】

ディスクドライブモジュール300は筐体200の上段に収容される。ディスクドライブモジュール300には、データを記憶するための複数のディスクドライブユニット310が隣接して配置されている。

【0015】

ディスクドライブユニット310は、記録媒体を備えたディスクドライブ311やDC/DCコンバータ（ディスクドライブ311を動作させる電圧を生成する電圧変換装置）313をキャニスタ312に収容している。ディスクドライブユニット310の外観構成を図9に示す。本実施の形態に係るディスクドライブユニット310は、DC/DCコンバータ313をキャニスタ312の前面側に収容する。DC/DCコンバータ313は、AC/DC電源600からディスクドライブユニット310に供給される定格5.6V（単一の直流電圧）の直流電力を、定格5V（ディスクドライブを動作させる電圧）の直流電力と定格1.2V（ディスクドライブを動作させる電圧）の直流電力に変換して、ディスクドライブ311へ供給する。定格1.2Vの直流電力は、例えばディスクを回転させるためのモータに供給される。また定格5Vの直流電力は、例えばディスクドライブ311への

10

20

30

40

50

データの読み書きを行う制御回路に供給される。

【0016】

論理モジュール400は筐体200の中段に収容される。論理モジュール400は、論理部420と論理モジュールファン410とを備える。論理部420は、ディスクドライブ311へのデータの読み書きを制御するための各種機能を備えた制御基板430を備えて構成される。詳細は後述するが、論理部420の制御基板430は、チャネルアダプタ(情報処理装置1000からデータの入力/出力要求を受信し、情報処理装置1000との間でデータの授受を行うチャネル制御部)131、キャッシュメモリ(チャネル制御部及びディスク制御部の間で授受されるデータを記憶するキャッシュメモリ)133、共有メモリ(チャネル制御部及びディスク制御部の間で授受される入力/出力要求を記憶する共有メモリ)135、キャッシュスイッチ(チャネル制御部及びキャッシュメモリの間の通信路であるキャッシュスイッチ)132、ディスクアダプタ(入力/出力要求に応じてディスクドライブ311との間でデータの授受を行うディスク制御部)134を少なくともいすれかを含む。また制御基板430には、動作させるための電圧が異なる複数の電子回路と、AC/DC電源600から供給される56Vの単一の入力電圧から各電子回路を動作させる電圧を生成するDC/DCコンバータが形成されている。論理モジュールファン410は、論理部420を空冷するための冷却風を発生させるための装置である。冷却風は論理モジュール400の前面側から各論理部420の制御基板430の隙間を通して筐体200の内部に入り、論理モジュールファン410及びファン500により吸引されて筐体200の天井部から筐体200の外部に排出される。

10

20

30

40

【0017】

バッテリ(蓄電装置)800、AC-BOX700、AC/DC電源(電圧変換装置に電圧を供給する電源装置)600は筐体200の下段に収容される。バッテリ800、AC-BOX700、AC/DC電源600を以下電源部とも記す。

【0018】

AC-BOX700は、ディスクアレイ装置100に対する交流電力の取り入れ口であり、ブレーカとして機能する。AC-BOX700に取り入れられた交流電力はAC/DC電源600に供給される。

【0019】

AC/DC電源600は、交流電圧の入力に対して直流電圧に変換、出力し、論理部420やディスクドライブユニット310に直流電力を供給するための電源装置である。ここでAC/DC電源600は、単一の交流電圧の入力に対して単一の直流電圧に変換、出力するようにすることもできる。ここで論理部420やディスクドライブユニット310ではそれぞれ異なる定格電圧(動作させるための電圧)の直流電力が消費される。例えば本実施の形態に係る論理部420の制御基板430では定格5Vや3.3Vやその他の定格電圧の直流電力が消費される。またディスクドライブユニット310では定格5Vや12Vの直流電力が消費される。このため本実施の形態に係る制御基板430やディスクドライブユニット310にはそれぞれDC/DCコンバータ(単一の入力電圧から各電子回路を動作させる電圧を生成する電圧変換装置、単一の入力電圧と同一の電圧からディスクドライブ311を動作させる電圧を生成する電圧変換装置)を備えることとし、これによりAC/DC電源600から制御基板430やディスクドライブユニット310へは同一定格電圧の直流電力を供給するようにしている。

【0020】

具体的には、AC/DC電源600は200Vの交流電力を定格56Vの直流電力に変換し出力する。そして、制御基板430やディスクドライブユニット310にそれぞれ設けられるDC/DCコンバータは、単一の56Vの入力電圧から上記各電圧を生成する。なおDC/DCコンバータに入力される単一の入力電圧は、36Vから60Vまでの範囲とすることができます。もちろん上述した各電圧の値は一例であり他の値とすることが可能である。

【0021】

50

本実施の形態に係るディスクアレイ装置 100 における電力供給の仕組みを示す図を図 8、図 10 及び図 11 に示す。なお、図 10 は論理部 420 の制御基板 430 に電力が供給される様子を示し、図 11 はディスクドライブモジュール 300 内のディスクドライブユニット 310 や後述するファイバチャネルスイッチ (FSW) 150 に電力が供給される様子を示す。

【0022】

図 10 に示すように、論理部 420 の制御基板 430 には様々な定格電圧の電子回路が形成される。電子回路は、CPU (Central Processing Unit) やメモリ、各種 LSI、その他一般論理回路の少なくともいずれかを含んで構成される。そして単一の 56V の直流電圧の入力に対して、これらの各電子回路を動作させる電圧を生成し出力する DC/DC コンバータが形成される。これにより論理部 420 の制御基板 430 に形成される DC/DC コンバータに供給される直流電力の電圧を、AC/DC 電源 600 から出力される直流電力の定格電圧である 56V に統一することができる。

【0023】

また図 11 に示すように、ディスクドライブユニット 310 や FSW 150 も、制御基板 430 に形成される DC/DC コンバータと同様、単一の 56V の入力電圧からディスクドライブ 311 を動作させる電圧を生成する DC/DC コンバータ 313 や、単一の 56V の入力電圧から FSW 150 を動作させる電圧を生成する DC/DC コンバータ 153 を備える。

【0024】

次に、本実施の形態に係る電力供給とは異なる形態の電力供給の仕組みを示す図を図 13 及び図 14 に示す。すなわち、出力電圧の異なる複数種類の AC/DC 電源 1600 が設けられている形態である。具体的には、ファン 1500 に供給するための 12V の直流電圧を出力する AC/DC 電源 1600 や、制御基板 430 に供給するための 3.3V の直流電圧を出力する AC/DC 電源 1600、同じく制御基板 430 に供給するための 5V の直流電圧を出力する AC/DC 電源 1600、ディスクドライブモジュール 300 に供給するための 12V 及び 5V の直流電圧を出力する AC/DC 電源 1600 などが個別に設けられている。なお、3.3V の直流電圧はバッテリ 1800 に供給され、停電などの際にはバッテリ 1800 から制御基板 430 のメモリに電圧が供給されるようにしている。これにより、停電等が発生してもメモリに記憶されているデータは保護されるようになる。このように、出力電圧毎に AC/DC 電源 1600 を設ける形態では、ディスクアレイ装置内における AC/DC 電源 1600 の搭載スペースが大きくなり、ディスクアレイ装置の小型化を妨げる要因となる。また各電圧毎のケーブルがディスクアレイ装置内に複雑に配線されることとなる。

【0025】

図 2 及び図 4 に戻って、本実施の形態に係るバッテリ 800 は、停電時や AC/DC 電源 600 の異常時等、AC/DC 電源 600 からの電圧の供給が停止した場合に、AC/DC 電源 600 に代わって制御装置 110 が備える各装置、例えばディスクドライブ 311 や制御基板 430 が備える DC/DC コンバータに電圧を供給する蓄電装置である。

【0026】

本実施の形態に係るバッテリ 800 は、図 10 及び図 11 に示すように、AC/DC 電源 600 から供給される 56V の電圧 (AC/DC 電源 600 から DC/DC コンバータに供給される電圧と同一の電圧) により充電される。このようにバッテリ 800 を充電するための電圧を DC/DC コンバータに供給するための電圧と同一にすることにより、AC/DC 電源 600 の種類を抑制することができる。

【0027】

バッテリ 800 は、蓄電部 810 と充電回路 820 と電流逆流防止装置 830 とを備える。蓄電部 810 は電荷を蓄える。例えば鉛電池で構成される。充電回路 820 は、AC/DC 電源 600 から供給される 56V からバッテリ 800 が出力する電圧より高い電圧でのみ動作し、入力される直流電力から、56V よりも低い 54V の直流電力に変換して

10

20

30

40

50

蓄電部 810 を充電する。このように本実施の形態に係るバッテリ 800においては、A C / D C 電源 600 から供給される 56V の電圧を取り入れつつ、内部の蓄電部 810 では 56V よりも低い 54V で電荷を蓄積する。このようにすることにより、蓄電部 810 、ひいてはバッテリ 800 を小型化することができる。これによりディスクアレイ装置 100 の小型化を図ることができる。電流逆流防止装置 830 は、蓄電部 810 に蓄えられた電荷を論理部 420 の制御基板 430 に出力する向きには電流を流すが、その逆向きには電流を流さない。電流逆流防止装置 830 は例えばダイオードにより構成される。これにより、A C / D C 電源 600 から出力される 56V の直流電力が蓄電部 810 に直接印加されないようにすると共に、停電時など A C / D C 電源 600 から 56V の直流電力が出力されない場合には、蓄電部 810 から 54V ~ 36V の直流電力が出力されるようになることが可能となる。上述したように、制御基板 430 やディスクドライブユニット 310 、FSW150 に設けられる D C / D C コンバータに入力される単一の入力電圧は、36V から 60V までの範囲とすることができますので、バッテリ 800 から供給される電圧が 36V であってもこれらの電子機器の動作を継続させることができる。

10

【0028】

本実施の形態に係るバッテリ 800 の充放電回路を図 16 に示す。図 16 において、W a は 200V の交流電圧である。V a は 56V の直流電圧である。V d は 54V の直流電圧である。V e も同様に 54V の直流電圧である。V c は、56V ~ 36V の直流電圧である。すなわち A C / D C 電源 600 から電力供給が行われている間は V c は 56V であるが、停電等によりバッテリ 800 から電力供給が行われる場合には V c は 54V ~ 36V となる。W c は、各電子機器に搭載される各電子機器を動作させるための電圧である。上述したように例えば 3.3V や 5V 、 12V 等様々な電圧である。W b は 0V である。

20

【0029】

そして図 16 において D C / D C 電源 1 と記載されているのが充電回路 820 である。また D C / D C 電源 3 と記載されているのが D C / D C コンバータである。

【0030】

図 16 に示すように、W a から W c に至るまでの間には幾度かの電圧の変換が行われる。電圧が変換される際には所定の電力損失が生じる。しかし本実施の形態に係るバッテリ充放電回路においては、蓄電部 810 からの 54V ~ 36V の電圧を 56V に変換せずに D C / D C コンバータに供給するようとしているので、図 15 に示すバッテリ充電回路と比較すると分かるように、D C / D C 電源 2 を設ける必要を無くすことができる。そのため、D C / D C 電源 2 による電力損失を回避することができる。これにより本実施の形態に係るディスクアレイ装置 100 の消費電力を、D C / D C 電源 2 が電力損失する分 (1 -) 減少させることができ、A C / D C 電源 600 の小型化、及びバッテリ 800 に蓄電する容量を少なくすることが可能となり、バッテリ 800 が小型化でき、ひいてはディスクアレイ装置 100 の小型化を図ることが可能となる。さらに、最も電力効率が悪いバッテリ 800 の充電 / 放電経路は一旦バッテリ 800 に蓄電された電力を放電した後のバッテリ満充電までの期間でしか発生せず、通常の動作中は最も電力効率の良い経路で W a から W c へと電力供給が行われ、電力効率も上がる。

30

【0031】

また、論理部 420 の制御基板 430 やディスクドライブユニット 310 、 FSW150 への電力供給経路を安定させることができるので、ノイズの発生を防止し、ディスクアレイ装置 100 の信頼性を高めることも可能となる。すなわち、仮にバッテリ 800 からの電圧を A C / D C 電源 600 からの出力電圧と同じ 56V であるとすると、蓄電部 810 の充電状態や劣化状態、A C / D C 電源 600 からの出力電圧の変動等により、論理部 420 にはその時によって A C / D C 電源 600 から電力が供給されたり (電流経路 = I a) 、バッテリ 800 から電力が供給されたり (電流経路 = I c) する。このように電力供給経路に変動が生じると、電力供給経路の切り替わり時にノイズが発生する。しかし本実施の形態のようにバッテリ 800 の電圧を A C / D C 電源 600 の電圧よりも低くすることにより、このような電力供給経路の変動を防止することが可能となる。

40

50

【0032】

さらには、本実施の形態に係るディスクアレイ装置100では、論理部420の制御基板430のみならずディスクドライブユニット310やFSW150もバッテリ800によりバックアップがなされている。このため、停電やAC/DC電源600等の故障により56Vの直流電力の供給が停止した場合であっても、論理部420やディスクドライブユニット310、FSW150の動作を継続することが可能である。このため、例えば停電が発生しても、バッテリ800から供給される電力により、チャネルアダプタ131、キャッシュメモリ133、キャッシュスイッチ132、共有メモリ135、ディスクアダプタ134、ディスクドライブ311、FSW150の動作が継続されるので、ディスクドライブ311へのデータの読み書きを継続することが可能である。これにより、例えばAC/DC電源600からの電力供給が停止し、バッテリ800からの電力供給が行われている間に、バッテリ800の電力を使い切ってしまう前に、キャッシュメモリ133に記憶されている、ディスクドライブ311へ未書き込みのデータをディスクドライブ311へ書き込む（デステージ処理）ようによることが可能となる。デステージ処理により、バッテリ800の電力を使い切る前にディスクドライブ311へデータを書き込むことができれば、停電がどんなに長時間であってもデータを消失させることを防止することができる。これにより、ディスクアレイ装置100の信頼性を向上させることが可能となる。デステージ処理については後述する。

10

【0033】

また、上述したように蓄電部810は54Vの電圧で充電される。そして制御基板430やディスクドライブユニット310、FSW150に設けられるDC/DCコンバータへの入力電圧は、最大60Vである。従ってAC/DC電源600からの出力電圧は、60V～54Vとするのが好ましい。例えば本実施の形態のように56Vとすることがより好ましい。このようにAC/DC電源600の出力電圧を、54Vから60Vの間の電圧とすることによって、上述したように、電圧の安定化が可能となると共に、バッテリ800の出力電圧のレギュレーションを不要とすることが可能となり、電力効率の向上と電圧安定を図ることができる。

20

【0034】

ちなみに図15に示すバッテリ充電回路において、Waは200Vの交流電圧である。Vaは3.3Vの直流電圧である。Vdは54Vの直流電圧である。Veは54V～36Vの直流電圧である。Vcは3.3Vの直流電圧である。Vbも3.3Vの直流電圧である。Wcは、各電子機器に搭載される各電子機器を動作させるための電圧である。Wbは0Vである。

30

又はVaは56Vの直流電圧で、Vdは54Vの直流電圧とし、Veは54V～36Vの直流電圧である。Vcは54V～36Vの直流電圧であり、Vbも36Vの直流電圧である。Wcは、各電子機器に搭載される各電子機器を動作させるための電圧であり、Wbは0Vである場合も同様である。

40

【0035】

図2及び図4に戻って、ファン500は筐体200の天井部に配設される。ファン500は制御装置110を空冷するための冷却風を発生させるための装置である。冷却風は、ディスクドライブモジュール300及び論理モジュール400の前面側から筐体200の内部に入り、ファン500により吸引されて筐体200の外部に排出される。

【0036】

ここで前述に示したように、本実施の形態に係るディスクドライブユニット310においては、DC/DCコンバータ313はキャニスタ312の前面側に設けられる。そのため、上記冷却風はキャニスタ312内においてまずDC/DCコンバータ313を冷却する。これにより、発熱源であるDC/DCコンバータ313の冷却を効率良く行うことが可能となっている。

【0037】

オペレータパネル111は筐体200の前面側に配設される。オペレータパネル111

50

は、ディスクアレイ装置 100 を保守管理するオペレータによる操作入力を受け付けるための装置である。

【0038】

次に駆動装置 120 の構成を示す図を図 3 及び図 5 に示す。図 3 には、駆動装置 120 を右斜め前方から見た場合の外観図示す。

駆動装置 120 は、ディスクドライブモジュール 300、バッテリ 800、AC - BO X 700、AC / DC 電源 600、ファン 500 を備える。駆動装置 120 が備えるこれらの各装置は、制御装置 110 が備えるそれぞれの装置と同じである。

なお、制御装置 110 に用いられる筐体 200 と駆動装置 120 に用いられる筐体 200 とはそれぞれ同じであり、筐体 200 の中段に論理モジュール 400 を収容すれば制御装置 110 とすることができる、筐体 200 の中段にディスクドライブモジュール 300 を収容すれば駆動装置 120 とすることができる。

【0039】

＝＝＝ディスクアレイ装置の構成＝＝＝

次に、情報処理装置 1000 からのデータ入出力要求（入力 / 出力要求）に対するデータ入出力を行う本実施の形態に係るディスクアレイ装置 100 の構成を示すブロック図を図 6 に示す。ここで情報処理装置 1000 は CPU (Central Processing Unit) やメモリを備えたコンピュータである。情報処理装置 1000 が備える CPU により各種プログラムが実行されることにより、様々な機能が実現される。例えば情報処理装置 1000 は銀行の自動預金預け払いシステムや航空機の座席予約システム等における中枢コンピュータとして利用されるようにすることもできる。

【0040】

本実施の形態に係るディスクアレイ装置 100 は、ディスクアレイ制御部 130 とディスクアレイ駆動部 140 とを備える。ディスクアレイ制御部 130 は、制御装置 110 により構成される。またディスクアレイ駆動部 140 は、制御装置 110 及び駆動装置 120 により構成される。

【0041】

ディスクアレイ制御部 130 は情報処理装置 1000 からデータ入出力要求を受信し、ディスクアレイ駆動部 140 が備えるディスクドライブ 311 に記憶されているデータに対するデータ入出力を行う。

【0042】

ディスクアレイ制御部 130 は、チャネルアダプタ 131、キャッシュメモリ 133、キャッシュスイッチ 132、共有メモリ 135、ディスクアダプタ 134、管理端末（図 3 においては SVP と記載されている）136 を備える。チャネルアダプタ 131、キャッシュメモリ 133、キャッシュスイッチ 132、共有メモリ 135、ディスクアダプタ 134 のそれぞれは、図 2 に示した論理部 420 を構成する制御基板 430 である。

【0043】

チャネルアダプタ 131 は情報処理装置 1000 との通信インターフェースを備え、情報処理装置 1000 との間でデータ入出力要求やデータ等の授受を行う。なおチャネルアダプタ 131 は、複数の情報処理装置 1000 との間でデータ入出力要求等を授受するようにもすることができる。この場合、ディスクアレイ制御部 130 は複数のチャネルアダプタ 131 を備えるようにすることもできる。またチャネルアダプタ 131 と情報処理装置 1000 との間は、SAN (Storage Area Network) 等のネットワークにより接続されるようにすることもできる。

【0044】

キャッシュメモリ 133 及び共有メモリ 135 は、チャネルアダプタ 131 とディスクアダプタ 134 の間で授受されるデータやコマンドを記憶する揮発性のメモリである。例えばチャネルアダプタ 131 が情報処理装置 1000 から受信したデータ入出力要求が書き込み要求であった場合には、チャネルアダプタ 131 は当該書き込み要求を共有メモリ 135 に書き込むと共に、情報処理装置 1000 から受信した書き込みデータをキャッシュメモリ 133 に書き込む。

10

20

30

40

50

シュメモリ 133 に書き込む。そうすると、ディスクアダプタ 134 は共有メモリ 135 に書き込まれた当該書き込み要求に従って、キャッシュメモリ 133 から書き込みデータを読み出して、そのデータをディスクドライブ 311 に書き込む。

【0045】

キャッシュスイッチ 132 は、チャネルアダプタ 131 とキャッシュメモリ 133 との間の通信路を形成するスイッチである。

【0046】

ディスクアダプタ 134 は、ディスクドライブ 311 と通信を行うことによりディスクドライブ 311 との間でデータの授受を行う。データの入出力は、例えばファイバチャネル規格の F C - A L によって定められるループ（以下、F C - A L ループとも記す）を構成する通信路を介して行われる。通信路はディスクアレイ駆動部 140 に設けられるファイバチャネルスイッチ（F S W）150 を用いて構成される。詳細は後述する。

10

【0047】

管理端末 136 は、ディスクアレイ装置 100 の保守、管理を行うための装置である。管理端末 136 は、例えば折りたたみ可能に構成されたディスプレイ装置とキーボード装置とを備えたノート型コンピュータであり、制御装置 110 に収容されている。もちろん管理端末 136 は制御装置 110 に収容されないようになることもでき、例えば通信ネットワークで結ばれた遠隔地のコンピュータとすることもできる。またノート型コンピュータの形態に限られず、例えばデスクトップ型コンピュータの形態とすることもできる。

20

【0048】

なお、チャネルアダプタ 131、ディスクアダプタ 134、キャッシュメモリ 133、共有メモリ 135、キャッシュスイッチ 132 は、それぞれ別個として設けられる必要はなく、一体的に構成されるようにすることもできる。また、これらのうちの少なくともいすれかの組み合わせが一体的に構成されるようにすることもできる。

30

【0049】

また、チャネルアダプタ 131、ディスクアダプタ 134、キャッシュメモリ 133、共有メモリ 135、キャッシュスイッチ 132、管理端末 136 は、図 6 に示すようにバスで接続されるようにすることもできるし、スイッチで接続されるようにすることもできる。さらにネットワークで接続されるようにすることもできる。この場合、ネットワークとして LAN (Local Area network) を構成するようにすることもできる。

30

【0050】

= = = ファイバチャネルスイッチ（F S W）= = =

次にディスクアダプタ 134 が F C - A L ループを構成する通信路によりディスクドライブ 311 と接続される様子を示す図を図 7 に示す。

図 7 に示すように F C - A L ループは、F S W 150 が備えるマルチプレクサ 151 にディスクアダプタ 134 やディスクドライブ 311 が接続されることにより構成することができる。図 7 に示す例では 2 つの F S W 150 を跨って一つの F C - A L ループが構成される様子が示される。

40

【0051】

各マルチプレクサ 151 のセレクト信号は、各マルチプレクサ 151 の “1” で示される側の入力と、 “0” で示される側の入力とのいずれかを選択するための信号である。マルチプレクサ 151 に、ディスクアダプタ 134 やディスクドライブ 311 が接続された場合に、マルチプレクサ 151 の “1” で示される側の入力が選択されるようにセレクト信号が入力される。マルチプレクサ 151 に何も接続されない場合には、マルチプレクサ 151 の “0” で示される側の入力が選択されるようにセレクト信号が入力される。また、例えばあるディスクドライブ 311 に障害が発生したことが検出された場合には、当該ディスクドライブ 311 が接続されているマルチプレクサ 151 の “0” で示される側の入力が選択されるようにセレクト信号が入力される。各マルチプレクサ 151 に入力されるセレクト信号の制御は、例えば制御部 152 により行われる。

50

【0052】

F S W 1 5 0 は、マルチブレクサ 1 5 1 の他に、制御部 1 5 2 や D C / D C コンバータ 1 5 3 を備える。

制御部 1 5 2 は、F S W 1 5 0 の制御や、ディスクドライブユニット 3 1 0 が備える D C / D C コンバータ 3 1 3 の制御を行う。F S W 1 5 0 の制御とは、例えば各マルチブレクサ 1 5 1 へ入力されるセレクト信号の制御である。制御部 1 5 2 によるセレクト信号の制御は、例えばあるディスクドライブ 3 1 1 をディスクアダプタ 1 3 4 と通信可能な状態に設定する場合や、通信不可能な状態に設定する場合等に行われる。

D C / D C コンバータ 1 5 3 は、A C / D C 電源 6 0 0 から供給される 5 6 V の直流電力を、F S W 1 5 0 で消費される例えば 5 V の直流電力に変換する。

【 0 0 5 3 】

= = = 給電回路 = = =

次に、本実施の形態に係るディスクアレイ装置 1 0 0 の給電回路について図 8 を参照しながら説明する。

ディスクアレイ装置 1 0 0 を構成する論理部 4 2 0 やディスクドライブユニット 3 1 0 、管理端末 1 3 6 、F S W 1 5 0 ではそれぞれ異なる定格電圧の直流電力が消費される。本実施の形態に係る論理部 4 2 0 の制御基板 4 3 0 では、例えば定格 1 2 V 、 5 V 、 3 . 3 V の直流電力が消費される。またそれ以外の電圧種として、例えば 2 . 5 V 、 1 . 8 V 、 1 . 5 V 、 1 . 2 5 V 、 1 . 0 V の直流電力が消費される。またディスクドライブユニット 3 1 0 では、例えば定格 1 2 V 、 5 V の直流電力が消費される。F S W 1 5 0 では、定格 5 V の直流電力が消費される。このように複数の異なる定格電圧の直流電力が消費されるのは、制御基板 4 3 0 やディスクドライブユニット 3 1 0 、F S W 1 5 0 を構成する電子回路に、様々な定格電圧の電子素子や半導体素子等が用いられるためである。

【 0 0 5 4 】

一方、本実施の形態に係るディスクアレイ装置 1 0 0 には、外部から 2 0 0 V の交流電力が供給される。この 2 0 0 V の交流電力は A C - B O X 7 0 0 を経由して A C / D C 電源 6 0 0 に入力される。A C / D C 電源 6 0 0 は、この 2 0 0 V の交流電力を定格 5 6 V の直流電力に変換して出力する。

【 0 0 5 5 】

論理部 4 2 0 の制御基板 4 3 0 やディスクドライブユニット 3 1 0 、F S W 1 5 0 にはそれぞれ D C / D C コンバータが搭載されている。これらの D C / D C コンバータは、A C / D C 電源 6 0 0 からの定格 5 6 V の直流電力を、上述したようなそれぞれの電子回路の定格電圧の直流電力に変換する。

【 0 0 5 6 】

このようにすることにより、論理部 4 2 0 の制御基板 4 3 0 やディスクドライブユニット 3 1 0 、F S W 1 5 0 に動作電圧の異なる複数の電子回路が用いられていても、これらを動作させるための電力を供給する A C / D C 電源 6 0 0 の電圧を 5 6 V に統一することができる。

【 0 0 5 7 】

これにより、ディスクアレイ装置 1 0 0 内の各電子回路に直流電力を供給する A C / D C 電源 6 0 0 の種類を削減することができる。本実施の形態においては、A C / D C 電源 6 0 0 の種類を 5 6 V の直流電力を出力するものに統一することができる。このためディスクアレイ装置 1 0 0 における A C / D C 電源 6 0 0 の搭載スペースを小さくでき、ひいてはディスクアレイ装置 1 0 0 の小型化を図ることができる。またディスクアレイ装置 1 0 0 内の各電子機器に電力を供給するための配線の電圧が統一されたため、ディスクアレイ装置 1 0 0 内の配線配索の簡素化や、メンテナンス作業の容易化、ディスクアレイ装置 1 0 0 の組み立て時等の配線誤配索の防止を図ることが可能となる。

【 0 0 5 8 】

またディスクアレイ装置 1 0 0 内に異なる電圧で動作する複数の電子回路があっても、单一の電圧のバッテリ 8 0 0 でディスクアレイ装置 1 0 0 のバックアップが可能となる。またバッテリ搭載スペースが節約できるのでディスクアレイ装置 1 0 0 の小型化も図るこ

10

20

30

40

50

とができる。

さらに、A C / D C 電源 6 0 0 やバッテリ 8 0 0 の種類が削減される結果、ディスクアレイ装置 1 0 0 の部品点数を削減することができ、製造コストの低減、製造容易化を図ることが可能となる。

【 0 0 5 9 】

= = = デステージ処理 = = =

次に前述したデステージ処理の流れについて、図 18 に示すフローチャートに従って説明する。デステージ処理はディスクアダプタ 1 3 4 と F S W 1 5 0 の制御部 1 5 2 により行われる。

【 0 0 6 0 】

なおディスクアダプタ 1 3 4 は、図 17 に示すように、C P U 1 6 0 、メモリ 1 6 1 、N V R A M (Non Volatile RAM) 1 6 2 、通信部 1 6 3 を備える。C P U 1 6 0 はディスクアダプタ 1 3 4 の制御を司る。上述したようなチャネルアダプタ 1 3 1 が情報処理装置 1 0 0 0 から受信した入力 / 出力要求に応じてディスクドライブ 3 1 1 との間でデータの授受を行う制御や、以下に説明するデステージ処理の制御等を行う。メモリ 1 6 1 は C P U 1 6 0 が上記制御を行う際に必要とするデータやプログラムを記憶するための記憶領域である。N V R A M 1 6 2 は C P U 1 6 0 に上記制御を行わせるためのプログラムを記憶する不揮発性の記憶領域である。通信部 1 6 3 は、キャッシュメモリ 1 3 3 や共有メモリ 1 3 5 、ディスクドライブ 3 1 1 、F S W 1 5 0 等と通信を行うための通信インターフェースを備える。

10

20

30

【 0 0 6 1 】

デステージ処理について説明する。F S W 1 5 0 は D C / D C コンバータ 1 5 3 に入力される電圧つまりここでは A C / D C 電源 6 0 0 から出力される電圧を第 1 の判定値 (V a) と比較している (S1000) 。第 1 の判定値は、例えば A C / D C 電源 6 0 0 の最低出力電圧値とすることができる。D C / D C コンバータ 1 5 3 に入力される電圧が第 1 の判定値よりも小さいことを検出した場合は、F S W 1 5 0 はディスクアダプタ 1 3 4 に電圧低下を通知する。なお、ディスクアダプタ 1 3 4 への電圧低下の通知は、D C / D C コンバータ 1 5 3 に入力される電圧が第 1 の判定値よりも小さい状態が第 1 の判定時間以上継続した場合に行うようにすることもできる。このようにすることにより停電と瞬停との区別が可能となる。瞬停とは、ディスクドライブ 3 1 1 へのデータの書き込み等のディスクアレイ装置 1 0 0 の動作に影響のない程度の時間の電圧の低下をいう。これによりディスクアレイ装置 1 0 0 の信頼性を大幅に向上させることができる。なお A C / D C 電源 6 0 0 から出力される電圧が第 1 の判定値よりも小さくなった場合には、バッテリ 8 0 0 から電力が供給される。

30

40

【 0 0 6 2 】

その後 F S W 1 5 0 は、D C / D C コンバータ 1 5 3 に入力される電圧つまりここではバッテリ 8 0 0 から出力される電圧と第 2 の判定値 (V b) とを比較する (S1001) 。第 2 の判定値は、例えばバッテリ 8 0 0 の最低出力電圧値とすることができる。そして D C / D C コンバータ 1 5 3 に入力される電圧が第 2 の判定値よりも小さいことを検出した場合はデステージ処理を終了する。なお、デステージ処理の終了は、D C / D C コンバータ 1 5 3 に入力される電圧が第 2 の判定値よりも小さい状態が第 2 の判定時間以上継続した場合に行うようにすることもできる。このようにすることにより、一過性の電圧低下によりデステージ処理が終了してしまうことを防止することができる。これによりディスクアレイ装置 1 0 0 の信頼性を大幅に向上させることができる。

【 0 0 6 3 】

一方ディスクアダプタ 1 3 4 は、F S W 1 5 0 から電圧低下の通知を受信すると (S2000) デステージ処理を開始する (S2001) 。具体的にはディスクアダプタ 1 3 4 は、キャッシュメモリ 1 3 3 に記憶されているデータのうち、ディスクドライブ 3 1 1 へ未書き込みのデータのディスクドライブ 3 1 1 への書き込みを開始する。そしてデータの書き込みの終了したディスクドライブ 3 1 1 の識別情報を F S W 1 5 0 に通知する (S2002) 。

50

【0064】

そうするとFSW150はS1002において「YES」に進む。そして通知を受けたディスクドライブ311への通電を終了する(S1003)。具体的には、図7において、当該ディスクドライブ311を接続しているマルチプレクサ151の”0”で示される側の入力が選択されるようにセレクト信号を入力する。そしてディスクドライブ311への通電を停止する。このようにデータの書き込みの終了したディスクドライブ311に対する通電をいち早く停止させることにより、ディスクアレイ装置100の消費電力を抑制することができる。これによりバッテリ800により電力供給可能な時間を延長させること、又はバッテリ800の容量を最小とすることが可能となる。

【0065】

ディスクアダプタ134は、キャッシュメモリ133に記憶されたデータのうちディスクドライブ311へ未書き込みのデータを全てディスクドライブ311へ書き込むと(S2003)FSW150にデステージ終了の通知を行う。そしてデステージ処理を終了する。

【0066】

FSW150はデステージ終了の通知を受信することによりS1004)、デステージ処理を終了する。

【0067】

以上のようなデステージ処理を行うことにより、バッテリ800の電力を節約しながらディスクドライブ311へデータを書き込むことができ、長時間の停電であってもデータの消失を防止することができる。これにより、ディスクアレイ装置100の信頼性を向上させることが可能となる。

【0068】

以上発明を実施するための最良の形態について説明したが、上記実施例は本発明の理解を容易にするためのものであり、本発明を限定して解釈するためのものではない。本発明はその趣旨を逸脱することなく変更、改良され得ると共に、本発明にはその等価物も含まれる。

【図面の簡単な説明】

【0069】

【図1】本実施の形態に係るディスクアレイ装置の外観構成を示す図である。

【図2】本実施の形態に係る制御装置の外観構成を示す図である。

【図3】本実施の形態に係る駆動装置の外観構成を示す図である。

【図4】本実施の形態に係る制御装置の外観構成を示す図である。

【図5】本実施の形態に係る駆動装置の外観構成を示す図である。

【図6】本実施の形態に係るディスクアレイ装置の構成を示すブロック図である。

【図7】本実施の形態に係るファイバチャネルスイッチの構成を示すブロック図である。

【図8】本実施の形態に係るディスクアレイ装置に電力を供給するための構成を示すブロック図である。

【図9】本実施の形態に係るディスクドライブユニットの外観構成を示す図である。

【図10】本実施の形態に係る論理基板に電力を供給するための構成を示す図である。

【図11】本実施の形態に係るディスクドライブモジュールに電力を供給するための構成を示す図である。

【図12】本実施の形態に係るディスクアレイ装置に電力を供給するための構成を示す図である。

【図13】ディスクアレイ装置の論理基板に電力を供給するための構成を示す図である。

【図14】ディスクアレイ装置のディスクドライブモジュールに電力を供給するための構成を示す図である。

【図15】ディスクアレイ装置の充電回路の構成を示す図である。

【図16】本実施の形態に係るディスクアレイ装置の充電回路の構成を示す図である。

【図17】本実施の形態に係るディスクアダプタの構成を示す図である。

【図18】本実施の形態に係るデステージ処理の流れを示すフローチャートである。

10

20

30

40

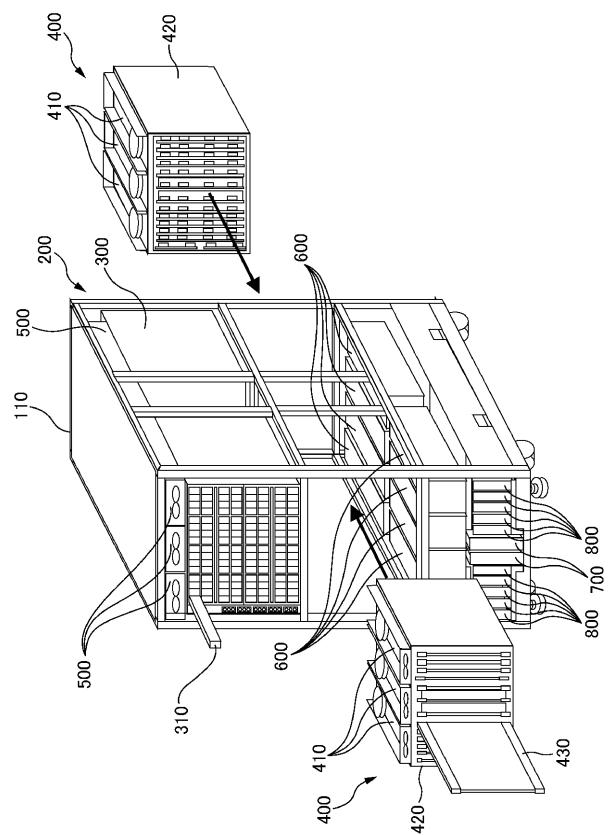
50

【符号の説明】

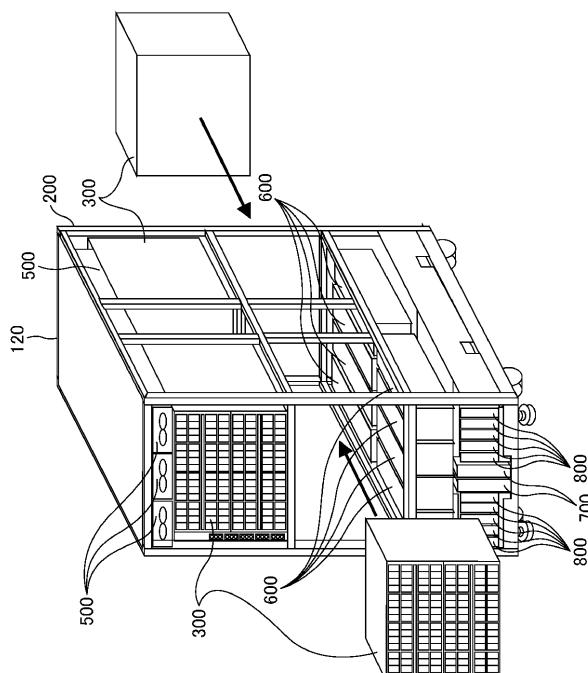
【0070】

100	ディスクアレイ装置	
110	制御装置	
120	駆動装置	
130	ディスクアレイ制御部	
131	チャネルアダプタ	
132	キャッシュスイッチ	
133	キャッシュメモリ	
134	ディスクアダプタ	10
135	共有メモリ	
140	ディスクアレイ駆動部	
150	ファイバチャネルスイッチ	
151	マルチプレクサ	
152	制御部	
153	D C / D C コンバータ	
200	筐体	
300	ディスクドライブモジュール	
310	ディスクドライブユニット	
311	ディスクドライブ	20
313	D C / D C コンバータ	
400	論理モジュール	
420	論理部	
430	制御基板	
600	A C / D C 電源	
800	バッテリ	

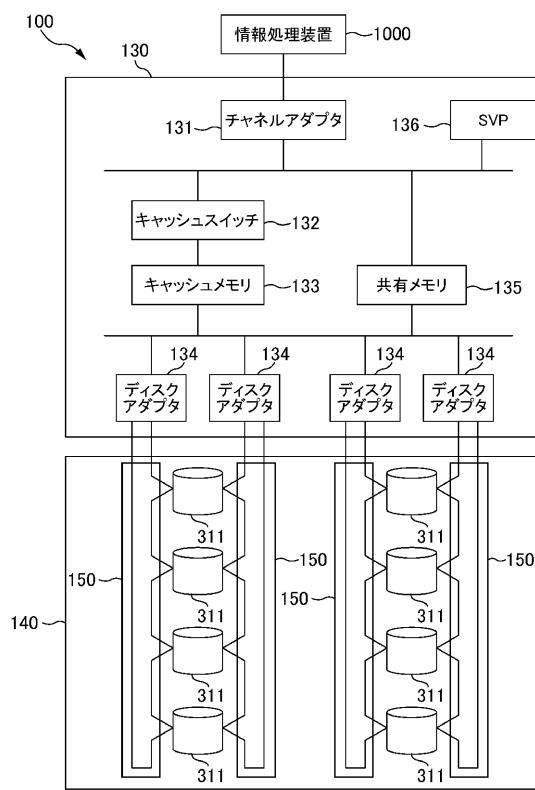
【図4】



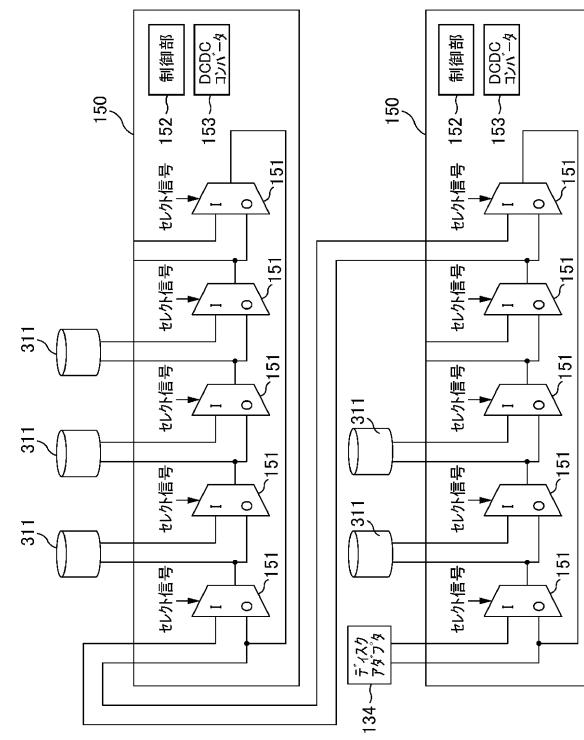
【図5】



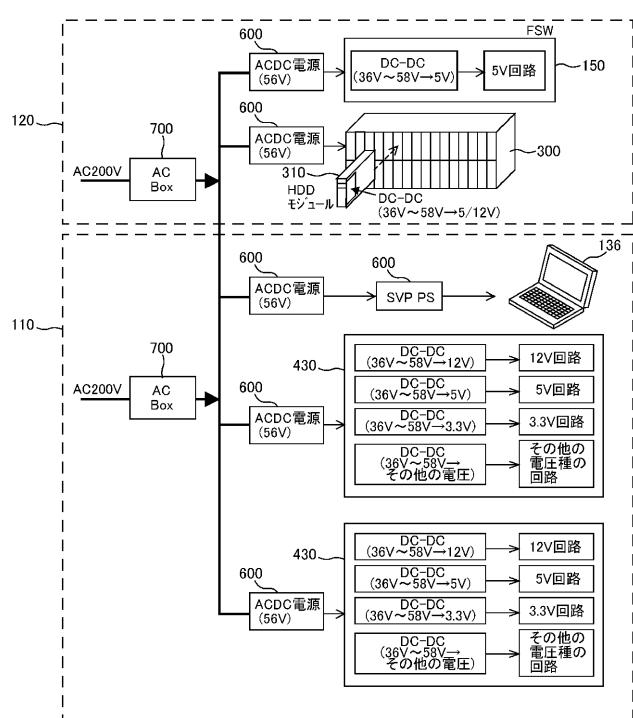
【図6】



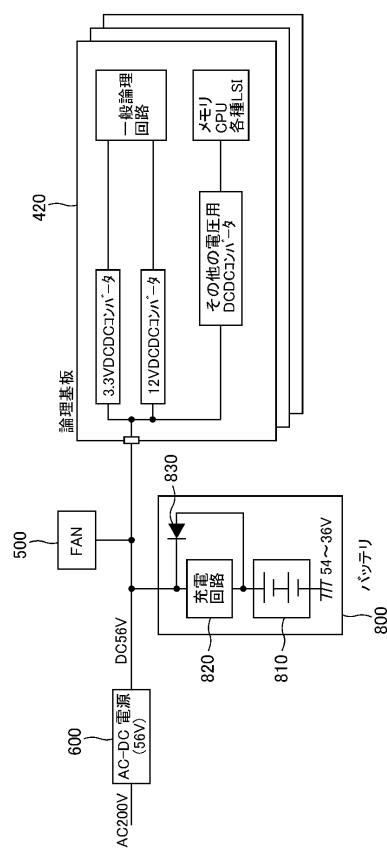
【図7】



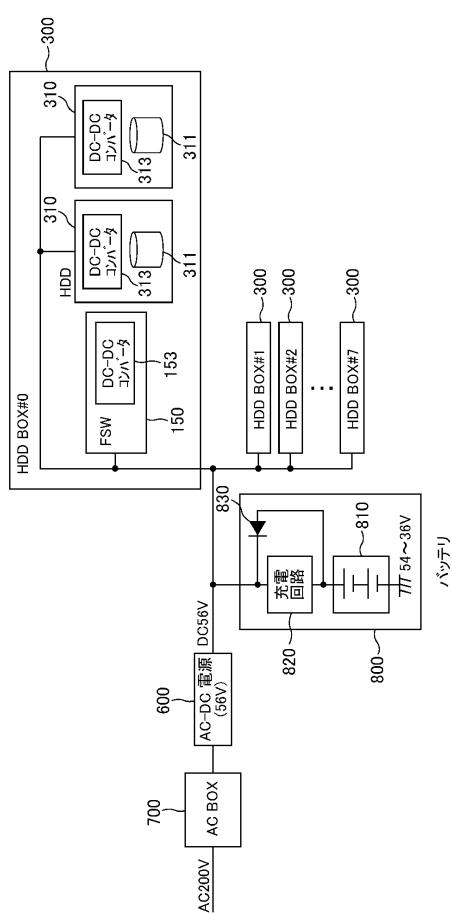
【図8】



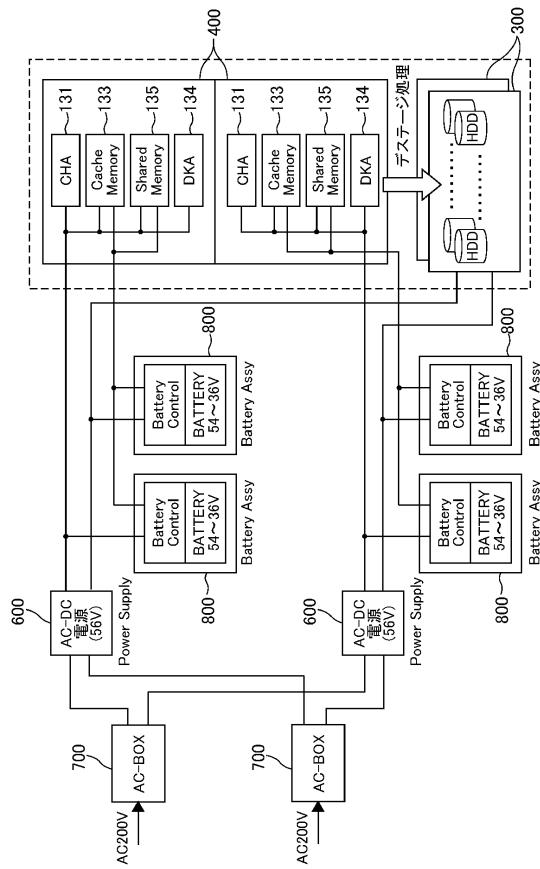
【図10】



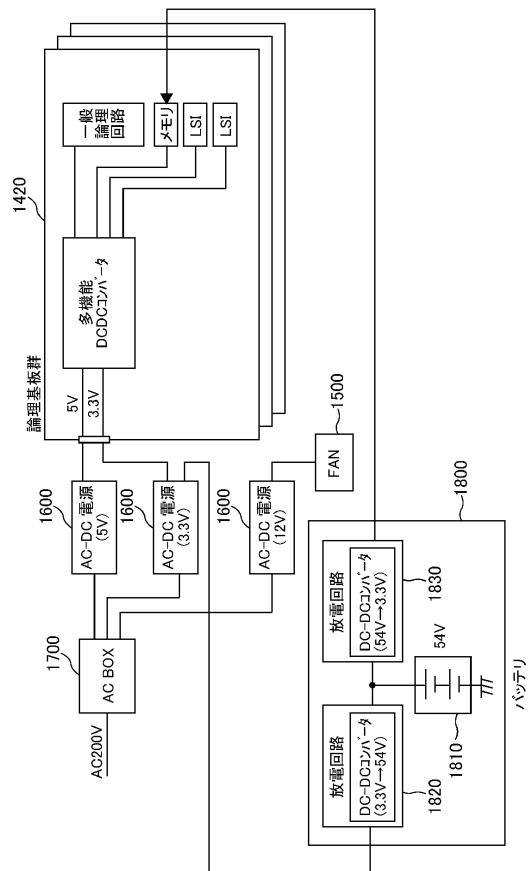
【図11】



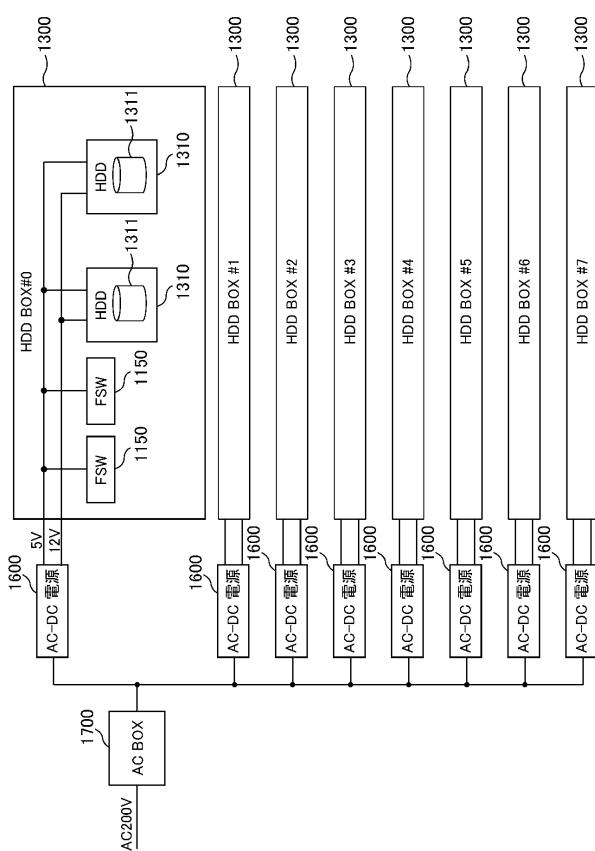
【図12】



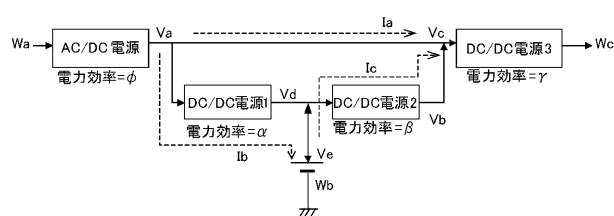
【図13】



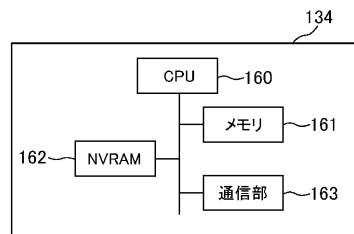
【図14】



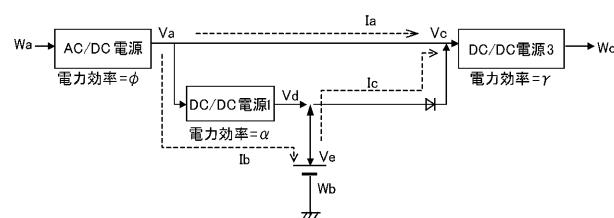
【図15】



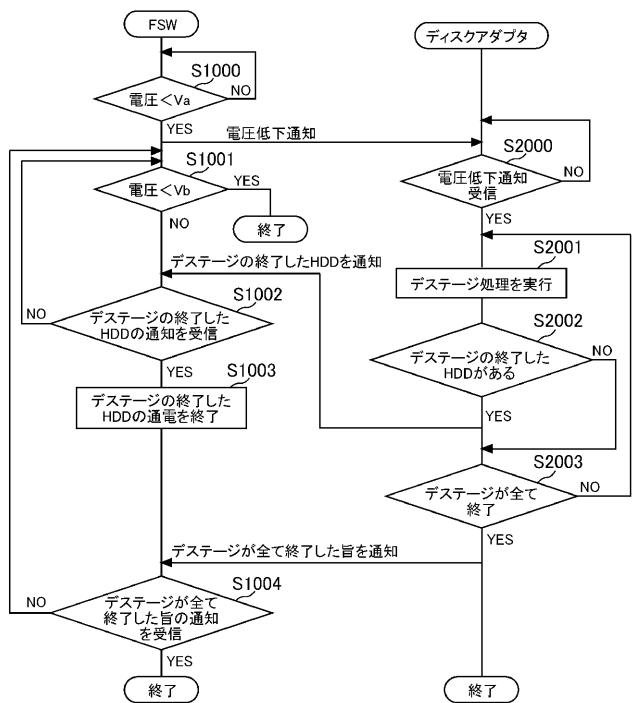
【図17】



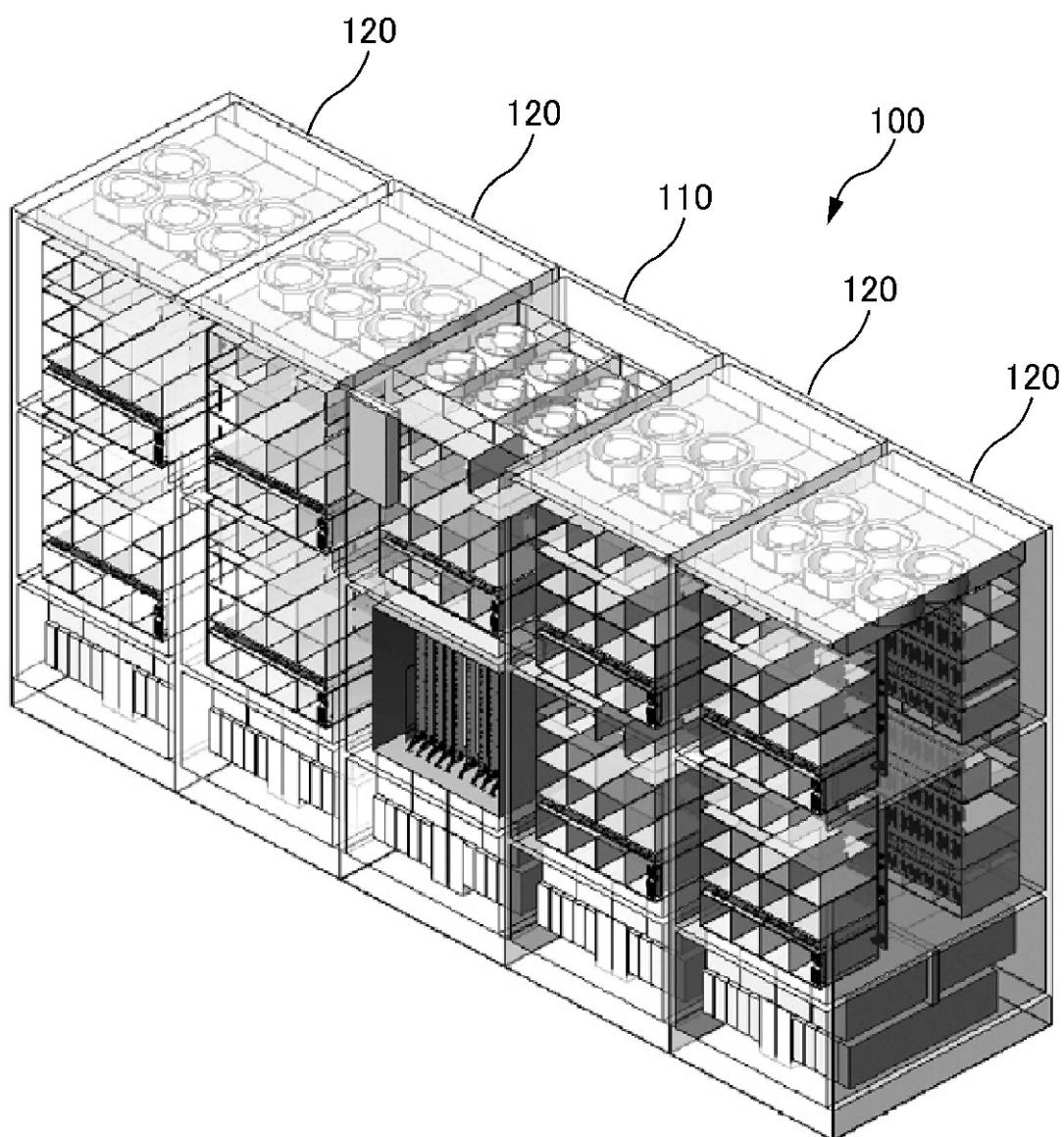
【図16】



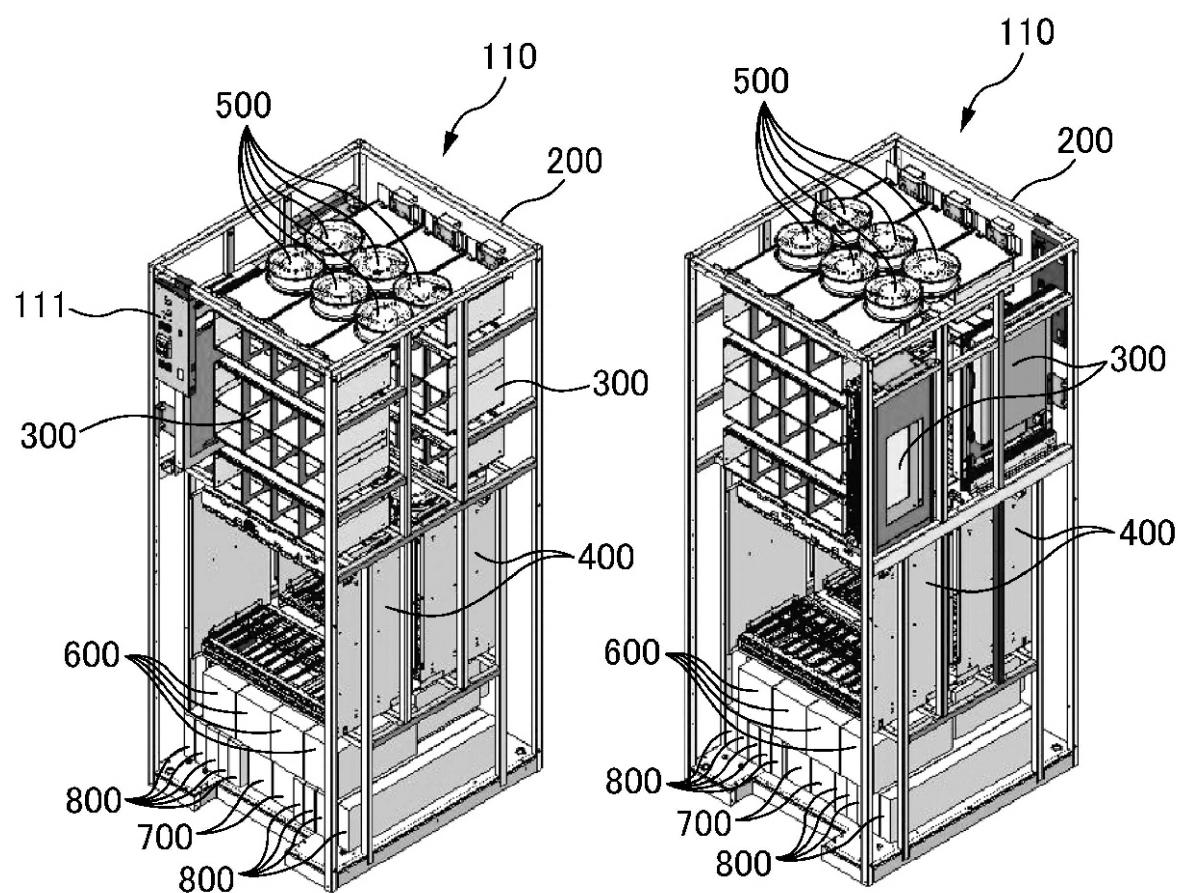
【図18】



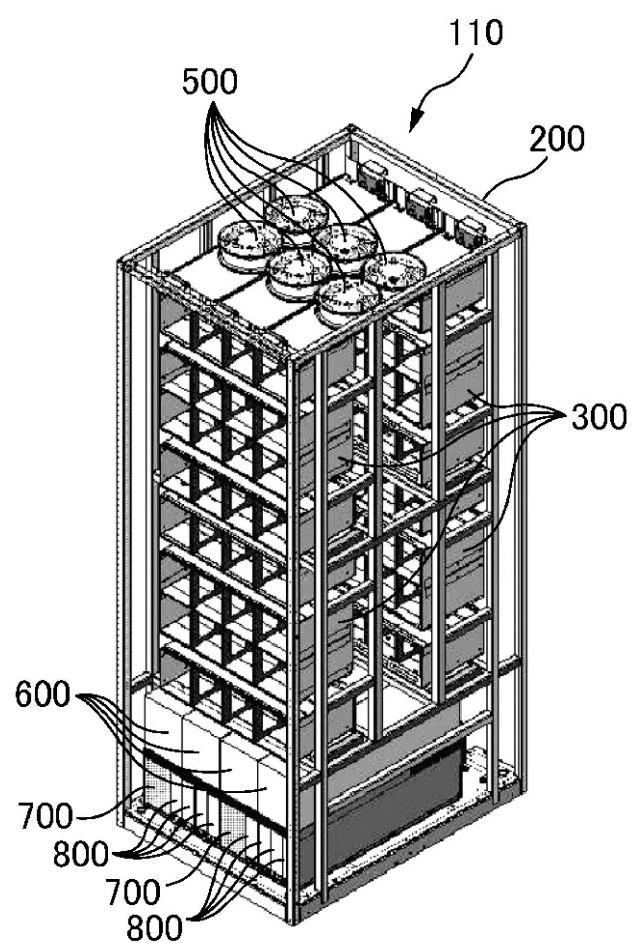
【図1】



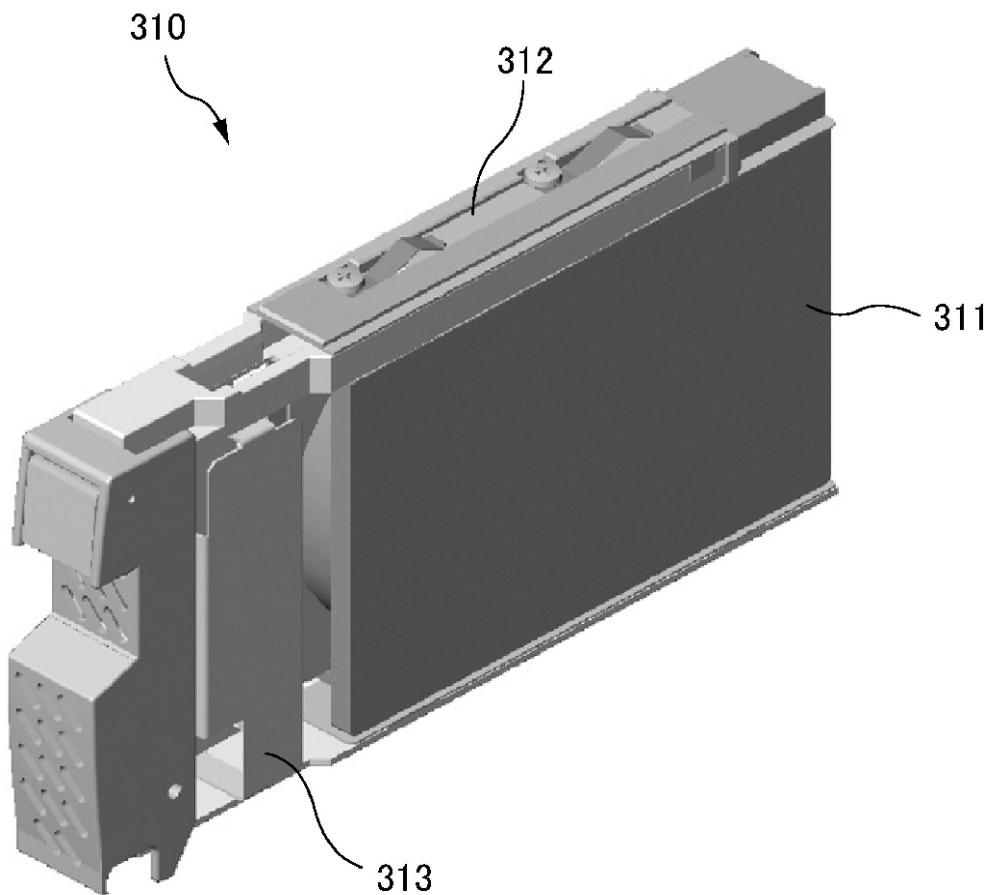
【図2】



【図3】



【図9】



フロントページの続き

(72)発明者 小川 正人

神奈川県足柄上郡中井町境781番地 日立コンピュータ機器株式会社内

F ターム(参考) 5B011 DA02 DA13 DB02 DB05 EB07 JB01

5B065 BA01 CA11 CA30 ZA04 ZA14