

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-320437
(P2004-320437A)

(43) 公開日 平成16年11月11日(2004.11.11)

(51) Int. Cl.⁷
H04N 7/32

F I
H04N 7/137 Z

テーマコード(参考)
5C059

審査請求 未請求 請求項の数 18 O L (全 27 頁)

(21) 出願番号	特願2003-111436 (P2003-111436)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成15年4月16日(2003.4.16)	(74) 代理人	100094053 弁理士 佐藤 隆久
		(72) 発明者	佐藤 数史 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	矢ヶ崎 陽一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		Fターム(参考)	5C059 KK06 KK17 MA00 MA04 MA05 MA23 MC11 MC38 ME11 NN03 PP05 PP06 PP07 PP16 RB01 RC00 RC16 TA12 TA46 TB08 TC03 TC20 TD11 UA02 UA11

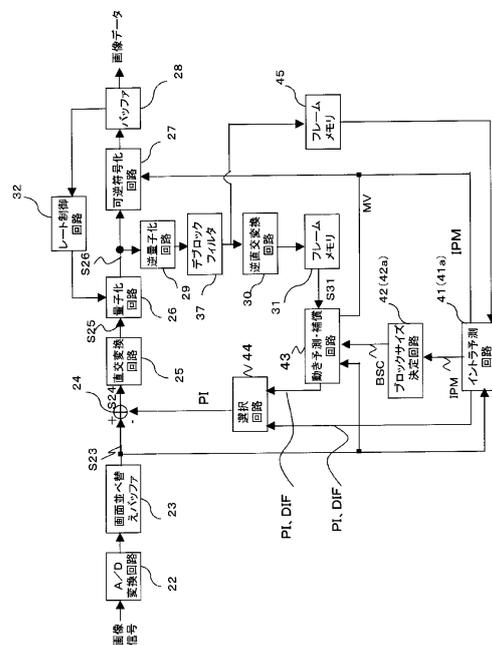
(54) 【発明の名称】 データ処理装置、符号化装置およびそれらの方法

(57) 【要約】

【課題】従来に比べて小規模な構成で、動きベクトルを短時間で生成できるデータ処理装置を提供する。

【解決手段】イントラ予測回路41およびブロックサイズ決定回路42によって、処理対象のマクロブロックMB内の画像データと当該マクロブロックMBの周囲の画像データとの相関を基に、動き予測ブロックのサイズの候補を決定する。そして、動き予測・補償回路43は、ブロックサイズ決定回路42で決定された候補の動き予測ブロックサイズのブロックを単位として、動き予測・補償を行う。すなわち、動き予測・補償回路43は、候補として指定されなかったサイズの動き予測ブロックサイズのブロックを単位とした動き予測・補償は行わない。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

動画像を構成する画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの動きベクトルを決定するデータ処理装置であって、
前記複数の第 1 のブロックの各々について、当該第 1 のブロックに属する画素データと、
前記 2 次元領域における当該第 1 のブロックの周囲の画素データとの相関を基に、第 2 のブロックのサイズを決定するブロックサイズ決定手段と、
前記ブロックサイズ決定手段が決定したサイズの前記第 2 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定する動きベクトル決定手段と
を有するデータ処理装置。

10

【請求項 2】

前記ブロックサイズ決定手段は、前記相関を基に、前記第 2 のブロックのサイズの単数または複数の候補を決定し、
前記動きベクトル決定手段は、前記ブロックサイズ決定手段が前記候補として決定した各々の前記サイズの前記第 2 のブロックを単位として、前記動きベクトルおよび当該動きベクトルに応じた予測画像を生成し、当該予測画像と原画像との間の差分を基に、前記動きベクトルを決定する
請求項 1 に記載のデータ処理装置。

【請求項 3】

前記ブロックサイズ決定手段は、前記第 1 のブロックに属する第 1 の画素データと当該第 1 のブロックの周囲に位置する前記第 2 の画素データとの相関と、前記 2 次元領域における前記第 1 の画素データと前記第 2 の画素データとの位置関係とを基に、前記第 2 のブロックのサイズを決定する
請求項 1 に記載のデータ処理装置。

20

【請求項 4】

前記ブロックサイズ決定手段は、
前記第 1 の画素データが、当該第 1 の画素データに対して前記 2 次元領域における第 1 の方向に位置する前記第 2 の画素データに比べて、当該第 1 の画素データに対して前記 2 次元領域において前記第 1 の方向と直交する第 2 の方向に位置する前記第 2 の画素データとの間の相関が高い場合に、前記第 2 の方向が長手方向となるように規定されたサイズを前記第 2 のブロックのサイズとして決定する
請求項 2 に記載のデータ処理装置。

30

【請求項 5】

前記ブロックサイズ決定手段は、処理対象の前記第 1 のブロックに属する第 1 の画素データと当該第 1 のブロックに隣接する前記第 2 の画素データとの相関を基に、前記第 2 のブロックのサイズを決定する
請求項 4 に記載のデータ処理装置。

【請求項 6】

前記第 1 のブロックに対して行うイントラ符号化のモードを前記相関を基に決定し、当該決定したモードで前記第 1 のブロックをイントラ符号化した場合の予測画像を生成するイントラ予測手段
をさらに有し、
前記ブロックサイズ決定手段は、前記イントラ予測手段が決定した前記モードを基に、前記第 2 のブロックのサイズを決定する
請求項 1 に記載のデータ処理装置。

40

【請求項 7】

前記イントラ予測手段は、処理対象の前記第 1 のブロックの予測画像を、当該処理対象の第 1 のブロックの周囲の画素データのうち前記モードで規定された画素データを用いて生成し、複数のモードのそれぞれについて生成された前記予測画像と原画像との差分を生成し、当該差分を基に前記モードを決定する

50

請求項 6 に記載のデータ処理装置。

【請求項 8】

動画像を構成する画像を符号化する符号化装置であって、
前記画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの各々について、当該第 1 のブロックに属する画素データと、当該第 1 のブロックの周囲に位置する画素データとの相関を基に、第 2 のブロックのサイズを決定するブロックサイズ決定手段と、
前記ブロックサイズ決定手段が決定したサイズの前記第 2 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する動き予測手段と、
前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する符号化手段とを有する符号化装置。

10

【請求項 9】

前記第 1 のブロックに対して行うイントラ符号化のモードを前記相関を基に決定し、当該決定したモードで前記第 1 のブロックをイントラ符号化した場合の予測画像を生成するイントラ符号化手段と、
前記動き予測手段が生成した前記予測画像と、前記イントラ符号化手段が生成した前記予測画像とのうち、原画像との差分が小さい予測画像を選択して前記符号化手段に供給する選択手段と
をさらに有し、
前記ブロックサイズ決定手段は、前記イントラ符号化手段が決定した前記モードを基に、第 2 のブロックのサイズを決定する
請求項 8 に記載の符号化装置。

20

【請求項 10】

動画像を構成する画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの動きベクトルを決定するデータ処理方法であって、
前記複数の第 1 のブロックの各々について、当該第 1 のブロックに属する画素データと、前記 2 次元領域における当該第 1 のブロックの周囲の画素データとの相関を基に、第 2 のブロックのサイズを決定する第 1 の工程と、
前記第 1 の工程で決定したサイズの前記第 2 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定する第 2 の工程と
を有するデータ処理方法。

30

【請求項 11】

動画像を構成する画像を符号化する符号化方法であって、
前記画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの各々について、当該第 1 のブロックに属する画素データと、当該第 1 のブロックの周囲に位置する画素データとの相関を基に、第 2 のブロックのサイズを決定する第 1 の工程と、
前記第 1 の工程で決定したサイズの前記第 2 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する第 2 の工程と、
前記第 2 の工程で生成した前記予測画像と原画像の差分を符号化する第 3 の工程と
を有する符号化方法。

40

【請求項 12】

動画像を構成する画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの動きベクトルを決定するデータ処理装置であって、
前記第 1 のブロックを構成する複数の第 2 のブロックのそれぞれについて検出された前記第 2 のブロックに属する画素データと前記 2 次元領域における当該第 2 のブロックの周囲の画素データとの相関を基に、前記第 1 のブロックに対応する第 3 のブロックのサイズを決定するブロックサイズ決定手段と、
前記ブロックサイズ決定手段が決定したサイズの前記第 3 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定する動きベクトル決定手段と

50

を有するデータ処理装置。

【請求項 1 3】

前記ブロックサイズ決定手段は、前記第 2 のブロックに属する第 1 の画素データと当該第 2 のブロックの周囲の第 2 の画素データとの位置関係と前記相関とを基に、前記第 2 のブロックの相関方向を決定し、前記複数の第 2 のブロックについて決定した前記相関方向のうち最も多い相関方向を決定し、当該決定した相関方向を基に前記第 3 のブロックのサイズを決定する

請求項 1 2 に記載のデータ処理装置。

【請求項 1 4】

前記ブロックサイズ決定手段は、

前記相関方向を長手方向として規定されたサイズを前記第 3 のブロックのサイズとして決定する

請求項 1 3 に記載のデータ処理装置。

【請求項 1 5】

前記ブロックサイズ決定手段は、前記第 2 のブロックに属する第 1 の画素データと当該第 2 のブロックの周囲の第 2 の画素データとの位置関係と前記相関とを基に、前記第 2 のブロックの相関方向を決定し、前記複数の第 2 のブロックについて決定した第 1 の前記相関方向の数と前記第 2 の相関方向の数との差分を基に前記第 3 のブロックのサイズを決定する

請求項 1 2 に記載のデータ処理装置。

【請求項 1 6】

動画像を構成する画像を符号化する符号化装置であって、

前記画像が当該画像の 2 次元領域に対応して規定される複数の第 1 のブロックで構成される場合に、前記第 1 のブロックを構成する複数の第 2 のブロックのそれぞれについて検出された前記第 2 のブロックに属する画素データと前記 2 次元領域における当該第 2 のブロックの周囲の画素データとの相関を基に、前記第 1 のブロックに対応する第 3 のブロックのサイズを決定するブロックサイズ決定手段と、

前記ブロックサイズ決定手段が決定したサイズの前記第 3 のブロックを単位として前記第 1 のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する動き予測手段と、

前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する符号化手段とを有する符号化装置。

【請求項 1 7】

動画像を構成する画像の 2 次元領域に対応して規定され当該画像を構成する複数の第 1 のブロックの動きベクトルを決定するデータ処理方法であって、

前記第 1 のブロックを構成する複数の第 2 のブロックのそれぞれについて検出された前記第 2 のブロックに属する画素データと前記 2 次元領域における当該第 2 のブロックの周囲の画素データとの相関を基に、前記第 1 のブロックに対応する第 3 のブロックのサイズを決定する第 1 の工程と、

前記第 1 の工程で決定したサイズの前記第 3 のブロックを単位として、前記第 1 のブロックの動きベクトルを決定する第 2 の工程と

を有するデータ処理方法。

【請求項 1 8】

動画像を構成する画像を符号化する符号化方法であって、

前記画像が当該画像の 2 次元領域に対応して規定される複数の第 1 のブロックで構成される場合に、前記第 1 のブロックを構成する複数の第 2 のブロックのそれぞれについて検出された前記第 2 のブロックに属する画素データと前記 2 次元領域における当該第 2 のブロックの周囲の画素データとの相関を基に、前記第 1 のブロックに対応する第 3 のブロックのサイズを決定する第 1 の工程と、

前記第 1 の工程で決定したサイズの前記第 3 のブロックを単位として前記第 1 のブロック

10

20

30

40

50

の動きベクトルを決定する第2の工程と、
前記第2の工程で決定した前記動きベクトルを基に予測画像を生成する第3の工程と、
前記第3の工程で生成した前記予測画像と原画像の差分を符号化する第4の工程と
を有する符号化方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画像データの動きベクトルを生成するデータ処理装置、符号化装置およびそれらの方法に関する。

【0002】

【従来の技術】

近年、画像データデジタルとして取り扱い、その際、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により圧縮するMPEG(Moving Picture Experts Group)などの方式に準拠した装置が、放送局などの情報配信、及び一般家庭における情報受信の双方において普及しつつある。

【0003】

MPEG方式に続いてJVT(Joint Video Team)と呼ばれる符号化方式が提案されている。

JVT方式では、動き予測・補償処理の動き予測ブロックサイズとして、16×16, 16×8, 8×16, 8×8画素のサイズが規定され、8×8画素のサイズには8×8, 8×4, 4×8, 4×4画素が規定されている。

従来のJVT方式の符号化装置では、各マクロブロックMBの動き予測・補償処理を、上記全ての種類の動き予測ブロックサイズを基に予測画像を生成し、原画像との差分が最小となる予測画像を得た動き予測ブロックサイズを最終的に採用して行っている。これにより、高い符号化効率を得られる。

【0004】

【発明が解決しようとする課題】

しかしながら、上述した従来の画像処理装置では、上述したように、各マクロブロックMBの動き予測・補償処理において、全ての動き予測ブロックサイズを基に上記差分を検出するため、演算量が膨大であり、回路が大規模化したり、処理時間が長くなるなどの問題がある。

【0005】

本発明はかかる事情に鑑みてなされたものであり、従来に比べて小規模な構成で、動きベクトルを短時間で生成できるデータ処理装置を提供することを目的とする。

また、本発明は、従来に比べて動きベクトルを短時間で生成できるデータ処理方法を提供することを目的とする。

また、本発明は、従来に比べて小規模な構成で、画像データの符号化を短時間で行うことができる符号化装置を提供することを目的とする。

また、本発明は、従来に比べて画像データの符号化を短時間で行うことができる符号化方法を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記の目的を達成するため、第1の発明のデータ処理装置は、動画像を構成する画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの動きベクトルを決定するデータ処理装置であって、前記複数の第1のブロックの各々について、当該第1のブロックに属する画素データと、前記2次元領域における当該第1のブロックの周囲の画素データとの相関を基に、第2のブロックのサイズを決定するブロックサイズ決定手段と、前記ブロックサイズ決定手段が決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定する動きベクトル決定手段とを有する。

10

20

30

40

50

【0007】

第1の発明のデータ処理装置の作用は以下のようなになる。

ブロックサイズ決定手段が、動画像を構成する画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの各々について、当該第1のブロックに属する画素データと、前記2次元領域における当該第1のブロックの周囲の画素データとの相関を基に、第2のブロックのサイズを決定する。

次に、動きベクトル決定手段が、前記ブロックサイズ決定手段が決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定する。

【0008】

第1の発明のデータ処理装置は、好ましくは、前記ブロックサイズ決定手段は、前記相関を基に、前記第2のブロックのサイズの単数または複数の候補を決定し、前記動きベクトル決定手段は、前記ブロックサイズ決定手段が前記候補として決定した各々の前記サイズの前記第2のブロックを単位として、前記動きベクトルおよび当該動きベクトルに応じた予測画像を生成し、当該予測画像と原画像との間の差分を基に、前記動きベクトルを決定する。

10

第1の発明のデータ処理装置は、好ましくは、前記ブロックサイズ決定手段は、前記第1のブロックに属する第1の画素データと当該第1のブロックの周囲に位置する前記第2の画素データとの相関と、前記2次元領域における前記第1の画素データと前記第2の画素データとの位置関係とを基に、前記第2のブロックのサイズを決定する。

【0009】

第2の発明の符号化装置は、動画像を構成する画像を符号化する符号化装置であって、前記画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの各々について、当該第1のブロックに属する画素データと、当該第1のブロックの周囲に位置する画素データとの相関を基に、第2のブロックのサイズを決定するブロックサイズ決定手段と、前記ブロックサイズ決定手段が決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する動き予測手段と、前記原画像と、前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する符号化手段とを有する。

20

【0010】

第2の発明の符号化装置の作用は以下のようなになる。

ブロックサイズ決定手段が、前記画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの各々について、当該第1のブロックに属する画素データと、当該第1のブロックの周囲に位置する画素データとの相関を基に、第2のブロックのサイズを決定する。

30

次に、動き予測手段が、前記ブロックサイズ決定手段が決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する。

次に、符号化手段が、前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する。

【0011】

第3の発明のデータ処理方法は、動画像を構成する画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの動きベクトルを決定するデータ処理方法であって、前記複数の第1のブロックの各々について、当該第1のブロックに属する画素データと、前記2次元領域における当該第1のブロックの周囲の画素データとの相関を基に、第2のブロックのサイズを決定する第1の工程と、前記第1の工程で決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定する第2の工程とを有する。

40

【0012】

第4の発明の符号化方法は、動画像を構成する画像を符号化する符号化方法であって、前記画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの各々

50

について、当該第1のブロックに属する画素データと、当該第1のブロックの周囲に位置する画素データとの相関を基に、第2のブロックのサイズを決定する第1の工程と、前記第1の工程で決定したサイズの前記第2のブロックを単位として、前記第1のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する第2の工程と、前記第2の工程で生成した前記予測画像と原画像の差分を符号化する第3の工程とを有する。

【0013】

第5の発明のデータ処理装置は、動画像を構成する画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの動きベクトルを決定するデータ処理装置であって、前記第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサイズを決定するブロックサイズ決定手段と、前記ブロックサイズ決定手段が決定したサイズの前記第3のブロックを単位として、前記第1のブロックの動きベクトルを決定する動きベクトル決定手段とを有する。

10

【0014】

第5の発明のデータ処理装置の作用は以下ようになる。

ブロックサイズ決定手段が、第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサイズを決定する。

20

次に、動きベクトル決定手段が、前記ブロックサイズ決定手段が決定したサイズの前記第3のブロックを単位として、前記第1のブロックの動きベクトルを決定する。

【0015】

第6の発明の符号化装置は、動画像を構成する画像を符号化する符号化装置であって、前記画像が当該画像の2次元領域に対応して規定される複数の第1のブロックで構成される場合に、前記第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサイズを決定するブロックサイズ決定手段と、前記ブロックサイズ決定手段が決定したサイズの前記第3のブロックを単位として前記第1のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する動き予測手段と、前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する符号化手段とを有する。

30

【0016】

第6の発明の符号化装置の作用は以下ようになる。

ブロックサイズ決定手段が、前記画像が当該画像の2次元領域に対応して規定される複数の第1のブロックで構成される場合に、前記第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサイズを決定する。

次に、動き予測手段が、前記ブロックサイズ決定手段が決定したサイズの前記第3のブロックを単位として前記第1のブロックの動きベクトルを決定し、当該動きベクトルを基に予測画像を生成する。

40

次に、符号化手段が、前記動き予測手段が生成した前記予測画像と原画像の差分を符号化する。

【0017】

第7の発明のデータ処理方法は、動画像を構成する画像の2次元領域に対応して規定され当該画像を構成する複数の第1のブロックの動きベクトルを決定するデータ処理方法であって、前記第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサ

50

イズを決定する第1の工程と、前記第1の工程で決定したサイズの前記第3のブロックを単位として、前記第1のブロックの動きベクトルを決定する第2の工程とを有する。

【0018】

第8の発明の符号化方法は、動画像を構成する画像を符号化する符号化方法であって、前記画像が当該画像の2次元領域に対応して規定される複数の第1のブロックで構成される場合に、前記第1のブロックを構成する複数の第2のブロックのそれぞれについて検出された前記第2のブロックに属する画素データと前記2次元領域における当該第2のブロックの周囲の画素データとの相関を基に、前記第1のブロックに対応する第3のブロックのサイズを決定する第1の工程と、前記第1の工程で決定したサイズの前記第3のブロックを単位として前記第1のブロックの動きベクトルを決定する第2の工程と、前記第2の工程で決定した前記動きベクトルを基に予測画像を生成する第3の工程と、前記第3の工程で生成した前記予測画像と原画像の差分を符号化する第4の工程とを有する。

10

【0019】

【発明の実施の形態】

以下、本発明の実施形態に係わるJVT (Joint Video Team)方式の符号化装置について説明する。

第1実施形態

当該実施形態は、第1～第4の発明に対応している。

図1は、本実施形態の通信システム1の概念図である。

図1に示すように、通信システム1は、送信側に設けられた符号化装置2と、受信側に設けられた復号装置3とを有する。

20

通信システム1では、送信側の符号化装置2において、離散コサイン変換やカルーネン・レーベ変換などの直交変換と動き補償によって圧縮したフレーム画像データ(ビットストリーム)を生成し、当該フレーム画像データを変調した後に、衛星放送波、ケーブルTV網、電話回線網、携帯電話回線網などの伝送媒体を介して送信する。

受信側では、受信した画像信号を復調した後に、上記変調時の直交変換の逆変換と動き補償によって伸張したフレーム画像データを生成して利用する。

なお、上記伝送媒体は、光ディスク、磁気ディスクおよび半導体メモリなどの記録媒体であってもよい。

なお、本実施形態では、符号化装置2において動き予測・補償処理を行う場合に、予め規定された複数の動き予測ブロックサイズの全てを用いてマクロブロックMBの動きベクトルおよび予測画像の生成を行うのではなく、マクロブロックMBの画素データと当該マクロブロックMBの周囲の画素データとの相関を基に、予め決められた一部の動き予測ブロックサイズのみを用いて動きベクトルおよび予測画像の生成を行う。

30

図1に示す復号装置3は符号化装置2の符号化に対応した復号を行い、従来と同じ構成を有している。

【0020】

以下、図1に示す符号化装置2について説明する。

図2は、図1に示す符号化装置2の全体構成図である。

図2に示すように、符号化装置2は、例えば、A/D変換回路22、画面並べ替え回路23、演算回路24、直交変換回路25、量子化回路26、可逆符号化回路27、バッファ28、逆量子化回路29、逆直交変換回路30、フレームメモリ31、レート制御回路32、フレームメモリ45、デブロックフィルタ37、イントラ予測回路41、ブロックサイズ決定回路42、動き予測・補償回路43および選択回路44を有する。

40

ここで、ブロックサイズ決定回路42が第1および第2の発明のブロックサイズ決定手段に対応し、動き予測・補償回路43が第1および第2の発明の動きベクトル生成手段に対応している。

【0021】

以下、符号化装置2の構成要素について説明する。

A/D変換回路22は、入力されたアナログの輝度信号Y、色差信号Pb、Prから構成

50

される原画像信号をデジタルの画像信号に変換し、これを画面並べ替え回路23に出力する。

画面並べ替え回路23は、A/D変換回路22から入力した原画像信号内のフレーム画像信号を、そのピクチャタイプI, P, BからなるGOP (Group of Pictures) 構造に応じて、符号化する順番に並べ替えた原画像データ(フレーム画像データ)S23を演算回路24および動き予測・補償回路35に出力する。

【0022】

演算回路24は、原画像データS23と、選択回路44から入力した予測画像データS44との差分を示す画像データS24を生成し、これを直交変換回路25に出力する。

直交変換回路25は、画像データS24に離散コサイン変換やカラーネン・レーベ変換などの直交変換を施して画像データ(例えばDCT係数信号)S25を生成し、これを量子化回路26に出力する。

量子化回路26は、レート制御回路32から入力した量子化スケールで、画像データS25を量子化して画像データS26を生成し、これを可逆符号化回路27および逆量子化回路29に出力する。

【0023】

可逆符号化回路27は、画像データS26を可変長符号化あるいは算術符号化した画像データをバッファ28に格納する。

このとき、可逆符号化回路27は、動き予測・補償回路43から入力した動きベクトルM Vあるいはその差分を符号化してヘッダデータに格納する。

また、可逆符号化回路27は、イントラ予測回路41から入力したイントラ予測モードI P Mをヘッダデータなどに格納する。

【0024】

バッファ28に格納された画像データは、変調等された後に送信される。

逆量子化回路29は、画像データS26を逆量子化した信号を生成し、これをデブロックフィルタ37に出力する。

デブロックフィルタ37は、画像データS26のブロック歪みを除去した画像データを、逆直交変換回路30に出力すると共に、フレームメモリ45に書き込む。

逆直交変換回路30は、デブロックフィルタ37から入力した画像データに、直交変換回路25における直交変換の逆変換を施して生成した画像データをフレームメモリ31に書き込む。

【0025】

レート制御回路32は、バッファ23から読み出した画像データを基に量子化スケールを生成し、これを量子化回路26に出力する。

【0026】

イントラ予測回路41は、予め規定された複数の 16×16 イントラ予測モードのそれぞれを基に、フレームメモリ45から読み出した画像データを構成する各マクロブロックM B (第1~第4の発明の第1のブロック)にイントラ予測符号を施して予測画像を生成し、当該予測画像データと原画像データS23との差分を検出する。

そして、イントラ予測回路41は、上記複数のイントラ予測モードについてそれぞれ生成した上記差分(例えば、絶対値誤差和SAD: Sum of Absolute Difference)のうち最小の差分に対応するイントラ予測モードを特定し、当該特定したイントラ予測モードI P Mをブロックサイズ決定回路42に出力する。

なお、PスライスあるいはBスライスに属するマクロブロックM Bであっても、イントラ予測回路41によるイントラ予測符号化が行われる場合がある。

本実施形態では、イントラ予測モードとして 16×16 画素データのマクロブロックM Bを単位として輝度信号についてイントラ予測符号化を行う 16×16 イントラ予測モードを採用した場合を説明する。

16×16 イントラ予測モードには、モード「0」, 「1」, 「2」, 「3」の4つのモードがある。

10

20

30

40

50

【 0 0 2 7 】

以下、各モードについて説明する。

ここで、処理対象のマクロブロックMBに属する画像データ（以下、画素値とも記す）を $P(x, y)$ とする。ここで、 x, y はマクロブロックMBを構成するマトリクス状の画素データの行方向および列方向の位置を示し、 $0 \sim 15$ の整数である。

当該処理対象のマクロブロックMBに隣接するマクロブロックMB内の画素データのうち、当該処理対象のマクロブロックMBに隣接する画素データを、 $P(x, -1)$ 、 $P(-1, y)$ と記す。

また、画素データ $P(x, -1)$ 、 $P(-1, y)$ は、上記処理対象のマクロブロックMBと異なるピクチャあるいは異なるスライスに属する場合などに、「利用可能でない (unavailable)」であると判断される。 10

モード0：

モード0は、vertical（垂直）予測であり、 $P(x, -1)$ が上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、予測画像の画素データ $Pred(x, y)$ を下記式(1)のように生成する。

【 0 0 2 8 】

【数1】

$$Pred(x, y) = P(x, -1); x, y = 0..15 \quad 20$$

$$\dots(1)$$

【 0 0 2 9 】

モード1：

モード1は、horizontal（水平）予測であり、 $P(-1, y)$ が上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、予測画像の画素データ $Pred(x, y)$ を下記式(2)のように生成する。

【 0 0 3 0 】

【数2】

$$Pred(x, y) = P(-1, y); x, y = 0..15 \quad 30$$

$$\dots(2)$$

【 0 0 3 1 】

モード2：

モード2は、DC予測であり、イントラ予測回路41は、予測画像の画素データ $Pred(x, y)$ を下記式(3)のように生成する。

まず、 $P(x, -1)$ および $P(-1, y)$ の全てが上記「利用可能」である場合に、イントラ予測回路41は、予測画像の画素データ $Pred(x, y)$ を下記式(3)のように生成する。 40

【 0 0 3 2 】

【数3】

$$\text{Pred}(x, y) = \left[\sum_{x'=0}^{15} P(x', -1) + \sum_{y'=0}^{15} P(-1, y') + 16 \right] \gg 5$$

with $x, y = 0..15$

...(3)

【0033】

10

また、 $P(x, -1)$ が上記「利用可能」でない場合に、イントラ予測回路41は、予測画像の画素データ $\text{Pred}(x, y)$ を下記式(4)のように生成する。

【数4】

$$\text{Pred}(x, y) = \left[\sum_{y'=0}^{15} P(-1, y') + 8 \right] \gg 4 \quad \dots(4)$$

with $x, y = 0..15$

【0034】

20

また、 $P(-1, y)$ が上記「利用可能」でない場合に、イントラ予測回路41は、予測画像の画素データ $\text{Pred}(x, y)$ を下記式(5)のように生成する。

【数5】

$$\text{Pred}(x, y) = \left[\sum_{x'=0}^{15} P(x', -1) + 8 \right] \gg 4 \quad \dots(5)$$

with $x, y = 0..15,$

また、 $P(x, -1)$ および $P(-1, y)$ の全てが上記「利用可能」でない場合に、イントラ予測回路41は、予測画像の画素データ $\text{Pred}(x, y)$ として「128」を用いる。

30

【0035】

モード3:

モード3は、plane予測であり、 $P(x, -1)$ および $P(-1, y)$ の全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、予測画像の画素データ $\text{Pred}(x, y)$ を下記式(6)のように生成する。

【0036】

【数6】

40

$$\text{Pred}(x, y) = \text{Clip1}((a + b \cdot (x - 7) + c \cdot (y - 7) + 16) \gg 5) \quad \dots(6)$$

$$a = 16 \cdot (P(-1, 15) + P(15, -1))$$

$$b = (5 \cdot H + 32) \gg 6$$

10

$$c = (5 \cdot V + 32) \gg 6$$

$$H = \sum_{x=1}^8 x \cdot (P(7 + x, -1) - P(7 - x, -1))$$

20

$$V = \sum_{y=1}^8 y \cdot (P(-1, 7 + y) - P(-1, 7 - y))$$

【 0 0 3 7 】

以下、イントラ予測回路 4 1 の処理について説明する。

図 3 は、図 2 に示すイントラ予測回路 4 1 の処理を説明するためのフローチャートである。

30

以下、図 3 に示す各ステップについて説明する。

ステップ S T 1 :

イントラ予測回路 4 1 は、処理対象となるマクロブロック M B について、上述したモード 0 , 1 , 2 , 3 の各々のイントラ予測モードで予測画像データを生成する。

ステップ S T 2 :

イントラ予測回路 4 1 は、ステップ S T 1 で生成した予測画像データと、原画像データ S 2 3 との差分を生成 (検出) する。

【 0 0 3 8 】

ステップ S T 3 :

イントラ予測回路 4 1 は、ステップ S T 2 で生成した差分が最小となるイントラ予測モードを特定する。

40

ステップ S T 4 :

イントラ予測回路 4 1 は、ステップ S T 3 で特定したイントラ予測モード I P M をブロックサイズ決定回路 4 2 に出力する。

ステップ S T 5 :

イントラ予測回路 4 1 は、ステップ S T 3 で特定したイントラ予測モードで生成した差分 D I F と予測画像 P I とを選択回路 4 4 に出力する。

【 0 0 3 9 】

ブロックサイズ決定回路 4 2 は、イントラ予測回路 4 1 から入力したイントラ予測モード I P M を基に、動き予測・補償回路 4 3 における動き予測・補償処理に用いる動き予測ブ

50

ロックサイズの単数または複数の候補 B S C を決定し、これを動き予測・補償回路 4 3 に出力する。

図 4 は、動き予測・補償回路 4 3 において採用可能な動き予測ブロックのサイズの種類を説明するための図である。

図 4 に示すように、動き予測ブロックのサイズには、 16×16 、 16×8 、 8×17 、 8×8 、 8×16 、 8×8 がある。また、 8×8 には、 8×8 と、 8×4 、 4×8 および 4×4 がある。

【0040】

図 5 は、動き予測・補償回路 4 3 における動き予測ブロックサイズの候補の決定方法を説明するための図である。

10

ブロックサイズ決定回路 4 2 は、イントラ予測モード I P M がモード 1 (horizontal) を示す場合に、動き予測ブロックサイズの候補として、図 4 に示すサイズ 16×8 および 8×4 を特定し、これを示すブロックサイズ候補データ B S C を動き予測・補償回路 4 3 に出力する。

なお、この場合に、ブロックサイズ決定回路 4 2 は、ブロックサイズ候補データ B S C として、 16×16 、 16×8 、 8×8 、 8×4 、 4×4 のサイズを特定してもよい。

【0041】

ブロックサイズ決定回路 4 2 は、イントラ予測モード I P M がモード 0 (vertical) を示す場合に、動き予測ブロックサイズの候補として、図 4 に示すサイズ 8×16 および 4×8 を特定し、これを示すブロックサイズ候補データ B S C を動き予測・補償回路 4 3 に出力する。

20

なお、この場合に、ブロックサイズ決定回路 4 2 は、ブロックサイズ候補データ B S C として、 16×16 、 8×16 、 8×8 、 4×8 、 4×4 のサイズを特定してもよい。

ブロックサイズ決定回路 4 2 は、イントラ予測モード I P M がモード 2 またはモード 3 を示す場合に、動き予測ブロックサイズの候補として、図 4 に示すサイズ 16×16 、 8×8 および 4×4 を特定し、これを示すブロックサイズ候補データ B S C を動き予測・補償回路 4 3 に出力する。

なお、この場合に、ブロックサイズ決定回路 4 2 は、ブロックサイズ候補データ B S C として、 16×16 、 16×8 、 8×16 、 8×8 、 8×4 、 4×8 、 4×4 の全てのサイズを特定してもよい。

30

【0042】

動き予測・補償回路 4 3 は、ブロックサイズ決定回路 4 2 から入力したブロックサイズ候補データ B S C が候補として示す動き予測ブロックサイズを基に、動きベクトルを決定すると共に、予測画像データを生成する。

図 6 は、動き予測・補償回路 4 3 の処理を説明するためのフローチャートである。

ステップ S T 2 1 :

動き予測・補償回路 4 3 は、ブロックサイズ候補データ B S C が候補として示す動き予測ブロックサイズの全てについて、当該動き予測ブロックサイズを単位として、動きベクトルの決定、並びに予測画像データの生成を行う。

ステップ S T 2 2 :

40

動き予測・補償回路 4 3 は、ステップ S T 2 1 で生成した予測画像と、原画像データ S 2 3 との差分をそれぞれ生成する。

ステップ S T 2 3 :

動き予測・補償回路 4 3 は、ステップ S T 2 2 で生成した差分のうち最小の差分に対応する動きベクトルおよび予測画像データを特定する。

ステップ S T 2 4 :

動き予測・補償回路 4 3 は、ステップ S T 2 3 で特定した差分と予測画像データを選択回路 4 4 に出力する。

ステップ S T 2 5 :

動き予測・補償回路 4 3 は、選択回路 4 4 においてステップ S T 2 4 で出力した予測画像

50

データが選択された場合に、それに対応する動きベクトル MV を可逆符号化回路 27 に出力する。

【0043】

選択回路 44 は、イントラ予測回路 41 から入力した差分 $DIFF$ と、動き予測・補償回路 43 から入力した差分 $DIFF$ とを比較する。

選択回路 44 は、上記比較によりイントラ予測回路 41 から入力した差分 $DIFF$ の方が小さいと判断すると、イントラ予測回路 41 から入力した予測画像 PIF を選択して演算回路 24 に出力する。

選択回路 44 は、上記比較により動き予測・補償回路 43 から入力した差分 $DIFF$ の方が小さいと判断すると、動き予測・補償回路 43 から入力した予測画像 PIF を選択して演算回路 24 に出力する。

10

また、選択回路 44 は、上記選択の結果をイントラ予測回路 41 および動き予測・補償回路 43 に通知する。

【0044】

以下、図 2 に示す符号化装置 2 の全体動作を説明する。

入力となる画像信号は、まず、 A/D 変換回路 22 においてデジタル信号に変換される。

次に、出力となる画像圧縮情報の GOP 構造に応じ、画面並べ替え回路 23 においてフレーム画像データの並べ替えが行われ、それによって得られた原画像データ $S23$ が演算回路 24、イントラ予測回路 41 および動き予測・補償回路 43 に出力される。

次に、演算回路 24 が、画面並べ替え回路 23 からの原画像データ $S23$ と選択回路 44 からの予測画像データ PI との差分を検出し、その差分を示す画像データ $S24$ を直交変換回路 25 に出力する。

20

【0045】

次に、直交変換回路 25 が、画像データ $S24$ に離散コサイン変換やカルーネン・レーベ変換等の直交変換を施して画像データ $S25$ を生成し、これを量子化回路 26 に出力する。

次に、量子化回路 26 が、画像データ $S25$ を量子化し、量子化された変換係数 $S26$ を可逆符号化回路 27 および逆量子化回路 29 に出力する。

次に、可逆変換回路 27 が、変換係数 $S26$ に可変長符号化あるいは算術符号化等の可逆符号化を施して画像データ $S28$ を生成し、これをバッファ 28 に蓄積する。

30

また、レート制御回路 32 が、バッファ 28 から読み出した画像データ $S28$ を基に、量子化回路 26 における量子化レートを制御する。

【0046】

また、逆量子化回路 29 が、量子化回路 26 から入力した変換係数 $S26$ を逆量子化し、逆量子化した変換係数をデブロックフィルタ 37 に出力する。

デブロックフィルタ 37 は、逆量子化回路 29 から入力した変換係数のブロック歪みを除去した画像データを、逆直交変換回路 30 に出力すると共に、フレームメモリ 45 に書き込む。

逆直交変換回路 30 は、デブロックフィルタ 37 から入力した画像データに、直交変換回路 25 における直交変換の逆変換を施して生成した画像データをフレームメモリ 31 に書き込む。

40

【0047】

そして、イントラ予測回路 41 において、前述したように、予め規定された複数の 16×16 イントラ予測モードのそれぞれを基に、フレームメモリ 45 から読み出した画像データにイントラ予測符号を施して予測画像を生成し、当該予測画像データと原画像データ $S23$ との差分を検出する。

そして、イントラ予測回路 41 は、上記複数のイントラ予測モードについてそれぞれ生成した上記差分のうち最小の差分に対応するイントラ予測モードを特定し、当該特定したイントラ予測モード IPM をブロックサイズ決定回路 42 に出力する。

また、上記特定したイントラ予測モードで生成した差分 $DIFF$ と予測画像 PI とを選択回

50

路 4 4 に出力する。

【 0 0 4 8 】

次に、ブロックサイズ決定回路 4 2 は、イントラ予測回路 4 1 から入力したイントラ予測モード I P M を基に、動き予測・補償回路 4 3 における動き予測・補償処理に用いる動き予測ブロックサイズの単数または複数の候補 B S C を決定し、これを動き予測・補償回路 4 3 に出力する。

そして、動き予測・補償回路 4 3 は、ブロックサイズ決定回路 4 2 からのブロックサイズ候補データ B S C が候補として示す動き予測ブロックサイズの全てについて、当該動き予測ブロックサイズを単位として、動きベクトルの決定、並びに予測画像データの生成を行う。

10

そして、動き予測・補償回路 4 3 は、上記決定した動きベクトル M V を可逆符号化回路 2 7 に出力すると共に、上記生成した予測画像データ、並びに当該予測画像データの原画像データとの差分 D I F とを選択回路 4 4 に出力する。

【 0 0 4 9 】

そして、選択回路 4 4 は、イントラ予測回路 4 1 から入力した差分 D I F と、動き予測・補償回路 4 3 から入力した差分 D I F とを比較する。

そして、選択回路 4 4 は、上記比較によりイントラ予測回路 4 1 から入力した差分 D I F の方が小さいと判断すると、イントラ予測回路 4 1 から入力した予測画像 P I F を選択して演算回路 2 4 に出力する。

また、選択回路 4 4 は、上記比較により動き予測・補償回路 4 3 から入力した差分 D I F の方が小さいと判断すると、動き予測・補償回路 4 3 から入力した予測画像 P I F を選択して演算回路 2 4 に出力する。

20

【 0 0 5 0 】

以上説明したように、符号化装置 2 では、イントラ予測回路 4 1 およびブロックサイズ決定回路 4 2 によって、処理対象のマクロブロック M B 内の画像データと当該マクロブロック M B の周囲の画像データとの相関を基に、動き予測ブロックのサイズの候補を決定する。具体的には、ブロックサイズ決定回路 4 2 が、イントラ予測回路 4 1 が決定した 16×16 イントラ予測モードを基に、動き予測ブロックのサイズの候補を決定する。

そして、動き予測・補償回路 4 3 は、ブロックサイズ決定回路 4 2 で決定された候補の動き予測ブロックサイズのブロックを単位として、動き予測・補償を行う。すなわち、動き予測・補償回路 4 3 は、候補として指定されなかったサイズの動き予測ブロックサイズのブロックを単位とした動き予測・補償は行わない。

30

このように、動き予測・補償回路 4 3 は、全ての動き予測ブロックサイズのブロックを単位とした動き予測・補償を行わないため、その演算量を大幅に削減できる。これにより、符号化装置 2 の小規模化、並びに高速処理化を実現できる。

また、イントラ予測回路 4 1 およびブロックサイズ決定回路 4 2 によって、処理対象のマクロブロック M B 内の画像データと当該マクロブロック M B の周囲の画像データとの相関を基に、動き予測ブロックのサイズの候補を決定するため、原画像との差分が最小となる動き予測ブロックサイズを候補として適切に指定することができ、符号化効率を低下させない。

40

【 0 0 5 1 】

第 2 実施形態

上述した第 1 実施形態では、イントラ予測回路 4 1 において 16×16 イントラ予測モードを採用した場合を例示したが、本実施形態のイントラ予測回路 4 1 a では、 4×4 イントラ予測モードを採用する。

本実施形態の符号化装置は、イントラ予測回路 4 1 a およびブロックサイズ決定回路 4 2 a の処理が第 1 実施形態とは異なり、それ以外の処理は第 1 実施形態と同じである。

以下、本実施形態のイントラ予測回路 4 1 a およびブロックサイズ決定回路 4 2 a の処理を説明する。

【 0 0 5 2 】

50

〔イントラ予測回路41a〕

イントラ予測回路41aは、予め規定された複数の4×4イントラ予測モードのそれぞれを基に、フレームメモリ45から入力した画像データにマクロブロックMB（第5～第8の発明の第1のブロック）に対して4×4のブロックBLOCK（第5～第8の発明の第2のブロック）を単位としてイントラ予測符号を施して予測画像を生成し、当該予測画像データと原画像データS23との差分を検出する。

そして、イントラ予測回路41aは、上記複数のイントラ予測モードについてそれぞれ生成した上記差分のうち最小の差分に対応するイントラ予測モードを特定し、当該特定したイントラ予測モードIPMをブロックサイズ決定回路42aに出力する。

本実施形態では、イントラ予測モードとして4×4画素データのブロックBLOCKを単位として輝度信号についてイントラ予測符号化を行う4×4イントラ予測モードを採用した場合を説明する。

イントラ予測回路41aは、図7に示すように、4×4のマトリクス状に配設された画素データ「0」～「15」からなるブロックBLOCKを単位として予測画像の生成を行う。

4×4イントラ予測モードには、図8に示すように予測方向が異なる9つのモード「0」～「8」がある。

【0053】

以下、図8に示す各モードについて説明する。

図9は、イントラ予測の処理対象となる4×4のブロックBLOCKに属する画素データa～pと、当該ブロックBLOCKの周囲に位置するブロックの画素データA～Mとの位置関係を説明するための図である。

なお、画素データA～Mは、上記処理対象のブロックBLOCKと異なるピクチャあるいは異なるスライスに属する場合などに、「利用可能でない(unavailable)」であると判断される。

モード0：

モード0は、vertical（垂直）予測であり、図9に示す画素データA，B，C，Dの全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa～pの予測値を、画素データA，B，C，Dを用いて下記(7)のように生成する。

【0054】

【数7】

$$\begin{array}{ll}
 \mathbf{a, e, i, m :} & \mathbf{A} \\
 \mathbf{b, f, j, n :} & \mathbf{B} \\
 \mathbf{c, g, k, o :} & \mathbf{C} \\
 \mathbf{d, h, l, p :} & \mathbf{D}
 \end{array} \quad \dots(7)$$

【0055】

モード1：

モード1は、horizontal（水平）予測であり、図9に示す画素データI，J，K，Lの全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa～pの予測値を、画素データI，J，K，Lを用いて下記(8)のように生成する。

【0056】

【数8】

10

20

30

40

a, b, c, d :	I,	...(8)
e, f, g, h :	J,	
i, j, k, l :	K,	
m, n, o, p :	L.	

【 0 0 5 7 】

モード 2 :

モード 1 は、DC 予測であり、図 9 に示す画素データ A , B , C , D , I , J , K , L の
 全てが上記「利用可能」である場合に、イントラ予測回路 4 1 は、ブロック B L O C K の
 画素データ a ~ p の予測値を、画素データ A , B , C , D , I , J , K , L を用いて下記
 (9) のように生成する。

【 0 0 5 8 】

【数 9】

$$(A+B+C+D+I+J+K+L+4) \gg 3$$

...(9)

20

【 0 0 5 9 】

また、図 9 に示す画素データ A , B , C , D の全てが上記「利用可能」でない場合に、イ
 ントラ予測回路 4 1 は、ブロック B L O C K の画素データ a ~ p の予測値を、画素デー
 タ A , B , C , D を用いて下記 (1 0) のように生成する。

【 0 0 6 0 】

【数 10】

$$(I+J+K+L+2) \gg 2$$

...(10)

30

【 0 0 6 1 】

また、図 9 に示す画素データ I , J , K , L の全てが上記「利用可能」でない場合に、イ
 ントラ予測回路 4 1 は、ブロック B L O C K の画素データ a ~ p の予測値を、画素デー
 タ I , J , K , L を用いて下記 (1 1) のように生成する。

【 0 0 6 2 】

【数 11】

$$(A+B+C+D+2) \gg 2$$

...(11)

40

【 0 0 6 3 】

また、図 9 に示す画素データ A , B , C , D , I , J , K , L の全てが上記「利用可能」
 でない場合に、イントラ予測回路 4 1 は、ブロック B L O C K の画素データ a ~ p の予測
 値「128」を用いる。

【 0 0 6 4 】

モード 3 :

モード 3 は、D i a g o n a l _ D o w n _ L e f t 予測であり、図 9 に示す画素データ
 A , B , C , D , I , J , K , L , M の全てが上記「利用可能」である場合に適用される

。

50

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa～pの予測値を、画素データA, B, C, D, I, J, K, L, Mを用いて下記(12)のように生成する。

【0065】

【数12】

$$\begin{aligned}
 a: & \quad (A + 2B + C + 2) \gg 2 \\
 b, e: & \quad (B + 2C + D + 2) \gg 2 \\
 c, f, i: & \quad (C + 2D + E + 2) \gg 2 \\
 d, g, j, m: & \quad (D + 2E + F + 2) \gg 2 \\
 h, k, n: & \quad (E + 2F + G + 2) \gg 2 \\
 l, o: & \quad (F + 2G + H + 2) \gg 2 \\
 p: & \quad (G + 3H + 2) \gg 2
 \end{aligned}$$

...(12)

10

【0066】

モード4:

モード4は、Diagonal_Right予測であり、図9に示す画素データA, B, C, D, I, J, K, L, Mの全てが上記「利用可能」である場合に適用される。

20

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa～pの予測値を、画素データA, B, C, D, I, J, K, L, Mを用いて下記(13)のように生成する。

【0067】

【数13】

$$\begin{aligned}
 m: & \quad (J + 2K + L + 2) \gg 2 \\
 i, n: & \quad (I + 2J + K + 2) \gg 2 \\
 e, j, o: & \quad (M + 2I + J + 2) \gg 2 \\
 a, f, k, p: & \quad (A + 2M + I + 2) \gg 2 \\
 b, g, l: & \quad (M + 2A + B + 2) \gg 2 \\
 c, h: & \quad (A + 2B + C + 2) \gg 2 \\
 d: & \quad (B + 2C + D + 2) \gg 2
 \end{aligned}$$

...(13)

30

【0068】

モード5:

モード5は、Diagonal_Vertical_Right予測であり、図9に示す画素データA, B, C, D, I, J, K, L, Mの全てが上記「利用可能」である場合に適用される。

40

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa～pの予測値を、画素データA, B, C, D, I, J, K, L, Mを用いて下記(14)のように生成する。

【0069】

【数14】

a, j : $(M + A + 1) \gg 1$
b, k : $(A + B + 1) \gg 1$
c, l : $(B + C + 1) \gg 1$
d : $(C + D + 1) \gg 1$
e, n : $(I + 2M + A + 2) \gg 2$
f, o : $(M + 2A + B + 2) \gg 2$
g, p : $(A + 2B + C + 2) \gg 2$
h : $(B + 2C + D + 2) \gg 2$
i : $(M + 2I + J + 2) \gg 2$
m : $(I + 2J + K + 2) \gg 2$

10

...(14)

【0070】

モード6 :

モード6は、Horizontal_Down予測であり、図9に示す画素データA, B, C, D, I, J, K, L, Mの全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa~pの予測値を、画素データA, B, C, D, I, J, K, L, Mを用いて下記(15)のように生成する。

20

【0071】

【数15】

a, g : $(M + I + 1) \gg 1$
b, h : $(I + 2M + A + 2) \gg 2$
c : $(M + 2A + B + 2) \gg 2$
d : $(A + 2B + C + 2) \gg 2$
e, k : $(I + J + 1) \gg 1$
f, l : $(M + 2I + J + 2) \gg 2$
i, o : $(J + K + 1) \gg 1$
j, p : $(I + 2J + K + 2) \gg 2$
m : $(K + L + 1) \gg 1$
n : $(J + 2K + L + 2) \gg 2$

30

...(15)

40

【0072】

モード7 :

モード7は、Vertical_Left予測であり、図9に示す画素データA, B, C, D, I, J, K, L, Mの全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路41は、ブロックBLOCKの画素データa~pの予測値を、画素データA, B, C, D, I, J, K, L, Mを用いて下記(16)のように生成する。

【0073】

【数16】

a : $(A + B + 1) \gg 1$
b, i : $(B + C + 1) \gg 1$
c, j : $(C + D + 1) \gg 1$
d, k : $(D + E + 1) \gg 1$
l : $(E + F + 1) \gg 1$
e : $(A + 2B + C + 2) \gg 2$
f, m : $(B + 2C + D + 2) \gg 2$
g, n : $(C + 2D + E + 2) \gg 2$
h, o : $(D + 2E + F + 2) \gg 2$
p : $(E + 2F + G + 2) \gg 2$
 ...(16)

10

【 0 0 7 4 】

モード 8 :

モード 8 は、Horizontal_Up 予測であり、図 9 に示す画素データ A, B, C, D, I, J, K, L, M の全てが上記「利用可能」である場合に適用される。

この場合に、イントラ予測回路 4 1 は、ブロック BLOCK の画素データ a ~ p の予測値を、画素データ A, B, C, D, I, J, K, L, M を用いて下記 (17) のように生成する。

20

【 0 0 7 5 】

【 数 1 7 】

a : $(I + J + 1) \gg 1$
b : $(I + 2J + K + 2) \gg 2$
c, e : $(J + K + 1) \gg 1$
d, f : $(J + 2K + L + 2) \gg 2$
g, i : $(K + L + 1) \gg 1$
h, j : $(K + 3L + 2) \gg 2$
k, l, m, n, o, p : L

30

...(17)

【 0 0 7 6 】

以下、イントラ予測回路 4 1 a の処理について説明する。

図 10 は、本実施形態のイントラ予測回路 4 1 a の処理を説明するためのフローチャートである。

40

以下、図 10 に示す各ステップについて説明する。

ステップ ST 3 1 :

イントラ予測回路 4 1 a は、処理対象となるマクロブロック MB を構成する 4 x 4 のブロック BLOCK の全てについて、上述したモード 0 ~ 8 の各々の 4 x 4 イントラ予測モードで予測画像データを生成する。

ステップ ST 3 2 :

イントラ予測回路 4 1 a は、ステップ ST 2 1 で生成した予測画像データと、原画像データ S 2 3 との差分を生成 (検出) する。

【 0 0 7 7 】

50

ステップ S T 3 3 :

イントラ予測回路 4 1 a は、全ての 4×4 のブロック B L O C K について、ステップ S T 3 2 で生成した差分が最小となるイントラ予測モードを特定する。

ステップ S T 3 4 :

イントラ予測回路 4 1 a は、全ての 4×4 のブロック B L O C K についてステップ S T 3 3 で特定したイントラ予測モード I P M をブロックサイズ決定回路 4 2 に出力する。

ステップ S T 3 5 :

イントラ予測回路 4 1 a は、ステップ S T 3 3 で特定したイントラ予測モードで生成した差分の合計である D I F と予測画像 P I とを選択回路 4 4 に出力する。

【 0 0 7 8 】

〔ブロックサイズ決定回路 4 2 a 〕

ブロックサイズ決定回路 4 2 a は、イントラ予測回路 4 1 a から入力したイントラ予測モード I P M を基に、動き予測・補償回路 4 3 における動き予測・補償処理に用いる動き予測ブロックサイズの単数または複数の候補 B S C を決定し、これを動き予測・補償回路 4 3 に出力する。

動き予測・補償回路 4 3 において採用可能な動き予測ブロックのサイズの種類は、図 4 を用いて前述したサイズである。

【 0 0 7 9 】

ブロックサイズ決定回路 4 2 a は、処理対象のマクロブロック M B を構成する全てのブロック B L O C K に関するイントラ予測回路 4 1 a から入力したイントラ予測モード I P M のそれぞれに対応する相関方向を特定し、特定した相関方向の数を基に、動き予測ブロックサイズの候補を決定する。

図 1 1 は、 4×4 イントラ予測モード I P M と、相関方向との対応関係を説明するための図である。

図 1 1 に示すように、イントラ予測回路 4 1 a において 4×4 イントラ予測モード I P M として前述したモード 1 , 6 , 8 が決定された 4×4 のブロック B L O C K は水平方向に相関がある。

また、イントラ予測回路 4 1 a において 4×4 イントラ予測モード I P M として前述したモード 0 , 5 , 7 が決定された 4×4 のブロック B L O C K は垂直方向に相関がある。

また、イントラ予測回路 4 1 a において 4×4 イントラ予測モード I P M として前述したモード 2 , 3 , 4 が決定された 4×4 のブロック B L O C K は水平および垂直方向のいずれにも相関がない。

【 0 0 8 0 】

図 1 2 は、本実施形態のブロックサイズ決定回路 4 2 a の処理を説明するための図である。

ステップ S T 4 1 :

ブロックサイズ決定回路 4 2 a は、処理対象のマクロブロック M B 内の全ての 4×4 のブロック B L O C K について、イントラ予測回路 4 1 a イントラ予測モード I P M を入力する。

ステップ S T 4 2 :

ブロックサイズ決定回路 4 2 a は、ステップ S T 4 1 で入力したイントラ予測モード I P M のそれぞれについて、図 1 1 を用いて前述した手法で水平方向に高い相関を持つイントラ予測モード I P M の数 $N_{h o r i z o n t a l}$ を特定する。

ステップ S T 4 3 :

ブロックサイズ決定回路 4 2 a は、ステップ S T 4 1 で入力したイントラ予測モード I P M のそれぞれについて、図 1 1 を用いて前述した手法で垂直方向に高い相関を持つイントラ予測モード I P M の数 $N_{v e r t i c a l}$ を特定する。

【 0 0 8 1 】

ステップ S T 4 4 :

ブロックサイズ決定回路 4 2 a は、ステップ S T 4 2 で特定した数 $N_{h o r i z o n t a l}$

10

20

30

40

50

1 が、ステップ S T 4 3 で特定した数 $N_{vertical}$ より大きいか否かを比較し、大きいと判断するとステップ S T 4 5 の処理に進み、そうでない場合にステップ S T 4 6 の処理に進む。

ステップ S T 4 5 :

ブロックサイズ決定回路 4 2 a は、動き予測ブロックサイズの候補として、図 4 に示すサイズ 16×8 および 8×4 を特定する。

なお、この場合に、ブロックサイズ決定回路 4 2 a は、ブロックサイズ候補データ B S C として、 16×16 , 16×8 , 8×8 , 8×4 , 4×4 のサイズを特定してもよい。

ステップ S T 4 6 :

ブロックサイズ決定回路 4 2 a は、動き予測ブロックサイズの候補として、図 4 に示すサイズ 8×16 および 4×8 を特定する。 10

なお、この場合に、ブロックサイズ決定回路 4 2 a は、ブロックサイズ候補データ B S C として、 16×16 , 8×16 , 8×8 , 4×8 , 4×4 のサイズを特定してもよい。

ステップ S T 4 7 :

ブロックサイズ決定回路 4 2 a は、ステップ S T 4 5 , S T 4 6 で特定したブロックサイズ候補データ B S C を動き予測・補償回路 4 3 に出力する。

【 0 0 8 2 】

本実施形態の符号化装置の動作例は、第 1 実施形態で説明した符号化装置 2 の動作例において、イントラ予測回路 4 1 およびブロックサイズ決定回路 4 2 の動作例を、上述したイントラ予測回路 4 1 a およびブロックサイズ決定回路 4 2 a の動作例に置き換えたものになる。 20

【 0 0 8 3 】

以上説明したように、本実施形態の符号化装置によっても、前述した第 1 実施形態の符号化装置 2 と同様の効果が得られる。

【 0 0 8 4 】

第 2 実施形態の変形例

図 1 2 に示すブロックサイズ決定回路 4 2 a の動作は、例えば、図 1 3 に示すものもよい。

図 1 3 において、ステップ S T 4 1 ~ S T 4 3 は、図 1 2 のステップ S T 4 1 ~ S T 4 3 と同じである。 30

ステップ S T 5 1 :

本変形例のブロックサイズ決定回路 4 2 b は、ステップ S T 4 2 で特定した数 $N_{horizontal}$ からステップ S T 4 3 で特定した数 $N_{vertical}$ を差し引いた値が予め規定したしきい値 T_h より大きいか否かを判断し、大きいと判断するとステップ S T 5 2 に進み、そうでない場合にはステップ S T 5 3 に進む。

ステップ S T 5 2 :

ブロックサイズ決定回路 4 2 b は、動き予測ブロックサイズの候補として、図 4 に示すサイズ 16×8 および 8×4 を特定する。

【 0 0 8 5 】

ステップ S T 5 3 :

ブロックサイズ決定回路 4 2 b は、ステップ S T 4 3 で特定した数 $N_{vertical}$ からステップ S T 4 2 で特定した数 $N_{horizontal}$ を差し引いた値が予め規定したしきい値 T_h より大きいか否かを判断し、大きいと判断するとステップ S T 5 4 に進み、そうでない場合にはステップ S T 5 5 に進む。 40

ステップ S T 5 4 :

ブロックサイズ決定回路 4 2 b は、動き予測ブロックサイズの候補として、図 4 に示すサイズ 8×16 および 4×8 を特定する。

ステップ S T 5 5 :

ブロックサイズ決定回路 4 2 b は、動き予測ブロックサイズの候補として、図 4 に示すサイズ 16×16 , 8×16 , 8×8 , 4×8 および 4×4 を特定する。 50

ステップ S T 5 6 :

ブロックサイズ決定回路 4 2 a は、ステップ S T 5 2 , S T 5 4 , S T 4 4 で特定したブロックサイズ候補データ B S C を動き予測・補償回路 4 3 に出力する。

本実施形態によっても第 2 実施形態と同様な効果が得られる。

【 0 0 8 6 】

本発明は上述した実施形態には限定されない。

例えば、上述した実施形態では、本発明の第 1 のブロックとして 1 6 × 1 6 画素のマクロブロック M B を例示したが、第 1 のブロックのサイズは任意である。

また、上述した実施形態では、第 1 の発明の第 2 のブロックおよび第 5 ~ 第 8 の発明の第 3 のブロックのサイズとして、図 4 に示す 8 種類の動き予測ブロックサイズを例示したが、その他のサイズを用いてもよい。 10

また、上述した実施形態では、イントラ予測モードとして、J V T で規定された 1 6 × 1 6 画素の輝度信号についてのイントラ予測モード、並びに 4 × 4 画素の輝度信号についてのイントラ予測モードを例示したが、それ以外のイントラ予測モードについても本発明は適用可能である。

【 0 0 8 7 】

【発明の効果】

以上説明したように、本発明によれば、従来に比べて小規模な構成で、動きベクトルを短時間で生成できるデータ処理装置を提供することができる。

また、本発明によれば、従来に比べて動きベクトルを短時間で生成できるデータ処理方法を提供することができる。 20

また、本発明によれば、従来に比べて小規模な構成で、画像データの符号化を短時間で行うことができる符号化装置を提供することができる。

また、本発明によれば、従来に比べて画像データの符号化を短時間で行うことができる符号化方法を提供することができる。

【図面の簡単な説明】

【図 1】図 1 は、本発明は、本発明の実施形態の通信システムの構成図である。

【図 2】図 2 は、図 1 に示す符号化装置の機能ブロック図である。

【図 3】図 3 は、図 2 に示すイントラ予測回路の動作例を説明するための図である。

【図 4】図 4 は、本実施形態の動き予測ブロックサイズを説明するための図である。 30

【図 5】図 5 は、図 2 に示すブロックサイズ決定回路の処理を説明するための図である。

【図 6】図 6 は、図 2 に示す動き予測・補償回路の動作例を説明するための図である。

【図 7】図 7 は、本発明の第 2 実施形態に係わる符号化装置で用いられる 4 × 4 ブロックを説明するための図である。

【図 8】図 8 は、本発明の第 2 実施形態に係わるイントラ予測回路のイントラ予測モードを説明するための図である。

【図 9】図 9 は、本発明の第 2 実施形態に係わるイントラ予測回路のイントラ予測モードを説明するための図である。

【図 1 0】図 1 0 は、本発明の第 2 実施形態に係わるイントラ予測回路の動作例を説明するためのフローチャートである。 40

【図 1 1】図 1 1 は、本発明の第 2 実施形態に係わるブロックサイズ決定回路の処理を説明するための図である。

【図 1 2】図 1 2 は、本発明の第 2 実施形態に係わるブロックサイズ決定回路の動作例を説明するためのフローチャートである。

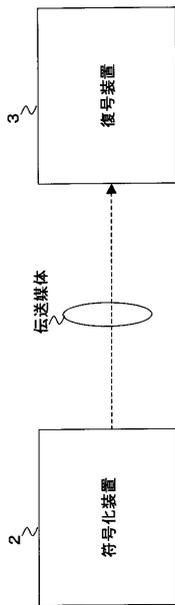
【図 1 3】図 1 3 は、本発明の第 2 実施形態に係わるブロックサイズ決定回路のその他の動作例を説明するためのフローチャートである。

【符号の説明】

1 ... 通信システム、 2 ... 符号化装置、 3 ... 復号装置、 2 2 ... A / D 変換回路、 2 3 ... 画面並べ替え回路、 2 4 ... 演算回路、 2 5 ... 直交変換回路、 2 6 ... 量子化回路、 2 7 ... 可逆符号化回路、 2 8 ... バッファ、 2 9 ... 逆量子化回路、 3 0 ... 逆直交変換回路、 3 1 ... フレー 50

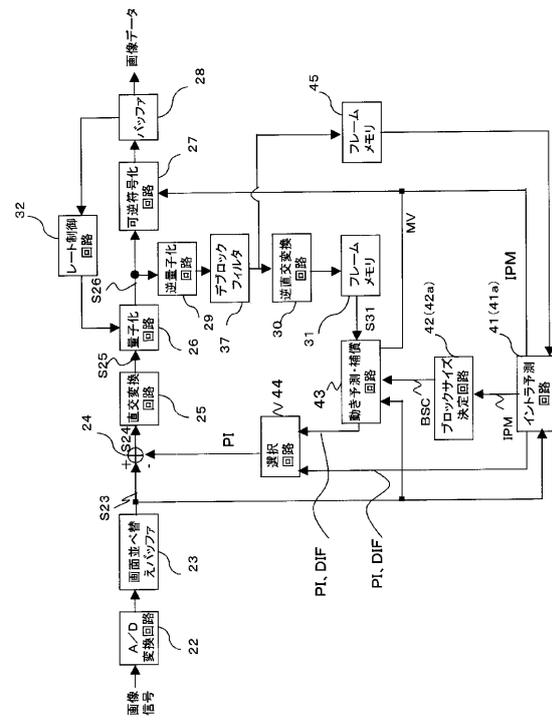
メモリ、32...レート制御回路、41, 41a...イントラ予測回路、42, 42a...ブロックサイズ決定回路、43...動き予測・補償回路、44...選択回路

【図1】



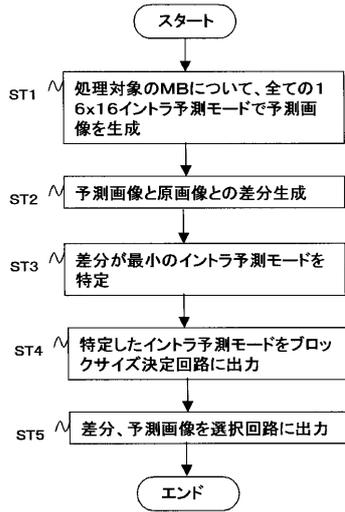
1

【図2】



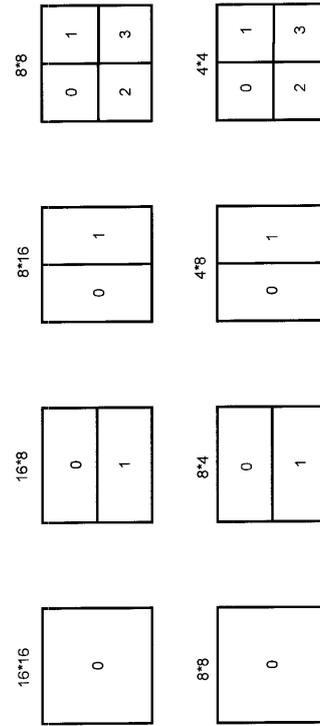
2

【 図 3 】



イントラ予測回路の処理(16x16)

【 図 4 】

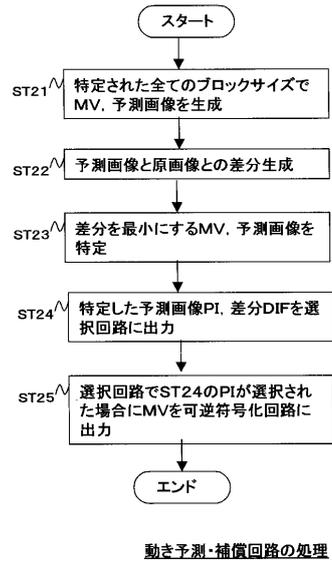


【 図 5 】

16x16イントラ予測モード	動き予測ブロックサイズの候補
モード1 (horizontal)	16x8, 8x4
モード0 (vertical)	8x16, 4x8
モード3 (plain) またはモード2 (DC)	16x16, 8x8, 4x4

ブロックサイズ決定回路の処理(16x16)

【 図 6 】



動き予測・補償回路の処理

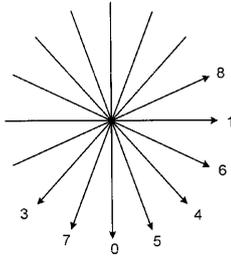
【 図 7 】

0	1	4	5
2	3	6	7
8	9	12	13
10	11	14	15

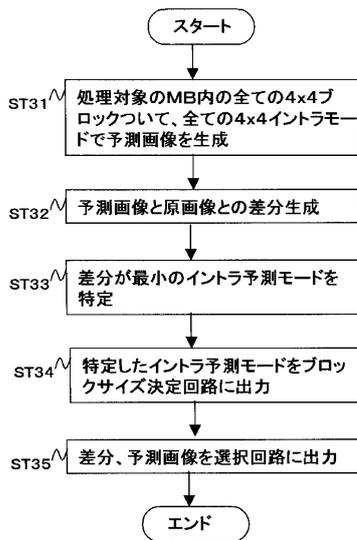
【 図 9 】

M	A	B	C	D	E	F	G	H
I	a	b	c	d				
J	e	f	g	h				
K	i	j	k	l				
L	m	n	o	p				

【 図 8 】



【 図 10 】

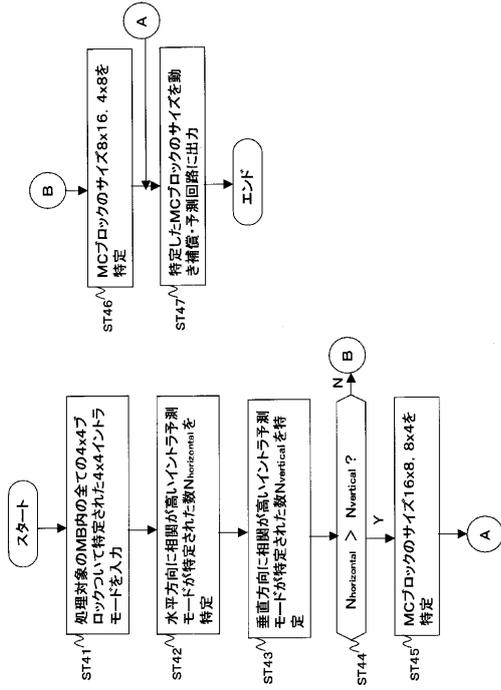


イントラ予測回路の処理(4x4)

【 図 11 】

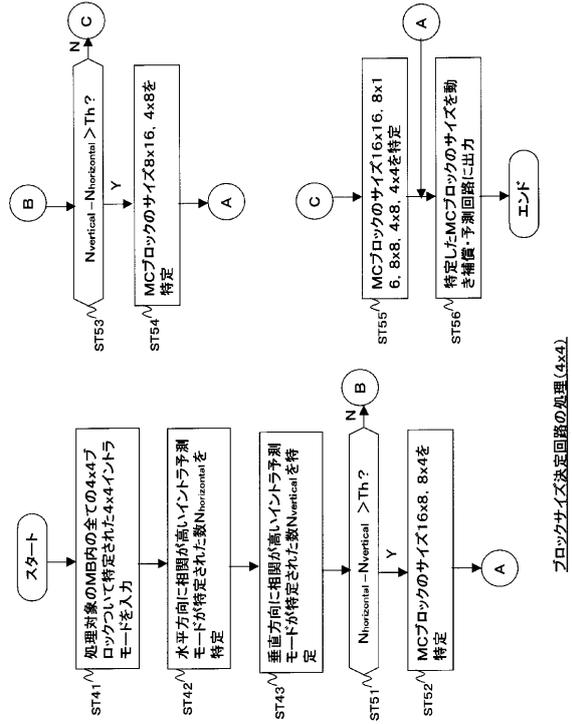
相関方向	4x4イントラ予測モード
水平	モード1 (horizontal)
	モード6 (horizontal_down)
	モード8 (horizontal_up)
垂直	モード0 (vertical)
	モード5 (vertical_right)
	モード7 (vertical_left)
水平、垂直のいずれでもない	モード2 (DC)
	モード4 (diagonal_down_right) モード3 (diagonal_down_left)

【図 1 2】



ブロックサイズ決定回路の処理(4x4)

【図 1 3】



ブロックサイズ決定回路の処理(4x4)