



(12) 发明专利

(10) 授权公告号 CN 101171748 B

(45) 授权公告日 2010.05.19

(21) 申请号 200680015041.1

(51) Int. Cl.

(22) 申请日 2006.05.25

H03H 11/24 (2006.01)

(30) 优先权数据

(56) 对比文件

166465/2005 2005.06.07 JP

JP 8-222994 A, 1996.08.30, 全文.

(85) PCT申请进入国家阶段日

JP 9-69421, 1997.03.11, 全文.

2007.11.02

US 5300834 A, 1994.04.05, 全文.

(86) PCT申请的申请数据

CN 1441478 A, 2002.02.26, 全文.

PCT/JP2006/310432 2006.05.25

审查员 刘清泉

(87) PCT申请的公布数据

W02006/132090 JA 2006.12.14

(73) 专利权人 索尼株式会社

地址 日本东京

(72) 发明人 伊藤康一

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 杜娟

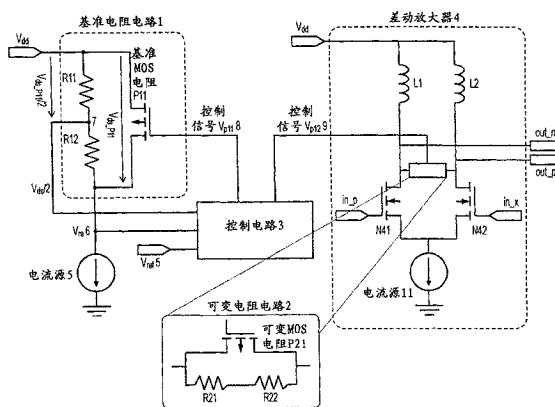
权利要求书 1 页 说明书 12 页 附图 4 页

(54) 发明名称

电阻电路

(57) 摘要

即使当可变MOS电阻的漏-源电压与基准MOS电阻的漏-源电压不相同也可有利地实现作为可变电阻的操作。参考栅电压 V_{p11} 控制可变MOS电阻的栅电压 V_{p12} ，所述栅电压 V_{p11} 被控制为便于将基准MOS电阻中产生的电压控制为等于基准电压。将电阻在基准MOS电阻的漏极和源极之间与该基准MOS电阻并联连接，所述电阻包括串联连接的具有相同电阻值的电阻体 R_{11} 和 R_{12} 。在具有串联连接电阻体的电阻的中点处检测基准MOS电阻的漏-源电压 V_{ds} 的一半。通过从基准MOS电阻的栅电压 V_{p11} 中减去 $V_{ds}/2$ 得到可变电阻的栅电压 V_{p12} 。



1. 一种电阻电路,包含:

基准 MOS 电阻;

可变 MOS 电阻;

第一控制装置,用于控制所述基准 MOS 电阻的栅电压以便将所述基准 MOS 电阻的电阻值控制为常数;和

电压检测装置,用于检测所述基准 MOS 电阻的漏-源电压的二分之一;

其特征在于,该电阻电路还包括第二控制装置,用于基于由所述电压检测装置检测到的所述基准 MOS 电阻的漏-源电压的二分之一和受所述第一控制装置控制的所述基准 MOS 电阻的栅电压来供应所述可变 MOS 电阻的栅电压,从而控制可变电阻。

2. 根据权利要求 1 所述的电阻电路,其中所述第一控制装置包括:用于检测所述基准 MOS 电阻中产生的电压的装置,以及用于控制所述基准 MOS 电阻中产生的电压以使其与预定基准电压相同的装置。

3. 根据权利要求 1 所述的电阻电路,其中所述电压检测装置包括在所述基准 MOS 电阻的漏极和源极之间与所述基准 MOS 电阻并联连接的电阻单元,所述电阻单元包括两个串联连接的具有相同电阻值的电阻,并且其中在具有串联连接的所述电阻的所述电阻单元的中点处检测所述基准 MOS 电阻的漏-源电压的二分之一。

4. 根据权利要求 1 所述的电阻电路,其中所述基准 MOS 电阻和所述可变 MOS 电阻是 pMOS 型或者 nMOS 型。

5. 根据权利要求 1 所述的电阻电路,还包括第二电压检测装置,其用于检测所述可变 MOS 电阻的漏-源电压的二分之一,

其中所述第二控制装置通过供应一个可变电压作为所述可变 MOS 电阻的栅电压来控制可变电阻,所述可变电压是通过从受所述第一控制装置控制的所述基准 MOS 电阻的栅电压中减去由所述电压检测装置检测到的所述基准 MOS 电阻的漏-源电压的二分之一,并加上由所述第二电压检测装置检测到的所述可变 MOS 电阻的漏-源电压的二分之一而得到的。

6. 根据权利要求 5 所述的电阻电路,其中所述第二电压检测装置包括在所述可变 MOS 电阻的漏极和源极之间与所述可变 MOS 电阻并联连接的电阻单元,所述电阻单元包括两个串联连接的具有相同电阻值的电阻,并且其中在具有串联连接的所述电阻的所述电阻单元的中点处检测所述可变 MOS 电阻的漏-源电压的二分之一。

7. 一种负载电路,包含权利要求 1 中所述的可变 MOS 电阻。

8. 一种差动放大器电路,其中在所述差动放大器电路的输出端之间插入有权利要求 1 中所述的可变 MOS 电阻作为输出负载。

9. 一种通信设备,其中权利要求 1 中所述的可变 MOS 电阻被实施为发送放大器和接收放大器中至少一个的内部的负载电阻。

电阻电路

技术领域

[0001] 本发明涉及用于将电阻值控制为所需电阻值的电阻电路,更具体的,涉及一种通过控制 MOS 晶体管的栅电压来可变地控制 MOS 电阻的电阻电路。

[0002] 更具体地,本发明涉及一种电阻电路,其中设置有采用 MOS 电阻的基准电阻电路,该电路控制 MOS 的栅电压以便将基准电阻电路中产生的电压控制为与基准电压相同(即将基准电阻电路的电阻值控制为常数),并且参照基准电阻电路中 MOS 的栅电压,控制包括 MOS 电阻的可变电阻电路中 MOS 的栅电压,以便跟随基准电阻电路中的 MOS 电阻的电阻值。具体地,本发明涉及用于实现如下操作的电阻电路:即使在可变 MOS 电阻的漏-源电压与基准 MOS 电阻的漏-源电压不相同,也允许可变 MOS 电阻在电阻值方面跟随基准 MOS 电阻。

背景技术

[0003] 在半导体集成电路(IC)中实现了具有包括开关、振荡、放大等功能的许多晶体管元件。具有包含三个层的 MOS 结构的晶体管可以表示为场效应晶体管(FET)的代表性例子,这三个层包括金属层、氧化硅膜层、和硅半导体层。采用 n 型半导体衬底的 MOSFET 被称为 pMOS。采用 p 型半导体衬底的 MOSFET 被称为 nMOS。

[0004] 场效应晶体管具有三个电极,包括源极、漏极和栅极。MOS 晶体管具有如下电流-电压特性:在源极和衬底电极接地并且向漏极施加恒定电压 V_{ds} 的状态下,如果栅电压 V_{gs} 增加至大于或等于阈值电压 V_{th} ,则在源区和漏区之间的衬底表面上产生沟道,并且漏电流 I_d 流过。通过利用这些特性可将 MOS 晶体管视为具有 MOS 电阻 $R = V_{ds}/I_d$ 的电阻单元。

[0005] 这里,MOS 的三极管区域中的漏电流 I_d 和漏-源电压 V_{ds} 可用下面给出的方程表示(例如参见非专利文献 1)。

$$[0006] \quad I_d = \mu C_{ox} \frac{W}{L} \left[(V_{gs} - V_{th}) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \quad \dots (1)$$

[0007] 这里,如果漏-源电压 V_{ds} 足够小并且假定 $V_{ds} \ll 2(V_{gs} - V_{th})$,则可通过利用下面所给的表达式(2)来近似漏电流 I_d 。

$$[0008] \quad I_d \approx \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th}) V_{ds} \quad \dots (2)$$

[0009] 因此,可以通过下面给出的方程(3)并利用该近似表达式来表示三极管区域中的 MOS 电阻 $R = V_{ds}/I_d$ 。在该情况下的 MOS 电阻 R 不依赖于漏-源电压 V_{ds} ,并且可以通过栅电压 V_{gs} 来控制电阻值。

$$[0010] \quad R = \frac{V_{ds}}{I_d} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})} \quad \dots (3)$$

[0011] 相反,如果不满足条件 $V_{ds} \ll 2(V_{gs} - V_{th})$,则 MOS 电阻 R 依赖于漏-源电压 V_{ds} ,从而 MOS 电阻 R 可由下面所给的方程(4)表示。在该情况下,栅电压 V_{gs} 不再控制 MOS 电阻。

$$[0012] \quad R = \frac{V_{ds}}{I_d} = \frac{1}{\mu C_{ox} \frac{W}{L} \left(V_{gs} - V_{th} - \frac{1}{2} V_{ds} \right)} \quad \dots (4)$$

[0013] 这里,需要使漏-源电压 V_{ds} 减少或者使栅电压 V_{gs} 增加,以便满足关于 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 。需要使电阻值减少或使电阻电路的电流减少,以便减少漏-源电压 V_{ds} ;然而,出现了关于电阻值精确度的缺点。此外,如果保持大的栅电压 V_{gs} ,则难以实现可在宽范围上变化的可变电阻值,因为不能大量地改变栅电压 V_{gs} 。因此,使用根据由方程 (3) 所给出的近似表达式的 MOS 电阻具有技术问题。

[0014] 另外, MOS 电阻具有其它技术问题:元件与元件的差异和对温度的敏感性。因此,下面的设计方法被广泛采用。该方法包括:设置采用 MOS 电阻的基准电阻电路;控制 MOS 的栅电压以使得基准电阻电路中产生的电压被控制为与基准电压相同,即,基准电阻电路的电阻值被控制为常数;以及参照基准电阻电路中的 MOS 的栅电压,控制包括 MOS 电阻的可变电阻电路中的 MOS 的栅电压。

[0015] 例如,专利文献 1 中所述的可变电阻电路被配置为使得通过将充当可变 MOS 电阻的晶体管 M1 的栅电压提供给充当基准 MOS 电阻的晶体管 M2,使每个 MOS 电阻被控制为具有相同的电阻值。在可变电阻电路中,将充当基准 MOS 电阻的晶体管 2 中产生的漏-源电压输入到 OP 放大器 7 的正极端,并将施加给电阻 R_e 的电压输入到其负极端。晶体管 M2 的栅电压被控制为使得在这些电压之间不存在电势差,由此基准 MOS 电阻的电阻值被控制为与 R_e 相同(例如,参见专利文献 1 的图 1)。

[0016] 在包括这样的基准 MOS 电阻和可变 MOS 电阻的可变电阻电路中,需要通过使漏-源电流 I_d 流过来检测基准 MOS 电阻的漏极与源极之间的电势 V_{ds} ,这是因为需要对基准 MOS 电阻的电阻值进行控制。

[0017] 然而,如果因为提供漏-源电流 I_d 而使 V_{ds} 变大,则诸如表达式 (2) 的近似表达式不再成立。因此,无法满足方程 (3)。在该情况下, MOS 电阻受漏-源电压 V_{ds} 影响;然而,并非在每一种情形下在基准 MOS 电阻和可变 MOS 电阻处都产生相同的漏-源电压。因此,即使向可变 MOS 电阻施加与基准 MOS 电阻的栅电压相同的栅电压,也不能保证可变 MOS 电阻具有与基准 MOS 电阻相同的电阻值。即,不能为可变电阻电路获得期望的工作特性。

[0018] 另外,两个 MOS 电阻的漏-源电压 V_{ds} 必须相同以便改善可变 MOS 电阻相对于基准 MOS 电阻的电阻值跟随能力。在该情况下,必须使电流流过可变 MOS 电阻;然而,在低电压工作时存在失真、电力消耗和输出电压方面的缺点。然而,在例如使用电阻作为差动放大器的负载的情况下,通常希望可变 MOS 电阻中不存在对于漏-源电压 V_{ds} 的电势。

[0019] [专利文献 1]

[0020] 日本未审专利申请公开 No. 2003-204247,图 1。

[0021] [非专利文献 1]

[0022] Behzad Razavi, "Analog CMOS Shuseki-kairo no Sekkei Kiso-hen"

发明内容

[0023] 本发明要解决的问题

[0024] 本发明的一个目的是提供一种优异的电阻电路,该电阻电路能够通过控制 MOS 晶

体管的栅电压来有利地可变控制 MOS 电阻。

[0025] 本发明的另一个目的是提供一种优异的电阻电路,其中设置采用 MOS 电阻的基准电阻电路,该基准电阻电路能够控制 MOS 的栅电压以便将基准电阻电路中产生的电压控制为与基准电压相同(即,将基准电阻电路的电阻值控制为常数),并且通过参考基准电阻电路中的 MOS 的栅电压,控制包括 MOS 电阻的可变电阻电路中的 MOS 的栅电压。

[0026] 本发明的另一个目的是提供一种优异的电阻电路,该电路可在可变 MOS 电阻中有利地实现如下操作:即使当可变 MOS 电阻与基准 MOS 电阻不具有相同的漏-源电压时,也可跟随基准 MOS 电阻的电阻值。

[0027] 解决问题的方式

[0028] 考虑到上述问题而做出本发明,并且本发明提供了一种电阻电路,该电阻电路包括:基准 MOS 电阻;可变 MOS 电阻;第一控制装置,用于控制所述基准 MOS 电阻的栅电压以便将所述基准 MOS 电阻的电阻值控制为常数;电压检测装置,用于检测出所述基准 MOS 电阻的漏-源电压的二分之一;和第二控制装置,用于通过提供一个电压作为可变 MOS 电阻的栅电压来控制可变电阻,所述电压是通过从第一控制装置所控制的基准 MOS 电阻的栅电压中减去由电压检测装置检测到的基准 MOS 电阻的漏-源电压的二分之一而得到。

[0029] 本发明涉及采用 MOS 电阻的可变电阻电路。具体地,该可变电阻电路可被配置为控制基准 MOS 电阻的栅电压以便将基准 MOS 电阻处产生的电压控制为与基准电压相同(即,将基准 MOS 电阻的电阻值控制为常数),并且参考基准 MOS 电阻的栅电压,控制可变 MOS 电阻的栅电压。该基准 MOS 电阻和可变 MOS 电阻可以是 pMOS 型或者 nMOS 型。

[0030] 这里,如果因为提供漏-源电流 I_d 而使 V_{ds} 变大,则 MOS 电阻 R 的(上述)近似表达式不再成立,并且 MOS 电阻变得受漏-源电压 V_{ds} 的影响。在该情况下,存在如下问题:即使向可变 MOS 电阻施加与基准 MOS 电阻相同的栅电压,也不能保证基准 MOS 电阻和可变 MOS 电阻具有相同的电阻值,这是因为并非在每一种情形下在基准 MOS 电阻和可变 MOS 电阻中都产生相同的漏-源电压。

[0031] 因此,根据本发明的电阻电路被设计为检测基准 MOS 电阻的漏-源电压的二分之一,同时基准 MOS 电阻的栅电压被控制为使得基准 MOS 电阻的电阻值被控制为常数,并且被设计为提供通过从基准 MOS 电阻的栅电压中减去基准 MOS 电阻的漏-源电压二分之一而得到的电压,来控制可变电阻。这里,得到的电压用作可变 MOS 电阻的栅电压。

[0032] 这允许根据本发明的电阻电路在没有与 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制的情况下控制可变 MOS 电阻。另外,不再需要将可变 MOS 电阻和基准 MOS 电阻控制为具有相同的漏-源电压。

[0033] 这里,第一控制装置可以包括用于检测在基准 MOS 电阻中产生的电压的装置,以及用于将在基准 MOS 电阻中产生的电压控制为等于预定基准电压的装置。

[0034] 电压检测装置可以包括基准 MOS 电阻的漏极和源极之间的与基准 MOS 电阻并联连接的电阻单元,该电阻单元具有两个串联连接的相同电阻值的电阻。因此,可以在具有所述串联连接电阻的所述电阻单元的中点处检测到基准 MOS 电阻的漏-源电压的二分之一。

[0035] 在上述的电路配置中,假定可变 MOS 电阻的漏-源电压为 0V。当然,即使当可变 MOS 电阻的漏极和源极之间存在电势差时,也可以类似地实现电阻值跟随能力。在该情况下,该电阻电路可进一步包括第二个电压检测装置,用于检测可变 MOS 电阻的漏-源电压的

二分之一。该第二控制装置提供充当可变 MOS 电阻 P 的栅电压的电压, 由此控制电阻值, 所述电压是通过从所述基准 MOS 电阻的栅电压中减去所述基准 MOS 电阻的漏 - 源电压的二分之一, 并加上所述可变 MOS 电阻的漏 - 源电压的二分之一而得到的。

[0036] 可以采用根据本发明的电阻电路来配置例如负载电路。通过在输出端之间插入这样的负载电路作为输出负载, 可以实现差动放大器电路。此外, 这种负载电路可被实施为通信设备中的发送放大器或接收放大器内的负载电阻。

[0037] 优点

[0038] 本发明提供了一种优异的电阻电路, 其中设置有采用 MOS 电阻的基准电阻电路, 该基准电阻电路可控制 MOS 的栅电压以使得基准电阻电路中产生的电压被控制为与基准电压相同 (即, 将基准电阻电路的电阻值控制为常数), 并且可以有利地参考基准电阻电路中的 MOS 的栅电压, 控制包括 MOS 电阻的可变电阻电路中的 MOS 的栅电压。

[0039] 如果不存在与 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制并且 MOS 在三极管区域内工作, 则根据本发明的电阻电路可实现作为可变电阻的操作。

[0040] 根据本发明的电阻电路可以通过增加基准 MOS 电阻的漏 - 源电压 V_{ds} 来改善其精确度, 因为不存在与 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制。漏 - 源电压 V_{ds} 的增加可以降低来自恒流源的电流并降低电力消耗, 所述恒流源向 MOS 电阻提供漏电流 I_d 。然而, 由于可以大量地改变栅电压 V_{gs} , 因此可以实现可在宽范围上改变的可变电阻值。

[0041] 即使当可变 MOS 电阻末端的直流电压为 0V 时, 根据本发明的电阻电路也是可用的, 因为可变 MOS 电阻和基准 MOS 电阻不必具有相同的漏 - 源电压 V_{ds} , 由此根据本发明的电阻电路可用作差动放大器的负载。此外, 可以以低电力消耗产生低于基准 MOS 电阻的电阻值的可变 MOS 电阻的电阻值。

[0042] 从基于下面的本发明的实施方案和附图的详细说明, 本发明的其它目的、特性和优点将变得显而易见。

附图说明

[0043] 图 1 是显示根据本发明实施方案的电阻电路结构的图。

[0044] 图 2 是显示控制电路 3 的内部结构的框图。

[0045] 图 3 是显示基准电阻电路 1 的示例应用的图。

[0046] 图 4 是显示假定可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 存在时电阻电路的示例结构的图。

[0047] 图 5 是显示控制电路 3' 的内部结构的框图。

[0048] 图 6 是显示无线通信设备的示例硬件结构的图。

[0049] 附图标记

[0050] 1 基准电阻电路

[0051] 2 可变电阻电路

[0052] 3 控制电路

[0053] 4 差动放大器

[0054] 5, 11 恒流源

[0055] 31, 32 可变电压源

- [0056] 34, 35 运算放大器
- [0057] 37 减法器
- [0058] 101 天线
- [0059] 102 天线开关
- [0060] 103 接收放大器
- [0061] 104 解调器
- [0062] 105 信号处理器
- [0063] 106 调制器
- [0064] 107 发送放大器
- [0065] 108 本地振荡器

具体实施方式

[0066] 下面将参照附图描述本发明的实施方案。

[0067] 本发明涉及采用 MOS 电阻的可变电阻电路。具体地,基准 MOS 电阻的栅电压被控制为使得该基准 MOS 电阻处产生的电压被控制为与基准电压相同(即,基准 MOS 电阻的电阻值被控制为常数),并且参考基准 MOS 电阻的栅电压来控制可变 MOS 电阻的栅电压。

[0068] 如果由于提供漏-源电流 I_d 而使 V_{ds} 变大,则对于 MOS 电阻的(上述)近似表达式不再成立并且 MOS 电阻变得受漏-源电压 V_{ds} 影响。因此存在如下问题:在采用 MOS 电阻的电阻电路中,即使向可变 MOS 电阻与基准 MOS 电阻添加相同的栅电压,也不能保证可变 MOS 电阻的电阻值和基准 MOS 电阻的电阻值相同。这是因为并非在每一种情形下在基准 MOS 电阻和可变 MOS 电阻中都产生相同的漏-源电压。

[0069] 相反,根据本发明的电阻电路被设计为检测基准 MOS 电阻的漏-源电压的二分之一,从基准 MOS 电阻的栅电压中减去该二分之一的漏-源电压,提供所得电压作为可变 MOS 电阻的栅电压,并且控制该可变电阻,同时将基准 MOS 电阻的栅电压被控制为使得基准 MOS 电阻的电阻值被控制为常数。

[0070] 在根据本发明的电阻电路中,可以在没有与对于 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制的情况下控制可变 MOS 电阻,此外,可变 MOS 电阻和基准 MOS 电阻的漏-源电压不必相同。下面对此进行说明。

[0071] 图 1 显示了根据本发明一个实施例的电阻电路的结构。所显示的电阻电路包括:基准电阻电路 1,其具有基准 MOS 电阻 P11;可变电阻电路 2,其具有可变 MOS 电阻 P21;控制电路 3,其控制 MOS 电阻 P11 和 P21 中每一个的栅电压;用于基准电阻电路 1 的电流源 5;和用于可变电阻电路 2 的电流源 11。图 1 显示的结构中,可变电阻控制电路 3 和受控的可变电阻电路 2 连接到差动放大器 4。

[0072] 通过控制电路 3 控制基准电阻电路 1 中的基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 以使得产生的电压被控制为与预定的基准电压 V_{ref} 相同,即基准 MOS 电阻 P11 的电阻值被控制为常数。具有串联连接的两个相同电阻 R11 和 R12 的电阻单元在基准 MOS 电阻 P11 的漏极和源极之间与该基准 MOS 电阻 P11 并联连接。可以从串联连接的电阻 R11 和 R12 之间的中点得到作为基准 MOS 电阻 P11 的漏-源电压 V_{ds_p11} 的二分之一的电势。

[0073] 可变电阻电路 2 具有类似于基准电阻电路 1 结构的结构。具有串联连接的两个相

同电阻 R21 和 R22 的电阻单元在可变 MOS 电阻 P21 的漏极和源极之间与该可变 MOS 电阻 P21 并联连接。在图 1 所示的示例中,可变电阻电路 2 通过插入于差动放大器 4 的输出 out_p 与 out_n 之间而作为输出负载工作。差动放大器 4 的输出 out_p 和 out_n 经由扼流线圈 L1 和 L2 分别与电源 V_{dd} 相连,由此以直流 (DC) 方式将可变电阻电路 2 的末端控制在相同电势。

[0074] 向控制电路 3 输入电压 V_r 、电压 $V_{ds}/2$ 、和基准电压 V_{ref} 。电压 V_r 是在以附图标记 6 表示的检测点处得到的电压,该电压在基准电阻电路 1 中的 MOS 电阻 P11 处产生。电压 $V_{ds}/2$ 是从串联连接的电阻 R11 和 R12 之间的以附图标记 7 表示的中点 7 得到的电压,该电压是漏-源电压 $V_{ds,p11}$ 的二分之一。基准电压 V_{ref} 由附图标记 5 表示。控制电路 3 产生分别用于控制基准电阻电路 1 和可变电阻电路 2 的控制信号 8 和 9。控制信号 8 的电势被显示为 V_{p11} ,并且被输入作为基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$ 。控制信号 9 的电势显示为 V_{p21} ,并且被输入作为可变 MOS 电阻 P21 的栅电压 $V_{gs,p21}$ 。

[0075] 控制电路 3 被设计为控制栅电压 $V_{gs,p11}$ 以使得基准电阻电路 1 中的基准 MOS 电阻 P11 处产生的电压 V_r 被控制为与基准电压 V_{ref} 相同 (即基准 MOS 电阻 P11 的电阻值被控制为常数)。控制电路 3 还被设计为参考基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$ 控制可变电阻电路 2 中的可变 MOS 电阻 P21 的栅电压 $V_{gs,p21}$ 。具体地,检测基准 MOS 电阻 P11 的漏-源电压 $V_{ds,p11}$ 的二分之一,并将其从基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$ 中减去,将所得电压提供为可变 MOS 电阻 P21 的栅电压 $V_{gs,p21}$,由此控制可变 MOS 电阻 P21 的电阻值。

[0076] 图 2 显示了控制电路 3 的内部结构。将基准电阻电路 1 中的基准 MOS 电阻 P11 处产生的电压 V_r 与运算放大器 34 处的基准电压 V_{ref} 进行比较。比较结果充当用于控制可变电压源 32a 和 32b 的信号。可变电压源 32a 和 32b 是相同的可变电压源,并且跨每个电压源 32a 和 32b 的末端产生相同的电势。可变电压源 32 处产生的电压 $V_{ds}/2'$ 是从以附图标记 36 表示的检测点获得的。电压 $V_{ds}/2'$ 和电压 $V_{ds}/2$ 被输入到运算放大器 35,所述电压 $V_{ds}/2$ 是从串联连接的电阻 R11 和 R12 之间的中点 7 获得的。运算放大器 35 的比较结果充当控制可变电压源 31 的信号。

[0077] 控制电路 3 包括两个输出通道,一个用于基准电阻电路 1 的控制信号 8 而另一个用于可变电阻电路 2 的控制信号 9。施加给基准电阻电路 1 的控制信号 8 的电势 V_{p11} 是可变电压源 31 与可变电压源 32a 的电势之和,并且将基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$ 控制为使得基准电阻电路 1 中产生的电压 $V_{ds,p11}$ 被控制为与基准电压相同 (即,基准电阻电路 1 的电阻值被控制为常数)。施加给可变电阻电路 2 的控制信号 9 的电势 V_{p21} 是可变电压源 32b 的电压。电势 V_{p21} 是通过从基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$ 中减去漏-源电压 $V_{ds,p11}$ 的二分之一得到的电压,并且其控制可变 MOS 电阻 P21 的栅电压 $V_{gs,p21}$ 。

[0078] 接下来,将描述图 1 和 2 中所示的电阻电路中发生的操作。

[0079] 恒定电流 I 从恒流源 5 流向基准电阻电路 1。这里,在检测点 6 处检测到基准电阻电路 1 中产生的电势 V_r ,并且该电势 V_r 被输入到控制电路 3。此外,以附图标记 5 表示的基准电压 V_{ref} 也被输入到控制电路 3。

[0080] 控制电路 3 利用控制信号 8 的电势 V_{p11} 来控制基准电阻电路 1 中的基准 MOS 电阻 P11 的栅电压 $V_{gs,p11}$,以使得基准电阻电路 1 中产生的电压 V_r 被控制为与基准电压 V_{ref} 相同,由此改变基准 MOS 电阻 P11 的电阻值 R_{p11} 。如果假定恒流源或基准电压不因过程展宽

(processspread) 或温度敏感性而变化,则基准电阻电路 1 的电阻值在每一种情形下都为常数。电阻值是参考 V_{dd} 的 V_r/I 。

[0081] 另外,控制电路 3 利用控制信号 9 的电势 V_{p21} 控制可变电阻电路 2 中的可变 MOS 电阻 P21 的栅电压 V_{gs_p21} ,由此改变其电阻值 R_{p21} 。通过控制电路 3 控制电阻值 R_{p21} 以便跟随基准 MOS 电阻 P11 的电阻值 R_{p11} 。

[0082] 这里,将描述控制信号 8 的电势 V_{p11} 和控制信号 9 的电势 V_{p21} 。电势 V_{p11} 对应于基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 。如果电阻的近似表达式 $V_{ds} \ll 2(V_{gs} - V_{th})$ 在基准 MOS 电阻 P11 处未被充分满足,则基于方程 (4) 得到关于栅电压 V_{gs_p11} 的下述方程 (5)。

$$[0083] \quad V_{gs_p11} = \frac{1}{R_{p11}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} + \frac{1}{2} V_{ds_p11} \quad \dots (5)$$

[0084] 方程 (5) 示出作为用于电阻调节的控制信号 8 的电势 V_{p11} 的栅电压 V_{gs_p11} 依赖于漏 - 源电压 V_{ds_p11} 。

[0085] 下面关注于可变电阻电路 2。在可变 MOS 电阻 P21 的电阻值 R_{p21} 与基准 MOS 电阻 P11 的电阻值 R_{p11} 同步从而相同的情况下,基准 MOS 电阻 P11 的漏 - 源电压 V_{ds_p11} 必须与可变 MOS 电阻的漏 - 源电压 V_{ds_p21} 相同,否则不能精确地拷贝电阻值。

[0086] 然而,如果可变电阻电路 2 作为差动放大器 4 的负载,如图 1 所示,则没有向基准电阻电路 1 和可变电阻电路 2 提供相同电势。如果向可变电阻电路提供相同电势,则不利地影响电流消耗。此外,放大器的供电减少,从而不利地影响增益和失真

[0087] 这里,如果假定可变 MOS 电阻 P21 的漏极和源极之间的电势为 0V,则仅需要方程 (6) 中所示的栅电压 V_{gs_p21} 的电势是待提供给可变 MOS 电阻 P21 的控制信号 9,以便将可变 MOS 电阻 P21 控制为具有与基准 MOS 电阻 P11 相同的电阻值。

$$[0088] \quad V_{gs_p21} = \frac{1}{R_{p21}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} \quad \dots (6)$$

[0089] 通过从方程 (5) 所示的基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 中减去作为方程 (5) 右侧第三项的基准 MOS 电阻 P11 的漏 - 源电压 V_{ds_p11} 的二分之一获得方程 (6)。方程 (6) 中不存在关于漏 - 源电压 V_{ds_p11} 的项。这意味着当参考基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 控制可变 MOS 电阻 P12 的栅电压 V_{gs_p21} 时,基准 MOS 电阻 P11 的漏 - 源电压与可变 MOS 电阻 P21 的漏 - 源电压不必相同。

[0090] 另外,由于与对于 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制对于基准 MOS 电阻 P11 不存在,因此漏 - 源电压 V_{ds_p11} 可以增加并且精确度可以得到提高。通过增加漏 - 源电压 V_{ds_p11} 可以减少来自向 MOS 电阻提供漏电流 I_d 的恒流源的电流,从而可以降低电力消耗。此外,由于栅电压 V_{gs} 可以大量地改变,因此可以实现能够在宽范围上变化的可变电阻值。

[0091] 图 2 所示的控制电路 3 具有产生基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 和可变 MOS 电阻 P21 的栅电压 V_{gs_p21} 的结构。

[0092] 电压 V_r 和以附图标记 5 表示的基准电压 V_{ref} 分别被输入到运算放大器 34,所述电压 V_r 是在基准电阻电路 1 处产生并且从检测点 6 获得。运算放大器 34 控制可变电压源 32a

和 32b, 以便将所产生的电压 V_r 和基准电压 V_{ref} 控制为相同电势。

[0093] 漏-源电压 V_{ds_p11} 在电阻 R11 和 R12 之间的中点 7 处被二等分, 所述电阻 R11 和 R12 与基准 MOS 电阻 P11 并联连接, 并且 $V_{ds_p11}/2$ 被输入到运算放大器 35 的一个输入端。此外, 可变电压源 31 处产生的电压 $V_{ds_p11}/2'$ 是从检测点 36 处获得, 并且被输入到运算放大器 36 的另一个输入端。运算放大器 35 控制可变电压源 31 以便将 $V_{ds_p11}/2'$ 和 $V_{ds_p11}/2$ 控制为相同电势。

[0094] 这里, 基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 是从两个可变电压源 31 和 32a 输出的电势之和, 并且由方程 (5) 表达。如果可变电压源 31 和 32a 的电压分别表示为 V_{31} 和 V_{32a} , 则电源电压 V_{31} 和 V_{32a} 分别由下面的方程 (7) 和方程 (8) 表示, 因为可变电压源 31 被控制为具有 $V_{ds}/2$, 并且可变电压源 32a 被控制为使得 V_{gs_p11} 等于方程 (5)。

$$[0095] \quad V_{31} = \frac{1}{2} V_{ds_p11} \quad \dots (7)$$

$$[0096] \quad V_{32a} = V_{gs_p21} = V_{gs_p11} - V_{31} = \frac{1}{R_{p21}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} \quad \dots (8)$$

[0097] 可变电压源 32a 和 32b 是相同的可变电压源, 并且跨每个可变电压源 32a 和 32b 的末端产生相同的电势。因此, 输出电压 V_{gs_p21} 类似于方程 (6) 所表示的输出电压 V_{gs_p21} , 从而可以产生对于可变 MOS 电阻 P21 的控制信号。对于可变 MOS 电阻 P21 的任何给定的漏-源电压 V_{ds_p11} , 这样的电路配置允许可变 MOS 电阻 P21 的电阻值跟随基准 MOS 电阻 P11 的电阻值。

[0098] 注意到, 在图 1 所示的电路配置中, 可变 MOS 电阻 P21 是 pMOS 型; 然而, 它也可以是 nMOS 型。在该情况下, 通过将源极相连的电源电压 V_{dd} 设置为 GND 可以实现 nMOS 型的可变 MOS 电阻。

[0099] 此外, 图 3 显示了基准电阻电路 1 的示例应用。在图 3 所示的实施例中, 包括串联连接的两个相同电阻 R11 和 R12 的电阻单元在基准 MOS 电阻 P11 的漏极和源极之间与该基准 MOS 电阻 P11 并联连接。此外, 电阻 R13 与电阻 R11 和 R12 串联连接, 以便与基准 MOS 电阻 P11 的源极邻近。这可进一步增加基准电阻电路 1 的电阻值。可变电阻电路 2 可以利用与基准电阻电路 1 的结构相似的结构。

[0100] 在图 1 所示的实施方案中, 假定可变 MOS 电阻 P21 的漏-源电压 V_{ds_p21} 为 0V; 然而, 当然, 即使当漏极和源极之间存在电势差时, 也可以类似地实现电阻值跟随能力。图 4 显示了包括如下装置的电阻电路的示例配置, 该装置可在产生可变 MOS 电阻 P21 的漏-源电压 V_{ds_p21} 的情况下, 实现可变 MOS 电阻 P21 相对于基准 MOS 电阻 P11 的有利电阻跟随能力。

[0101] 所示电阻电路包括: 基准电阻电路 1, 其具有基准 MOS 电阻 P11; 可变电阻电路 2, 其具有可变 MOS 电阻 P21; 控制电路 3', 其控制 MOS 电阻 P11 和 P21 的栅电压; 用于基准电阻电路 1 的电流源 5; 和用于可变电阻电路 2 的电流源 11。

[0102] 通过控制电路 3' 控制基准电阻电路 1 的栅电压 V_{gs_p11} , 以便将所产生的电压控制为与基准电压 V_{ref} 相同, 即, 将基准 MOS 电阻 P11 的电阻值控制为常数。包括串联连接的两个相同电阻 R11 和 R12 的电阻单元在基准 MOS 电阻 P11 的漏极和源极之间与该基准 MOS 电阻 P11 并联连接。可以从串联连接的电阻 R11 和 R12 之间的中点 7 处得到对应于漏-源电

压 V_{ds_p11} 的二分之一的电势 V_{c_p11} 。

[0103] 可变电阻电路 2 具有类似于基准电阻电路 1 的结构。包括串联连接的两个相同电阻 R21 和 R22 的电阻单元在可变 MOS 电阻 P21 的漏极和源极之间与该可变 MOS 电阻 P21 并联连接。可以从串联连接的电阻 R21 和 R22 之间的中点 10 处获得对应于可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 二分之一的电势 V_{c_p21} 。通过控制电路 3' 控制可变电阻电路 2 的栅电压 V_{gs_p21} 以便将可变 MOS 电阻 P21 的电阻值 R_{p21} 控制为跟随基准 MOS 电阻 P11 的电阻值 R_{p11} 。

[0104] 向控制电路 3' 输入电压 V_r 、电压 V_{c_p11} 、电压 V_{c_p21} 、和基准电压 V_{ref} 。电压 V_r 在基准电阻电路 1 中的基准 MOS 电阻 P11 处产生并且由附图标记 6 表示的检测点处获得。电压 V_{c_p11} 是漏 - 源电压 V_{ds_p11} 的二分之一。电压 V_{c_p21} 是漏 - 源电压 V_{ds_p11} 的二分之一。基准电压 V_{ref} 由附图标记 5 表示。另外,控制电路 3' 产生分别用于控制基准电阻电路 1 和可变电阻电路 2 的控制信号 8 和 9。

[0105] 控制电路 3' 被配置成控制栅电压 V_{gs_p11} 以便将基准电阻电路 1 中的基准 MOS 电阻 P11 处产生的电压 V_r 控制为与基准电压 V_{ref} 相同 (即,将基准 MOS 电阻 P11 的电阻值控制为常数)。还将控制电路 3' 配置为以基于基准 MOS 电阻 P11 处的栅电压 V_{gs_p11} 控制可变电阻电路 2 中的可变 MOS 电阻 P21 的栅电压 V_{gs_p21} 。具体地,检测基准 MOS 电阻 P11 的漏 - 源电压 V_{ds_p11} 的二分之一和可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 的二分之一,从基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 中减去漏 - 源电压 V_{ds_p11} 的二分之一并加上漏 - 源电压 V_{ds_p21} 的二分之一,提供所得电压作为可变 MOS 电阻 P21 的栅电压 V_{gs_p21} ,由此控制可变 MOS 电阻 P21 的电阻值。

[0106] 图 5 显示了控制电路 3' 的内部构造。将在基准电阻电路 1 中的基准 MOS 电阻 P11 处产生的电压 V_r 与运算放大器 34' 处的基准电压 V_{ref} 进行比较,并且比较结果充当用于控制可变电压源 32' a 和 32' b 的信号。可变电压源 32' a 和 32' b 是相同的可变电压源,并且跨每个可变电压源 32' a 和 32' b 的末端产生相同的电势。

[0107] 可变电压源 32' 处产生的电压 $V_{ds}/2'$ 是从检测点 36 处获得的并且被输入运算放大器 35' 的一个输出端。减法器 37 从对应于基准 MOS 电阻 P11 的漏 - 源电压 V_{ds_p11} 二分之一的电压 V_{c_p11} 中减去对应于可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 二分之一的电压 V_{c_p21} ,所述电压 V_{c_p11} 是从检测点 7 获得的,而所述电压 V_{c_p21} 是从检测点 10 获得的。减法器 37 将结果输入到运算放大器 35' 的另一个输入端。运算放大器 35' 的比较结果充当用于控制可变电压源 31' 的信号。该信号将可变电压源 32' 处产生的电压 $V_{ds}/2'$ 控制为等于电势差 ($V_{c_p11} - V_{c_p21}$)。

[0108] 控制电路 3' 包括两个输出通道,一个用于基准电阻电路 1 的控制信号 8 而另一个用于可变电阻电路 2 的控制信号 9。施加给基准电阻电路 1 的控制信号 8 的电势 V_{p11} 是可变电压源 31 与可变电压源 32a 的电势之和,并且基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 被控制为使得基准电阻电路 1 中产生的电压 V_{ds_p11} 被控制为与基准电压相同 (即,基准电阻电路 1 的电阻值被控制为常数)。输入到可变电阻电路 2 的控制信号 9 的电势 V_{p21} 是可变电压源 32b 的电压。电势 V_{p21} 是从基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 中减去漏 - 源电压 V_{ds_p11} 的二分之一并加上可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 的二分之一得到的电压,并且其控制可变 MOS 电阻 P21 的栅电压 V_{gs_p21} 。

[0109] 接下来,将描述图 4 和 5 中所示的电阻电路中发生的操作。

[0110] 恒定电流 I 从恒流源 5 流向基准电阻电路 1。这里,在检测点 6 处检测基准电阻电路 1 中产生的电势 V_r 并且该电势 V_r 被输入到控制电路 3'。以附图标记 5 表示的基准电压 V_{ref} 也被输入到控制电路 3'。

[0111] 控制电路 3' 利用控制信号 8 的电势 V_{p11} 控制基准电阻电路 1 中的基准 MOS 电阻 P11 的栅电压 V_{gs_p11} ,以便将基准电阻电路 1 中产生的电压 V_r 控制为与基准电压 V_{ref} 相同,由此改变基准 MOS 电阻 P11 的电阻值 R_{p11} 。

[0112] 另外,控制电路 3' 利用控制信号 9 的电势 V_{p21} 控制可变电阻电路 2 中的可变 MOS 电阻 P21 的栅电压 V_{gs_p21} ,由此改变电阻值 R_{p21} 。通过控制电路 3' 控制电阻值 R_{p21} 以便跟随基准 MOS 电阻 P11 的电阻值 R_{p11} 。

[0113] 这里,将描述控制信号 8 的电势 V_{p11} 和控制信号 9 的电势 V_{p21} 。电势 V_{p11} 对应于基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 。如果电阻的近似表达式 $V_{ds} \ll 2(V_{gs} - V_{th})$ 在基准 MOS 电阻 P11 处未被充分满足,则基于方程 (4) 得到关于栅电压 V_{gs_p11} 的下述方程 (9)。方程 (9) 与方程 (5) 相同。

$$[0114] \quad V_{gs_p11} = \frac{1}{R_{p11}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} + \frac{1}{2} V_{ds_p11} \quad \dots (9)$$

[0115] 方程 (9) 示出作为用于电阻调节的控制信号 8 的电势 V_{p11} 的栅电压 V_{gs_p11} 依赖于漏 - 源电压 V_{ds_p11} 。

[0116] 下面关注于可变电阻电路 2。为了将可变 MOS 电阻 P21 的电阻值 R_{p21} 控制为与基准 MOS 电阻 P11 的电阻值 R_{p11} 相同,仅需要将控制电压设定为 $1/2V_{ds_p21}$,而不是方程 (9) 右侧第三项的 $1/2V_{ds_p11}$ 。因此,控制信号 9 的电压 V_{p21} ,即可变 MOS 电阻 P21 的漏 - 源电压 V_{ds_p21} 可通过下面给出的方程 (10) 表示。

$$[0117] \quad V_{gs_p21} = \frac{1}{R_{p21}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} + \frac{1}{2} V_{ds_p21} \quad \dots (10)$$

[0118] 从方程 (10) 可以理解,当参考基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 控制可变 MOS 电阻 P12 的栅电压 V_{gs_p21} 时,基准 MOS 电阻 P11 的漏 - 源电压与可变 MOS 电阻 P21 的漏 - 源电压不必相同。另外,由于与 MOS 电阻的近似条件 $V_{ds} \ll 2(V_{gs} - V_{th})$ 相关的限制对于基准 MOS 电阻 P11 而言不存在,因此漏 - 源电压 V_{ds_p11} 可以增加并且精确度可以得到提高。通过增加漏 - 源电压 V_{ds_p11} ,可以降低来自向 MOS 电阻提供漏电流 I_d 的恒流源的电流,从而可以降低电力消耗。此外,由于栅电压 V_{gs} 可以大量地改变,因此可以实现能够在宽范围上变化的可变电阻值。

[0119] 图 5 所示的控制电路 3 具有可以产生基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 和可变 MOS 电阻 P21 的栅电压 V_{gs_p21} 的结构。

[0120] 电压 V_r 和以附图标记 5 表示的基准电压 V_{ref} 分别被输入到运算放大器 34', 所述电压 V_r 是在基准电阻电路 1 处产生并且从检测点 6 获得。运算放大器 34' 控制可变电压源 32' a 和 32' b 以便将所产生的电压 V_r 和基准电压 V_{ref} 控制为相同电势。

[0121] 可变电压源 31 处产生的电压 $V_{ds_p11}/2'$ 是从检测点 36 处获得,并且被输入到运算

放大器 35' 的一个输入端。将 V_{c_p11} 和 V_{c_p21} 分别输入到减法器 37 的正端和负端, 所述 V_{c_p11} 是通过将与基准 MOS 电阻 P11 并联连接的电阻 R11 和 R12 之间的中点 7 处的漏-源电压 V_{ds_p11} 取半而得到的, 而所述 V_{c_p21} 是通过将与可变 MOS 电阻 P21 并联连接的电阻 R21 和 R22 之间的中点 7 处的漏-源电压 V_{ds_p21} 取半而得到的。减法结果被输入到运算放大器 35' 的另一个端子。运算放大器 35' 控制可变电压源 31 以便将 $V_{ds_p11}/2'$ 和 $(V_{c_p11}-V_{c_p21})$ 控制为相同电势。

[0122] 这里, 基准 MOS 电阻 P11 的栅电压 V_{gs_p11} 是从两个可变电压源 31 和 32a 输出的电势之和。所述栅电压 V_{gs_p11} 由方程 (9) 表达。如果可变电压源 31 和 32a 的电压分别表示为 $V_{31'}$ 和 $V_{32'a}$, 则电源电压 $V_{31'}$ 和 $V_{32'a}$ 分别由下面的方程 (11) 和方程 (12) 表示, 因为可变电压源 31' 被控制为具有 $V_{ds}/2$ 并且可变电压源 32' a 被控制为使得 V_{gs_p11} 由方程 (9) 表示。

$$[0123] \quad V_{31'} = \frac{1}{2}V_{ds_p11} - \frac{1}{2}V_{ds_p21} \quad \dots (11)$$

$$[0124] \quad V_{32'a} = V_{gs_p21} = V_{gs_p11} - V_{31'} = \frac{1}{R_{P21}} \frac{1}{\mu C_{ox} \frac{W}{L}} + V_{th} + \frac{1}{2}V_{ds_p21}$$

... (12)

[0125] 可变电压源 32' a 和 32' b 是相同的可变电压源。跨每个可变电压源 32' a 和 32' b 的末端产生相同的电势。因此, 输出电压 V_{gs_p21} 与方程 (10) 所表示的输出电压 V_{gs_p11} 相同, 从而可以产生对于可变 MOS 电阻 P21 的控制信号。

[0126] 因此, 对于基准 MOS 电阻 P11 的漏-源电压 V_{ds_p11} 的任何给定值, 可变 MOS 电阻 P21 都能够跟随基准 MOS 电阻 P11 的电阻值。可变 MOS 电阻 P21 的栅电压 V_{gs_p21} 包括在漏极和源极之间的中点处检测到的电压 $1/2V_{ds_p21}$ 。因此, 即使漏-源电压 V_{ds_p21} 不为 0V 而是变化的, 可变 MOS 电阻 P21 也能够跟随基准 MOS 电阻 P11 的电阻值。

[0127] 使用图 1 和 2 以及图 4 和 5 所示的电阻电路可以形成负载电路。这样的负载电路可被实施为通信设备中的发送放大器或接收放大器内的负载电阻值。图 6 显示了一种使用发送放大器和接收放大器的无线通信设备的硬件配置, 所述发送放大器和接收放大器包括根据本发明的一个/多个电阻电路。该无线通信设备包括发射器和接收器。下面将描述该通信设备。

[0128] 经由天线开关 102 将从天线 101 接收到的接收信号导入接收放大器 103。接收放大器 103 执行必要的处理, 如带宽限制和自动增益控制 (AGC), 以便将接收信号控制为合适的电平。解调器 104 将来自本地振荡器 108 和接收放大器 103 的输出进行混合, 即将来自本地振荡器 108 的信号的频率与来自接收放大器 103 的输出的频率合成。然后, 解调器 104 将所需的接收频率转换和解调成特定的频率。混合并解调的信号被从模拟转换成数字并且变成包括 I 轴和 Q 轴信号的数字数据, 所述 I 轴和 Q 轴信号各自具有预定的比特率。相对于 I 轴和 Q 轴数字数据, 信号处理器 105 消除某些效应, 如衰落, 检测接收信号的类型, 执行解交织, 并执行纠错。在执行合适的解码之后, 信号处理器 105 将解码信号分离成通信控制数据和通信主体数据。

[0129] 将发送数据编码,并将通信控制数据加入到发送数据,并将所得数据分为适合于发射器处的发送脉冲串信号的多块。在信号处理器 105 处发送脉冲串信号变成包括 I 轴和 Q 轴信号的数字数据,所述 I 轴和 Q 轴信号各自具有预定的比特率。在调制器 106 处对信号进行正交调制之后,将该信号和来自本地振荡器 108 的用于转换的信号进行混合,即这些信号的频率被合成,并被转换成需要的发送频率。在发送放大器 107 处对具有需要频率的转换信号进行放大,以便有足够的功率用于发送。经由选择器 202 将放大的信号从天线 101 发送到传播路径。

[0130] 工业应用性

[0131] 以参照上面的具体实施方案详细描述了本发明。然而,显然,本领域的技术人员可以在本发明的范围内对这些实施方案进行修改或替换。

[0132] 例如,可以采用根据本发明的电阻电路来配置负载电路。通过将这样的负载电路放置于输出端之间作为输出负载可以制作差动放大器电路。此外,这样的负载电路可以实施为通信设备中的发送放大器或接收放大器内的负载电阻。当然,根据本发明的电阻电路的应用不限于上述这些。

[0133] 总之,已对本发明进行了示例性公开;因此,这里所公开的说明书并不意图限制本发明的范围。应当在所附权利要求书的基础上确定本发明的范围。

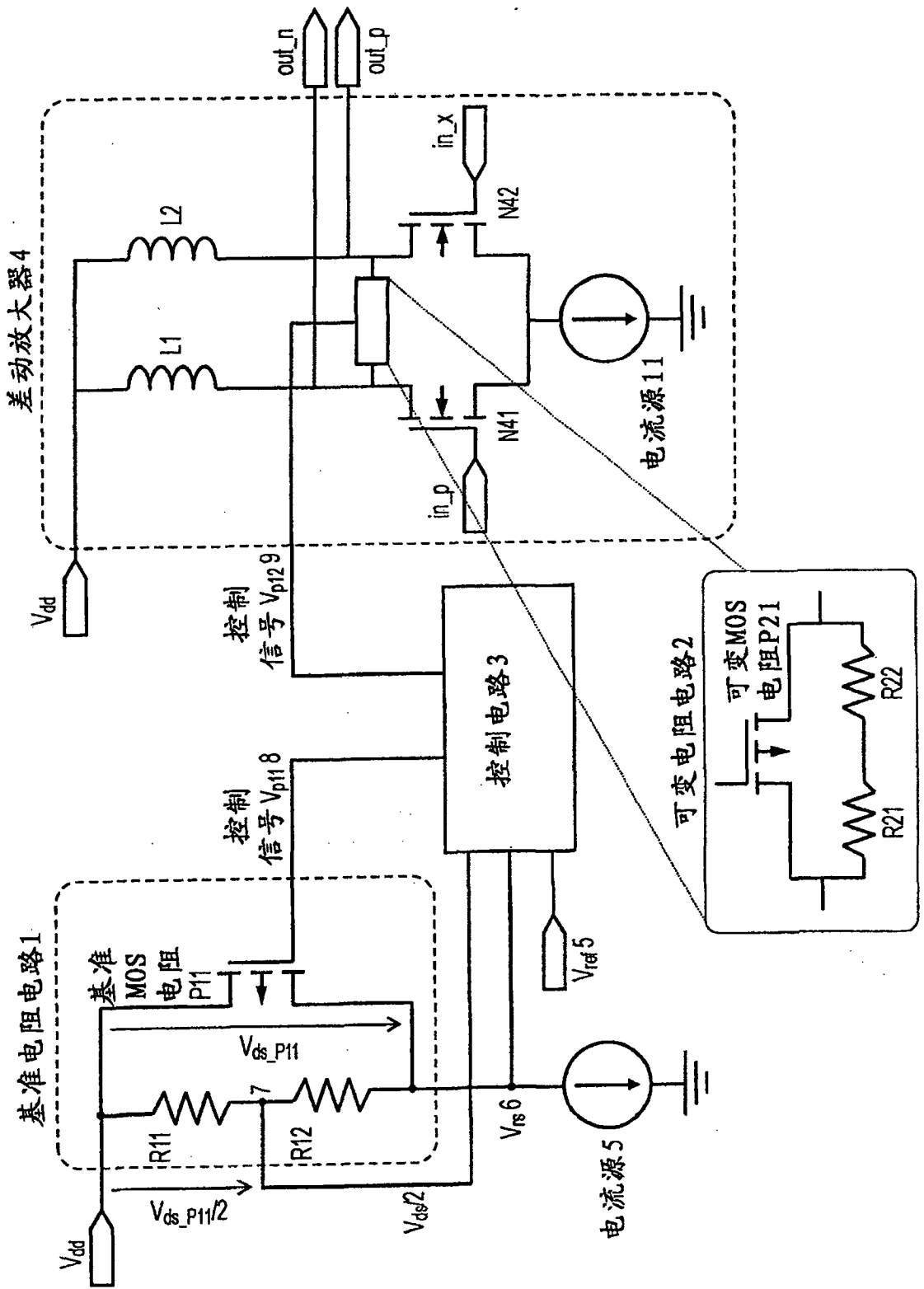


图 1

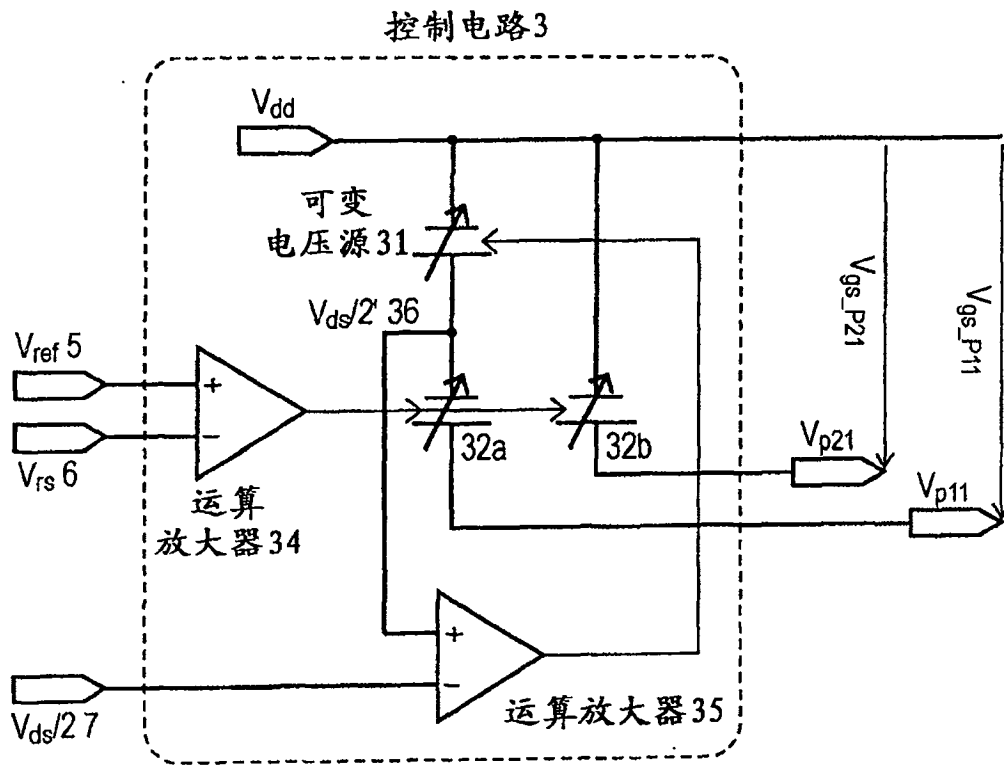


图 2

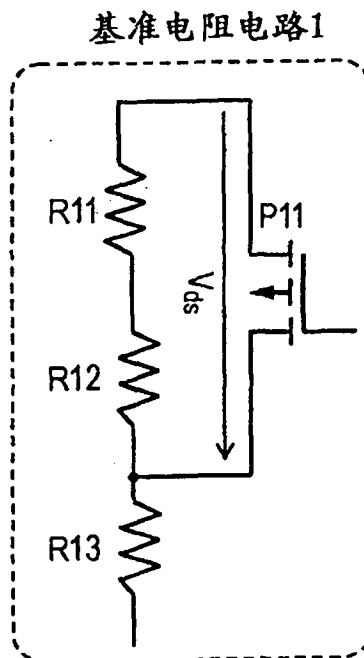


图 3

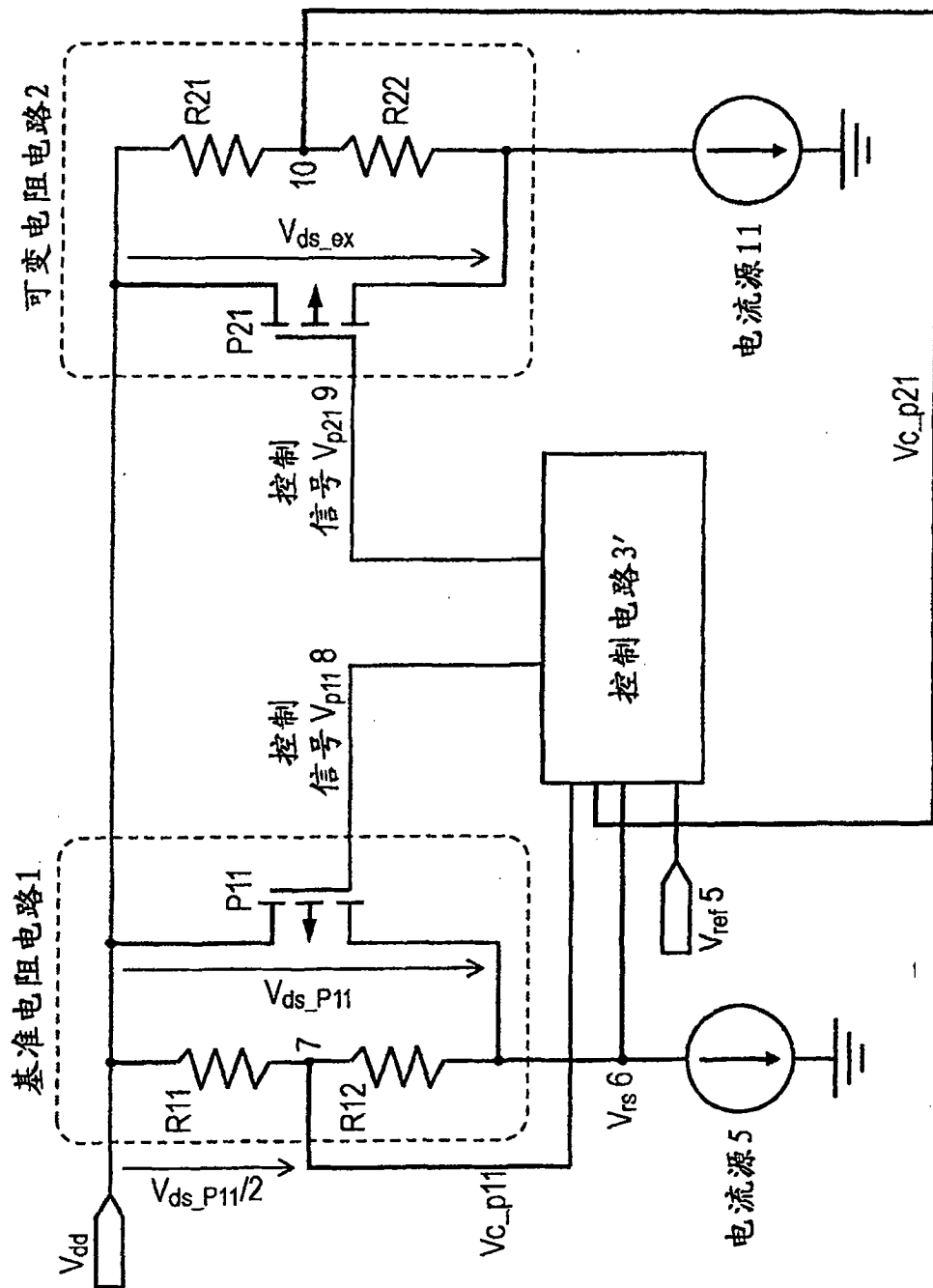


图 4

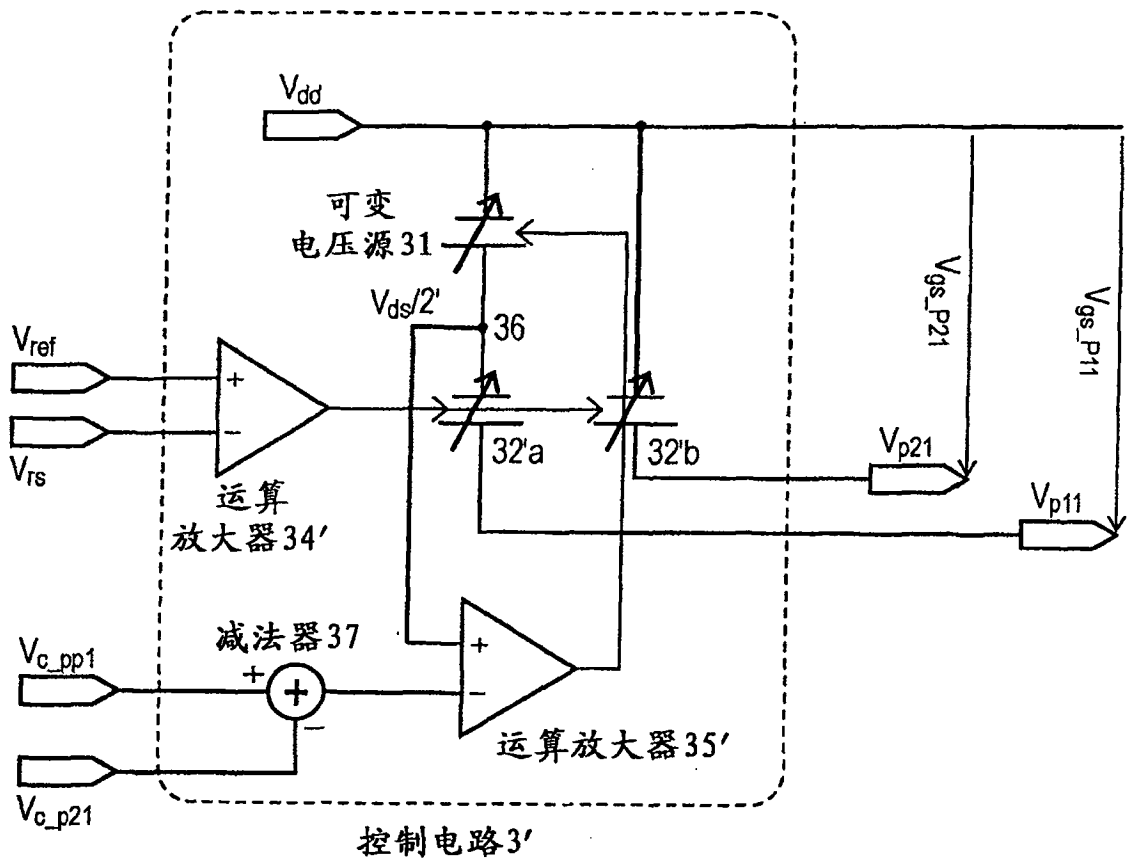


图 5

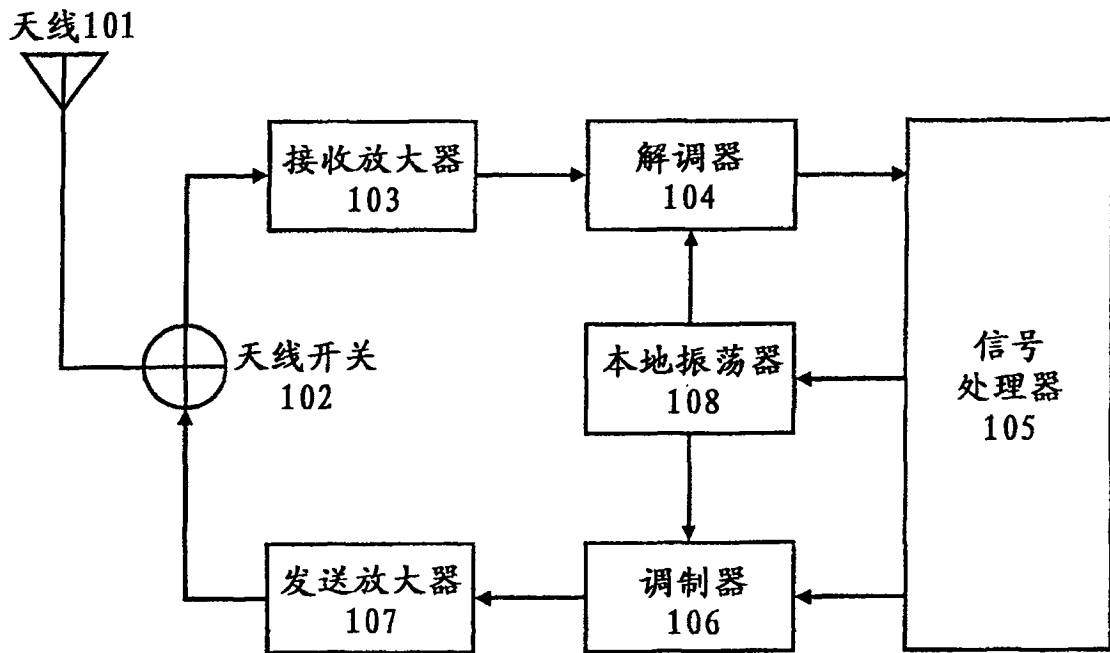


图 6