

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4931546号
(P4931546)

(45) 発行日 平成24年5月16日 (2012.5.16)

(24) 登録日 平成24年2月24日 (2012.2.24)

(51) Int.Cl.

F I

H O 4 N 5/335 (2011.01)

H O 4 N 5/335

S

H O 1 L 27/146 (2006.01)

H O 4 N 5/335

E

H O 1 L 27/14

A

請求項の数 12 (全 13 頁)

(21) 出願番号 特願2006-288689 (P2006-288689)
 (22) 出願日 平成18年10月24日 (2006.10.24)
 (65) 公開番号 特開2008-109264 (P2008-109264A)
 (43) 公開日 平成20年5月8日 (2008.5.8)
 審査請求日 平成20年3月13日 (2008.3.13)
 審判番号 不服2010-14893 (P2010-14893/J1)
 審判請求日 平成22年7月5日 (2010.7.5)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 110000925
 特許業務法人信友国際特許事務所
 (72) 発明者 鷹本 勝
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

合議体
 審判長 乾 雅浩
 審判官 奥村 元宏
 審判官 ▲徳▼田 賢二

最終頁に続く

(54) 【発明の名称】 固体撮像装置及び撮像装置

(57) 【特許請求の範囲】

【請求項 1】

それぞれ光電変換部を有する複数の画素より構成される画素アレイ部と、
 前記画素アレイ部から出力される画素信号を出力画像信号に変換する信号変換回路と、
 前記信号変換回路の出力画像信号に含まれるクランプレベルを補正するクランプ補正回
 路と、を有し、

前記クランプ補正回路は、

前記出力画像信号の A / D 変換を行うとともに、この A / D 変換の際に前記出力画像信
 号に割り当てられるビット数 N に補正用の M ビットを追加した N + M ビットのデジタルデ
 ータを生成して出力する A / D 変換手段と、

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータと、ランダムノ
 イズやチャネル間段差、フレーム段差を補正した値にオフセットレベルを考慮した値とに
 基づいて補正值を決定する補正值生成手段と、

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータと、前記補正值
 生成手段によって出力された補正值によって補正演算を行い、該補正演算後の下位 N ビッ
 トのクランプ補正データを生成する演算手段と、

を有することを特徴とする固体撮像装置。

【請求項 2】

前記クランプ補正回路は、オプティカルブラックのクランプレベルを補正する回路であ
 り、前記出力画像信号が前記画素アレイ部から読み出されたオプティカルブラックレベル

を含む画像信号であることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】

前記補正用の M ビットは 1 ビットであることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 4】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータのゲインを下げるゲイン制御手段を有することを特徴とする請求項 2 記載の固体撮像装置。

【請求項 5】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータの指定レベル領域のデータをレベルシフトするレベルシフト制御手段を有することを特徴とする請求項 2 記載の固体撮像装置。

【請求項 6】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータに対し、第 1 の指定レベル領域のデータのゲインを下げるゲイン制御手段と、第 2 の指定レベル領域のデータをレベルシフトするレベルシフト制御手段とを有し、各指定レベル領域毎にゲイン制御とレベルシフトを組み合わせることを特徴とする請求項 2 記載の固体撮像装置。

【請求項 7】

被写体の撮像を行うための固体撮像装置と、
前記固体撮像装置の受光部に被写体像を結像させる撮像光学系と、
前記撮像光学系を駆動する駆動制御部と、
前記固体撮像装置からの出力信号を信号処理し、撮像信号を生成する信号処理部と、
前記信号処理部によって生成された撮像信号を記録する記録部と、
前記信号処理部によって生成された撮像信号を出力する出力部と、撮像動作を制御するための各種信号を入力する操作部と、を有し、

前記固体撮像装置は、
それぞれ光電変換部を有する複数の画素より構成される画素アレイ部と、
前記画素アレイ部から出力される画素信号を出力画像信号に変換する信号変換回路と、
前記信号変換回路の出力画像信号に含まれるクランプレベルを補正するクランプ補正回路と、を有し、

前記クランプ補正回路は、

前記出力画像信号の A / D 変換を行うとともに、この A / D 変換の際に前記出力画像信号に割り当てられるビット数 N に補正用の M ビットを追加した N + M ビットのデジタルデータを生成して出力する A / D 変換手段と、

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータと、ランダムノイズやチャネル間段差、フレーム段差を補正した値にオフセットレベルを考慮した値とに基づいて補正值を決定する補正值生成手段と、

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータと、前記補正值生成手段によって出力された補正值によって補正演算を行い、該補正演算後の下位 N ビットのクランプ補正データを生成する演算手段と、

を有することを特徴とする撮像装置。

【請求項 8】

前記クランプ補正回路は、オプティカルブラックのクランプレベルを補正する回路であり、前記出力画像信号が前記画素アレイ部から読み出されたオプティカルブラックレベルを含む画像信号であることを特徴とする請求項 7 記載の撮像装置。

【請求項 9】

前記補正用の M ビットは 1 ビットであることを特徴とする請求項 7 記載の撮像装置。

【請求項 10】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータのゲインを下げるゲイン制御手段を有することを特徴とする請求項 8 記載の撮像装置。

【請求項 11】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータの指定レベル領域のデータをレベルシフトするレベルシフト制御手段を有することを特徴とする請求項 8 記載の撮像装置。

【請求項 12】

前記 A / D 変換手段によって出力された N + M ビットのデジタルデータに対し、第 1 の指定レベル領域のデータのゲインを下げるゲイン制御手段と、第 2 の指定レベル領域のデータをレベルシフトするレベルシフト制御手段とを有し、各指定レベル領域毎にゲイン制御とレベルシフトを組み合わせることを特徴とする請求項 8 記載の撮像装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、アナログ画像信号をデジタル画像データに変換して出力する機能を有する固体撮像装置及び撮像装置に関する。

【背景技術】

【0002】

従来、撮像装置に用いる固体撮像装置として、画素アレイ部を構成する複数の画素毎に、光電変換を行うフォトダイオードと、このフォトダイオードで生成した信号電荷を読み出す読み出しトランジスタと、読み出された信号電荷を画素信号に変換する増幅トランジスタと、信号電荷をリセットするリセットトランジスタと、読み出す画素を選択する選択トランジスタ等を設けた CMOS イメージセンサが提供されている。また、このような CMOS イメージセンサでは、画素アレイ部から出力される画像信号に対し各種の処理を行う周辺回路部を有する構成となっており、固体撮像装置内でデジタル画像データに変換して出力するように構成されたものが知られている。

20

【0003】

また、イメージセンサ自体にデジタル化する機能がない場合でも、固体撮像装置から出力されるアナログ画像信号を外部回路でデジタル化し、さらに様々なデジタル処理を施して出力するようなカメラ装置等の撮像装置が各種提供されており、この場合には、固体撮像装置としてアナログ出力型の CMOS イメージセンサや CCD イメージセンサを広く適用することが可能である。また、イメージセンサとカメラ装置との中間的なモジュールとして、CMOS イメージセンサや CCD イメージセンサと外部回路をパッケージ化してセンサモジュールとした撮像装置も提供されている。

30

【0004】

ところで、この種の固体撮像装置において、暗電流を除去する機能を有することは必須項目であり、例えば画素アレイ部の一部に設けた遮光画素（オプティカルブラック（OB））から検出される黒基準信号を適正に補正して目標値にクランプすることにより、素子間で生じる暗電流のばらつきや撮像動作時に生じる暗電流の変動に対応する方法が種々提案されている。

例えば、入力信号に含まれるアナログ黒基準信号を検出して目標値と比較し、その比較結果から誤差信号を算出してフィードバックをかけ、誤差信号によって入力信号を補正した後、さらにデジタル演算処理を用いて正確な補正値を算出するような構成が提案されている（例えば特許文献 1 参照）。

40

また、同様の処理を、アナログ信号のフィードバックを行わずに、デジタル信号のクランプ補正処理だけで行うことにより、回路を簡素化したものも提案されている（例えば特許文献 2 参照）。

【特許文献 1】特開平 5 - 153428 号公報

【特許文献 2】特開平 10 - 174002 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述したアナログ信号のフィードバックによる補正とデジタル演算処理

50

による補正とを組み合わせた従来技術では、アナログ信号の補正用に回路を設ける分だけ回路規模が大きくなること、及びノイズ経路が増えることで、元信号の劣化を引き起こし易いという問題がある。特に、小型のチップの中に様々な機能を持たせたい固体撮像装置において、回路規模の増大は、他の機能の搭載を犠牲にすることにもなり、好ましくない。

【 0 0 0 6 】

また、上述したアナログ信号のフィードバック回路を用いず、デジタル信号のクランプ補正処理で行う従来技術では、暗電流の変動が大きい固体撮像装置において、単にデジタルクランプ処理を行うだけになり、補正のダイナミックレンジが狭いという問題がある。特に、画像信号にアナログゲイン制御をかけたときに、オプティカルブラック値も同じように増幅されてしまうため、デジタル処理単独では補正能力に限界があった。

10

なお、以上のような問題は、黒基準信号の補正に限らず、画素信号に含まれる種々の信号（例えば、無フィルタ画素信号や特定波長光の検出信号等）を補正するような場合にも同様に生じるものである。

【 0 0 0 7 】

そこで本発明は、画素信号に含まれる所定の信号を補正する場合に、アナログフィードバック回路を用いることなく、十分な能力の補正を行うことが可能な固体撮像装置及び撮像装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

20

上記課題を解決し、本発明の目的を達成するため、本発明の固体撮像装置は、それぞれ光電変換部を有する複数の画素より構成される画素アレイ部と、この画素アレイ部から出力される画素信号を出力画像信号に変換する信号変換回路と、信号変換回路の出力画像信号に含まれるクランプレベルを補正するクランプ補正回路と、を有している。そして、クランプ補正回路は、出力画像信号のA/D変換を行うとともに、このA/D変換の際に出力画像信号に割り当てられるビット数Nに補正用のMビットを追加したN+Mビットのデジタルデータを生成して出力するA/D変換手段と、A/D変換手段によって出力されたN+Mビットのデジタルデータと、ランダムノイズやチャネル間段差、フレーム段差を補正した値にオフセットレベルを考慮した値とに基づいて補正值を決定する補正值生成手段と、A/D変換手段によって出力されたN+Mビットのデジタルデータと、補正值生成手段によって出力された補正值によって補正演算を行い、補正演算後の下位Nビットのクランプ補正データを生成する演算手段と、を有している。

30

【 0 0 0 9 】

また、本発明の撮像装置は、被写体の撮像を行うための固体撮像装置と、この固体撮像装置の受光部に被写体像を結像させる撮像光学系と、撮像光学系を駆動する駆動制御部と、固体撮像装置からの出力信号を信号処理し、撮像信号を生成する信号処理部と、信号処理部によって生成された撮像信号を記録する記録部と、信号処理部によって生成された撮像信号を出力する出力部と、撮像動作を制御するための各種信号を入力する操作部と、を備えている。

そして、この固体撮像装置は、それぞれ光電変換部を有する複数の画素より構成される画素アレイ部と、この画素アレイ部から出力される画素信号を出力画像信号に変換する信号変換回路と、信号変換回路の出力画像信号に含まれるクランプレベルを補正するクランプ補正回路と、を有している。そして、クランプ補正回路は、出力画像信号のA/D変換を行うとともに、このA/D変換の際に出力画像信号に割り当てられるビット数Nに補正用のMビットを追加したN+Mビットのデジタルデータを生成して出力するA/D変換手段と、A/D変換手段によって出力されたN+Mビットのデジタルデータと、ランダムノイズやチャネル間段差、フレーム段差を補正した値にオフセットレベルを考慮した値とに基づいて補正值を決定する補正值生成手段と、A/D変換手段によって出力されたN+Mビットのデジタルデータと、補正值生成手段によって出力された補正值によって補正演算を行い、補正演算後の下位Nビットのクランプ補正データを生成する演算手段と、を有し

40

50

ている。

【発明の効果】

【0010】

本発明の固体撮像装置及び撮像装置によれば、クランプ補正を行う信号のA/D変換の際に、この信号に本来割り当てられるビット数Nに補正用のMビットを追加したN+Mビットのデジタルデータを生成し、このN+Mビットのデジタルデータと目標値とに基づいて補正値を決定して補正演算を行い、Nビットのクランプ補正データを生成するデジタル回路でクランプ補正回路を構成したことから、アナログフィードバック回路を用いることなく、適正なクランプ補正を行うことができ、回路の小型化、及びアナログ回路によるノイズの増大を防ぐことができる。

10

また、A/D変換の際に補正用のMビットを追加することにより、デジタルクランプによるダイナミックレンジの低下を防ぐことができ、十分な能力のクランプ補正を行うことができる。

【発明を実施するための最良の形態】

【0011】

図1は本発明の実施の形態における固体撮像装置の具体例を示す平面図であり、CMOSイメージセンサの例を示している。また、図2は図1に示す固体撮像装置の画素内の回路構成を示す回路図である。

また、図3は本実施の形態による固体撮像装置の信号処理回路内でオプティカルブラック(OB)信号を目標値に補正するためのデジタルクランプ補正回路の構成例を示すブロック図である。

20

なお、以下の実施の形態はCMOSイメージセンサを中心に説明するが、本発明はCCDイメージセンサにも同様に適用できるものである。

【0012】

本実施の形態による固体撮像装置は、図1に示すように、2次元方向に配置された複数の画素16によって撮像領域を構成する画素アレイ部20と、画素アレイ部20の各画素を垂直方向に走査して画素信号の読み出し動作を制御する垂直走査回路21と、画素アレイ部20の各画素列(カラム)から導かれた垂直信号線28を制御する負荷MOSトランジスタ回路24と、画素アレイ部20の各画素列から読み出された画素信号を取り込み、相関二重サンプリング処理によるノイズ除去を行うCDS回路25と、CDS回路25の画素信号を水平信号線27に出力する水平選択トランジスタ回路26と、水平選択トランジスタ回路26を水平方向に順次選択して画素信号の出力を制御する水平走査回路22とを有する。そして、水平信号線27に出力された画素信号はバッファアンプ29を介して後段の回路に伝送される。

30

【0013】

また、各画素16は、図2に示すように、入射した光を光電変換するフォトダイオード(PD)1と、光電変換された電気信号を転送パルス(TRG)に基づいてフローティングデフュージョン(FD)部3に転送するトランジスタ(TG)12と、リセットパルス(RST)に基づいてFD部3の電位を電源電圧VDDにリセットするリセットトランジスタ(RST)14、FD部3の電位変動を電圧信号または電流信号に変換する増幅トランジスタ(AMP)13と、選択信号(SEL)に基づいて増幅トランジスタ13の出力を垂直信号線28に接続する選択トランジスタ15とを有する。

40

したがって、画素16の近傍には、垂直方向に垂直信号線28や電源線23等が配線され、水平方向に読み出し線17、リセット線18、選択線19等が配線されている。

【0014】

次に、図3を用いて本実施の形態によるデジタルクランプ補正回路の構成について説明する。図3に示すデジタルクランプ補正回路は、例えばCDS回路の下流(図1の例ではバッファアンプ29の後段)に設けられており、さらに下流の信号処理回路(後述するDSP)にクランプ補正した画像信号を供給するものである。

CDS回路では、画素アレイ部から出力される画素信号について、リセットレベルのサ

50

ンプリング値と信号レベルのサンプリング値との差分演算を行い、画素固有ノイズを除去した画像信号を出力するものであり、その画像信号が後段のA G C等によってオプティカルブラック(O B)に基づくブラックレベル等の直流値が付加される。

そこで本例のクランプ補正回路では、このような画像信号に含まれるブラックレベルを補正し、最適化した画像信号を後段の信号処理回路(D S P)に出力する。

【0015】

図3に示すように、本例のクランプ補正回路は、オートゲインコントロール+サンプルホールド(A G C + S / H)回路101、アナログ/デジタル(A / D)コンバータ102、補正值生成部103、及び演算器104を有する。なお、この固体撮像装置で扱うデジタル画像信号はNビット(すなわち、最大 2^N)のデータであるものとする。

A G C + S / H回路101では、イメージセンサ(例えばバッファアンプ29)から出力されるアナログ画像信号(以下、センサ信号という)111に対してゲインコントロールを行い、所定のタイミングでサンプリングした信号をホールドする回路である。このA G C + S / H回路101において、C D S回路で生成された差分信号に、所定のリファレンス値(通常はオプティカルブラック値に基づく値(ブラックレベル))が付加された直流のセンサ信号112として出力される。

【0016】

A / Dコンバータ102では、このようにA G C + S / H回路101でサンプルホールドされたアナログセンサ信号112を量子化し、デジタルセンサ信号112を生成する回路である。そして本例では、この量子化の際に、画像信号に与えられるNビットに補正用の1ビット(すなわち、 $M = 1$)を追加した $N + 1$ ビットの量子化を行い、 $N + 1$ ビットのデジタル画像データ113を出力する。例えば、本来の画像データとして10ビット必要な場合には、11ビットで量子化する。

補正值生成部103では、A / Dコンバータ102で出力された $N + 1$ ビットのデジタル画像データ113を入力し、このデジタル画像データ113に含まれるリファレンス値(本例ではブラックレベル)を補正するための補正值114を算出する。例えばC M O Sイメージセンサの場合、カラム毎にブラックレベルのバラツキを有することから、このバラツキの補正やブラックレベル自体を適切なクランプ値に補正するための補正值を算出し、演算器104に出力する。

演算器104では、A / Dコンバータ102で出力された $N + 1$ ビットのデジタル画像データ113と、補正值生成部103によって生成された補正值114を入力し、補正值114に基づいて、デジタル画像データ113に含まれるリファレンス値(本例ではブラックレベル)を補正する演算を行い、クランプ補正した N ビットの画像データ115として出力する。

【0017】

図4は図3に示すクランプ補正回路における各信号の状態を示す説明図である。

まず、A / Dコンバータ102で補正用の1ビットを追加した状態でA / D変換を行うことにより、 $N + 1$ ビット(2^{N+1})のデジタル画像データ113を生成する。なお、ブラックレベルは量子化後の値が 2^N より下になっていれば十分である。

補正值生成部103では、そのブラックレベルを用いてランダムノイズやチャネル間段差、フレーム段差を補正した値にオフセットレベルを考慮した値(これらの値を総称して目標値という)を補正值114として算出する。

そして、演算器104では、この補正值114をデジタル画像データ113から引くことにより、 N ビットの出力データ115を得る。

【0018】

この図4から明らかなように、元の入力に含まれる画像信号のダイナミックレンジを削ることなく、出力データがブラックレベルをクランプした状態で出力される。なお、この出力データにおいて、 N ビットを超える領域Aに入ってしまったデータは、明らかにオーバーフローしたデータであることから、全て1を出力することになる。

本実施の形態を適用した結果、ダイナミックレンジを無駄にすることなく、デジタルク

10

20

30

40

50

ランプ回路の構成のみで、変動やばらつきを含むオプティカルブラックの適正なクランプ補正を実現することが可能となる。

また、アナログのフィードバック補正回路が不要となることから、A/D変換前のノイズに厳しい状態のアナログ信号に対してノイズ等を印加を防ぐことができる。

また、フィードバックに使用するD/A等が不要になることから回路規模の小型化にも寄与することができる。

【0019】

次に、本実施の形態を応用した他の動作例について説明する。

上述のように本実施の形態では、出力データがNビットを超えた場合、それをオーバーフローデータとして全て1を出力するようにしていたが、このオーバーフローの部分について、以下のような動作例1～3の処理を施すことにより、さらに高品位の出力を得ることが可能となる。

【0020】

図5は他の動作例1における画像信号の状態を示す説明図である。

この動作例1は、通常のNビットではオーバーフローとして扱われてしまう部分について、デジタル的に負のゲインをかけることで、正常なデータとして扱うことができるようにしたものである。

通常のデジタルゲインは正方向を指すことが多いが、本例では補正用の1ビットを用いて通常は白とびする画像に対して負のゲインをかけても、ダイナミックレンジを損なうことなく、有効データとして再現できる。

具体的には、例えば演算器104の後段にデジタルゲインコントロール回路を付与し、クランプ補正の後に画像信号がNビットを超える領域Aに存在するデータに対し、そのオーバーフロー部分に1を挿入する代わりに、マイナスゲインをかけてNビットに収まるようにする。

【0021】

図6は他の動作例2における画像信号の状態を示す説明図である。

この動作例2は、画像が明るいことを想定して、暗い部分の分解能を削り、高輝度部分のビット分解能を維持したまま、オーバーフローしたデータをシフトさせることで、有効データとして出力するものである。

すなわち、何等かの方法で輝度レベルの指定を行い、その指定レベル以下の低輝度領域をクランプ補正したブラックレベルに再度クランプして除去することにより、高輝度領域のデータをシフトし、Nビットを超える領域Aに存在するデータを有効データとして再現できる。

この場合、演算器104にレベルシフト演算を制御する手段を付加して行う。また、シフトするレベルを指定する方法としては、オーバーフローした画像信号から判定する方法や、予め設定した固定レベルを用いる方法等があり、被写体の状況やシステムの用途等に応じて種々選択が可能である。

【0022】

図7は他の動作例3における画像信号の状態を示す説明図である。

この動作例3は、暗い領域のビット分解能を維持したまま、オーバーフローしてしまった高輝度の箇所だけにマイナスゲインをかけることで通常使用のダイナミックレンジを越えた高ダイナミックレンジの画像を実現するものである。この場合、高輝度領域のレベルを指定して、そのレベル以上のデータにマイナスゲインをかけることになる。

さらに、図6に示した低輝度領域をレベルシフトする方法と、図7に示した高輝度領域にマイナスゲインをかける方法とを組み合わせるようにしても良い。この場合、シフトする低輝度領域のレベルと、マイナスゲインをかける高輝度領域のレベルの2つのレベルを指定して演算処理を行えば、さらに最適化した高ダイナミックレンジの画像を実現することができる。

【0023】

以上説明したように、本実施の形態によれば、デジタル回路のみでクランプ補正回路を

10

20

30

40

50

構成することにより、アナログフィードバック回路を削除でき、回路の小型化、及びアナログ回路によるノイズの増大を防ぐことができる。

また、量子化の際に補正用のMビットを追加することにより、デジタルクランプによるダイナミックレンジの低下を防ぐことができる。

さらに、デジタル的にマイナスゲインをかける場合でも、ダイナミックレンジを減らさずに行うことが可能なことから、高輝度領域のオーバーフロー状態を有効データとして扱うことが可能となる。

また、低輝度領域をクランプして高輝度の分解能を維持してもダイナミックレンジを損なうことなくデータを出力することができる。

さらに高輝度領域のある範囲のみマイナスゲインをかけることにより、低輝度の分解能を維持したまま高輝度のオーバーフローを防ぐことが可能となる。

10

【0024】

なお、以上の実施の形態では、オプティカルブラック値をクランプ補正するクランプ補正回路について説明したが、本発明は他のクランプ補正回路にも適用できるものである。

また、以上は本発明をCMOSイメージセンサについて適用した場合を説明したが、本発明は必ずしもCMOSイメージセンサに限定されず、クランプ補正やA/D変換を行う各種の固体撮像装置に広く適用できるものである。

【0025】

また、固体撮像装置は1チップ上にイメージセンサを構成したものに限らず、イメージセンサを搭載した撮像部と信号処理部や光学系とを別の部品として構成し、これらをまとめてパッケージ化した構成であってもよく、さらに、制御部や操作部と一体化され、カメラシステムや携帯電話器に利用される装置であってもよい。すなわち、本発明では、単体のイメージセンサを固体撮像装置と言い、他の機能部品（例えば通信モジュールや表示モジュール）と組み合わせたものを撮像装置と言うものとし、いずれも本発明の範囲とするものである。

20

そして、図3に示すクランプ補正回路は、固体撮像装置側に設けても良いし、撮像装置側に設けられる信号処理回路内に設けても良い。

【0026】

以下、本発明を適用した撮像装置の具体例を説明する。

図8は本例のCMOSイメージセンサを用いたカメラ装置の構成例を示すブロック図である。

30

図において、撮像部310は、例えば図1に示したCMOSイメージセンサを用いて被写体の撮像を行い、撮像信号をメイン基板に搭載されたシステムコントロール部320に出力する。すなわち、撮像部310では、上述したCMOSイメージセンサの出力信号に対し、AGC（自動利得制御）、OB（オプティカルブラック）クランプ、CDS（相関二重サンプリング）といった処理を行い、その後段で、図3に示したクランプ補正回路により、クランプ補正したデジタル撮像信号を生成し、システムコントロール部320に出力する。

なお、本例では、撮像部310側にクランプ補正回路を設けた例について示しているが、撮像部310からアナログ撮像信号をシステムコントロール部320に送り、システムコントロール部320側でクランプ補正回路によりデジタル信号を生成するような構成であってもよい。また、撮像部310内での処理も種々の方法があり、特に限定しないことは勿論である。

40

【0027】

また、撮像光学系300は、鏡筒内に配置されたズームレンズ301や絞り機構302等を含み、CMOSイメージセンサの受光部に被写体像を結像させるものであり、システムコントロール部320の指示に基づく駆動制御部330の制御により、各部を機械的に駆動してオートフォーカス等の制御が行われる。

【0028】

また、システムコントロール部320には、CPU321、ROM322、RAM32

50

3、DSP324、外部インターフェース325等が設けられている。

CPU321は、ROM322及びRAM323を用いて本カメラ装置の各部に指示を送り、システム全体の制御を行う。

DSP324は、撮像部310からの撮像信号に対して各種の信号処理を行うことにより、所定のフォーマットによる静止画または動画の映像信号（例えばYUV信号等）を生成する。

外部インターフェース325には、各種エンコーダやD/A変換器が設けられ、システムコントロール部320に接続される外部要素（本例では、ディスプレイ360、メモリ媒体340、操作パネル部350）との間で、各種制御信号やデータをやり取りする。

【0029】

ディスプレイ360は、本カメラ装置に組み込まれた例えば液晶パネル等の小型表示器であり、撮像した画像を表示する。なお、このようなカメラ装置に組み込まれた小型表示器に加えて、外部の大型表示装置に画像データを伝送し、表示できる構成とすることも勿論可能である。

メモリ媒体340は、例えば各種メモリカード等に撮影された画像を適宜保存しておくものであり、例えばメモリ媒体コントローラ341に対してメモリ媒体を交換可能なものとなっている。メモリ媒体340としては、各種メモリカードの他に、磁気や光を用いたディスク媒体等を用いることができる。

操作パネル部350は、本カメラ装置で撮影作業を行うに際し、ユーザが各種の指示を行うための入力キーを設けたものであり、CPU321は、この操作パネル部350からの入力信号を監視し、その入力内容に基づいて各種の動作制御を実行する。

【0030】

このようなカメラ装置に、本発明を適用することにより、種々の被写体に関し、高ダイナミックレンジの撮影を行うことができる。なお、以上の構成において、システムの構成要素となる単位デバイスや単位モジュールの組み合わせ方、セットの規模等については、製品化の実情等に基づいて適宜選択することが可能であり、本発明の撮像装置は、種々の変形を幅広く含むものとする。

【0031】

また、本発明の固体撮像装置及び撮像装置において、撮像対象（被写体）としては、人や景色等の一般的な映像に限らず、偽札検出器や指紋検出器等の特殊な微細画像パターンの撮像にも適用できるものである。この場合の装置構成としては、図8に示した一般的なカメラ装置ではなく、さらに特殊な撮像光学系やパターン解析を含む信号処理系を含むことになり、この場合にも本発明の作用効果を十分発揮して、精密な画像検出を実現することが可能となる。

さらに、遠隔医療や防犯監視、個人認証等のように遠隔システムを構成する場合には、上述のようにネットワークと接続した通信モジュールを含む装置構成とすることも可能であり、幅広い応用が実現可能である。

【図面の簡単な説明】

【0032】

【図1】本発明の実施の形態による固体撮像装置の構成例を示す平面図である。

【図2】図1に示す固体撮像装置の画素回路の構成を示す回路図である。

【図3】図1に示す固体撮像装置に設けられるクランプ補正回路の構成を示すブロック図である。

【図4】図3に示すクランプ補正回路における画像信号の状態を示す説明図である。

【図5】図3に示すクランプ補正回路の他の動作例1における画像信号の状態を示す説明図である。

【図6】図3に示すクランプ補正回路の他の動作例2における画像信号の状態を示す説明図である。

【図7】図3に示すクランプ補正回路の他の動作例3における画像信号の状態を示す説明図である。

10

20

30

40

50

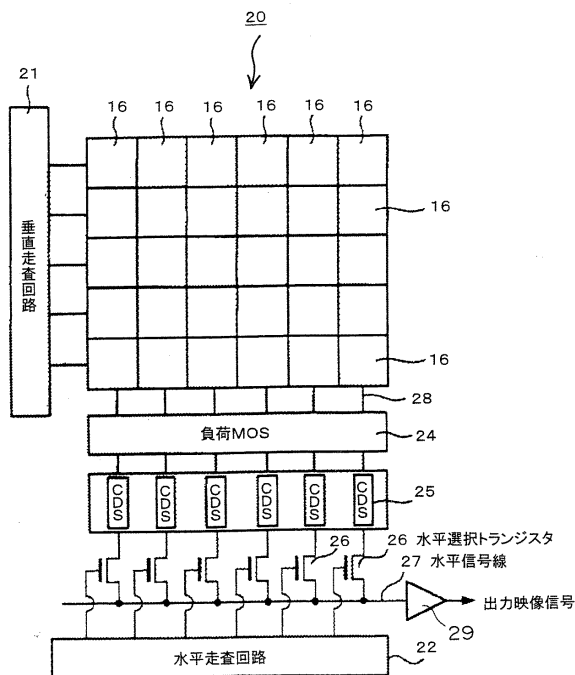
【図 8】図 1 に示す固体撮像装置が設けられる撮像装置の構成例を示すブロック図である。

【符号の説明】

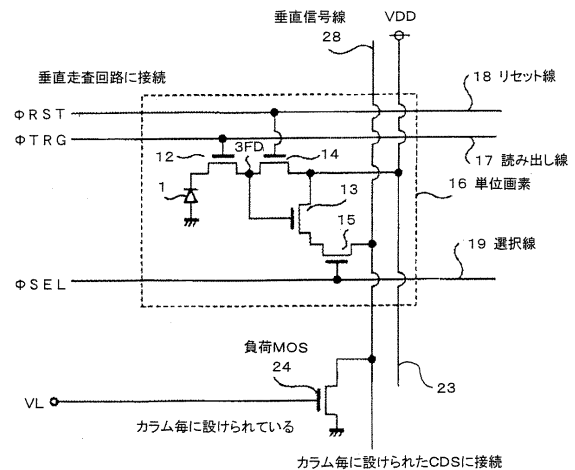
【 0 0 3 3 】

1 フォトダイオード、12 転送トランジスタ、13 増幅トランジスタ、14 リセットトランジスタ、15 選択トランジスタ、16 画素、20 画素アレイ部、25 CDS回路、101 AGC + S/H回路、102 A/Dコンバータ、103 補正值生成部、104 演算器。

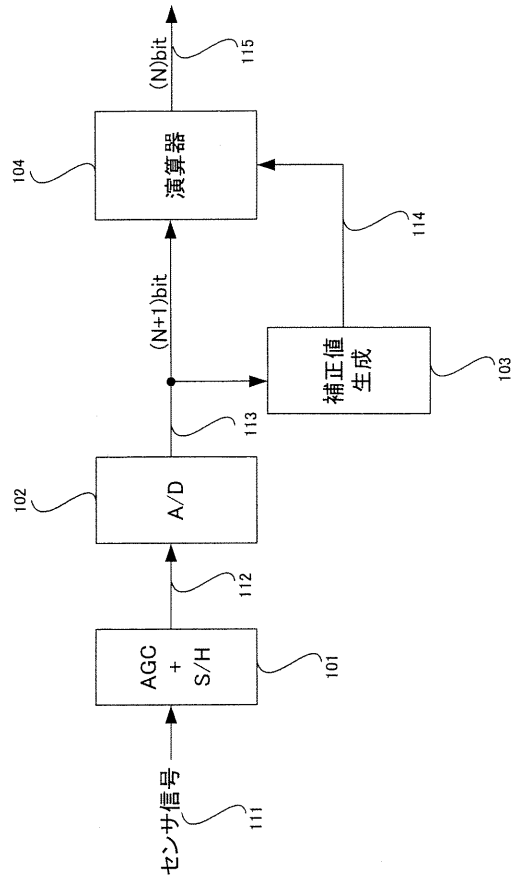
【図 1】



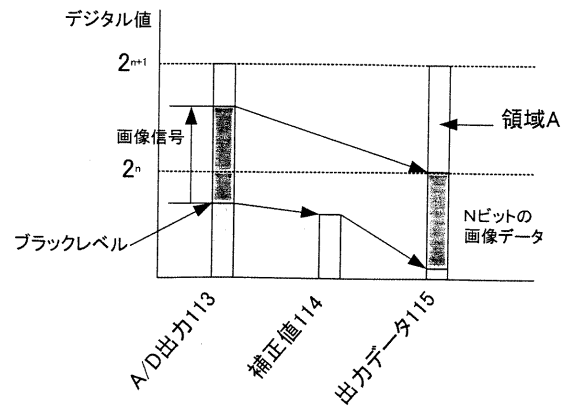
【図 2】



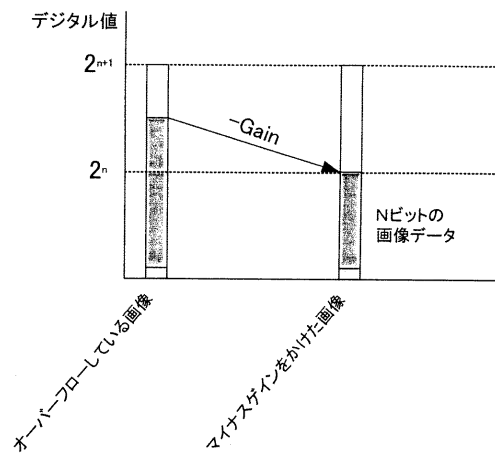
【図 3】



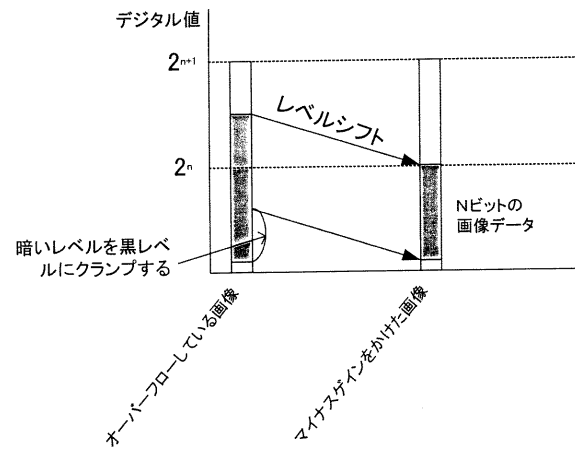
【図 4】



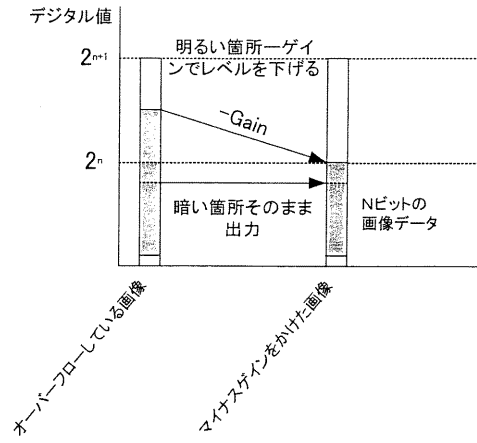
【図 5】



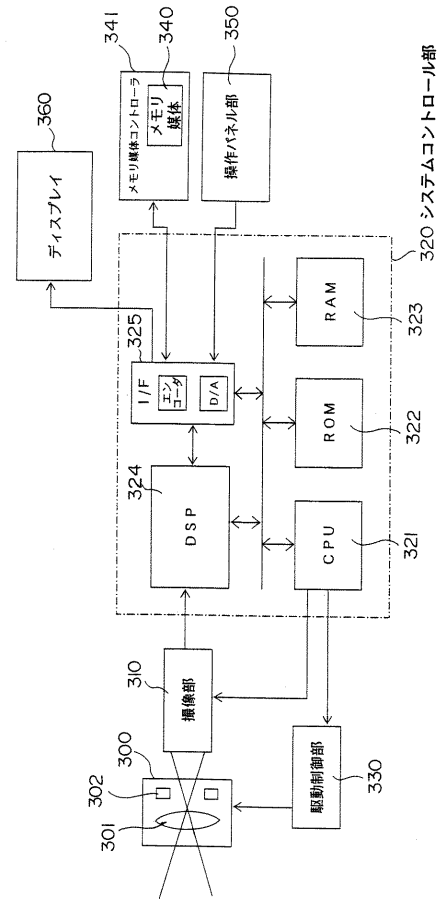
【図 6】



【図 7】



【図 8】



フロントページの続き

- (56)参考文献 特開昭64-037179(JP,A)
特開平09-205587(JP,A)
特開2001-189892(JP,A)
特開2006-086971(JP,A)