

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成22年4月8日(2010.4.8)

【公開番号】特開2007-273967(P2007-273967A)

【公開日】平成19年10月18日(2007.10.18)

【年通号数】公開・登録公報2007-040

【出願番号】特願2007-54466(P2007-54466)

【国際特許分類】

H 01 L	27/10	(2006.01)
H 01 L	51/05	(2006.01)
H 01 L	45/00	(2006.01)
H 01 L	49/00	(2006.01)
H 01 L	27/28	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)
G 06 K	19/07	(2006.01)
G 06 K	19/077	(2006.01)

【F I】

H 01 L	27/10	4 3 1
H 01 L	29/28	1 0 0 A
H 01 L	45/00	Z
H 01 L	49/00	Z
H 01 L	27/10	4 4 9
H 01 L	27/10	4 6 1
H 01 L	29/78	6 1 3 B
H 01 L	27/04	L
G 06 K	19/00	H
G 06 K	19/00	K

【手続補正書】

【提出日】平成22年2月24日(2010.2.24)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の導電層と、

半導体層と、

有機化合物層と、

第2の導電層と、を有し、

前記半導体層及び前記有機化合物層は、前記第1の導電層及び前記第2の導電層に挟持され、

前記半導体層は、前記第1の導電層または前記第2の導電層に接していることを特徴とする記憶素子。

【請求項2】

第1の導電層と、

第1の半導体層と、

有機化合物層と、

第2の半導体層と、

第2の導電層と、を有し、

前記第1の半導体層、前記第2の半導体層及び前記有機化合物層は、前記第1の導電層及び前記第2の導電層に挟持され、

前記第1の半導体層及び前記第2の半導体層は、それぞれ前記第1の導電層及び前記第2の導電層に接していることを特徴とする記憶素子。

【請求項3】

第1の導電層と、

半導体を用いて設けられた粒子と、

有機化合物層と、

第2の導電層と、を有し、

前記粒子及び有機化合物層は、前記第1の導電層及び前記第2の導電層に挟持され、

前記粒子は、前記第1の導電層または前記第2の導電層に接していることを特徴とする記憶素子。

【請求項4】

請求項1乃至請求項3のいずれか一項において、

電気的作用を加えることによって、前記第1の導電層と前記第2の導電層とを短絡させることを特徴とする記憶素子。

【請求項5】

請求項4において、

前記電気的作用を加えることによって、前記有機化合物を含む層を物理的または電気的に変化させることを特徴とする記憶素子。

【請求項6】

請求項4または請求項5において、

前記電気的作用を加えることは、電圧を印加することであることを特徴とする記憶素子。

【請求項7】

請求項4乃至請求項6のいずれか一項において、

前記電気的作用を加えることによって、前記第1の導電層及び前記第2の導電層の一部が接することを特徴とする記憶素子。

【請求項8】

請求項1乃至請求項7のいずれか一項において、

前記有機化合物層は、電子輸送材料または正孔輸送材料を有することを特徴とする記憶素子。

【請求項9】

請求項1乃至請求項8のいずれか一項において、

前記有機化合物層は、絶縁物を有することを特徴とする記憶素子。

【請求項10】

マトリクス状に配置された複数の記憶素子を有し、

前記複数の記憶素子の各々は、

第1の導電層と、

半導体層と、

有機化合物層と、

第2の導電層と、を有し、

前記半導体層及び前記有機化合物層は、前記第1の導電層及び前記第2の導電層に挟持され、

前記半導体層は、前記第1の導電層または前記第2の導電層に接していることを特徴とする半導体装置。

**【請求項 1 1】**

請求項 1 0 において、

前記複数の記憶素子の一つと電気的に接続されたトランジスタを有することを特徴とする半導体装置。

**【請求項 1 2】**

請求項 1 0 または請求項 1 1 において、

アンテナとして機能する第 3 の導電層と、

前記トランジスタを含む回路と、を有し、

前記第 3 の導電層は、前記回路を介して前記記憶素子と電気的に接続されていることを特徴とする半導体装置。

**【請求項 1 3】**

請求項 1 0 乃至請求項 1 2 のいずれか一項において、

電気的作用を加えることによって、前記第 1 の導電層と前記第 2 の導電層とを短絡させることを特徴とする半導体装置。

**【請求項 1 4】**

請求項 1 3 において、

前記電気的作用を加えることによって、前記有機化合物を含む層を物理的または電気的に変化させることを特徴とする半導体装置。

**【手続補正 2】**

【補正対象書類名】明細書

【補正対象項目名】0 0 4 2

【補正方法】変更

【補正の内容】

**【0 0 4 2】**

次に、記憶素子の動作機構について図 3 を用いて説明する。まず、電圧を印加する前の記憶素子を図 3 (A) に示す。第 1 の導電層 1 1 0 と第 2 の導電層 1 1 3 との間に電圧を印加すると、第 1 の導電層 1 1 0 から半導体層 1 1 1 にキャリアが注入され、ある印加電圧に達した時、有機化合物層 1 1 2 が変形する。これにより、第 1 の導電層 1 1 0 と第 2 の導電層 1 1 3 とが短絡し、その結果記憶素子がショートする(図 3 (B) の 2 1 2 参照)。このようにして、電圧印加前後での記憶素子の導電性が変化する。