

(19) 대한민국특허청(KR) (12) 등록특허공보(B1)

(51) Int. Cl.⁶
H03M 13/00

(45) 공고일자 1999년04월 15일

(11) 등록번호 특0181983

(24) 등록일자 1998년12월 10일

(21) 출원번호	특1994-028844	(65) 공개번호	특1995-015056
(22) 출원일자	1994년11월04일	(43) 공개일자	1995년06월 16일
(30) 우선권 주장	93-275599 1993년11월04일 일본(JP) 93-275660 1993년11월04일 일본(JP)		
(73) 특허권자	가부시기가이샤 도시바 사또오 후미오		
(72) 발명자	일본국 가나가와켄 가아사키시 사이와이쿠 호리가와 초오 72 오키타 시게루		
(74) 대리인	일본국 가나가와켄 요코하마시 이소고쿠 신수기타 초오 8 가부시기가이샤 도 시바 영상 미디어 기술 연구소내 이상섭, 나영환		

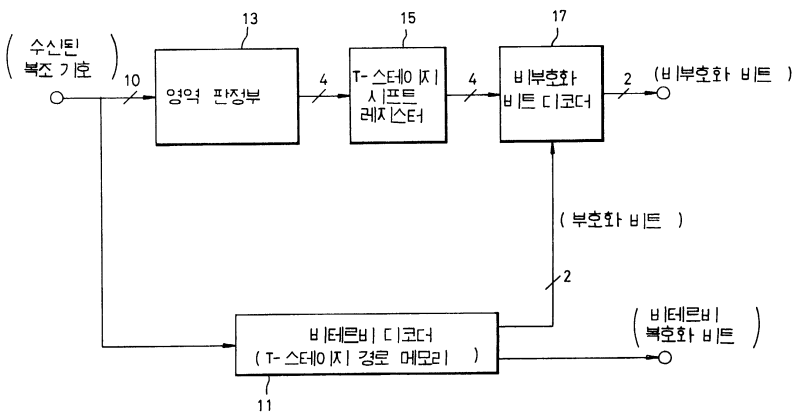
심사관 : 정연용

(54) 격자형 복호 회로

요약

본 발명은 에러 보정 능력을 저하시키지 않고도 회로의 규모를 축소시킬 수 있고 또 브랜치 메트릭 연산 회로의 비트수를 감축시킬 수 있는 디지털 데이터 처리 장치를 제공하는 것이다. 본 발명의 디지털 데이터 처리 장치는 대표 기호 그룹의 수에 대응하는 최적 비트수를 결정하는 영역 판정부와 ; 부호화 비트가 비테르비 복호화부에 의해 복호화되는 동안 상기 영역 판정부로부터의 출력을 지연하는 지연부와 ; 상기 지연부로부터의 출력과 복호화되도록 비테르비 복호화부에 의해 복호화된 부호화 비트를 입력 및 복호화하고 비부호화 비트를 출력하는 복호화부를 포함하는 것을 특징으로 한다.

대표도



명세서

[발명의 명칭]

격자형 복호 회로

[도면의 간단한 설명]

제1도는 TCM 부호화의 일반 구성도.

제2a~제2c도는 실용적 코드의 부호화와 그에 대한 신호 공간 매핑의 예에 대한 구성도.

제3도는 디코더의 구성을 도시한 블록도.

제4a~제4d도는 격자형 복호화의 원리도.

제5도는 종래의 실시예 따른 비부호 비트 복호화 시스템을 도시한 도면.

제6도는 본 발명에 따른 비부호 비트 복호화 회로의 구성을 도시한 블록도.

제7도는 영역 판정부의 출력과 수신된 기호 사이의 관계를 도시한 도면.

제8도는 I 채널 성분과 Q 채널 성분이 분리되어 독립적으로 판정될 때의 영역 판정 수단의 구성도.

제9도는 제8도에 도시된 영역 판정 수단의 입/출력 관계도.

제10도는 진폭 제한이 수신된 기호에 적용된 후 브랜치 메트릭을 획득하게 되는 경우의 영역 판정 수단의 출력예를 도시한 도면.

제11도는 각 채널에 대한 영역 판정 수단의 입력 및 출력 관계도.

제12도는 비부호 비트 개수가 2 비트 이상인(비부호 비트 개수가 2인 경우)의 신호 공간 매핑이 예시도.

제13도는 진폭 제한과 영역 판정이 제2실시예에 따라 적용되는 경우의 데이터(BER 대 C/N)를 도시한 그래프.

제14도는 브랜치 메트릭 연산 회로를 도시한 블록도.

제15도는 수신된 기호에 대한 진폭 제한의 범위를 설명하기 위한 신호 공간 매핑의 예시도.

제16도는 9의 값으로 소프트 결정을 하여, 시작점으로 표시된 좌하부 위치에 배치된 대표 기호를 갖는 유클리드 거리의 평방을 도시한 예시도.

제17도는 제3도에 도시된 종래의 구조와 대비되는 본 발명에 따르는 비부호 비트 복호화 회로의 구성을 도시한 블록도.

제18도는 비선형 처리가 수행되는 경우의 예시도.

제19도는 비선형 처리가 수행되지 않는 경우의 예시도.

제20도는 진폭 제한, 비선형 처리 및 비트 절단($B_s=3$)이 적용될 때의 BER 특성을 도시한 그래프.

제21도는 격자형 인코더의 일반 구성도.

* 도면의 주요부분에 대한 부호의 설명

11 : 비테르비 디코더

13 : 영역 판정부

15 : 시프트 레지스터

17 : 비부호 비트 디코더

[발명의 상세한 설명]

본 발명은 격자형 부호화로 변조된 정보 기호를 복호하는 격자형 복호화 회로의 비부호 비트 복호화 회로 및 브랜치 메트릭(branch metric) 처리 회로에 관한 것이다.

부호화 변조 기술은 부호화 비트와 비부호 비트를 최적으로 신호 배열함으로써 전송 특성을 개선하기 위한 것이다.

부호화 비트에서 신호간 거리는 블록 부호화나 선형 부호화(convolutional coding)와 같은 에러 보정 부호화에 의해 용이하게 제공될 수 있다. 그러므로 기호들간의 거리는 배열상에서 비교적 밀접하게 위치하기 때문에, 부호화 비트는 서로 상이하게 될 수 있다. 한편, 비부호 비트에 있어서, 이들 비부호 비트는 부호화에 본질적인 어떠한 영향도 미치지 않기 때문에 비부호 비트 사이의 거리는 배열에 의해서만 결정된다.

부호화 변조 구성에서 신호를 배열하는 기본적인 작업은 부호화 비트가 동일한 기호(부 기호 집합)들간의 거리를 최대화 하는 것이다. 즉, 기호들간의 거리를 최대화 함으로써 부호들 사이의 거리도 동일하게 확장시킬 수 있으므로 전송 특성이 바람직한 전송 모드를 실현할 수 있다.

상술한 부호화 변조 모드에서는 변조를 다중 값으로 하는 것이 전제 조건이 된다. 반면에, 부호화 동작에 의해 전송 대역이 확장되는 것을 피하기 변조레벨을 증가시킬 필요가 있는데, 이 때문에 비부호화에 대한 전송 특성이 저하될 수 있다. 그러나 상술한 부호화에 의해 달성되는 개선의 정도는 전송 특성의 저하를 상쇄하는 그 이상의 가치를 가지며, 부호화로 인한 이득을 발생시킨다. 그러므로 부호화 변조 모드에서 부호화 이득은 다중 값의 변조를 이용하는 경우와 할 자라도 대역이 제한된 채널하에서 비교적 용이하게 획득될 수 있다.

부호화를 위해 선형 부호화가 이용될 때, 그것을 통상 격자형 부호화 변조(trellis-coded modulation) 또는 TCM이라 한다.

제21도는 격자형 인코더(부호화부)의 일반 구성도이다. 제21도를 참조하면, 정보 기호($k+m$)는 비부호 비트(k 비트)와 선형 부호화 장치(101)로 공급되는 비트(m 비트)로 분할되고, 이어서 선형 부호화 장치에 공급된 m 비트가 부호화 비트 n 으로 확장되어 그로부터 변조 부호($k+n$)가 변조 및 출력된다.

운게르보엑크(G. Ungerboeck)에 의해 제안된 격자형 부호화 변조의 특징은, 제1도를 참고로 설명하면, 부호화 비트 및 비부호 비트가 얼마나 효과적으로 변조 부호로 할당되는가에 있다. 운게르보엑크와 관련된 참조 문헌으로는 예를 들어 Channel coding with Multilevel/Phase Signals [IEEE Trans. Inform. Theory Vol. IT-28, PP. 55-67, Jan. 1982]가 있다. 변조 부호로의 할당은 세트-파티셔닝(set-partitioning) 기법에서 비롯한다. 예컨대, TCM의 부호화 구성으로서 선형 부호화가 이용되며, 상술한 할당을 포함하는 부호들 사이의 거리, 즉 유클리드 거리(Euclidean distance)가 최대가 되도록 구성이 결정된다. 이것은 또한 운게르보엑크 부호라고도 알려져 있다.

문헌[비테르비(A. J. Viterbi), 울프(J. K. Wolf), 제하비(E. Zehavi) 및 파도바니(R. Padovani) 공저 A Pragmatic Approach to Trellis-Coded Modulation, IEEE Communications Magazine, Vol. 27, PP. 11-19, July 1989]에서는 2진 부호를 이용하여 부호간 거리(해밍 거리:Hamming distance)가 최대가 되도록 부호화를 구성하고, 선형 부호가 이들 TCM 부호에 이용된다. 이 구조는 그 특성이 실용적이기 때문에 실용적

부호(Pragmatic code)라 불리운다.

제1도는 TCM 부호화의 개략적인 구성도이다. 제1도를 참조하면, 입력 정보 부호 m_0 비트는 변조 기호에 할당되도록 부호화 기호 n_0 비트로 확장된다. 그러면 부호화율 R 은 m_0/n_0 가 된다. 더욱이 부호 확장에 대하여, 선회 부호화의 부호화율이 r 인 경우 부호화율 $r=m/n$ 을 갖는 선회 부호화를 이용한다. 그러므로 부호화되지 않은 비부호 비트는 $m_0-m=n_0-n$ 비트로 표현된다. 정보 기호 중에서 m 비트에 대해서는 비테르비(Viterbi) 알고리즘이 이용된다.

TCM의 신호 공간 매핑(signal space mapping)에 대한 기본 규칙은 부호화 비트가 공유되어야 하고, 비부호 비트에서만 상이한 변조 기호 사이의 유클리드 거리 du (제2c도 참조)가 최대한 동일하게(또는 최대 거리가 되도록) 설정된다는 점에 있다. 여기에서 부호화 비트가 공유되는 경우의 변조 기호의 세트를 서브 세트(subset)라 칭한다.

예컨대, 부호화 동작 중에 매우 강력한 선회 부호가 이용되고 부호화 비트의 부호화 어려움이 임의의 C/N (반송파에 대한 잡음 신호의 비) 이상의 범위로 된다고 가정하면, 전송 에러 특성은 유클리드 거리 du 에 의해서만 결정되므로 최적의 신호 공간 매핑이 획득될 수 있다. 따라서 이러한 공간 매핑이 소기의 결과를 가져오기 위해서는 부호화 기호가 신호 공간 매핑 분배기에 의해 각각의 $1/Q$ 축에 대응하는 공간 매핑 데이터 $1e/Qe$ 로 변환 및 변조되어야 한다.

제2a도~제2c도의 상기한 실용적 부호의 부호화 및 그에 대한 신호 공간 매핑 예의 구성을 나타내는 도면이다. 변조 모드로서 비테르비(A. J. Viterbi)의 문헌에서는 위상 편이 변조(Phase Shift Keying : PSK)를 이용하고 있지만, 제2a~제2c도는 16점 직각 진폭 변조(QAM : Quadrature Amplitude Modulation)(이하, 16 QAM-TCM 16 TCM이라 함)를 이용하는 경우를 도시하고 있다. 이 경우에 선회 부호화는 부호화율 $r=1/2$ 을 이용하여 수행된다. 전체적인 부호화율은 $3/4$ 이다. 따라서 3비트 정보가 단일 변조 기호 단위로 전송될 수 있다. 더욱이 비부호 비트의 비트 수는 2비트이고, 각각의 서브 세트는 4개의 변조 기호로 구성된다. 16 QAM을 이용하는 경우에 대하여, 문헌[포탁(G. J. Pottic),테일러(D. P. Taylor)의 Multilevel Codes Based on Partitioning, Appendix I, IEEE Trans. on Inform. Theory, Vol. 35, No. 1, PP. 96-97, Jan. 1989]을 참고할 수 있다.

일반적으로 부호화 비트의 비트 수 n 에 대하여 2^n 개의 서브 세트가 있으며, 각 서브 세트를 구성하는 변조 기호의 수는 비부호 비트의 비트 수 n_0-n 에 대하여 $2^{(n_0-n)}$ 이다. 이와 유사하게 각 서브 세트를 구성하는 변조 기호는 변조 기호 사이의 거리가 최대로 되도록 구성된다. 제2b도에 도시된 경우에 있어서, 유클리드 거리(du)는 $2 \times dc(du=2dc)$ 와 같으며 비부호화 16 QAM에 대한 어려움의 개선 정도는 약 6dB이다. 그러므로 부호화 이득은 기호당 3비트의 비부호화 8 PSK에 대한 개선 정도에 의해 결정되므로 약 4dB이다.

다음으로 복호화 기술에 대하여 제3도를 참고하여 16 TCM의 경우를 들어 설명하기로 한다.

제3도는 디코더(복호화부)의 구성을 도시한 블록도이다. 제3도에 있어서, 복조된 수신 기호의 $1/Q$ 축의 배열에 대응하는 공간 매핑 데이터($1d/Qd$)는 입력이며, 격자형 복호화 기호(x_3, x_2, x_1)는 출력이다. 제2a도~제2c도에 도시된 바와 같이, 수신된 기호는 각 축의 공간 매핑, 예컨대 $q=5$ 을 결정할 때 소프트-결정(soft-decision)하여 복호화된다. 반면에 16 QAM의 하드-결정(hard-decision)시에는 $q=3$ 이면 충분하다. 따라서 그 차이는 2비트이며 $1/Q$ 와 함께 총 4비트가 소프트-결정하여 복호화된다.

소프트-결정으로부터 획득된 정보에 기초하여, 비테르비 복호화에 사용할 4개의 브랜치 메트릭은 브랜치 메트릭 장치(Branch Metric Unit)(이하, BMU라 칭함)와 같은 단일 공간 매핑 복호화 수단에 의해 계산된다. 그 계산을 통해, 비테르비 디코더로부터 정보 비트(x_1)를 얻는다. 비테르비 디코더가 보통 브랜치 메트릭 장치(BMU)를 포함한다 하더라도 BMU는 제3도에 도시된 비테르비 디코더와 분리된 장치로서 기술된다는 점을 주목해야 한다.

다음으로 격자형 복호화의 원리를 제4a도~제4d도를 참조하여 설명하기로 한다.

우선 각각의 서브 세트와 복호화 기호에 대한 후보 요소에 대하여 하드-결정이 수행된다. 즉, 대표 기호가 검출된다. 다시 말하면 격자형 부호화 기호($y_3 y_2 y_1 y_0$) 사이에서는 비테르비 방식으로 복호화될 때까지는 하위 2비트가 판정될 수 없기 때문에 기호(xy_1, y_0)가 ($y_1 y_0$)=(00)~(11)에 대하여 미리 검출된다.

예를 들어 제4a도를 참조하면 (1100)의 기호는 검게 칠한 원으로 나타난 수신된 기호에 대하여 속이 빈 원으로 나타난 서브 세트 기호에 대한 대표 기호가 된다. 이와 유사하게 제4b도~제4d도를 참조하면 (0101), (1010) 및 (0011)은 각 서브 세트에 대하여 각각 대표 기호가 된다. 이제 상위 2비트는 대표 기호의 검출을 충족시킨다. 반면 하위 2비트는 비테르비 복호화 처리 후에 결정될 수 있다. 따라서 대표 기호의 출력 비트수는 $2 \times 4=8$ 비트가 될 것이다.

비테르비 복호화에 필요한 브랜치 메트릭은 각 대표 기호 및 수신된 기호 사이의 유클리드 거리에 기초하여 결정된다. ($y_1 y_0$)=(00)~(11)에 대응하는 브랜치 메트릭 $\lambda_0, \lambda_1, \lambda_2, \lambda_3$ 는 각각 B_s 비트로 표시된다. 예컨대, B_s 는 4 또는 30이 될 수 있다($B_s=4$ 또는 $B_s=3$). 이들 브랜치 메트릭을 사용하면 선회 부호화의 구성에 의해 판정된 그 수가 N_s 인 가능한 전송 순서(경로)에 대응하는 에러가 누적되어 경로 메트릭을 만든다. 그 후 경로 메트릭에 따라 경로가 선택되고 M_s -스테이지 경로 메모리에 기억된다. 이와 같은 기억된 N_s 경로 중에서 가장 오래된 것으로 가장 가능성 있고 유사한 비트가 비테르비 복호화 비트로서 출력된다.

상술한 바와 같이 정보 비트(x_1)는 에러가 보정되는 동안 재생성되며, 선회부호화된 후 부호화 비트($y_1 y_0$)를 재발생한다. 경로 메모리 스테이지(M_s)는 예컨대, 상태의 수가 $N_s=64$, $M_s=30 \sim 40$ 이면 제한된 길이의 4~6배가 된다.

제3도에 도시된 회로에 의해 복호화된 부호화 비트(y_1, y_0)는 에러 보정 효과를 가지며, 이러한 효과를 이용함으로써 비부호 비트(y_3, y_2)=(x_3, x_2)가 복호화 된다. 각각의 검출된 대표 기호가 비테르비 복호화를 위해 소모된 시간만큼 지연되기 때문에 이 대표 기호는 Ms-스테이지 시프트(자리이동) 레지스터에 입력된다. 그 후 이와 같이 복호화되고 재생성된 비트(y_1, y_0)에 대응하는 비트(y_3, y_2)가 선택되고, 격자형 복호화 기호의 상위 2비트가 판정된다.

예컨대, 제4a도~제4d도를 참조하면, Ms-스테이지 시프트 레지스터의 출력이 (11), (01), (10) 및 (00)일 때 (y_1, y_0)=(00)이면 (y_3, y_2)=(x_3, x_2)이다. 즉, 제4도에 대응된 변조 기호는 (1100)이 될 것이다. 다시 말해서, 비록 변조 기호가 제4도 또는 제2도에 도시된 16 QAM의 하드-결정에 의해 (1010)으로 되는 것이 입증되더라도 그 에러는 하위 2비트에 대한 수신된 순서에 따라 (1100)이 결국 보정을 판정하는 방식으로 보정된다.

다음에 종래 기술의 단점에 대해 명료하게 설명하기로 한다. 제5도는 종래의 통상적인 비부호 비트 복호화 시스템의 예시도이다.

제2b도에 도시된 도면에서 대표 기호를 그룹화할 수 있는 9가지 방법($J=9$)이 있다. 비록 4비트로 표현하는 것($3 \log_2 J = 4$)이 일차적으로 가능하지만, 대표 기호 검출부(113, 제5도 참조)의 출력은 8비트이며 용

량을 지닌다. 특히 대표 기호 검출부(113)는 ROM에 의해 실현되며, ROM의 크기는 $2^{10} \times 8 \approx 8K$ 비트=16K 트랜지스터가 될 것이다. 제5도를 참조하면 T-스테이지 시프트 레지스터(115)에서 T=32이고 1비트당 22개의 트랜지스터가 필요할 때, T-스테이지 시프트 레지스터의 크기는 $8 \times 32 \times 22=5632$ 트랜지스터가 될 것이다.

이제, 비테르비 복호화를 수행하는 동안 브랜치 메트릭을 계산할 필요성이 있다. 격자형 복호화 구조에서 수신된 기호와 각 서스셋의 대표 기호 사이의 유클리드 거리의 평방(square)이 이용된다. 이 유클리드 거리의 값이 직접 브랜치 메트릭으로서 취해지고 각각의 브랜치 메트릭은, 예를 들어 8비트로 표시된다. 반면 브랜치 메트릭 연산 회로의 규모를 감소시키기 위해 비트를 절단(truncate)하기도 한다. 즉, 종래 브랜치 메트릭 장치가 ROM으로 구성될 때 소프트-결정의 수신된 기호가 10비트로 표현되고 비트 절단이 상위 4비트에 대하여 적용되면 $2^{10} \times 4 \times 4=8192$ 비트를 갖는 ROM이 필수적일 것이다. 이러한 큰 규모를 갖는 ROM이 격자형 LSI(대규모 집적 회로)에 내장되어 단일 칩을 이루면 비용이 엄청나게 증가하는 비효율성을 야기시킨다.

전술한 단점을 해결하는 본 발명의 목적은 에러 보정 능력을 저하시키지 않고도 회로 규모를 감소시킬 수 있는 비부호 비트 복호화 장치를 제공하는데 있다.

본 발명의 다른 목적은 브랜치 메트릭의 비트 수를 감소시킬 수 있을 뿐만 아니라 회로 규모도 감소시킬 수 있는 브랜치 메트릭 연산 회로를 제공하는데 있다.

본 발명의 제1특징에 따르면 비부호 비트를 발생시키도록 수신된 기호를 입력하고, 상기 수신된 기호에 의해 특정된 기호의 그룹에 대응하는 영역 정보를 발생시키는 영역 판정 수단과, 상기 수신된 기호가 최대 유사 복호화 수단(maximum-likelihood decoding means)에 의해 최대 유사 복호화되는 동안 영역 판정 수단으로부터 출력되는 영역 정보의 출력을 지연시키는 지연 수단과, 상기 지연 수단으로부터 제공된 출력과 최대 유사 복호화 수단에 의해 복호화된 부호화 비트를 입력하여 복호화되도록 하고 비부호 비트를 출력하는 복호화 수단을 구비하는 디지털 처리 장치가 제공된다.

본 발명의 제2특징에 의하면, 소프트-결정에 의해 획득된 수신된 기호에 대한 진폭 제한을 수행하는 제한 수단과 ; 상기 제한 수단으로부터 획득된 데이터에 유클리드 거리의 평방을 연산함으로써 비테르비 복호화시에 브랜치 메트릭을 발생시키는 거리 연산 수단을 구비하는 브랜치 메트릭 처리 장치가 제공된다.

본 발명의 장점은 에러 보정 능력을 저하시키지 않고도 최소의 회로 규모를 가질 수 있는 격자형 복호화 회로를 제공할 수 있다는 점에 있다.

본 발명의 다른 장점은 브랜치 메트릭의 비트 수를 감소할 수 있고 그에 따라 회로 규모를 최소화할 수 있다는 점에 있다.

본 발명의 상기 및 기타의 목적, 특징과 장점은 첨부 도면과 관련한 다음의 바람직한 실시예의 상세한 설명을 통해 보다 명료해질 것이다.

본 발명의 특징은 본 발명의 예시를 위해 주어진 바람직한 실시예의 설명으로부터 분명해질 것이지만 그에 한정되는 것은 아니다. 이하, 본 발명의 실시예를 도면을 참조하여 설명하기로 한다.

제6도는 본 발명에 따르는 비부호 비트 복호화 회로의 구성을 도시한 블록도이다.

제6도를 참조하면 수신된 기호는 영역 판정부(13)와 비테르비 디코더(11)에 입력된다. 비부호 비트 디코더(17)는 T-스테이지 시프트 레지스터(15)를 통해 영역 판정부(13)에 직렬로 접속된다. 비테르비 디코더(11)로부터 출력된 부호화 비트는 비부호 비트 디코더(17)에 입력된다. 그에 따라 비테르비 디코더(11)로부터 비테르비 복호화 비트가 획득되는 반면 비부호 비트 디코더(17)로부터는 비부호 비트가 획득된다. 제6도에 도시된 경우에는 $k=2$, $m=1$, $n=2$ 이다[제21도를 참조하면 정보 기호($k+m$)은 선회 부호화 장치(101)로 공급되는 비트(m 비트)와 비부호 비트(k 비트)로 분할되고, 이와 같이 공급되는 m 비트는 부호화 비트 n 으로 확장되므로 변조 기호($k+n$)가 변조되어 출력된다].

제17도에는 제3도에 도시된 종래의 것과 비교하여 본 발명에 따라 $A_s=4$ 를 갖는 비부호 비트 복호화 회로의 구성을 도시한 다른 블록도가 도시되어 있다.

제12도는 신호 공간 매핑(비부호 비트가 2인 경우)의 예시도이다.

소정의 비트 구성으로 설정된 기호의 그룹에서 즉, 서브 세트의 각 서브 세트 기호에서 비부호화 2비트

(또는 상위 2비트)의 배열은 그레이 부호(Gray code)에 의한 매핑으로 주어진다. 특히, 하위 2비트가 0인 원형(circle)으로 표시된 기호를 주목하면 인접한 원형으로 표시된 기호 $0=(0000)_2$ 와 $4=(0100)_2$, $0=(000)_2$ 와 $8=(1000)_2$ 는 다른 것과 1비트만이 상이하도록 되어 있다.

다음으로, 각 서브 세트의 대표 기호 중에서 인접한 기호들은 부호화 비트의 하위 2비트에 관하여 다른 것과 1비트만 차이가 나도록 되어 있다. 특히, 예를 들어 서로 인접해 있는 사각형에 기입된 $5=(0101)_2$ 와 원형으로 표시된 $C=(1100)_2$ 에 대하여 그들은 하위 2비트에 대하여만 하나의 비트가 상이하다. 이와 유사하게 서로 인접해 있는 사각형에 기입된 $5=(0101)_2$ 와 이중 원형에 기입된 $3=(0011)_2$ 에 대해서는 하위 2비트에 대하여만 하나의 비트가 상이하다.

기호를 이와 같이 배열함으로써 비부호 비트에 관한 유클리드 거리와 해밍거리(Hamming distance)는 상대적인 크기 관계가 동일하다. 더욱이 비테르비 복호화될 부호화 비트에 관한 유클리드 거리와 해밍 거리 또한 상대적인 크기 관계가 동일하다.

다음으로 복호화 회로에 관한 동작을 설명하기로 한다.

제7도는 영역 판정부(13)의 출력과 수신된 기호들 사이의 관계를 나타낸 도면이다. 제7도에 도시된 9-값 소프트 결정의 경우에, 점선은 각 영역 사이의 경계를 나타내고, 총 9개 영역이 있으며 각 영역에는 4개 비트로 구성된 값이 할당된다. 이들 4비트의 값은 1대 1대응을 기본으로 하여 대표 그룹의 9가지 방식에 대응한다. 예를 들어 수신된 기호가 a인 경우, 영역 판정부(13)의 출력은 (0010)이 되고, 이 (0010)은 사각형에 기입된 D, 원형으로 표시된 8, 이중 원형으로 표시된 7, 삼각형에 기입된 2로 구성되는 세트(그룹)에 대응한다.

다시 제7도를 참조하면, 수신된 기호가 b에 위치하면 영역 판정부(13)의 출력은, 원형으로 표시된 8, 사각형에 기입된 5, 삼각형에 기입된 2, 이중 원형으로 표시된 3으로 구성되는 세트(그룹)에 대응하는 (0110)이 된다. 이제 수신된 기호가 경계에 놓이면 비록 기호가 경계선 둘레에 위치된 어떤 영역에 포함된다 하더라도 여러 보정 능력은 영향을 받지 않는다는 점을 주목해야 한다.

제7도에 표시된 예에서 대표 기호의 세트(그룹)를 표시하는 9가지 상이한 방식이 있다. 그러므로 9가지 상이한 방식을 나타내는데 4비트면 충분할 것이다. 따라서 수신된 기호가 놓이는 곳에 관한 영역 정보를 얻기 위해서, 영역 판정부(13)는 수신된 기호를 대표 기호와 관련시켜서 수신된 기호가 속하게 되는 곳으로 결정한다.

영역 판정부(13)에서 수신된 기호가 1대 1대응을 기초로 대응하는 대표 기호가 판단되므로 4비트의 영역 판정 비트는 영역 정보로서 출력된다. 그 다음 지연 수단으로 동작하는 T-스테이지 시프트 레지스터(15)에 의해 비테르비 디코더(11)에서 복호화 처리하는데 소모되는 시간과 같은 시간 동안 출력이 지연되어 비부호 비트 디코더(17)로 공급된다. 비부호 비트 디코더(17)에서 T-스테이지 시프트 레지스터(15)로부터 출력된 4비트와 비테르비 디코더(11)로부터 제공된 2비트의 부호화 비트를 출력하도록 복호화된다. 그러면 단지 9개의 대표 세트만이 존재하며 각 세트는 4비트로 표시된다. 그에 따라 하위 2비트가 판정되면 상위 2비트가 유일하게 판정된다.

다음으로 본 발명에 의해 얻게 되는 중요한 결과에 대해 설명하기로 한다. 제17도에 도시된 본 발명에 따라 영역 판정부(13), T-스테이지 시프트 레지스터(15) 및 비부호 비트 디코더(17)를 구비하는 비부호 비트 복호화 장치는 필요한 트랜지스터 수의 관점에 있어서, 제5도에 도시된 대표 기호 검출부(113), T-스테이지 시프트 레지스터(115) 및 비부호 비트 선택기(117)를 포함하는 종래의 비부호 비트 디코더와 비교된다. 결국 종래의 실시하에서는 총 트랜지스터의 수가 대략 22k가 필요했는데 본 발명에 의하면 대략 11k로 감소시킬 수 있으므로 종래의 것에 비해 디코더의 크기를 절반까지 감소시킬 수 있다.

I 채널 성분과 Q 채널 성분이 제8도에 도시된 바와 같이 분리되어 독립적으로 판정되는 경우의 소프트 결정의 예에서, 각 채널에 대한 입력 및 출력 사이의 관계는 제9도에 도시된 바와 같다. 제9도에서 분명히 알 수 있는 바와 같이, 각 채널에 대한 5비트 모두를 복호화할 필요가 없이 상위 3비트만을 복호화하면 충분하다. 그러므로 영역 판정부가 ROM으로 구성될 때 영역 판정부는 그 비트 수가 $2^3 \times 2 = 16$ 비트인 2개의 ROM으로 달성될 수 있다.

본 발명의 제2실시예를 제10도를 참조하여 설명하기로 한다. 제10도는 수신된 기호를 진폭 제한시킨 후 브랜치 메트릭이 획득되는 경우의 영역 판정 수단의 출력예를 도시한 것이다.

제10도를 참조하면 수신된 기호에 진폭 제한이나 라미터가 적용된 후 브랜치 메트릭이 획득되더라도 그로 인해 여러 보정 능력이 저하되지는 않는다. 이것은 각 대표 기호에 대한 유클리드 거리가 진폭의 제한이 수행되는 경우와 하더라도 그대로 초기 상태를 유지하기 때문이다. 예를 들어 제10도를 참조하여 설명하면, 수신된 기호 c에 근접한 대표 기호는 사각형에 기입된 D이다. 수신된 기호 c 사이의 거리는 원형으로 표시된 8, 이중 원형으로 표시된 7, 삼각형에 기입된 2의 순서로 점점 더 크게 된다. 진폭 제한에 의해 적용되는 수신된 기호 d의 경우에도 이 순서는 그대로 유지된다.

따라서 진폭 제한이 적용되는 수신된 기호 d에 대하여 영역 판정이 수행되면 효과적인 회로 구성이 달성될 수 있으며, 그에 따라 소형의 회로 구성이 실현될 수 있게 된다.

제11도는 각 채널에 대한 영역 판정 수단의 입출력 관계를 나타낸 도면이다. 제11도를 참조하면, 입력은 11, 10, 1, 0, 111, 110, 101로 구성되는 7종류이기 때문에 이들 7가지에 대해서만 복호화가 수행된다.

제13도는 제2실시예에 따르는 신호 공간 매핑 구조를 이용하여 진폭 제한 및 영역 판정이 적용되는 경우의 데이터(BER 대 C/N)를 도시한 그래프이다. 제13도에서 그래프 [a]는 비부호화시에 QPSK의 BER(비트 에러율) 특성을 나타내며, [b]는 16 QAM(직각 진폭 변조)의 BER 특성을 나타내고, [c]는 16 TCM(격자형 부호화 변조)의 BER과 운게르보엑크의 문헌에 의해 계산된 특성에 대한 접근선의 하위 한계(이론값)를 나타낸다. 그래프 [d]는 수신된 기호에 대한 소프트 결정 값의 비트 수가 10비트($q=10$, q는 양자화를 의미함)인 경우 시뮬레이션에 의해 획득되는 BER 특성을 나타낸다. 그래프 [e]는 q가 12로 설정된 BER 특성을 나

타낸다. 이 경우에 I 채널과 Q 채널은 입력이 6비트이고 출력이 2비트이다. 상기 실시예에서 설명한 바와 같이 6비트 모두가 복호화될 필요는 없으며, I 채널과 Q 채널 각각에 대한 상위 3비트에 대해서만 복호화 동작을 달성하면 충분하다. 즉, 상위 3비트는 정확하게 6비트로 판정될 수 있다. 더욱이 영역 판정이 $q=12$ 로 정밀하게 수행될 수 있으므로 보다 양호한 특성을 획득할 수 있다.

또 상술한 영역 판정 출력의 비트 수는 $\log_2 J$ (여기서 J는 수신된 기호에 의해 특정된 기호에 대한 세트(그룹)의 수를 나타냄)보다 적지 않고 최소 비트 개수인 것이 바람직하다. 예를 들어 제7도에 도시된 경우에 $J=9$ 이고, 이것은 $3 \log_2 J$ 4이기 때문에 영역 판정 출력의 비트는 상기 실시예에서 4로 설정된다.

영역 판정 출력의 비트 수는 4 또는 그 이상의 수일 수 있으므로 $\log_2 J$ 보다 작지 않다.

예를 들어, 비트 수가 5로 설정되면 제6도에 도시된 4비트에 0 또는 1을 더함으로써 5비트가 사용되는 각 영역에 대응하는 영역 판정 출력이 획득될 수 있다. 이 경우에 비부호 비트 복호부의 회로 크기는 제1실시예의 5/4배가 될 것이므로 대략 14~15k의 트랜지스터가 필요하게 된다. 그러나 회로의 크기는 종래의 것보다 작다.

따라서 본 발명을 실시함으로써 격자형 디코더의 비부호 비트 복호 회로에 대한 회로의 크기를 여러 보정 능력을 저하시키지 않고서도 상당히 감소시킬 수 있게 된다.

상술한 제2실시예에 관하여 이하에서는 그에 대한 상세한 설명과 함께 변형예에 대한 설명을 하기로 한다.

제14도는 브랜치 메트릭 연산 회로의 블록도이다. 제14도에 있어서, 브랜치 메트릭 연산 회로에는 리미터 부, 즉 제한 회로(11), 유클리드 거리 처리 수단(13), 비선형 처리 수단(15) 및 비트 절단 수단(17)이 순서대로 직렬로 연결되어 있다.

제15도는 수신된 기호에 대한 진폭 제한의 범위를 설명하기 위한 신호 공간 매핑의 예를 나타내고 있다. 다시 제2실시예의 요점을 설명하자면, 진폭 제한이 적용된 수 브랜치 메트릭이 획득되는 제15도의 경우에는 여러 보정 능력이 저하되지 않는다. 이것은 각 대표 기호에 대한 유클리드 거리의 순서가 진폭 제한이 적용된 후라도 처음 상태를 유지하기 때문이다. 예컨대, 제15도를 참조하면 수신된 기호(a)에 가장 근접한 대표 기호는 사각형에 가입된 D이며 두번째로 근접한 것으로부터 원형으로 표시된 8, 이중 원형으로 표시된 7, 삼각형에 가입된 2가 순서대로 있다. 상술한 관계(유클리드 거리의 순서)는 진폭 제한이 적용되는 기호(b)와 동일함을 유지한다.

제16도에 도시된 바와 같이 유클리드 거리의 평방은 4개의 대표 기호의 그룹에 의해 둘러싸인 영역 내에서만 연산된다. 제16도는 9의 값의 소프트 결정에 의해, 시작점으로 표시된 좌하부 위치에 대표 기호를 갖는 유클리드 거리의 평방을 도시한 예이다. 예컨대 제16도를 참조하면 수신된 기호가 위치 c에 있으면 좌하부 대표 기호(시작점)로부터의 유클리드 거리의 평방은 $5^2+5^2=50$ 이다. 유사한 방식으로 수신된 기호가 위치 d에 있으면 시작점으로부터의 유클리드 거리의 평방은 $7^2+0^2=49$ 이다. 이와 유사하게 수신된 기호가 위치 e에 있으면 그것으로부터의 유클리드 거리의 평방은 $8^2+8^2=128$ 이다.

제16도로부터 유클리드 거리의 평방의 값의 범위는 0~128이고, 그 값을 표현하기 위해 8비트가 필요하다. 반면 제16도에 도시된 경우에 수신된 기호가 위치 c에 있을 때만 그 MSB(최상위 비트)가 10이 되는 경우가 발생한다. 따라서 MSB의 1비트가 이 경우에만 사용되는 것은 효과적이지 못하다. 그러므로 유클리드 거리의 평방이 c를 갖는 128인 바로 이러한 경우에는 128의 값은 비선형 처리 수단(15)에 의해 127로 바뀐다. 그에 따라 유클리드 거리의 모든 평방값이 7비트로 표시될 수 있다.

[변형예 1]

비트가 비트 절단 수단에 의해 절단될 때 경로 메트릭 연산의 효율성을 더욱 개선시킬 수 있다.

제20도는 진폭 제한, 비선형 처리 및 비트 절단($B_s=3$)이 적용되는 경우와, 제12도에 도시된 신호 공간 매핑을 이용하여 상기과 같은 진폭 제한, 비선형 처리 및 비트 절단이 적용되지 않을 때의 BER 특성을 도시한 그래프이다.

상위 3 비트가 절단되는 경우에는 제20도의 그래프 [g]의 시뮬레이션-실험결과에 따라 복호화시에 거의 저하가 발생하지 않는다. 제18도에 표시된 10진수는 제16도에 도시된 배치에 대응하는 각각의 브랜치 메트릭이다. 제18도는 비선형 처리가 수행되는 경우를 도시한 것이고, 제19도는 비선형 처리가 수행되지 않는 경우를 도시한 것이다. 비선형 처리를 채택함이 없이 비트 절단이 수행되면 복호화율 저하를 야기시키지 않도록 제19도에 도시된 바와 같이 4비트가 필요하게 된다.

이 예에서 표시 비트의 수, 즉 수신된 기호의 양자화 비트의 수는 12비트로 설정된다. 제20도를 참조하면 진폭 제한 처리, 비선형 처리 및 비트 절단 처리의 실행이 무시될 수 있으므로, 본 발명의 회로의 크기를 감소시키는데 대단히 효과적임을 알 수 있다.

그래프 [f]는 운게르보엑크의 문헌에서 연산된 특성에 대한 점근선 하한치(이론적인 값)와 16 TCM(격자형 부호화 변조)의 BER을 나타낸다.

[변형예 2]

제14도에 도시된 비선형 처리 수단(15)과 비트 절단 수단(17)의 구성은 교환될 수 있다. 즉 제14도에 도시된 비선형 처리 수단(15)의 위치 및 접속은 비트 절단 수단(17)에 의해 교체될 수 있고 비트 절단 수단(17)은 비선형 처리 수단(15)에 의해 교체될 수 있다. 예컨대, 제19도에 도시된 브랜치 메트릭 중에서 우상부 8이 강제로 7로 변경되면 제18도에 도시된 브랜치 메트릭과 동일하고 3비트 표현이면 충분함을 보여준다.

상술한 바와 같이 유클리드 거리의 연산을 용이하게 하기 위하여, (만약 기호가 소정의 영역외에서 수신

되면) 수신된 기호를 소정의 영역 내로 이동시키도록 조정하거나 수신된 기호의 진폭을 제한하는 제한 동작이 수행된다. 이 방법은 16 QAM, 32 QAM와 같은 장방형 또는 크로스형 변조 모드에 매우 유용하다. 또 브랜치 메트릭의 비트 수는 복조화 저하가 발생하지 않을 정도로 유클리드 거리 처리 수단의 출력에 비선형 처리(리미터 처리)를 적용함으로써 감소된다. 그에 따라 브랜치 메트릭 연산에 관한 부담이 경감될 것이다. 또 브랜치 메트릭 연산 회로의 규모와 크기가 감소될 것이다.

따라서 본 발명에 따르는 제2실시예와 그에 대한 변형을 채택함으로써 브랜치 메트릭의 비트 수를 감소하고 회로의 규모를 최소화할 수 있다.

상술한 것 외에도 본 발명의 신규하고 유익한 특징으로부터 벗어남이 없이 상기 실시예의 많은 수정과 변경을 행할 수 있다. 따라서 이러한 모든 수정과 변경은 첨부된 특허 청구 범위 내에 포함되도록 의도된다.

(57) 청구의 범위

청구항 1

송신 측에서 복수 개수의 비트로 구성된 정보 기호 중에서 소정 개수의 비트를 선회 부호화하여 복수 개수의 부호화 비트를 발생하고 상기 정보 기호 중에서 복수 개수의 잔여 비트를 비부호 비트로 하며, 상기 부호화 비트와 비부호 비트를 조합하여 격자형 부호화 하고, 상기 격자형 부호화 비트를 수신 측에서 복호화하며, 선회 복호부에서 복호화되는 부호화 비트를 이용하여 비부호 비트를 복호화하는 디지털 데이터 처리 장치에 있어서, 수신된 기호가 입력되어 적어도 하나의 비부호 비트를 발생하며, 상기 수신된 기호에 의해 특정된 기호의 그룹에 대응하는 영역 정보를 발생하는 영역 판정 수단(13)과 ; 상기 수신된 기호가 최대 유사 복호화 수단에 의해 최대 유사 복호화되는 동안 상기 영역 판정 수단으로부터 출력되는 영역 정보를 지연시키는 지연 수단(15)과 ; 상기 지연 수단으로부터 출력되는 정보와 상기 최대 유사 복호화 수단에 의해 복호화된 부호화 비트가 입력되어 비부호 비트를 출력하는 복호화 수단(17)을 구비하며, 상기 영역 판정 수단(13)은 상기 수신된 기호에 의해 특정된 정보 기호에 대한 그룹의 수를 J라고 할 때, $\log_2 J$ 보다 큰 값이면서 동시에 최소 비트 개수가 되도록 최적의 비트 개수를 판정하는 수단을 포함하는 것을 특징으로 하는 디지털 데이터 처리 장치.

청구항 2

제1항에 있어서, 상기 지연 수단(15)은 T-스테이지 시프트 레지스터인 것을 특징으로 하는 디지털 데이터 처리 장치.

청구항 3

제1항에 있어서, 상기 영역 판정 수단(13)은 영역 정보를 획득하도록 수신된 기호에 대한 진폭을 제한하는 리미터 수단을 포함하는 것을 특징으로 하는 디지털 데이터 처리 장치.

청구항 4

제3항에 있어서, 상기 영역 판정 수단(13)은 상기 수신된 기호에 의해 특정된 정보 기호에 대한 그룹의 수를 J라고 할 때, $\log_2 J$ 보다 큰 값이면서 동시에 최소 비트 개수가 되도록 최적의 비트 개수를 판정하는 수단을 포함하는 것을 특징으로 하는 디지털 데이터 처리 장치.

청구항 5

송신 측에서 복수 개수의 비트로 구성된 정보 기호 중에서 소정 개수의 비트를 비테르비 부호화하여 복수 개수의 부호화 비트를 발생하고 상기 정보 기호 중에서 복수 개수의 잔여 비트를 비부호 비트로 하며, 상기 부호화 비트와 비부호 비트를 조합하여 격자형 부호화 하고, 상기 격자형 부호화 비트를 수신 측에서 복호화하며, 비테르비 복호부에서 복호화되는 부호화 비트를 이용하여 비부호 비트를 복호화하는 비부호 비트 복호화 장치에 있어서, 대표 기호 그룹의 개수에 대응하는 최적의 비트 개수를 판정하는 영역 판정 수단(13); 상기 부호화 비트가 비테르비 복호부에 의해 복호화되는 동안 상기 영역 판정 수단으로부터 출력되는 정보를 지연시키는 지연 수단과 ; 상기 지연 수단으로부터 출력되는 정보와 상기 비테르비 복호화 수단에 의해 복호화된 부호화 비트가 입력되어 복호화함으로써 비부호 비트를 출력하는 복호화 수단(17)을 구비하며, 상기 영역 판정 수단(13)은 상기 수신된 기호에 의해 특정된 정보 기호에 대한 그룹의 수를 J라고 할 때, $\log_2 J$ 보다 큰 값이면서 동시에 최소 비트 개수가 되도록 최적의 비트 개수를 판정하는 수단을 포함하는 것을 특징으로 하는 비부호 비트 복호화 장치.

청구항 6

제5항에 있어서, 상기 지연 수단(15)은 T-스테이지 시프트 레지스터인 것을 특징으로 하는 비트 복호화 장치.

청구항 7

제5항에 있어서, 상기 영역 판정 수단(13)은 수신된 기호가 소정의 영역을 벗어나 있는 경우, 상기 수신된 소정의 영역 내로 이동시키기 위해, 상기 수신된 기호에 대한 진폭을 제한하는 리미터 수단을 포함하는 것을 특징으로 하는 비부호 비트 복호화 장치.

청구항 8

제5항에 있어서, 상기 영역 판정 수단(13)은 상기 영역 판정 수단(13)은 상기 수신된 기호에 의해 특정된 정보 기호에 대한 그룹의 수를 J라고 할 때, $\log_2 J$ 보다 큰 값이면서 동시에 최소 비트 개수가 되도록 최적의 비트 개수를 판정하는 수단을 포함하는 것을 특징으로 하는 비부호 비트 복호화 장치.

청구항 9

제7항에 있어서, 상기 영역 판정 수단(13)은 상기 수신된 기호에 의해 특정된 정보 기호에 대한 그룹의 수를 J 라고 할 때, $\log_2 J$ 보다 큰 값이면서 동시에 최소 비트 개수가 되도록 최적의 비트 개수를 판정하는 수단을 포함하는 것을 특징으로 하는 비부호 비트 복호화 장치.

청구항 10

송신 측에서 복수 개수의 비트로 구성된 정보 기호 중에서 소정 개수의 비트를 선회 부호화하여 복수 개수의 부호화 비트를 발생하고 상기 정보 기호 중에서 복수 개수의 잔여 비트를 비부호 비트로 하며, 상기 부호화 비트와 비부호 비트를 조합하여 격자형 부호화 하고, 상기 격자형 부호화 비트는 수신 측에서 복호화 되며, 비테르비 복호부에서 복호화되는 부호화 비트를 이용하여 비부호 비트를 소프트 결정한 후에 획득된 수신된 기호에 따라 복호화하는 브랜치 메트릭 처리 장치에 있어서, 상기 소프트 결정에 의해 획득된 수신된 기호에 대한 진폭 제한을 수행하는 리미터 수단과 ; 상기 리미터 수단으로부터 제1비트 개수의 형태로 획득된 데이터에 대하여 유클리드 거리의 평방을 계산함으로써, 상기 비테르비 복호화부의 출력을 이용하여 브랜치 메트릭을 제공하는 거리 연산 수단과 ; 상기 제1비트 개수를 이 제1비트 개수보다 작은 제2비트 개수로 교체하는 근사값 연산 수단(17)을 포함하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 11

제10항에 있어서, 상기 거리 연산 수단의 출력값이 소정의 값보다 큰 경우, 상기 거리 연산 수단의 출력값이 상기 소정의 값 범위 내로 제한되도록, 상기 거리 연산 수단에 접속되어 비선형 처리를 수행하는 비선형 처리 수단(15)을 포함하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 12

제10항에 있어서, 상기 거리 연산 수단에 접속되어, 이 거리 연산 수단으로부터 제공되는 출력값의 비트를 절단하는 비트 절단 수단(17)을 포함하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 13

제11항에 있어서, 상기 비선형 처리 수단에 접속되어, 이 비선형 처리 수단으로부터 제공되는 출력값의 비트를 절단하는 비트 절단 수단(17)을 포함하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 14

제12항에 있어서, 상기 비트 절단 수단에 접속되어, 상기 비트 절단 수단의 출력값이 소정의 값보다 큰 경우에 이 비트 절단 수단의 출력값이 상기 소정의 값 범위내로 제한되도록 비선형처리를 수행하는 비선형 처리 수단(15)을 포함하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 15

제11항에 있어서, 상기 수신된 기호까지의 최소 유클리드 거리는 상기 기호 그룹 중에서 4개의 인접한 기호 각각에 대해 동일한 거리에 있는 중심점을 정하고 이 중심점까지의 거리로 계산되는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 16

제15항에 있어서, 상기 근사값 연산 수단(17)에 의한 비트 개수의 교체는 비선형 처리 방식으로 수행되는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 17

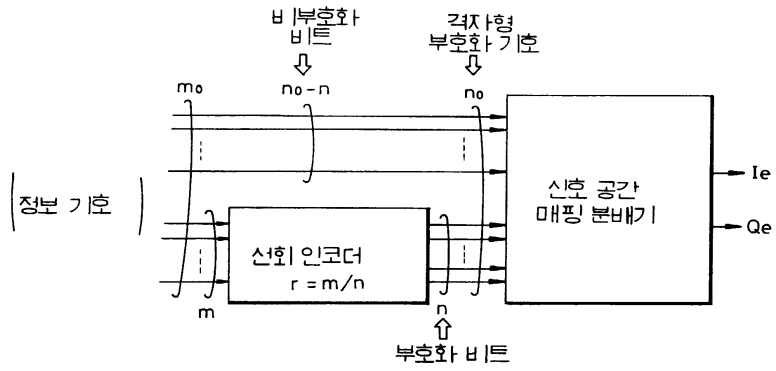
제15항에 있어서, 상기 근사값 연산 수단(17)은 상기 제1비트 개수의 최상위 비트가 논리적 값으로 1인 경우에 상기 제1비트 개수를 제2비트 개수로 절단하는 것을 특징으로 하는 브랜치 메트릭 처리 장치.

청구항 18

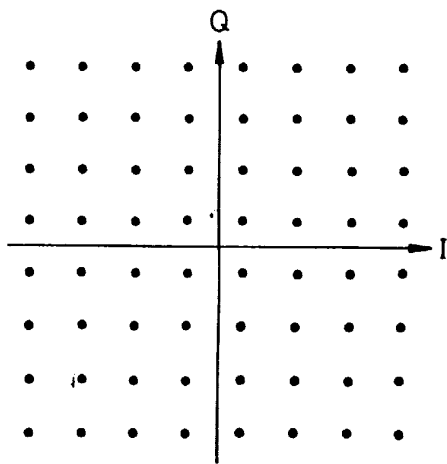
제17항에 있어서, 상기 제1비트 개수는 8이고, 제2비트 개수는 7인 것을 특징으로 하는 브랜치 메트릭 처리 장치.

도면

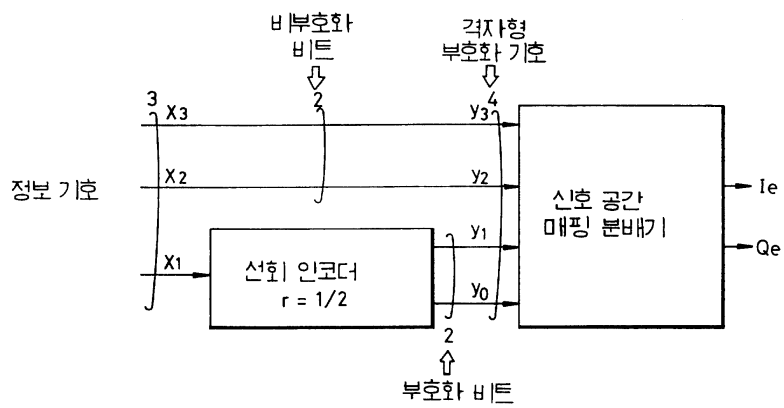
도면 1a



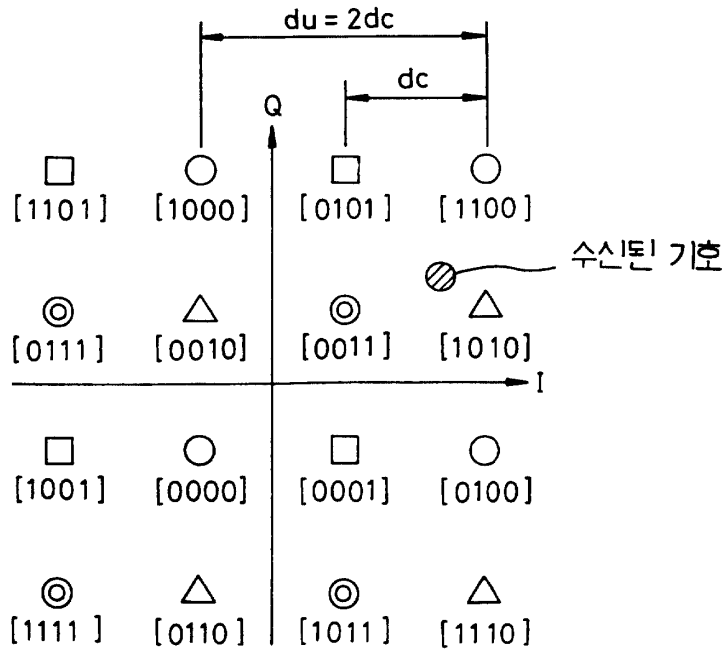
도면 1b



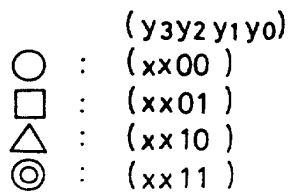
도면 2a



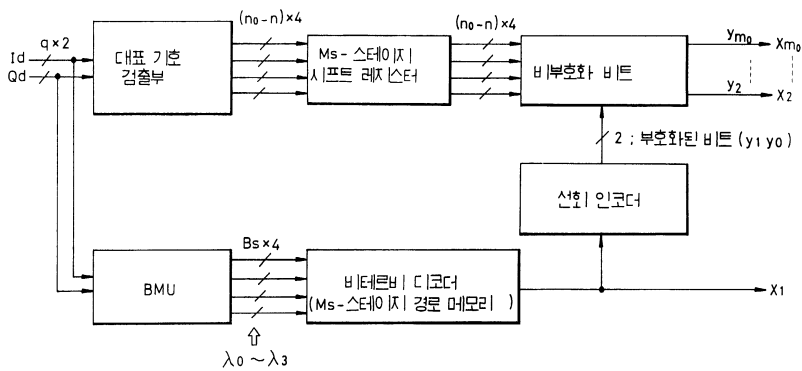
도면2b



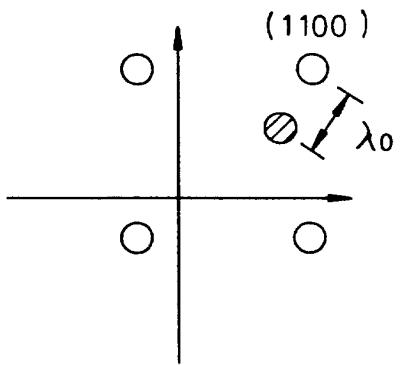
도면2c



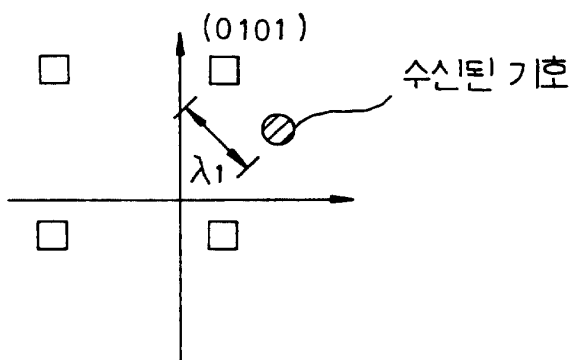
도면3



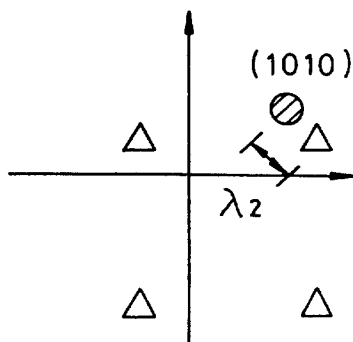
도면4a



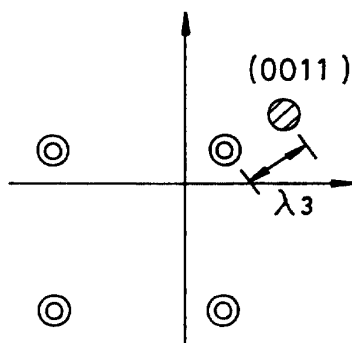
도면4b



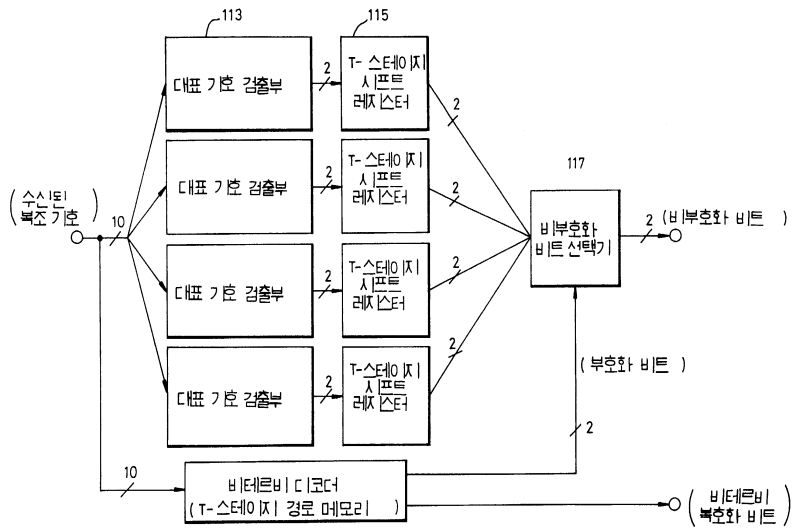
도면4c



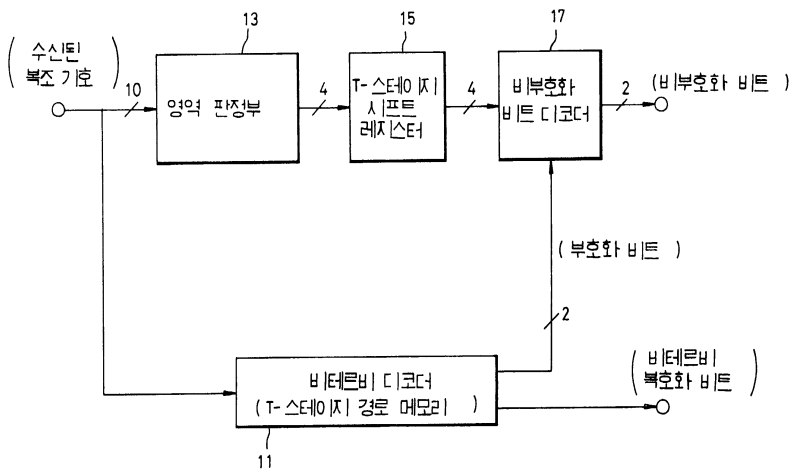
도면4d



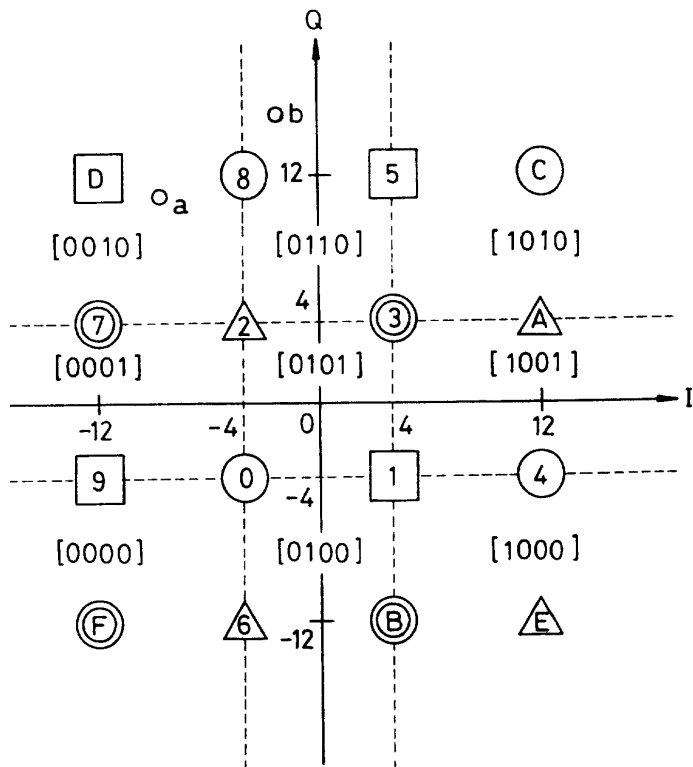
도면5



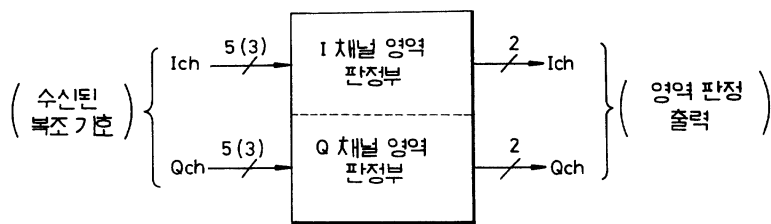
도면6



도면7



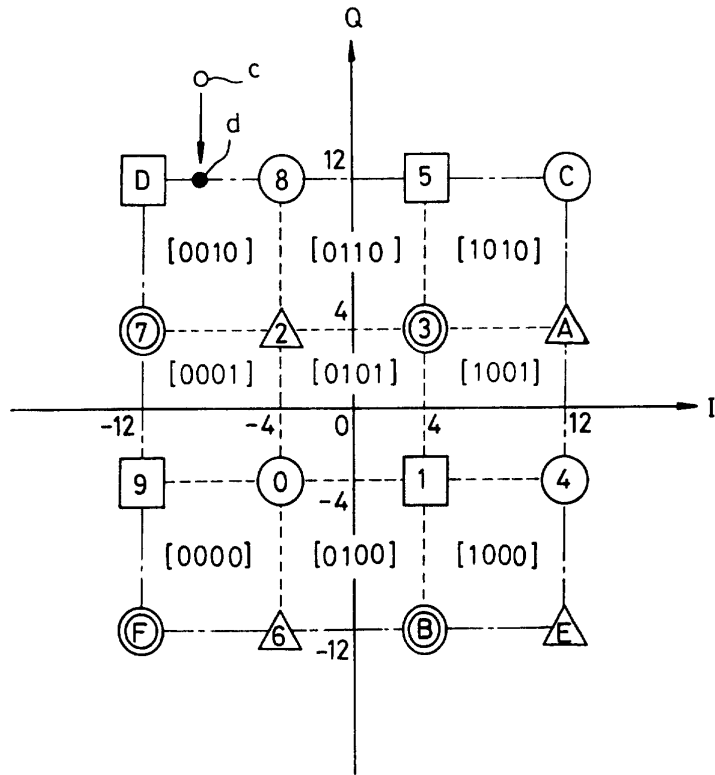
도면8



도면9

기호 위치 (기타 채널)		영역 판정 수단 (기타 채널)			
(10 진수)	MSB (2 진수) LSB	입력 (상위 3비트)	출력 (2비트)		
15 14 13 12	011 11 011 10 011 01 011 00	011	10		
11 10 9 8	010 11 010 10 010 01 010 00	010			
7 6 5 4	001 11 001 10 001 01 001 00	001			
3 2 1 0	000 11 000 10 000 01 000 00	000		01	
-1 -2 -3 -4	111 11 111 10 111 01 111 00	111			
-5 -6 -7 -8	110 11 110 10 110 01 110 00	110			00
-9 -10 -11 -12	101 11 101 10 101 01 101 00	101			
-13 -14 -15 -16	100 11 100 10 100 01 100 00	100			

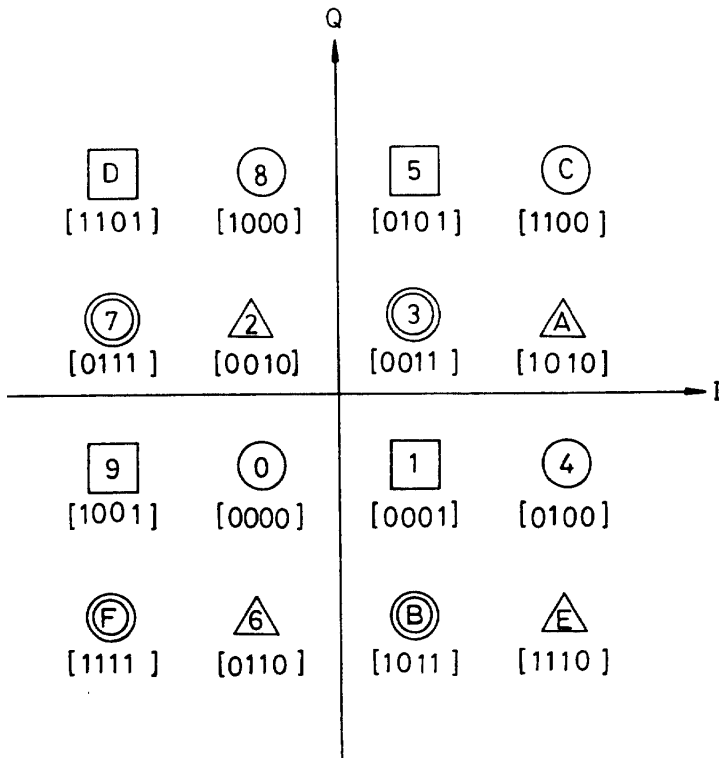
도면10



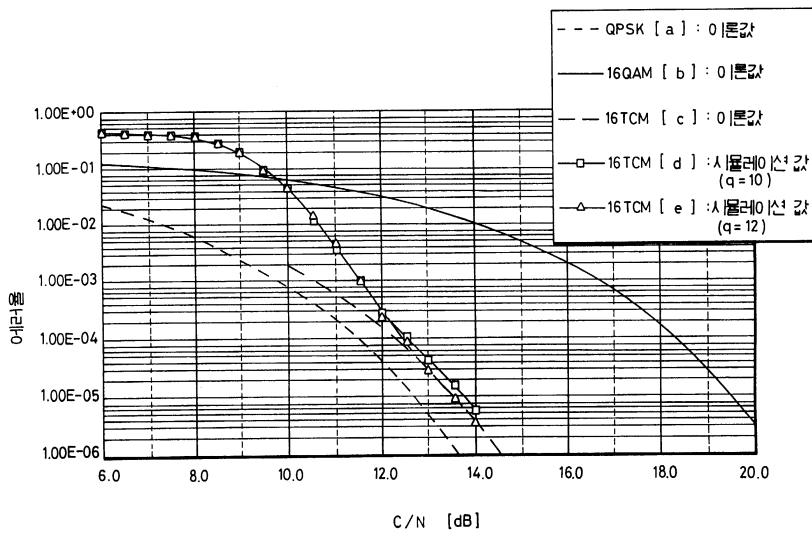
도면11

기호 위치 (기타 채널)		영역 판정 수단 (기타 채널)	
(10 진수)	MSB (2 진수) LSB	입력 (상위 3비트)	출력 (2비트)
12	011 00	011	10
11	010 11	010	
10	010 10		
9	010 01		
8	010 00		
7	001 11	001	01
6	001 10		
5	001 01		
4	001 00		
3	000 11	000	
2	000 10		
1	000 01		
0	000 00		
-1	111 11	111	
-2	111 10		
-3	111 01		
-4	111 00		
-5	110 11	110	00
-6	110 10		
-7	110 01		
-8	110 00		
-9	101 11	101	
-10	101 10		
-11	101 01		
-12	101 00		

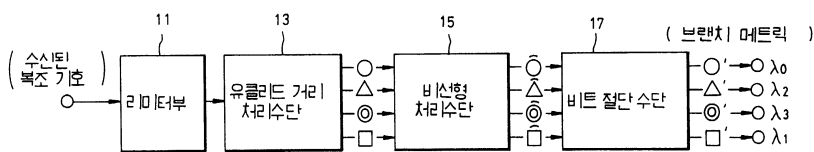
도면12



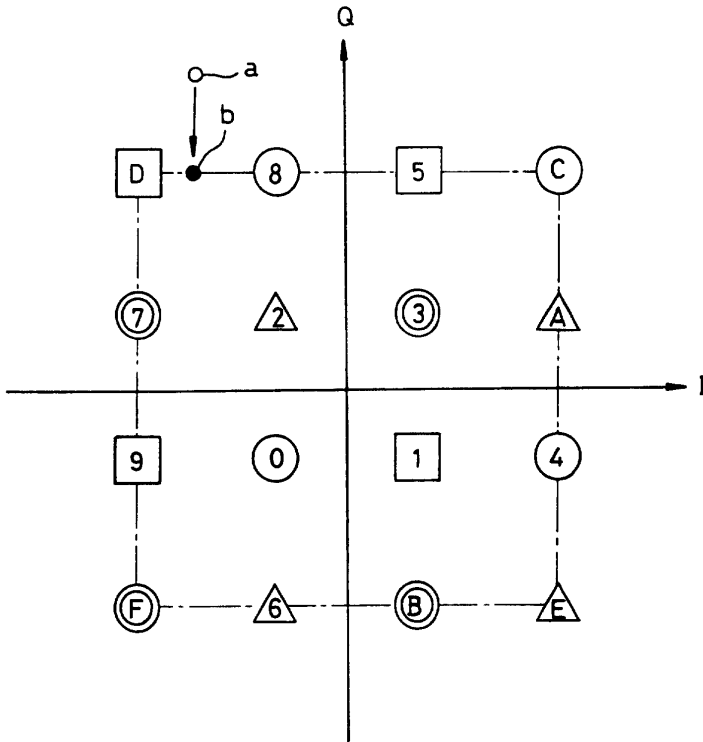
도면13



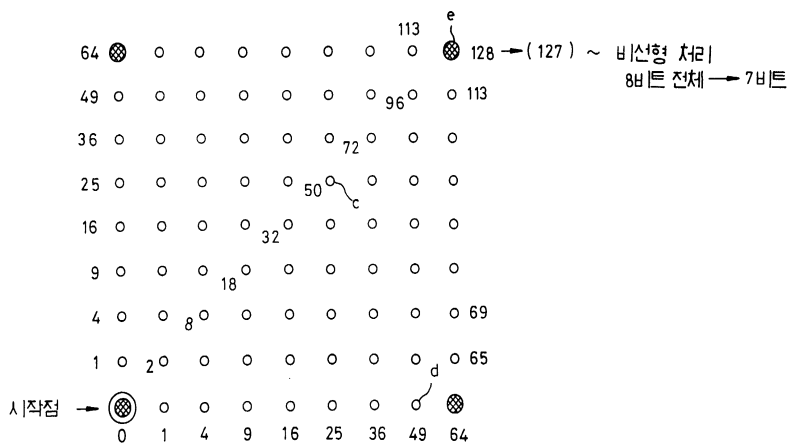
도면14



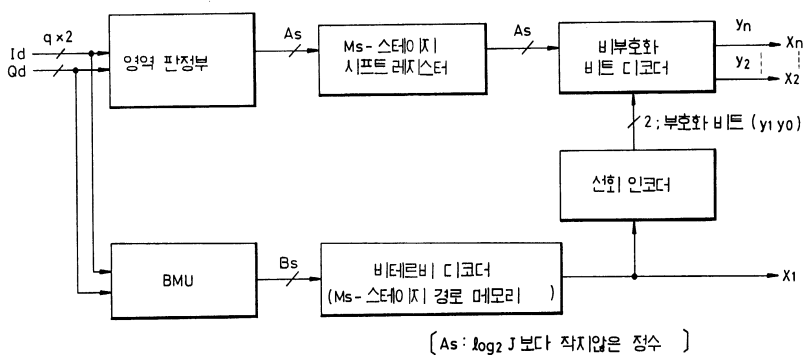
도면 15



도면 16



도면 17



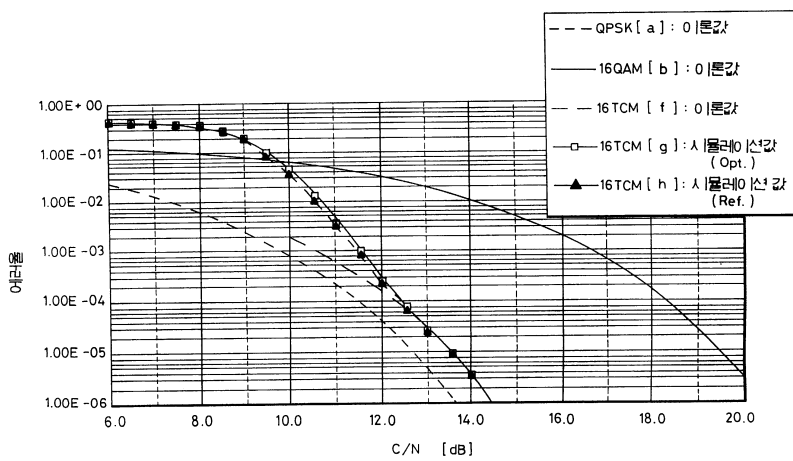
도면18

4	4	4	4	5	5	6	7	7
3	3	3	3	4	4	5	6	7
2	2	2	2	3	3	4	5	6
1	1	1	2	2	3	3	4	5
1	1	1	1	2	2	3	4	5
0	0	0	1	1	2	2	3	4
0	0	0	0	1	1	2	3	4
0	0	0	0	1	1	2	3	4
0	0	0	0	1	1	2	3	4

도면19

4	4	4	4	5	5	6	7	8
3	3	3	3	4	4	5	6	7
2	2	2	2	3	3	4	5	6
1	1	1	2	2	3	3	4	5
1	1	1	1	2	2	3	4	5
0	0	0	1	1	2	2	3	4
0	0	0	0	1	1	2	3	4
0	0	0	0	1	1	2	3	3
0	0	0	0	1	1	2	3	4

도면20



도면21

