



(12)发明专利申请

(10)申请公布号 CN 107408151 A

(43)申请公布日 2017.11.28

(21)申请号 201680013178.7

(74)专利代理机构 上海专利商标事务所有限公司 31100

(22)申请日 2016.02.16

代理人 高见

(30)优先权数据

1587/CHE/2015 2015.03.27 IN

(51)Int.Cl.

G06F 19/00(2011.01)

(85)PCT国际申请进入国家阶段日

G06F 3/01(2006.01)

2017.08.31

A61B 5/11(2006.01)

(86)PCT国际申请的申请数据

A63B 24/00(2006.01)

PCT/US2016/018071 2016.02.16

(87)PCT国际申请的公布数据

WO2016/160150 EN 2016.10.06

(71)申请人 英特尔公司

地址 美国加利福尼亚州

(72)发明人 J·S·格罗弗 V·纳塔拉詹

K·兰甘纳坦

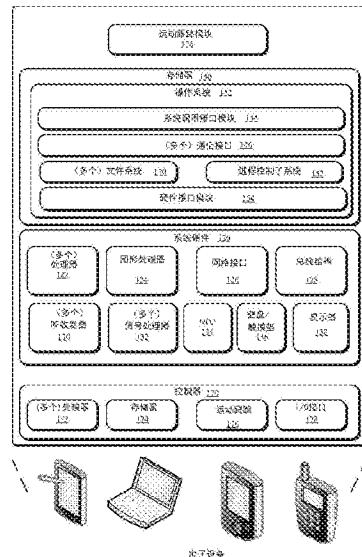
权利要求书3页 说明书10页 附图9页

(54)发明名称

使用电子设备的运动跟踪

(57)摘要

在一个示例中，输入/输出接口，所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据；以及控制器，所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于接收所述运动跟踪数据，使用所述运动跟踪数据生成估计位置数据；并且在耦合至所述电子设备的显示设备上呈现所述估计位置数据。可以描述其他示例。



1. 一种装置，包括：

运动传感器，所述运动传感器用于生成运动数据；

控制器，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

以预定采样速率对所述运动数据进行采样；

向所述运动数据应用偏置消除算法以生成无偏运动数据集；以及传送器，所述传送器用于传送所述无偏运动数据集。

2. 如权利要求1所述的装置，其中，所述控制器以20Hz的速率对所述运动数据进行采样。

3. 如权利要求2所述的装置，其中，所述偏置估计算法被应用到400个样本的集合：

4. 如权利要求1所述的装置，其中，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

生成所述运动跟踪数据的快速傅里叶变换(FFT)；以及

从所述FFT中消除至少一个系数以生成简化FFT；以及

通过向所述简化FFT应用快速傅立叶逆变换(IFTT)来重构所述运动跟踪数据。

5. 如权利要求1所述的装置，进一步包括：电子设备，所述电子设备通信地耦合至所述装置并且包括：

输入/输出接口，所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据；以及

控制器，所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

接收所述运动跟踪数据；

使用所述运动跟踪数据生成估计位置数据；以及

在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

6. 如权利要求5所述的装置，其中，所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

向所述运动跟踪数据应用卡尔曼滤波器算法。

7. 如权利要求7所述的装置，其中，所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

在所述显示设备上渲染包括所述估计位置数据的视频。

8. 一种控制器，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

以预定采样速率对来自运动传感器的运动数据进行采样；

向所述运动数据应用偏置消除算法以生成无偏运动数据集；以及

将所述无偏运动数据集转发至耦合至所述控制器的用于传送所述无偏运动数据集的传送器。

9. 如权利要求8所述的控制器，其中，所述控制器以20Hz的速率对所述运动数据进行采样。

10. 如权利要求2所述的控制器，其中，所述偏置估计算法被应用于400个样本的集合：

11. 如权利要求8所述的控制器，其中，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

生成所述运动跟踪数据的快速傅里叶变换(FFT)；以及  
从所述FFT中消除至少一个系数以生成简化FFT；以及  
通过向所述简化FFT应用快速傅立叶逆变换(IFTT)来重构所述运动跟踪数据。

12. 如权利要求8所述的控制器，进一步包括：电子设备，所述电子设备通信地耦合至所述控制器并且包括：

输入/输出接口，所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据；以及

控制器，所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

接收所述运动跟踪数据；

使用所述运动跟踪数据生成估计位置数据；以及

在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

13. 如权利要求12所述的控制器，其中，所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

向所述运动跟踪数据应用卡尔曼滤波器算法。

14. 如权利要求13所述的控制器，其中，所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

在所述显示设备上渲染包括所述估计位置数据的视频。

15. 一种电子设备，包括：

输入/输出接口，所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据；以及

控制器，所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

接收所述运动跟踪数据；

使用所述运动跟踪数据生成估计位置数据；以及

在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

16. 如权利要求15所述的电子设备，其中，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

向所述运动跟踪数据应用卡尔曼滤波器算法。

17. 如权利要求16所述的电子设备，其中，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

在所述显示设备上渲染包括所述估计位置数据的视频。

18. 一种控制器，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

接收运动跟踪数据；

使用所述运动跟踪数据生成估计位置数据；以及

在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

19. 如权利要求18所述的控制器，其中，所述控制器包括至少部分地包括硬件逻辑的逻辑，所述逻辑用于：

向所述运动跟踪数据应用卡尔曼滤波器算法。

20. 如权利要求19所述的控制器,其中,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于:

生成所述运动跟踪数据的快速傅里叶变换(FFT);以及  
从所述FFT中消除至少一个系数以生成简化FFT;以及  
通过向所述简化FFT应用快速傅里叶逆变换(IFFT)来重构所述运动跟踪数据。

21. 如权利要求20所述的控制器,其中,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于:

在所述显示设备上渲染包括所述估计位置数据的视频。

## 使用电子设备的运动跟踪

[0001] 相关申请

[0002] 本申请根据35U.S.C.365 (b) 要求于2015年3月27日提交的印度申请号1587/CHE/2015的优先权。所述申请号1587/CHE/2015由此通过引用以其全文结合在此。

### 背景技术

[0003] 本文中所描述的主题总体上涉及电子设备领域，并且更具体地涉及使用电子设备进行运动跟踪。

[0004] 运动跟踪可能对各种应用有用，诸如分析在体育运动期间身体部位的移动、物理治疗、位置/定位跟踪及对象跟踪应用。因此，使得电子设备能够基于来自远程传感器的输入来实现运动跟踪的技术可能会具有实用性。

### 附图说明

[0005] 参照附图对具体实施方式进行描述。

[0006] 图1是根据一些示例的一种可以被适配用于实现电子设备中的运动跟踪的电子设备的示意性图示。

[0007] 图2是根据一些示例的一种实现电子设备中的运动跟踪的示例性架构的高级示意性图示。

[0008] 图3是根据一些示例的一种可以实现电子设备中的运动跟踪的环境的示意性图示。

[0009] 图4A、图4B和图5是流程图，展示了根据一些示例的一种用于实现电子设备中的运动跟踪的方法中的操作。

[0010] 图6至图10是根据一些示例的一种可以被适配用于实现电子设备中的运动跟踪的电子设备的示意性图示。

### 具体实施方式

[0011] 本文中所描述的是用于实现电子设备中的运动跟踪的示例性系统和方法。在以下说明书中，阐述了大量的具体细节以提供对各示例的透彻理解。然而，本领域技术人员将理解的是，可以在没有这些具体细节的情况下实现各示例。在其它实例中，尚未详细展示或描述公知的方法、程序、部件和电路，以便不模糊特定示例。

[0012] 如上所述，可能有用的是为电子设备提供运动跟踪算法及可被用于实现用于对与所述电子设备通信的一个或多个运动传感器的运动进行跟踪的技术的组成部分。如上所述，一个或多个运动传感器组件可以结合到可穿戴装置中，诸如用户可以穿戴的手镯、服装、弹性带等替代性地，一个或多个运动传感器组件可以附接至或嵌入到用户的体节 (body segment) 中。在操作中，运动传感器组件可以对由一个或多个运动传感器生成的运动数据进行采样，并且向运动数据应用偏置消除算法以便根据样本生成去偏运动数据集。在一些实例中，所述偏置消除算法可以在设备上而不是运动传感器组件上运行。传送器然后可以

发射去偏运动数据集以供通信地耦合至运动传感器组件的电子设备来接收。

[0013] 所述电子设备可以包括:输入/输出接口,所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据;以及控制器,所述控制器耦合至所述输入输出接口。所述控制器可以包括逻辑,所述逻辑用于接收所述运动跟踪数据,使用所述运动跟踪数据生成估计位置数据并且在耦合至所述电子设备的显示设备上呈现/渲染所述估计位置数据。

[0014] 以下参照图1至图10对管理单元和电子设备的附加特征及操作特性进行描述。

[0015] 图1是根据一些示例的可以被适配成包括运动跟踪模块的电子设备100的示意性图示。在各示例中,电子设备100可以包括或者耦合至一个或多个伴随的输入/输出设备,所述输入/输出设备包括显示器、一个或多个扬声器、键盘、一个或多个其他I/O设备、鼠标、相机等。其他(多个)示例性I/O设备可以包括触摸屏、语音激活输入设备、轨迹球、地理定位设备、加速度计/陀螺仪、生物计量特征输入设备、以及允许电子设备100从用户接收输入的任何其他设备。

[0016] 电子设备100包括系统硬件120和存储器140,所述存储器可以被实现为随机存取存储器和/或只读存储器。文件存储装置可以通信地耦合至电子设备100。所述文件存储装置可以在电子设备100的内部,诸如例如eMMC、SSD、一个或多个硬盘驱动器或其他类型的存储设备。替代性地,所述文件存储装置还可以在电子设备100的外部,诸如例如一个或多个外部硬盘驱动器、附接于网络的存储装置或者分离的存储网络。

[0017] 系统硬件120可以包括一个或多个处理器122、图形处理器124、网络接口126和总线结构128。在一个实施例中,处理器122可以被实施为可从美国加利福尼亚州圣克拉拉市的英特尔公司获得的Intel®Atom™处理器、基于Intel®Atom™的片上系统(SOC)或者Intel®Core2Duo®或者i3/i5/i7系列处理器。如本文中所使用的,术语“处理器”意指任何类型的计算元件,诸如但不限于微处理器、微控制器、复杂指令集计算(CISC)微处理器、精简指令集(RISC)微处理器、超长指令字(VLIW)微处理器或任何其他类型的处理器或处理电路。

[0018] (多个)图形处理器124可以用作管理图形和/或视频操作的辅助处理器。(多个)图形处理器124可以被集成到电子设备100的母板上或者可以经由扩展槽耦合在母板上或者可以位于与处理单元相同的裸片或相同的封装体上。

[0019] 在一个实施例中,网络接口126可以是诸如以太网接口(参见例如电气与电子工程师协会/IEEE802.3-2002)之类的有线接口,或者诸如IEEE802.11a、b或g兼容接口(参见例如用于系统LAN/MAN之间的IT-电信和信息交换的IEEE标准--第二部分:无线LAN介质访问控制(MAC)和物理层(PHY)规范修改4:在2.4GHz带中的进一步更高数据速率扩展,802.11G-2003)之类的无线接口。无线接口的另一个示例将是通用分组无线电服务(GPRS)接口(参见例如GPRS手机要求导则,全球移动通信系统/GSM协会,3.0.1版,2002年12月)、蓝牙低功耗(BTLE)协议等。

[0020] 总线结构128连接系统硬件128的各部件。在一个实施例中,总线结构128可以是若干类型的(多个)总线结构中的一种或多种总线结构,包括存储器总线、外围总线或外部总线、和/或使用任何各种可用总线架构的本地总线,包括但不限于11位总线、工业标准架构(ISA)、微通道架构(MSA)、扩展ISA(EISA)、智能驱动电子器件(IDE)、VESA本地总线(VLB)、外围组件互连(PCI)、通用串行总线(USB)、高级图形端口(AGP)、个人计算机存储卡国际联盟总线(PCMCIA)、以及小计算机系统接口(SCSI)、高速同步串行接口(HSI)、串行低功率芯

片间媒体总线(SLIMbus®)等。

[0021] 电子设备100可以包括用于收发RF信号的RF收发器130、近场通信(NFC)无线电134、以及用于对由RF收发器130接收到的信号进行处理的信号处理模块132。RF收发器可以经由诸如例如蓝牙或802.11x等的协议来实现本地无线连接。IEEE802.11a、b或者g兼容的接口(参见例如系统LAN/MAN之间的IT-电信和信息交换的IEEE标准—第二部分:无线LAN介质访问控制(MAC)和物理层(PHY)规范修改4:2.4GHz带中的进一步更高数据速率扩展,802.11G-2003)。无线接口的另一个示例将是WCDMA、LTE、通用分组无线服务(GPRS)接口(参见例如GPRS手机要求导则,全球移动通信系统/GSM协会,3.0.1版,2002年12月)。

[0022] 电子设备100可以进一步包括一个或多个输入/输出接口,诸如例如键盘136和显示器138。在一些示例中,电子设备100可能不具有键盘而是使用触摸板进行输入。

[0023] 存储器140可以包括用于管理电子设备100的操作的操作系统142。在一个实施例中,操作系统142包括向系统硬件120提供接口的硬件接口模块154。此外,操作系统140可以包括管理在电子设备100的操作中所使用的文件的文件系统150以及管理在电子设备100上执行的进程的进程控制子系统152。

[0024] 操作系统142可以包括(或管理)一个或多个通信接口146,所述一个或多个通信接口可以与系统硬件120协力操作以便从远程源收发数据分组和/或数据流。操作系统142可以进一步包括提供操作系统142与驻留在存储器130中的一个或多个应用模块之间的接口的系统调用接口模块144。操作系统142可以被具体化为UNIX操作系统或其任何衍生物(例如,Linux、Android等)或者Windows®品牌操作系统或者其它操作系统。

[0025] 在一些示例中,电子设备可以包括控制器170,其可以包括与主要执行环境分离的一个或多个控制器。在控制器可以在与主处理器物理分离的控制器中实现的意义上,所述分离可以是物理的。替换地,受信任的执行环境可以是逻辑的,其意义在于:控制器可以被托管在托管主处理器的相同芯片或芯片集上。

[0026] 通过示例的方式,在一些示例中,控制器170可以被实现为位于电子设备100的母板上的独立集成电路,例如,被实现为同一SOC裸片上的专用处理器块。在其它示例中,可信执行引擎可以使用硬件实施机构而被实现在(多个)处理器122的与所述(多个)处理器的其余部分隔离的一部分上。

[0027] 在图1中所描绘的实施例中,控制器170包括处理器172、存储器模块174、运动跟踪模块176和I/O接口178。在一些示例中,存储器模块174可以包括持久性闪速存储器模块,并且各功能模块可以被实现为在持久性存储器模块中被编码的逻辑指令,例如固件或软件。I/O模块178可以包括串行I/O模块或并行I/O模块。由于控制器170与(多个)主处理器122和操作系统142分离,因此可以使控制器170是安全的,即对典型地从主机处理器122安装软件攻击的黑客来说是不可访问的。在一些示例中,运动跟踪模块176的多个部分可以驻留在电子设备100的存储器140中并且可以在处理器122中的一个或多个处理器上执行。

[0028] 在一些示例中,运动跟踪模块176与电子设备100的一个或多个其他部件交互以便从一个或多个远程运动传感器组件接收运动跟踪信号并且处理所述运动跟踪数据。图2是用于实现电子设备中的运动跟踪的示例性架构的高级示意性图示。参照图2,控制器220可以被具体化为通用处理器122或者被具体化为低功率控制器,诸如控制器170。控制器220可以包括渲染模块270、运动跟踪模块176和本地存储器260。如上所述,在一些示例中,渲染模

块270和运动跟踪模块176、组合器单元250可以被实现为可在控制器220上执行的逻辑指令(例如被实现为软件或固件),或者可以被精简成硬接线逻辑电路。本地存储器260可以使用易失性和/或非易失性存储器来实现。

[0029] 一个或多个运动传感器组件230可以通信地耦合至运动跟踪模块,例如,经由有线或者无线通信连接。图2中描绘的示例展示了多个(N个)运动传感器组件,所述组件被展示为组件A、组件B……组件N。组件的总数N可以在1与任意大的传感器数量之间变化。如上所述,运动传感器可以结合到可穿戴装置中,诸如用户可以穿戴的手镯、服装、弹性带/贴片等。替代性地,一个或多个运动传感器组件可以附接至或嵌入到用户的体节(body segment)中。

[0030] 对应的运动传感器组件230包括运动传感器232、控制器234和传送器236。对应的运动传感器232可以被实现为陀螺仪、惯性测量单元等。对应的控制器234可以被实现为独立的集成电路。对应的传送器236可以被实现为根据任何合适的无线协议进行操作的无线传送器。

[0031] 图3是根据一些示例的一种可以实现电子设备中的运动跟踪的环境的示意性图示。参照图3,多个运动传感器组件230可以被定位在用户的各种位置上。运动传感器组件230可以通信地耦合至电子设备100。

[0032] 图4A至4B及图5是流程图,展示了根据一些示例的一种用于实现电子设备中的运动跟踪的方法中的操作。在一些示例中,图4A和图4B中描绘的操作可以由对应的运动传感器组件230来实现。参照图4A,在操作410处,控制器234响应于运动传感器的移动而对由运动传感器232生成的数据进行采样。在一些示例中,控制器234以20Hz的速率对运动数据进行采样。

[0033] 在操作415处,控制器234实现到运动数据的偏置消除算法以便生成无偏运动数据集。在一些示例中,所述算法使用400个样本的样本大小用于偏置估计。图4B是流程图,展示了在偏置消除算法的一个示例中的操作。参照图4B,在操作450处,确定了在操作410中收集的样本数据的快速傅里叶变换(FFT)。在操作455处,删除在操作450中计算的FFT的至少一个系数。在一些示例中,删除FFT的第一系数以生成简化FFT。在操作460处,通过确定在操作455中确定的简化FFT的快速傅立叶逆变换IFFT来重构数据集。

[0034] 图4B中描绘的偏置去除算法提供来自在操作410中收集的样本的去偏置信号集。因此,在状态估计算法(例如:卡尔曼滤波器)中,不需要在状态向量中传播偏置。与先前的技术相比,状态变量的降低的维度将计算时间缩短了高达5X的倍数。此外,去偏陀螺仪信号还能使我们得到亦被称为姿态的经改进的定向估计。姿态表示的示例为Euler角、四元数矩阵和旋转矩阵。

[0035] 返回参照图4A,在操作420处,可以对在操作460中所重构的数据集进行压缩,并且在操作425处,由传送器236来发射所述数据压缩数据集。

[0036] 图5描绘了由运动跟踪模块176实施的操作。参照图5,在操作510处,接收在操作425中由传感器组件发射的数据。在操作515处,对所述数据进行解压缩,并且在操作520处,生成估计位置数据。在一些示例中,卡尔曼滤波器算法可以用于消除运动数据中的抖动。在操作520处,可以在耦合至电子设备的显示设备上呈现所述估计位置数据。在一些示例中,可以将估计位置/定向数据呈现给渲染模块270,所述渲染模块生成包括用户或目标的估计

定向的运动视频。

[0037] 如上所述,在一些示例中,电子设备可以被具体化为计算机系统。图6展示了根据示例的计算系统600的框图。计算系统600可以包括经由互连网络(或总线)604而进行通信的一个或多个中央处理单元602或处理器。处理器602可以包括通用处理器、网络处理器(所述网络处理器对通过计算机网络603传送的数据进行处理)或其他类型的处理器(包括精简指令集计算机(RISC)处理器或复杂指令集计算机(CISC))。而且,处理器602可以具有单核设计或多核设计。具有多核设计的处理器602可以将不同类型的处理器核集成在同一集成电路(IC)裸片上。同样,具有多核设计的处理器602可以被实现为对称多处理器或非对称多处理器。在示例中,处理器602中的一个或多个处理器可以与图1的处理器102相同或类似。例如,处理器602中的一个或多个处理器可以包括参照图1至图3所讨论的控制单元120。同样,参照图3至图5所论述的操作可以由系统600的一个或多个部件来执行。

[0038] 芯片组606还可以与互连网络604通信。芯片组606可以包括存储器控制中枢(MCH)608。MCH 608可以包括与存储器612(所述存储器可以与图1中的存储器130相同或类似)进行通信的存储器控制器610。存储器612可以存储可以由处理器602或者包括在计算系统600中的任何其它设备执行的数据,包括指令序列。在一个示例中,存储器612可以包括一个或多个易失性存储(或存储器)设备,诸如随机存取存储器(RAM)、动态RAM(DRAM)、同步DRAM(SDRAM)、静态RAM(SRAM)或其他类型的存储设备。还可以利用非易失性存储器,比如硬盘。诸如多个处理器和/或多个系统存储器等的附加设备可以经由互连网络604通信。

[0039] MCH 608还可以包括与显示设备616通信的图形接口614。在一个示例中,图形接口614可以经由加速图形端口(AGP)与显示设备616通信。在示例中,显示器616(诸如平板显示器)可以通过例如信号转换器与图形接口614通信,所述信号转换器将存储在存储设备(诸如视频存储器或系统存储器)中的图像的数字表示转化为由显示器616解释并显示的显示信号。由显示设备所产生的显示信号可以在被显示器616解释并随后显示在其上之前穿过各控制设备。

[0040] 中枢接口618可以允许MCH 608和输入/输出控制中枢(ICH)620进行通信。ICH 620可以向与计算系统600通信的(多个)I/O设备提供接口。ICH 620可以通过外围桥接器(或控制器)624(比如外围组件互连(PCI)桥接器、通用串行总线(USB)控制器或其他类型的外围桥接器或控制器)与总线622通信。桥接器624可以提供处理器602与外围设备之间的数据路径。可以利用其他类型的拓扑结构。同样,多个总线可以例如通过多个桥接器或控制器与ICH 620通信。而且,在各示例中,与ICH 620通信的其他外围设备可以包括集成驱动电子器件(IDE)或(多个)小型计算机系统接口(SCSI)硬盘驱动器、(多个)USB端口、键盘、鼠标、(多个)并行端口、(多个)串行端口、(多个)软盘驱动、数字输出支持(例如,数字视频接口(DVI))或其他设备。

[0041] 总线622可以与音频设备626、一个或多个磁盘驱动器628、以及(与计算机网络603进行通信的)网络接口设备630通信。其他设备可以经由总线622通信。而且,在一些示例中,各种部件(诸如网络接口设备630)可以与MCH 608通信。另外,处理器602和本文所讨论的一个或多个其他部件可以进行组合以形成单个芯片(例如,以便提供片上系统(SOC))。此外,在其它示例中,图形加速器616可以包括在MCH 608之内。

[0042] 此外,计算系统600可以包括易失性和/或非易失性存储器(或存储装置)。例如,非

易失性存储器可以包括以下各项中的一项或多项：只读存储器(ROM)、可编程ROM(PROM)、可擦除PROM(EPROM)、电EPROM(EEPROM)、磁盘驱动器(例如628)、软盘、光盘ROM(CD-ROM)、数字通用光盘(DVD)、闪速存储器、磁光盘、或能够存储电子数据(例如，包括指令)的其它类型的非易失性机器可读介质。

[0043] 图7展示了根据示例的计算系统700的框图。系统700可以包括一个或多个处理器702-1至702-N(在本文中通常被称为“多个处理器702”或“处理器702”)。处理器702可以经由互连网络或总线704进行通信。每个处理器可以包括各种部件，为了清楚起见，参照处理器702-1仅讨论了所述部件中的一些。相应地，剩余处理器702-2至702-N中的每一个处理器可以包括参照处理器702-1所讨论的相同或相似部件。

[0044] 在示例中，处理器702-1可以包括一个或多个处理器核706-1至706-M(在本文中被称为“多个核706”，或者更通常地被称为“一个核706”)、共享高速缓存708、路由器710、和/或处理器控制逻辑或单元720。处理器核706可以在单个集成电路(IC)芯片上实现。而且，所述芯片可以包括一个或多个共享和/或专用高速缓存(诸如高速缓存708)、总线或互连(诸如总线或互连网络712)、存储器控制器或其他部件。

[0045] 在一个示例中，路由器710可以用于在处理器702-1和/或系统700的各种部件之间通信。而且，处理器702-1可以包括不止一个路由器710。此外，多个路由器710可以通信以使得能够在处理器702-1内部或外部的各组件之间进行数据路由。

[0046] 共享高速缓存708可以存储由处理器702-1的一个或多个部件(诸如，核706)利用的数据(例如，包括指令)。例如，共享高速缓存708可以本地缓存存储在存储器714中的数据，以用于由处理器702的部件更快地访问。在示例中，高速缓存708可以包括中级高速缓存(诸如2级(L2)、3级(L3)、4级(L4)、或其他级别的高速缓存)、终极高速缓存(LLC)、和/或其组合。而且，处理器702-1的各部件可以直接地通过总线(例如，总线712)和/或存储器控制器或中枢来与共享高速缓存708进行通信。如图7所示，在一些示例中，核706中的一个或多个核可以包括1级(L1)高速缓存716-1(在本文中通常称为“L1高速缓存716”)。在一个示例中，控制单元720可以包括用于实现以上参照图2中的存储器控制器122所描述的操作的逻辑。

[0047] 图8展示了根据示例的计算系统的处理器核706和其他部件的多个部分的框图。在一个示例中，图8中示出的箭头展示了指令通过核706的流动方向。一个或多个处理器核(诸如处理器核706)可以在单个集成电路芯片(或裸片)上实现，诸如参照图7所讨论的。此外，所述裸片可以包括一个或多个共享高速缓存和/或专用高速缓存(例如，图7的高速缓存708)、互连(例如，图7的互连704和/或112)、控制单元、存储控制器、或其它部件。

[0048] 如图8中所示，处理器核706可以包括用于提取指令(包括具有条件分支的指令)以供核706执行的提取单元802。所述指令可取自任何存储设备，诸如存储器714。核706还可以包括用于对所提取的指令进行解码的解码单元804。例如，解码单元804可以将所提取的指令解码为多个uop(微操作)。

[0049] 此外，核706可以包括调度单元806。调度单元806可以执行与存储经解码指令(例如从解码单元804所接收的)相关联的各种操作，直到指令准备派送，例如直到经解码指令的所有源值变为可用。在一个示例中，调度单元806可以将经解码指令调度和/或下发(或派送)至执行单元808以用于执行。执行单元808可以在派送指令被解码(例如，由解码单元

804) 和派送(例如,由调度单元806)之后执行所述派送指令。在示例中,执行单元808可以包括多于一个的执行单元。执行单元808还可以执行各种算术运算,诸如加法、减法、乘法和/或除法,并且可包括一个或多个算术逻辑单元(ALU)。在示例中,协处理器(未示出)可以结合执行单元808执行各种算法操作。

[0050] 进一步地,执行单元808可以无序地执行指令。因此,在一个示例中,处理器核706可以是无序处理器核。核706还可以包括引退单元810。引退单元810可以在已执行指令被提交之后使其引退。在示例中,已执行指令的引退可以导致处理器状态根据指令的执行被提交、由指令使用的物理寄存器被解除分配等等。

[0051] 核706也可以包括总线单元714来使能经由一个或多个总线(例如,总线804和/或812)在处理器核706的部件和其他部件(诸如参照图8所讨论的部件)之间的通信。核706还可以包括一个或多个寄存器816,以存储由核706的各部件所访问的数据(诸如与功耗状态设置相关的值)。

[0052] 此外,即使图7展示了控制单元720经由互连812耦合至核706,但在各种示例中,控制单元720可以位于任何地方,诸如在核706的内部、经由总线704耦合至核等。

[0053] 在一些示例中,在本文中讨论的部件中的一个或多个部件可被具体化为片上系统(SOC)设备。图9展示了根据示例的SOC封装体的框图。如图9所展示的,SOC 902包括一个或多个处理器核920、一个或多个图形处理器核930、输入/输出(I/O)接口940、以及存储器控制器942。SOC封装体902的各部件可以耦合至互连或总线,比如在此参照其他附图所讨论的。同样,SOC封装体902可以包括更多或更少的部件,比如,如在此参照其他附图所讨论的那些。进一步地,SOC封装体902的每个部件可以包括一个或多个其他部件,例如,如在此参照其他附图所讨论的那些。在一个示例中,SOC封装体902(及其部件)设置在一个或多个集成电路(IC)裸片上,例如,所述裸片被封装到单个半导体器件中。

[0054] 如图9中所展示的,SOC封装体902经由存储器控制器942耦合至存储器960(其可以与在此参照其他附图所讨论的存储器类似或相同)。在示例中,存储器960(或其一部分)可集成在SOC封装体902上。

[0055] I/O接口940可以耦合至一个或多个I/O设备970,例如经由比如在此参照其他附图所论述的互连和/或总线。(多个)I/O设备970可以包括以下各项中的一项或多项:键盘、鼠标、触摸板、显示器、图像/视频捕获设备(诸如照相机或者摄像录像机/视频录像机)、触摸表面、扬声器等。

[0056] 图10展示了根据示例的被安排为点对点(PtP)配置的计算系统1000。具体地,图10示出了一种系统,在所述系统中,处理器、存储器以及输入/输出设备通过许多点对点接口互连。参照图2所讨论的操作可以由系统1000的一个或多个部件来执行。

[0057] 如图10中所展示的,系统1000可以包括若干处理器,为清楚起见,仅示出了其中两个,即处理器1002和1004。处理器1002和1004可以各自包括本地存储器控制器中枢(MCH)1006和1008用于使能与存储器1010和1012的通信。在一些示例中,MCH 1006和1008可以包括图1的存储器控制器120和/或逻辑125。

[0058] 在示例中,处理器1002和1004可以是参照图7所讨论的处理器702之一。处理器1002和1004可以分别使用点到点(PtP)接口电路1016和1018经由PtP接口1014来交换数据。同样,处理器1002和1004可以各自使用点到点接口电路1026、1028、1030和1032经由单独的

PtP接口1022和1024来与芯片组1020交换数据。芯片组1020可以进一步(例如,使用PtP接口电路1037)经由高性能图形接口1036与高性能图形电路1034交换数据。

[0059] 如在图10中所示的,图1的核106中的一个或多个核和/或高速缓存108可以位于处理器1004内。然而,图10的系统1000内的其他电路、逻辑单元或设备中可以存在其他示例。此外,其他示例可以贯穿图10中所展示的若干电路、逻辑单元或设备分布。

[0060] 芯片组1020可以使用PtP接口电路1041与总线1040通信。总线1040可以具有与其通信的一个或多个设备,诸如总线桥接器1042和I/O设备1043。经由总线1044,总线桥接器1043可以与其他设备通信,如键盘/鼠标1045、通信设备1046(如调制解调器、网络接口设备或可以与计算机网络1003通信的其他通信设备)、音频I/O设备、和/或数据存储设备1048。数据存储设备1048(其可以是硬盘驱动器或基于NAND闪存的固态驱动器)可以存储可以由处理器1004执行的代码1049。

[0061] 以下示例涉及进一步的示例。

[0062] 示例1是一种装置,所述装置包括:运动传感器,所述运动传感器用于生成运动数据;控制器,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于以预定采样速率对所述运动数据进行采样,并且向所述运动数据应用偏置消除算法以便生成无偏运动数据集;以及传送器,所述传送器用于发射所述无偏运动数据集。

[0063] 在示例2中,如示例1所述的主题可以可选地包括一种安排,其中,所述控制器以20Hz的速率对所述运动数据进行采样。

[0064] 在示例3中,如示例1至2中任一项所述的主题可以可选地包括一种安排,其中,所述偏置估计算法被应用于400个样本的集合。

[0065] 在示例4中,如示例1至3中任一项所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑被配置用于生成所述运动跟踪数据的快速傅里叶变换(FFT),从所述FFT中消除至少一个系数以生成简化FFT,并且通过向所述简化FFT应用快速傅立叶逆变换(IFFT)来重构所述运动跟踪数据。

[0066] 在示例5中,如示例1至4中任一项所述的主题可以可选地包括:输入/输出接口,所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据;以及控制器,所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于接收所述运动跟踪数据,使用所述运动跟踪数据生成估计位置数据,并且在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

[0067] 在示例7中,如示例1至6中任一项所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于在所述显示设备上对包括所述估计位置数据的视频进行渲染。

[0068] 示例8是一种控制器,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于以预定采样速率对来自运动传感器的运动数据进行采样,向所述运动数据应用偏置消除算法以便生成无偏运动数据集,并且将所述无偏数据运动集转发至耦合至所述控制器的用于发射所述无偏运动数据集的传送器。

[0069] 在示例9中,如示例8所述的主题可以可选地包括一种安排,其中,所述控制器以20Hz的速率对所述运动数据进行采样。

[0070] 在示例10中,如示例8至9中任一项所述的主题可以可选地包括一种安排,其中,所

述偏置估计算法被应用于400个样本的集合：

[0071] 在示例11中,如示例8至10中任一项所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于生成所述运动跟踪数据的快速傅里叶变换(FFT),从所述FFT中消除至少一个系数以生成简化FFT,并且向所述简化FFT应用快速傅立叶逆变换(IFFT)来重构所述运动跟踪数据。

[0072] 在示例12中,如示例8至11中任一项所述的主题可以可选地包括一种电子设备,所述电子设备通信地耦合至所述控制器并且包括:输入输出接口,所述输入输出接口用于从至少一个远程运动感测设备接收运动跟踪数据;以及控制器,所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于接收所述运动跟踪数据,使用所述运动跟踪数据生成估计位置数据,并且在耦合至所述电子设备的显示设备上呈现所述估计位置数据呈。

[0073] 在示例13中,如示例12所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于向所述运动跟踪数据应用卡尔曼滤波器算法。

[0074] 在示例14中,如示例12至13中任一项所述的主题可以可选地包括一种安排,其中,所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于在所述显示设备上对包括所述估计位置数据的视频进行渲染。

[0075] 示例15是一种电子设备,所述电子设备包括:输入/输出接口,所述输入/输出接口用于从至少一个远程运动感测设备接收运动跟踪数据;以及控制器,所述控制器耦合至所述输入/输出接口并且包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于接收所述运动跟踪数据,使用所述运动跟踪数据生成估计位置数据;以及在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

[0076] 在示例16中,如示例15所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于向所述运动跟踪数据应用卡尔曼滤波器算法。

[0077] 在示例17中,如示例15至16中任一项所述的主题可以可选地包括一种安排,其中,所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于在所述显示设备上对包括所述估计位置数据的视频进行渲染。

[0078] 示例18是一种控制器,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于接收运动跟踪数据,使用所述运动跟踪数据生成估计位置数据并且在耦合至所述电子设备的显示设备上呈现所述估计位置数据。

[0079] 在示例19中,如示例18所述的主题可以可选地包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于向所述运动跟踪数据应用卡尔曼滤波器算法。

[0080] 在示例20中,如示例18至19中任一项所述的主题可以可选地包括一种安排,其中,所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于生成所述运动跟踪数据的快速傅里叶变换(FFT),从所述FFT中消除至少一个系数以生成简化FFT并且向所述简化FFT应用快速傅立叶逆变换(IFFT)来重构所述运动跟踪数据。

[0081] 在示例21中,如示例18至20中任一项所述的主题可以可选地包括一种安排,其中,所述电子设备中的所述控制器包括至少部分地包括硬件逻辑的逻辑,所述逻辑用于在所述显示设备上对包括所述估计位置数据的视频进行渲染。

[0082] 如本文中引用的术语“逻辑指令”涉及可以被用于执行一个或多个逻辑操作的一

个或多个机器所理解的表达。例如，逻辑指令可以包括能够由处理器编译器解释以用于对一个或多个数据对象执行一个或多个操作的指令。然而，这仅是机器可读指令的示例，并且示例不限于此方面。

[0083] 如本文中引用的术语“计算机可读介质”涉及能够保持可被一个或多个机器感知的表达的介质。例如，计算机可读介质可以包括用于存储计算机可读指令或数据的一个或多个存储设备。这样的存储设备可以包括诸如例如光、磁或半导体存储介质等的存储介质。然而，这仅是计算机可读介质的示例，并且示例不限于此方面。

[0084] 本文中引用的术语“逻辑”涉及用于执行一个或多个逻辑操作的结构。例如，逻辑可以包括基于一个或多个输入信号来提供一个或多个输出信号的电路系统。这样的电路系统可以包括接收数字输入并且提供数字输出的有限状态机，或者响应于一个或多个模拟输入信号而提供一个或多个模拟输出信号的电路系统。这样的电路系统可以设置在专用集成电路(ASIC)或现场可编程门阵列(FPGA)中。同样，逻辑可以包括存储在与处理电路系统结合以执行这种机器可读指令的存储器中的机器可读指令。然而，这仅是可以提供逻辑的结构的示例，并且示例不限于此方面。

[0085] 本文中所描述的方法中的一些可以被具体化为计算机可读介质上的逻辑指令。当在处理器上被执行时，所述逻辑指令使处理器被编程为实现所描述方法的专用机器。当由逻辑指令配置用于执行本文中所描述的方法时，所述处理器构成用于执行所描述方法的结构。替代性地，本文中所描述的方法可以被简化为例如现场可编程门阵列(FPGA)、专用集成电路(ASIC)等等上的逻辑。

[0086] 在说明书和权利要求书中，可以使用术语耦合和连接及其衍生词。在特定示例中，连接可以用于指示两个或更多元件彼此直接物理或电气接触。耦合可以意指两个或更多个元件处于直接物理或电气接触。然而，耦合还可以意指两个或更多元件可以并非彼此直接接触，但仍然可以相互合作或交互。

[0087] 在说明书中对“一个示例”或“一些示例”的引用意味着结合示例所描述的具体特征、结构或特性包括在至少一个实现方式中。短语“在一个示例中”在本说明书中的各地方中的出现可以或可以不全都引用相同的示例。

[0088] 虽然已经使用特定于结构特征和/或方法行为的语言描述了示例，但应当理解的是，所要求保护的主题可以不限于所描述的特定特征或行为。相反，所述特定特征和行为被作为实现所要求保护的主题的示例形式而公开。



图1

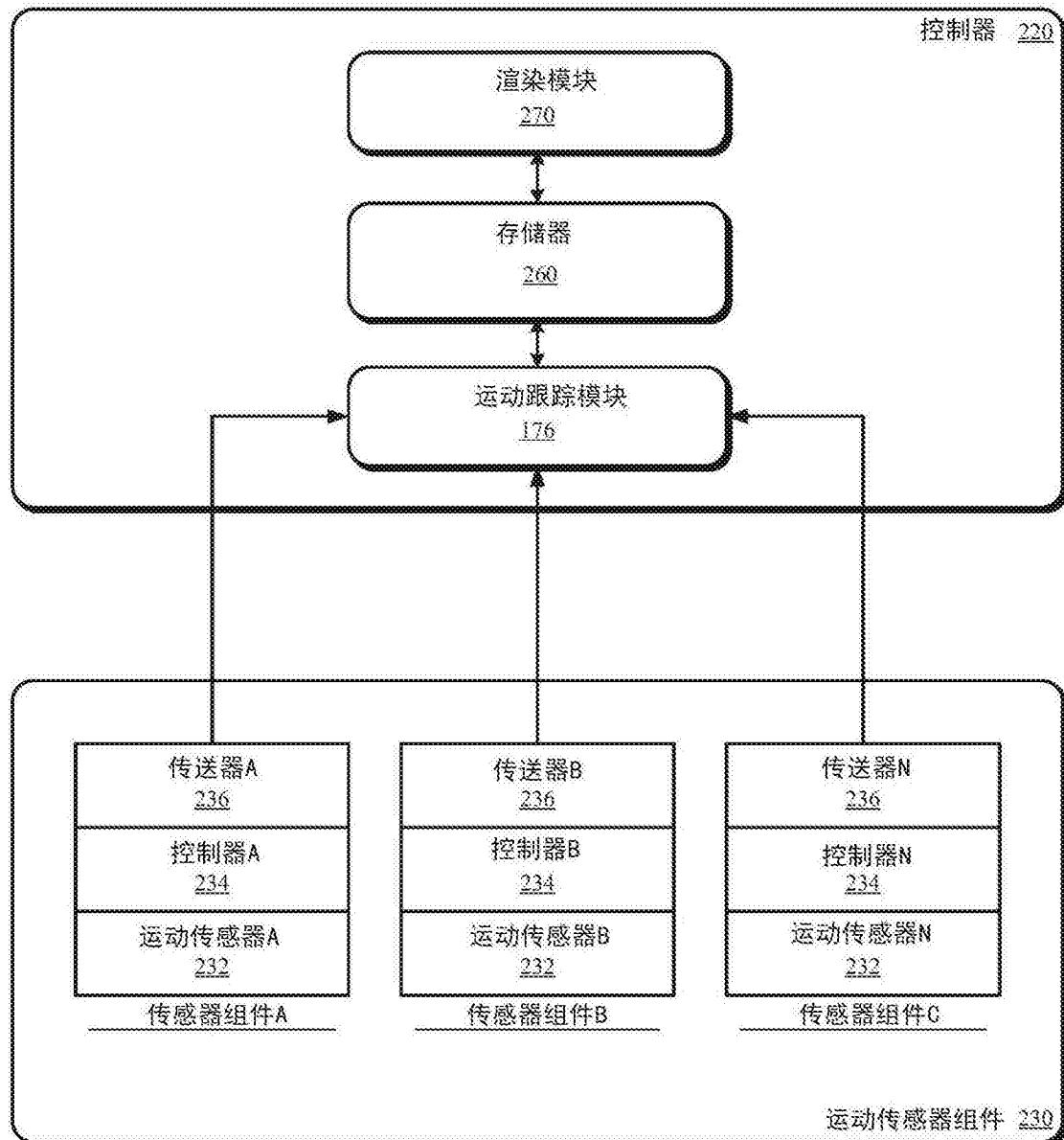


图2

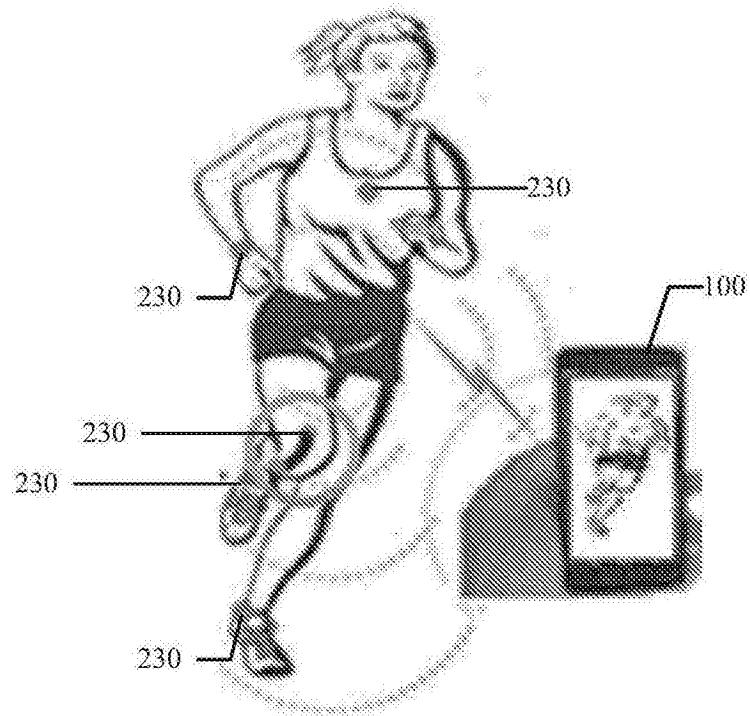


图3

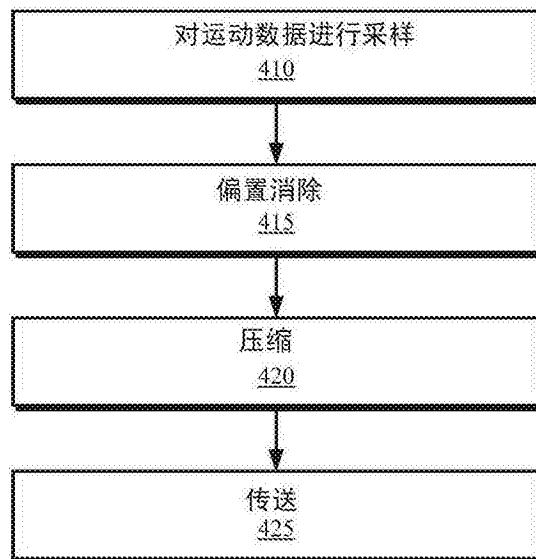


图4A

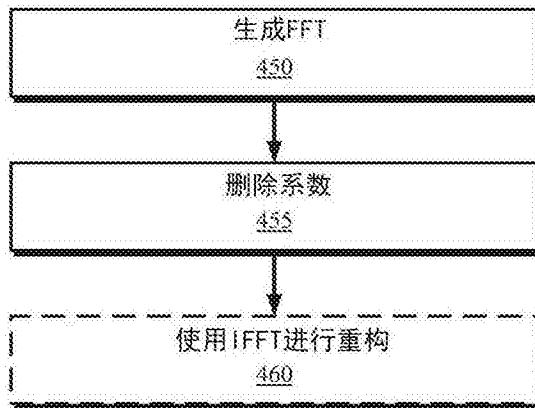


图4B

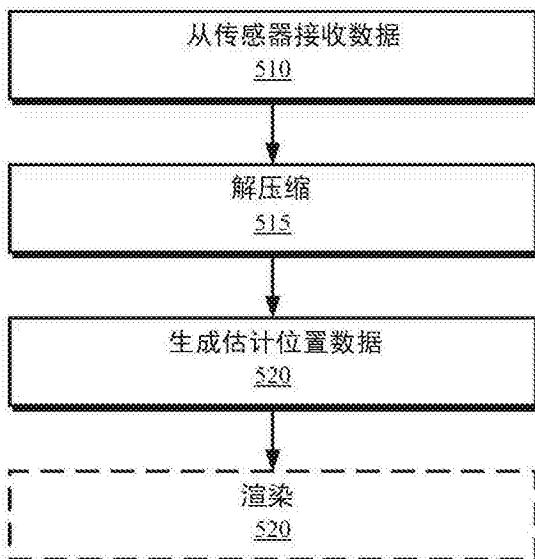


图5

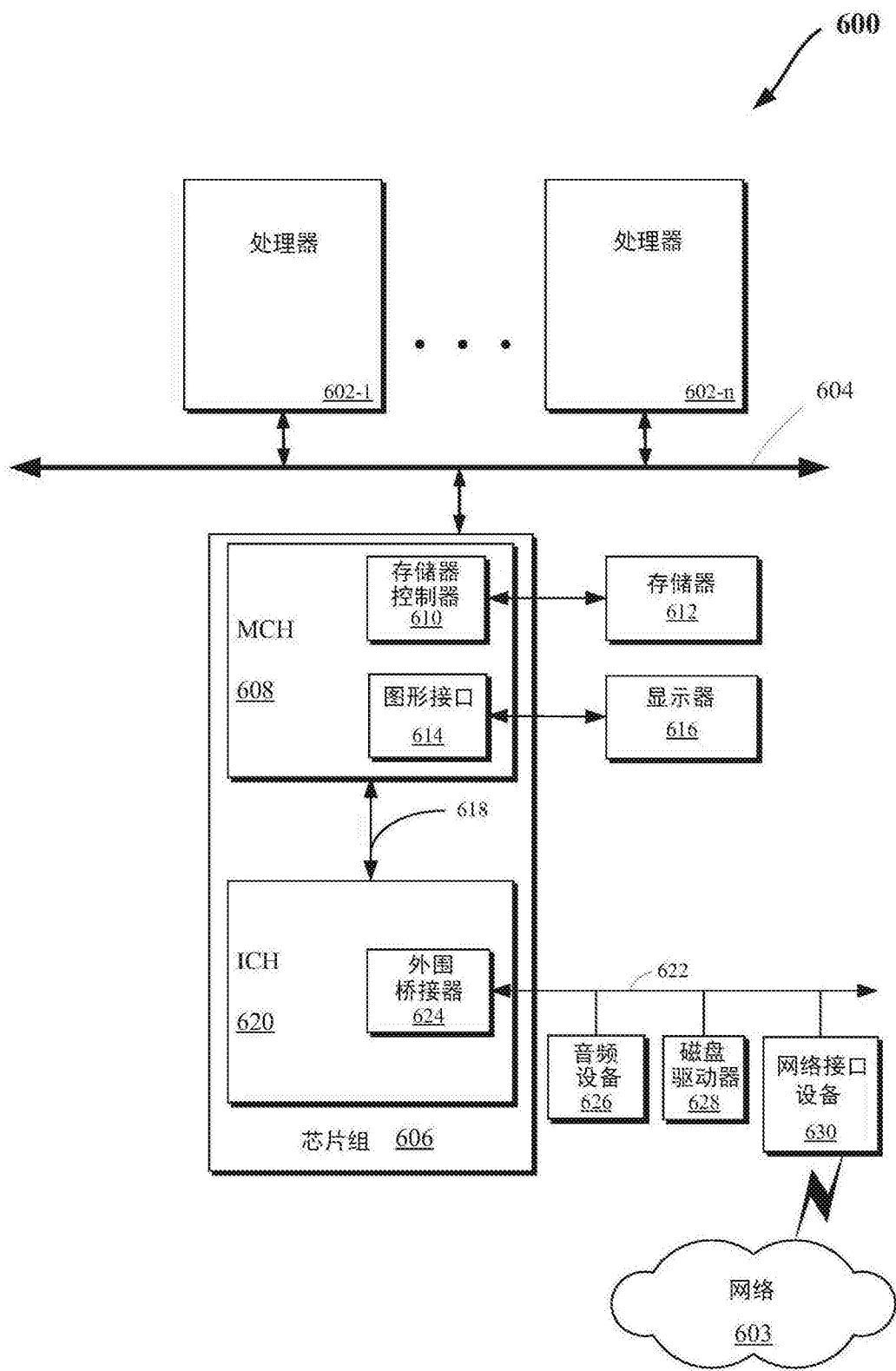


图6

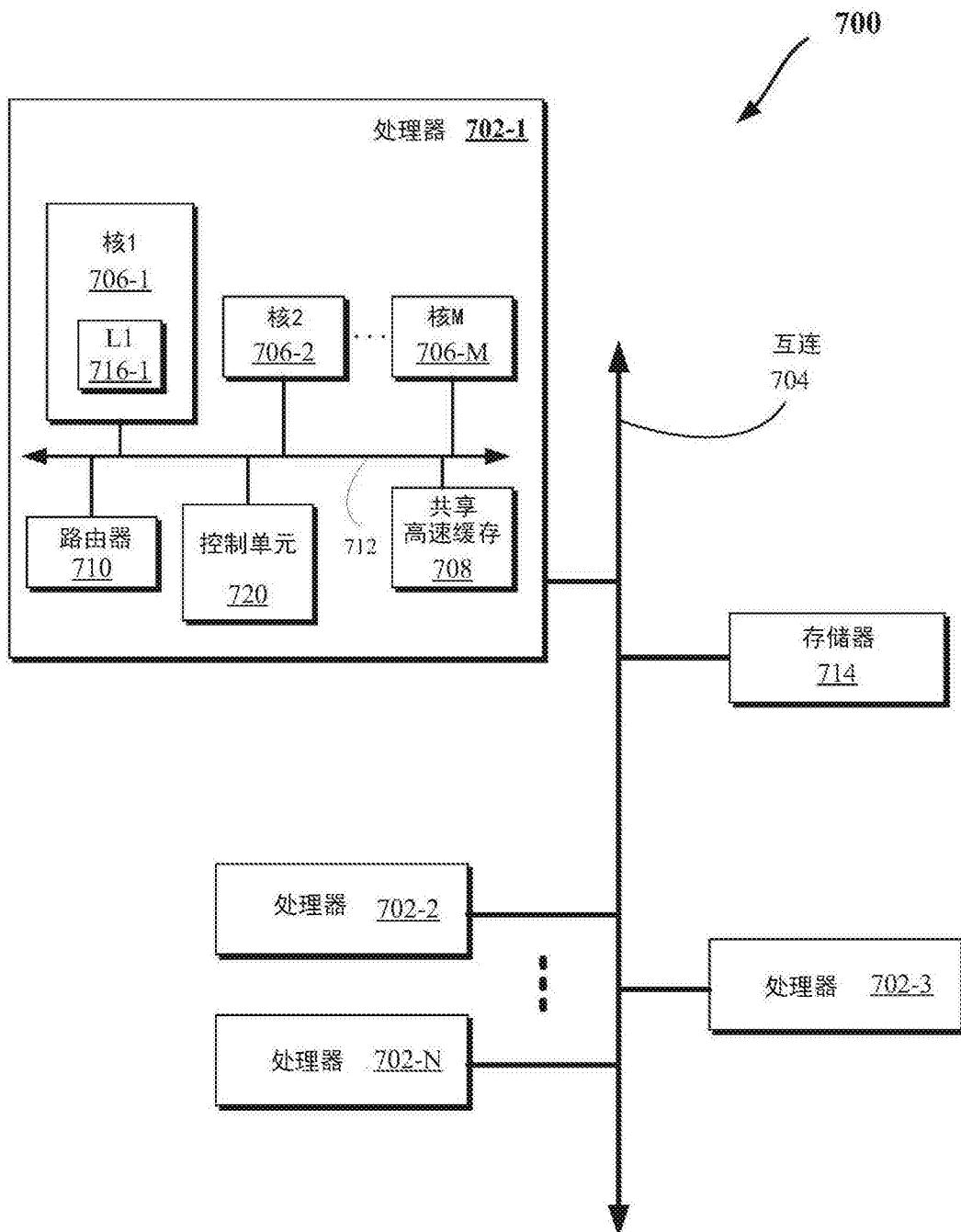


图7

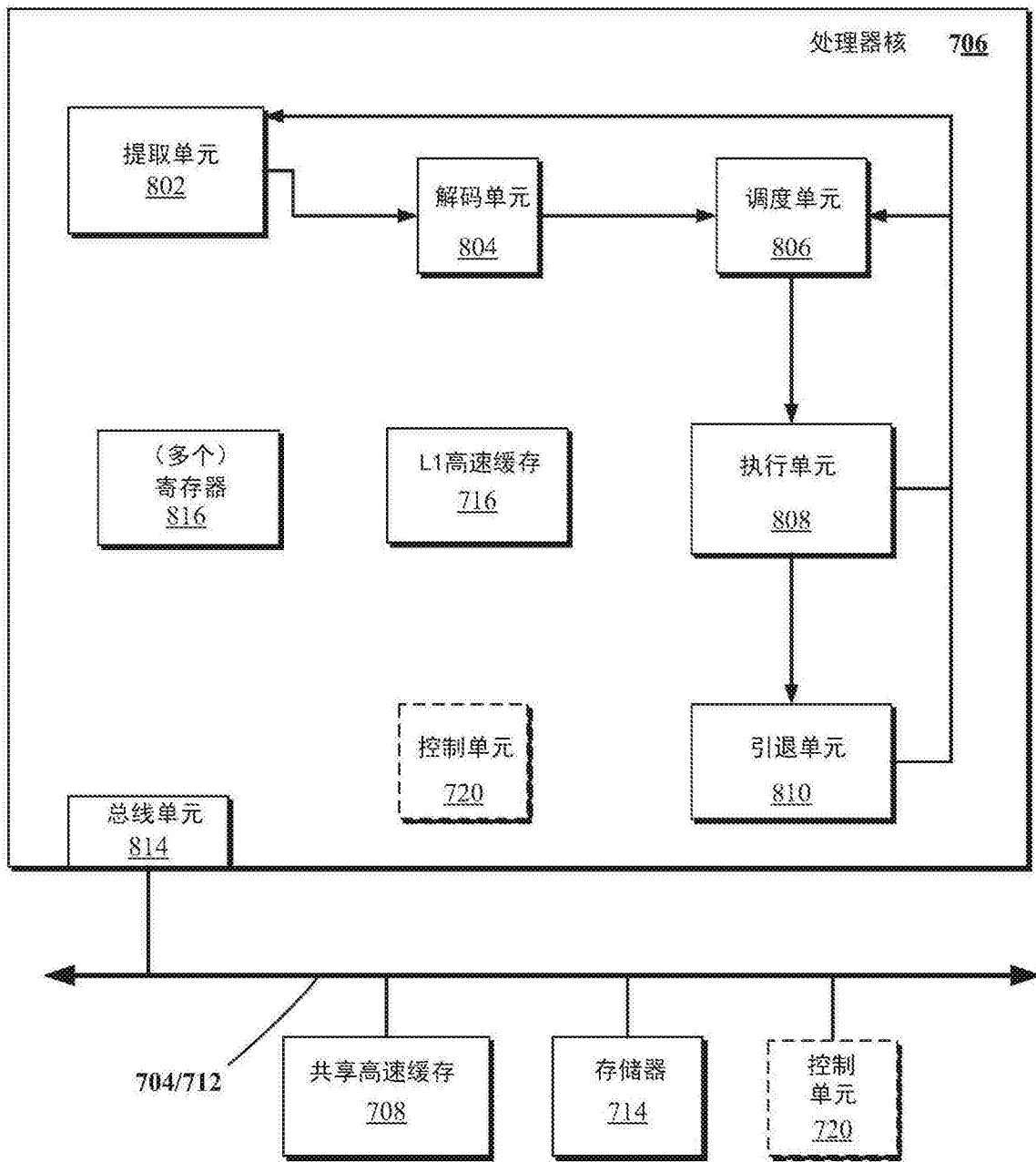


图8

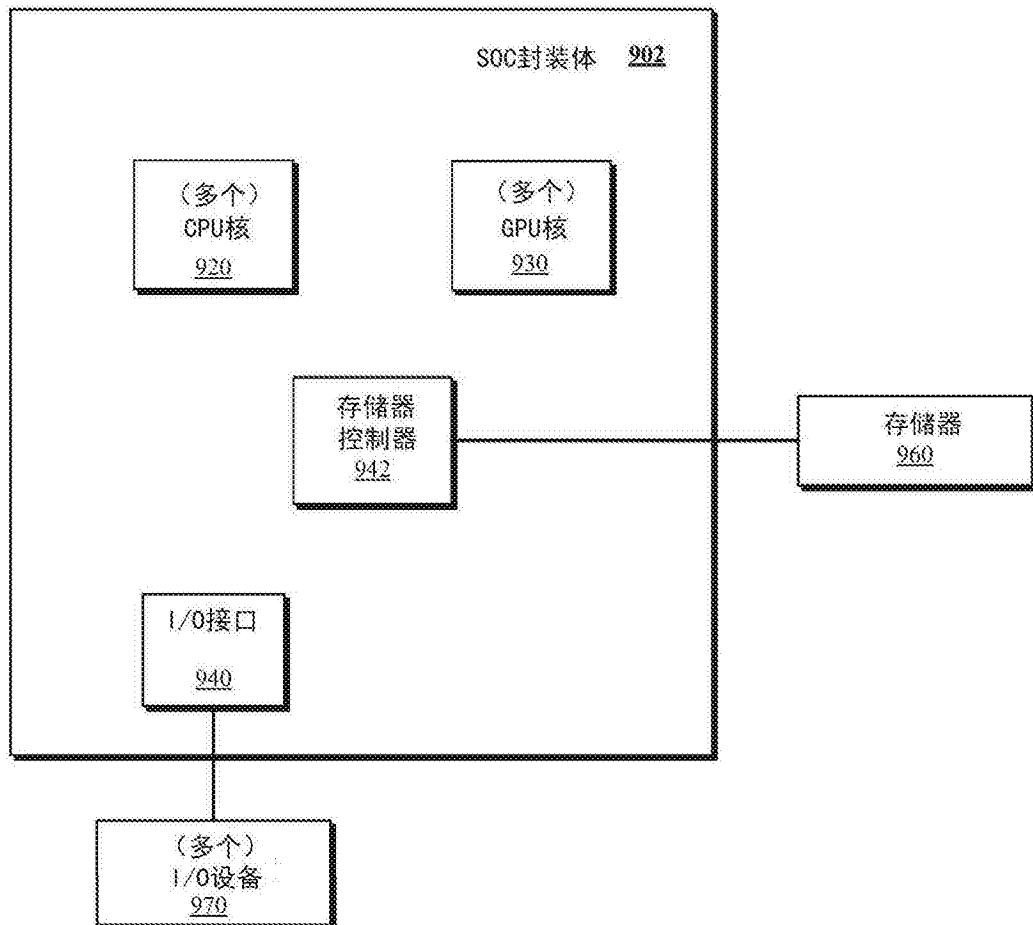


图9

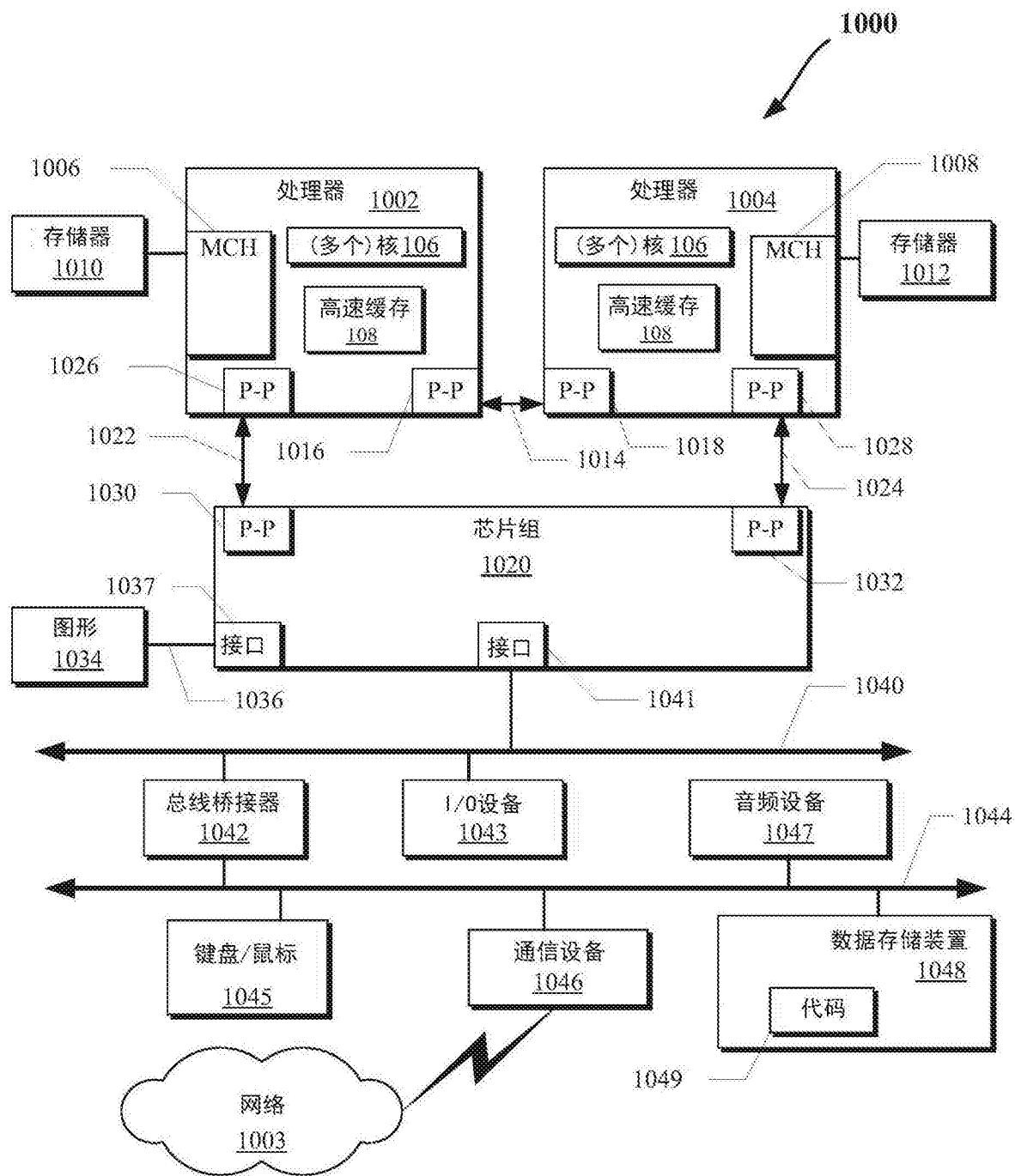


图10