

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008 年 4 月 17 日 (17.04.2008)

PCT

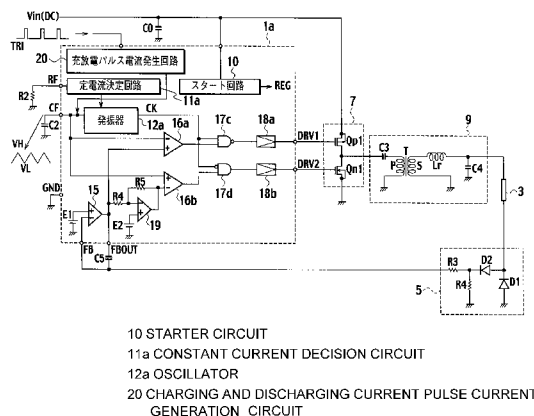
(10) 国際公開番号
WO 2008/044413 A1

- (51) 国際特許分類:
H05B 41/24 (2006.01)
- (21) 国際出願番号: PCT/JP2007/067611
- (22) 国際出願日: 2007 年 9 月 10 日 (10.09.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2006-274214 2006 年 10 月 5 日 (05.10.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 Saitama (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 木村 研吾 (KIMURA, Kengo).
- (74) 代理人: 三好 秀和, 外 (MIYOSHI, Hidekazu et al.); 〒1050001 東京都港区虎ノ門一丁目 2 番 8 号 虎ノ門 琴平タワー Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: FREQUENCY SYNCHRONIZING METHOD FOR DISCHARGE TUBE LIGHTING APPARATUS, DISCHARGE TUBE LIGHTING APPARATUS, AND SEMICONDUCTOR INTEGRATED CIRCUIT

(54) 発明の名称: 放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導体集積回路



(57) Abstract: A discharge tube lighting apparatus operates as follows: (1) an oscillator generates a triangle wave signal having the same charging and discharging slopes of a capacitor (C2) and turns on and off FETs (Qp1, Qn1); (2) a signal generation portion generates a first drive signal for driving the Qp1 with a pulse width corresponding to a current flowing through the discharge tube during less than half cycle of the triangle wave signal so as to make the current flow through the discharge tube, and a second drive signal having substantially the same pulse width as and a phase difference of about 180 degrees from the first drive signal for driving Qn1 so as to make current flow through the discharge tube in the opposite direction to that in the case where the first drive signal is generated; and (3) a current pulse current generation circuit converts a synchronous pulse voltage signal to a pulse current having positive and negative current values changing at a duty of about 50% and each having the same absolute value and superimposes the converted pulse current onto the triangle wave signal, and the signal generation portion generates the first and second drive signals in synchronization with the frequency of the pulse current.

(57) 要約: 放電点灯装置において、(1) 発振器はコンデンサ C2 の充電の傾斜と放電の傾斜とが同じで FET Qp1, Qn1 をオン/オフさせる三角波信号を発生し、(2) 信号発生部は三角波信号の半周期未満に放電管に流れる電流に応じたパルス幅で放電管に電流を流すように Qp1 を駆動する第 1 駆動信号を発生し、また第 1 駆動信号と略同一パルス幅で略 180 度の位相差を持ち第 1 駆動信号の発生時とは逆方向に放電管に電流を流すように Qn1 を駆動する第 2 駆動信号を発生し、(3) 電流パル

[続葉有]



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

ス電流発生回路は同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して三角波信号に重畳させ、信号発生部はパルス電流の周波数に同期させて第1及び第2駆動信号を発生する。

明 細 書

放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導体集積回路

技術分野

[0001] 本発明は、放電管の点灯、特に冷陰極管を用いた液晶表示機器等に使用される放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導体集積回路に関する。

背景技術

[0002] 図1は従来の放電管点灯装置に同期信号が入力されていない場合の構成を示す回路図である。図2は従来の放電管点灯装置に同期信号が入力されていない場合の各部の信号を示すタイミングチャートである。図1に示す放電管点灯装置では、直流電源 V_{in} とグランドとの間には、ハイサイドのP型MOSFET Q_{p1} (P型FET Q_{p1} と称する。)とローサイドのN型MOSFET Q_{n1} (N型FET Q_{n1} と称する。)との第1直列回路が接続されている。P型FET Q_{p1} とN型FET Q_{n1} との接続点とグランドGNDとの間には、コンデンサ $C3$ とトランス T の一次巻線 P との直列回路が接続され、トランス T の二次巻線 S の両端にはリアクトル Lr とコンデンサ $C4$ との直列回路が接続されている。

[0003] P型FET Q_{p1} のソースに直流電源 V_{in} が供給され、P型FET Q_{p1} のゲートはコントロールIC1の端子DRV1に接続されている。N型FET Q_{n1} のゲートはコントロールIC1の端子DRV2に接続されている。

[0004] コントロールIC1は、スタート回路10、定電流決定回路11、発振器12、分周器13、誤差増幅器15、PWMコンパレータ16、NAND回路17a、AND回路17b、ドライバ18a、18bを有している。定電流決定回路11は、端子 RF を介して定電流決定抵抗 $R1$ の一端に接続されている。発振器12は、端子 CF を介してコンデンサ $C1$ の一端に接続されている。

[0005] スタート回路10は、直流電源 V_{in} の電源供給を受けて所定電圧 REG を生成して内部の各部に供給している。定電流決定回路11は、定電流決定抵抗 $R1$ により任意に

設定される定電流を流す。発振器12は、定電流決定回路11の定電流によりコンデンサC1の充放電を行い、図2に示すような鋸波発振波形(図2では端子CFでのコンデンサC1の充放電電圧を示す。)を発生させ、鋸波発振波形に基づいてクロックCKを生成する。クロックCKは、図2に示すように、端子CFでの鋸波発振波形に同期した立ち上がり期間がHレベルで、立下り期間がLレベルのパルス電圧波形であり、分周器13に送られる。

[0006] トランスTの二次巻線Sの一端はリアクトルLrを介して放電管3の一方の電極に接続され、放電管3の他方の電極は管電流検出回路5に接続されている。管電流検出回路5は、ダイオードD1, D2及び抵抗R3, R4からなり、放電管3に流れる電流を検出し、検出された電流に比例した電圧を、コントロールIC1のフィードバック端子FBを介して誤差増幅器15の一端子に出力する。

[0007] 誤差増幅器15は、一端子に入力される管電流検出回路5からの電圧と+端子に入力される基準電圧E1との誤差電圧FBOUTを増幅し、その誤差電圧FBOUTをPWMコンパレータ16の+端子へ送る。PWMコンパレータ16は、+端子に入力される誤差増幅器15からの誤差電圧FBOUTが一端子に入力される端子CFからの鋸波電圧以上有的时候にHレベルで、誤差電圧FBOUTが鋸波電圧未満のときにLレベルとなるパルス信号を生成して、NAND回路17aとAND回路17bとに出力する。

[0008] 分周器13は、発振器12からのパルス信号を分周し、分周されたパルス信号QをNAND回路17aに出力するとともに分周されたパルス信号Qを反転したパルス信号(分周されたパルス信号Qに対して所定のデットタイムを有する。)をAND回路17bに出力する。NAND回路17aは、分周器13からの分周されたパルス信号とPWMコンパレータ16からの信号とのNAND演算をしてドライバ18a及び端子DRV1を介して駆動信号をP型FETQp1に出力する。AND回路17bは、分周器13からの分周され且つ反転されたパルス信号とPWMコンパレータ16からの信号とのANDを演算してドライバ18b及び端子DRV2を介して駆動信号をN型FETQn1に出力する。

[0009] 例えば、時刻 $t_1 \sim t_2$ では、PWMコンパレータ16の出力は、Hレベルとなり、分周器13の出力は、Hレベルとなるので、NAND回路17aの出力は、Lレベルとなる。こ

のため、端子DRV1からは、Lレベルが出力されて、P型FETQ_{p1}がオンする。また、時刻t₄～t₅では、PWMコンパレータ16の出力は、Hレベルとなり、分周器13の反転出力は、Hレベルとなるので、AND回路17bの出力は、Hレベルとなる。このため、端子DRV2からは、Hレベルが出力されて、N型FETQ_{n1}がオンする。

[0010] 即ち、駆動信号は、分周器13の出力との合成によりクロックCKに同期しながら、鋸波発振波形の立ち下り期間をデットタイムとして、端子DRV1と端子DRV2に交互に送られる。以上の動作により、コントロールIC1は、鋸波発振波形の周波数でP型FETQ_{p1}とN型FETQ_{n1}とを交互にオン／オフさせる。これにより、放電管3に電力が供給されるとともに、放電管3を流れる電流が所定値に制御される。

[0011] 図1に示した放電管点灯装置に設けられる発振器12の発振周波数は、一般的には抵抗R1とコンデンサC1とで決定される。しかし、使用される部品(抵抗とコンデンサ)のばらつきによっては、低周波のバースト調光発振周波数や、放電管点灯装置の前段に位置するSMPSの発振周波数などと干渉しあい、表示機器としては致命的となる画面ちらつきなどを引き起こす場合がある。

[0012] この対策方法として、外部から同期パルス電圧信号を放電管点灯装置に入力して、発振器12の発振周波数を外部の同期パルス電圧信号に同期させて規定する方法がある。この場合、一般的には、放電管の点灯周波数を、外部の同期パルス電圧信号の周波数又は外部の同期パルス電圧信号の1/2周波数に同期させる。例えば、放電管の点灯周波数をマイクロコンピュータからの同期パルス電圧信号に同期させる場合には、図3に示すような同期回路を追加する。

[0013] 図3に示す同期回路は、外部からの同期パルス電圧信号TRIの立ち上がり時刻で1ショットパルスを生じる1ショット回路2と、1ショット回路2の出力とコンデンサC1の一端との間に接続されるダイオードD3と、コンデンサC1の両端に接続されるツェナーダイオードZD1とを有する。この同期回路からコンデンサC1に、図4に示すように、コンデンサC1の鋸波発振波形CFの周波数よりも高い周波数の同期パルス電圧信号TRIを入力して、コンデンサC1の鋸波発振波形CFを同期パルス電圧信号TRIの周波数に同期させ、放電管3の点灯周波数を、同期パルス電圧信号TRIの1/2周波数に、同期させて行なう方法などがある。

[0014] なお、関連技術として例えばUS5615093号公報が知られている。当該文献において、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、半導体スイッチ回路の各スイッチをPWM制御して定電流制御するとともに、運転・停止信号停止を指示する状態になると、制御回路部の電源を遮断して待機状態にする。これと同時に半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号をオフすることにより待機状態に移行させる際の過大電流の発生を防止することができる。

発明の開示

[0015] しかしながら、図3に示すような従来の放電管点灯装置の周波数同期化方法では、図5に示すように、コンデンサC1の鋸波発振波形CFの周波数よりも、低い周波数の同期パルス信号TRIが入力されると、三角波波形の連続性が崩れてしまい、2つの駆動信号のパルス幅が異なり、位相も180°位相差ではなくなる。すなわち、図において端子DRV2の駆動信号は端子DRV1の駆動信号とはパルス幅が異なり、さらに位相差は180°でない。その結果、放電管を流れる電流がアンバランスとなり、放電管内部の水銀分布を偏らせ、輝度勾配や寿命低下を発生させる。

[0016] 本発明は、発振器の発振周波数に対して同期パルス電圧信号の周波数が高くても低くても同期可能で、同期可能なパルス電圧信号の周波数帯域も広くでき、安定且つ容易に同期パルス電圧信号に発振周波数を同期できる放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導体集積回路を提供することにある。

[0017] 課題を解決するための手段

前記課題を解決するために、本発明の放電管点灯装置の周波数同期化方法は、トランスの一次巻線と二次巻線との少なくとも一方の巻線にコンデンサが接続され、その出力に放電管が接続された共振回路と、直流電源の両端に接続され且つ前記共振回路内の前記トランスの一次巻線と前記コンデンサとに電流を流すためのブリッジ構成の複数のスイッチング素子とを有し、発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生して発振することと、前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング

素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生することと、前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生することと、同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させてパルス電流を発生することとを有し、前記第1駆動信号を発生することおよび第2駆動信号を発生することは、前記パルス電流を発生する過程における前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする。

[0018] 本発明の放電管点灯装置は、直流から正負対称の交流に変換して放電管に電力を供給する放電管点灯装置であって、トランスの一次巻線と二次巻線との少なくとも一方の巻線にコンデンサが接続され、その出力に前記放電管が接続された共振回路と、直流電源の両端に接続され且つ前記共振回路内の前記トランスの一次巻線と前記コンデンサとに電流を流すためのブリッジ構成の複数のスイッチング素子と、発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生する発振器と、前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生し、前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生する信号発生部と、同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させるパルス電流発生回路とを有し、前記信号発生部は、前記パルス電流発生回路からの前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする。

[0019] 本発明の半導体集積回路は、放電管に電力を供給するブリッジ構成の複数のスイ

スイッチング素子を制御する半導体集積回路であって、発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生する発振器と、前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生し、前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生する信号発生部と、同期パルス電圧信号を入力する入力端子と、前記入力端子から入力された同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させるパルス電流発生回路とを有し、前記信号発生部は、前記パルス電流発生回路からの前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする。

図面の簡単な説明

- [0020] [図1]図1は、関連する放電管点灯装置に同期パルス電圧信号が入力されていない場合の構成を示す回路図である。
- [図2]図2は、関連する放電管点灯装置に同期パルス電圧信号が入力されていない場合の各部の信号を示すタイミングチャートである。
- [図3]図3は、関連する放電管点灯装置に同期パルス電圧信号が入力された場合の構成を示す回路図である。
- [図4]図4は、関連する放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。
- [図5]図5は、関連する放電管点灯装置に同期パルス電圧信号が入力された場合で同期パルス電圧信号の周波数がコンデンサの鋸波発振波形の周波数よりも低い場合の各部の信号を示すタイミングチャートである。
- [図6]図6は、本発明の実施例1に係る放電管点灯装置の構成を示す回路図である。
- [図7]図7は、本発明の実施例1に係る放電管点灯装置に設けられた充放電パルス

電流発生回路の構成を示す回路図である。

[図8]図8は、図7に示す充放電パルス電流発生回路の動作を説明するタイミングチャートである。

[図9]図9は、本発明の実施例1に係る放電管点灯装置に同期パルス電圧信号が入力されていない場合の各部の信号を示すタイミングチャートである。

[図10]図10は、本発明の実施例1に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。

[図11]図11は、本発明の実施例2に係る放電管点灯装置の構成を示す回路図である。

[図12]図12は、本発明の実施例2に係る放電管点灯装置に設けられた充放電パルス電流発生回路の構成を示す回路図である。

[図13]図13は、図12に示す充放電パルス電流発生回路の動作を説明するタイミングチャートである。

[図14]図14は、本発明の実施例2に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。

[図15]図15は、本発明の実施例3に係る放電管点灯装置に同期パルス電圧信号が入力されていない場合の各部の信号を示すタイミングチャートである。

[図16]図16は、本発明の実施例3に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。

[図17]図17は、本発明の実施例4に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。

[図18]図18は、本発明の実施例5に係る放電管点灯装置の構成を示す回路図である。

[図19]図19は、本発明の実施例5に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。

発明を実施するための最良の形態

[0021] 以下、本発明の実施の形態に係る放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導体集積回路の実施の形態を図面を参照しながら詳細に説明

する。

[0022] 実施例1

図6は本発明の実施例1に係る放電管点灯装置の構成を示す回路図である。図6に示す放電管点灯装置は、図1に示す放電管点灯装置に対して、コントロールIC1aが異なるのみである。図6に示すその他の構成は、図1に示す構成と同一構成であり、同一部分には同一符号を付し、その部分の説明は省略し、ここでは、異なる部分のみ説明する。

[0023] コントロールIC1aは、本発明の半導体集積回路に対応し、充放電パルス電流発生回路20、スタート回路10、定電流決定回路11a、発振器12a、誤差増幅器15、減算回路19、PWMコンパレータ16a、16b、NAND回路17c、論理回路17d、ドライバ18a、18bを有している。スタート回路10の構成は、図18に示すそれと同一構成である。定電流決定回路11aは、端子RFを介して定電流決定抵抗R2の一端に接続されている。発振器12aは、端子CFを介してコンデンサC2の一端に接続されている。

[0024] 定電流決定回路11aは、定電流値決定抵抗R2により任意に設定される定電流を流す。発振器12aは、定電流決定回路11aの定電流によりコンデンサC2の充放電を行い、三角波信号を発生させ、三角波信号に基づいてクロックCKを生成して、NAND回路17c及び論理回路17dに送る。三角波信号は、立ち上がり傾斜と立下り傾斜が同じである。立ち上がり傾斜と立下り傾斜は、コンデンサC2の値と抵抗R2の値によって設定される。

[0025] 誤差増幅器15の出力端子は、PWMコンパレータ16aの+端子に接続されるとともに、抵抗R4を介して減算回路19の一端に接続されている。減算回路19の一端と出力端子との間には抵抗R5が接続されている。減算回路19は、抵抗R4を介する誤差増幅器15からの誤差電圧FBOUTを、+端子の基準電圧E2である三角波信号の上限値と下限値との midpoint 電位で反転させた電圧、即ち、誤差電圧FBOUTの反転波形をPWMコンパレータ16bの一端に出力する。基準電圧E2は、 $E2 = (V_L + V_H) / 2$ であり、三角波信号CFの上限値VHと下限値VLとの midpoint 電位である。

[0026] PWMコンパレータ16aは、+端子に入力される誤差増幅器15からの誤差電圧FBOUTが一端に入力される端子CFからの三角波信号電圧以上のときにHレベルで

、誤差電圧FBOUTが三角波信号電圧未満のときにLレベルとなるパルス信号を生成して、NAND回路17cに出力する。PWMコンパレータ16bは、+端子に入力される端子CFからの三角波信号電圧が、-端子に入力される減算回路19からの誤差電圧FBOUTの反転波形電圧以上のときにHレベルで、三角波信号電圧が誤差電圧FBOUTの反転波形電圧未満のときにLレベルとなるパルス信号を生成して、論理回路17dに出力する。

[0027] NAND回路17cは、発振器12aからのクロックとPWMコンパレータ16aからの信号とのNAND演算をしてドライバ18a及び端子DRV1を介して第1駆動信号をP型FETQp1に出力する。論理回路17dは、発振器12aからのクロックを反転した信号とPWMコンパレータ16bからの信号とのAND演算をしてドライバ18b及び端子DRV2を介して第2駆動信号をN型FETQn1に出力する。

[0028] PWMコンパレータ16a、NAND回路17c、ドライバ18aは、三角波信号の半周期未満に、放電管3に流れる電流に応じたパルス幅で放電管3に電流を流すようにP型FETQp1を駆動する第1駆動信号を発生する本発明の信号発生部に対応する。減算回路19、PWMコンパレータ16b、NAND回路17d、ドライバ18bは、第1駆動信号と略同一パルス幅で略180度の位相差を持ち、第1駆動信号の発生時とは逆方向に放電管3に電流を流すようにN型FETQn1を駆動する第2駆動信号を発生する本発明の信号発生部に対応する。

[0029] 充放電パルス電流発生回路20は、外部からの同期パルス電圧信号TRIを、デューティが50% (又は50%近傍) で正負の電流値が切り替わり正負の電流値の絶対値が等しく且つ同期パルス電圧信号の周波数を2分周した周波数を有するパルス電流に変換して発振器12aの三角波信号に重畳させる。信号発生部は、充放電パルス電流発生回路20からのパルス電流の2分周された周波数に同期させて第1駆動信号及び第2駆動信号を発生する。即ち、同期パルス電圧信号の $1/2$ の周波数に発振周波数が同期し、放電管3の点灯周波数を同期パルス電圧信号の $1/2$ 周波数に同期させる。

[0030] 図7は本発明の実施例1に係る放電管点灯装置に設けられた充放電パルス電流発生回路の構成を示す回路図である。充放電パルス電流発生回路20は、T型フリップ

フリップフロップ回路T-FFと、電源REGとグランドGNDとの間に接続された抵抗R6と抵抗R7との直列回路と、+端子に抵抗R6を介して電源REGが接続され-端子に基準電圧V2が接続されたコンパレータCOMP1と、-端子に抵抗R7を介してグランドGNDが接続され+端子に基準電圧V3が接続されたコンパレータCOMP2と、OR回路OR1と、NAND回路NAND1と、AND回路AND1と、電源REGとグランドGNDとの間に接続された定電流源21aとP型FET22と定電流源21bとN型FET23との直列回路とを有する。

[0031] なお、基準電圧V2と基準電圧V3とは、 $V3 < (\text{REGの電圧}) \times R7 / (R6 + R7) < V2$ の関係を満たすように設定される。

[0032] コンパレータCOMP1、COMP2、OR回路OR1を設けたのは、TRIC端子に信号がない場合(該端子がオープンの場合)、TRI端子電圧 = $(\text{REGの電圧}) \times R7 / (R6 + R7)$ として、パルス電流を正も負も流さないようにするためである。また、基準電圧V3より大きく基準電圧V2よりも小さい信号がTRI端子に入力された時、コンパレータCOMP1、COMP2から出力を送出しないように不感帯を作っている。

[0033] T型フリップフロップ回路T-FFは、図8に示すように、同期パルス電圧信号TRIの立ち上がりエッジ毎にHレベルとLレベルとを交互に繰り返したパルス信号T-FFのQ及び反転したパルス信号を生成する。このパルス信号及び反転したパルス信号は、図8からもわかるように、同期パルス電圧信号TRIの周波数を2分周した信号となる。

[0034] コンパレータCOMP1は、同期パルス電圧信号TRIが基準電圧V2以上であるときにHレベルを出力し、図8に示す例では、同期パルス電圧信号TRIと全く同一信号がOR回路OR1に出力される。コンパレータCOMP2は、同期パルス電圧信号TRIが基準電圧V3以上であるときにLレベルを出力し、図8に示す例では、同期パルス電圧信号TRIを反転した信号がOR回路OR1に出力される。このため、オフ回路OR1の出力は、常にHレベルとなる。

[0035] NAND回路NAND1は、T型フリップフロップ回路T-FFからのパルス信号T-FFのQとOR回路OR1の出力とのNAND演算をするので、T型フリップフロップ回路T-FFからのパルス信号T-FFのQを反転した信号がP型FET22のゲートに出力さ

れる。このため、時刻 $t_1 \sim t_2$ では、NAND回路NAND1からのLレベルによりP型FET22がオンし、定電流源22aからパルス電流 $+\Delta I$ がP型FET22を介して正方向($\rightarrow$)に流れる。

[0036] 一方、時刻 $t_2 \sim t_3$ では、AND回路AND1からのHレベルによりN型FET23がオンし、負方向($\leftarrow$)からN型FET23を介してパルス電流 $-\Delta I$ がグランドGNDに流れ込む。

[0037] このように、図7に示す充放電パルス電流発生回路20は、図8に示すように、同期パルス電圧信号TRIを、デューティが50%で正負の電流値 $\pm \Delta I$ が切り替わり正負の電流値 $\pm \Delta I$ の絶対値が等しく且つ同期パルス電圧信号の周波数を2分周した周波数を有するパルス電流に変換して発振器12aの三角波信号に重畳させる。

[0038] 次に、図6の放電管点灯装置に同期信号が入力されていない場合の基本動作を図9のタイミングチャートを参照しながら説明する。

[0039] まず、定電流決定抵抗R2で任意に設定される定電流 I_2 により、発振器12aは、コンデンサC2の充放電を行い、立ち上がり傾斜と立下り傾斜が同じである三角波信号CFを発生させ、三角波信号CFに基づいてクロックCKを発生させる。クロックCKは、三角波信号に同期した、例えば立ち上がり期間がHレベルで、立下り期間がLレベルとなるパルス信号である。

[0040] NAND回路17cは、発振器12aからのクロックCKがHレベルで且つPWMコンパレータ16aからの信号がHレベルであるときのみ、Lレベルのパルス信号をP型FET Qp1に出力してオンさせる。即ち、三角波信号CFの立ち上がり期間(クロックCKがHレベルで例えば時刻 $t_1 \sim t_3$ 、 $t_5 \sim t_7$)中で、誤差増幅器15からの誤差電圧FBO UTが三角波信号CF以上のときに(PWMコンバータ16aからの信号がHレベル、即ち、三角波信号の下限值VLから三角波信号CFが誤差増幅器15の出力と交差するまでの期間で例えば時刻 $t_1 \sim t_2$ 、 $t_5 \sim t_6$)Lレベルのパルス信号がP型FET Qp1に出力される。即ち、パルス信号は、三角波信号CFの立ち上がり期間中のみ端子DRV1に出力される。

[0041] 例えば、時刻 $t_1 \sim t_2$ においては、Vin, Qp1, C3, P, GNDに沿って延在する経路を電流が流れ、トランスTの二次側では、S, Lr, 放電管3, 管電流検出回路5に沿

って延在する経路を電流が流れる。

[0042] 一方、減算回路19は、誤差増幅器15からの誤差電圧FBOUTを三角波信号の上限値と下限値との中点電位で反転させた誤差電圧FBOUTの反転波形をPWMコンパレータ16bの一端子に出力する。論理回路17dは、発振器12aからのクロックCK(Lレベル)を反転した反転出力がHレベルで且つPWMコンパレータ16bからの信号がHレベルであるときのみ、Hレベルのパルス信号をN型FETQn1に出力してオンさせる。

[0043] 即ち、三角波信号CFの立ち下がり期間(クロックCKがLレベルで例えば時刻t3～t5、t7～t9)中で、三角波信号CFが誤差電圧FBOUTの反転波形電圧以上のときに(PWMコンバータ16bからの信号がHレベル、即ち、三角波信号CFの上限値VHから三角波信号CFが誤差増幅器の出力を反転させた反転出力と交差するまでの期間で例えば時刻t3～t4、t7～t8)Hレベルのパルス信号がN型FETQn1に出力される。即ち、パルス信号は、三角波信号CFの立ち下がり期間中のみ端子DRV2に送られる。

[0044] 例えば、時刻t3～t4においては、P、C3、Qn1、GNDに沿って延在する経路を電流が流れ、トランスTの二次側では、管電流検出回路5、放電管3、Lr、Sに沿って延在する経路を電流が流れる。

[0045] 以上の動作により、コントロールIC1aは、第1駆動信号と、第1駆動信号と略同一パルス幅で略180度の位相差を持つ第2駆動信号とにより、立ち上がり傾斜期間と立ち下り傾斜期間が同一となる三角波信号CFの周波数で、P型FETQp1、N型FETQn1を交互にオン／オフさせて、放電管3に電力を供給するとともに、放電管3を流れる電流を所定値に制御する。

[0046] 次に、図6の放電管点灯装置に同期信号が入力された場合の基本動作を図10のタイミングチャートを参照しながら説明する。

[0047] まず、定電流決定抵抗R2で任意に設定される定電流I2により、発振器12aは、コンデンサC2の充放電を行い、立ち上がり傾斜と立ち下り傾斜が同じである三角波信号CFを発生させる。コンデンサC2の充放電電流は、デューティが50%で正負の電流値±I2が切り替わり正負の電流値±I2の絶対値が等しい。充放電パルス電流発生

回路20は、図10に示すように、同期パルス電圧信号TRIを、デューティが50%で正負の電流値 $\pm \Delta I$ が切り替わり正負の電流値 $\pm \Delta I$ の絶対値が等しく且つ同期パルス電圧信号の周波数を2分周した周波数を有するパルス電流に変換して発振器12aの三角波信号に重畳させる。

[0048] 図10に示す例では、正負の電流値 $\pm I_2$ とパルス電流とのタイミングが時間(t_3-t_1)だけずれているため、コンデンサC2の充放電電流は、図10に示すように、時刻 $t_1 \sim t_3$ で $+I_2 - \Delta I$ 、時刻 $t_3 \sim t_4$ で $+I_2 + \Delta I$ 、時刻 $t_4 \sim t_6$ で $-I_2 + \Delta I$ 、時刻 $t_6 \sim t_7$ で $-I_2 - \Delta I$ となる。このため、三角波信号CFは、コンデンサC2の充放電電流に応じて変化し、パルス電流の周波数に同期した信号となる。

[0049] 例えば、電流値決定抵抗R2で決定される発振器12aの充放電電流を $\pm I_2$ 、発振器12aの充放電電流を $\pm I_2$ だけで決定される場合の発振周波数を f_F 、重畳させるパルス電流を $\pm \Delta I$ とした場合、同期可能なパルス電圧信号の周波数帯域は、

$$f_{\max} = 2f_F \times (I_2 + \Delta I) / I_2$$

$$f_{\min} = 2f_F \times (I_2 - \Delta I) / I_2$$

となる。

[0050] 従って、 ΔI の電流値が発振器12aの充放電電流値の75%、つまり、 $\Delta I = 0.75 \times I_2$ に設定されている場合には、 $0.5f_F \sim 3.5f_F$ の外部の同期パルス電圧信号に発振周波数を同期させることができる。逆に、 f_F を50kHz近傍に設定しておけば、25k $\sim$ 175kHzの同期パルス電圧信号に同期することができる。図6の例では、パルス電流の電流値 ΔI は固定となっているが、常に I_2 に対して同じ比率になるように、電流値 ΔI もR2で決定されてもよい。また、電流値 ΔI を独立に調整できるように、半導体集積回路1aが ΔI を独立に決定する端子を備えてもよい。

[0051] このように実施例1の放電管点灯装置によれば、充放電パルス電流発生回路20は、同期パルス電圧信号をデューティが50%で正負の電流値が切り替わり正負の電流値の絶対値が等しく且つ同期パルス電圧信号の周波数を2分周した周波数を有するパルス電流に変換して三角波信号に重畳させる。また、信号発生部は、パルス電流の2分周された周波数に同期させて第1駆動信号及び第2駆動信号を発生する。即ち、同期パルス電圧信号の周波数を2分周した周波数に発振周波数が同期し、放電

管3の点灯周波数を同期パルス電圧信号の周波数を2分周した周波数に同期させる。従って、発振器12aの発振周波数に対して同期パルス電圧信号の周波数が高くても低くても同期可能で、同期可能なパルス電圧信号の周波数帯域も広くでき、安定且つ容易に同期パルス電圧信号に発振周波数を同期させることができる。

[0052] 実施例2

図11は本発明の実施例2に係る放電管点灯装置の構成を示す回路図である。図12は本発明の実施例2に係る放電管点灯装置に設けられた充放電パルス電流発生回路の構成を示す回路図である。実施例2では、充放電パルス電流発生回路20aが、マイクロコンピュータからのデューティが50%の同期パルス電圧信号TRIを、デューティが50%のままで正負の電流値の絶対値が等しいパルス電流に変換して、発振器12aの充放電電流に重畳させる。信号発生部は、充放電パルス電流発生回路20aからのパルス電流の周波数に同期させて第1駆動信号及び第2駆動信号を発生する。即ち、同期パルス電圧信号の周波数に発振周波数が同期し、放電管3の点灯周波数を同期パルス電圧信号の周波数に同期させる。

[0053] 図12は本発明の実施例2に係る放電管点灯装置に設けられた充放電パルス電流発生回路の構成を示す回路図である。充放電パルス電流発生回路20aは、図7に示す充放電パルス電流発生回路20に対して、T型フリップフロップ回路T-FFとOR回路OR1とNAND回路NAND1とAND回路AND1とを削除し、コンパレータCOMP1をコンパレータCOMP3に変更し、コンパレータCOMP3の出力をP型FET22のゲートに接続し、コンパレータCOMP2の出力をN型FET23のゲートに接続している。コンパレータCOMP3はコンパレータCOMP1に対して+端子と-端子とが逆になっている。

[0054] なお、図12に示すその他の構成は、図7に示す構成と同一構成であり、同一部分には同一符号を付し、その説明は省略する。

[0055] コンパレータCOMP3は、同期パルス電圧信号TRIが基準電圧V2以上であるときにLレベルを出力し、図13に示す例では、同期パルス電圧信号TRIを反転した信号がP型FET22に出力される。このため、時刻 $t_1 \sim t_2$ では、P型FET22がオンし、定電流源22aからパルス電流 $+\Delta I$ がP型FET22を介して正方向($\rightarrow$)に流れる。

[0056] コンパレータCOMP2は、同期パルス電圧信号TRIが基準電圧V3未満であるときにHレベルを出力し、図13に示す例では、同期パルス電圧信号TRIを反転した信号がN型FET23に出力される。このため、時刻t2～t3では、N型FET23がオンし、負方向(←)からN型FET23を介してパルス電流 $-\Delta I$ がグランドGNDに流れ込む。

[0057] このように、図12に示す充放電パルス電流発生回路20aは、図13に示すように、デューティが50%の同期パルス電圧信号TRIを、デューティが50%で正負の電流値 $\pm \Delta I$ の絶対値が等しいパルス電流に変換して発振器12aの三角波信号に重畳させる。

[0058] 例えば、電流値決定抵抗R2で決定される発振器12aの充放電電流を $\pm I_2$ 、発振器12aの充放電電流を $\pm I_2$ だけで決定される場合の発振周波数を f_F 、重畳させるパルス電流を $\pm \Delta I$ とした場合、同期可能なパルス電圧信号の周波数帯域は、

$$f_{\max} = f_F \times (I_2 + \Delta I) / I_2$$

$$f_{\min} = f_F \times (I_2 - \Delta I) / I_2$$

となる。

[0059] 従って、 ΔI の電流値が発振器12aの充放電電流値の75%、つまり、 $\Delta I = 0.75 \times I_2$ に設定されている場合には、 $0.25f_F \sim 1.75f_F$ の外部パルス電圧信号に発振周波数を同期させることができる。逆に、 f_F を50kHz近傍に設定しておけば、12.5k～87.5kHzの範囲で、パルス電圧信号に同期することができる。即ち、発振器12aの充放電電流に重畳される、外部の同期パルス電圧信号に対応したパルス電流の周波数近傍に、 f_F を予め設定しておくことで、同期可能なパルス電圧信号の周波数帯域を上下両方向に広げることができる。

[0060] なお、図14は本発明の実施例2に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートであるが、その動作は、実施例1の図10に示すタイミングチャートの動作と同様であるので、その説明は省略する。

[0061] 実施例3

図15は本発明の実施例3に係る放電管点灯装置に同期パルス電圧信号が入力されていない場合の各部の信号を示すタイミングチャートである。図16は本発明の実

施例3に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。基本的な回路構成は、図6に示す放電管点灯装置の構成と同一であるが、発振器12aからのクロックCKと三角波信号CFとのタイミングが図9に示すそれらのタイミングとは相違する。

[0062] 即ち、図15に示す実施例3では、クロックCKは、三角波信号CFに同期し、三角波信号CFが上限値VHと下限値VLとの中点電位よりも下の期間がHレベルで、前記中点電位よりも上の期間がLレベルとなるパルス電圧波形である。

[0063] NAND回路17cは、発振器12aからのクロックCKがHレベルで且つPWMコンパレータ16aからの信号がHレベルであるときのみ、Lレベルのパルス信号をP型FET Qp1に出力してオンさせる。即ち、三角波信号CFが上限値と下限値との中点電位よりも下の期間中(クロックCKがHレベルの期間)で、誤差増幅器15からの誤差電圧FBOUTが三角波信号CF以上のときに(PWMコンバータ16aからの信号がHレベルで例えば時刻t6～t7、t11～t12)Lレベルのパルス信号がP型FET Qp1に出力される。即ち、パルス信号は、三角波信号CFが上限値と下限値との中点電位よりも下の期間中のみ端子DRV1に出力される。

[0064] 一方、減算回路19は、誤差増幅器15からの誤差電圧FBOUTを三角波信号の上限値と下限値との中点電位で反転させた誤差電圧FBOUTの反転波形をPWMコンパレータ16bの一端子に出力する。論理回路17dは、発振器12からのクロックCK(Lレベル)を反転した反転出力がHレベルで且つPWMコンパレータ16bからの信号がHレベルであるときのみ、Hレベルのパルス信号をN型FET Qn1に出力してオンさせる。

[0065] 即ち、三角波信号CFが上限値と下限値との中点電位よりも上の期間中(クロックCKがLレベルの期間)で、三角波信号CFが誤差増幅器15からの誤差電圧FBOUTを反転した反転波形以上のときに(PWMコンバータ16aからの信号がLレベルで例えば時刻t3～t5、t8～t10)Hレベルのパルス信号がN型FET Qn1に出力される。即ち、パルス信号は、三角波信号CFが上限値と下限値との中点電位よりも上の期間中のみ端子DRV2に送られる。

[0066] このように実施例3の放電管点灯装置による制御でも放電管3を流れる電流を所定

値に制御できる。

[0067] また、図16に示すタイミングチャートの動作も、図10に示すタイミングチャートの動作と同様に動作する。即ち、コンデンサC2の充放電電流は、図10に示すものと同一となり、三角波信号CFは、コンデンサC2の充放電電流に応じて変化し、パルス電流の周波数に同期した信号となる。このため、同期パルス電圧信号の1/2の周波数に発振周波数を同期させることができる。

[0068] 実施例4

図17は本発明の実施例4に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートである。なお、同期信号が入力されていない場合の動作波形は図15に示すものと全く同一である。基本的な回路構成は、図11に示す放電管点灯装置の構成と同一であるが、発振器12aからのクロックCKと三角波信号CFとのタイミングが図14に示すそれらのタイミングとは相違する。

[0069] このように実施例4の放電管点灯装置による制御でも放電管3を流れる電流を所定値に制御できる。また、デューティが50%の同期パルス電圧信号の周波数に発振周波数を同期することができる。

[0070] 実施例5

図18は本発明の実施例5に係る放電管点灯装置の構成を示す回路図である。図18に示す放電管点灯装置は、フルブリッジ回路の場合の放電管点灯装置の一例であり、コントロールIC1cは、図6に示す実施例1に対して、P型FETQp2, N型FETQn2, 論理回路17e、デットタイム作成回路21a, 21b、ドライバ18a~18dを設けている。

[0071] 直流電源Vinとグランドとの間には、ハイサイドのP型FETQp2とローサイドのN型FETQn2との直列回路が接続されている。P型FETQp1とN型FETQn1との接続点とP型FETQp2とN型FETQn2との接続点との間には、共振コンデンサC3とトランスTの一次巻線Pとの直列回路が接続されている。端子DRV1は、P型FETQp1のゲートとN型FETQn1のゲートとに接続され、端子DRV2は、P型FETQp2のゲートとN型FETQn2のゲートとに接続されている。

[0072] 論理回路17eは、発振器12aからのクロックCKを反転した出力とPWMコンパレー

タ16bからの信号とのNAND演算をする。デットタイム作成回路21aは、NAND回路17cからの信号に基づきドライバ18aへの第1駆動信号DRV1に対して所定のタイムデットタイムDTを有する第3駆動信号DRV3を作成してドライバ18bに出力する。デットタイム作成回路21bは、論理回路17eからの信号に基づきドライバ18cへの第4駆動信号DRV4に対して所定のタイムデットタイムDTを有する第2駆動信号DRV2を作成してドライバ18cに出力する。

[0073] 第1駆動信号と第3駆動信号、第2駆動信号と第4駆動信号は、夫々同時にオンするのを防止するデットタイムDTを有するが、デットタイムDTを除けば、第3駆動信号は略第1駆動信号と同一であり、第4駆動信号は略第2駆動信号と同一である。充放電パルス電流発生回路20aは、図12に示す回路と同一構成である。

[0074] この構成によれば、三角波信号CFの立ち上がり期間中で、誤差増幅器15からの誤差電圧FBOUTが三角波信号CF以上のときにLレベルのパルス信号がデットタイム作成回路21aとドライバ18a, 18bを介してP型FETQp1及びN型FETQn1に出力され、P型FETQp1がオンする。また、三角波信号CFの立ち上がり期間中では、Hレベルのパルス信号がデットタイム作成回路21bとドライバ18c, 18dを介してP型FETQp2及びN型FETQn2に出力され、N型FETQn2がオンする。この期間では、Vin, Qp1, C3, P, Qn2, GNDに沿って延在する経路を電流が流れ、トランスTの二次側では、S, Lr, 放電管3, 管電流検出回路5に沿って延在する経路を電流が流れる。

[0075] 一方、三角波信号CFの立ち下がり期間中では、Hレベルのパルス信号がデットタイム作成回路21aとドライバ18a, 18bを介してP型FETQp1及びN型FETQn1に出力され、N型FETQn1がオンする。また、三角波信号CFの立ち下がり期間中では、誤差電圧FBOUTが減算回路19aからの反転電圧C2'以上のときにHレベルのパルス信号が論理回路17eに出力され、論理回路17eは、デットタイム作成回路21bとドライバ18c, 18dを介してLレベルをP型FETQp2及びN型FETQn2に出力して、P型FETQp2がオンする。

[0076] この期間では、Vin, Qp2, P, C3, Qn1, GNDに沿って延在する経路を電流が流れ、トランスTの二次側では、管電流検出回路5, 放電管3, Lr, Sに沿って延在する

経路を電流が流れる。

[0077] 図19は本発明の実施例5に係る放電管点灯装置に同期パルス電圧信号が入力された場合の各部の信号を示すタイミングチャートであるが、その動作は、第1乃至第4駆動信号のデットタイムDTを除いて、実施例2の図14に示すタイミングチャートの動作と同様であるので、その説明は省略する。従って、フルブリッジ回路を用いた実施例5の放電管点灯装置においても、実施例1の放電管点灯装置の効果と同様な効果が得られる。

[0078] なお、本発明の放電管点灯装置は前述した各実施例に限定されるものではない。実施例1乃至5では、第2駆動信号が第1駆動信号と完全な180度の位相差としたが、放電管3を流れる電流の対称性が大きく崩れない範疇であれば、前記位相差は、完全な180度でなく、180度に対して若干の誤差、例えば179度や181度等であっても良い。

[0079] また、本発明の各実施例では、パルス電流は、完全な矩形波となっているが、デューティが50%で正負が切り替わり正負の波形が180度の位相差を有して等しい場合には、完全な矩形波でなくても良い。例えば、デューティが50%で正負が切り替わり三角波信号の midpoint 電位に対して正負の絶対値が等しいパルス電圧を、抵抗を介してコンデンサC1に接続することで、発振器12aの充放電電流に、デューティが50%で正負が切り替わり正負の絶対値が等しい類似パルス状の電流を重畳させるような方法でも良い。

[0080] また、放電管を流れる電流の対称性が大きく崩れない範疇であれば、前記パルス電流は、デューティが丁度50%でなくとも良い。また、パルス電流の正負の絶対値も若干の誤差があっても良い。

[0081] 発明の効果

本発明によれば、発振器の発振周波数に対して同期パルス電圧信号の周波数が高くても低くても同期可能で、同期可能なパルス電圧信号の周波数帯域も広くでき、安定且つ容易に同期パルス電圧信号に発振周波数を同期できる。

[0082] 産業上の利用可能性

本発明は放電管点灯装置の周波数同期化方法及び放電管点灯装置並びに半導

体集積回路に適用可能である。

[0083] (米国指定)

本国際特許出願は米国指定に関し、2006年10月5日に出願された日本国特許出願第2006-274214号(2006年10月5日出願)について米国特許法第119条(a)に基づく優先権の利益を援用し、当該開示内容を引用する。

請求の範囲

- [1] トランスの一次巻線と二次巻線との少なくとも一方の巻線にコンデンサが接続され、その出力に放電管が接続された共振回路と、直流電源の両端に接続され且つ前記共振回路内の前記トランスの一次巻線と前記コンデンサとに電流を流すためのブリッジ構成の複数のスイッチング素子とを有する放電管点灯装置の周波数同期化方法であって、
- 発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生して発振することと、
- 前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生することと、
- 前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生することと、
- 同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させてパルス電流を発生することとを含み、
- 前記第1駆動信号を発生することおよび第2駆動信号を発生することは、前記パルス電流を発生する過程における前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする放電管点灯装置の周波数同期化方法。
- [2] 前記パルス電流の周波数が、前記同期パルス電圧信号の周波数の予め定められた整数倍であることを特徴とする請求項1記載の放電管点灯装置の周波数同期化方法。
- [3] 前記パルス電流を重畳させていない場合における前記三角波信号の発振周波数は、前記パルス電流の周波数近傍に設定されることを特徴とする請求項1記載の放電管点灯装置の周波数同期化方法。

- [4] 直流から正負対称の交流に変換して放電管に電力を供給する放電管点灯装置であって、
- トランスの一次巻線と二次巻線との少なくとも一方の巻線にコンデンサが接続され、その出力に前記放電管が接続された共振回路と、
- 直流電源の両端に接続され且つ前記共振回路内の前記トランスの一次巻線と前記コンデンサとに電流を流すためのブリッジ構成の複数のスイッチング素子と、
- 発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生する発振器と、
- 前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生し、前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生する信号発生部と、
- 同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させるパルス電流発生器とを有し、
- 前記信号発生部は、前記パルス電流発生器からの前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする放電管点灯装置。
- [5] 前記パルス電流の周波数が、前記同期パルス電圧信号の周波数の予め定められた整数倍であることを特徴とする請求項4記載の放電管点灯装置。
- [6] 前記三角波信号の前記半周期は、前記三角波信号の立ち上がり傾斜期間中又は立ち下り傾斜期間中であることを特徴とする請求項4記載の放電管点灯装置。
- [7] 前記三角波波形の前記半周期は、前記三角波信号の上限値と下限値との中点電位以上の期間中又は前記中点電位以下の期間中であることを特徴とする請求項4記載の放電管点灯装置。
- [8] 放電管に電力を供給するブリッジ構成の複数のスイッチング素子を制御する半導

体集積回路であって、

発振器コンデンサの充電の傾斜と放電の傾斜とが同じで且つ前記複数のスイッチング素子をオン／オフさせるための三角波信号を発生する発振器と、

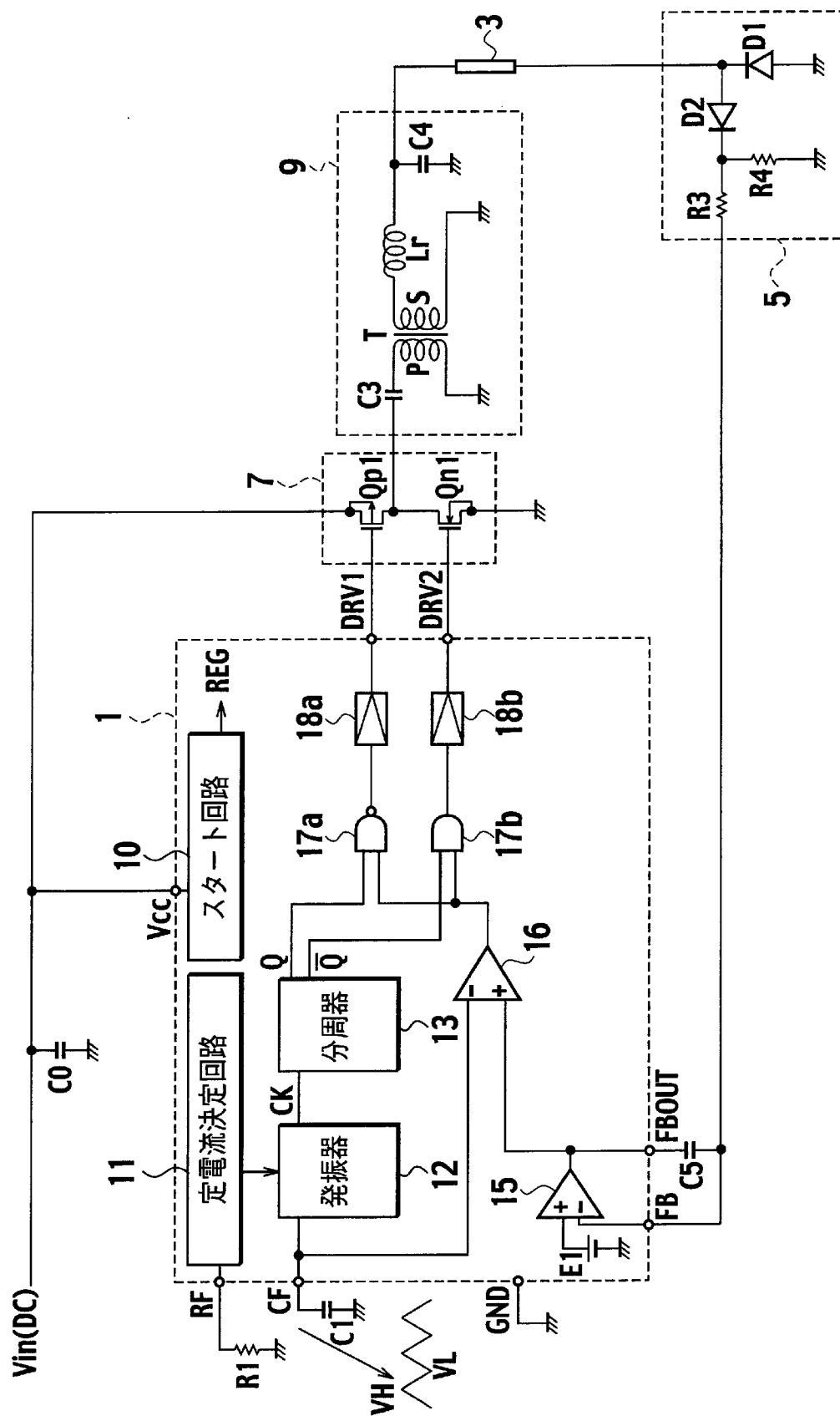
前記三角波信号の半周期未満に、前記放電管に流れる電流に応じたパルス幅で前記放電管に電流を流すように前記複数のスイッチング素子の内の一方の1以上のスイッチング素子を駆動するための第1駆動信号を発生し、前記第1駆動信号と略同一パルス幅で略180度の位相差を持ち、前記第1駆動信号の発生時とは逆方向に前記放電管に電流を流すように前記複数のスイッチング素子の内の他方の1以上のスイッチング素子を駆動するための第2駆動信号を発生する信号発生部と、

同期パルス電圧信号を入力する入力端子と、

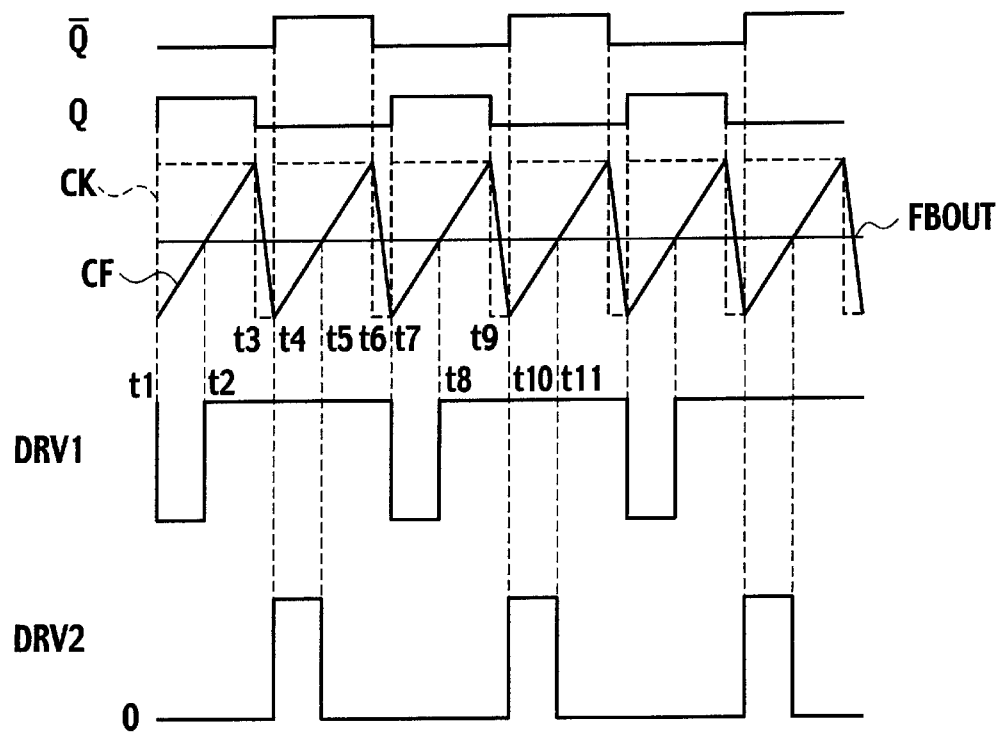
前記入力端子から入力された同期パルス電圧信号をデューティが略50%で正負の電流値が切り替わり正負の電流値の絶対値が等しいパルス電流に変換して前記発振器の三角波信号に重畳させるパルス電流発生器とを有し、

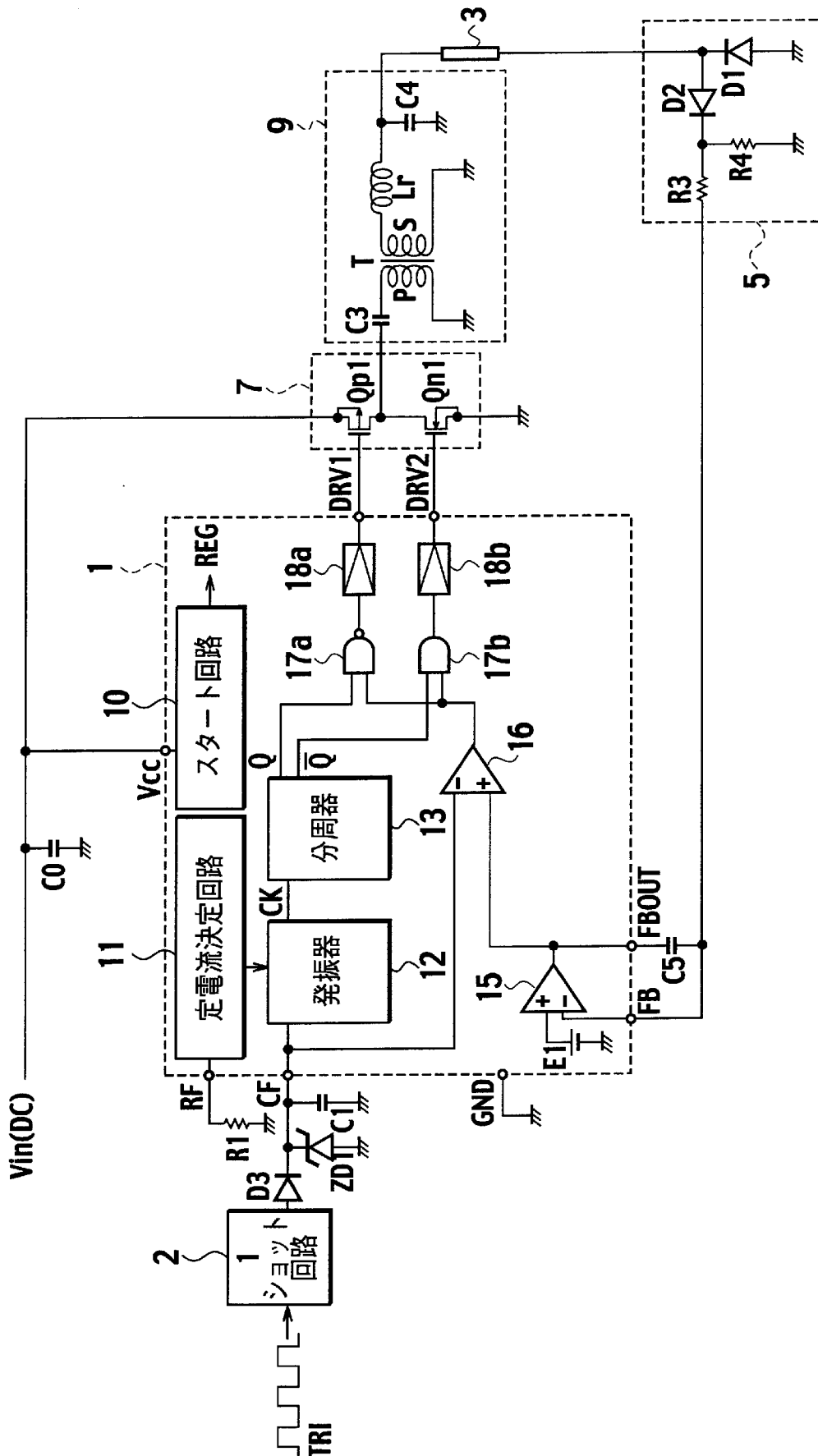
前記信号発生部は、前記パルス電流発生器からの前記パルス電流の周波数に同期させて前記第1駆動信号及び第2駆動信号を発生することを特徴とする半導体集積回路。

- [9] 前記パルス電流の周波数が、前記同期パルス電圧信号の周波数の予め定められた整数倍であることを特徴とする請求項8記載の半導体集積回路。
- [10] 前記三角波信号の前記半周期は、前記三角波信号の立ち上がり傾斜期間中又は立ち下り傾斜期間中であることを特徴とする請求項8記載の半導体集積回路。
- [11] 前記三角波波形の前記半周期は、前記三角波信号の上限値と下限値との中点電位以上の期間中又は前記中点電位以下の期間中であることを特徴とする請求項8記載の半導体集積回路。

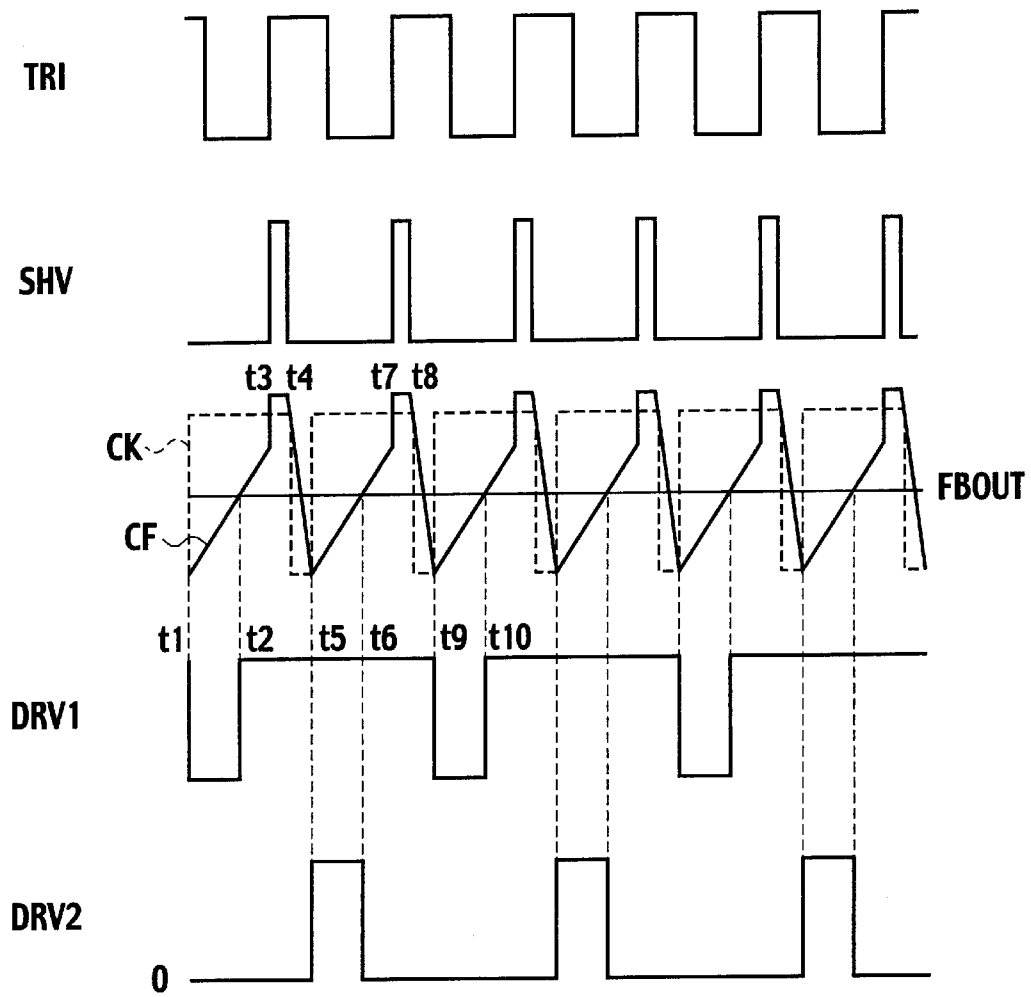


[図2]

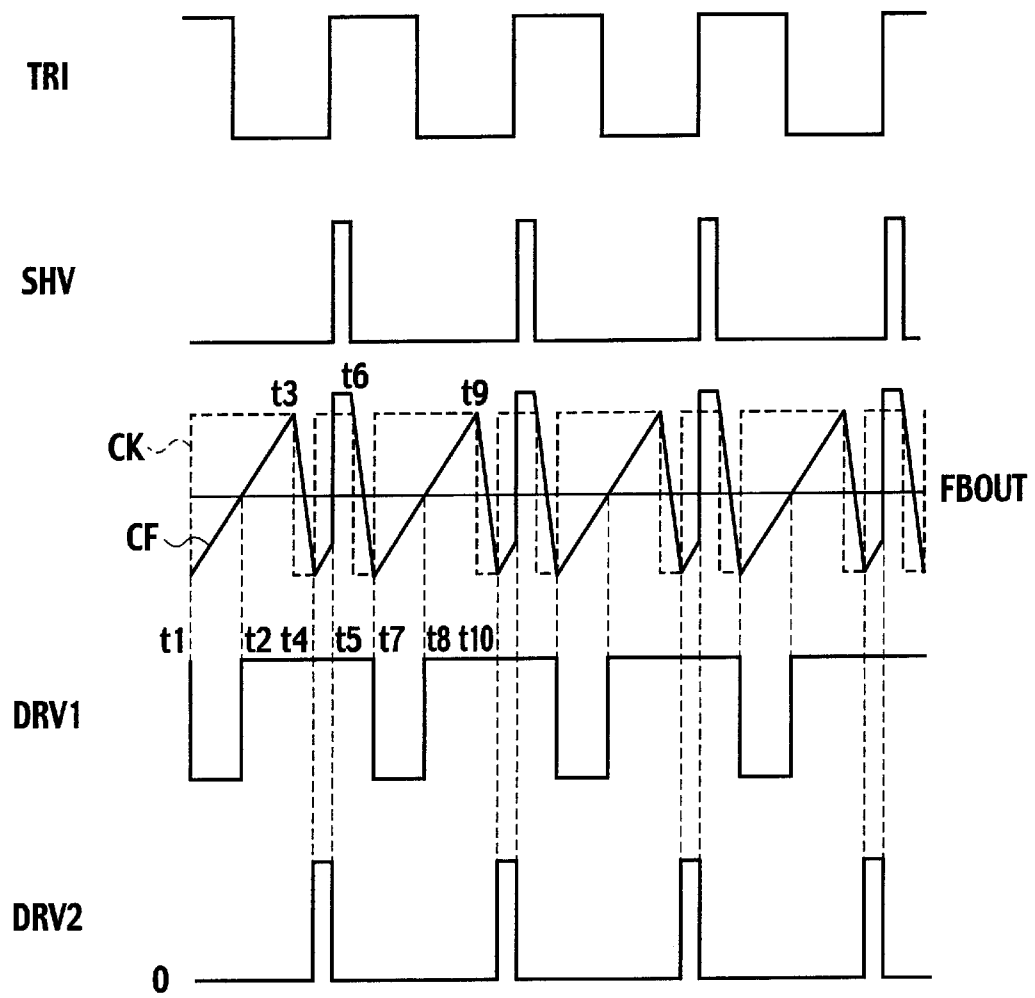




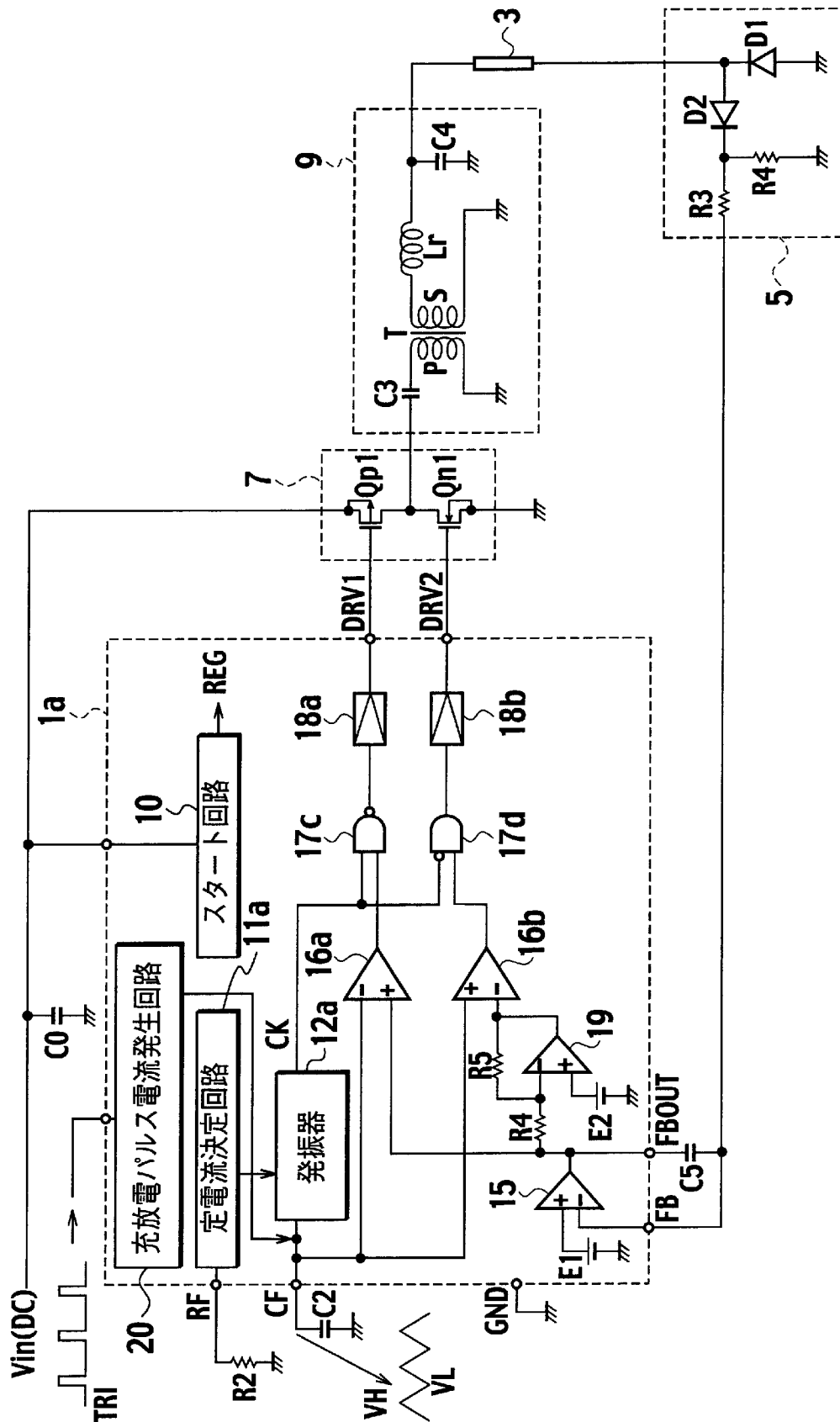
[図4]

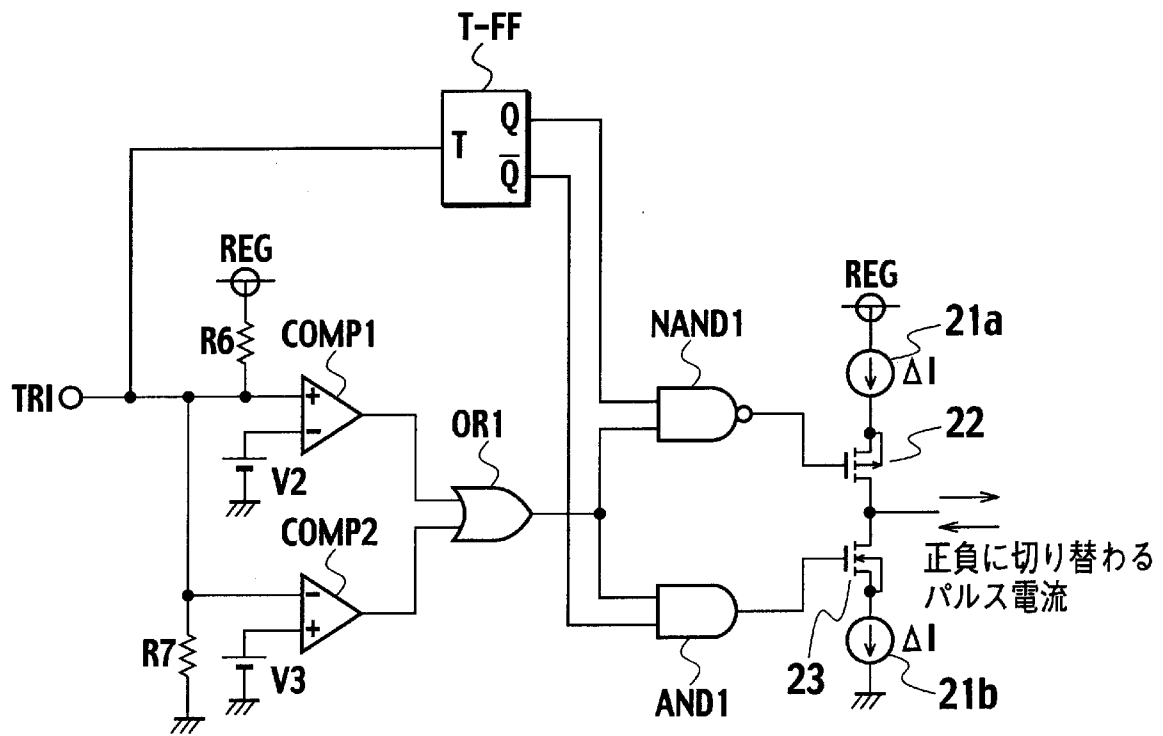


[図5]

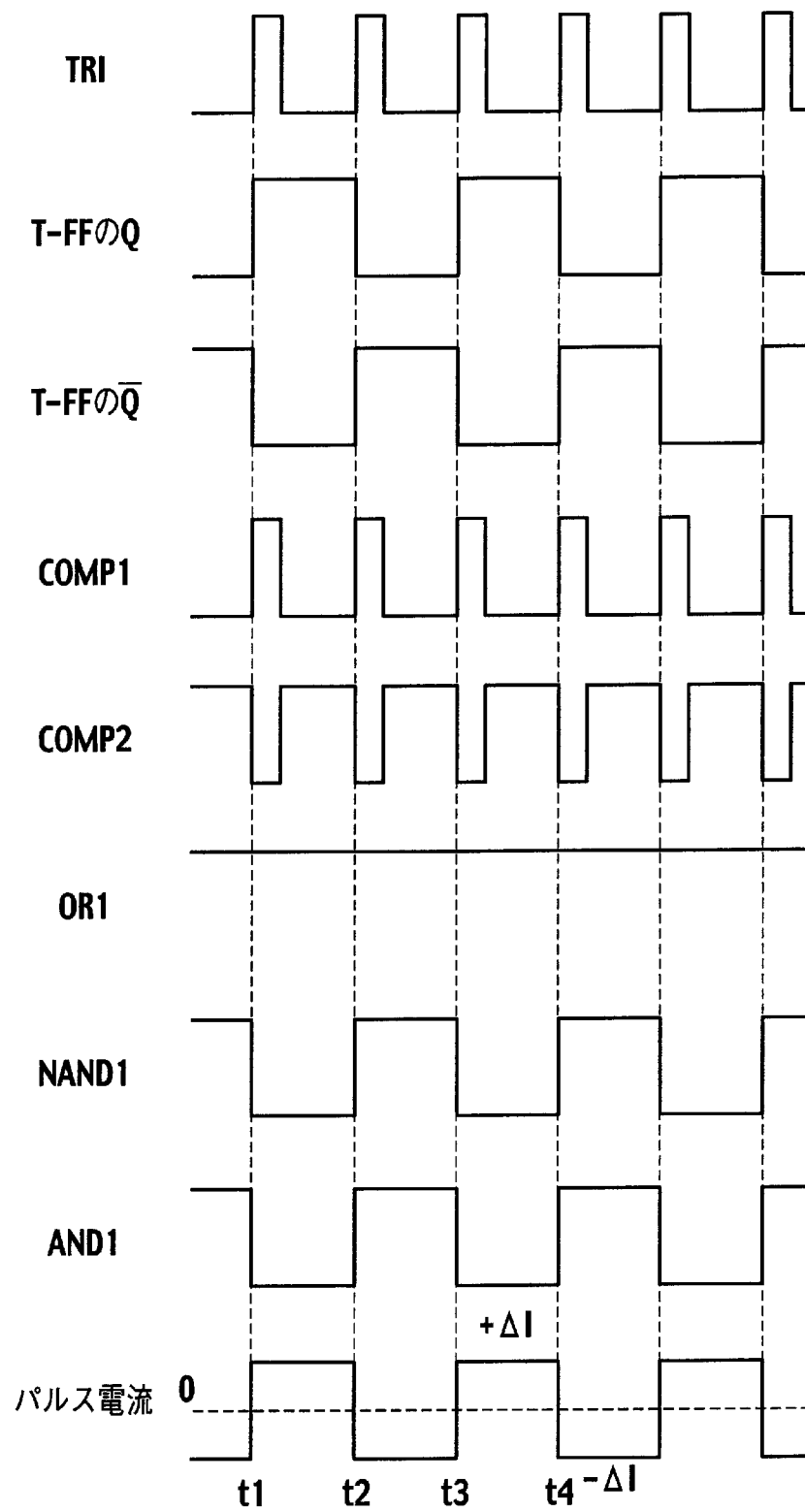


[図6]

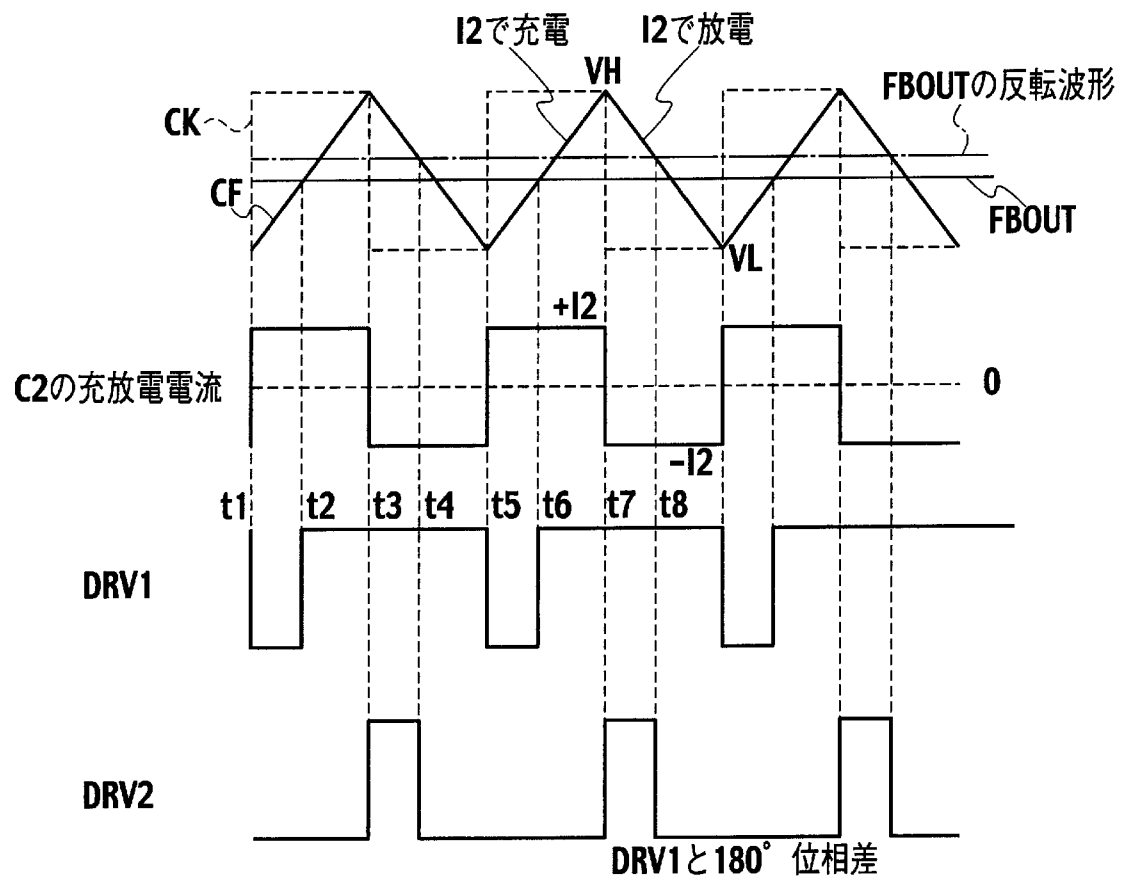




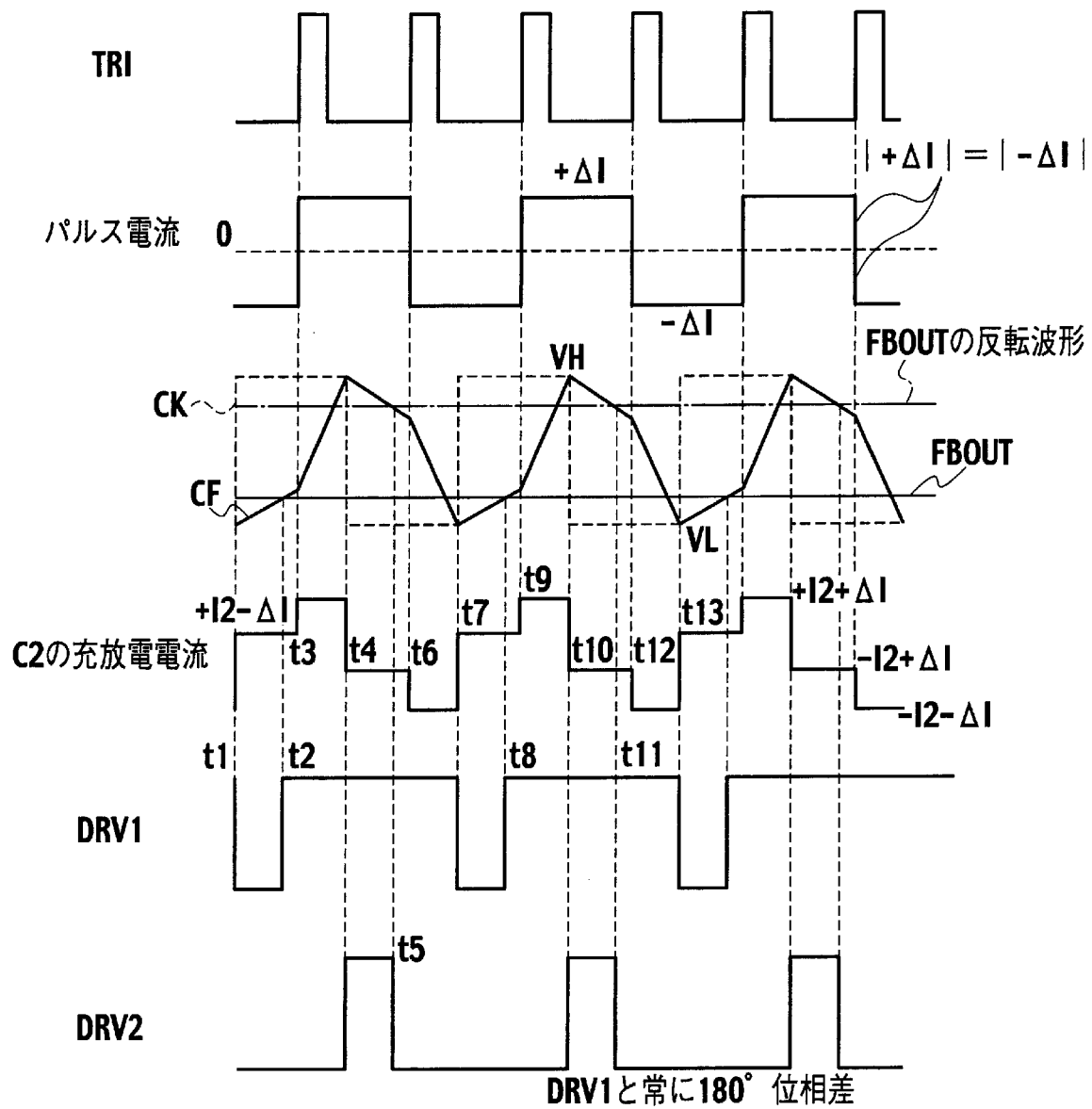
[図8]

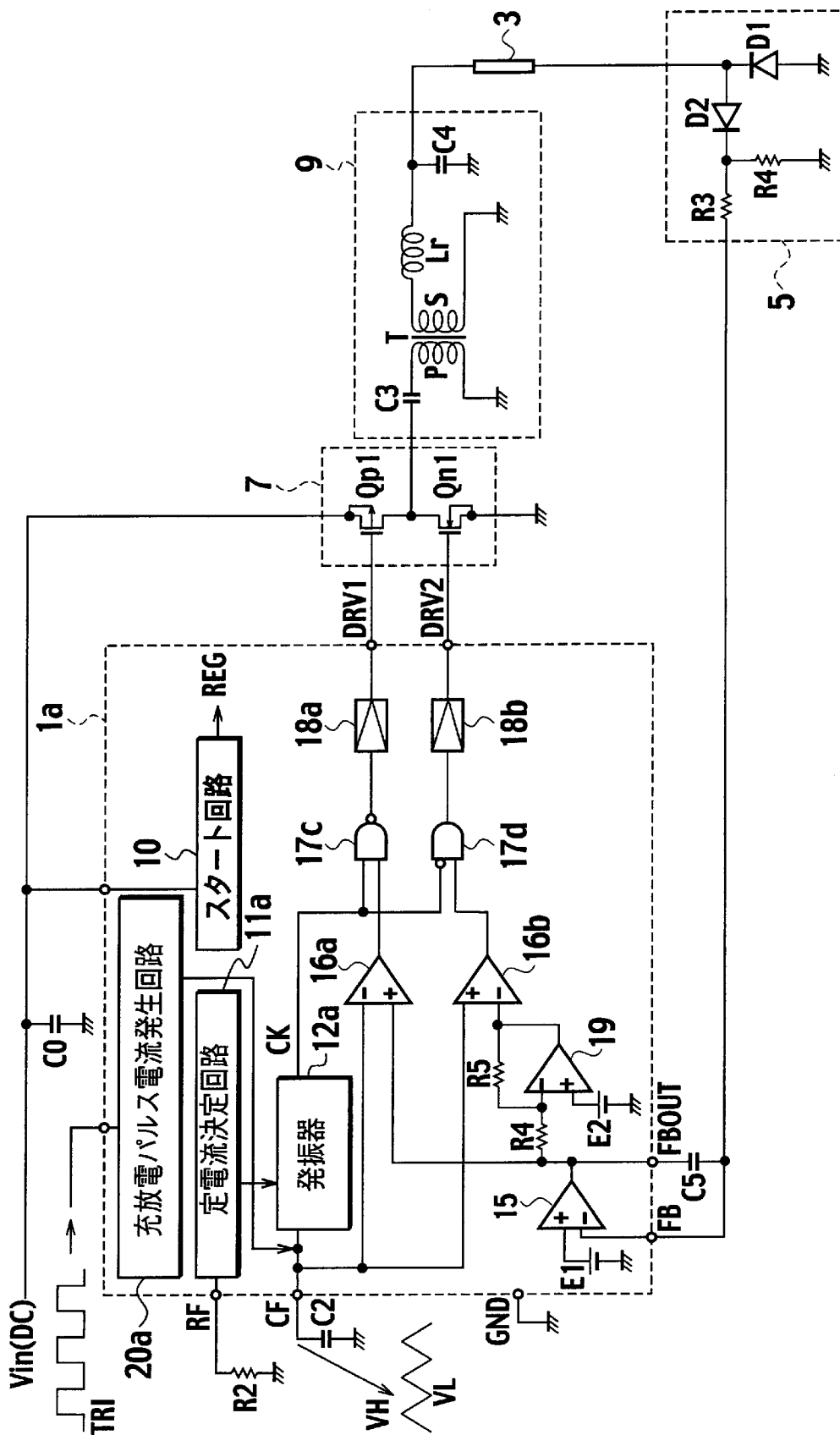


[図9]

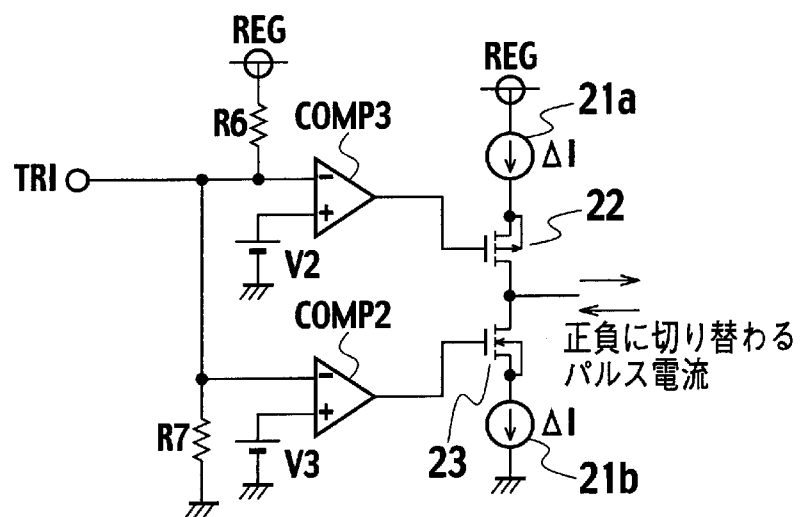


[図10]

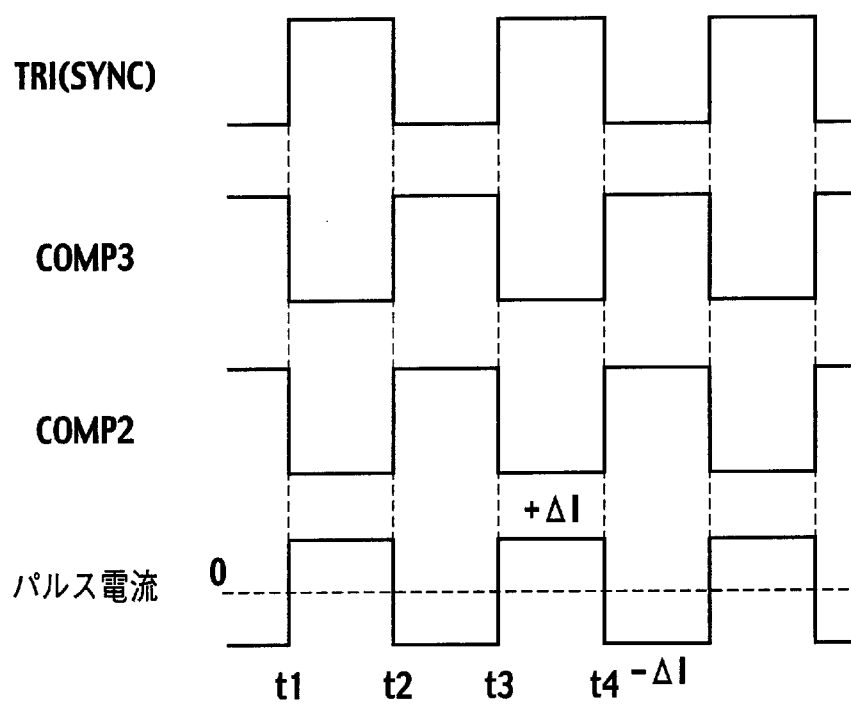




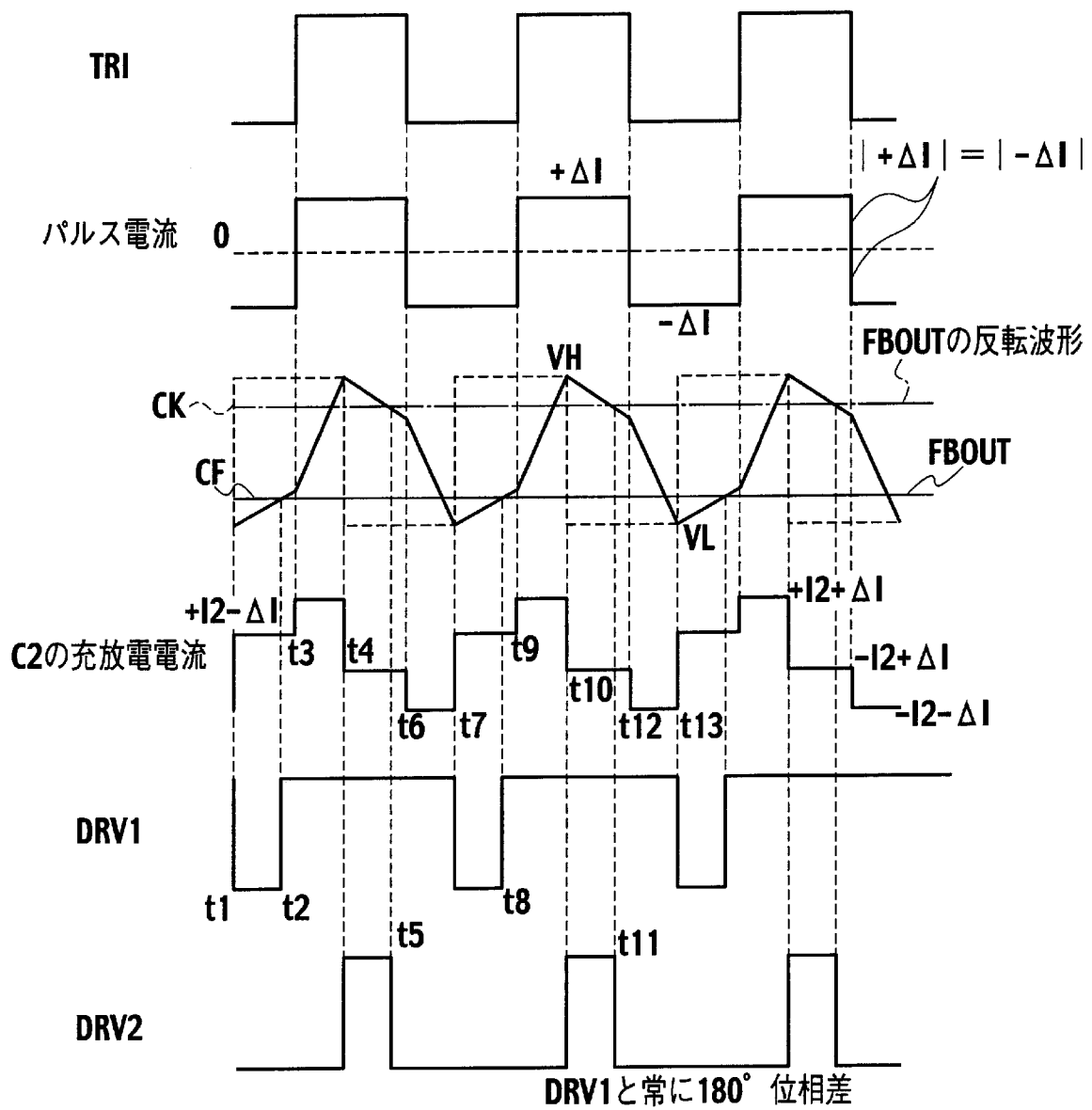
[図12]



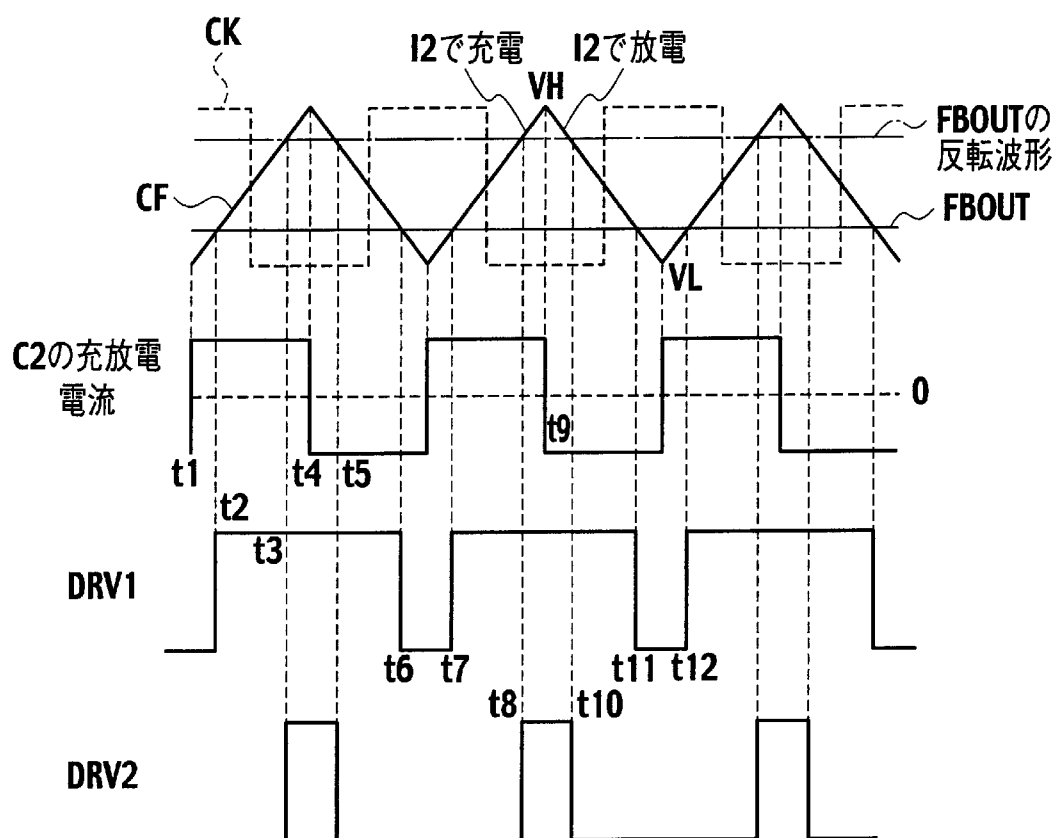
[図13]



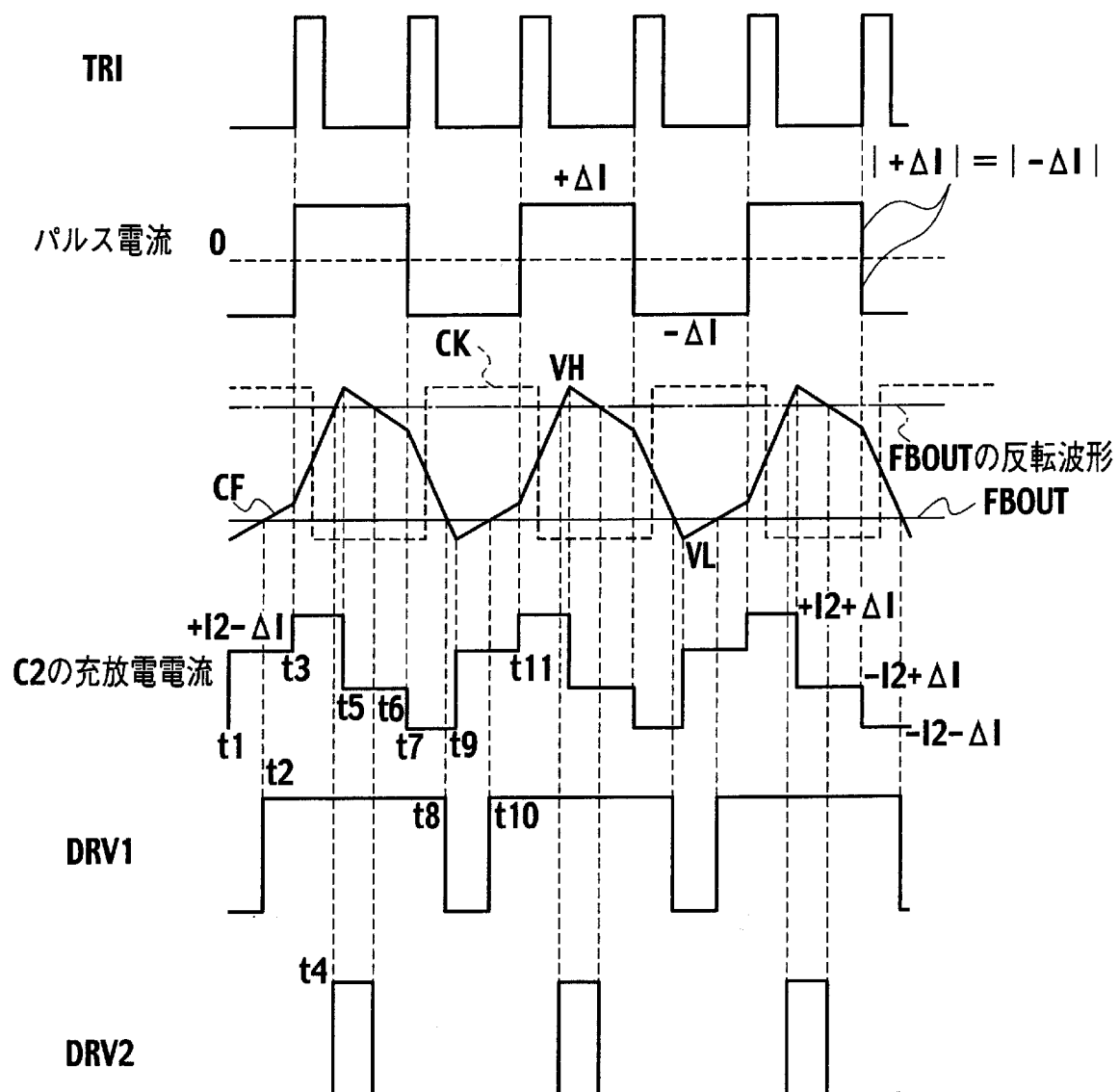
[図14]



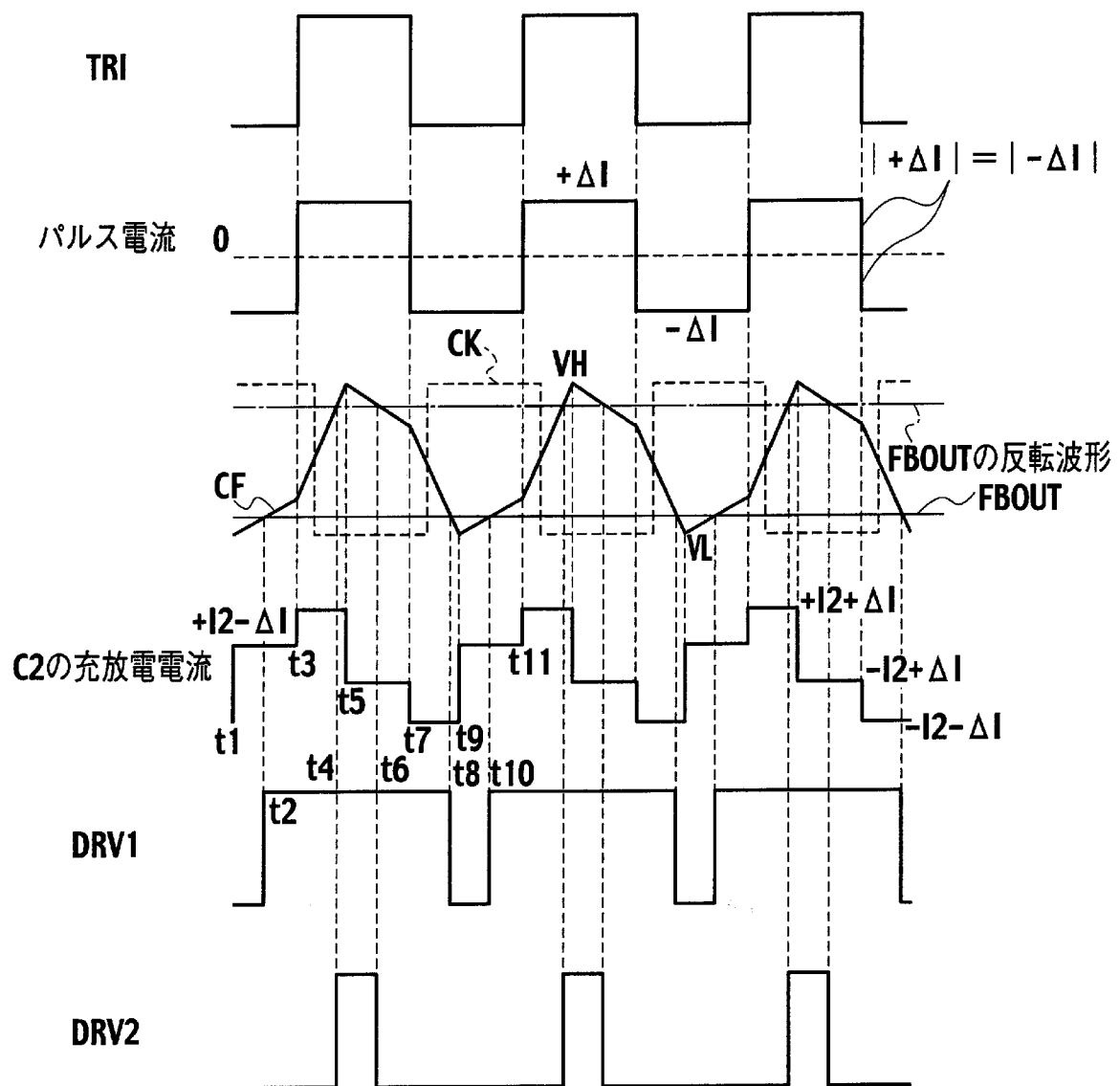
[図15]

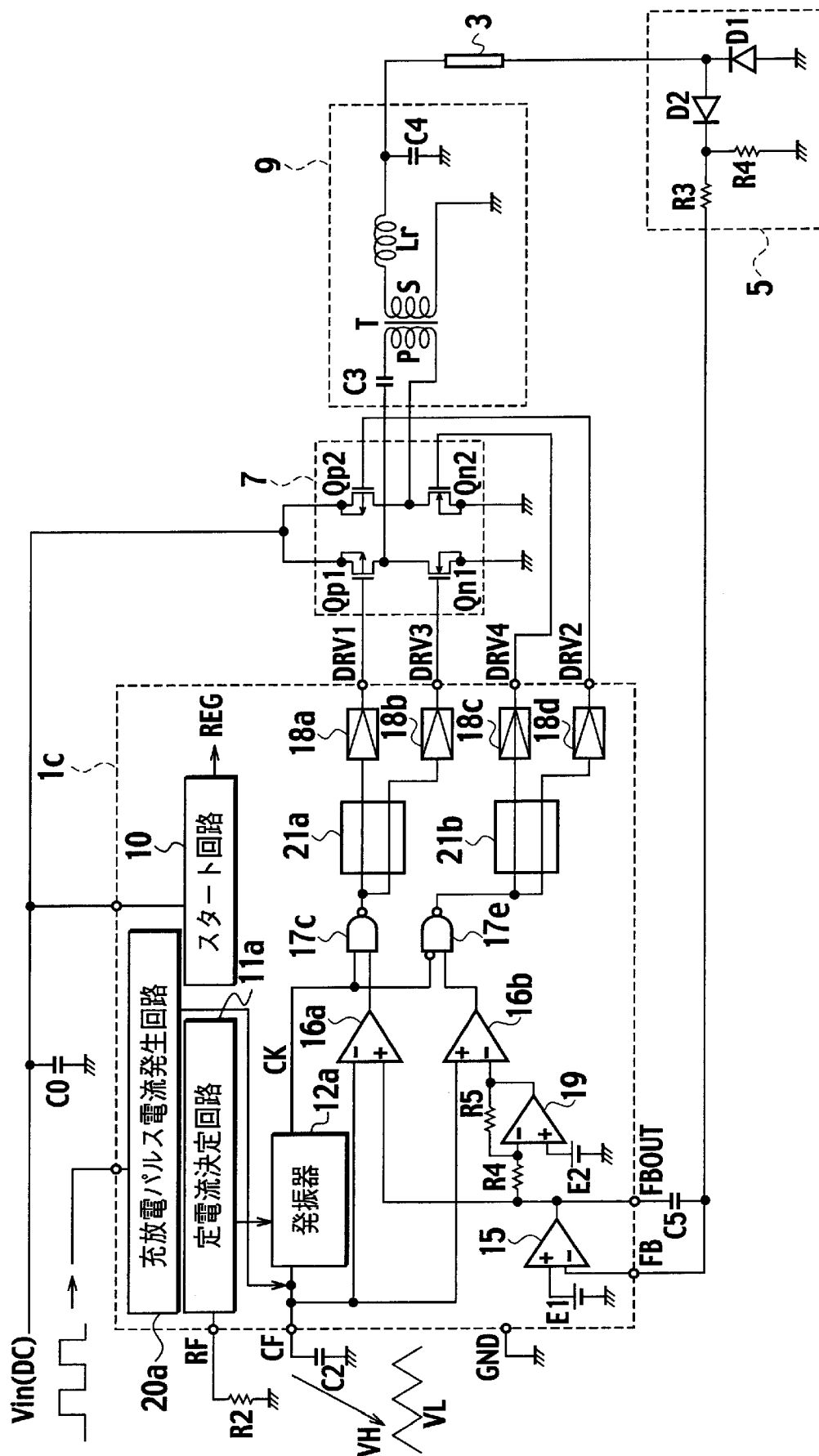


[図16]

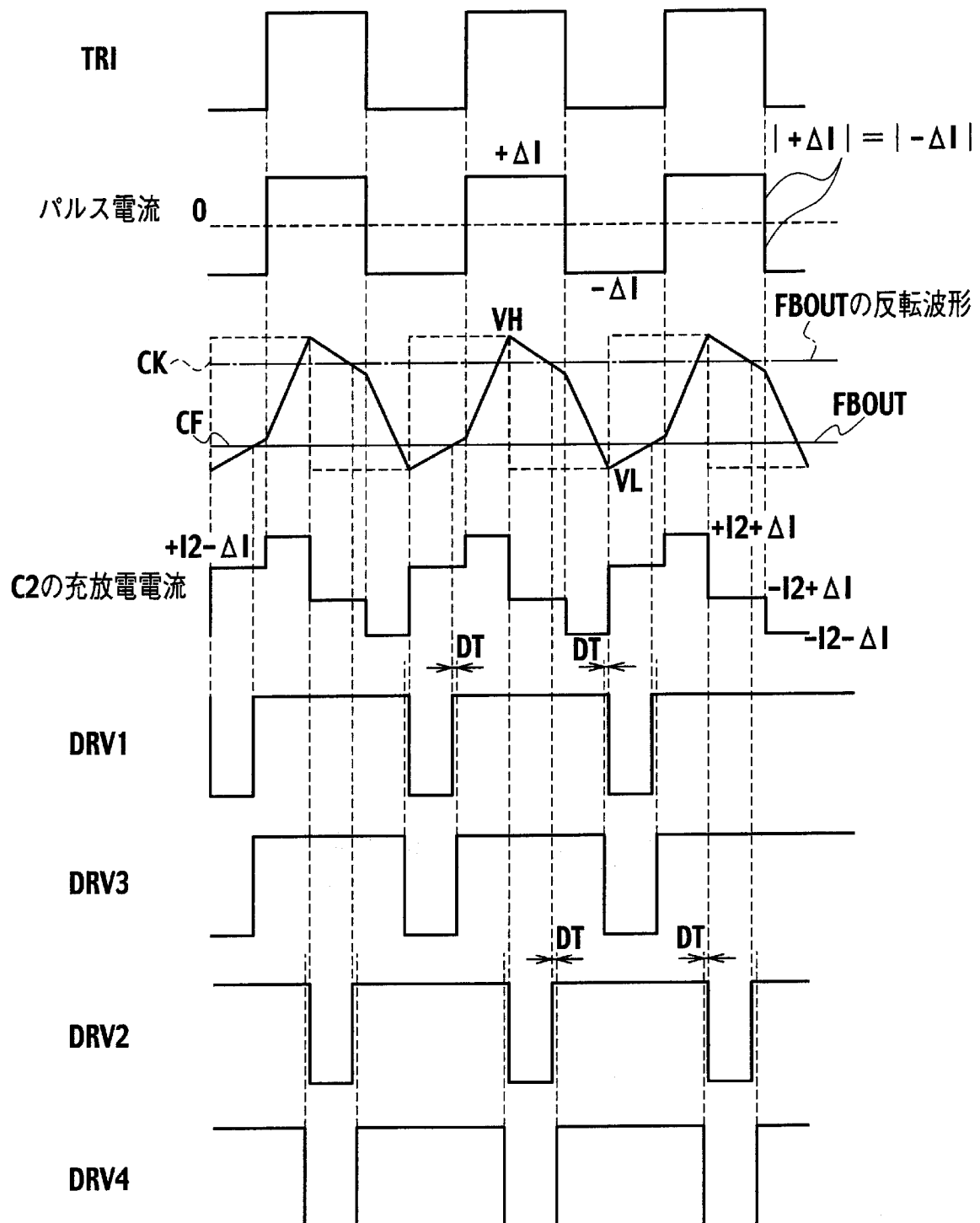


[図17]





[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/067611

A. CLASSIFICATION OF SUBJECT MATTER

H05B41/24 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B41/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5615093 A (LINFINTY MICROELECTRONICS), 25 May, 1997 (25.05.97), Figs. 5, 6 & TW 000400685 B	1-11
A	JP 2002-319499 A (Matsushita Electric Works, Ltd.), 31 October, 2002 (31.10.02), Par. No. [0035]; Figs. 8, 9(a) (Family: none)	1-11
A	JP 10-50491 A (Hitachi, Ltd.), 20 February, 1998 (20.02.98), Par. No. [0032]; Fig. 8 (Family: none)	1-11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 December, 2007 (04.12.07)

Date of mailing of the international search report
11 December, 2007 (11.12.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/067611

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-285942 A (Nihon Cement Co., Ltd.), 23 October, 1998 (23.10.98), Par. No. [0044]; Fig. 10 & US 6198198 B1 description, page 8, lines 7 to 34 & EP 1016206 A1 & DE 69808322 D & CN 1246986 A & CN 1118924 C & TW 463396 A & KR 10-0358503 A & KR 10-360931 B1	1-11
A	JP 2005-5059 A (FDK Corp.), 06 January, 2005 (06.01.05), Figs. 1, 2 (Family: none)	1-11
A	JP 10-97898 A (Ushio Inc.), 14 April, 1998 (14.04.98), Fig. 3 & EP 0831517 A2 & US 5936358 A	1-11

A. 発明の属する分野の分類 (国際特許分類 (I P C)) Int.Cl. H05B41/24(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (I P C)) Int.Cl. H05B41/24			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2007年 日本国実用新案登録公報 1996-2007年 日本国登録実用新案公報 1994-2007年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	US 5615093 A (LINFINITY MICROELECTRONICS) 1997.05.25, Fig 5, Fig 6 & TW 000400685 B	1-11	
A	JP 2002-319499 A (松下電工株式会社) 2002.10.31, 【0035】, 図8, 図9 (a) (ファミリーなし)	1-11	
A	JP 10-50491 A (株式会社日立製作所) 1998.02.20, 【0032】, 図8 (ファミリーなし)	1-11	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 04.12.2007		国際調査報告の発送日 11.12.2007	
国際調査機関の名称及びあて先 日本国特許庁 (I S A / J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 平田 信勝	3 X 3 8 3 1
		電話番号 03-3581-1101 内線 3372	

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 1 0 - 2 8 5 9 4 2 A (日本セメント株式会社) 1 9 9 8 . 1 0 . 2 3 , 【 0 0 4 4 】 , 図 1 0 & U S 6 1 9 8 1 9 8 B 1 , 明細書第 8 頁第 7 - 3 4 行 & E P 1 0 1 6 2 0 6 A 1 & D E 6 9 8 0 8 3 2 2 D & C N 1 2 4 6 9 8 6 A & C N 1 1 1 8 9 2 4 C & T W 4 6 3 3 9 6 A & K R 1 0 - 0 3 5 8 5 0 3 A & K R 1 0 - 3 6 0 9 3 1 B 1	1 - 1 1
A	J P 2 0 0 5 - 5 0 5 9 A (FDK株式会社) 2 0 0 5 . 0 1 . 0 6 , 図 1 , 図 2 (ファミリーなし)	1 - 1 1
A	J P 1 0 - 9 7 8 9 8 A (ウシオ電機株式会社) 1 9 9 8 . 0 4 . 1 4 , 図 3 & E P 0 8 3 1 5 1 7 A 2 & U S 5 9 3 6 3 5 8 A	1 - 1 1