

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2008年10月16日 (16.10.2008)

PCT

(10) 国際公開番号
WO 2008/123289 A1

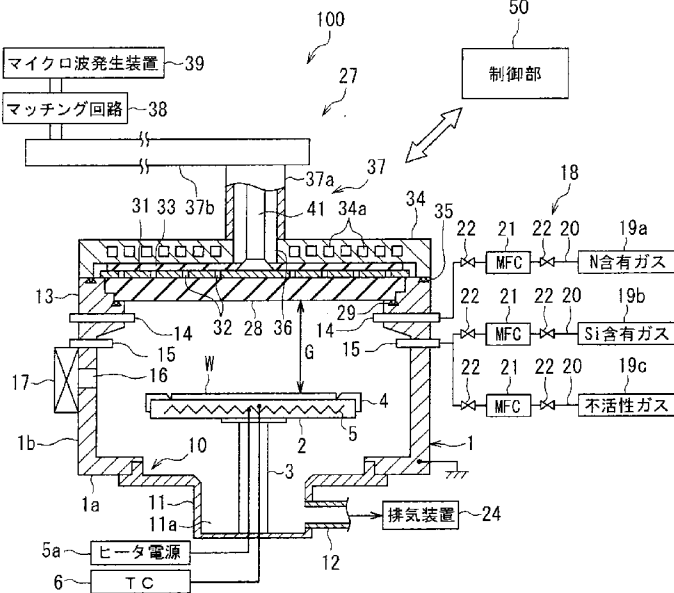
- (51) 国際特許分類:
H01L 21/8247 (2006.01) **H01L 27/115** (2006.01)
H01L 21/31 (2006.01) **H01L 29/788** (2006.01)
H01L 21/318 (2006.01) **H01L 29/792** (2006.01)
- (21) 国際出願番号: PCT/JP2008/055679
- (22) 国際出願日: 2008年3月26日 (26.03.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願2007-079852 2007年3月26日 (26.03.2007) JP
 特願2007-254273 2007年9月28日 (28.09.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED)
- (72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 宮崎 誠一 (MIYAZAKI, Seiichi) [JP/JP]; 〒7390046 広島県広島市鏡山一丁目3番1号 広島大学 (HIROSHIMA UNIVERSITY) [JP/JP]; 〒7390046 広島県東広島市鏡山一丁目3番2号 Hiroshima (JP).
 鴻野 真之 (KOHNO, Masayuki) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロンA T株式会社内 Hyogo (JP).
 西田 辰夫 (NISHITA, Tatsuo) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロンA T株式会社内 Hyogo (JP).
 中西 敏雄 (NAKANISHI, Toshio) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロンA T株式会社内 Hyogo (JP).
 廣田 良浩

[続葉有]

(54) Title: SILICON NITRIDE FILM AND NONVOLATILE SEMICONDUCTOR MEMORY DEVICE

(54) 発明の名称: 窒化珪素膜および不揮発性半導体メモリ装置

[図2]



- 39 MICROWAVE GENERATING APPARATUS
- 38 MATCHING CIRCUIT
- 50 CONTROL SECTION
- 19a N CONTAINING GAS
- 19b Si CONTAINING GAS
- 19c INERT GAS
- 5a HEATER POWER SUPPLY
- 24 EXHAUST APPARATUS

(57) Abstract: Provided is a silicon nitride film having excellent charge storage performance effective as a charge storage layer for a semiconductor memory device. The silicon nitride film having substantially uniform trap density in the film thickness direction has high charge storage performance. The silicon nitride film is formed by plasma CVD by using a plasma processing apparatus (100) wherein microwaves are introduced into a chamber (1) by a flat antenna (31) having a plurality of holes. Plasma is generated by the microwaves by introducing a material gas, which contains a nitrogen containing compound and a silicon containing compound, into the chamber (1), and the silicon nitride film is deposited on the surface of a body to be processed by the plasma.

(57) 要約: 半導体メモリ装置の電荷蓄積層として有用な優れた電荷蓄積能力を有する窒化珪素膜が提供される。膜の厚さ方向に略均等なトラップ密度を有する窒化珪素膜は、高い電荷蓄積能力を有する。この窒化珪素膜は、複数の孔を有する平面アンテナ31によりチャンバ1内にマイクロ波を導入するプラズマ処理装置100を用い、チャンバ1内に窒素含有化合物と珪素含有化合物とを含む原料ガスを導入

してマイクロ波によりプラズマを発生させ、該プラズマにより被処理体の表面に窒化珪素膜を堆積させるプラズマCVDによって成膜される。

WO 2008/123289 A1



(HIROTA, Yoshihiro) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロンAT株式会社内 Hyogo (JP).

NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(74) 代理人: 吉武 賢次, 外(YOSHITAKE, Kenji et al.); 〒1000005 東京都千代田区丸の内三丁目2番3号 富士ビル323号 協和特許法律事務所 Tokyo (JP).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO,

添付公開書類:
— 国際調査報告書

明 細 書

窒化珪素膜および不揮発性半導体メモリ装置

技術分野

[0001] 本発明は、不揮発性半導体メモリ装置の電荷蓄積層として有用な窒化珪素膜および不揮発性半導体メモリ装置に関する。

背景技術

[0002] 現在、電气的書換え動作が可能なEEPROM(Electrically Erasable and Programmable ROM)などに代表される不揮発性半導体メモリ装置としては、SONOS(Silicon-Oxide-Nitride-Oxide-Silicon)型やMONOS(Metal-Oxide-Nitride-Oxide-Silicon)型と呼ばれる積層構造を有するものがある。これらのタイプの不揮発性半導体メモリ装置では、二酸化珪素膜(Oxide)に挟まれた窒化珪素膜(Nitride)を電荷蓄積層として情報の保持が行われる。つまり、上記不揮発性半導体メモリ装置では、半導体基板(Silicon)とコントロールゲート電極(SiliconまたはMetal)との間に電圧を印加することによって、電荷蓄積層の窒化珪素膜に電子を注入してデータを保存したり、窒化珪素膜に蓄積された電子を除去したりして、データの保存と消去の書換えを行っている。

[0003] 不揮発性半導体メモリ装置の電荷蓄積層に関する技術として、日本国特許出願公開公報特開平5-145078号には、窒化珪素膜とトップ酸化膜との界面のトラップ密度を増加させる目的で、これらの膜の中間部分にSiを多く含有する遷移層を設けることが記載されている。

[0004] 近年の半導体装置の高集積化に伴い、不揮発性半導体メモリ装置の素子構造も急速に微細化が進んでいる。不揮発性半導体メモリ装置を微細化するためには、個々の不揮発性半導体メモリ装置において、電荷蓄積層である窒化珪素膜の電荷蓄積能力を向上させ、データ保持性能を高める必要がある。この窒化珪素膜の電荷蓄積能力は、膜中の電荷捕獲中心であるトラップの密度と関係がある。したがって、不揮発性半導体メモリ装置のデータ保持性能を高める一つの手段として、トラップ密度の大きな窒化珪素膜を電荷蓄積層として使用することが有効であると考えられる。

[0005] しかしながら、従来は、窒化珪素膜中のトラップの密度や分布を測定することが出来なかった。それ故、半導体メモリ装置の電荷蓄積層としてどの程度のトラップ密度を有する窒化珪素膜を形成したらよいか、あるいは、どのようなトラップ密度のプロファイルを有する窒化珪素膜を形成するべきか、について、明確な方向性は得られていなかった。また、窒化珪素膜の製造過程で膜中のトラップの密度や分布を制御することは事実上不可能であった。例えば、特開平5-145078号に記載の技術においては、窒化珪素膜のトラップ密度を直接コントロールできないことから、窒化珪素膜とトップ酸化膜との間に遷移層を設けているのである。

発明の開示

[0006] 本発明はかかる問題点に鑑みてなされたものであり、その目的は、半導体メモリ装置の電荷蓄積層として有用な優れた電荷蓄積能力を有する窒化珪素膜を提供することにある。

[0007] 本発明の第1の観点によれば、不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜であって、膜中のトラップの面密度が、 $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内であることを特徴とする窒化珪素膜が提供される。

[0008] 本発明の第2の観点によれば、不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜であって、シリコンのミッドギャップに相当するエネルギー位置でのトラップの体積密度が、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していることを特徴とする窒化珪素膜が提供される。

[0009] 本発明による窒化珪素膜は、酸素を含んでいてもよい。

[0010] 本発明の第3の観点によれば、プラズマ処理装置の処理室内に窒素含有化合物と珪素含有化合物とを含む原料ガスを導入し、複数のスロットを有する平面アンテナにより前記処理室内にマイクロ波を導入して前記原料ガスのプラズマを発生させ、前記プラズマにより被処理体に窒化珪素膜を堆積させるプラズマCVD法により形成されることを特徴とする、不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜が提供される。

[0011] 本発明の第3の観点の窒化珪素膜において、好ましくは、前記プラズマCVD法は、前記窒素含有化合物としてアンモニアを、前記珪素含有化合物としてジシランをそ

れぞれ用い、前記アンモニアと前記ジシランとの流量比(アンモニア流量/ジシラン流量)が0.1~1000の範囲内であり、処理圧力が1~1333Paの範囲内であり、処理温度が300~800°Cの範囲内である。

- [0012] 本発明の第3の観点による窒化珪素膜は、被処理体の表面に二酸化珪素膜を形成した後、前記プラズマCVD法を行うことにより形成されたものであってもよい。
- [0013] 本発明の第3の観点による窒化珪素膜は、膜中のトラップ密度が、面密度として $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内であつてもよい。
- [0014] 本発明の第3の観点による窒化珪素膜は、膜中のトラップ密度が、シリコンのミッドギャップに相当するエネルギー位置での体積密度として、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していてもよい。
- [0015] 本発明の第4の観点によれば、半導体層とゲート電極との間に、1層または複数層の電荷蓄積層を備えた不揮発性半導体メモリ装置であつて、前記電荷蓄積層の少なくとも1層として窒化珪素膜を備え、前記窒化珪素膜は、膜中のトラップ密度が、面密度として $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内であることを特徴とする半導体メモリ装置が提供される。
- [0016] 本発明の第5の観点によれば、半導体層とゲート電極との間に、1層または複数層の電荷蓄積層を備えた不揮発性半導体メモリ装置であつて、前記電荷蓄積層の少なくとも1層として窒化珪素膜を備え、前記窒化珪素膜は膜中のトラップ密度が、シリコンのミッドギャップに相当するエネルギー位置での体積密度として、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していることを特徴とする半導体メモリ装置が提供される。
- [0017] 本発明に基づく窒化珪素膜は優れた電荷蓄積能力を有するため、不揮発性半導体メモリ装置の電荷蓄積層として利用することにより、半導体メモリ装置のデータ保持性能を改善することができる。

図面の簡単な説明

- [0018] [図1]本発明の窒化珪素膜を用いる不揮発性半導体メモリ装置の概略構成を示す説明図である。
- [図2]本発明の窒化珪素膜の形成に適したプラズマ処理装置の一例を示す概略断

面図である。

[図3]制御部の構成を示す説明図である。

[図4]窒化珪素膜(膜厚3nm)のPYS測定結果を示すグラフである。

[図5]窒化珪素膜(膜厚10nm)のPYS測定結果を示すグラフである。

[図6]窒化珪素膜および水素終端Si(100)面のPYS測定結果を示すグラフである。

[図7]窒化珪素膜の電子占有欠陥密度の深さ方向分布を示すグラフである。

[図8]窒化珪素膜のXPS分析結果を示すグラフである。

[図9]試験区分IおよびJの窒化珪素膜の電子占有欠陥密度の深さ方向分布を示すグラフである。

[図10]試験区分Iの窒化珪素膜のXPS分析結果を示すグラフである。

[図11]試験区分Jの窒化珪素膜のXPS分析結果を示すグラフである。

発明を実施するための最良の形態

[0019] 以下、本発明の実施の形態について図面を参照して詳細に説明する。本実施の形態では、本発明の窒化珪素膜を電荷蓄積層として利用したnチャンネル型の不揮発性半導体メモリ装置を例に挙げて説明を行う。図1は、不揮発性半導体メモリ装置200の断面構造を示す説明図である。

[0020] 不揮発性半導体メモリ装置200は、たとえばp型のシリコン基板(Si基板)201上に、該Si基板201側から順にトンネル酸化膜205、窒化珪素膜207、二酸化珪素膜209および電極211が形成された素子構造Gを有している。

[0021] トンネル酸化膜205は、例えば0.1~10nm程度の膜厚を有するSiO₂膜またはSiON膜である。窒化珪素膜207は、電荷蓄積層として機能するもので、例えば1~50nm程度の膜厚のSiN膜またはSiON膜により構成されている。この窒化珪素膜207として、膜の厚さ方向に略均等なトラップ密度の分布を有する本発明の窒化珪素膜を用いる。なお、電荷蓄積層として、2層以上の窒化珪素膜を設けてもよい。二酸化珪素膜209は、例えばCVD(Cheical Vapor Deposition; 化学気相堆積)法により成膜されたSiO₂膜であり、電極211と窒化珪素膜207との間のブロック層(バリア層)として機能する。二酸化珪素膜209は、例えば0.1~50nm程度の膜厚を有している。電極211は、例えばCVD法により成膜された多結晶シリコン膜からなり、コント

ロールゲート(CG)として機能する。また、電極211は、例えば、タングステン、チタン、タンタル、銅、アルミニウム、金等の金属を含む膜であってもよい。電極211は、例えば0.1~50nm程度の膜厚を有している。電極211は、単層に限らず、電極211の比抵抗を下げ、高速化する目的で、例えばタングステン、モリブデン、タンタル、チタン、それらのシリサイド、ナイトライド、合金等、及び銅、アルミニウムを含む積層構造にすることもできる。この電極211は、図示しない配線層に接続されている。なお、不揮発性半導体メモリ装置200は、半導体基板内のpウェルやp型シリコン層に形成されていてもよい。

[0022] Si基板201の表面には、素子分離膜203が形成されている。素子分離膜203によって、不揮発性半導体メモリ装置200が形成されるアクティブ領域Aが区画されている。Si基板201における素子構造Gの周囲の領域には、ソース領域212およびドレイン領域214が形成されている。アクティブ領域A内で、ソース領域212とドレイン領域214の間に挟まれる部分が、不揮発性半導体メモリ装置200のチャンネル形成領域216となっている。素子構造Gの両側部には、サイドウォール218が形成されている。

[0023] 以上のような構造の不揮発性半導体メモリ装置200の動作例について説明する。まず、データ書き込み時には、Si基板201の電位を基準として、ソース領域212およびドレイン領域214を0Vに保持し、電極211に所定の正の電圧を印加する。このとき、チャンネル形成領域216に電子が蓄積されて反転層が形成され、その反転層内の電子の一部がトンネル効果によりトンネル酸化膜205を介して窒化珪素膜207に移動する。窒化珪素膜207に移動した電子は、窒化珪素膜207内に形成された電荷捕獲中心であるトラップに捕獲され、データの蓄積が行われる。

[0024] データ読み出し時には、Si基板201の電位を基準としてソース領域212またはドレイン領域214のいずれか一方に0Vの電圧を印加し、もう一方に所定の電圧を印加する。さらに、電極211にも所定の電圧を印加する。このように電圧を印加することにより、窒化珪素膜207内に蓄積された電子の有無や、蓄積された電子の量に応じ、チャンネルの電流量やドレイン電圧が変化する。従って、このチャンネル電流またはドレイン電圧の変化を検出することによって、記憶データを外部に読み出すことができる。

- [0025] データの消去時には、Si基板201の電位を基準とし、ソース領域212およびドレイン領域214の両方に0Vの電圧を印加し、電極211に所定の大きさの負の電圧を印加する。このような電圧の印加によって、窒化珪素膜207内で保持されていた電子はトンネル酸化膜205を介してチャネル形成領域216に引き抜かれる。これにより、不揮発性半導体メモリ装置200は、窒化珪素膜207内の電子蓄積量が低い消去状態に戻される。
- [0026] 不揮発性半導体メモリ装置200では、窒化珪素膜207として、膜の厚さ方向に略均等なトラップ密度の分布を有する本発明の窒化珪素膜を用いることにより、優れたデータ保持性能が得られる。なお、本発明の窒化珪素膜は、図1に示したようなnチャネル型の不揮発性半導体メモリ装置に限らず、pチャネル型の不揮発性半導体メモリ装置においても、電荷蓄積層として利用できる。
- [0027] 図2は、本実施の形態において窒化珪素膜207の形成に利用可能なプラズマ処理装置100の概略構成を模式的に示す断面図である。また、図3は、図2のプラズマ処理装置100の制御部の構成例を示す図面である。
- [0028] プラズマ処理装置100は、複数のスロット状の孔を有する平面アンテナ、特にRLS A (Radial Line Slot Antenna; ラジアルラインスロットアンテナ)にて処理室内にマイクロ波を導入してプラズマを発生させることにより、高密度かつ低電子温度のマイクロ波励起プラズマを発生させ得るRLSAマイクロ波プラズマ処理装置として構成されており、 $1 \times 10^{10} \sim 5 \times 10^{12} / \text{cm}^3$ のプラズマ密度で、かつ0.7~2eVの低電子温度のプラズマによる処理が可能である。従って、各種半導体装置の製造過程において高密度のプラズマCVDによるダメージレスの窒化珪素膜の成膜処理などの目的で好適に利用可能なものである。
- [0029] プラズマ処理装置100は、主要な構成として、気密に構成されたチャンバー(処理室)1と、チャンバー1内にガスを供給するガス供給機構18と、チャンバー1内を減圧排気するための排気機構としての排気装置24と、チャンバー1の上部に設けられ、チャンバー1内にマイクロ波を導入するマイクロ波導入機構27と、これらプラズマ処理装置100の各構成部を制御する制御部50と、を備えている。
- [0030] チャンバー1は、接地された略円筒状の容器により形成されている。なお、チャンバ

ー1は角筒形状の容器により形成してもよい。チャンバー1は、アルミニウム等の材質からなる底壁1aと側壁1bとを有している。

- [0031] チャンバー1の内部には、被処理体であるシリコンウエハ(以下、単に「ウエハ」と記す)Wを水平に支持するための載置台2が設けられている。載置台2は、熱伝導性の高い材質例えばAIN等のセラミックスにより構成されている。この載置台2は、排気室11の底部中央から上方に延びる円筒状の支持部材3により支持されている。支持部材3は、例えばAIN等のセラミックスにより構成されている。
- [0032] 載置台2には、その外縁部をカバーし、ウエハWをガイドするためのカバーリング4が設けられている。
- [0033] 載置台2には、温度調節機構としての抵抗加熱型のヒータ5が埋め込まれている。このヒータ5は、ヒータ電源5aから給電されることにより載置台2を加熱して、その熱で被処理基板であるウエハWを均一に加熱する。
- [0034] 載置台2には、熱電対(TC)6が配備されている。この熱電対6によって温度計測を行うことにより、ウエハWの加熱温度を例えば室温から900°Cまでの範囲で制御可能となっている。
- [0035] 載置台2には、ウエハWを支持して昇降させるためのウエハ支持ピン(図示せず)を有している。各ウエハ支持ピンは、載置台2の表面に対して突没可能に設けられている。
- [0036] チャンバー1の底壁1aの略中央部には、円形の開口部10が形成されている。底壁1aにはこの開口部10と連通し、下方に向けて突出する排気室11が設けられている。この排気室11には、排気管12が接続されており、この排気管12を介して排気装置24に接続されている。
- [0037] チャンバー1には、ガス導入部14および15が、上下2段に設けられている。各ガス導入部14および15は成膜原料ガスやプラズマ励起用ガスを供給するガス供給機構18に接続されている。なお、ガス導入部14および15はノズル状またはシャワー状に設けてもよい。
- [0038] また、チャンバー1の側壁1bには、プラズマ処理装置100と、これに隣接する搬送室(図示せず)との間で、ウエハWの搬入出を行うための搬入出口16と、この搬入出

口16を開閉するゲートバルブ17とが設けられている。

[0039] ガス供給機構18は、例えば窒素含有ガス(N含有ガス)供給源19a、シリコン含有ガス(Si含有ガス)供給源19bおよび不活性ガス供給源19cを有している。窒素含有ガス供給源19aは、上段のガス導入部14に接続されている。また、シリコン含有ガス供給源19bおよび不活性ガス供給源19cは、下段のガス導入部15に接続されている。なお、ガス供給機構18は、上記以外の図示しないガス供給源として、例えばチャンバー内雰囲気を置換する際に用いるパージガス供給源、チャンバー1内をクリーニングする際に用いるクリーニングガス供給源等を有していてもよい。

[0040] 成膜原料ガスである窒素含有ガスとしては、例えば窒素ガス(N_2)、アンモニア(NH_3)、MMH(モノメチルヒドラジン)等のヒドラジン誘導体などを用いることができる。また、他の成膜原料ガスであるシリコン含有ガスとしては、例えばシラン(SiH_4)、ジシラン(Si_2H_6)、TSA(トリシルルアミン)などを用いることができる。この中でも、特にジシラン(Si_2H_6)が好ましい。さらに、不活性ガスとしては、例えば N_2 ガスや希ガスなどを用いることができる。希ガスは、プラズマ励起用ガスであり、例えばArガス、Krガス、Xeガス、Heガスなどを用いることができる。

[0041] 窒素含有ガスは、ガス供給機構18の窒素含有ガス供給源19aから、ガスライン20を介してガス導入部14に至り、ガス導入部14からチャンバー1内に導入される。一方、シリコン含有ガスおよび不活性ガスは、シリコン含有ガス供給源19bおよび不活性ガス供給源19cから、それぞれガスライン20を介してガス導入部15に至り、ガス導入部15からチャンバー1内に導入される。各ガス供給源に接続する各々のガスライン20には、マスフローコントローラ21およびその前後の開閉バルブ22が設けられている。このようなガス供給機構18の構成により、供給されるガスの切替えや流量等の制御が出来るようになっている。なお、Arなどのプラズマ励起用の希ガスは任意のガスであり、必ずしも成膜原料ガスと同時に供給する必要はない。

[0042] 排気機構としての排気装置24は、ターボ分子ポンプなどの高速真空ポンプを備えている。前記のように、排気装置24は、排気管12を介してチャンバー1の排気室11に接続されている。この排気装置24を作動させることにより、チャンバー1内のガスは、排気室11の空間11aから排気管12を介して外部へ排気される。これにより、チャン

バー1内を所定の真空度、例えば0.133Paまで高速に減圧することが可能となっている。

- [0043] 次に、マイクロ波導入機構27の構成について説明する。マイクロ波導入機構27は、主要な構成として、透過板28、平面アンテナ31、遅波材33、シールド蓋体34、導波管37およびマイクロ波発生装置39を備えている。
- [0044] マイクロ波を透過する透過板28は、支持部13上に配備されている。透過板28は、誘電体、例えば石英から構成されている。この透過板28と支持部13との間は、シール部材29を介して気密にシールされている。したがって、チャンバー1内は気密に保持される。
- [0045] 平面アンテナ31は、透過板28の上方において、載置台2と対向するように設けられている。この平面アンテナ31は、支持部13の上端に係止されている。
- [0046] 平面アンテナ31は、マイクロ波を放射する多数のスロット状のマイクロ波放射孔32を有している。マイクロ波放射孔32は、所定のパターンで平面アンテナ31を貫通して形成されている。
- [0047] 平面アンテナ31の上面には、真空よりも大きい誘電率を有する遅波材33が設けられている。
- [0048] チャンバー1の上部には、これら平面アンテナ31および遅波材33を覆うように、導電性のカバー34が設けられている。カバー34は、例えばアルミニウムやステンレス鋼等の金属材料によって形成されている。支持部13の上端とカバー34とは、シール部材35によりシールされている。カバー34の内部には、冷却水流路34aが形成されている。この冷却水流路34aに冷却水を通流させることにより、カバー34、遅波材33、平面アンテナ31および透過板28を冷却できるようになっている。なお、カバー34は接地されている。
- [0049] カバー34の上壁(天井部)の中央には、開口部36が形成されており、この開口部36には導波管37が接続されている。導波管37の他端側は、マッチング回路38を介してマイクロ波を発生するマイクロ波発生装置39が接続されている。
- [0050] 導波管37は、カバー34の開口部36から上方へ延出する断面円形状の同軸導波管37aと、TEモードをTEMモードに変換するモード変換器(図示せず)を介して同

軸導波管37aの上端部に接続された矩形導波管37bとを有している。

- [0051] 同軸導波管37aの中心には内導体41が延在している。マイクロ波は、同軸導波管37aを介して、カバー34および平面アンテナ31により形成される扁平導波管へ放射状に効率よく均一に伝播される。
- [0052] 以上のような構成のマイクロ波導入機構27により、マイクロ波発生装置39で発生したマイクロ波が導波管37を介して平面アンテナ31へ伝搬され、さらに透過板28を介してチャンバー1内に導入されるようになっている。なお、マイクロ波の周波数としては、例えば2.45GHzが好ましく用いられ、他に、8.35GHz、1.98GHz等を用いることもできる。
- [0053] プラズマ処理装置100の各構成部は、制御部50に接続されて制御される構成となっている。制御部50は、図3に示すように、CPUを備えたプロセスコントローラ51と、このプロセスコントローラ51に接続されたユーザーインターフェース52および記憶部53を備えている。プロセスコントローラ51は、プラズマ処理装置100において、圧力、温度、ガス流量などのプロセス条件に関する各構成部(例えば、ヒータ電源5a、ガス供給機構18、排気装置24、マイクロ波発生装置39など)を統括して制御する制御手段である。
- [0054] ユーザーインターフェース52は、工程管理者がプラズマ処理装置100を管理するためにコマンドの入力操作等を行うキーボードや、プラズマ処理装置100の稼働状況を可視化して表示するディスプレイ等を有している。記憶部53には、プラズマ処理装置100で実行される各種処理をプロセスコントローラ51の制御にて実現するための制御プログラム(ソフトウェア)や処理条件データ等が記録されたレシピが保存されている。
- [0055] そして、必要に応じて、ユーザーインターフェース52からの指示等にて任意のレシピを記憶部53から呼び出してプロセスコントローラ51に実行させることで、プロセスコントローラ51の制御下で、プラズマ処理装置100での所望の処理が行われる。また、前記制御プログラムや処理条件データ等のレシピは、コンピュータ読み取り可能な記憶媒体、例えばCD-ROM、ハードディスク、フレキシブルディスク、フラッシュメモリ、ブルーレイディスクなどに格納された状態のものを利用したり、あるいは、他の装置

から、例えば専用回線を介して随時伝送させてオンラインで利用したりすることも可能である。

- [0056] このように構成されたプラズマ処理装置100では、800°C以下の低温で下地膜等へのダメージフリーなプラズマCVD処理を行うことができる。また、プラズマ処理装置100は、プラズマの均一性に優れていることから、プロセスの均一性を実現できる。
- [0057] RLSA方式のプラズマ処理装置100においては、以下のような手順でプラズマCVD法によりウエハW表面に窒化珪素膜を堆積させる処理を行うことができる。まず、ゲートバルブ17を開にして搬入出口16からウエハWをチャンバー1内に搬入し、載置台2上に載置する。次に、チャンバー1内を減圧排気しながら、ガス供給機構18の窒素含有ガス供給源19aおよびシリコン含有ガス供給源19bから、窒素含有ガスおよびシリコン含有ガスを所定の流量でそれぞれガス導入部14、15を介してチャンバー1内に導入する。このようにして、チャンバー1内を所定の圧力に調節する。
- [0058] 次に、マイクロ波発生装置39で発生させた所定周波数例えば2.45GHzのマイクロ波を、マッチング回路38を介して導波管37に導く。導波管37に導かれたマイクロ波は、矩形導波管37b、図示しないモード変換器および同軸導波管37aを順次通過し、内導体41を介して平面アンテナ31に供給される。そして、マイクロ波は、平面アンテナ31のスロット状のマイクロ波放射孔32から透過板28を介してチャンバー1内におけるウエハWの上方空間に放射させられる。この際のマイクロ波出力は、平面アンテナ板31の面積1cm²あたりのパワー密度として0.41W/cm²~4.19W/cm²が好ましい。ウエハWの大きさによっても異なるが、例えば500~5000W程度のマイクロ波出力から上記範囲内のパワー密度になるように選択することができる。
- [0059] 平面アンテナ31から透過板28を経てチャンバー1に放射されたマイクロ波により、チャンバー1内で電磁界が形成され、窒素含有ガス、シリコン含有ガスがそれぞれプラズマ化する。このマイクロ波励起プラズマは、マイクロ波が平面アンテナ31の多数のマイクロ波放射孔32から放射されることにより、略 $1 \times 10^{10} \sim 5 \times 10^{12} / \text{cm}^3$ の高密度で、かつウエハW近傍では、略1.5eV以下の低電子温度プラズマとなる。このようにして形成されるマイクロ波励起高密度プラズマは、下地膜へのプラズマダメージが少ないものである。そして、高密度プラズマ中で原料ガスの解離が進み、Si_pH_q、

SiH_q、NH_q、N(ここで、p、qは任意の数を意味する)などの活性種の反応によって、窒化珪素Si_xN_yまたは窒化酸化珪素Si_xO_zN_y(ここで、x、y、zは、必ずしも化学量論的に決定されず、条件により異なる値をとる任意の数である)の薄膜が堆積される。

[0060] 本発明においては、プラズマ処理装置100を用いたプラズマCVDの条件を選定することにより、成膜される窒化珪素膜のトラップ密度を所望の大きさにコントロールすることができる。例えばトラップ密度の大きい(例えばトラップ密度が面密度で $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内、好ましくは $1 \times 10^{11} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内)窒化珪素膜を形成する場合には、窒素含有ガスとしてNH₃ガス、シリコン含有ガスとしてSi₂H₆ガスを使用することが好ましい。このとき、NH₃ガスとSi₂H₆ガスとの流量比(NH₃ガス流量/Si₂H₆ガス流量)は、0.1~1000の範囲内とすることが好ましく、10~300の範囲内がより好ましい。具体的には、NH₃ガスの流量を10~5000mL/min(sccm)の範囲内、好ましくは100~1000mL/min(sccm)の範囲内、Si₂H₆ガスの流量を1~100mL/min(sccm)の範囲内、好ましくは5~20mL/min(sccm)の範囲内から、上記流量比となるように設定する。また、処理圧力を1~1333Paにすることが好ましく、50~650Paにすることがより好ましい。さらに、マイクロ波のパワー密度は、平面アンテナ板31の面積1cm²あたり0.41~4.19W/cm²の範囲内とすることが好ましい。このような条件範囲で、膜中の欠陥量を精度良く制御することが可能である。

[0061] 上記の場合において、プラズマCVDの処理温度は、載置台2の温度を300°C以上800°C以下、好ましくは400~600°Cに加熱することが好ましい。さらに、プラズマ処理装置100におけるギャップ(透過板28の下面から載置台2の上面までの間隔)Gは、膜厚が均一で膜質が良質な窒化珪素膜を形成する観点から、例えば50~500mm程度に設定することが好ましい。

[0062] また、プラズマ処理装置100を用いて上記条件でプラズマCVDを行うことにより、膜の厚さ方向に略均等なトラップ密度の分布を有する窒化珪素膜を形成できる。すなわち、この窒化珪素膜は、例えばシリコンのミッドギャップに相当するエネルギー位置でのトラップの体積密度が膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲

で分布し、好ましくは下地シリコン層との界面から表面側へ厚さ1nmから3nmの範囲にかけて上記トラップの体積密度が $1 \times 10^{17} \sim 2 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲で分布しており、高い電荷蓄積密度を有する。実用上は、窒化珪素膜の厚さは、例えば1nm～20nmとすることができる。なお、上記トラップの体積密度を2/3乗することにより、面密度に換算できる。

[0063] また、プラズマ処理装置100を用いたプラズマCVDで窒化珪素膜を形成する場合、二酸化珪素膜(SiO_2 膜)上に窒化珪素膜を堆積させることにより、窒化珪素膜のトラップ密度をより大きくすることが可能になる。このため、本実施の形態においては、下地シリコン層が例えば単結晶シリコンからなるシリコン基板や多結晶シリコン層である場合には、下地シリコン層の表面に予め SiO_2 の薄膜を形成しておくことが好ましい。この場合、 SiO_2 の薄膜は、自然酸化膜でもよいし、熱酸化膜でもプラズマ酸化膜でもよい。さらに、例えばHPM(塩酸過酸化水素水)、SPM(硫酸過酸化水素水)等の酸化作用を持つ薬剤でSi表面を化学的に処理して化学的酸化膜(ケミカルオキシド)を形成しておいてもよい。下地シリコン層の表面に予め形成しておく SiO_2 薄膜の膜厚としては、例えば0.1～10nmが好ましく、より好ましくは0.1～3nmである。

[0064] 本実施の形態の窒化珪素膜の形成方法により成膜された窒化珪素膜のトラップ密度は、例えば光電子収率分光法(Photoemission Yield Spectroscopy:PYS)を利用して把握することができる。PYSは、試料(窒化珪素膜)に一定のエネルギーの光を照射し、光電効果により放出される光電子の全放出光電子量を入射光のエネルギーの関数として測定する方法である。このPYS測定により、窒化珪素膜中および窒化珪素膜とシリコン層との界面の欠陥準位密度分布を非破壊で高感度に計測できる。PYSで測定される光電子収率は、電子占有状態密度分布のエネルギー積分に相当するので、S. Miyazakiらの手法[Microelectron. Eng. 48(1999) 63.]により微分PYSスペクトルから欠陥準位密度分布を求めることができる。

[0065] 次に、本発明の効果を確認した試験結果について説明する。プラズマ処理装置100を用い、p型シリコン基板($10 \Omega \cdot \text{cm}$)上に、条件を変えて窒化珪素膜を成膜した。得られた窒化珪素膜をPYSで測定した。PYS測定は、紫外線ランプを用い、各窒化珪素膜に紫外線を照射し、放出された電子を光電子増倍管で測定することにより行

った。本試験においては、以下の表1に示す試験区分A～Hについて実験を行った。

[0066] [表1]

試験区分	プラズマCVDの条件	窒化珪素膜厚	前処理
区分A	条件1	3 nm	DHF処理
区分B	条件1	3 nm	HPM処理
区分C	条件1	10 nm	DHF処理
区分D	条件1	10 nm	HPM処理
区分E	条件2	3 nm	DHF処理
区分F	条件2	3 nm	HPM処理
区分G	条件2	10 nm	DHF処理
区分H	条件2	10 nm	HPM処理

[0067] 表1に示したプラズマCVD条件の内容は以下のとおりである。

<プラズマCVD条件1: N_2/Si_2H_6 ガス系>

N_2 ガス流量: 1200 mL/min (sccm)

Si_2H_6 ガス流量: 3 mL/min (sccm)

流量比 (N_2/Si_2H_6): 400

処理圧力: 7.6 Pa

載置台2の温度: 500°C

マイクロ波パワー: 2000 W (パワー密度が $1.67 W/cm^2$ (平面アンテナ板31の面積 $1 cm^2$ あたり))

[0068] <プラズマCVD条件2: NH_3/Si_2H_6 ガス系>

NH_3 ガス流量: 800 mL/min (sccm)

Si_2H_6 ガス流量: 10 mL/min (sccm)

流量比 (NH_3/Si_2H_6): 80

処理圧力: 126 Pa

載置台2の温度: 500°C

マイクロ波パワー: 2000 W (パワー密度が $1.67 W/cm^2$ (平面アンテナ板31の面積 $1 cm^2$ あたり))

[0069] 表1に示した前処理の内容は以下のとおりである。

<DHF処理>

プラズマCVDの成膜の前に、シリコン基板の表面を1%希フッ酸溶液で処理して自然酸化膜を除去した。

<HPM処理>

プラズマCVDの成膜の前に、シリコン基板の表面を1%希フッ酸溶液で処理して自然酸化膜を除去した後、10%HPM(塩酸過酸化水素水)で処理してシリコン基板の表面に化学的酸化膜(ケミカルオキサイド)としての SiO_2 層を形成した。

[0070] PYS測定の結果を図4および図5に示した。図4は、窒化珪素膜の膜厚が3nmの結果であり、図5は、窒化珪素膜の膜厚が10nmの結果である。原料ガスとしてアンモニアとジシランを用い126Paの処理圧力のプラズマCVD条件2で形成された窒化珪素膜(試験区分E、F、G、H)は、原料ガスとして窒素とジシランを用い7.6Paの処理圧力のプラズマCVD条件1で形成された窒化珪素膜(試験区分A、B、C、D)に比べて、光電子収率が大きく、トラップ密度が高いことが示唆された。

[0071] また、プラズマCVD条件の相違による欠陥準位密度の差は、窒化珪素膜の膜厚が10nmの場合(試験区分C、D、G、H)に比べ、3nmの場合(試験区分A、B、E、F)において顕著に現れた。さらに、図4に示したように、窒化珪素膜の膜厚が3nmの試験区分EとFを比較すると、プラズマCVD条件は同じでも、前処理としてHPM処理を行い、シリコン基板の表面にケミカルオキサイド SiO_2 層を形成しておくことにより、大きな欠陥準位密度を持つ窒化珪素膜が得られることが示唆された。

[0072] 次に、プラズマ処理装置100を用い、プラズマCVDで形成した窒化珪素膜について、化学組成分布と欠陥準位密度分布を定量し、両者の相関を調べた。DHF処理したp型シリコン基板($10\Omega\cdot\text{cm}$)のSi(100)面上に、HPM処理を行ってケミカルオキサイド SiO_2 層を形成した後、温度 400°C で厚さ11.4nmの窒化珪素膜を成膜した。プラズマCVD条件は、以下のとおりである。

[0073] <プラズマCVD条件3: $\text{NH}_3/\text{Si}_2\text{H}_6$ ガス系>

NH_3 ガス流量:800mL/min(sccm)

Si_2H_6 ガス流量:16mL/min(sccm)

流量比($\text{NH}_3/\text{Si}_2\text{H}_6$):50

処理圧力:126Pa

載置台2の温度:400°C

マイクロ波パワー:2000W(パワー密度が $1.67\text{W}/\text{cm}^2$ (平面アンテナ板31の面積 1cm^2 あたり))

[0074] 形成した窒化珪素膜を希フッ酸でエッチング処理して薄膜化し、各エッチング過程でPYS測定およびX線光電子分光(XPS)測定を行った。作製した窒化珪素膜[$\text{SiN}_x/\text{Si}(100)$]および60秒間エッチング後の水素終端Si(100)[$\text{H-p}+\text{Si}(100)$]をPYS測定した結果を図6に示した。この図6より、窒化珪素膜[$\text{SiN}_x/\text{Si}(100)$]中にはSiバンドギャップに相当するエネルギー領域に電子占有欠陥(トラップ)が存在するために、Si価電子帯上端(E_v)より低エネルギー領域($<5.15\text{eV}$)において、窒化珪素膜からの光電子収率が水素終端Si(100)に比べて著しく大きいことが示された。

[0075] また、各エッチング過程での光電子収率の変化量から電子占有欠陥の深さ方向分布を見積もった結果を図7に示した。この図7に示したように、Si価電子帯上端(E_v)から 0.28eV 浅いエネルギー位置($E-E_v=0.28\text{eV}$)の電子占有欠陥密度(トラップ密度)は、Si基板界面近傍で最大($\sim 6.0 \times 10^{18}\text{cm}^{-3}\text{eV}^{-1}$)となり、Si基板界面から 4nm 程度の領域で最小($\sim 3.2 \times 10^{17}\text{cm}^{-3}\text{eV}^{-1}$)となることが分かった。また、シリコンのミッドギャップに相当するエネルギー位置($E-E_v=0.56\text{eV}$)では、Si界面近傍の電子占有欠陥密度は著しく低下する一方、窒化珪素膜中では、価電子帯側と同様な電子占有欠陥密度分布が得られた。

[0076] 図8に、XPS分析によって測定した窒化珪素膜の化学組成プロファイルを示した。図8において、窒化珪素膜の表面近傍の領域と、Si基板界面から厚さ約 3nm 以内の領域とで、窒化珪素膜中に酸素原子が顕著に拡散・混入していることがわかる。表面側の酸化は自然酸化に起因するものであり、Si基板界面側はケミカルオキサイド SiO_2 層と窒化珪素膜との界面反応に起因するものであると考えられる。

[0077] 図7におけるシリコンのミッドギャップに相当するエネルギー位置($E-E_v=0.56\text{eV}$)の結果を、図8に示したXPS測定による窒化珪素膜の化学組成プロファイルと比較すると、Si基板界面から約 2nm 付近で局所的に電子占有欠陥が増大している領

域は、ケミカルオキシド SiO_2 層と窒化珪素膜との界面近傍に相当することがわかる。以上のことから、プラズマ処理装置100を用い、プラズマCVD条件3によって成膜された窒化珪素膜中では、酸素原子が拡散、混入しているケミカルオキシド SiO_2 層と窒化珪素膜との界面付近で膜中の電子占有欠陥密度が顕著に増大することが示された。

[0078] 次に、プラズマ処理装置100を用い、異なる条件で成膜した2種類の窒化珪素膜(試験区分IおよびJ)について、シリコンのミッドギャップに相当するエネルギー位置の電子占有欠陥密度の深さ方向分布を比較した結果を図9に示した。また、図10および図11に、試験区分IおよびJの窒化珪素膜の化学組成プロファイルをXPS分析によって測定した結果を示した。試験区分I(比較例)は、上記プラズマCVD条件1で成膜した膜厚3.7nmの窒化珪素膜であり、試験区分Jは、上記プラズマCVD条件2で成膜した膜厚4.1nmの窒化珪素膜である。試験区分IおよびJともに、Si(100)面上に、HPM処理によって膜厚3nmのケミカルオキシド SiO_2 層を形成し、その上にプラズマCVDを行った。

[0079] 図9より、窒素とジシランを用いるプラズマCVD条件1で成膜した試験区分I(比較例)の窒化珪素膜では、Si基板界面から2.5nm付近に、電子占有欠陥が顕著に減少する領域が存在している。つまり、試験区分Iの窒化珪素膜は、電子占有欠陥密度が界面側および表面側で高く膜中央部分で低い、下に凸形のプロファイルを有している。このようなトラップ密度のプロファイルを有する窒化珪素膜は、界面側および表面側からの電荷の抜けが発生しやすいことが懸念された。

[0080] 一方、原料ガスとしてアンモニアとジシランを用いるプラズマCVD条件2で成膜した試験区分Jでは、膜厚方向に概ね一様に電子占有欠陥が分布していることが確認された。つまり、試験区分Jの窒化珪素膜は、シリコンのミッドギャップに相当するエネルギー位置での電子占有欠陥密度が、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{cm}^{-3} \text{eV}^{-1}$ の範囲内で略均等に分布している。このように膜の厚さ方向に均等なトラップ密度を有する試験区分Jの窒化珪素膜では、注入された電荷は、膜の中央部分においても保持されることから、界面側および表面側に多くのトラップが存在する試験区分I(比較例)の窒化珪素膜に比べて、電荷の抜けが発生しにくく、電荷蓄積能力が高いと

考えられる。従って、試験区分Jの窒化珪素膜を、SONOS (MONOS) 構造の半導体メモリ装置の電荷蓄積層として用いることにより、優れた電荷蓄積能力が期待できる。

[0081] さらに、試験区分Jの窒化珪素膜は、図9に示したように、特にSi基板界面から表面側へ厚さ1nmから3nmの範囲において、シリコンのミッドギャップに相当するエネルギー位置での電子占有欠陥密度が $1 \times 10^{17} \sim 2 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の狭い範囲で分布している。このように、非常に均一なトラップ密度の分布を有する窒化珪素膜は、試験区分Jの膜厚程度の小さな膜厚でも十分に高い電荷蓄積能力を発揮できると考えられる。むしろ、本発明に係る窒化珪素膜は、膜厚が大きくなっても同様の電荷蓄積能力を発揮することができ、実用上は1~20nmの膜厚で有用に使用できるものと考えられる。従って、半導体メモリ装置の微細化、大容量化及び高信頼性への対応も十分に可能である。

[0082] また、図10に示した化学組成プロファイルから、試験区分I(比較例)の窒化珪素膜では、膜中の酸素濃度は、Si(100)界面付近と表面付近で高いが、膜中央付近には酸素がほとんど存在しないことがわかる。一方、図11に示した化学組成プロファイルから、試験区分Jの窒化珪素膜では、膜中央付近でも酸素が20原子%近く存在していることがわかる。

[0083] 図9~図11の比較から、窒化珪素膜中の酸素の膜厚方向の分布に注目すると、酸素が存在する領域で電子占有欠陥密度が増大している一方、例えば20原子%を超えて酸素が存在しても、酸素の増加に比例して電子占有欠陥密度が増加することはなく、頭打ちになっていることが判明した。従って、窒化珪素膜中に存在する電子占有欠陥の生成には、窒化珪素膜中で2価の酸素原子によって3価の窒素原子の置換反応が進行する過程で生成されたダングリングボンドが関与していることが推測される。

[0084] 以上のように、プラズマ処理装置100を用い、プラズマCVD条件を選択して成膜された窒化珪素膜は、電子占有欠陥密度が高精度に制御された膜であり、膜の厚さ方向に均等なトラップ密度の分布を有するものである。本実施の形態に係る窒化珪素膜は、各種半導体装置を作製する際の絶縁層として使用可能であり、特に不揮発性

半導体メモリ装置の電荷蓄積層として用いた場合に、優れた電荷蓄積能力、高信頼性および大容量化の要請に応えることができる。

[0085] 以上、本発明の実施の形態を述べたが、本発明は上記実施形態に制約されることなく、種々の変形が可能である。例えば、上記実施の形態では、本発明の窒化珪素膜を、不揮発性半導体メモリ装置の電荷蓄積層の形成に適用して電荷保持性能を向上させる例を挙げた。しかし、本発明の窒化珪素膜は、不揮発性半導体メモリ装置に限らず、種々の半導体装置の製造に適用可能である。

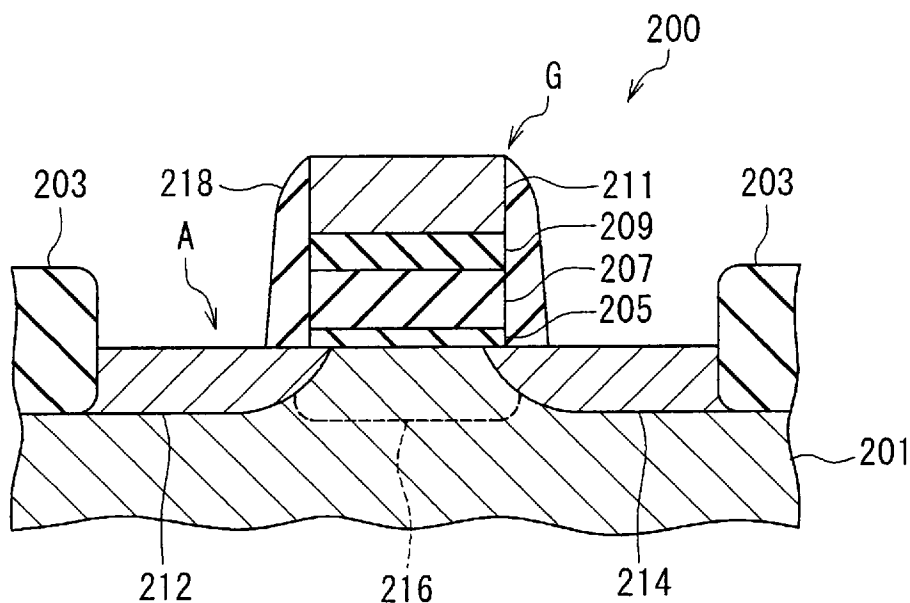
請求の範囲

- [1] 不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜であつて、膜中のトラップの面密度が、 $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内であることを特徴とする窒化珪素膜。
- [2] 不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜であつて、シリコンのミッドギャップに相当するエネルギー位置でのトラップの体積密度が、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していることを特徴とする窒化珪素膜。
- [3] プラズマ処理装置の処理室内に窒素含有化合物と珪素含有化合物とを含む原料ガスを導入し、複数のスロットを有する平面アンテナにより前記処理室内にマイクロ波を導入して前記原料ガスのプラズマを発生させ、前記プラズマにより被処理体に窒化珪素膜を堆積させるプラズマCVD法により形成されることを特徴とする、不揮発性半導体メモリ装置の電荷蓄積層として用いられる窒化珪素膜。
- [4] 前記プラズマCVD法は、前記窒素含有化合物としてアンモニアを、前記珪素含有化合物としてジシランをそれぞれ用い、前記アンモニアと前記ジシランとの流量比(アンモニア流量/ジシラン流量)が0.1~1000の範囲内であり、処理圧力が1~1333Paの範囲内であり、処理温度が300~800°Cの範囲内であることを特徴とする請求項3に記載の窒化珪素膜。
- [5] 被処理体の表面に二酸化珪素膜を形成した後、前記プラズマCVD法を行うことにより形成されたものであることを特徴とする請求項3に記載の窒化珪素膜。
- [6] 膜中のトラップ密度が、面密度として $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ の範囲内であることを特徴とする請求項3に記載の窒化珪素膜。
- [7] 膜中のトラップ密度が、シリコンのミッドギャップに相当するエネルギー位置での体積密度として、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していることを特徴とする請求項3に記載の窒化珪素膜。
- [8] 半導体層とゲート電極との間に1層または複数層の電荷蓄積層を備えた不揮発性半導体メモリ装置であつて、前記電荷蓄積層の少なくとも1層として窒化珪素膜を備え、前記窒化珪素膜は、膜中のトラップ密度が、面密度として $5 \times 10^{10} \sim 1 \times 10^{13} \text{ cm}$

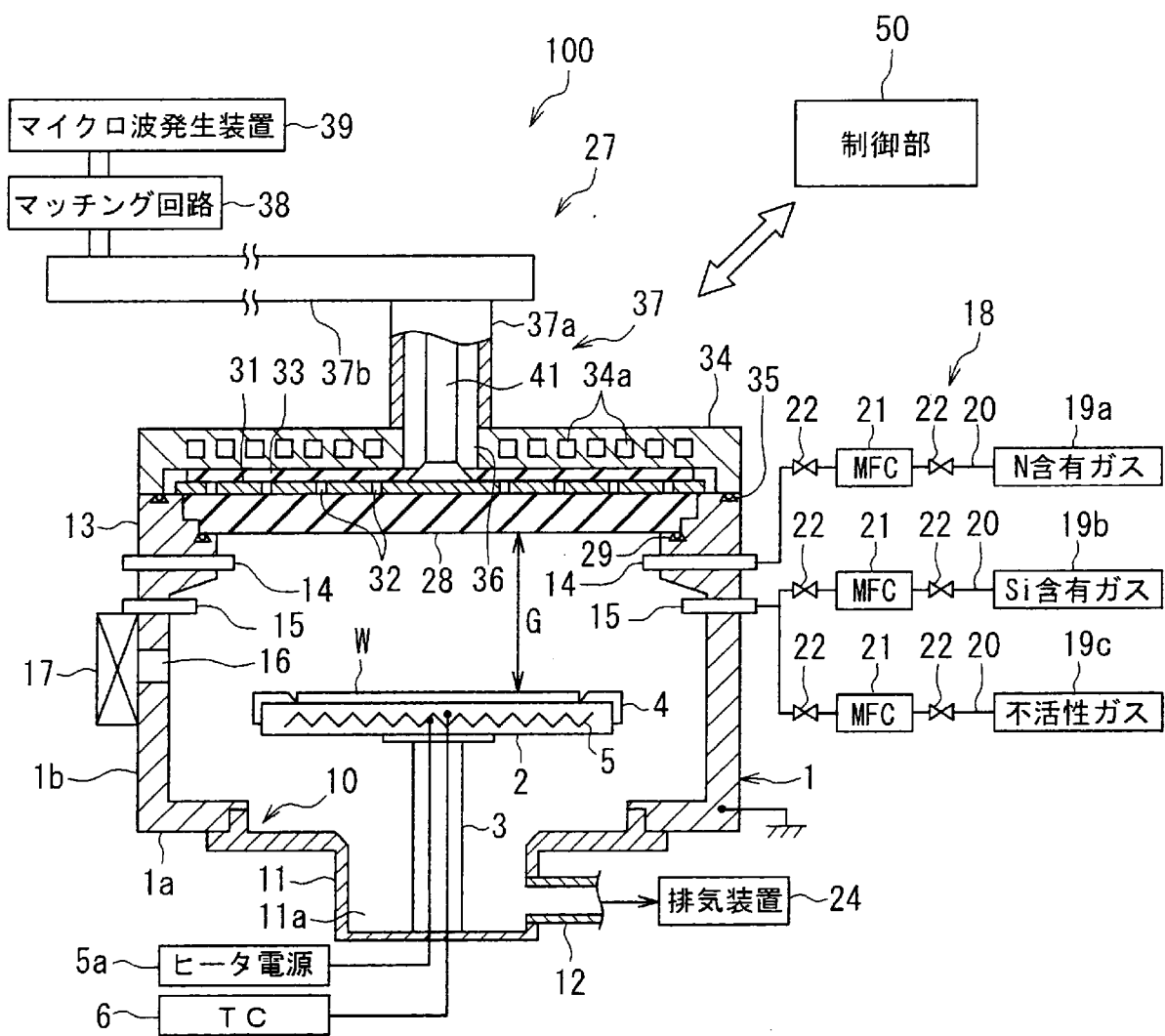
$^{-2}\text{eV}^{-1}$ の範囲内であることを特徴とする半導体メモリ装置。

- [9] 半導体層とゲート電極との間に1層または複数層の電荷蓄積層を備えた不揮発性半導体メモリ装置であって、前記電荷蓄積層の少なくとも1層として窒化珪素膜を備え、前記窒化珪素膜は膜中のトラップ密度が、シリコンのミッドギャップに相当するエネルギー位置での体積密度として、膜の厚さ方向に $1 \times 10^{17} \sim 5 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ の範囲内で分布していることを特徴とする半導体メモリ装置。

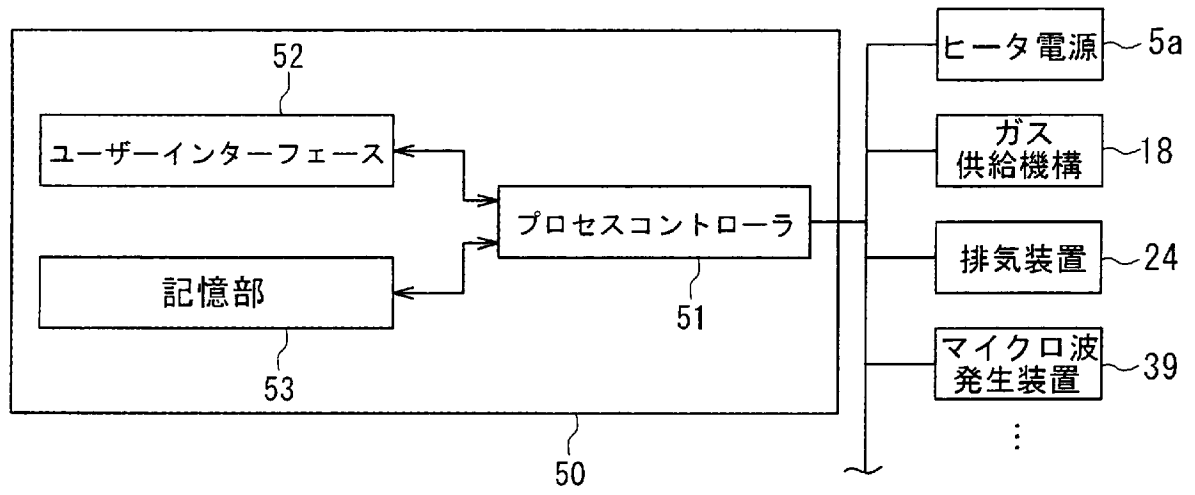
[図1]



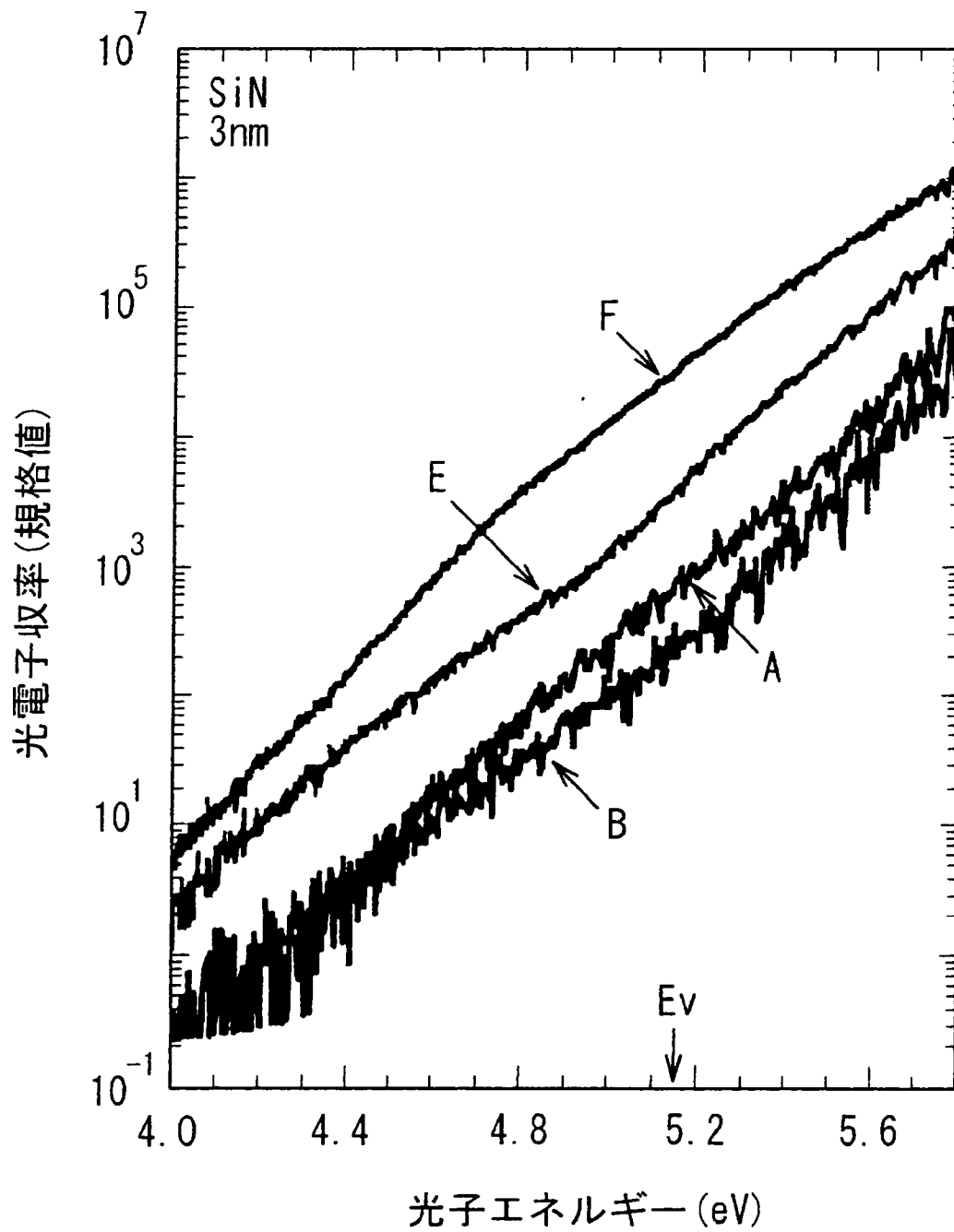
[図2]



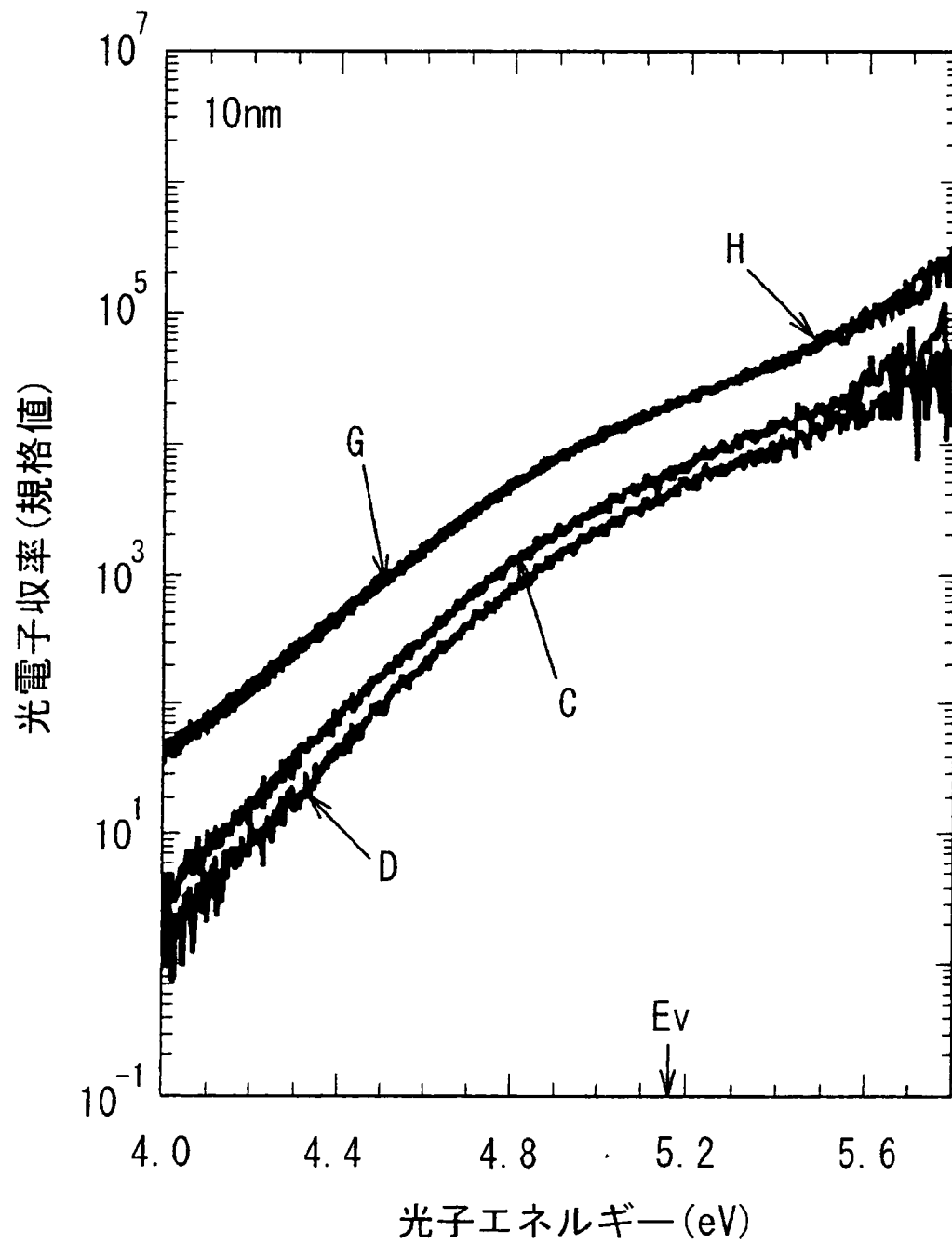
[図3]



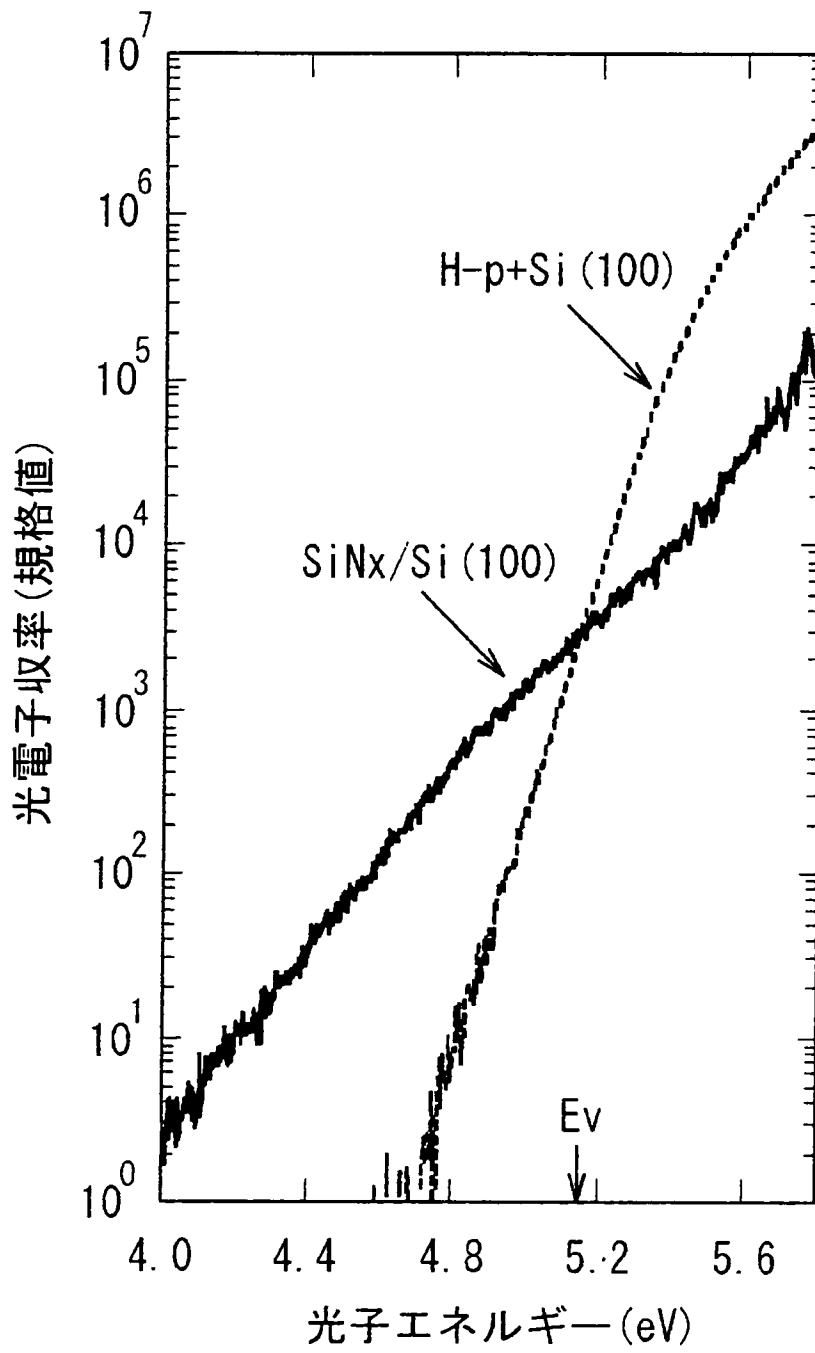
[図4]



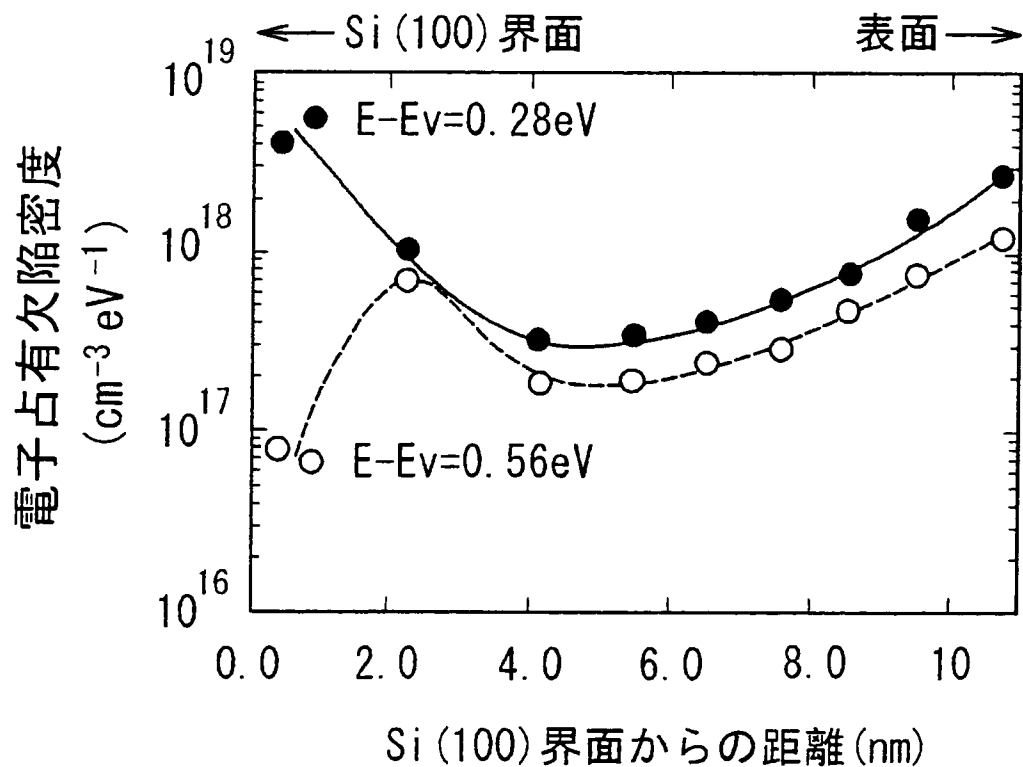
[図5]



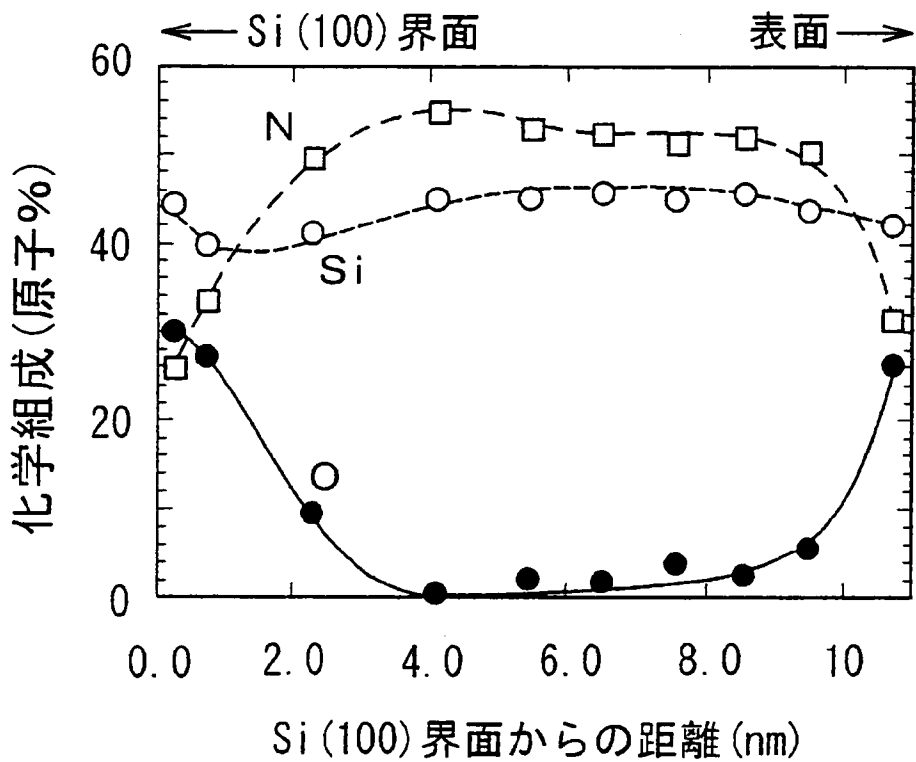
[図6]



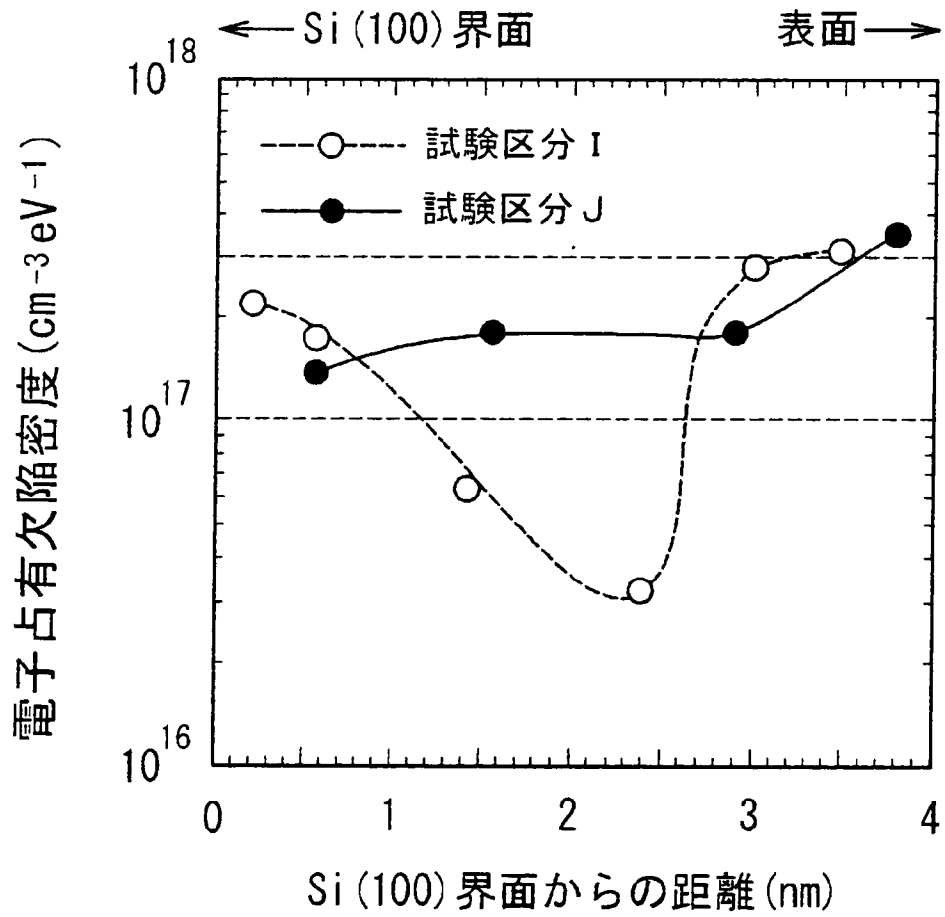
[図7]



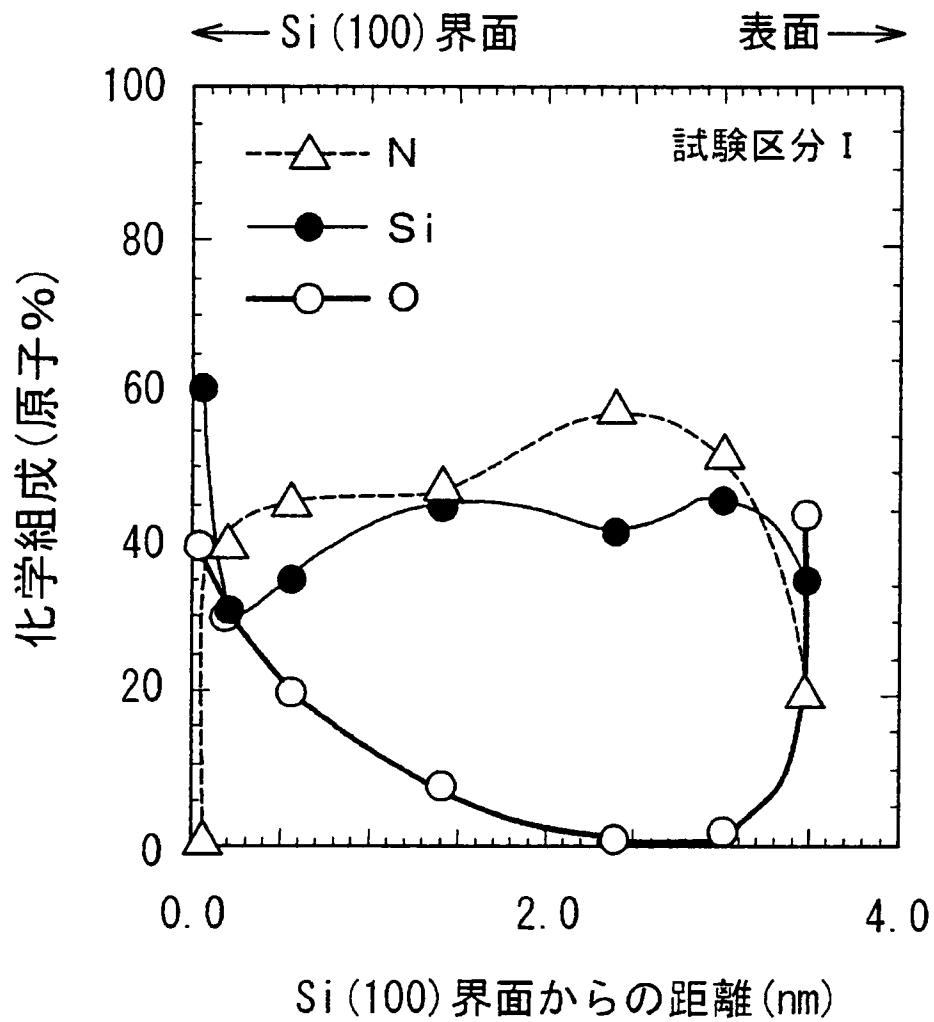
[図8]



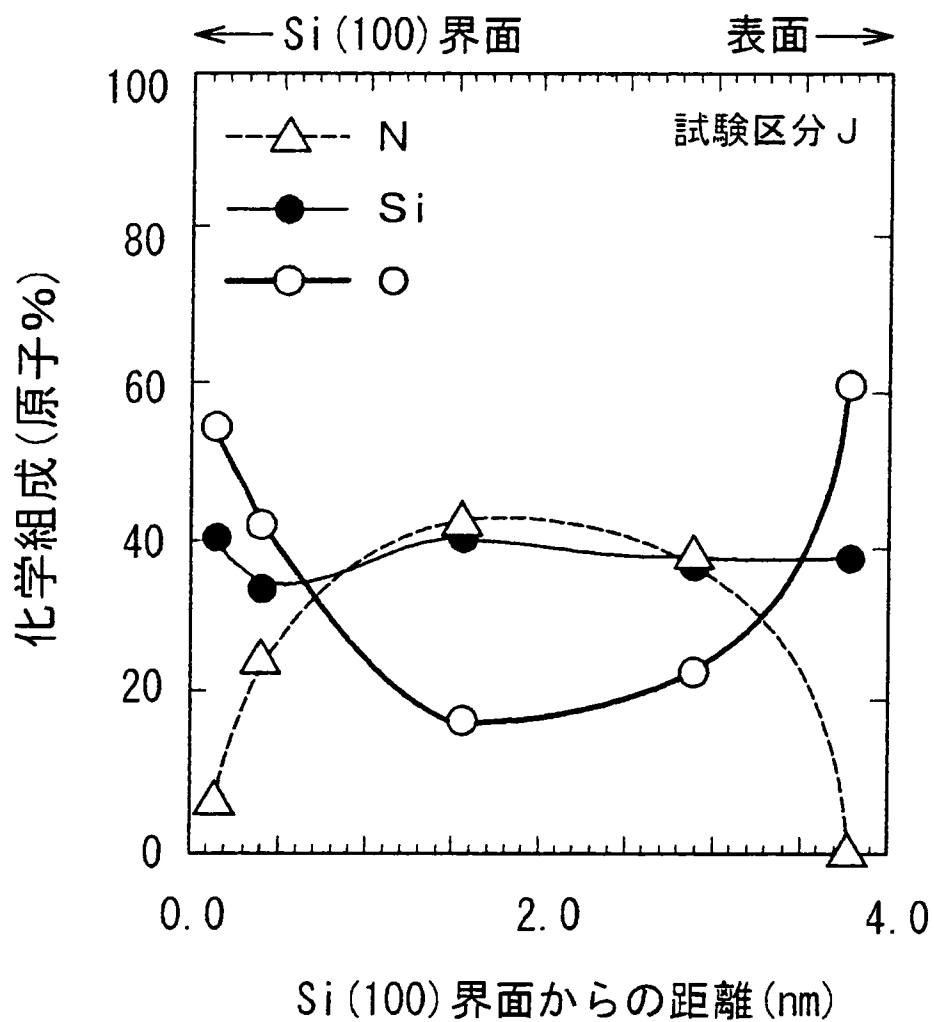
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/055679

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/8247(2006.01) i, H01L21/31(2006.01) i, H01L21/318(2006.01) i, H01L27/115(2006.01) i, H01L29/788(2006.01) i, H01L29/792(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 H01L21/8247, H01L21/31, H01L21/318, H01L27/115, H01L29/788, H01L29/792

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2006-190990 A (Toshiba Corp.), 20 July, 2006 (20.07.06), Par. Nos. [0011] to [0024]; Figs. 1, 4 & US 2006/0124991 A1	1, 8 3-6 2, 7, 9
X Y A	JP 2004-214506 A (Sony Corp.), 29 July, 2004 (29.07.04), Par. Nos. [0018] to [0043]; Fig. 5 (Family: none)	1, 8 3-6 2, 7, 9
X Y A	JP 11-040682 A (Sony Corp.), 12 February, 1999 (12.02.99), Par. Nos. [0046] to [0048]; Fig. 1 (Family: none)	1, 8 3-6 2, 7, 9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 03 June, 2008 (03.06.08)	Date of mailing of the international search report 10 June, 2008 (10.06.08)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/055679

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2004-241781 A (Samsung Electronics Co., Ltd.), 26 August, 2004 (26.08.04), Par. Nos. [0030] to [0035]; Fig. 3 & US 2004/0155253 A1 & US 2006/0255368 A1 & KR 10-2004-0071851 A & CN 001519952 A	1,8 3-6 2,7,9
Y A	WO 01/069665 A1 (Tadahiro OMI), 20 September, 2001 (20.09.01), Page 25, line 14 to page 26, line 19; Fig. 18 & US 2002/0025691 A1 & EP 1265276 A1 & TW 000498544 B	3-6 1-2,7-9
Y A	JP 2005-347679 A (Renesas Technology Corp.), 15 December, 2005 (15.12.05), Par. No. [0034] & US 2005/0272198 A1	4 1-3,5-9
A	JP 2004-235519 A (Renesas Technology Corp.), 19 August, 2004 (19.08.04), Par. Nos. [0084] to [0086] & US 2004/0183122 A1	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L21/8247(2006.01)i, H01L21/31(2006.01)i, H01L21/318(2006.01)i, H01L27/115(2006.01)i, H01L29/788(2006.01)i, H01L29/792(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L21/8247, H01L21/31, H01L21/318, H01L27/115, H01L29/788, H01L29/792

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2008年
 日本国実用新案登録公報 1996-2008年
 日本国登録実用新案公報 1994-2008年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 2006-190990 A (株式会社東芝) 2006. 07. 20, 段落【0011】～【0024】、図1、図4 & US 2006/0124991 A1	1, 8 3-6 2, 7, 9
X Y A	JP 2004-214506 A (ソニー株式会社) 2004. 07. 29, 段落【0018】～【0043】、図5 (ファミリーなし)	1, 8 3-6 2, 7, 9

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献</p>
---	---

国際調査を完了した日 03. 06. 2008	国際調査報告の発送日 10. 06. 2008
----------------------------	----------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 小川 将之	4M	3840
	電話番号 03-3581-1101 内線 3462		

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 11-040682 A (ソニー株式会社) 1999. 02. 12, 段落【0046】～【0048】、図1 (ファミリーなし)	1, 8 3-6 2, 7, 9
X Y A	JP 2004-241781 A (三星電子株式会社) 2004. 08. 26, 段落【0030】～【0035】、図3 & US 2004/0155253 A1 & US 2006/0255368 A1 & KR 10-2004-0071851 A & CN 001519952 A	1, 8 3-6 2, 7, 9
Y A	WO 01/069665 A1 (大見忠弘) 2001. 09. 20, 第25頁第14行～第26頁第19行、図18 & US 2002/0025691 A1 & EP 1265276 A1 & TW 000498544 B	3-6 1-2, 7-9
Y A	JP 2005-347679 A (株式会社ルネサステクノロジ) 2005. 12. 15, 段落【0034】 & US 2005/0272198 A1	4 1-3, 5-9
A	JP 2004-235519 A (株式会社ルネサステクノロジ) 2004. 08. 19, 段 落【0084】～【0086】 & US 2004/0183122 A1	1-9