

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年4月24日(24.04.2014)



(10) 国際公開番号

WO 2014/061561 A1

- (51) 国際特許分類:
H01L 31/10 (2006.01) H01L 31/04 (2006.01)
H01L 27/146 (2006.01)
- (21) 国際出願番号: PCT/JP2013/077648
- (22) 国際出願日: 2013年10月10日(10.10.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-229142 2012年10月16日(16.10.2012) JP
- (71) 出願人: ローム株式会社(ROHM CO., LTD.) [JP/JP];
〒6158585 京都府京都市右京区西院溝崎町2番地 Kyoto (JP). 独立行政法人産業技術総合研究所(NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒1008921 東京都千代田区霞が関1-3-1 Tokyo (JP).
- (72) 発明者: 前川 拓滋(MAEKAWA, Takuji); 〒6158585 京都府京都市右京区西院溝崎町2番地 ローム株式会社内 Kyoto (JP). 仁木 栄

(NIKI, Shigeru); 〒3058568 茨城県つくば市梅園1-1-1 中央第2 独立行政法人産業技術総合研究所内 Ibaraki (JP). 石塚 尚吾(ISHIZUKA, Shogo); 〒3058568 茨城県つくば市梅園1-1-1 中央第2 独立行政法人産業技術総合研究所内 Ibaraki (JP). 柴田 肇(SHIBATA, Hajime); 〒3058568 茨城県つくば市梅園1-1-1 中央第2 独立行政法人産業技術総合研究所内 Ibaraki (JP).

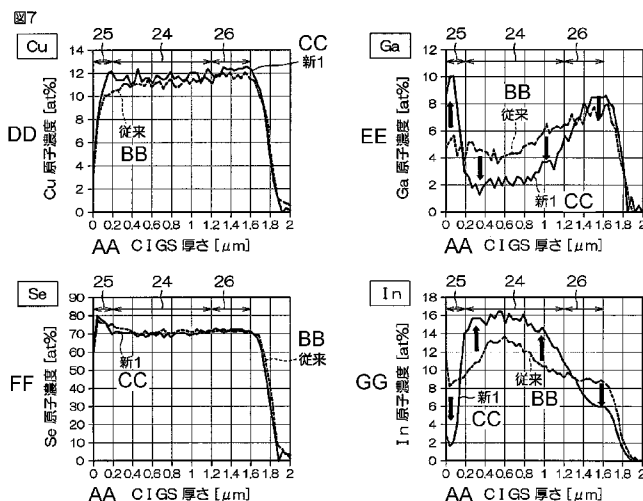
(74) 代理人: 稲岡 耕作, 外(INAOKA, Kosaku et al.); 〒5410054 大阪府大阪市中央区南本町2丁目6番12号 サンマリオンNBFタワー21階 あい特許事務所内 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

[続葉有]

(54) Title: PHOTOELECTRIC CONVERSION DEVICE AND METHOD FOR MANUFACTURING PHOTOELECTRIC CONVERSION DEVICE

(54) 発明の名称: 光電変換装置および光電変換装置の製造方法



AA CIGS thickness (μm)
BB Prior art
CC New 1
DD Cu atomic concentration (at%)
EE Ga atomic concentration (at%)
FF Se atomic concentration (at%)
GG In atomic concentration (at%)

(57) Abstract: This photoelectric conversion device includes: a substrate; a lower electrode layer arranged on the substrate; a CIGS compound semiconductor layer arranged on the lower electrode layer so as to cover the lower electrode layer; and a transparent electrode layer arranged on the compound semiconductor layer. The maximum difference in the composition of Ga in the layer thickness direction of the compound semiconductor layer is 5% or more, and the maximum difference in composition of In in the layer thickness direction is 6% or more.

(57) 要約: 本発明の光電変換装置は、基板と、前記基板上に配置された下部電極層と、前記下部電極層を覆うように前記下部電極層上に配置されたCIGS系の化合物半導体層と、前記化合物半導体層上に配置された透明電極層とを含み、前記化合物半導体層の層厚方向のGaの組成差が最大5%以上であり、前記層厚方向のInの組成差が最大6%以上である。



SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：光電変換装置および光電変換装置の製造方法

技術分野

[0001] 本発明は、C I G S系の化合物半導体層を有する光電変換装置およびその製造方法に関する。

背景技術

[0002] 従来、C I G S系半導体を用いた光電変換装置が公知である。たとえば、特許文献1は、ソーダライムガラス（S L G）の基板上に、順に、スパッタで形成されたモリブデン（M o）層の電極、 $Cu (In_{1-x}Ga_x) Se_2$ 膜による光電変換層または光吸収層、溶液成長法で形成したC d S層からなるバッファ層、さらにM O C V D法で堆積したZ n Oからなる窓層、最後に蒸着またはスパッタおよびパターニングしたアルミニウムからなる電極を有する、太陽電池を開示している。

[0003] 光電変換層は、基板上にI n - G a - S e膜を堆積し、次いで加熱下でI n - G a - S e膜にC u - S eを供給してI n - G a - S eをC u - S e過剰の $Cu (In_{1-x}Ga_x) Se_2$ 膜に変換し、さらに当該 $Cu (In_{1-x}Ga_x) Se_2$ 膜にI n - G a - S eを供給して過剰のC u - S eを $Cu (In_{1-x}Ga_x) Se_2$ に変換して基板上に $Cu (In_{1-x}Ga_x) Se_2$ ($0 < x \leq 1$) 膜を形成した後、 $Cu (In_{1-x}Ga_x) Se_2$ 膜の表面に残存するC u - S e系化合物を除去する工程をさらに有する、いわゆる3段階法を用いて形成される。

先行技術文献

特許文献

[0004] 特許文献1：特開2004-342678号公報

発明の概要

発明が解決しようとする課題

[0005] C I G S ($Cu InGaSe$) 系化合物半導体は、その組成がC I S (C

u l n S e) 系化合物半導体に近づくにしたがって、バンドギャップが低くなる。これにより、感度の長波長化を図ることができるが、逆に、暗電流が高くなる。一方、その組成を C G S (C u G a S e) 系化合物半導体に近づけると、バンドギャップが高くなって長波長帯域で感度を持たなくなるが、暗電流を低くすることができる。

[0006] そこで、C I G S 系化合物半導体に、C I S、C G S に近い組成構造を共存させることができれば、感度の長波長化および暗電流の低減の特性の両立ができるとも考えられる。

[0007] しかしながら、従来の 3 段階法では、C u - S e を供給する工程以外は全て、I n と G a とをほぼ同じ割合で供給する工程なので、I n および G a の一方の組成比を大きくすれば、必然的に他方の組成比が小さくなる。そのため、I n および G a の組成比の両方を C I G S 系化合物半導体の膜厚方向に大きく変化させて (C I G S 系化合物半導体に大きなグレーティングを持たせて)、C I S、C G S に近い組成構造を共存させることが困難である。したがって、従来の C I G S 膜では、感度の長波長化と暗電流の低減はトレードオフの関係にあった。

[0008] 本発明の目的は、感度の長波長化および暗電流の低減の特性を両立させることができる光電変換装置およびその製造方法を提供することである。

課題を解決するための手段

[0009] 本発明の光電変換装置は、基板と、前記基板上に配置された下部電極層と、前記下部電極層を覆うように前記下部電極層上に配置された C I G S 系の化合物半導体層と、前記化合物半導体層上に配置された透明電極層とを含み、前記化合物半導体層の層厚方向の G a の組成差が最大 5 % 以上であり、前記層厚方向の I n の組成差が最大 6 % 以上である。

[0010] この構成によれば、C I G S 系の化合物半導体層に、C I S および C G S、またはこれらに近い組成構造を共存させることができる。C I S または C I S に近い組成構造によって感度を長波長化することができ、また、C G S または C G S に近い組成構造によって暗電流を低減することができる。すな

わち、感度の長波長化および暗電流の低減の特性を両立することができる。

[0011] 前記化合物半導体層は、Ga組成よりもIn組成が大きい中間部と、前記中間部の前記層厚方向上側および／または下側に配置され、In組成よりもGa組成が大きい端部とを含むことが好ましい。

[0012] この構成によれば、感度の長波長化を効果的に発現することができる。

[0013] 前記光電変換装置では、前記端部のGa組成と前記中間部のGa組成との差が5%以上であり、前記中間部のIn組成と前記端部のGa組成との差が6%以上であってもよい。

[0014] 前記中間部は、14at%～20at%のIn組成および0at%～4at%のGa組成を有することが好ましい。

[0015] また、前記中間部のGaおよびInの総量に対するGaの組成比($Ga / (Ga + In)$)が0～0.17であり、当該総量に対するInの組成比($In / (Ga + In)$)が0.83～1であることが好ましい。

[0016] 前記端部は、6at%～15at%のGa組成および0at%～8at%のIn組成を有することが好ましい。

[0017] また、前記端部のGaおよびInの総量に対するGaの組成比($Ga / (Ga + In)$)が0.65～1であり、当該総量に対するInの組成比($In / (Ga + In)$)が0～0.35であることが好ましい。

[0018] また、前記化合物半導体層の吸収波長は、1200nm以上の範囲を含むことが好ましい。

[0019] 前記下部電極層は、互いに間隔を空けて配列された複数の下部電極層を含み、前記化合物半導体層は、前記複数の下部電極層を一括して覆うように前記下部電極層上に配置され、複数の画素に区画された化合物半導体層を含んでいてもよい。

[0020] この構成によれば、前記光電変換装置をイメージセンサとして利用することができる。

[0021] 前記下部電極層は、単一の下部電極層からなってもよい。

[0022] この構成によれば、前記光電変換装置を太陽電池として利用することがで

きる。

[0023] 前記光電変換装置は、前記基板と前記下部電極層との間に配置された回路部を含んでいてもよい。また、前記回路部は、CMOS電界効果トランジスタを含んでいてもよい。

[0024] 前記CMOS電界効果トランジスタは、前記基板の表面部に選択的に形成されたソース層およびドレイン層と、前記ソース層と前記ドレイン層との間に配置されたゲート電極とを含んでいてもよい。

[0025] 前記透明電極層は、酸化亜鉛（ZnO）または酸化インジウムスズ（ITO）からなってもよい。

[0026] 前記光電変換装置は、前記化合物半導体層と前記透明電極層との間に配置されたバッファ層を含んでいてもよい。

[0027] 前記バッファ層は、CdS、ZnS、ZnO、 $(\text{Zn}_z\text{Mg}_{1-z})\text{O}$ ($0 \leq z \leq 1$)、ZnSeまたは In_2S_3 からなってもよい。

[0028] 本発明の光電変換装置の製造方法は、基板上に、下部電極層を形成する工程と、前記下部電極層を覆うように、CIGS系の化合物半導体層を形成する工程と、前記化合物半導体層上に、透明電極層を形成する工程とを含み、前記化合物半導体層を形成する工程は、InよりもGaを多く供給するGa余剰供給ステップと、Cuを供給するCu供給ステップと、GaよりもInを多く供給するIn余剰供給ステップとを含み、これらのステップを実行することによって、前記化合物半導体層の層厚方向のGaの組成差が最大5%以上となり、前記層厚方向のInの組成差が最大6%以上となるように、前記化合物半導体層を形成する工程を含む。

[0029] この方法によれば、CIGS系の化合物半導体層に、CISおよびCGS、またはこれらに近い組成構造を共存させることができる。そのため、製造された光電変換装置では、CISまたはCISに近い組成構造によって感度を長波長化することができ、また、CGSまたはCGSに近い組成構造によって暗電流を低減することができる。すなわち、感度の長波長化および暗電流の低減の特性を両立することができる。

[0030] 前記化合物半導体層を形成する工程では、前記下部電極層の形成後、まず前記G a 余剰供給ステップを実行し、その後、前記I n 余剰供給ステップおよび前記C u 供給ステップをこの順に実行することが好ましい。

[0031] また、前記化合物半導体層を形成する工程では、前記C u 供給ステップに続いて、さらに、前記I n 余剰供給ステップおよび前記G a 余剰供給ステップをこの順に実行することがさらに好ましい。

[0032] また、前記化合物半導体層を形成する工程では、前記G a 余剰供給ステップで当該工程を終えることが好ましい。

図面の簡単な説明

[0033] [図1]図1は、本発明の第1実施形態に係る光電変換装置の模式的な平面図である。

[図2]図2は、図1の切断面線II-IIから見た断面図である。

[図3]図3は、本発明の第2実施形態に係る光電変換装置の模式的な断面図である。

[図4]図4は、前記光電変換装置の製造工程の一例を説明するための流れ図である。

[図5]図5は、化合物半導体層の形成に関連する工程を説明するためのタイムチャートである。

[図6]図6は、前記化合物半導体層の形成に関連する工程のバリエーションの一例の一覧である。

[図7]図7は、前記化合物半導体層の厚さと各元素の原子濃度との関係を示すグラフである。

[図8]図8は、前記光電変換装置のJ-V特性を示すグラフである。

[図9]図9は、前記光電変換装置の太陽電池の諸特性を示すグラフである。

[図10]図10(a)～(c)は、前記光電変換装置の波長と量子効率との関係を示すグラフである。

[図11]図11は、前記光電変換装置の暗電流特性を示すグラフである。

発明を実施するための形態

[0034] 以下では、本発明の実施形態を、添付図面を参照して詳細に説明する。

[0035] 図1は、本発明の第1実施形態に係る光電変換装置の模式的な平面図である。

[0036] 光電変換装置1は、入射された光を検出し、光のエネルギーを電気信号に変換するイメージセンサである。

[0037] 光電変換装置1は、一次元に複数配列することによってラインイメージセンサとして使用してもよいし、二次元に複数配列することによってエリアイメージセンサとして使用してもよい。また、光電変換装置1は、セキュリティカメラ（昼間は可視光をセンシングし、夜間は近赤外光をセンシングするカメラ）、個人認証カメラ（外光の影響を受けない近赤外光で個人認証するためのカメラ）、あるいは車載カメラ（夜間の視覚補助や遠方の視野確保などのために車に搭載されるカメラ）用のイメージセンサ、さらに医療用の近赤外光検出用のイメージセンサ、および幅広い波長帯域における光検出装置（フォトディテクタ）、アバランシェフォトダイオード等に適用可能である。さらに、光電変換装置1は、太陽電池に適用してもよい。

[0038] 光電変換装置1は、基板2と、複数の画素3と、透明電極層4と、金属電極層6と、複数のパッド7とを含む。

[0039] 基板2は、たとえば、シリコン（Si）からなる。基板2は、たとえば、5mm～10mm角のサイズを有している。基板2の中央部には受光領域8が形成され、受光領域8を取り囲むように周辺領域9が形成されている、基板2は、たとえば、400μm～1000μmの厚さを有している。また、光電変換装置1を太陽電池に適用する場合には、基板2は、青板ガラス（SLG）からなってもよい。その場合、基板2は、50cm×100cm角、2mm厚のサイズを有していることが好ましい。

[0040] 複数の画素3は、この実施形態では、受光領域8にマトリクス状（行列状）に配列されている。各画素3には、下部電極層10が1つずつ配置されている。そして、マトリクス状の画素3を一括して覆うように、透明電極層4が画素3上に配置されている。

- [0041] 金属電極層 6 は、たとえば、アルミニウム（Al）からなる。金属電極層 6 は、周辺領域 9 において、透明電極層 4 を取り囲む環状に形成されており、透明電極層 4 の周縁部 4 1 を覆っている。これにより、金属電極層 6 は、透明電極層 4 の周縁部 4 1 に接続されている。
- [0042] 複数のパッド 7 は、金属電極層 6 に対して間隔を隔てた領域に互いに間隔をあけて配列されている。この実施形態では、複数のパッド 7 は、基板 2 の各辺に沿って直線状に配列されている。複数のパッド 7 のうちの幾つか（1 つであっても、複数であってもよい）は、金属電極層 6 と一体的に形成されたパッド接続部 1 1 を介して金属電極層 6 に接続されている。パッド接続部 1 1 は、当該パッド 7 と金属電極層 6 との間に跨って形成されている。
- [0043] 次に、光電変換装置 1 の断面構造を説明する。図 2 は、図 1 の切断面 II—I から見た断面図である。
- [0044] 光電変換装置 1 は、基板 2 上に順に積層された、回路部 1 2、下部電極層 1 0、化合物半導体層 1 3、バッファ層 1 4、透明電極層 4、金属電極層 6 および表面保護膜 1 5 を含む。
- [0045] 回路部 1 2 は、たとえば、CMOS 電界効果トランジスタを含む。図 2 において、回路部 1 2 には、CMOS 電界効果トランジスタの一部を構成する複数の n チャネル MOS トランジスタを示している。当該 n チャネル MOS トランジスタは、基板 2 の表面部に選択的に形成されたソース層 1 6 およびドレイン層 1 7 と、ソース層 1 6 とドレイン層 1 7 の間に配置されたゲート電極 1 8 と、基板 2 上にゲート電極 1 8 を覆うように形成された層間膜 1 9 と、層間膜 1 9 を貫通するビア電極 2 0 とを含む。ゲート電極 1 8 と基板 2 との間には、ゲート絶縁膜 2 1 が配置されている。
- [0046] ビア電極 2 0 のうちの幾つか（1 つであっても、複数であってもよい）は、下部電極層 1 0 とゲート電極 1 8 とを接続している。ゲート電極 1 8 に下部電極層 1 0（アノード）が接続されるので、化合物半導体層 1 3 で検出された光情報（電気信号）は、当該 n チャネル MOS トランジスタによって増幅される。ビア電極 2 0 の残り（1 つであっても、複数であってもよい）は

、パッド7とゲート電極18とを接続している。これにより、金属電極層6は、周辺領域9において回路部12に電氣的に接続されている。なお、図2に示した回路部12の構成は、一例に過ぎない。たとえば、回路部12は、ガラス基板上の薄膜上に形成されたCMOS構成の薄膜トランジスタであってもよい。

[0047] 下部電極層10は、層間膜19上に、マトリクス状に複数配列されている。また、下部電極層10は、たとえば、モリブデン(Mo)、ニオブ(Nb)、タンタル(Ta)またはタングステン(W)からなる。これらのうち、タングステン(W)が好ましい。タングステン(W)は他の材料に比べて反射率が高いので、化合物半導体層13に入射した光だけでなく、下部電極層10で反射した光も化合物半導体層13で検出することができる。また、タングステン(W)は、LSI製造技術を利用して簡単に加工することができるので、下部電極層10のサイズをコントロールし易い。

[0048] 化合物半導体層13は、複数の下部電極層10を一括して覆うように形成されており、複数の画素3に区画されている。化合物半導体層13は、 $0.1\mu\text{m}\sim 2\mu\text{m}$ の厚さを有していることが好ましく、具体的には、 $1.0\mu\text{m}$ 程度の厚さを有していることが好ましい。また、光電変換装置1を太陽電池に適用する場合には、化合物半導体層13は、 $1.8\mu\text{m}$ 程度の厚さを有していることが好ましい。化合物半導体層13は、 $\text{Cu}_y(\text{In}_x\text{Ga}_{1-x})\text{Se}_2$ ($0\leq y\leq 1$ 、 $0\leq x\leq 1$)で示されるCIGS系半導体からなる。化合物半導体層13の具体的な組成構造は、後で詳しく説明する。

[0049] バッファ層14は、化合物半導体層13の上面のほぼ全域を覆うように形成されている。化合物半導体層13は、その周縁部131がバッファ層14で覆われず、バッファ層14から基板2の表面に沿う横方向に引き出されている。この化合物半導体層13の周縁部131(上面および側面)およびその周囲の層間膜19の上面を覆うように絶縁膜22が形成されている。バッファ層14は、たとえば、 $100\text{\AA}\sim 10000\text{\AA}$ の厚さを有している。バッファ層14は、CdS、ZnS、ZnO、 $(\text{Zn}_z\text{Mg}_{1-z})\text{O}$ ($0\leq z\leq$

1)、 ZnSe または In_2S_3 からなることが好ましい。

[0050] 透明電極層4は、バッファ層14の上面の全域を覆うように形成されている。透明電極層4は、たとえば、 $100\text{Å} \sim 10000\text{Å}$ の厚さを有している。透明電極層4は、酸化亜鉛(ZnO)からなることが好ましく、たとえば、化合物半導体層13に近い側から順に、ノンドープの ZnO 膜($i\text{-ZnO}$)および n 型の ZnO 膜($n\text{-ZnO}$)が積層されたものであってもよい。なお、透明電極層4は、酸化インジウムスズ(ITO)であってもよい。

[0051] 金属電極層6は、化合物半導体層13、バッファ層14および透明電極層4の積層構造に乗り上がって形成され、その頂部が透明電極層4の周縁部41(上面および側面)を覆っている。なお、金属電極層6と、化合物半導体層13およびバッファ層14との間は、絶縁膜22によって互いに絶縁されている。金属電極層6の下部は、層間膜19上を基板2の表面に沿う横方向に配置され、パッド接続部11を介してパッド7に接続されている。

[0052] 表面保護膜15は、たとえば、窒化シリコン(Si_3N_4)等の絶縁材料からなる。表面保護膜15は、金属電極層6、パッド接続部11およびパッド7を覆うように形成されている。金属電極層6は、露出しないように表面保護膜15で完全に覆われている。また、パッド7の一部は、表面保護膜15に形成された開口から選択的に露出している。

[0053] 図3は、本発明の第2実施形態に係る光電変換装置の模式的な断面図である。図3において、前述の図2に示された各部と対応する部分には同一の参照符号を付して示す。

[0054] 第1実施形態の光電変換装置1では、下部電極層10は、各画素3に対応して1つずつ設けられており、全体としてマトリクス状に複数配列されていた。これに対し、第2実施形態の光電変換装置5は、層間膜19上に形成された単一の下部電極層23を含む。したがって、この下部電極層23を覆う化合物半導体層13は、複数の画素に区画されていない。このような構造の光電変換装置5は、太陽電池としての使用に適している。

[0055] 図4は、光電変換装置1の製造工程の一例を説明するための流れ図である。図5は、化合物半導体層13の形成に関連する工程を説明するためのタイムチャートである。

[0056] 次に、図4および図5を参照して、光電変換装置1の製造方法を具体的に説明する。

[0057] 光電変換装置1の製造工程では、まず、基板2上にCMOS電界効果トランジスタが形成される（ステップS1）。次に、たとえば、CVD（Chemical Vapor Deposition）法によって、基板2上に層間膜19が形成され、層間膜19を貫通してゲート電極18に達するビア電極20が形成される（ステップS2）。次に、たとえば、スパッタ法によって、モリブデン（Mo）が層間膜19上に堆積させられ、その後、当該モリブデンをパターニング（エッチング）することによって、複数の下部電極層10がマトリクス状に形成される（ステップS3）。

[0058] 次の工程は、化合物半導体層13を形成する工程である（ステップS4）。この工程では、図5に示すように、たとえば、MBE（Molecular Beam Epitaxy）法によって、第1ステップ～第5ステップが順に実行され（5段階法）、第5ステップを以て工程を終える。なお、全ステップに共通する条件として、製膜温度は350℃～600℃である。また、Seは、全ステップを通して常に一定量（たとえば、Seフラックスが $1 \times 10^3 \text{ Pa}$ ～ $5 \times 10^3 \text{ Pa}$ ）供給される。

[0059] 第1ステップは、InよりもGaを多く供給するGa余剰供給ステップである。この第1ステップでは、Inに対するGaのフラックス比（ Ga/In ）は、たとえば、1～ ∞ の範囲で制御される。そして、第1ステップは、膜が0.2 μm ～0.3 μm 程度堆積した時点（時間にして2200秒～3960秒程度）で終了する。

[0060] 第2ステップは、GaよりもInを多く供給するIn余剰供給ステップである。この第2ステップでは、Gaに対するInのフラックス比（ In/Ga ）は、たとえば、1～ ∞ の範囲で制御される。そして、第2ステップは、

膜が $0.2\ \mu\text{m}\sim 0.3\ \mu\text{m}$ 程度堆積した時点（時間にして3000秒～5400秒程度）で終了する。

[0061] 第3ステップは、Cuを供給するCu供給ステップである。この第3ステップでは、供給されるCuが既に堆積しているGa膜およびIn膜中に拡散して、それぞれの元素と共に、CGS（CuGaSe）に近い組成構造およびCIS（CuInSe）に近い組成構造を形成する。そして、第3ステップは、GaおよびIn（これらを総称してIIIB族元素）に対するCuの組成比（Cu／III）が1.2程度になった時点（時間にして1800秒～3240秒程度）で終了する。この終了の目安となる組成比（Cu／III）は、たとえば、基板2の温度変化によって判別することができる。たとえば、基板2の温度が $0.01\ ^\circ\text{C}\sim 1\ ^\circ\text{C}$ 程度下がった時点Cu／IIIが1.0になった時点とすればよい。

[0062] 第4ステップは、第2ステップと同様のIn余剰供給ステップである。第4ステップのフラックス比（In／Ga）は、第2ステップと同じでよい。そして、第4ステップは、膜が $0.1\ \mu\text{m}\sim 0.15\ \mu\text{m}$ 程度堆積した時点（時間にして1500秒～2700秒程度）で終了する。

[0063] 第5ステップは、第1ステップと同様のGa余剰供給ステップである。第5ステップのフラックス比（Ga／In）は、第1ステップと同じでよい。そして、第5ステップは、膜が $0.1\ \mu\text{m}\sim 0.15\ \mu\text{m}$ 程度堆積した時点（時間にして1100秒～1980秒程度）で終了する。

[0064] 以上の5段階ステップを経ることによって、化合物半導体層13が形成される。なお、Cu供給ステップ（第3ステップ）後の第4ステップおよび第5ステップで堆積したIn膜およびGa膜にもCuが拡散して、それぞれの元素と共に、CGSに近い組成構造およびCISに近い組成構造を形成する。したがって、第5ステップの終了時点では、化合物半導体層13における組成比（Cu／III）は、 $0.6\sim 0.9$ 程度になっている。

[0065] 化合物半導体層13を形成する方法は、前述した5段階法に限らず、本発明の範囲内で様々な方法を採用することができる。採用可能な方法の一例の

一覧を図6に示す。

[0066] 図6は、化合物半導体層13の形成工程のバリエーションの一覧である。図6では、横方向に、本発明のバリエーションとして「新1（図5に示した工程）」～「新9」を示し、従来例として「従来」を示している。また、縦方向に、化合物半導体層13を形成する際の原料供給ステップの順序が記載されている。なお、図6の下側が下部電極層10に近い側であり、上側がバッファ層14に近い側である。また、各原料供給ステップの横の数値は、化合物半導体層13の表面からの深さ（ μm ）を示している。

[0067] また、図6における原料ステップの略称の意味は、「GaIn」がGaとInとを0.3～0.6の製膜レート比（Ga／In）で供給するステップであり、「Cu」が前記Cu供給ステップであり、「Ga」が前記Ga余剰供給ステップであり、「In」が前記In余剰供給ステップである。

[0068] たとえば、「従来」では、GaIn供給ステップ、Cu供給ステップおよびGaIn供給ステップが順に実行される3段階法によって、化合物半導体層13が形成される。一方、「新2」では、Ga余剰供給ステップ、In余剰供給ステップ、Cu供給ステップ、Ga余剰供給ステップおよびIn余剰供給ステップが順に実行される5段階法、「新5」では、Ga余剰供給ステップ、In余剰供給ステップ、Cu供給ステップおよびGaIn供給ステップが順に実行される4段階法によって、それぞれ化合物半導体層13が形成される。

[0069] 化合物半導体層13の形成後、たとえば、CVD法によって、バッファ層14および透明電極層4が順に積層される。そして、これらが一括してパターンニングされる（ステップS5，ステップS6）。次に、たとえば、スパッタ法によって、金属電極層6が形成され（ステップS7）、たとえば、CVD法によって、表面保護膜15が形成される（ステップS8）。以上の工程を経て、図1および図2の光電変換装置1が得られる。

[0070] 図7は、化合物半導体層13の厚さ（CIGSの厚さ）と各元素の原子濃度との関係を示すグラフである。図7では、図6の「新1」と「従来」のG

aおよびInの原子濃度差（組成差）を比較している。

[0071] 図7の「従来」のグラフを見ると、Cu供給ステップの前後両方でGaIn供給ステップを実行した結果、化合物半導体層13の厚さ方向におけるGa原子濃度（化合物半導体層13におけるGaの組成比）およびIn原子濃度（化合物半導体層13におけるInの組成比）があまり変化していない。たとえば、Ga原子濃度の最大値と最小値との差（組成差）が4%程度であり、In原子濃度の最大値と最小値との差が5%程度である。

[0072] これに対し、図7の「新1」のグラフを見ると、5段階法を採用した結果、Ga原子濃度の組成差が最大5%以上であり、In原子濃度の組成差が最大6%以上となっていた。

[0073] とりわけ、化合物半導体層13の厚さ0.2 μm～1.2 μmの中間部24においてIn原子濃度がGa原子濃度を大幅に上回っている。具体的には、中間部24のIn原子濃度が11at%～16at%であるのに対し、Ga原子濃度は、1at%～5at%に過ぎない。この原子濃度は、CuやSe等を含む化合物半導体層13に含まれる原子の総量に対する比率である。したがって、中間部24におけるGaおよびInの総量に対するGaおよびInそれぞれの組成比を算出すると、Gaの組成比（ $Ga / (Ga + In)$ ）が0.08～0.24であり、Inの組成比（ $In / (Ga + In)$ ）が0.76～0.92である。なお、Gaの組成比（ $Ga / (Ga + In)$ ）およびInの組成比（ $In / (Ga + In)$ ）はCuおよびSeの量を除外して規定される数値である。したがって、CuおよびSeの組成が変動に伴って、化合物半導体層13の原子総量に対するGaおよびInの組成比は変動するが、Gaの組成比（ $Ga / (Ga + In)$ ）およびInの組成比（ $In / (Ga + In)$ ）は一定に保持される。

[0074] 一方、化合物半導体層13の厚さ方向における中間部24の下端部25（厚さ0 μm～0.2 μm）および上端部26（厚さ1.2 μm～1.6 μm）では、Ga原子濃度がIn原子濃度を大幅に上回っている。具体的には、下端部25および上端部26のGa原子濃度が7at%～10at%である

のに対し、 In 原子濃度は、 $2\text{ at \%}$ ～ $9\text{ at \%}$ に過ぎない。前述の中間部24の組成比と同様に下端部25および上端部26における Ga および In の総量に対する Ga および In それぞれの組成比を算出すると、 Ga の組成比($\text{Ga}/(\text{Ga} + \text{In})$)が $0.53 \sim 0.78$ であり、 In の組成比($\text{In}/(\text{Ga} + \text{In})$)が $0.22 \sim 0.47$ である。

[0075] そして、中間部24と、下端部25および上端部26との Ga 原子濃度の組成差が、化合物半導体層13における最大組成差(8.5%程度)となっている。また、中間部24と、下端部25および上端部26との In 原子濃度の組成差が、化合物半導体層13における最大組成差(14.5%程度)となっている。

[0076] すなわち、図7によれば、 Ga および In のグレーティングに関して、「新1」は「従来」に比べて大きくなっていることがわかった。

[0077] 図8は、光電変換装置1の $\text{J}-\text{V}$ 特性を示すグラフである。図8では、光電変換装置1を太陽電池として用いたときの $\text{J}-\text{V}$ 特性について、図6の「新1」と「従来」とを比較した。その結果、 Ga および In のグレーティングが相対的に大きい「新1」の方が、「従来」に比べて、優れた $\text{J}-\text{V}$ 特性を発現できることがわかった。

[0078] 図9は、光電変換装置1の太陽電池の諸特性を示すグラフである。図9では、光電変換装置1を太陽電池として用いたときの諸特性について、図6の「新1」および「新5」と、「従来」とをそれぞれ比較した。調べた諸特性は、短絡電流 J_{sc} 、フィルファクタ FF 、開放電圧 V_{oc} および変換効率 Eff の4つである。

[0079] その結果、 Ga および In のグレーティングが相対的に大きい「新1」および「新5」では、「従来」に比べて、変換効率 Eff が17.4%から18.2%(新5)および18.3%(新1)にまで向上できることがわかった。

[0080] 図10(a)～(c)は、前記光電変換装置の波長と量子効率との関係を示すグラフである。図10(a)～(c)では、光電変換装置1を太陽電池

として用いたときの長波長化について、図6の「新1」「新2」および「新5」と、「従来」とをそれぞれ比較した。図10(a)が「新1」と「従来」との比較を示し、図10(b)が「新2」と「従来」との比較を示し、図10(c)が「新5」と「従来」との比較を示している。

[0081] 図10(a)～(c)によれば、GaおよびInのグレーティングが相対的に大きい「新1」「新2」および「新5」では、「従来」に比べて、分光感度が1200nmから1300nmにまで長波長化できることがわかった。すなわち、図10(a)～(c)によれば、化合物半導体層13におけるGaおよびInのグレーティングを大きくすることによって、化合物半導体層13にCISまたはCISに近い組成構造が存在し、その構造によって分光感度が長波長化されていることがわかった。

[0082] 図11は、光電変換装置1の暗電流特性を示すグラフである。図11では、光電変換装置1をイメージセンサとして用いたときの暗電流特性について、図6の「新5」と「従来」とを比較した。その結果、GaおよびInのグレーティングが相対的に大きい「新5」の方が、「従来」に比べて、暗電流を低減できることがわかった。すなわち、図11によれば、化合物半導体層13におけるGaおよびInのグレーティングを大きくすることによって、化合物半導体層13にCGSまたはCGSに近い組成構造が存在し、その構造によって暗電流が低減されていることがわかった。なお、暗電流は、化合物半導体層13の多段階法による形成の際に、Ga余剰供給ステップの順序や回数を制御することによって、いっそう低減することもできる。

[0083] 以上、図7～図11の実験例によって、前述の光電変換装置1, 5によれば、CIGS系の化合物半導体層13に、CISおよびCGS、またはこれらに近い組成構造を共存させることができることが証明できた。そのため、CISまたはCISに近い組成構造によって感度を長波長化することができ(図10参照)、また、CGSまたはCGSに近い組成構造によって暗電流を低減することができる(図11参照)。すなわち、感度の長波長化および暗電流の低減の特性を両立することができる。

- [0084] 以上、本発明の実施形態を説明したが、本発明は、他の形態で実施することもできる。
- [0085] たとえば、基板 2 上には、CMOS 電界効果トランジスタの他、キャパシタ、レジスタ等の各種回路素子が形成されていてもよい。また、これらの回路素子によって、SSI (Small Scale Integration)、MSI (Medium Scale Integration)、LSI (Large Scale Integration)、VLSI (Very Large Scale Integration)、ULSI (Ultra-Very Large Scale Integration) 等の集積回路を構成していてもよい。
- [0086] 本発明の実施形態は、本発明の技術的内容を明らかにするために用いられた具体例に過ぎず、本発明はこれらの具体例に限定して解釈されるべきではなく、本発明の精神および範囲は添付の請求の範囲によってのみ限定される。
- [0087] 本出願は、2012 年 10 月 16 日に日本国特許庁に提出された特願 2012-229142 号に対応しており、この出願の全開示はここに引用により組み込まれるものとする。

符号の説明

- [0088]
- 1 光電変換装置
 - 2 基板
 - 3 画素
 - 4 透明電極層
 - 5 光電変換装置
 - 10 下部電極層
 - 12 回路部
 - 13 化合物半導体層
 - 14 バッファ層
 - 16 ソース層
 - 17 ドレイン層
 - 18 ゲート電極

- 2 2 絶縁膜
- 2 3 下部電極層
- 2 4 中間部
- 2 5 下端部
- 2 6 上端部

請求の範囲

- [請求項1] 基板と、
前記基板上に配置された下部電極層と、
前記下部電極層を覆うように前記下部電極層上に配置されたC I G S系の化合物半導体層と、
前記化合物半導体層上に配置された透明電極層とを含み、
前記化合物半導体層の層厚方向のG aの組成差が最大5%以上であり、前記層厚方向のI nの組成差が最大6%以上である、光電変換装置。
- [請求項2] 前記化合物半導体層は、G a組成よりもI n組成が大きい中間部と、
前記中間部の前記層厚方向上側および／または下側に配置され、I n組成よりもG a組成が大きい端部とを含む、請求項1に記載の光電変換装置。
- [請求項3] 前記端部のG a組成と前記中間部のG a組成との差が5%以上であり、前記中間部のI n組成と前記端部のG a組成との差が6%以上である、請求項2に記載の光電変換装置。
- [請求項4] 前記中間部は、14 a t %～20 a t %のI n組成および0 a t %～4 a t %のG a組成を有する、請求項2または3に記載の光電変換装置。
- [請求項5] 前記中間部のG aおよびI nの総量に対するG aの組成比（ $G a / (G a + I n)$ ）が0～0.17であり、当該総量に対するI nの組成比（ $I n / (G a + I n)$ ）が0.83～1である、請求項2～4のいずれか一項に記載の光電変換装置。
- [請求項6] 前記端部は、6 a t %～15 a t %のG a組成および0 a t %～8 a t %のI n組成を有する、請求項2～5のいずれか一項に記載の光電変換装置。
- [請求項7] 前記端部のG aおよびI nの総量に対するG aの組成比（ $G a / (G a + I n)$ ）が0.65～1であり、当該総量に対するI nの組成比（

$\ln/\text{Ga} + \ln$) が $0 \sim 0.35$ である、請求項 2～6 のいずれか一項に記載の光電変換装置。

[請求項 8] 前記化合物半導体層の吸収波長は、 1200 nm 以上の範囲を含む、請求項 1～7 のいずれか一項に記載の光電変換装置。

[請求項 9] 前記下部電極層は、互いに間隔を空けて配列された複数の下部電極層を含み、

前記化合物半導体層は、前記複数の下部電極層を一括して覆うように前記下部電極層上に配置され、複数の画素に区画された化合物半導体層を含む、請求項 1～8 のいずれか一項に記載の光電変換装置。

[請求項 10] 前記下部電極層は、単一の下部電極層からなる、請求項 1～8 のいずれか一項に記載の光電変換装置。

[請求項 11] 前記光電変換装置は、前記基板と前記下部電極層との間に配置された回路部を含む、請求項 1～10 のいずれか一項に記載の光電変換装置。

[請求項 12] 前記回路部は、CMOS 電界効果トランジスタを含む、請求項 11 に記載の光電変換装置。

[請求項 13] 前記 CMOS 電界効果トランジスタは、前記基板の表面部に選択的に形成されたソース層およびドレイン層と、前記ソース層と前記ドレイン層との間に配置されたゲート電極とを含む、請求項 12 に記載の光電変換装置。

[請求項 14] 前記透明電極層は、酸化亜鉛 (ZnO) または酸化インジウムスズ (ITO) からなる、請求項 1～13 のいずれか一項に記載の光電変換装置。

[請求項 15] 前記光電変換装置は、前記化合物半導体層と前記透明電極層との間に配置されたバッファ層を含む、請求項 1～14 のいずれか一項に記載の光電変換装置。

[請求項 16] 前記バッファ層は、 CdS 、 ZnS 、 ZnO 、 $(\text{Zn}_z\text{Mg}_{1-z})\text{O}$ ($0 \leq z \leq 1$)、 ZnSe または In_2S_3 からなる、請求項 15

に記載の光電変換装置。

[請求項17]

基板上に、下部電極層を形成する工程と、

前記下部電極層を覆うように、C I G S系の化合物半導体層を形成する工程と、

前記化合物半導体層上に、透明電極層を形成する工程とを含み、

前記化合物半導体層を形成する工程は、I nよりもG aを多く供給するG a余剰供給ステップと、C uを供給するC u供給ステップと、G aよりもI nを多く供給するI n余剰供給ステップとを含み、これらのステップを実行することによって、前記化合物半導体層の層厚方向のG aの組成差が最大5%以上となり、前記層厚方向のI nの組成差が最大6%以上となるように、前記化合物半導体層を形成する工程を含む、光電変換装置の製造方法。

[請求項18]

前記化合物半導体層を形成する工程では、前記下部電極層の形成後、まず前記G a余剰供給ステップを実行し、その後、前記I n余剰供給ステップおよび前記C u供給ステップをこの順に実行する、請求項17に記載の光電変換装置の製造方法。

[請求項19]

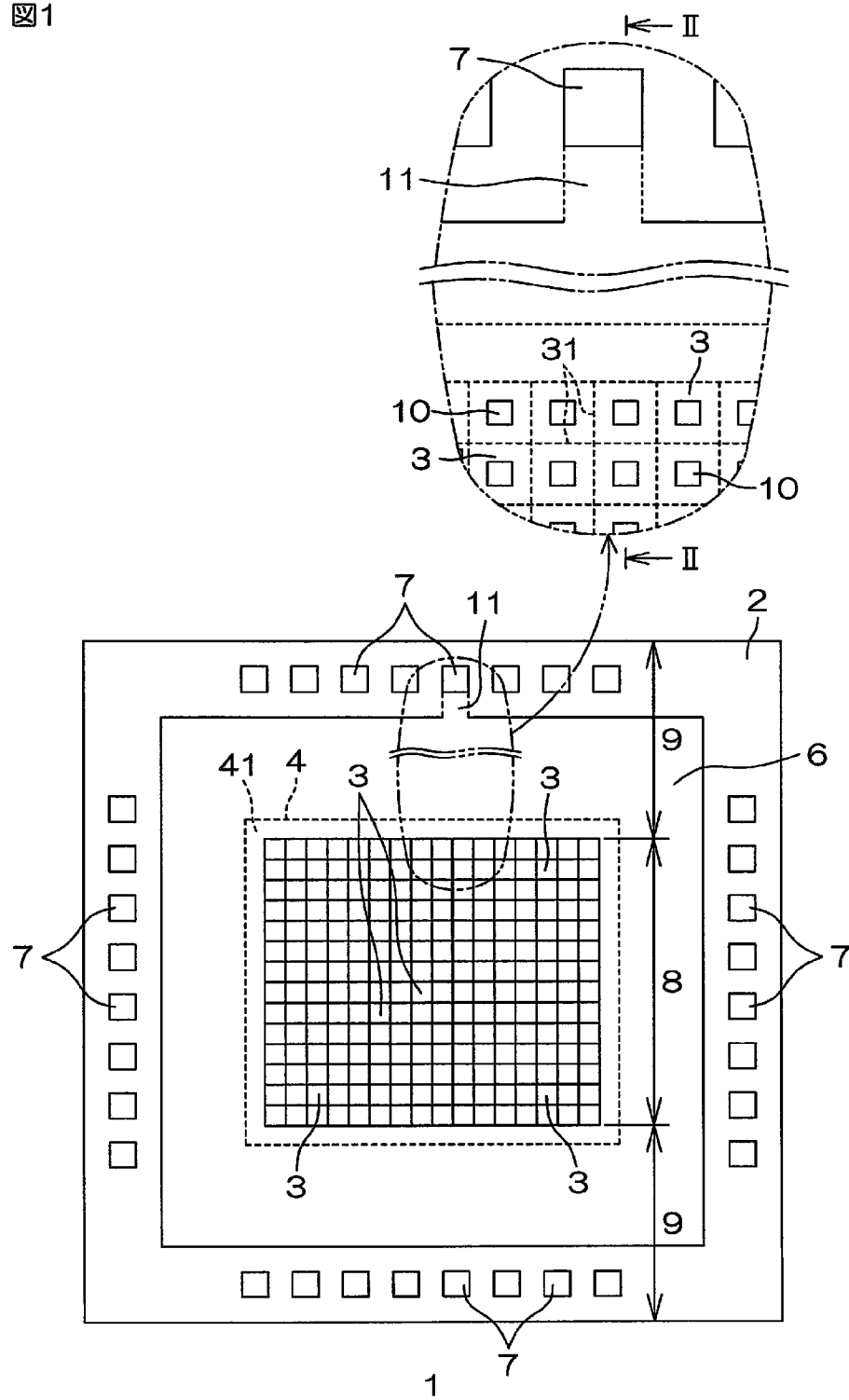
前記化合物半導体層を形成する工程では、前記C u供給ステップに続いて、さらに、前記I n余剰供給ステップおよび前記G a余剰供給ステップをこの順に実行する、請求項18に記載の光電変換装置の製造方法。

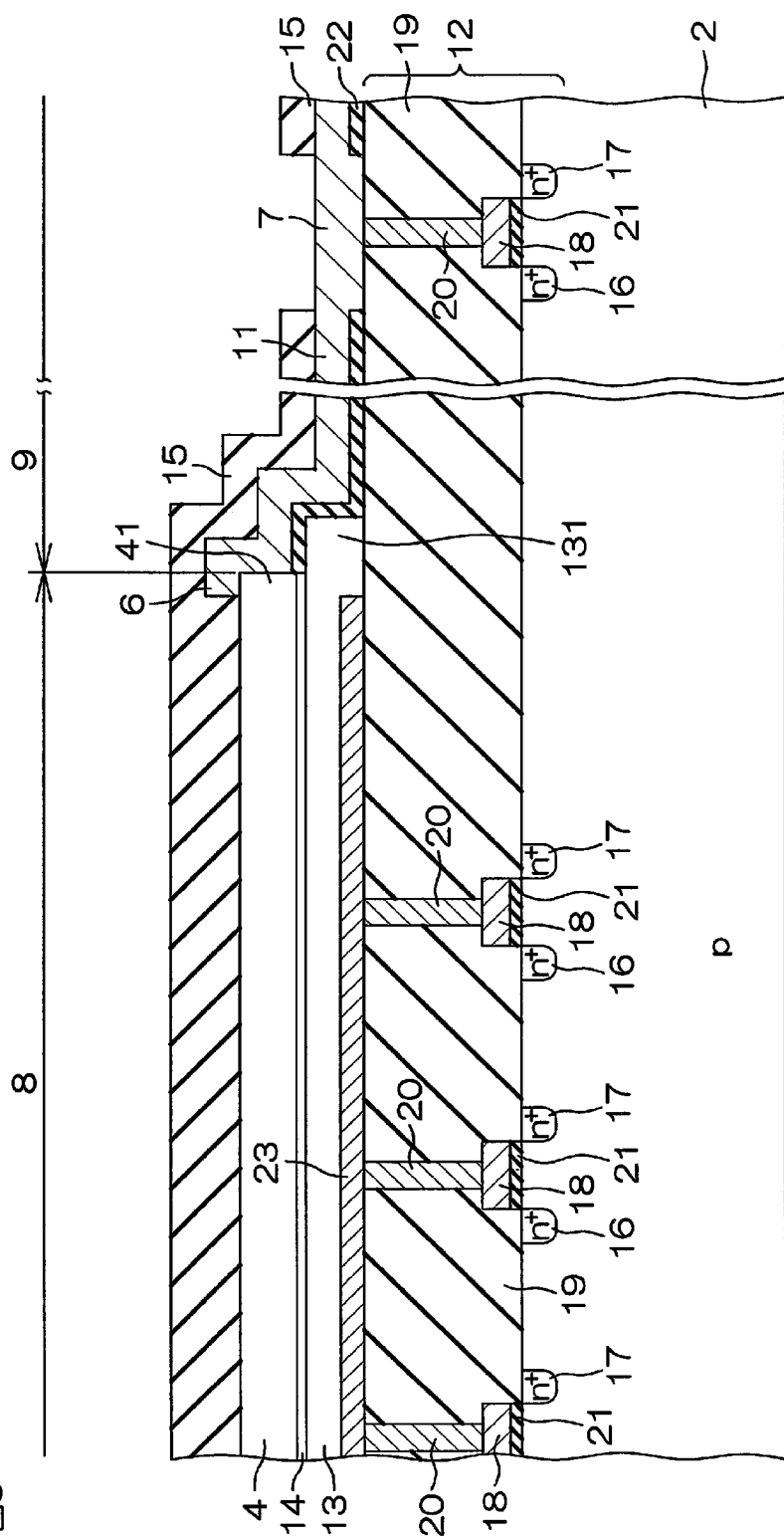
[請求項20]

前記化合物半導体層を形成する工程では、前記G a余剰供給ステップで当該工程を終える、請求項17～19のいずれか一項に記載の光電変換装置の製造方法。

[図1]

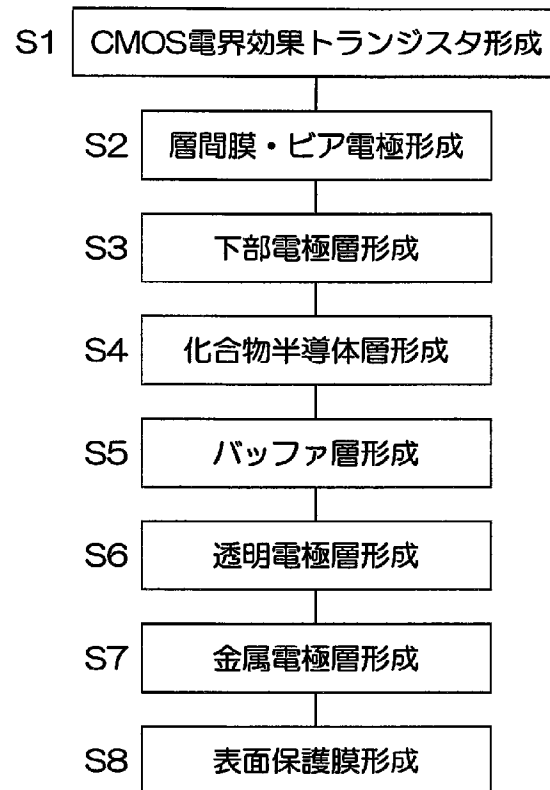
图1





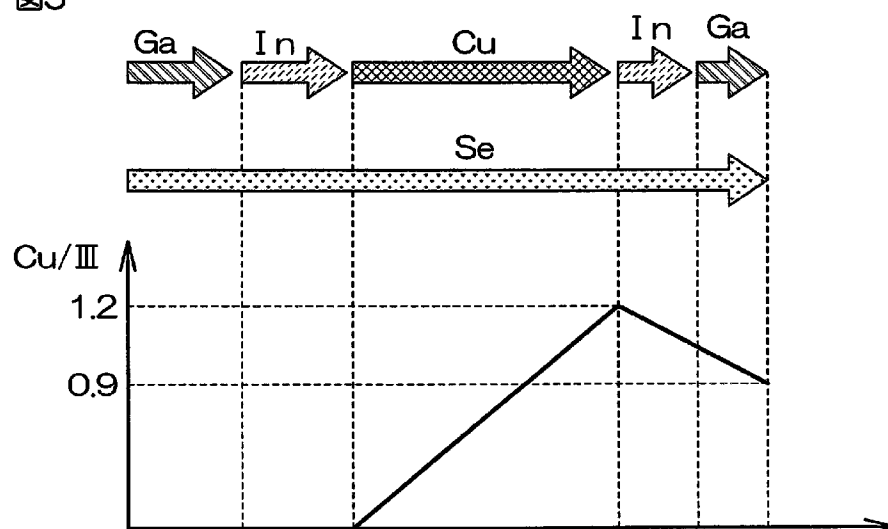
[図4]

図4



[図5]

図5



[図6]

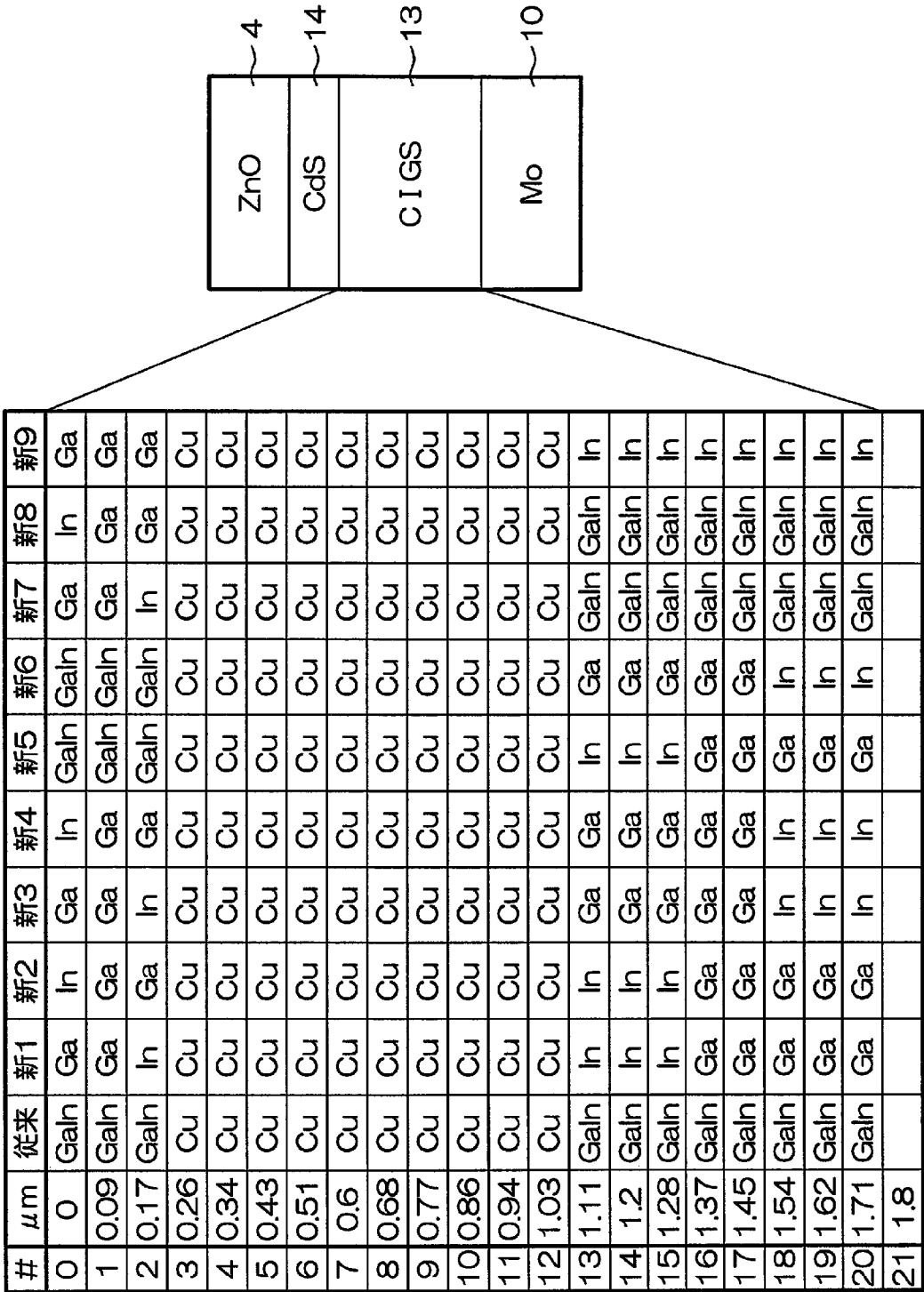
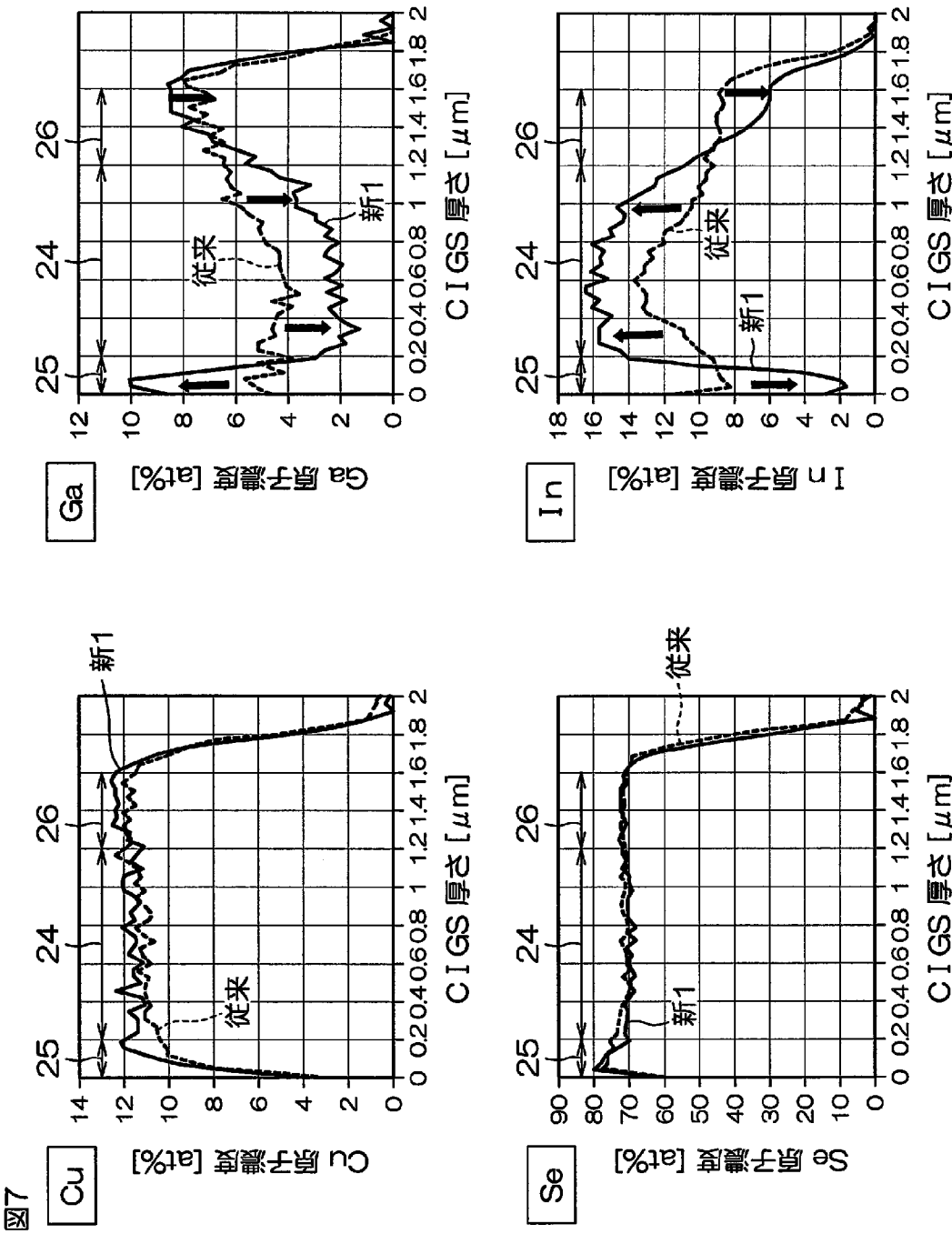
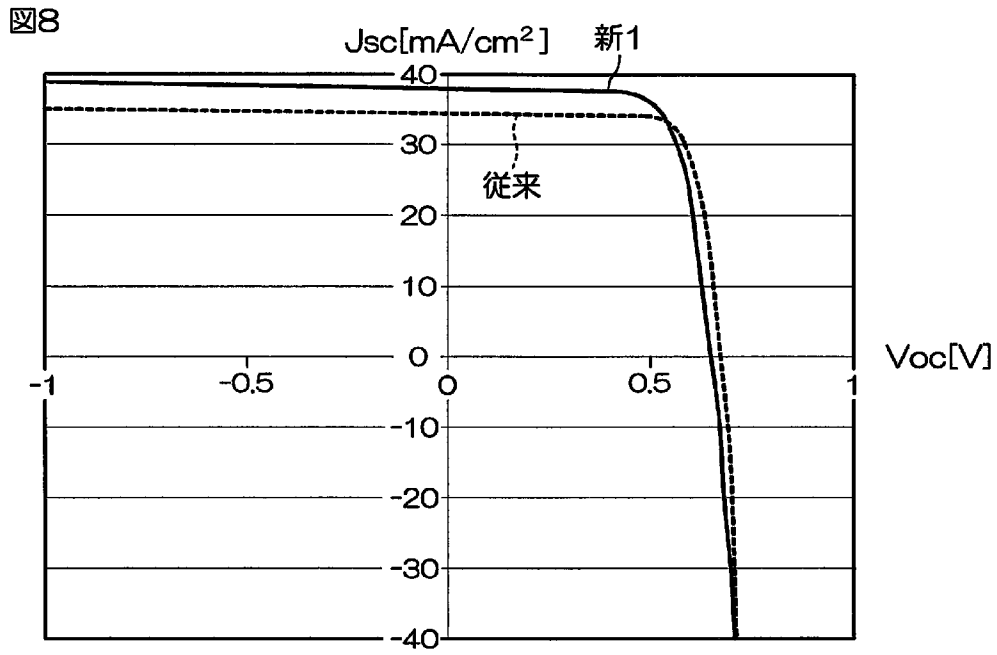


図6

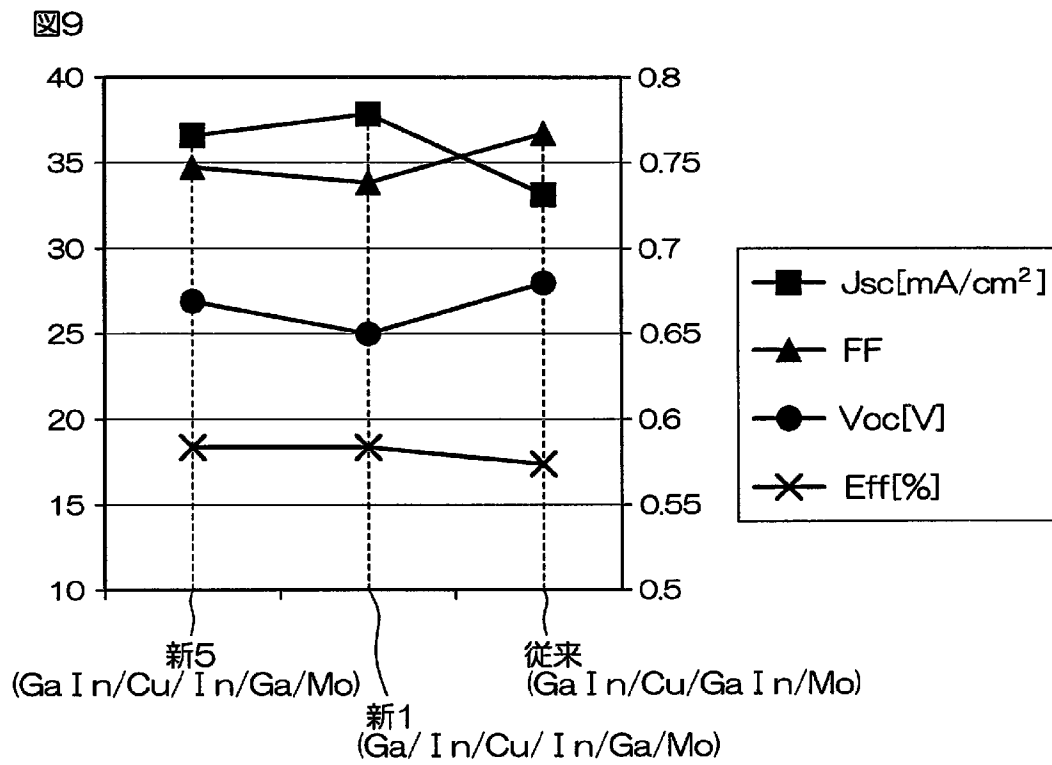
[図7]



[図8]

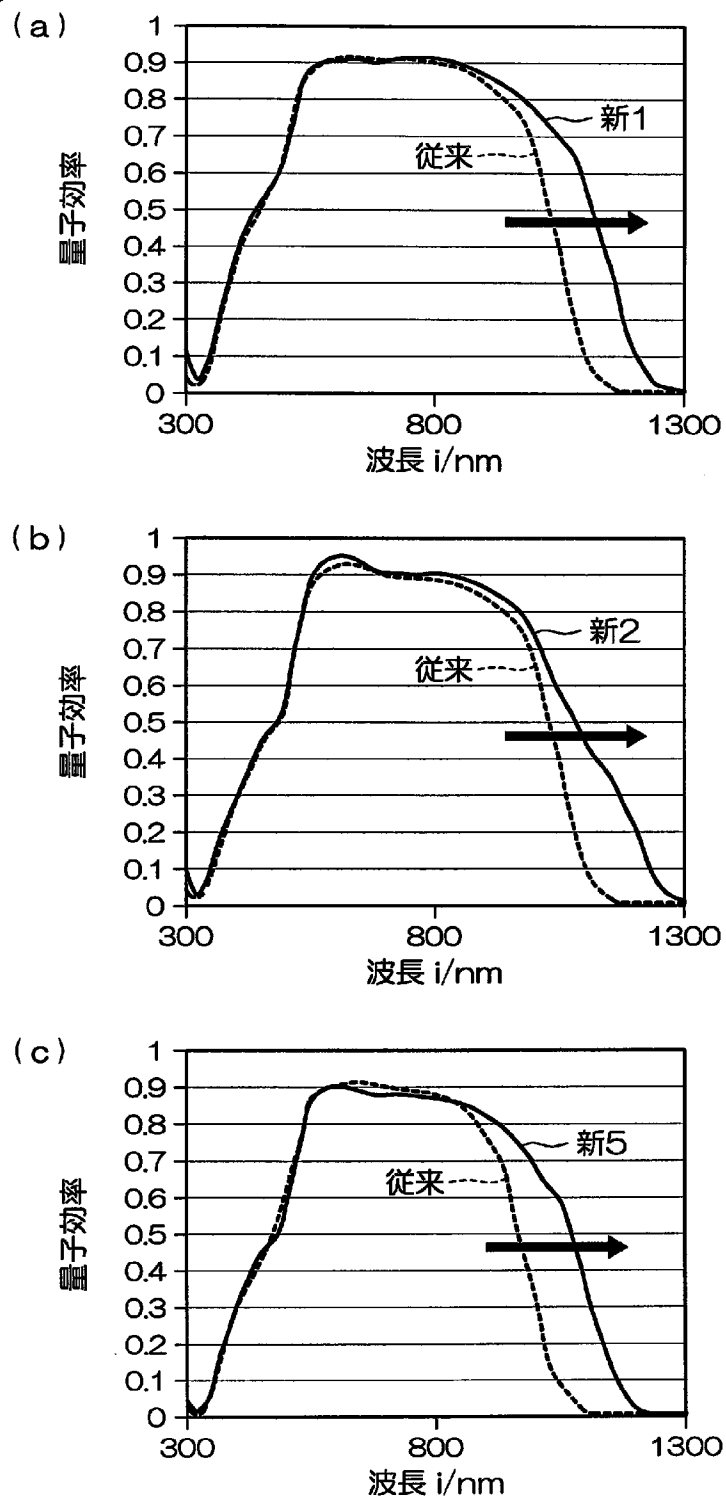


[図9]

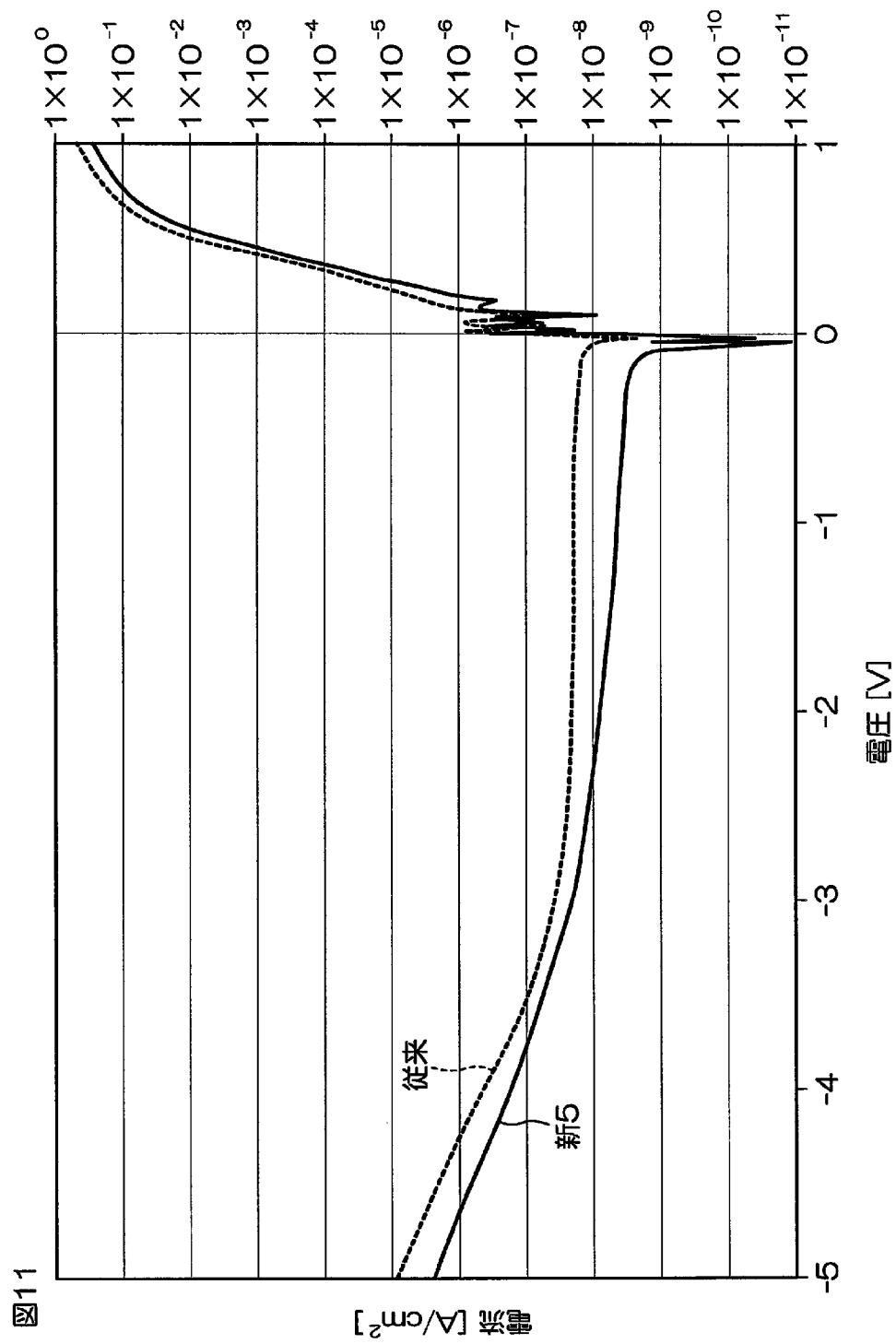


[図10]

図10



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/077648

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/10(2006.01)i, H01L27/146(2006.01)i, H01L31/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/10, H01L27/146, H01L31/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-142342 A (Fujifilm Corp.), 26 July 2012 (26.07.2012), paragraphs [0048] to [0051], [0085] to [0102]; fig. 4 & WO 2012/090506 A1	1-18, 20 19
Y A	JP 2010-251694 A (Fujifilm Corp.), 04 November 2010 (04.11.2010), paragraphs [0128], [0141] & US 2012/0017977 A1 & WO 2010/110467 A1 & TW 201114052 A & CN 102365752 A & KR 10-2012-0001740 A	1-18, 20 19
Y	JP 2011-151271 A (Rohm Co., Ltd.), 04 August 2011 (04.08.2011), paragraphs [0019] to [0032] & US 2011/0180688 A1	9, 11-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31 October, 2013 (31.10.13)

Date of mailing of the international search report
12 November, 2013 (12.11.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/077648

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-316230 A (Matsushita Electric Industrial Co., Ltd.), 29 November 1996 (29.11.1996), entire text; all drawings & US 5728231 A & EP 743686 A2	1-20
A	WO 2004/090995 A1 (Matsushita Electric Industrial Co., Ltd.), 21 October 2004 (21.10.2004), entire text; all drawings & US 2006/0220059 A1 & EP 1619728 A1 & CN 1771610 A	1-20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L31/10(2006.01)i, H01L27/146(2006.01)i, H01L31/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L31/10, H01L27/146, H01L31/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2012-142342 A（富士フイルム株式会社）2012.07.26, 【0048】－【0051】、【0085】－【0102】、【図4】 & WO 2012/090506 A1	1－18、2 0 19
Y A	JP 2010-251694 A（富士フイルム株式会社）2010.11.04, 【0128】、【0141】 & US 2012/0017977 A1 & WO 2010/110467 A1 & TW 201114052 A & CN 102365752 A & KR 10-2012-0001740 A	1－18、2 0 19

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

3 1 . 1 0 . 2 0 1 3

国際調査報告の発送日

1 2 . 1 1 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

森江 健蔵

2 K

4 4 6 6

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-151271 A (ローム株式会社) 2011. 08. 04, 【0019】－【0032】 & US 2011/0180688 A1	9、11－13
A	JP 8-316230 A (松下電器産業株式会社) 1996. 11. 29, 全文、全図 & US 5728231 A & EP 743686 A2	1－20
A	WO 2004/090995 A1 (松下電器産業株式会社) 2004. 10. 21, 全文、全図 & US 2006/0220059 A1 & EP 1619728 A1 & CN 1771610 A	1－20