

(21) 申請案號：100107657

(22) 申請日：中華民國 100 (2011) 年 03 月 08 日

(51) Int. Cl. : **H01L33/36 (2010.01)**

(30) 優先權：2010/03/31 德國

10 2010 013 494.5

(71) 申請人：歐司朗光電半導體公司 (德國) OSRAM OPTO SEMICONDUCTORS GMBH (DE)
德國

(72) 發明人：凡 馬蘭 諾爾溫 VON MALM, NORWIN (DE)

(74) 代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：15 項 圖式數：6 共 36 頁

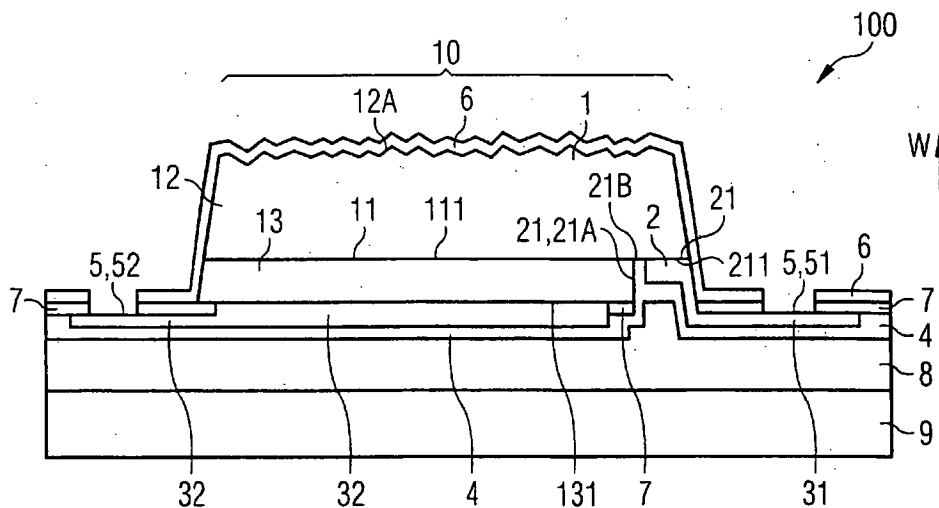
(54) 名稱

光電半導體晶片

OPTOELECTRONIC SEMICONDUCTOR CHIP

(57) 摘要

本發明提出一種光電半導體晶片，包括：-半導體本體(1)，其具有 n 型導電區域(12)及 p 型導電區域(13)；以及-單一 n 型接點元件(2)，該 n 型導電區域(12)經由該 n 型接點元件(2)電性接觸連接至該 p 型導電區域(13)。



- 1：半導體本體
- 2：n 型接點元件
- 4：載體絕緣層
- 5：電性接點區域
- 6：鈍化層
- 7：絕緣層
- 8：連接層
- 9：輔助載體
- 10：輻射耦合輸出區域
- 11：主動區
- 12：n 型導電區域
- 12A：區域
- 13：p 型導電區域
- 21：切口
- 21A：側邊區域
- 21B：底部區域
- 51：n 型接點區域
- 52：p 型接點區域

TW 201208120 A1

100：光電半導體晶片

111：截面積

211：n型連接墊片

W：該半導體本體之
生長方向



(21)申請案號：100107657

(22)申請日：中華民國 100 (2011) 年 03 月 08 日

(51)Int. Cl. : H01L33/36 (2010.01)

(30)優先權：2010/03/31 德國 10 2010 013 494.5

(71)申請人：歐司朗光電半導體公司 (德國) OSRAM OPTO SEMICONDUCTORS GMBH (DE) 德國

(72)發明人：凡 馬蘭 諾爾溫 VON MALM, NORWIN (DE)

(74)代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：15 項 圖式數：6 共 36 頁

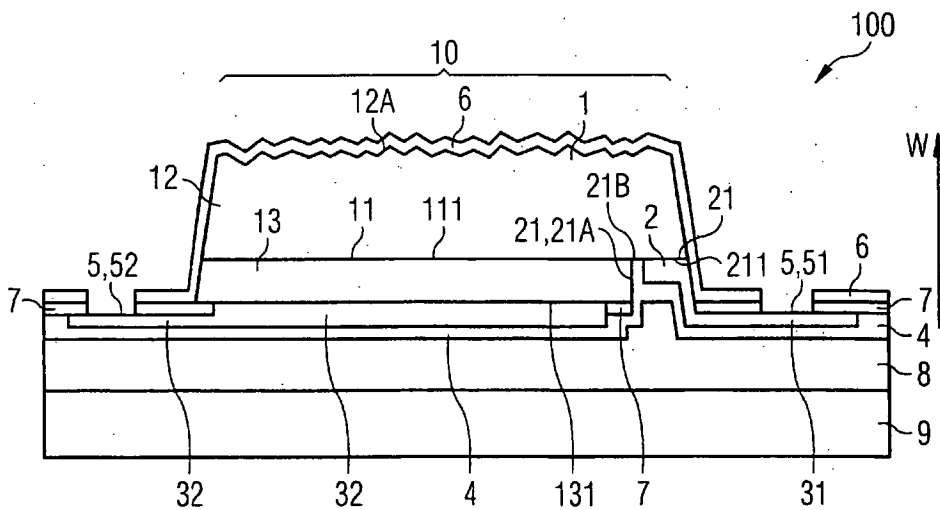
(54)名稱

光電半導體晶片

OPTOELECTRONIC SEMICONDUCTOR CHIP

(57)摘要

本發明提出一種光電半導體晶片，包括：-半導體本體(1)，其具有 n 型導電區域(12)及 p 型導電區域(13)；以及-單一 n 型接點元件(2)，該 n 型導電區域(12)經由該 n 型接點元件(2)電性接觸連接至該 p 型導電區域(13)。



- 1：半導體本體
- 2：n 型接點元件
- 4：載體絕緣層
- 5：電性接點區域
- 6：鈍化層
- 7：絕緣層
- 8：連接層
- 9：輔助載體
- 10：輻射耦合輸出區域
- 11：主動區
- 12：n 型導電區域
- 12A：區域
- 13：p 型導電區域
- 21：切口
- 21A：側邊區域
- 21B：底部區域
- 51：n 型接點區域
- 52：p 型接點區域

六、發明說明：

【發明所屬之技術領域】

本發明一般而言係關於光電半導體晶片、光電半導體裝置，更詳而言之，係關於製造光電半導體裝置的方法。

【先前技術】

先前技術中的 n 型導電區域並不經由單一 n 型接點元件自 p 型側接觸連接，故無法省略將接觸連接應用至該 n 型側區域之外部區域或多個個別接點元件。

【發明內容】

本發明的一個目的在於提出一種能夠以具有成本效益之方式製造的緊密(compact)半導體晶片。

依據至少一個實施例，該光電半導體晶片包括半導體本體，該半導體本體具有 n 型導電區域及 p 型導電區域。n 型及 p 型導電區域至少局部可由該半導體本體之磊晶生長半導體層序列(epitaxially grown semiconductor layer sequence)所形成。

依據至少一個實施例，該光電半導體晶片包括單一 n 型接點元件(n-type contact element)，該 n 型導電區域可經由該 n 型接點元件電性接觸連接至該 p 型導電區域。換言之，該 n 型導電區域係因此從 p 型側電性接觸連接至該 p 型導電區域。於此情況下，“單一 n 型接點元件”意指該 n 型接點元件並非由多個個別的 n 型接點元件所形成，例如：藉由該半導體本體之半導體材料而互相分離的 n 型接點元件。相反地，該單一 n 型接點元件係相連地且

連續地延伸於該半導體本體內的接點元件，並且至少局部於側向方向上直接鄰接該半導體本體之半導體材料。

為了具體說明一種架構簡單、老化穩定及具成本效益的光電半導體裝置，本說明書所述之光電半導體晶片所利用的概念，使得該半導體晶片之半導體本體之 n 型導電區域能夠經由單一 n 型接點元件電性接觸連接至該半導體本體之 p 型導電區域。由於該 n 型導電區域係經由該單一 n 型接點元件自該 p 型側接觸連接，故可有利於省略將接觸連接應用至該 n 型側區域之外部區域或多個個別接點元件。

依據至少一個實施例，該光電半導體晶片包括具有 n 型導電及 p 型導電區域的半導體本體。再者，該光電半導體晶片包括單一 n 型接點元件，該 n 型導電區域可經由該 n 型接點元件電性接觸連接至該 p 型導電區域。

依據至少一個實施例，該 n 型接點元件於該 p 型導電區域中包括切口 (cutout)。於本文中，“切口”意指該 p 型導電區域之半導體材料於此類切口區域中被局部移除。因此，該切口於側向方向上至少局部由該 p 型導電區域所限定，亦即，於平行該半導體本體之主要延伸平面 (main extension plane) 的方向上。應理解到，該切口係由至少一個側邊區域、底部區域、及與該底部區域相對的開口所形成。該底部區域及該開口接著藉由該至少一個側邊區域而互相連接。該至少一個側邊區域可完全由該 p 型導電區域之半導體材料所形成。再者，該切口之底部區域可完全由該 n 型導電區域之半導體材料所形成。換言之，垂直程

度(亦即,該切口於垂直該半導體本體之主要延伸平面之方向上的程度)係至少局部的垂直程度(亦即,該 p 型導電區域的厚度)。該切口接著為該 p 型導電區域中的洞孔,其完全貫穿該 p 型導電區域。

依據該光電半導體晶片的至少一個實施例,該 n 型接點元件(尤其是,該切口)於側向方向上至少局部限定該 p 型導電區域。舉例而言,該切口接著至少局部約束該 p 型導電區域。同樣應理解到,該切口於側向方向上的所有側邊上限定該 p 型導電區域。於該半導體晶片的平面圖中,該切口因此係“周圍環繞的(circumferential)”且形成相連區(contiguous zone)。

依據至少一個實施例,該 n 型接點元件具有由該 n 型導電區域之半導體材料所形成的 n 型連接墊片(n-type connection pad),其中,該 n 型連接墊片朝垂直於該半導體本體之生長方向延伸。倘若該單一 n 型接點元件於該 p 型導電區域中包括切口,則應理解到,該 n 型連接墊片係完全由該切口之底部區域所形成。倘若該切口係周圍環繞的,則應理解到,該 n 型連接墊片同樣環繞地延伸,例如,於平面圖中以圓形、矩形及/或橢圓的形式圍繞該 p 型導電區域。

依據該光電半導體晶片的至少一個實施例,該半導體本體具有主動區(active zone),其中,該 n 型接點元件之 n 型連接墊片相當於該主動區之截面積的至少 1%、至多 10%,較佳的情況是,至少 2%、至多 5%。該主動區可為一

層，該層於該半導體晶片的操作期間發射波長範圍介於紫外線至紅外線頻譜之間的電磁輻射(electromagnetic radiation)。該主動區係設置於該 n 型導電區域及該 p 型導電區域之間。於此情況下，該主動區的截面積係在垂直於該半導體本體之生長方向的方向上延伸的面積。已經發現到，與該主動區之截面積有關的 n 型接點元件的此類面積範圍造成特別有利的接點電阻(contact resistance)。舉例而言，利用以此方式所構成的 n 型連接墊片，能夠在電性接觸連接之後，避免該連接墊片之區域中過度放熱。

依據至少一個實施例，該主動區之最大側向程度(lateral extent)與該 n 型導電區域之 n 型橫向傳導率(n-type transverse conductivity)的比例係至少 2 微米/ (Ω/sq) 至最多 8 微米/ (Ω/sq) ，較佳的情況是，至少 3 微米/ (Ω/sq) 至最多 5 微米/ (Ω/sq) 。倘若該主動區於平面圖中係例如圓形的，則該最大側向程度可為該主動區之直徑。對於該主動區係例如矩形的情況而言，該最大側向程度可為該主動區之兩個角落之間的對角線距離。於此情況下，該主動區的幾何尺寸係經選定，使得該 n 型導電區域之 n 型橫向傳導率足夠於該光電半導體晶片的運作期間在該 n 型導電區域中產生實質上均勻的電流分佈，使得該主動區本身沿著其截面積盡可能均勻地發射電磁輻射。於此情況下，“實質上”意指沿著該 n 型導電區域的電流分佈係固定不變維持在至少 80%的程度，較佳的情況是，至少 90%的程度。

依據至少一個實施例，該半導體本體具有輻射耦合輸出區域(radiation coupling-out area)，該輻射耦合輸出區域係設置於該 n 型導電區域遠離該 p 型導電區域之側。舉例而言，該輻射耦合輸出區域係完全由該 n 型導電區域遠離該 p 型導電區域之側所形成。同樣地，也能夠將一個或複數個層鋪設於該 n 型導電區域的任何位置。舉例而言，鈍化層(passivation layer)因此鋪設於該 n 型導電區域的任何位置。該鈍化層中遠離該 p 型導電區域之側可因此形成該輻射耦合輸出區域。

依據至少一個實施例，該 n 型接點元件具有 n 型接點金屬化層(n-type contact metallization)，該 n 型接點金屬化層至少局部鄰接該 n 型連接墊片。藉由該 n 型接點金屬化層，該 n 型導電區域可經由該 n 型接點元件之 n 型連接墊片進行電性接觸連接。倘若該 n 型接點元件包括例如切口，則應理解到，該 n 型接點金屬化層於其本身的整體側向程度上與該 n 型連接墊片直接接觸，其中，鈍化層(例如：電性絕緣層)係設置於該 n 型接點金屬化層及該 p 型導電區域之間。舉例而言，因此以金屬至少部份填充該切口。

依據該光電半導體晶片的至少一個實施例，該 p 型導電區域具有位於該輻射耦合輸出區域對面的 p 型連接墊片，其中，該 p 型連接墊片係電性連接至 p 型接點金屬化層。舉例而言，該 p 型接點金屬化層係與該 p 型連接墊片直接接觸。同樣地，應理解到，一個或複數個導電性層(例

如：鏡射層(mirror layer))至少局部設置於該 p 型接點金屬化層與該 p 型連接墊片之間。

依據該光電半導體晶片的至少一個實施例，該 n 型接點金屬化層與該 p 型接點金屬化層係於側向方向上自該半導體本體被引出，且於垂直方向上並未互相重疊。換言之，該 n 型接點金屬化層與該 p 型接點金屬化層係以朝側向方向互相偏移的方式設置。舉例而言，利用由接點層(其結構為該 n 型及 p 型接點金屬化層於垂直方向上並未重疊)所製造的 n 型接點金屬化層及 p 型接點金屬化層能夠特別有利於達到上述設置。因此，該 n 型導電區域與該 p 型導電區域兩者皆於“側向方向上”經由該 n 型接點金屬化層與該 p 型接點金屬化層電性接觸連接至外部。

依據至少一個實施例，絕緣層(insulation layer)係設置於該 p 型導電區域及該切口之區域中的 n 型接點金屬化層之間。較佳的情況是，該絕緣層係與該 p 型接點金屬化層及該 n 型導電區域直接接觸，並且將該 n 型導電區域與該 p 型接點金屬化層互相電性絕緣。

依據至少一個實施例，該 p 型導電區域於側向方向上局部受到名義上未摻雜之半導體區域所限定，其中，該名義上未摻雜之半導體區域及該 p 型導電區域係由連續且相連的半導體層所形成。於本說明書中，“名義上未摻雜”意指該半導體區域的有效摻雜相較於直接鄰接該半導體區域的 p 型導電區域及/或 n 型導電區域而言係可忽略的。舉例而言，該名義上未摻雜之半導體區域係其半導體材料相

較於 n 型導電及 / 或 p 型導電區域而言具有高電阻值的半導體區域。較佳的情況是，該名義上未摻雜之半導體區域係由該 p 型導電區域之半導體材料所形成。舉例而言，基於此原因，藉由離子佈植或電漿處理於隨後的名義上未摻雜之半導體區域的區域中改變該 p 型導電區域，以形成該名義上未摻雜之半導體區域。有利的是，該名義上未摻雜之半導體區域可作為絕緣層，使得有利於省略在該 n 型導電區域及該 p 型接點金屬化層之間引進額外的絕緣層。

依據至少一個實施例，該 n 型接點元件至少局部係由該 p 型導電區域之過度摻雜的 n 型導電半導體材料 (overdoped n-conducting semiconductor material) 所形成。舉例而言，藉由離子佈植或電漿處理方法，於該過度摻雜之半導體材料的某些位置改變該 p 型導電區域之摻雜，藉此使得該 p 型導電區域之半導體材料在這些位置係 n 型導電的。有利的是，隨後可藉由該過度摻雜之半導體材料至少部分地形成該 n 型接點元件，藉此使得例如能夠至少部分地省略該 n 型接點元件的區域中的接點金屬化層。該過度摻雜之 n 型導電半導體材料隨後可部分取代該 n 型接點金屬化層。

本發明復提供一種光電半導體裝置。

依據至少一個實施例，該光電半導體裝置包括至少兩個如申請專利範圍任何一項所述之光電半導體晶片。也就是說，本說明書所描述關於該光電半導體晶片的特徵亦有關於本說明所描述的光電半導體裝置。

依據至少一個實施例，該光電半導體晶片係以串聯電路方式互相電性接觸連接。因此，所得到的光電半導體裝置於預定亮度的操作模式中具有明顯較低的電流。因此，能夠以電壓驅動的方式供電給光電半導體裝置，並同時保持低電流。因此，可藉由容易製造的對應高電壓源來取代例如昂貴的驅動級(driver stage)與高電流源。

依據該光電半導體裝置之至少一個實施例，半導體晶片之 n 型導電區域係經由連續的中間金屬化層電性連接至鄰近的半導體晶片之 p 型導電區域。

依據該光電半導體裝置之至少一個實施例，該中間金屬化層至少局部係由半導體晶片之 n 型接點金屬化層以及鄰近的半導體晶片之 p 型接點金屬化層所形成。換言之，於朝向另一個半導體本體的方向上自個別半導體本體於側向上被引出的個別接點金屬化層係經“連接”在一起，以形成中間金屬化層，使得一個半導體晶片之 n 型導電區域藉由該中間金屬化層具有與鄰近的半導體晶片之 p 型導電區域相同的電壓準位(electrical potential)。

依據至少一個實施例，該光電半導體裝置包括至少兩個如申請專利範圍任何一項所述之光電半導體晶片，其中，該等光電半導體晶片係以串聯電路方式互相電性接觸連接。半導體晶片之 n 型導電區域係經由連續的中間金屬化層電性連接至鄰近的半導體晶片之 p 型導電區域。該中間金屬化層至少局部係由半導體晶片之 n 型接點金屬化層以及鄰近的半導體晶片之 p 型接點金屬化層所形成。特別

有利的地方是在於由許多半導體晶片所形成的串聯電路夠精密而使得該光電半導體裝置(在可預定的通電幅度(predeterminable energization magnitude)的情況下)可操作於以下(自外部施加至該半導體裝置的)較佳電壓幅度之其中一者：55V、 $53\sqrt{2}$ V、110V、 $110\sqrt{2}$ V、220V、 $220\sqrt{2}$ V。

依據至少一個實施例，由該等光電半導體晶片與該等金屬化層所構成的組合體(assembly)係鋪設於輔助載體(auxiliary carrier)上。這意指該組合體與該輔助載體直接接觸。同樣地，可想像該組合體與該輔助載體之間設置有一個層或複數個層。該輔助載體不同於生長基板(growth substrate)。舉例而言，該輔助載體係機械穩定層(mechanically stable layer)或者例如由金屬所形成的平板。該輔助載體亦可為半導體晶圓。再者，具體說明一種用於製造光電半導體裝置的方法。舉例而言，藉由該方法可製造結合上述一個或多個實施例所述的半導體裝置。也就是說，針對本說明書中所述的光電半導體裝置所提出的特徵，亦針對此處所述的方法，且反之亦然。

在第一步驟中，設置生長載體(growth carrier)。該生長載體可體現為例如晶圓或平板。舉例而言，該生長載體是以半導體或絕緣材料所形成的單晶晶圓(monocrystalline wafer)。

在下一個步驟中，以磊晶的方式在該生長載體上沉積半導體層序列，其中，該半導體層序列具有n型導電區域

及 p 型導電區域。

在進一步的步驟中，在該半導體層序列中製造有至少兩個 n 型接點元件，其中，該等 n 型接點元件延伸穿過該 p 型導電區域正好進入該 n 型導電區域。舉例而言，該兩個 n 型接點元件包括切口。接下來，可想像到欲藉由乾式或濕式化學蝕刻製程將該切口引進該半導體層序列中。在本說明書中，“延伸進入”意指該 n 型接點元件具有至少一個垂直延伸，該垂直延伸(至少局部)至少對應至該 p 型導電區域的垂直延伸。換言之，該 n 型接點元件接著直接局部鄰接該 n 型導電區域的半導體材料。然而，該等接點元件所具有的垂直延伸亦可大於該 n 型導電區域的垂直延伸。

在接下來的步驟中，將輔助載體鋪設在位於該生長載體對面的半導體層序列的區域。在此情況下，該輔助載體無須與該半導體層序列直接接觸。舉例而言，如金屬化層的一層或複數層可設置於該輔助載體與該半導體層序列之間。於此情況下，該金屬化層可作為稍後該光電半導體裝置的電性接觸連接(electrical contact-connection)之用。該輔助載體可再次以晶圓或平板的方式體現為半導體晶圓。

在接下來的步驟中，藉由經由在側向方向上相鄰近的多個 n 型接點元件之間的 n 型導電區域引進至少一個溝槽(trench)來製造個別的半導體本體。部分該半導體層序列係完全自該溝槽區域中的至少局部位置被移除。舉例而言，該至少一個溝槽係藉由至少一種乾式及/或濕式化學蝕刻

製程或一些其他形式的材料移除而引進該半導體層序列。也就是說，該至少一個溝槽在側向方向上至少局部受到該半導體層序列所限定。在本說明書中，可想像到該至少一個溝槽具有位於該溝槽的開口對面的底部區域(bottom area)，且兩個側邊區域(side area)係藉由該底部區域互相連接。接著，該側邊區域可完全由該半導體層序列所形成，其中，該溝槽的底部區域係由例如該輔助載體的表面所形成。該溝槽因此為該半導體層序列中的切口。

依據至少一個實施例，本說明書所描述的光電半導體裝置係利用該方法進行製造。

【實施方式】

基於示意剖面圖，第 1A 圖顯示本說明書所述的光電半導體晶片 100，其包括半導體本體 1。該半導體本體 1 具有 n 型導電區域 12、p 型導電區域 13 以及主動區 11，該主動區 11 在該光電半導體晶片 100 的運作期間可發射電磁輻射。該主動區 11 係設置在該 n 型導電區域 12 與該 p 型導電區域 13 之間。鈍化層 6 係直接鋪設於該 n 型導電區域 12 的區域 12A，該區域 12A 位於該主動區 11 的對面，其中，該區域 12A 的構造至少局部轉移至該鈍化層 6。換言之，該光電半導體晶片 100 的輻射耦合輸出區域 10 係由該鈍化層 6 中遠離該半導體本體 1 的區域所形成。

再者，該光電半導體晶片 100 具有單一 n 型接點元件 2。該 n 型導電區域 12 係經由該 n 型接點元件 2 電性接觸連接至該 p 型導電區域 13。該 n 型接點元件 2 包括切口

(cutout)21 於該 p 型導電區域 13 中，其中，該切口 21 於側向上至少局部限定該 p 型導電區域 13。再者，該 n 型接點元件 2 具有 n 型連接墊片 211。該 n 型連接墊片 211 係由該 n 型導電區域 12 的半導體材料所專門形成的。於本範例中，該切口 21 具有側邊區域 21A 及底部區域 21B。該側邊區域 21A 係完全由該 p 型導電區域 13 的半導體材料所形成，其中，該切口 21 的最大垂直程度至少相當於該 p 型導電區域 13 的垂直程度(亦即，該 p 型導電區域 13 的厚度)。該底部區域 21B 係完全由該 n 型導電區域的半導體材料所形成。換言之，該 n 型連接墊片 211 係完全由該底部區域 21B 所形成。再者，該 n 型連接墊片 211 朝垂直於該半導體本體 1 的生長方向 W 的方向上延伸，其中，該 n 型接點元件 2 的 n 型連接墊片 211 相當於該主動區 11 的截面積 111 的至少 1%、至多 10%(較佳的情況是，至少 2%、至多 5%)。該切口 21 中局部設置有 n 型接點金屬化層 31，且該 n 型接點金屬化層 31 局部與該切口 21 的 n 型連接墊片 211 直接接觸。再者，該主動區 11 的最大側向程度 L_{\max} 與該 n 型導電區域 12 的 n 型橫向傳導率(transverse conductivity)的比例係例如 4 微米/ (Ω/sq) 。

該 n 型接點金屬化層 31 朝自該切口 21 發出的側向方向而從該半導體本體 1 被引出。換言之，該 n 型導電區域 12 係“於側向方向上”藉由該 n 型接點金屬化層 31 與外部電性接觸連接。於某些位置，絕緣層 7 係鋪設於該 n 型接點金屬化層 31，且該鈍化層 6 係直接鋪設於該絕緣層 7，

其中，該接點金屬化層 31 中不具有鈍化層 6 與絕緣層 7 的位置係形成有電性接點區域(electrical contact region)5。因此，所形成的接點區域 5 係 n 型接點區域 51。

p 型接點金屬化層 32 經由該 p 型導電區域 12 的 p 型連接墊片 131 而與該半導體本體 1 的 p 型導電區域 13 相接觸，該 p 型連接墊片 131 位於該輻射耦合輸出區域 10 對面。如第 1A 圖所示，該 p 型接點金屬化層 32 類似地朝自該 p 型連接墊片 13 發出的側向方向而從該半導體本體 1 被引出，其中，該 n 型接點金屬化層 31 與該 p 型接點金屬化層 32 於垂直方向上未互相重疊。換言之，該兩個接點金屬化層 31 與 32 係朝不同方向而從該半導體本體 1 被引出。不具有絕緣層 7 與鈍化層 6 的位置係以 p 型接點區域 52 的形式形成另外的接點區域 5。因此，該光電半導體晶片 100 係“於側向方向上”可藉由該兩個接點區域 51 與 52 電性接觸連接至外部。

再者，該光電半導體晶片 100 包括輔助載體 9，其中，該輔助載體(具體而言)並非生長基板。該輔助載體 9 可為以晶圓或平板方式體現的半導體晶圓，或者例如為機械穩定層或者以金屬所形成的平板。在該輔助載體 9 與該半導體本體 1 之間，首先在該輔助載體 9 上設置有連接層 8。舉例而言，該連接層 8 係導電性材料，例如焊錫(solder)。載體絕緣層(carrier insulation layer)4 係設置於該連接層 8 中遠離該輔助載體 9 的區域上。該載體絕緣層 4 與該連接層 8 以機械固定的方式將該接點金屬化層 31、32

與該半導體本體 1 連接至該輔助載體 9。再者，該載體絕緣層 4 將該 n 型接點金屬化層 31 與該 p 型接點金屬化層 32 兩者完全相互絕緣，且亦與該連接層 8 及/或該輔助載體 9 絕緣。再者，該載體絕緣層 4 以類似方式局部地設置在該 n 型接點元件 2 的切口 21 中。換言之，該載體絕緣層 4 係完全直接鋪設於該半導體本體 1 以及位於該輻射耦合輸出區域 10 對面的接點金屬化層 31、32 的區域上。

第 1B 圖顯示依據第 1A 圖的示範實施例的示意平面圖。由該平面圖可看出，該光電半導體晶片 100 的基本形狀為矩形，其中，該切口 21 形成矩形帶狀區域，該區域於側向方向上沿著一個側邊限定該 p 型導電區域。同樣地，可想像得到該光電半導體晶片 100 具有與第 1B 圖不同的基本形狀；舉例而言，該光電半導體晶片 100 於平面圖中亦可為圓形、卵形或者橢圓形。同樣地，亦可想像得到該切口 21 具有不同於第 1B 圖的形狀。

第 2 圖以示意側視圖顯示本說明書所述的光電半導體裝置 1000 的示範實施例。該光電半導體裝置 1000 包括根據本說明所述的至少一個實施例的兩個光電半導體晶片 100。為了提供更清楚的理解，描繪於左側的光電半導體晶片 100 於下文中應該標示為光電半導體晶片 100A，而描繪於右側的光電半導體晶片 100 於下文中應該標示為光電半導體晶片 100B。該等光電半導體晶片 100A 與 100B 係以串聯電路互相電性接觸連接，並且藉由溝槽 1003 互相分隔開。該光電半導體晶片 100A 的 n 型導電區域 12 係經由連

續的中間金屬化層 33 電性連接至該半導體晶片 100B 的 p 型導電區域 13。於本實施例中，該中間金屬化層 33 係完全由該半導體晶片 100A 的 n 型接點金屬化層 31 以及該半導體晶片 100B 的 p 型接點金屬化層 32 所形成。換言之，該兩個接點金屬化層 31 與 32 係互相“連接”，以形成共同的中間金屬化層 33。該 n 型接點金屬化層 31、該 p 型接點金屬化層 32、以及該中間金屬化層 33 於垂直方向上並未重疊。該溝槽 1003 係由兩個側邊區域 1003C 與底部區域 1003A 所形成。該溝槽 1003 具有相對於該底部區域 1003A 的開口 1003D。該溝槽 1003 的底部區域 1003A 係由延伸在該光電半導體晶片 100A 與 100B 之間的中間金屬化層 33 所形成。絕緣層 7 係直接局部鋪設於該溝槽 1003 的底部區域 1003A。再者，除了該 n 型與 p 型接點位置 51 與 52 以外，該鈍化層 6 係直接鋪設於該半導體本體 1、該溝槽 1003 以及該絕緣層 7 中未經覆蓋的部份。

第 3 圖顯示本說明書所述的光電半導體裝置 1000 的進一步示範實施例。相比於第 2 圖所描繪的示範實施例，該半導體晶片 100A 與該半導體晶片 100B 兩者的切口 21 於側向方向上環繞該 p 型導電區域 13，並且於側向方向上將該 p 型導電區域 13 限定在所有側邊上。相較於該 n 型導電區域 12，該主動區 11 透過該切口 21 於側向方向上在所有側邊上被“拉回(pulled back)”。在該金屬化層 31、32 及 33 與該 n 型導電區域 12 與該 p 型導電區域 13 之間，該絕緣層 7 係局部設置於該切口 21 的範圍內，用於避免電性短

路。有利的是，該絕緣層 7 亦可防止該主動區 11 氧化，因此能夠例如省去在該主動區的範圍內鋪設該鈍化層 6。再者，於第 2 圖所描繪的示範實施例的情況下，該輻射耦合輸出區域 10 係完全由該 n 型導電區域 12 的區域 12A 所形成，其中，該輻射耦合輸出區域 10 亦架構於此示範實施例中。

第 4 圖顯示本說明書所描繪的光電半導體裝置 1000 的進一步示範實施例。相比於第 2 圖所描繪的示範實施例，該光電半導體裝置 1000 具有 n 型鏡射層 (mirror layer) 30 與 p 型鏡射層 40。舉例而言，該兩個鏡射層 30 與 40 係由導電性材料所形成。於各種情況下，該 n 型鏡射層 30 係局部設置於該 n 型接點元件 2 的切口 21 中，並且至少局部與該 n 型連接墊片 211 直接接觸。該 p 型鏡射層 40 係直接鋪設於至少局部該 p 型連接墊片 131。該主動區 11 朝該 p 型連接墊片 131 的方向所發射的電磁輻射能夠有利地藉由該 n 型鏡射層 30 與該 p 型鏡射層 40 朝該輻射耦合輸出區域 10 的方向而反射回來。因此，有利的情況是，該鏡射層 30 與 40 能夠增加個別半導體晶片 100 的耦合輸出效率 (coupling-out efficiency)。在本說明書中，“耦合輸出效率”意指主要由該半導體晶片 100A 與 100B 所產生的光能 (luminous energy) 以及自該半導體晶片 100A 與 100B 所耦合輸出的光能之間的比例。

於第 5 圖所描繪之本說明書所述的光電半導體裝置 1000 的示範實施例中，相比於第 4 圖所示的示範實施例，該 p 型導電區域於側向方向上由名義上未摻雜之半導體區

域 60 限定於所有側邊上。該名義上未摻雜之半導體區域 60 及該 p 型導電區域 13 係由連續且相連的半導體層所形成。於本實施例中，該名義上未摻雜之半導體區域 60 係電性絕緣的。因此，有利的是，能夠(尤其是在該金屬化層 31、32 及 33 與該 n 型導電區域 12 與該 p 型導電區域 13 之間)省去絕緣層 7。

於本說明書中，亦可想像到，欲藉由該 p 型導電區域 13 中相應過度摻雜的半導體材料而至少局部形成該 n 型接點元件 2。換言之，相應過度摻雜的半導體材料接著可與該 n 型導電區域電性接觸，因而有利於部分地省去該切口範圍內的 n 型接點金屬化層 31。

第 6A 圖至第 6E 圖顯示本說明書所述用於產生光電半導體裝置 1000 的個別製造步驟。於第 6A 圖中，於第一步驟中，首先設置生長載體 1001。舉例而言，該生長載體 1001 係以晶圓或平板方式體現的半導體晶圓。半導體層序列 1002 係磊晶沉積於該生長載體 1001 上。該半導體層序列 1002 具有 n 型導電區域 12 與 p 型導電區域 13。再者，絕緣層 7 係完全鋪設於該 n 型導電區域 13 中遠離該生長載體 1 的區域。

第 6B 圖顯示下一個步驟，其中，在該半導體層序列 1002 中製造兩個 n 型接點元件 2。基於此目的，首先再次至少移除稍後的 n 型接點元件 2 的區域內的絕緣層 7。在下一個步驟中，例如藉由乾式或濕式化學蝕刻製程將該切口 21 引進該 p 型導電區域 13，其中，該切口 21 延伸穿過

該 p 型導電區域 13 正好進入該 n 型導電區域 12。

在下一個步驟中，自該 p 型導電區域 13 局部移除該絕緣層 7，且因此於未覆蓋的部份鋪設 n 型接點金屬化層 31 與 p 型接點金屬化層 32 以及中間金屬化層 33。

在下一個步驟中，載體絕緣層 4 係完全鋪設於該絕緣層 7 的金屬化層 31、32、33 中經曝露的區域以及該半導體本體 1 中經曝露的區域。

在進一步的步驟中，連接層 6(例如金屬焊錫)接著鋪設於該載體絕緣層 4 中遠離該半導體層序列 1002 的區域。

在下一個步驟中，輔助載體 9 係鋪設於該連接層 8 中位於該生長載體 1001 對面的區域。該生長載體 1001 接著自該半導體層序列 1002 被移除(亦如第 6C 圖所示)。

第 6D 圖描繪如何在用於製造個別半導體本體 1 的下一個步驟中經由在側向方向上相鄰近的 n 型接點元件 2 之間的 n 型導電區域 12 將溝槽 1003 引進該半導體層序列 1002 中。該溝槽 1003 係藉由乾式或濕式化學蝕刻製程所形成。於本實施例中，該溝槽 1003 的底部區域 1003A 係局部由該絕緣層 7 所形成，其中，該溝槽 1003 的側邊區域 1003C 係部份由該半導體層序列 1002 所形成。換言之，該半導體層序列 1002 係在該溝槽 1003 的區域內某些地方被完全移除。

第 6E 圖描繪該半導體層序列 1002 如何在區域 B1 與 B2 中被部份移除。換言之，該半導體本體 1 自 p 型連接墊片 131 開始朝輻射耦合輸出區域 10 的方向逐漸變窄。舉例

而言，可將一層或複數層鈍化層 6 鋪設於該半導體本體 1 的任何部份、該絕緣層 7 的任何部份及/或該等接點金屬化層 31、32、33 的任何部份，其中，該接點金屬化層 31 與 32(為了與外部電性接觸連接)在某些部份具有缺少該絕緣層 7 與該鈍化層 6 的區域。

舉例而言，該等接點金屬化層 31 與 32 的這些區域接著形成 n 型接點區域 51 與 p 型接點區域 52。

本發明並未侷限於本說明書所述的示範實施例。相反地，本發明涵蓋任何新穎的特徵以及特徵的任何組合，尤其包含本說明書隨附申請專利範圍的技術特徵的任何組合，即便此特徵或此組合本身並未於該申請專利範圍或者示範實施例中明確指出。

【圖式簡單說明】

本說明書所述的光電半導體晶片、本說明書所述的光電半導體裝置以及本說明書所述的方法係基於示範實施例與相關聯的圖式進一步詳述。

第 1A 圖與第 1B 圖顯示本說明書所述的光電半導體晶片的示範實施例的側視圖與平面圖；

第 2 圖、第 3 圖、第 4 圖及第 5 圖顯示本說明書所述的光電半導體裝置的個別示範實施例的示意剖面圖；以及

第 6A 圖至第 6E 圖基於示意剖面圖顯示製造本說明書所述的光電半導體裝置的示範實施例的個別製造步驟。

於示範實施例及圖式中，相同或者作用相同的構件於各種情況下皆設置有相同元件符號。所描繪的元件尺寸不

應被視為真實比例；而是，為了能夠幫助理解，個別元件可經描繪為具有誇張的尺寸。

【主要元件符號說明】

1	半導體本體	2	n 型接點元件
4	載體絕緣層	5	電性接點區域
6	鈍化層	7	絕緣層
8	連接層	9	輔助載體
10	輻射耦合輸出區域		
11	主動區	12	n 型導電區域
12A	區域	13	p 型導電區域
21	切口	21A	側邊區域
21B	底部區域	30	n 型鏡射層
31、32、33	金屬化層	40	p 型鏡射層
51	n 型接點區域	52	p 型接點區域
60	名義上未摻雜之半導體區域		
100、100A、100B	光電半導體晶片		
111	截面積	131	p 型連接墊片
211	n 型連接墊片	1000	光電半導體裝置
1001	生長載體	1002	半導體層序列
1003	溝槽	1003A	底部區域
1003C	側邊區域	1003D	開口
B1、B2	區域		
W	該半導體本體之生長方向		
L _{MAX}	最大側向程度		

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100107657

※申請日：100.3.8 ※IPC 分類：

一、發明名稱：(中文/英文)

H01L 33/36 (2010.01)

光電半導體晶片

OPTOELECTRONIC SEMICONDUCTOR CHIP

二、中文發明摘要：

本發明提出一種光電半導體晶片，包括：

- 半導體本體(1)，其具有 n 型導電區域(12)及 p 型導電區域(13)；以及

- 單一 n 型接點元件(2)，該 n 型導電區域(12)經由該 n 型接點元件(2)電性接觸連接至該 p 型導電區域(13)。

三、英文發明摘要：

An optoelectronic semiconductor chip is specified, comprising

- a semiconductor body (1), having an n-conducting region (12) and a p-conducting region (13), and
- a single n-type contact element (2), via which the n-conducting region (12) can be electrically contact-connected through the p-conducting region (13).

七、申請專利範圍：

1. 一種光電半導體晶片(100)，包括：

半導體本體(1)，其具有 n 型導電區域(12)及 p 型導電區域(13)；以及

單一 n 型接點元件(2)，該 n 型導電區域(12)經由該 n 型接點元件(2)電性接觸連接至該 p 型導電區域(13)。

2. 如申請專利範圍第 1 項所述之光電半導體晶片(100)，其中，該 n 型接點元件(2)於該 p 型導電區域(13)中包括切口(21)。

3. 如申請專利範圍第 1 項或第 2 項所述之光電半導體晶片(100)，其中，該 n 型接點元件(2)，特別是該切口(21)，於側向上至少局部限定該 p 型導電區域(13)。

4. 如申請專利範圍第 1 項至第 3 項中任一項所述之光電半導體晶片(100)，其中，該 n 型接點元件(2)具有由該 n 型導電區域(13)之半導體材料所形成的 n 型連接墊片(211)，其中，該 n 型連接墊片(211)在垂直於該半導體本體(1)之生長方向(W)上延伸。

5. 如申請專利範圍第 1 項至第 4 項中任一項所述之光電半導體晶片(100)，其中，該半導體本體(1)具有主動區(11)，其中，該 n 型接點元件(2)之該 n 型連接墊片(211)相當於該主動區(11)之截面積(111)的至少 1% 以及至多 10%。

6. 如申請專利範圍第 1 項至第 5 項中任一項所述之光電半

導體晶片(100)，其中，該半導體本體(1)具有輻射耦合輸出區域(10)，該輻射耦合輸出區域(10)設置於該 n 型導電區域(12)遠離該 p 型導電區域(13)之側。

7. 如申請專利範圍第 4 項至第 6 項中任一項所述之光電半導體晶片(100)，其中，該 n 型接點元件(2)具有 n 型接點金屬化層(31)，該 n 型接點金屬化層(31)至少局部直接鄰接該 n 型連接墊片(211)。
8. 如申請專利範圍第 6 項或第 7 項所述之光電半導體晶片(100)，其中，該 p 型導電區域(12)具有位於該輻射耦合輸出區域(10)對面的 p 型連接墊片(131)，其中，該 p 型連接墊片(131)係電性傳導連接至 p 型接點金屬化層(32)。
9. 如申請專利範圍第 8 項所述之光電半導體晶片(100)，其中，該 n 型接點金屬化層(31)及該 p 型接點金屬化層(32)係於側向方向上自該半導體本體(1)被引出，且於垂直方向上並未互相重疊。
10. 如申請專利範圍第 8 項或第 9 項所述之光電半導體晶片(100)，其中，於該切口(21)的區域中，絕緣層(7)係設置於該 p 型導電區域(13)與該 n 型接點金屬化層(31)之間。
11. 如申請專利範圍第 1 項至第 10 項中任一項所述之光電半導體晶片(100)，其中，該 p 型導電區域(13)於側向方向上局部受到名義上未摻雜之半導體區域(60)所限定，其中，該名義上未摻雜之半導體區域(60)及該 p

型導電區域(13)係由連續且相連的半導體層所形成。

12. 如申請專利範圍第 1 項至第 11 項中任一項所述之光電半導體晶片(100)，其中，該 n 型接點元件(2)至少局部係由該 p 型導電區域(13)之過度摻雜之 n 型導電半導體材料所形成。

13. 一種光電半導體裝置(1000)，包括：

至少兩個如申請專利範圍第 1 項至第 12 項中任一項所述之光電半導體晶片(100)，其中；

該等光電半導體晶片(100)係以串聯電路方式互相電性接觸連接；

半導體晶片(100)之 n 型導電區域(12)係經由連續的中間金屬化層(33)電性連接至鄰近的半導體晶片(100)之 p 型導電區域(13)；以及

該中間金屬化層(33)係至少局部由半導體晶片(100)之 n 型接點金屬化層(31)及鄰近的半導體晶片(100)之 p 型接點金屬化層(32)所形成。

14. 一種製造光電半導體裝置(1000)的方法，包括以下步驟：

設置生長載體(1001)；

鋪設磊晶生長半導體層序列(1002)至該生長載體(1001)，其中，該半導體層序列(1002)具有 n 型導電區域(12)及 p 型導電區域(13)；

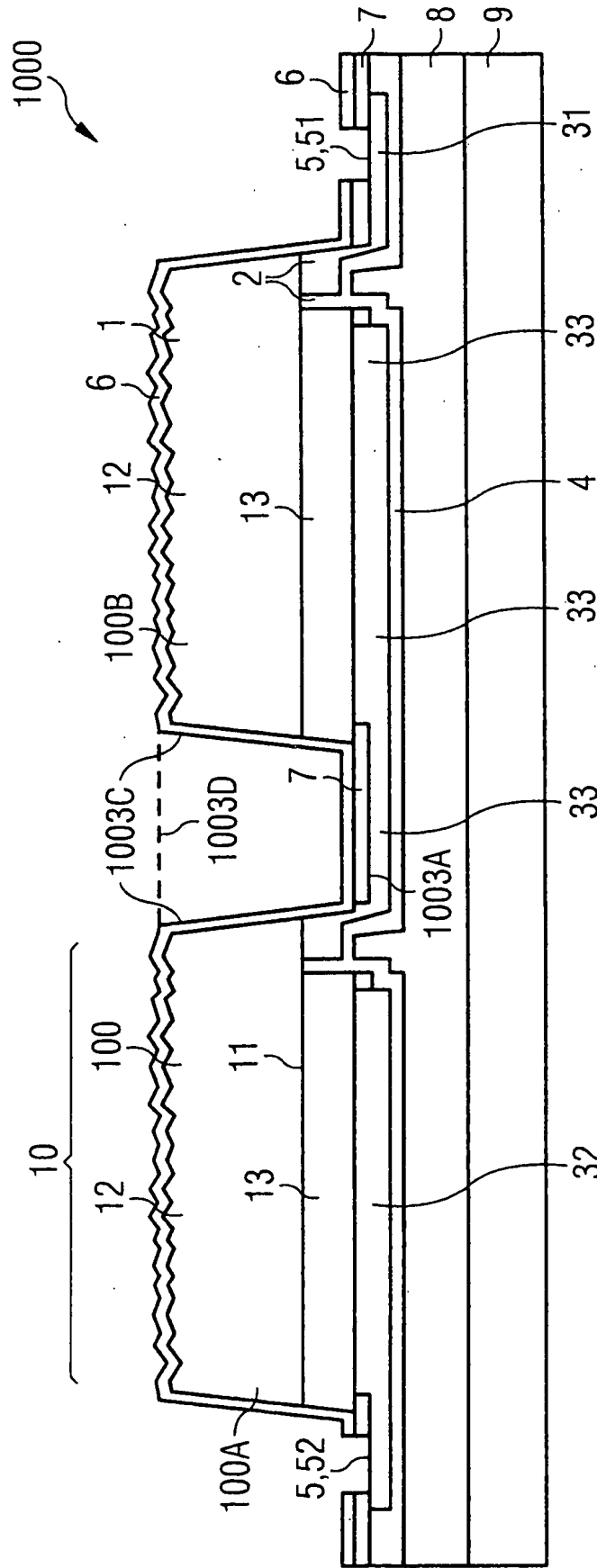
於該半導體層序列(1002)中製造至少兩個 n 型接點元件(2)，其中，該等 n 型接點元件(2)延伸穿過該 p

型導電區域(13)進入該 n 型導電區域(12)；

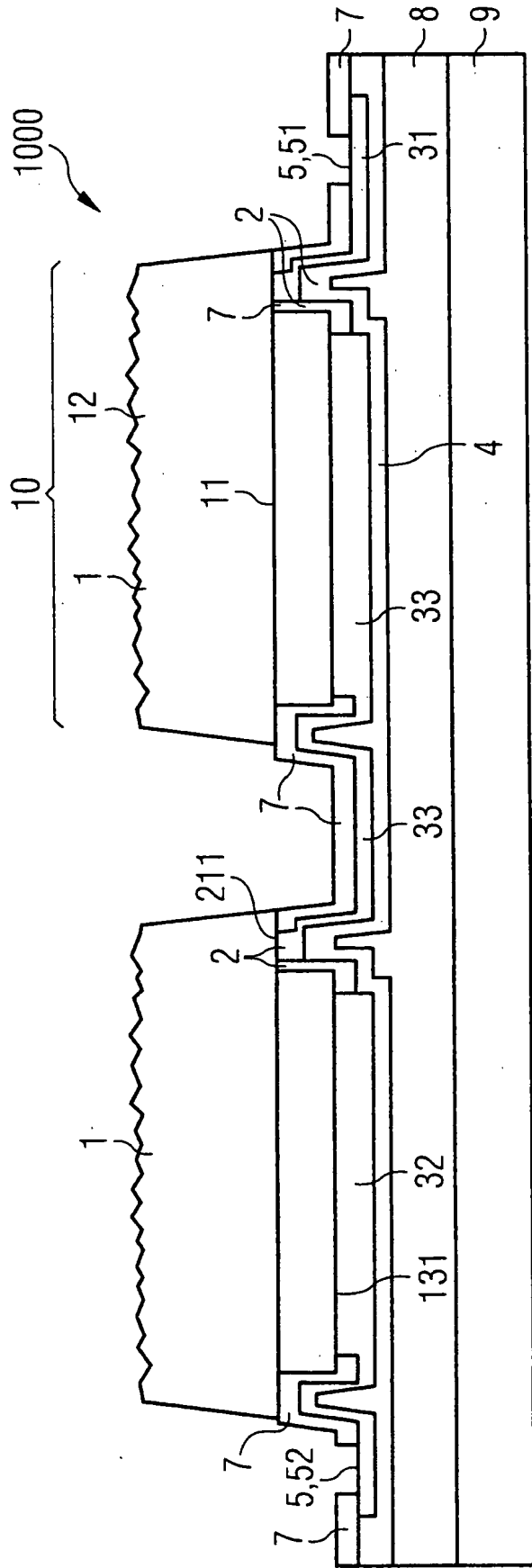
鋪設輔助載體(9)至該半導體層序列(1002)位於該生長載體(1001)對面的區域，並且接著自該半導體層序列(1002)移除該生長載體(1001)；以及

藉由經由在側向方向上相鄰近的 n 型接點元件(2)之間的該 n 型導電區域(12)引進至少一個溝槽(1003)來製造個別的半導體本體(1)，其中，部分該半導體層序列(1002)係於該溝槽(1003)之至少局部區域中被完全移除。

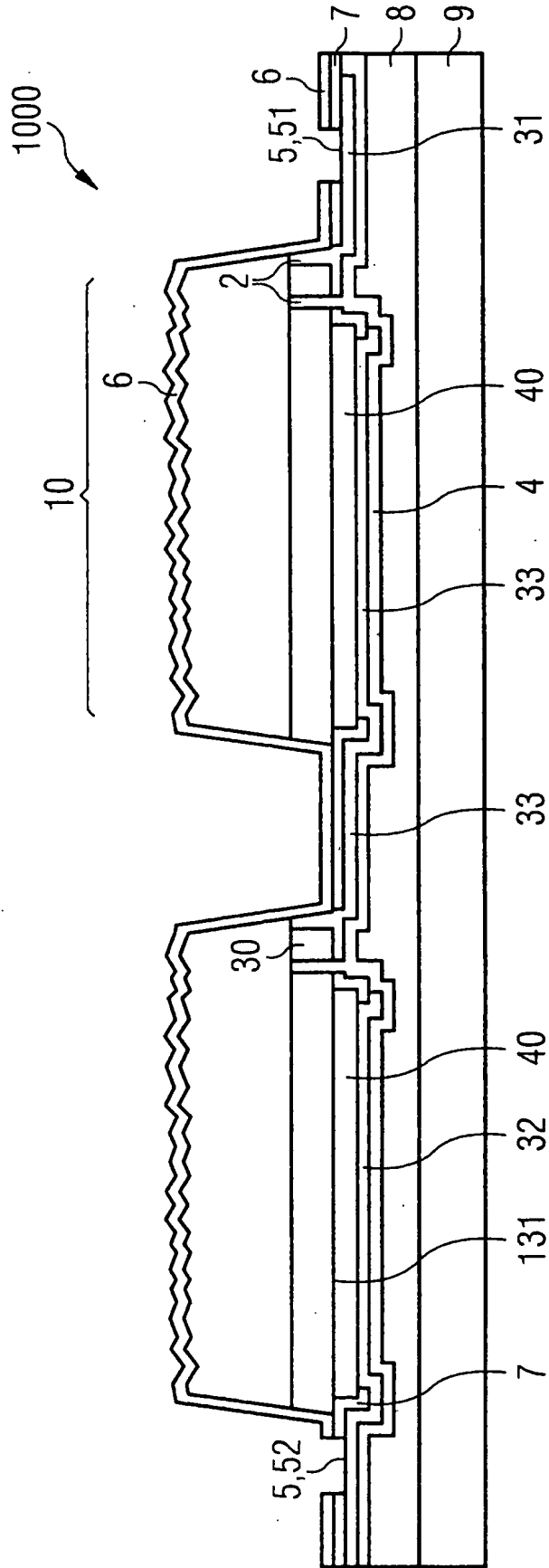
15. 如申請專利範圍第 14 項所述之方法，其中，係製造如申請專利範圍第 13 項所述之光電半導體裝置(1000)。



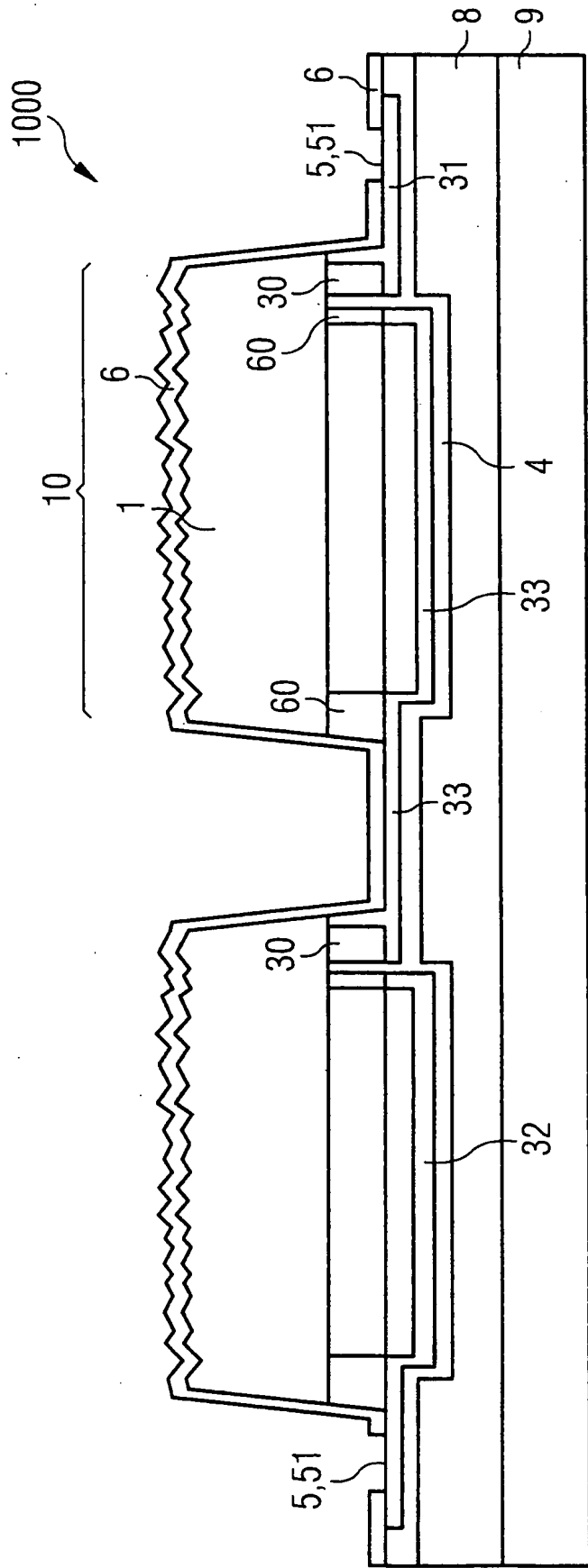
第 2 圖



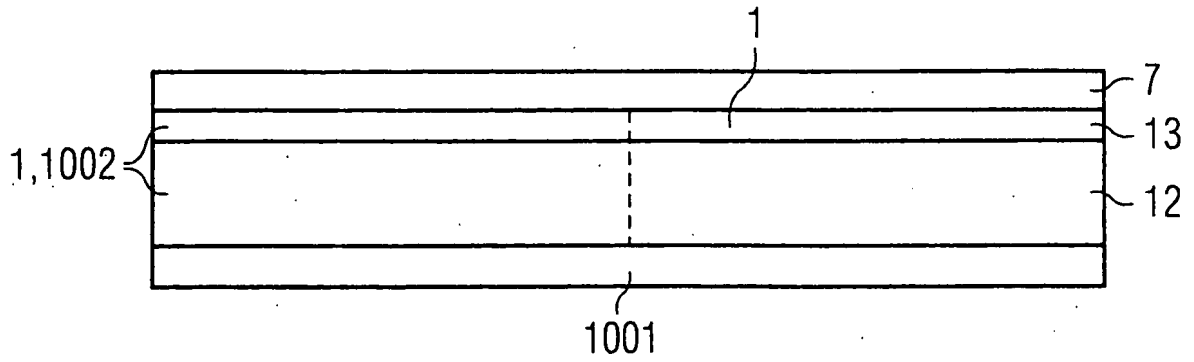
第 3 圖



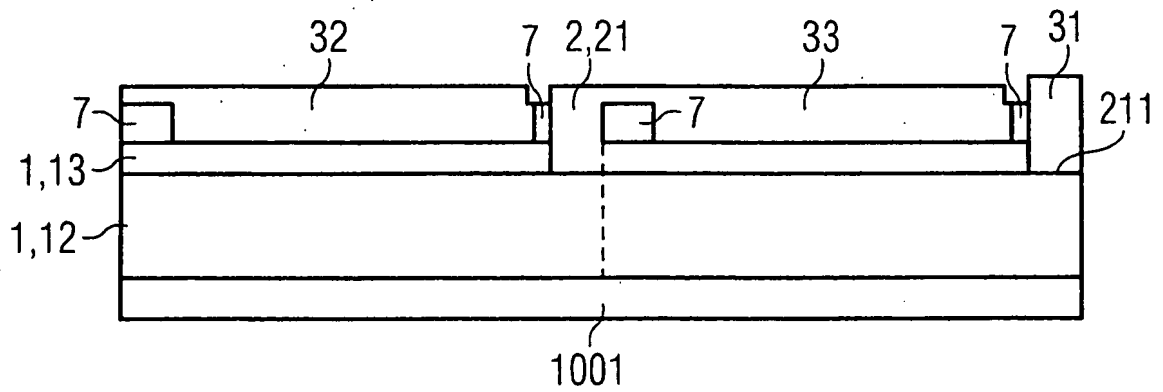
第 4 圖



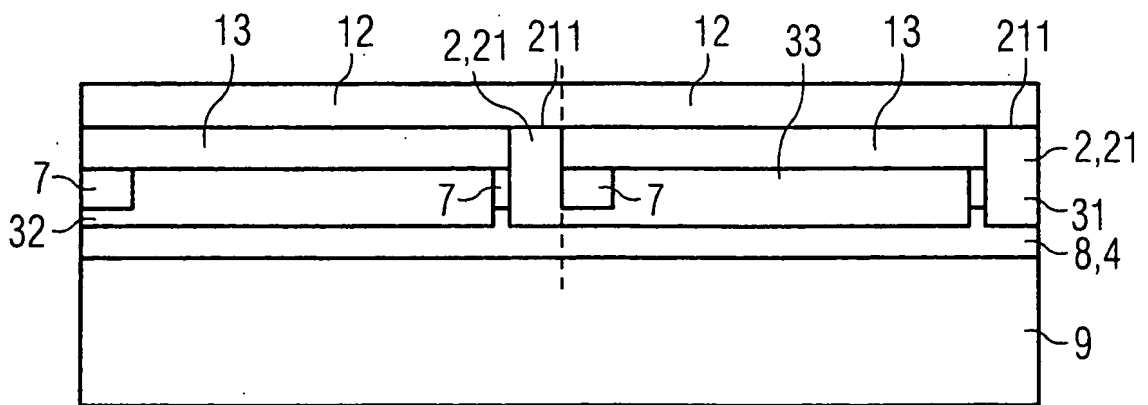
第 5 圖



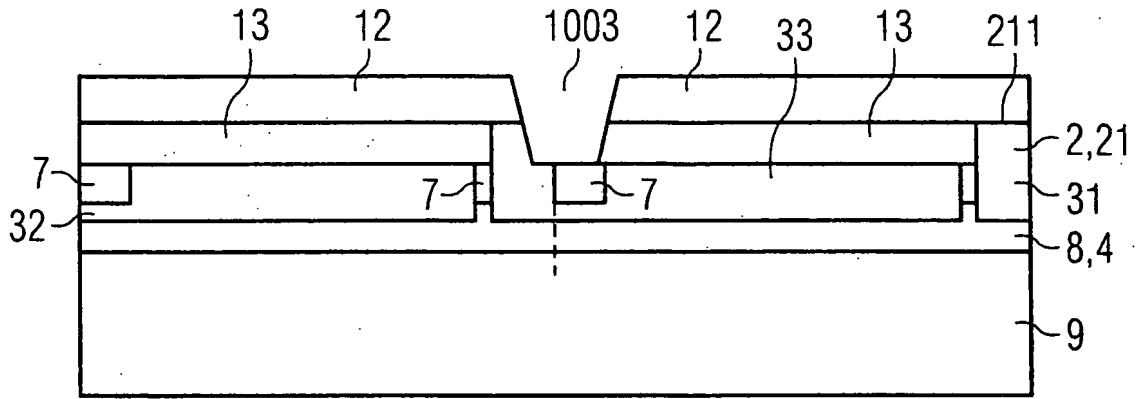
第 6A 圖



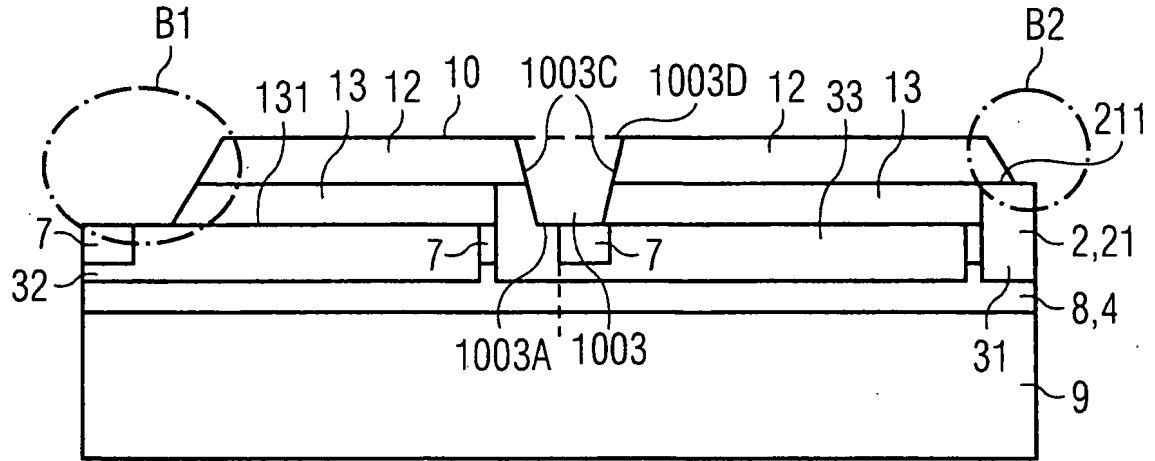
第 6B 圖



第 6C 圖



第 6D 圖



第 6E 圖

四、指定代表圖：

(一)本案指定代表圖為：第 (1A) 圖。

(二)本代表圖之元件符號簡單說明：

1	半導體本體	2	n 型接點元件
4	載體絕緣層	5	電性接點區域
6	鈍化層	7	絕緣層
8	連接層	9	輔助載體
10	輻射耦合輸出區域		
11	主動區	12	n 型導電區域
12A	區域	13	p 型導電區域
21	切口	21A	側邊區域
21B	底部區域	51	n 型接點區域
52	p 型接點區域	100	光電半導體晶片
111	截面積	211	n 型連接墊片
W	該半導體本體之生長方向		

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式