



(12) 发明专利申请

(10) 申请公布号 CN 103841730 A

(43) 申请公布日 2014. 06. 04

(21) 申请号 201410107305. 2

(22) 申请日 2014. 03. 21

(71) 申请人 深圳市梓晶微科技有限公司
地址 518014 广东省深圳市福田区滨河大道
与益田路交界东南皇都广场 A 座 2806

(72) 发明人 张明明 黄彬阳

(74) 专利代理机构 广东前海律师事务所 44323
代理人 黄桂林

(51) Int. Cl.
H05B 37/02 (2006. 01)
H02M 3/156 (2006. 01)

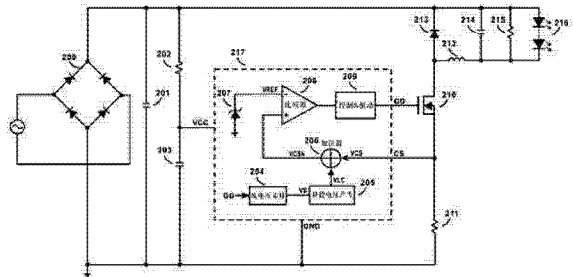
权利要求书1页 说明书5页 附图4页

(54) 发明名称

一种用于 LED 驱动的线电压补偿电路

(57) 摘要

本发明公开了一种用于 LED 驱动的线电压补偿电路,包括一线电压采样单元,用于对 LED 恒流驱动电路的母线电压进行采样;一补偿电压产生单元,用于产生 LED 恒流驱动电路在对应的母线电压所需要的补偿电压值;一电感峰值电流采样电阻,用于对电感的峰值电流进行采样;一加法器单元,用于相加 LED 恒流驱动电路的峰值电流采样电阻的电压值和补偿电压产生单元所产生的补偿电压值;一比较器单元,用于产生一使所述功率开关管关断的关断信号;一控制与驱动单元,用于驱动功率开关管以及对整个 LED 恒流驱动电路进行恒流控制。本发明省掉了传统技术中的线电压补偿电阻,并且提高了系统的抗干扰能力和可靠性。



1. 一种用于 LED 驱动的线电压补偿电路,其特征在于包括:一线电压采样单元,用于对 LED 恒流驱动电路的母线电压进行采样;

一补偿电压产生单元,用于产生 LED 恒流驱动电路在对应的母线电压所需要的补偿电压值;

一电感峰值电流采样电阻,用于对电感的峰值电流进行采样;

一加法器单元,用于相加 LED 恒流驱动电路的峰值电流采样电阻的电压值和补偿电压产生单元所产生的补偿电压值;

一比较器单元,用于将所述加法器单元的输出值与 LED 恒流驱动电路的基准电压信号进行比较,产生一使所述功率开关管关断的关断信号;

一控制与驱动单元,用于对所述比较器单元的输出信号进行逻辑控制,进而驱动功率开关管以及对整个 LED 恒流驱动电路进行恒流控制;

所述线电压采样单元的输出端连接所述补偿电压产生单元的输入端,所述补偿电压产生单元的输出端连接所述加法器单元的一个输入端,所述加法器单元的另一个输入端还与所述峰值电流采样电阻连接,所述加法器单元的输出端与所述比较器单元的输入端连接,所述比较器单元的另一输入端还与 LED 恒流驱动电路的基准电压信号连接,所述比较器单元的输出端与所述控制与驱动单元的输入端连接,所述控制与驱动单元的输出端分别与所述功率开关管的输入端和所述线电压采样单元的输入端连接。

2. 根据权利要求 1 所述的用于 LED 驱动的线电压补偿电路,其特征在于:所述线电压采样单元包括一开关控制逻辑单元,一固定电流源,第一开关,第二开关和一采样电容;所述开关控制逻辑单元的输入端与所述控制与驱动单元的输出端连接;所述开关控制逻辑单元的输出端分别与第一开关和第二开关连接;所述第一开关的一端连接所述固定电流源,其另一端连接所述采样电容;所述第二开关的一端连接所述采样电容,其另一端接地;所述采样电容的一端接地,其另一端还与所述补偿电压产生单元连接。

3. 根据权利要求 1 所述的用于 LED 驱动的线电压补偿电路,其特征在于:所述的线电压采样单元,通过检测功率开关管的导通时间 TON 间接对母线电压进行采样。

4. 根据权利要求 1 所述的用于 LED 驱动的线电压补偿电路,其特征在于:所述补偿电压产生单元包括一运算放大器,第一电阻,第二电阻,一固定电流源,一 NMOS 晶体管,第一电流镜和第二电流镜;所述运算放大器的一个正输入端与所述线电压采样单元的输出端连接,负输入端与所述第一电阻连接,其输出端与所述 NMOS 晶体管的栅极连接;所述第一电阻一端接地,其另一端与所述 NMOS 晶体管的源极连接;所述第一电流镜的一端与所述 NMOS 晶体管的漏极连接,其另一端与所述第二电流镜连接;所述第二电流镜的另一端与所述固定电流源连接;所述第二电阻的一端接地,其另一端与所述固定电流源连接,同时与所述加法器单元的一个输入端连接。

5. 权利要求 1~4 任一项所述的用于 LED 驱动的线电压补偿电路在非隔离的电源系统和隔离的电源系统中应用。

一种用于 LED 驱动的线电压补偿电路

[0001]

技术领域

[0002] 本发明涉及一种线电压补偿电路,尤其涉及一种用于 LED 驱动的线电压补偿电路。

[0003]

背景技术

[0004] LED 驱动电路中广泛的采用峰值电流控制方式来实现恒流输出,但是由于控制芯片存在逻辑延时和功率开关管的关断延时,这些延时会造成峰值电流在不同母线电压下存在不一致的现象,从而导致输出恒流效果变差。

[0005] 传统的解决方法是在控制芯片外部添加线电压补偿电路,通过直接检测母线上的电压来实现输出电流补偿。具体的实现方式是在母线和峰值电流采样引脚之间接一电阻,并在峰值电流采样引脚和采样电阻之间接一电阻。根据不同的母线电压,改变峰值电流采样引脚和采样电阻值之间电阻的电压值,从而改善不同母线电压下峰值电流的一致性问题,从而对输出电流进行补偿。

[0006] 图 1 是使用传统的线电压补偿方式的峰值电流控制的 LED 恒流驱动电路,通常包括:整流桥 D1~D4,输入滤波电容 C1,供电电阻 R1,供电电容 C2,控制芯片 U1,线电压补偿电阻 R2、R3,峰值电流采样电阻 R4,功率开关管 Q1,电感 L1,续流二极管 D5,输出电容 C3,输出电阻 R5 和 LED 负载 LEDs。当功率开关管 Q1 导通时,电感 L1 上的电流开始随时间斜坡上升,同时峰值电流采样电阻 R4 上产生一斜坡电压信号。当控制芯片的峰值电流采样引脚上的电压信号达到控制芯片 U1 内部的基准电压时,并经过控制芯片的内部延时后,功率开关管 Q1 关断。此时电感 L1 上的电流通过续流二极管 D5 继续输出到输出电容 C3 和 LED 负载 LEDs 上。功率开关管 Q1 保持关断直至下一个周期开始。线电压补偿电阻 R2 检测母线电压的高低,当母线电压越高时,流过线电压补偿电阻 R2 上的电流越大,则在线电压补偿电阻 R3 上的压降越大,从而使功率开关管 Q1 提前关断,从而实现线电压补偿的目的。

[0007] 传统的线电压补偿技术需要在控制芯片 U1 外部添加补偿电路。这样做的缺点是增加了整个电路架构的成本和应用调试的复杂性,系统上至少要增加两个电阻;同时也增加了系统的功耗,从而降低系统效率;另外这种传统的补偿技术对输出电流补偿的效果也很有限,补偿电阻 R3 上的电压很容易受到干扰。在讲究成本和效率并追求小体积的小功率 LED 驱动电源设计中,这种传统的线电压补偿技术越来越具有局限性。

[0008]

发明内容

[0009] 针对传统线电压补偿技术的局限性,本发明公开一种用于 LED 驱动的线电压补偿电路。本发明通过检测功率开关管的导通时间来间接采样母线上的电压,这省掉了传统技

术中的线电压补偿电阻,简化了外部电路的系统设计,提高了系统的效率和降低了系统的成本,更重要的是通过集成线电压补偿技术,大大的提高了系统的抗干扰能力和可靠性。

[0010] 本发明的目的通过下述技术方案实现:一种用于 LED 驱动的线电压补偿电路,包括:一线电压采样单元,用于对 LED 恒流驱动电路的母线电压进行采样;一补偿电压产生单元,用于产生 LED 恒流驱动电路在对应的母线电压所需要的补偿电压值;一电感峰值电流采样电阻,用于对电感的峰值电流进行采样;一加法器单元,用于相加 LED 恒流驱动电路的峰值电流采样电阻的电压值和补偿电压产生单元所产生的补偿电压值;一比较器单元,用于将所述加法器单元的输出值与 LED 恒流驱动电路的基准电压信号进行比较,产生一使所述功率开关管关断的关断信号;一控制与驱动单元,用于对所述比较器单元的输出信号进行逻辑控制,进而驱动功率开关管以及对整个 LED 恒流驱动电路进行恒流控制。

[0011] 更进一步地,所述线电压采样单元的输出端连接所述补偿电压产生单元的输入端,所述补偿电压产生单元的输出端连接所述加法器单元的一个输入端,所述加法器单元的另一个输入端还与所述峰值电流采样电阻连接,所述加法器单元的输出端与所述比较器单元的输入端连接,所述比较器单元的另一输入端还与 LED 恒流驱动电路的基准电压信号连接,所述比较器单元的输出端与所述控制与驱动单元的输入端连接,所述控制与驱动单元的输出端分别与所述功率开关管的输入端和所述线电压采样单元的输入端连接。

[0012] 更进一步地,所述线电压采样单元包括一开关控制逻辑单元,一固定电流源,第一开关,第二开关和一采样电容;所述开关控制逻辑单元的输入端与所述控制与驱动单元的输出端连接;所述开关控制逻辑单元的输出端分别与第一开关和第二开关连接;所述第一开关的一端连接所述固定电流源,其另一端连接所述采样电容;所述第二开关的一端连接所述采样电容,其另一端接地;所述采样电容的一端接地,其另一端还与所述补偿电压产生单元连接。

[0013] 进一步优选的,所述的线电压采样单元,通过检测功率开关管的导通时间 TON 间接对母线电压进行采样;

更进一步地,所述补偿电压产生单元包括一运算放大器,第一电阻,第二电阻,一固定电流源,一 NMOS 晶体管,第一电流镜和第二电流镜;所述运算放大器的一个正输入端与所述线电压采样单元的输出端连接,负输入端与所述第一电阻连接,其输出端与所述 NMOS 晶体管的栅极连接;所述第一电阻一端接地,其另一端与所述 NMOS 晶体管的源极连接;所述第一电流镜的一端与所述 NMOS 晶体管的漏极连接,其另一端与所述第二电流镜连接;所述第二电流镜的另一端与所述固定电流源连接;所述第二电阻的一端接地,其另一端与所述固定电流源连接,同时与所述加法器单元的一个输入端连接。

[0014] 所述用于 LED 驱动的线电压补偿电路既可以用于非隔离的电源系统中,如降压,升压,升降压等拓扑;也可以用于隔离的电源系统中,如正激,反激等拓扑。

[0015] 本发明与现有技术相比具有的优点和效果为:

本发明所述线电压采样电路根据功率开关管的导通时间 TON 来间接采样母线电压的变化,将 TON 转换成一对应电压 VS 后输出到线电压补偿电路,线电压补偿电路根据 VS 产生一补偿电压,然后将所述补偿电压与峰值电流采样电阻上的电压相加后送往比较器与以参考电压进行比较,从而确定关断时间。本发明通过检测功率开关管的导通时间来间接采样母线上的电压,这省掉了传统技术中的线电压补偿电阻,简化了外部电路的系统设计,提高

了系统的效率和降低了系统的成本,更重要的是通过集成线电压补偿技术,大大的提高了系统的抗干扰能力和可靠性。

[0016]

附图说明

[0017] 图 1 为传统使用传统线电压补偿电路的 LED 驱动电路;

图 2 为不带线电压补偿电路的 LED 恒流驱动电路的电感电流波形图;

图 3 为本发明所述用于 LED 驱动的线电压补偿电路的一种实施电路图;

图 4 为采用本发明所述线电压补偿电路的 LED 驱动电路电感电流波形图;

图 5 为本发明所述线电压补偿电路的线电压采样单元的一个具体实施例;

图 6 为本发明所述线电压补偿电路的补偿电压产生单元的一个具体实施例。

[0018]

具体实施方式

[0019] 下面结合实施例及附图对本发明作进一步详细的描述,但本发明的实施方式不限于此。

[0020] 为了解决传统的线电压补偿技术效率低、正本高、体积大、抗干扰能力差等问题,本发明提供了一种集成线电压补偿电路,所述补偿电路通过检测功率开关管的导通时间来间接采样母线上的电压,这省掉了传统技术中的线电压补偿电阻,简化了外部电路的系统设计,提高了系统的效率和降低了系统的成本,大大的提高了系统的抗干扰能力和可靠性。

[0021] 由于控制芯片内部的逻辑延时和功率开关管的关断延时的原因,对于相同的 LED 恒流驱动基准电压 VREF,峰值电流 IPK 与母线电压的关系如下:

$$I_{PK} = \frac{V_{REF}}{RCS} + \frac{(V_{DC} - V_{LED}) \times t_d}{L_m}$$

其中,RCS 为峰值电流采样电阻值;Lm 为电感量;t_d 为控制芯片内部的延时。由于控制芯片内部的延时基本不变,则峰值电感电流 IPK 在不同的母线电压下的大小会不一样。从

上面公式可以看到,母线电压越高时,峰值电感电流 IPK 的上升斜率 $\frac{V_{DC} - V_{LED}}{L_m}$ 越大,则峰值

电感电流在 t_d 时间内产生的过冲量越大。

[0022] 图 2 所示为不带线电压补偿电路的 LED 恒流驱动电路在高低母线电压下所对应的电感电流波形图。可知,母线电压高时所对应的峰值电感电流会大于母线电压低时所对应的峰值电感电流。集成线电压补偿电路的作用是在控制芯片内部产生一个随母线电压增大而增大的补偿电压 VLC,使得峰值电感电流 IPK 在母线电压变化时能趋于不变,以达到线电压补偿的目的。

[0023] 由于线电压补偿电路集成于控制芯片内部,并没有直接采样母线电压。本发明根据功率开关管的导通时间 TON 来间接采样母线电压的变化。功率开关管的导通时间 TON 与母线电压 VDC 的关系如下:

$$T_{ON} = \frac{IPK \times Lm}{VDC - VLED} = \frac{k}{VDC - VLED}$$

从上面的公式可以看到,功率开关管的导通时间 TON 随着母线电压 VDC 的增大而减少,并有如上的关系。本发明的原理是利用功率开关管导通时间 TON,采样一个随着母线电压增大而减小的采样电压 VS,之后 VS 经过补偿电压产生单元产生一个随母线电压增大而增大的补偿电压 VLC;补偿电压 VLC 与峰值电流采样电压 VCS 进行相加,产生一个新的峰值电流采样电压 VCSN。因为 VCSN 的关断阈值固定为 VREF,则母线电压越高时 VCS 的关断阈值越小,使得峰值电感电流 IPK 在经过控制芯片的内部延时后趋于不变,从而达到了线电压补偿的目的。

[0024] 图 3 是本发明所述用于 LED 驱动的线电压补偿电路的一种实施电路图,包括:整流桥 200,输入滤波电容 201,供电电阻 202,供电电容 203,功率开关管 210,峰值电流采样电阻 211,电感 212,续流二极管 213,输出电容 214,输出电阻 215,LED 负载 216 和控制芯片 217。所述控制芯片 217 的线电压补偿电路包括:线电压采样单元 204,补偿电压产生单元 205,加法器单元 206,基准电压单元 207,比较器单元 208 和控制与驱动单元 209。

[0025] 当所述功率开关管 210 导通时,所述电感 212 的电流开始随时间斜坡上升,此时所述的峰值电流采样电阻 211 上的电压 VCS 也随时间斜坡上升。所述控制芯片 217 的 CS 引脚与所述峰值电流采样电阻 211 连接,同时与所述加法器单元的输入端连接。在所述功率开关管 210 的导通期间,所述线电压采样单元 204 采样母线上的电压,并把采样到的电压 VS 送到所述补偿电压产生单元 205 的输入端。此时所述补偿电压产生单元 205 产生一个线电压补偿电压 VLC,并把该线电压补偿电压 VLC 送至所述加法器单元 206 的另一个输入端。峰值电流采样电压 VCS 经过与所述线电压补偿电压 VLC 相加之后,输出一个新的峰值电流采样电压 VCSN,并送到所述比较器单元 208 与所述基准电压单元 207 所产生的基准电压 VREF 进行比较。当所述加法器单元 206 的输出信号 VCSN 超过所述基准电压单元 207 的基准电压 VREF 后,所述比较器单元 208 输出关断信号,并通过所述控制与驱动单元 209 来关断所述功率开关管 210。

[0026] 图 4 为采用本发明所述线电压补偿电路的 LED 驱动电路在高低母线电压时电感电流波形图。从图中可知,当母线电压为高压时,由于线电压补偿电路的作用,所述电感 212 的峰值电流达到 IREF4 时,所述比较器单元 208 输出关断信号,经过芯片内部延时 td 后,所述功率开关管 210 关断,此时所述电感 212 的峰值电流达到 IREF。当母线电压为低压时,所述电感 212 的峰值电流到达 IREF3 时,所述比较器单元 208 输出关断信号,经过芯片内部延时 td 后,所述功率开关管 210 关断,此时所述电感 212 的峰值电流达到 IREF。因此所述电感 212 的峰值电流在母线电压为高、低压时能趋于一致,从而达到了线电压补偿的目的。

[0027] 图 5 为本发明所述线电压补偿电路的线电压采样单元的一个具体实施例。所述线电压采样单元 204 由开关控制逻辑单元 300,固定电流源 301,第一开关 302,第二开关 303 和采样电容 304 组成。当所述功率开关管 210 导通时,所述第一开关 302 闭合,所述第二开关 303 断开;此时所述固定电流源 301 对所述采样电容 304 进行充电并产生母线电压的采样电压 VS;所述采样电压 VS 输出到所述补偿电压产生单元。当所述功率开关管 210 关断时,所述第一开关 303 断开,所述第二开关 303 闭合;此时所述采样电容 304 通过所述第二开关 303 对地放电至零。

[0028] 图6为本发明所述线电压补偿电路的补偿电压产生单元的一个具体实施例。所述补偿电压产生单元205由运算放大器400,第一电阻401,NMOS晶体管402,第一电流镜403,固定电流源404,第二电流镜405和第二电阻406组成。采样电压 V_S 经过所述运算放大器400,所述NMOS晶体管402和所述第一电阻401运算放大后,产生一个与 V_S 成比例的电流。所述电流经过所述第一电流镜403和所述第二电流镜405的比例放大,并被所述固定电流源404相减后,输出到所述第二电阻406上。从而产生母线电压的补偿电压 V_{LC} 。

[0029] 以上实施例仅是本发明的特定实施方式,而非对本发明的限制,凡本领域的技术人员依据本发明的构思通过逻辑分析、推理或者有限的实验来对本发明做出了一些调整和改变而得到的技术方案,例如将具体实施例中的非隔离应用电路改为隔离应用电路,仍为本发明的要义所在,皆应在本发明的范围之内。

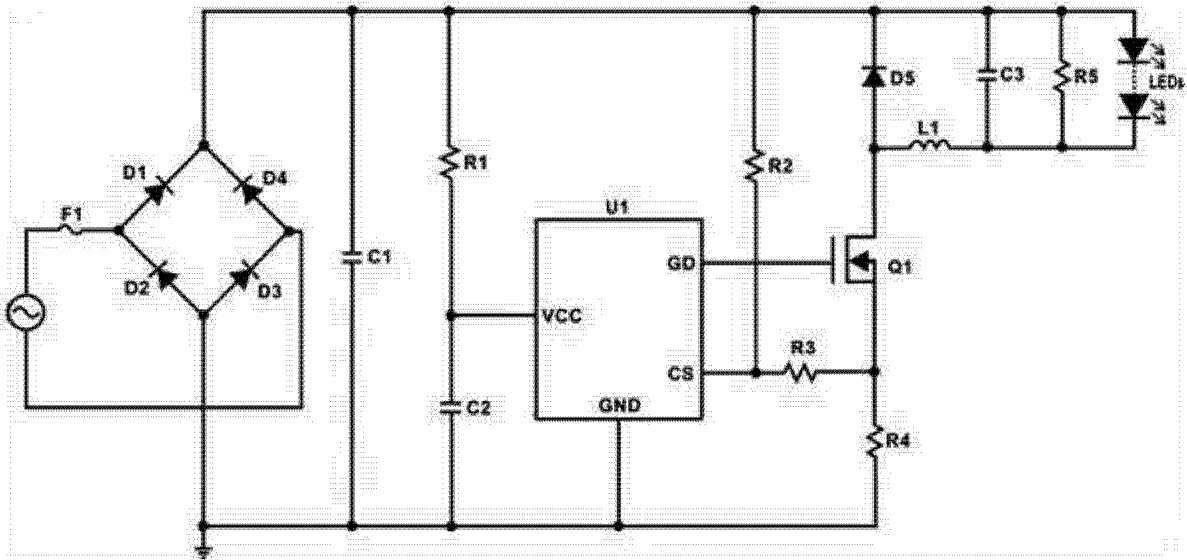


图 1

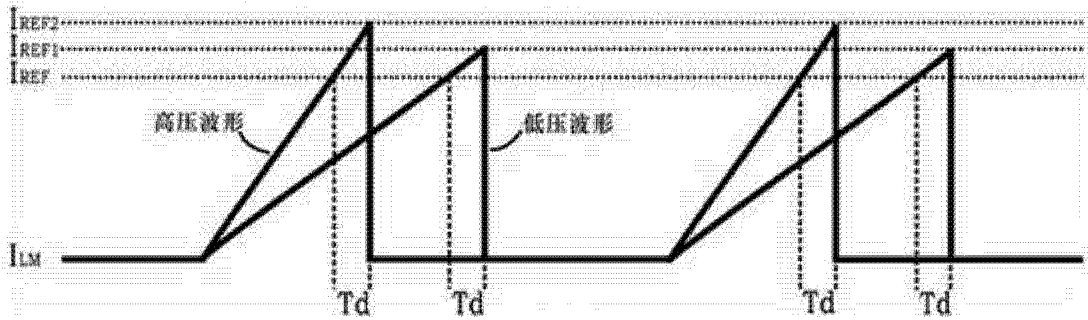


图 2

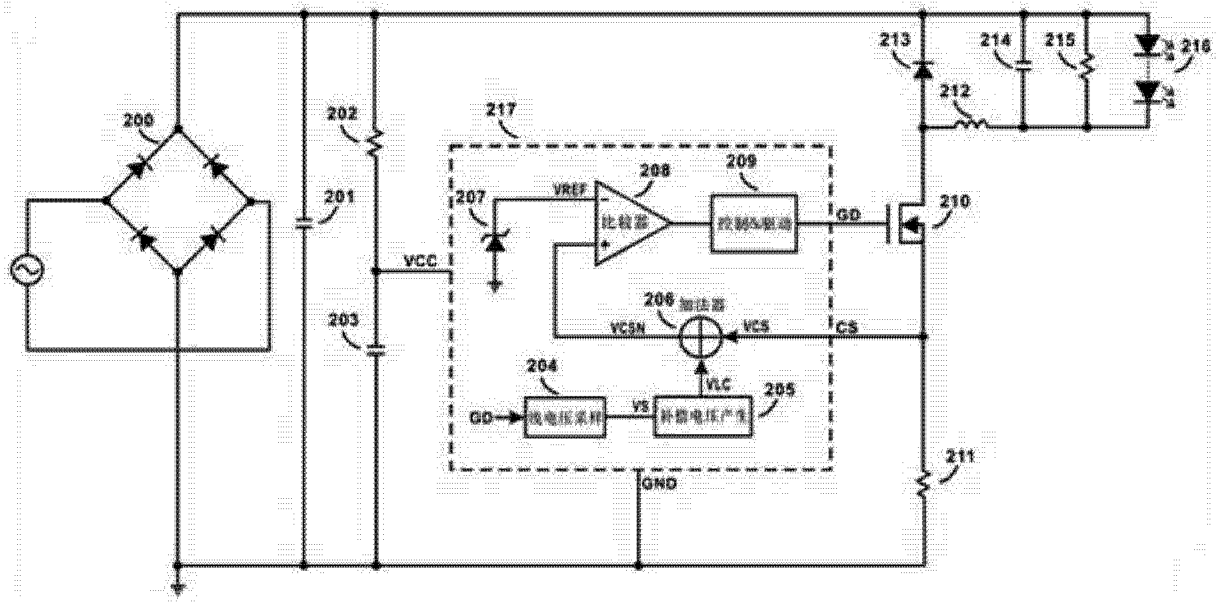


图 3

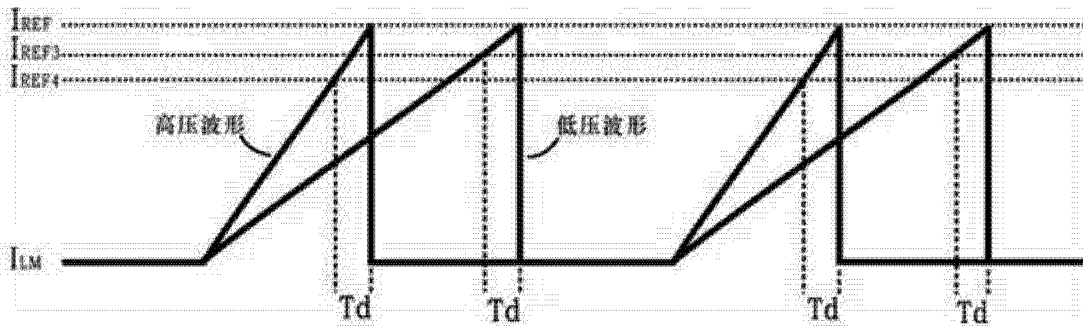


图 4

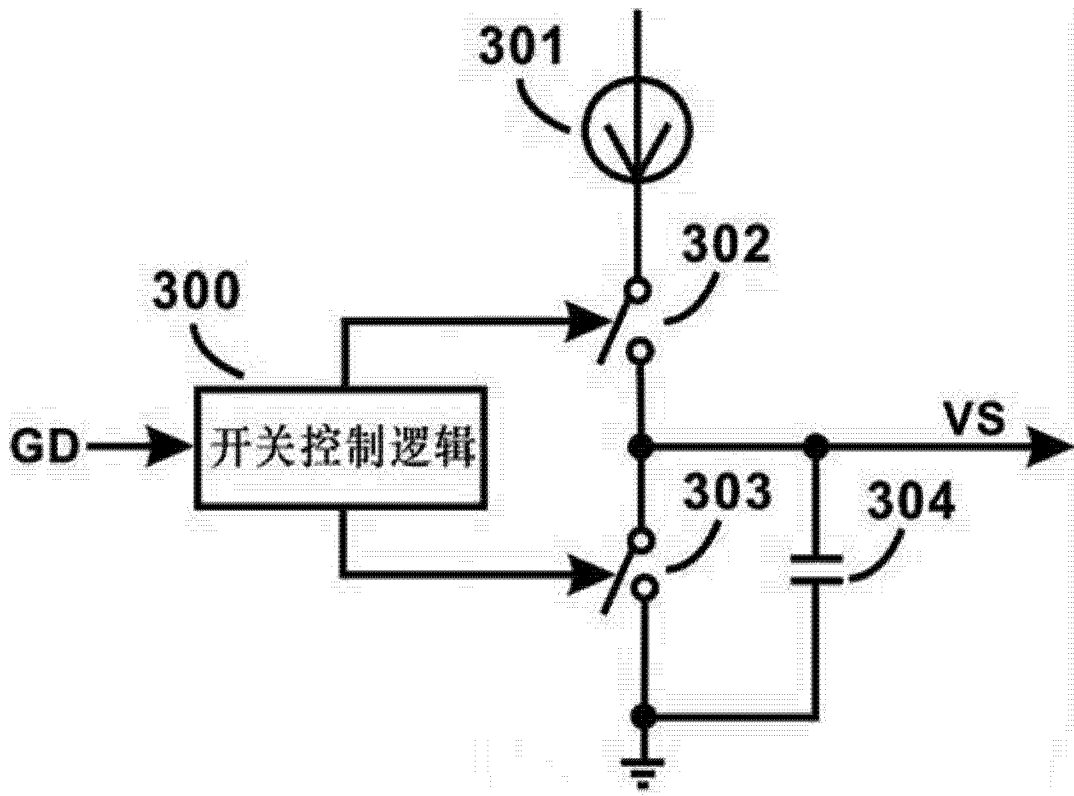


图 5

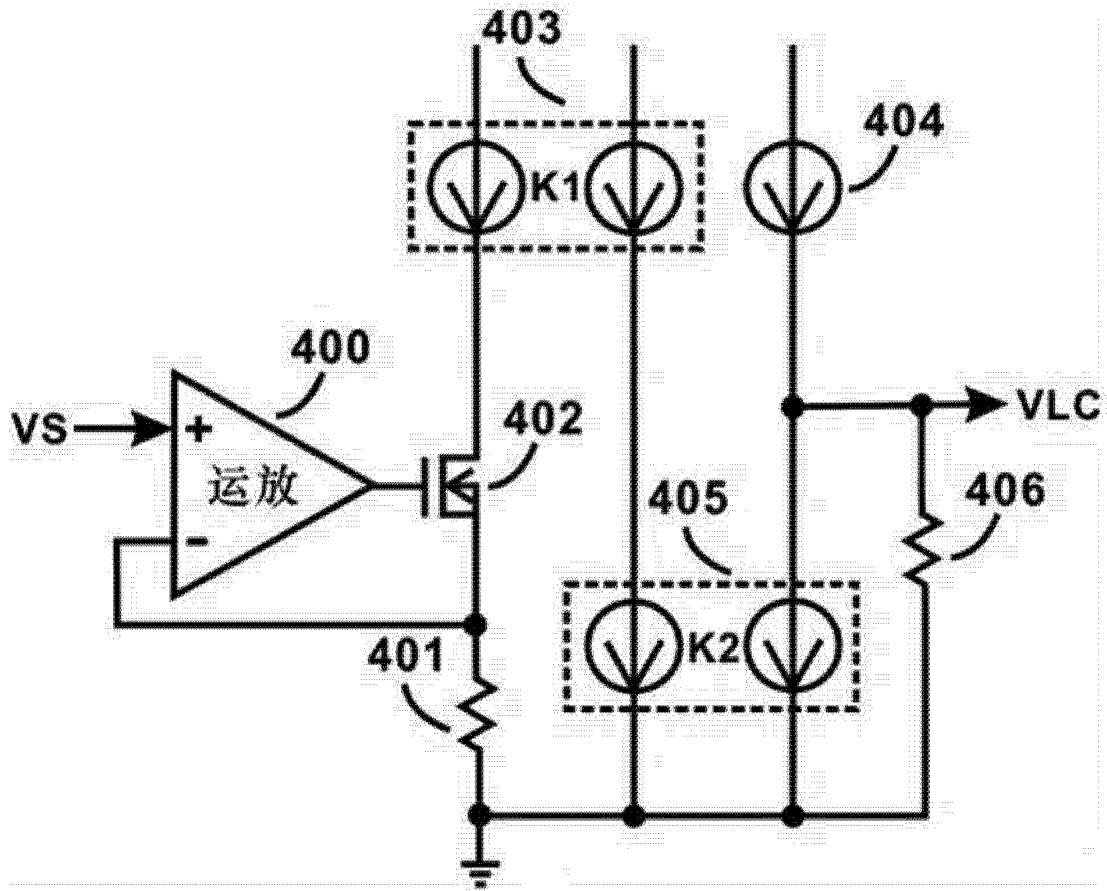


图 6