

【發明申請專利範圍】

【第1項】 一種電子裝置，包含：

一電子組件，包含一電路板、一處理器、一記憶體及一匯流排，該處理器、該記憶體及該匯流排皆疊設於該電路板，該匯流排介於該處理器與該記憶體之間，並銜接該處理器與該記憶體；

一散熱元件，疊設於該處理器；

一電磁屏蔽罩，罩覆於該記憶體；以及

一電磁屏蔽棚，該電磁屏蔽棚之一側連接該電磁屏蔽罩，該電磁屏蔽棚之另一側連接於該散熱元件，且該電磁屏蔽棚遮蓋該匯流排。

【第2項】 如申請專利範圍第 1 項所述之電子裝置，其中該電磁屏蔽棚之一側一體成型地連接於該電磁屏蔽罩，該電磁屏蔽棚之另一側可拆卸地裝設於該散熱元件。

【第3項】 如申請專利範圍第 2 項所述之電子裝置，其中該電磁屏蔽棚包含二夾持片，該二夾持片之一側一體成型地連接於該電磁屏蔽罩，該二夾持片之另一側夾住該散熱元件。

【第4項】 如申請專利範圍第 3 項所述之電子裝置，其中該二夾持片在該電路板之投影不相重疊。

【第5項】 如申請專利範圍第 3 項所述之電子裝置，其中每一該夾持片包含依序相連的一第一彈片段、一第二彈片段及一第三彈片段，該第一彈片段連接於該電磁屏蔽罩，該第二彈片段與該第一彈片段不平行，且該第三彈片段與該第二彈片段不平行，以令該第二彈片段與該第三彈片段之交接處形成一抵壓側緣。

【第6項】 如申請專利範圍第 1 項所述之電子裝置，其中該電磁屏蔽棚之相異兩側分別可拆卸地裝設於該電磁屏蔽罩與該散熱元件。

【第7項】 如申請專利範圍第 6 項所述之電子裝置，其中該電磁屏蔽棚包含二夾持片，每一該夾持片具有一插接槽及相對的一第一側及一第二側，該插接槽介於該第一側與該第二側之間，並自該夾持片之邊緣向內延伸，該二夾持片之該二插接槽對插，以令該二夾持片彼此交叉，且該二夾持片之該二第一側夾設於該電磁屏蔽罩，以及該二夾持片之該第二側夾設於該散熱元件。

【第8項】 如申請專利範圍第 7 項所述之電子裝置，其中每一該夾持片於該插接槽之相對兩側各具有多個第一定位彈片及多個第二定位彈片，其中一該夾持片之該些第一定位彈片與該些第二定位彈片分別抵靠於另一該夾持片之相對兩側。

【第9項】 如申請專利範圍第 1 項所述之電子裝置，其中該電磁屏蔽罩包含一覆蓋板及多個側板，該些側板分別連接於該覆蓋板之相異側，以令該覆蓋板與該些側板罩覆住該記憶體，該覆蓋板具有一插接槽，該電磁屏蔽棚包含一插接片及二夾持片，該插接片插設於該插接槽，該二夾持片連接於該插接片之一側，並夾設於該散熱元件。

【第10項】 如申請專利範圍第 9 項所述之電子裝置，其中該覆蓋板於背向該電路板之一側具有至少一第一抵壓凸塊，該插接片遠離該二夾持片之一側具有至少一彈片及位於該至少一彈片之一第二抵壓凸塊，該至少一第一抵壓凸塊抵頂該插接片，該至少一彈片之該第二抵壓凸塊抵頂該覆蓋板靠近該電路板之一側，以定位該電磁屏蔽棚於該覆蓋板。

【第11項】 如申請專利範圍第 1 項所述之電子裝置，其中該電磁屏蔽棚之一側一體成型地連接於該散熱元件，該電磁屏蔽棚之另一側可拆卸地裝設於該電磁屏蔽罩。

【第12項】 如申請專利範圍第 1 項所述之電子裝置，其中該電磁屏蔽棚電性連接該電路板之一接地電路。

【第13項】 一種電磁遮蔽裝置，用以遮蔽一記憶體及一匯流排，該電磁遮蔽裝置包含：

一電磁屏蔽罩，用以罩覆於該記憶體；以及

一電磁屏蔽棚，該電磁屏蔽棚連接該電磁屏蔽罩，且該電磁屏蔽棚用以遮蓋該匯流排。

【第14項】 如申請專利範圍第 13 項所述之電磁遮蔽裝置，其中該電磁屏蔽棚包含二夾持片，該二夾持片之一側一體成型地連接於該電磁屏蔽罩，該二夾持片之另一側用以夾住一散熱元件。

【第15項】 如申請專利範圍第 14 項所述之電磁遮蔽裝置，其中該二夾持片在該電路板之投影不相重疊。

【第16項】 如申請專利範圍第 14 項所述之電磁遮蔽裝置，其中每一該夾持片包含依序相連的一第一彈片段、一第二彈片段及一第三彈片段，該第一彈片段連接於該電磁屏蔽罩，該第二彈片段與該第一彈片段不平行，且該第三彈片段與該第二彈片段不平行，以令該第二彈片段與該第三彈片段之交接處形成一抵壓側緣。

【第17項】 如申請專利範圍第 13 項所述之電磁遮蔽裝置，其中該電磁屏蔽棚包含二夾持片，每一該夾持片具有一插接槽及相對的一第一側及

【發明圖式】

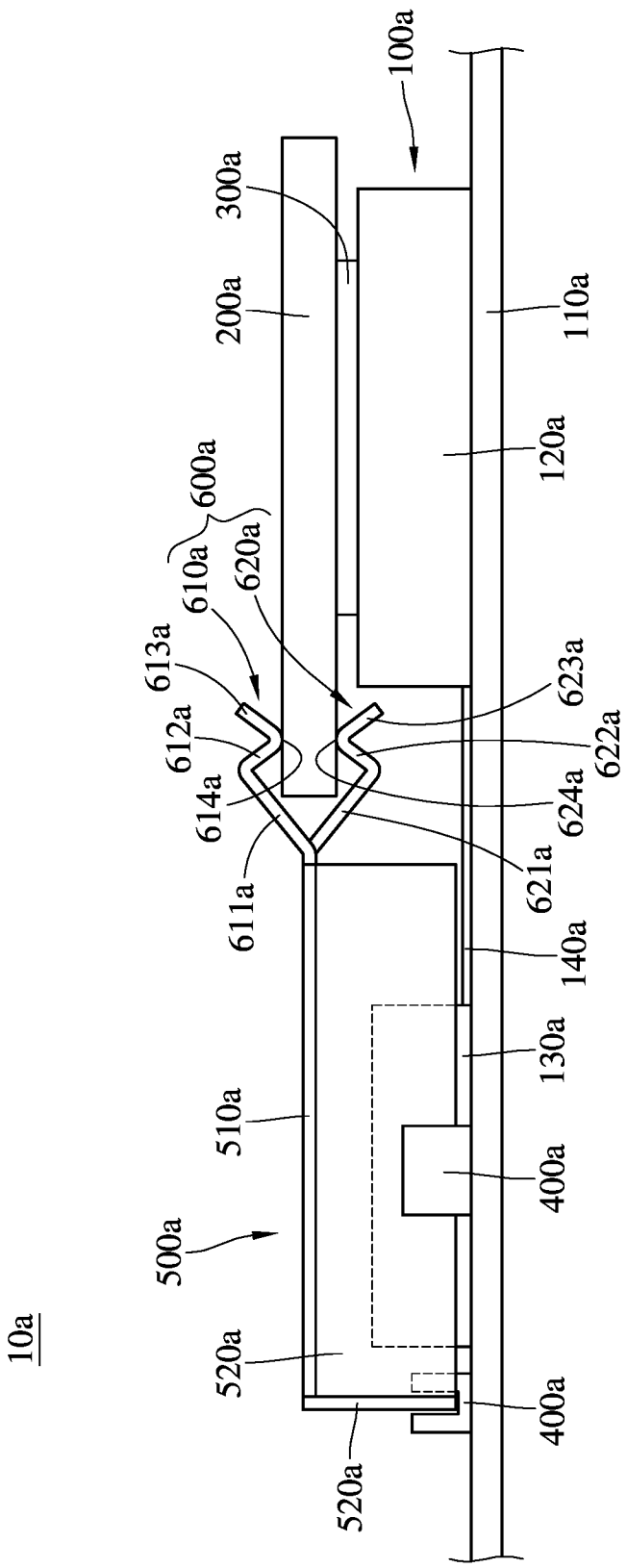


圖 1

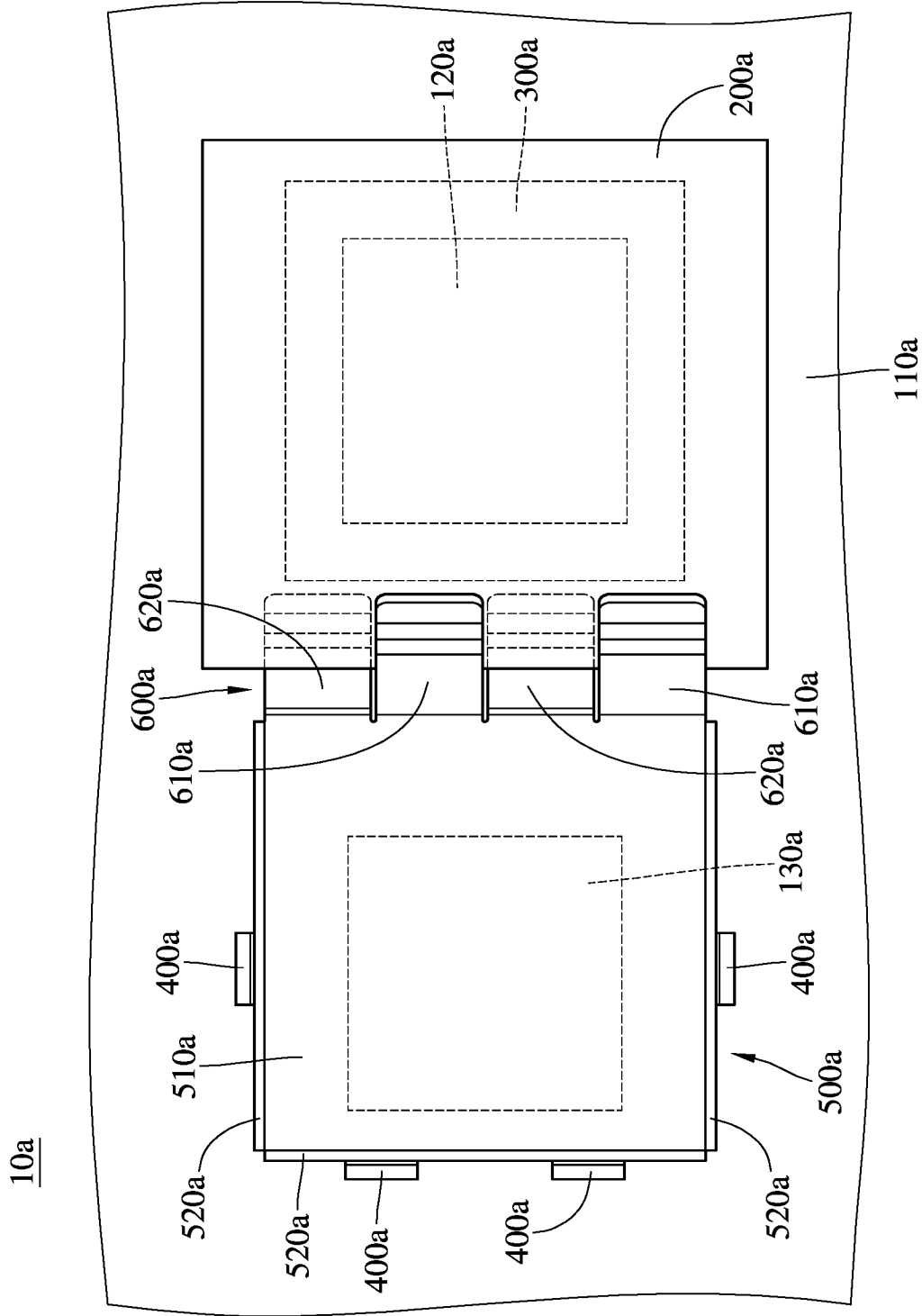


圖 2

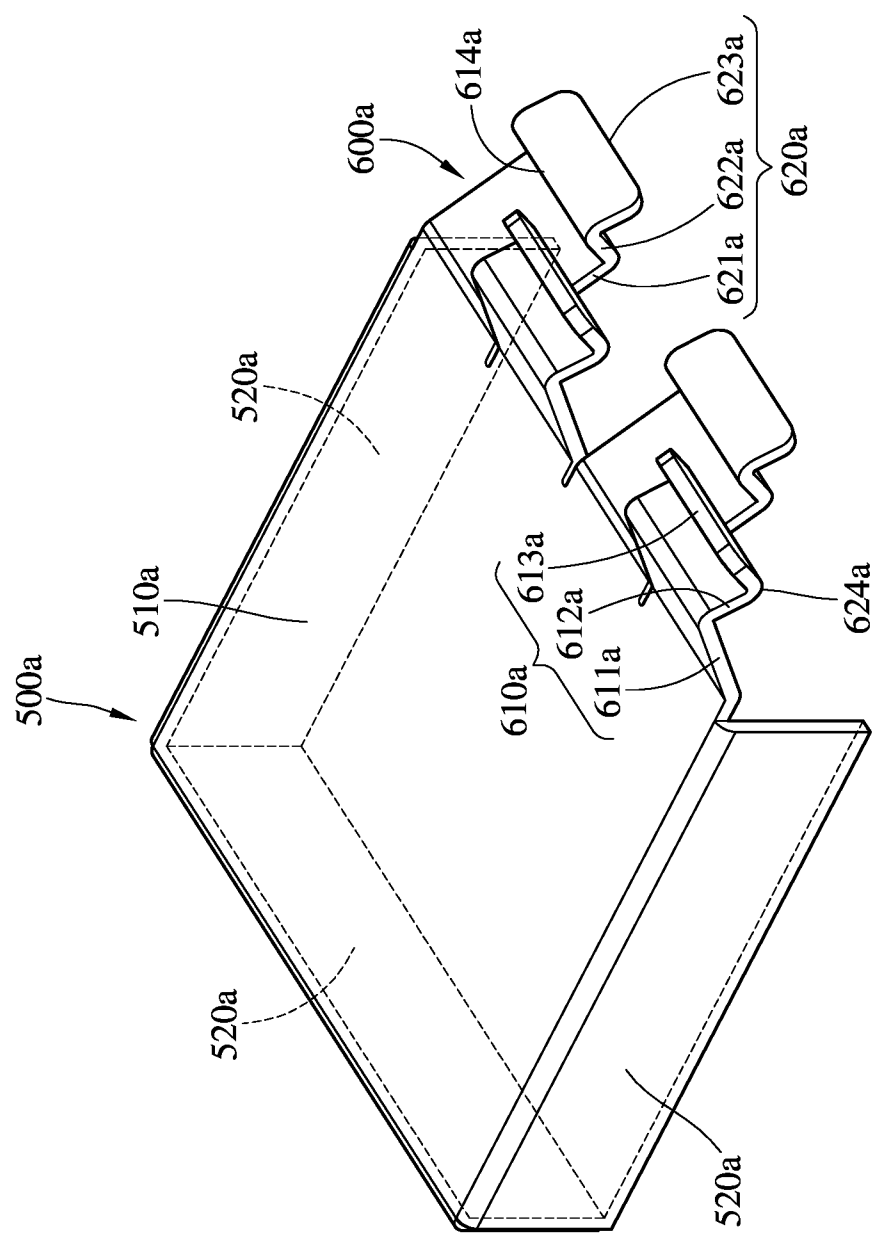


圖 3

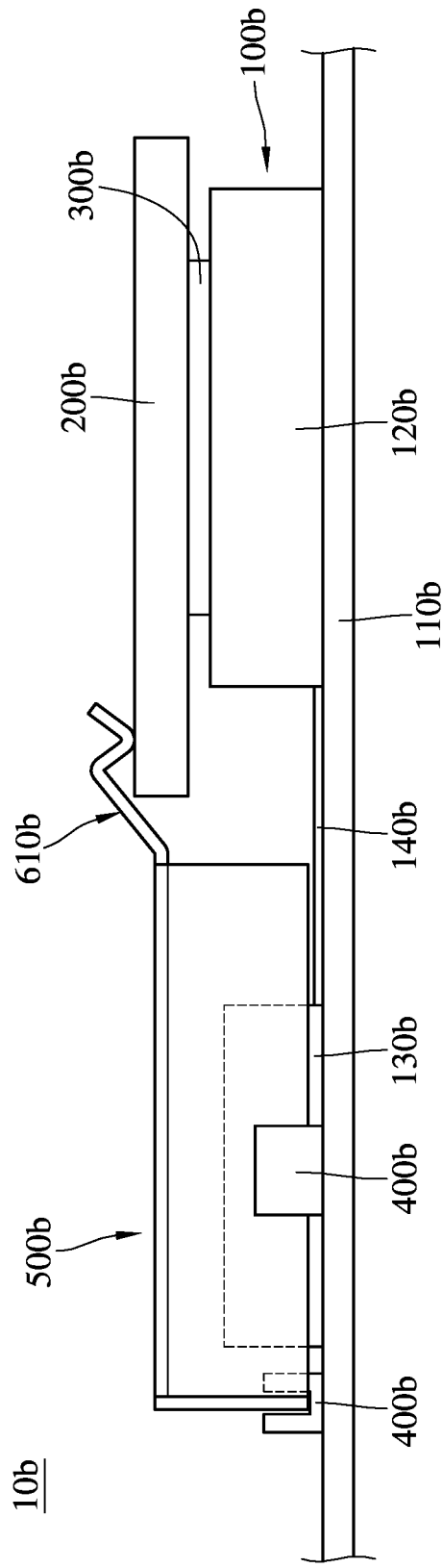


圖 4

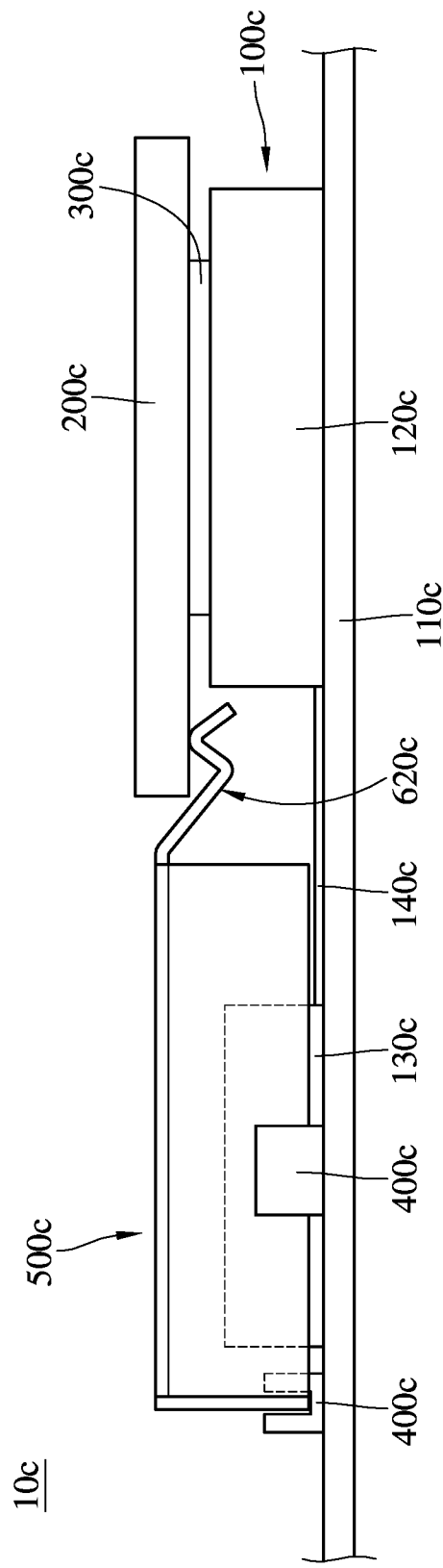


圖 5

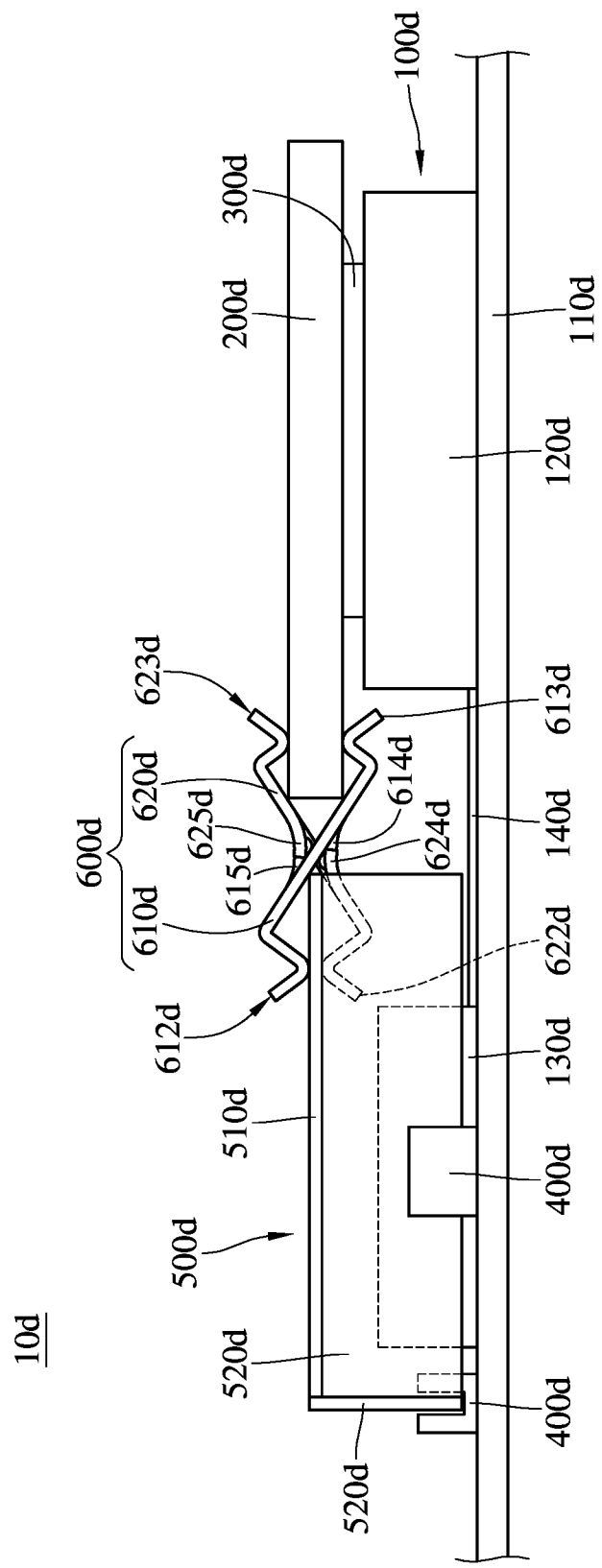


圖 6

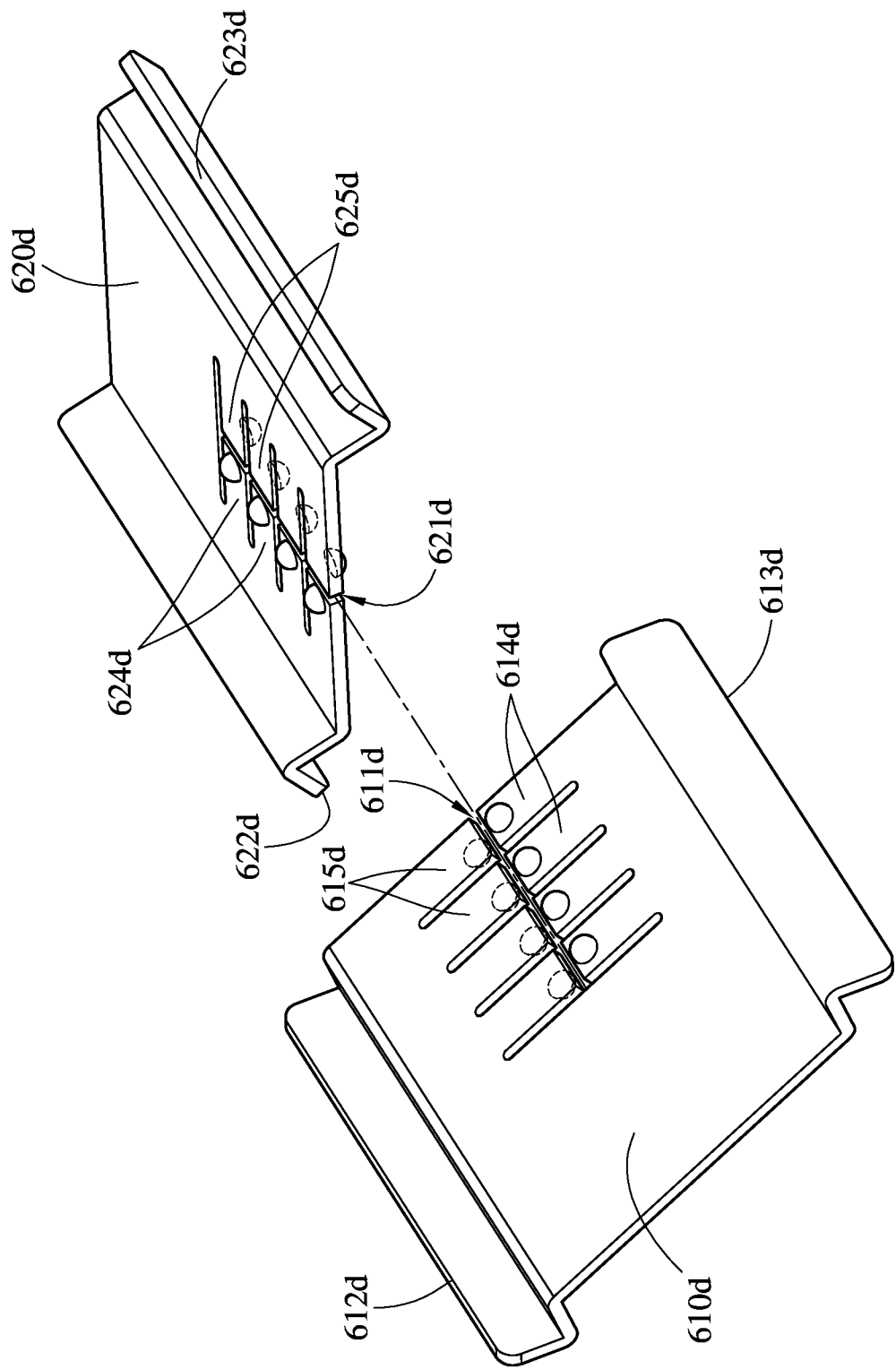


圖 7

10e

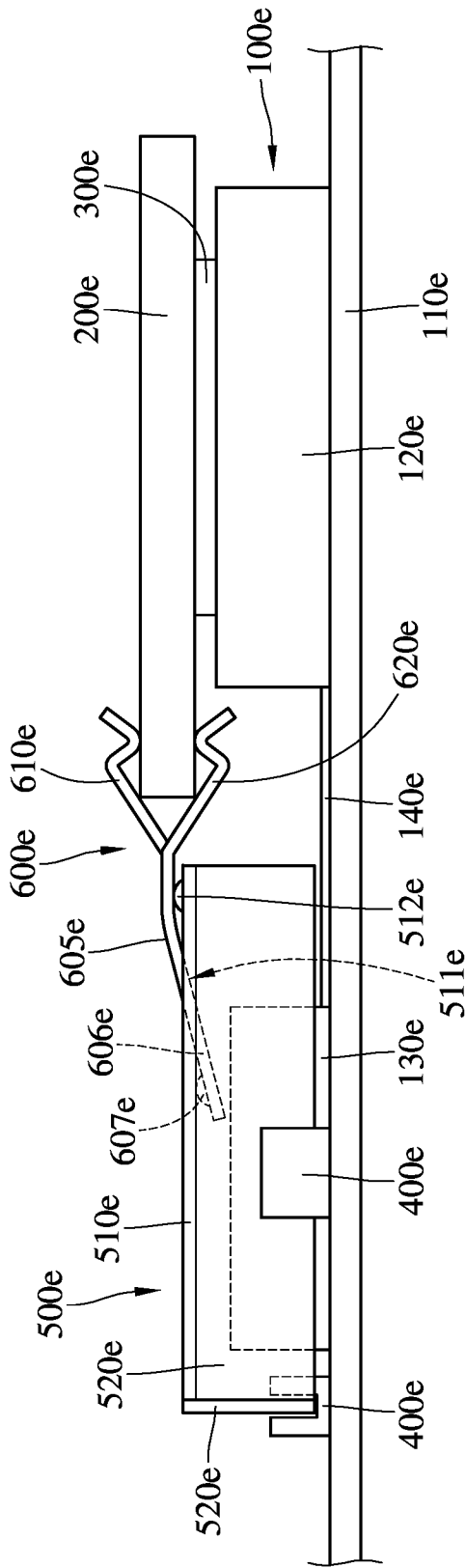


圖 8

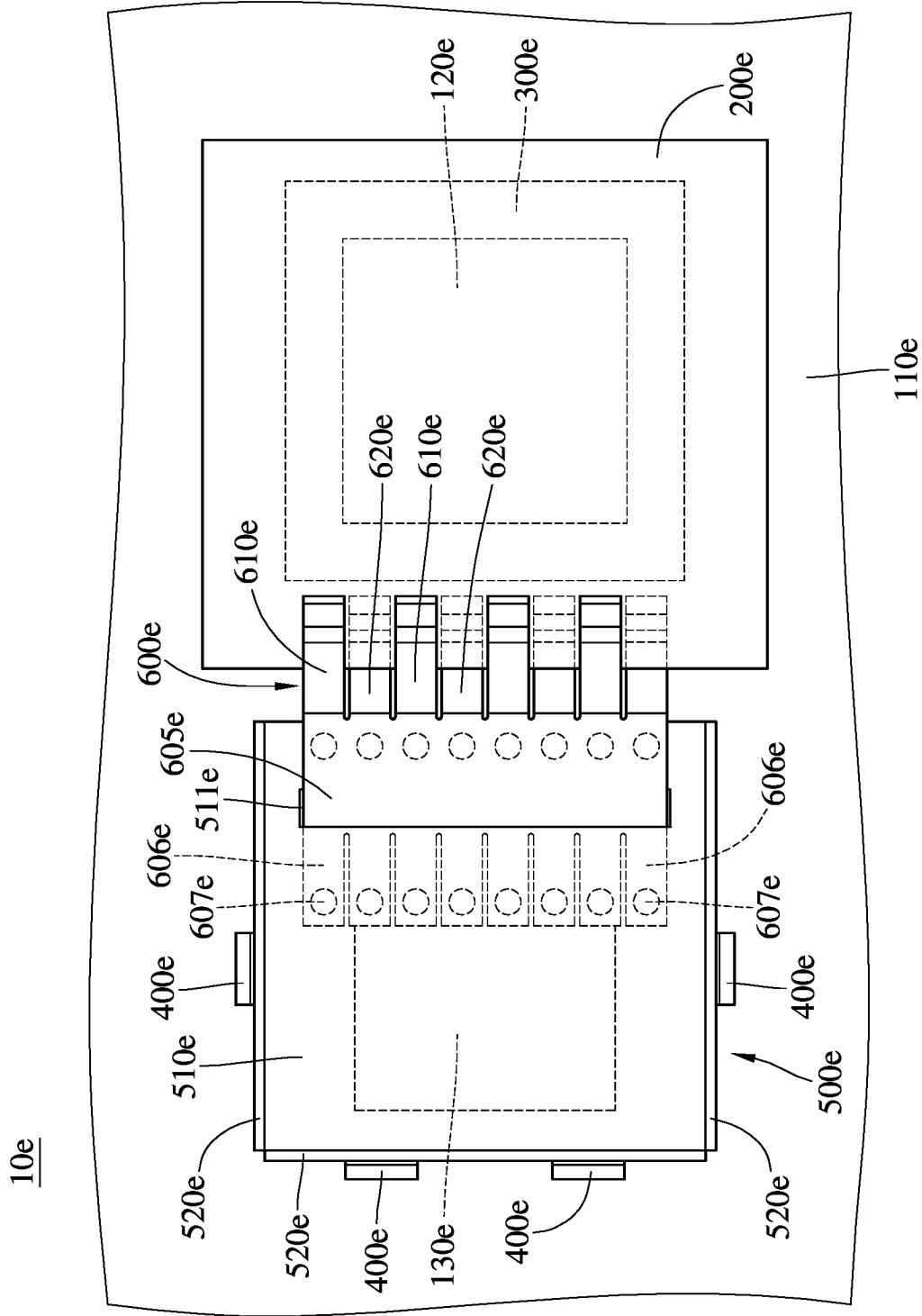


圖 9

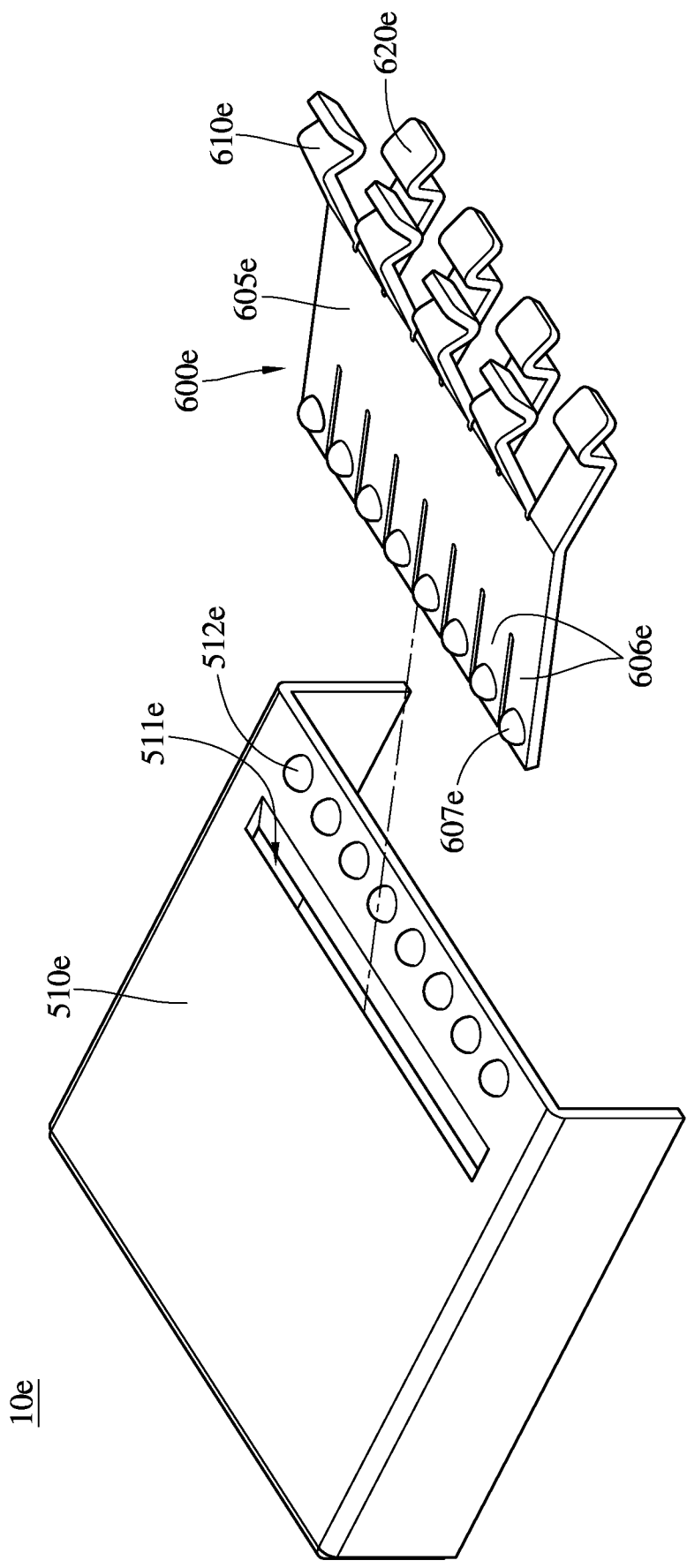


圖 10

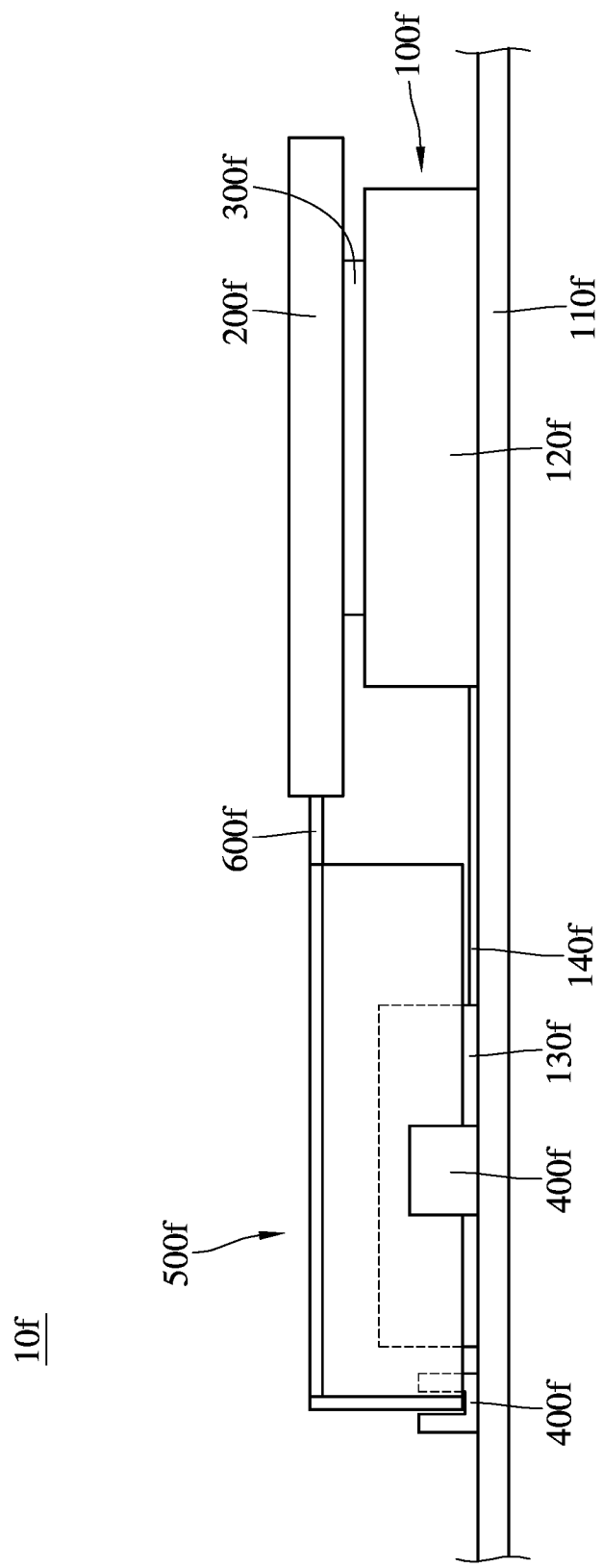


圖 11

【發明說明書】

【中文發明名稱】 電子裝置及電磁遮蔽裝置

【英文發明名稱】 ELECTRONIC DEVICE AND ELECTROMAGNETIC SHIELD
DEVICE

【技術領域】

【0001】 本發明係關於一種電子裝置及電磁遮蔽裝置，特別是一種具電磁屏蔽功能的電子裝置及電磁遮蔽裝置。

【先前技術】

【0002】 近年來在影音通訊產業蓬勃發展下，無論數位檔案容量的大小或數位資訊流量的需求皆飛躍性地成長，更佳的傳輸品質與即時性成為業界開發各式電子裝置時追求的目標之一，這些需求不斷推動著訊號高速傳輸相關技術之發展。為提升訊號傳輸的速度及縮短使用者的等待時間，除改變訊號編碼方式外，降低訊號位準(Signal level)或提供全雙工的傳輸模式亦為改良的手段，為此，對於傳輸過程中訊號衰減與失真以及電磁干擾的容許標準將更為嚴苛，因此，在各裝置之間伴演著溝通橋樑的連接器，其訊號傳輸的品質與速度皆受到相當地重視。

【0003】 然而，於高速傳輸訊號的同時，將伴隨產生高頻且高能量之電磁訊號。這些電磁訊號會導致電子裝置周邊的無線裝置(如無線鍵盤、滑鼠、802.11b/g/n 與藍牙等)操作延遲、斷線等傳輸品質下降的問題。因此，如何改善訊號傳輸所衍伸之電磁干擾(Electromagnetic Interference, EMI)及低電磁相容性(Electromagnetic Compatibility, EMC)的問題也變得越來越重要。

【發明內容】

【0004】 本發明在於提供一種電子裝置及電磁遮蔽裝置，藉以改善訊號傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)及低電磁相容(Electromagnetic Compatibility，EMC)的問題。

【0005】 本發明之一實施例所揭露之電子裝置，包含一電子組件、一散熱元件、一電磁屏蔽罩及一電磁屏蔽棚。電子組件包含一電路板、一處理器、一記憶體及一匯流排。處理器、記憶體及匯流排皆疊設於電路板。匯流排介於處理器與記憶體之間，並銜接處理器與記憶體。散熱元件疊設於處理器。電磁屏蔽罩罩覆於記憶體。電磁屏蔽棚之一側連接電磁屏蔽罩。電磁屏蔽棚之另一側連接於散熱元件，且電磁屏蔽棚遮蓋匯流排。

【0006】 本發明之一實施例所揭露之電磁遮蔽裝置，用以遮蔽一記憶體及一匯流排。電磁遮蔽裝置包含一電磁屏蔽罩及一電磁屏蔽棚。電磁屏蔽罩用以罩覆於記憶體。電磁屏蔽棚連接電磁屏蔽罩，且電磁屏蔽棚用以遮蓋匯流排。

【0007】 根據上述實施例之電子裝置及電磁遮蔽裝置，除了透過電磁屏蔽罩來遮蓋記憶體之外，更讓電磁屏蔽棚搭接於電磁屏蔽罩與散熱元件，以透過電磁屏蔽棚遮蓋高速傳輸的匯流排。如此一來，將可降低匯流排之訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子裝置的影響，進而提高電磁相容性(Electromagnetic Compatibility，EMC)。

【0008】 再者，電磁屏蔽棚搭接於電磁屏蔽罩與散熱元件除了達到

上述之改善電磁干擾的效果外，更可藉由電磁屏蔽棚與電磁屏蔽罩的導熱特性來分攤散熱元件的散熱負擔。

【0009】 以上關於本發明內容的說明及以下實施方式的說明係用以示範與解釋本發明的原理，並且提供本發明的專利申請範圍更進一步的解釋。

【圖式簡單說明】

【0010】

圖 1 為根據本發明第一實施例所述之電子裝置的側視示意圖。

圖 2 為圖 1 之電子裝置的俯視示意圖。

圖 3 為圖 1 之電磁屏蔽罩與電磁屏蔽棚的立體示意圖。

圖 4 為根據本發明第二實施例所述之電子裝置的側視示意圖。

圖 5 為根據本發明第三實施例所述之電子裝置的側視示意圖。

圖 6 為根據本發明第四實施例所述之電子裝置的側視示意圖。

圖 7 為圖 6 之電磁屏蔽棚的分解示意圖。

圖 8 為根據本發明第五實施例所述之電子裝置的側視示意圖。

圖 9 為圖 8 之俯視示意圖。

圖 10 為圖 8 之電磁屏蔽罩與電磁屏蔽棚的分解示意圖。

圖 11 為根據本發明第六實施例所述之電子裝置的側視示意圖。

【實施方式】

【0011】 請參閱圖 1 至圖 3。圖 1 為根據本發明第一實施例所述之電子裝置的側視示意圖。圖 2 為圖 1 之電子裝置的俯視示意圖。圖 3 為圖 1 之電磁屏蔽罩與電磁屏蔽棚的立體示意圖。

【0012】 本實施例之電子裝置 10a，包含一電子組件 100a、一散熱元件 200a、一導熱膠 300a、多個屏蔽夾 400a、一電磁屏蔽罩 500a、一電磁屏蔽棚 600a。

【0013】 電子組件 100a 例如為顯示卡或主機板。以下將以主機板為例，電子組件 100a 包含一電路板 110a、一處理器 120a、一記憶體 130a 及一匯流排 140a。處理器 120a、記憶體 130a 及匯流排 140a 皆疊設於電路板 110a。處理器 120a 例如為主機板上的圖形處理器 120（Graphics Processing Unit，GPU）。記憶體 130a 例如為主機板上的視訊隨機存取記憶體（Video Random Access Memory，VRAM）並位於處理器 120a 旁。匯流排 140a 介於處理器 120a 與記憶體 130a 之間，並銜接處理器 120a 與記憶體 130a，以令資料從處理器 120a 傳遞至記憶體 130，或是從記憶體 130a 傳遞至處理器 120a。匯流排 140a 可以是 I/O 匯流排、PCIe 匯流排、記憶體匯流排（Memory Bus）、前端匯流排（Front Side Bus）、系統匯流排（BusSpeed）等，但不限於此。

【0014】 散熱元件 200a 例如為陶瓷散熱片，並透過導熱膠 300a 疊設於處理器 120a，以對處理器 120a 進行散熱。

【0015】 這些屏蔽夾 400a 例如透過表面黏著技術疊設於電路板 110a，且這些屏蔽夾 400a 位於記憶體 130a 之周圍，並與電路板 110a 之至少一接地電路電性接觸。

【0016】 電磁屏蔽罩 500a 例如由導電材質製成，如金、銀、銅、鐵等。電磁屏蔽罩 500a 包含一覆蓋板 510a 及多個側板 520a。這些側板 520a 分別連接於覆蓋板 510 之相異側，且這些側板 520a 分別組裝

於這些屏蔽夾 400a，以令電磁屏蔽罩 500a 透過屏蔽夾 400a 接地，並罩覆於記憶體 130a。

【0017】 電磁屏蔽棚 600a 例如由導電材質製成，如金、銀、銅、鐵等。電磁屏蔽棚 600a 之一側一體成型地連接於電磁屏蔽罩 500a，以及電磁屏蔽棚 600a 之另一側可拆卸地裝設於散熱元件 200a。詳細來說，電磁屏蔽棚 600a 包含多個第一夾持片 610a 及多個第二夾持片 620a。這些第一夾持片 610a 與這些第二夾持片 620a 交錯排列。第一夾持片 610a 經彎折加工而包含依序相連的一第一彈片段 611a、一第二彈片段 612a 及一第三彈片段 613a。這些第一夾持片 610a 之這些第一彈片段 611a 一體成型地連接於覆蓋板 510a。第二彈片段 612a 與第一彈片段 611a 不平行，且第三彈片段 613a 與第二彈片段 612a 不平行，以令第二彈片段 612a 與第三彈片段 613a 之交接處形成一抵壓側緣 614a。同理，第二夾持片 620a 經彎折加工而包含依序相連的一第一彈片段 621a、一第二彈片段 622a 及一第三彈片段 623a。這些第二夾持片 620a 之這些第一彈片段 621a 一體成型地連接於覆蓋板 510a。第二彈片段 622a 與第一彈片段 621a 不平行，且第三彈片段 623a 與第二彈片段 622a 不平行，以令第二彈片段 622a 與第三彈片段 623a 之交接處形成一抵壓側緣 624a。如此一來，可透過二抵壓側緣 614a、624a 之夾持以提升第一夾持片 610a 與第二夾持片 620a 對散熱元件 200a 的夾持效果。

【0018】 此外，在本實施例中，第一夾持片 610a 與第二夾持片 620a 與覆蓋板 510a 為一體成型，且在電路板 110a 之投影不相重疊。即第一夾持片 610a、第二夾持片 620a 與覆蓋板 510a 實為同一板材切

割而成，但並不以此為限。在其他實施例中，第一夾持片 610 與第二夾持片 620 也可以和覆蓋板 510 為相異板材，並例如透過鉚接或焊接的方式結合於覆蓋板 510。

【0019】 當電磁屏蔽罩 500a 之這些側板 520a 分別組裝於這些屏蔽夾 400a 時，第一夾持片 610a 之抵壓側緣 614a 抵壓於散熱元件 200a 遠離電路板 110 之一側，以及第二夾持片 620a 之抵壓側緣 624a 抵壓於散熱元件 200a 靠近電路板 110 之一側，以令散熱元件 200a 夾設於第一夾持片 610a 與第二夾持片 620a 之間。此外，當散熱元件 200a 夾設於第一夾持片 610a 與第二夾持片 620a 之間時，電磁屏蔽棚 600a 遮蓋住至少部分匯流排 140a。其遮蓋的原因在於，處理器 120a 與記憶體 130a 間的訊號透過匯流排 140a 高速傳輸，而訊號高速傳輸易伴隨產生高頻且高能量之電磁訊號。這些電磁訊號會導致電子裝置 10 周邊的無線裝置(如無線鍵盤、滑鼠、802.11b/g/n 與藍牙等)操作延遲、斷線等傳輸品質下降的問題。因此，電磁屏蔽棚 600a 遮蓋住至少部分匯流排 140a，以降低訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子元件的影響，進而提高電磁相容性(Electromagnetic Compatibility，EMC)。

【0020】 經實測，與未加裝電磁屏蔽棚之電子裝置相比，本實施例之電子裝置 10a 的垂直偏極化的電磁干擾的電場強度從原本比國際標準 CISPR 22 Limit(10 米量測)的臨界值 $40\text{dB } \mu\text{V/m}$ 低 $1.74\text{dB } \mu\text{V/m}$ 變成比國際標準 CISPR 22 Limit(10 米量測)的臨界值 $40\text{dB } \mu\text{V/m}$ 低 $5.74\text{dB } \mu\text{V/m}$ ，而本實施例之電子裝置 10a 的水平偏極化的電磁干擾的

電場強度從原本比國際標準 CISPR 22 Limit(10 米量測)的臨界值 40dB $\mu\text{V/m}$ 低 0.91dB $\mu\text{V/m}$ 變成比國際標準 CISPR 22 Limit(10 米量測)的臨界值 40dB $\mu\text{V/m}$ 低 5.91dB $\mu\text{V/m}$ 。

【0021】 再者，與透過導電泡綿貼附於匯流排 140a 上的狀況相比，由於本實施例之電磁屏蔽棚 600a 是透過夾持的方式裝設於散熱元件 200a 而遮蓋於匯流排 140a 上，故可兼顧組裝便利性與重工便利性。

【0022】 此外，因電磁屏蔽罩 500a 與電磁屏蔽棚 600a 為熱的良導體，故可藉由電磁屏蔽罩 500a 與電磁屏蔽棚 600a 的導熱特性來一併分攤散熱元件 200a 的散熱負擔。

【0023】 此外，在本實施例中，不直接透過加大電磁屏蔽罩 500a 來遮蓋匯流排 140a 而是透過電磁屏蔽棚 600a 來遮蓋匯流排 140a 的原因在於，加大電磁屏蔽罩會增加屏蔽夾 400a 的設置數量。然而，屏蔽夾 400a 的數量增加會干擾到匯流排 140a 之佈局，進而增加匯流排 140a 之佈局難度。

【0024】 在本實施例中，電磁屏蔽棚 600a 之一側是一體成型地連接於電磁屏蔽罩 500a，另一側是透過夾持的方式可拆卸地裝設於散熱元件 200a，但並不以此為限。請參閱圖 4 與圖 5。圖 4 為根據本發明第二實施例所述之電子裝置的側視示意圖。圖 5 為根據本發明第三實施例所述之電子裝置的側視示意圖。

【0025】 如圖 4 所示，在本實施例中，電子組件 100b 中的電路板 110b、處理器 120b、記憶體 130b 及匯流排 140b，以及散熱元件 200b、導熱膠 300b、屏蔽夾 400b 與電磁屏蔽罩 500b 與圖 1 之實施例相似，

故不再贅述。本實施例與圖 1 之實施例之差異在於，圖 1 實施例係透過多片第一夾持片 610a 與多片第二夾持片 620a 分別抵靠散熱元件 200a 之相對兩側，但本實施例僅具有單一片第一夾持片 610b，且單一片第一夾持片 610b 抵靠於散熱元件 200b 遠離電路板 110b 之一側，以令單片的第一夾持片 610b 遮蓋匯流排 140b，進而降低訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子裝置的影響。

【0026】 如圖 5 所示，在本實施例中，電子組件 100c 中的電路板 110c、處理器 120c、記憶體 130c 及匯流排 140c，以及散熱元件 200c、導熱膠 300c、屏蔽夾 400c 與電磁屏蔽罩 500c 與圖 1 之實施例相似，故不再贅述。本實施例與圖 1 之實施例之差異在於，圖 1 實施例係透過多片第一夾持片 610a 與多片第二夾持片 620a 分別抵靠散熱元件 200a 之相對兩側，但本實施例僅具有單一片第二夾持片 620c，且單一片第一夾持片 610c 抵靠於散熱元件 200c 靠近電路板 110c 之一側，以令單片的第一夾持片 610c 遮蓋匯流排 140c，進而降低訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子裝置 10 的影響。

【0027】 在本實施例中，電磁屏蔽棚 600a 之一側是一體成型地連接於電磁屏蔽罩 500a，另一側是透過夾持的方式可拆卸地裝設於散熱元件 200a，但並不以此為限。請參閱圖 6 與圖 7。圖 6 為根據本發明第四實施例所述之電子裝置的側視示意圖。圖 7 為圖 6 之電磁屏蔽棚的分解示意圖。

【0028】 在本實施例中，電子組件 100d 中的電路板 110d、處理器

120d、記憶體 130d 及匯流排 140d，以及散熱元件 200d、導熱膠 300d、屏蔽夾 400d 與電磁屏蔽罩 500d 與圖 1 之實施例相似，故不再贅述。本實施例與圖 1 實施例之差異在於，電磁屏蔽棚 600d 之相異兩側分別可拆卸地裝設於電磁屏蔽罩 500d 與散熱元件 200d。

【0029】 詳細來說，電磁屏蔽棚 600d 包含一第一夾持片 610d 及一第二夾持片 620d。第一夾持片 610d 具有一插接槽 611d 及相對的第一側 612d 及一第二側 613d，插接槽 611d 介於第一側 612d 與第二側 613d 之間，並自第一夾持片 610d 之邊緣向內延伸。第二夾持片 620d 具有一插接槽 621d 及相對的一第一側 622d 及一第二側 623d，插接槽 621d 介於第一側 622d 與第二側 623d 之間，並自第二夾持片 620d 之邊緣向內延伸。第一夾持片 610d 之插接槽 611d 與第二夾持片 620 之插接槽 621d 對插，以令第一夾持片 610d 與第二夾持片 620d 彼此交叉。

【0030】 此外，第一夾持片 610d 於插接槽 611d 之相對兩側各具有多個第一定位彈片 614d 及多個第二定位彈片 615d。第二夾持片 620d 於插接槽 621d 之相對兩側各具有多個第一定位彈片 624d 及多個第二定位彈片 625d。第一夾持片 610d 之這些第一定位彈片 614d 與這些第二定位彈片 615d 分別抵靠於第二夾持片 620d 之相對兩側，以及第二夾持片 620d 之這些第一定位彈片 624d 與這些第二定位彈片 625d 分別抵靠於第一夾持片 610d 之相對兩側，以令第一夾持片 610d 與第二夾持片 620d 維持於彼此交叉的狀態。

【0031】 接著，將第一夾持片 610d 之第一側 612d 與第二夾持片 620d 之第一側 622d 夾設於電磁屏蔽罩 500d，以及第一夾持片 610d 之

第二側 613d 與第二夾持片 620d 之第二側 623d 夾設於散熱元件 200d，以令第一夾持片 610d 與第二夾持片 620d 共同遮蓋匯流排 140d，進而降低訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子裝置的影響。

【0032】 請參閱圖 8 至圖 10。圖 8 為根據本發明第五實施例所述之電子裝置的側視示意圖。圖 9 為圖 8 之俯視示意圖。圖 10 為圖 8 之電磁屏蔽罩與電磁屏蔽棚的分解示意圖。

【0033】 本實施例與圖 6 實施例相似，在本實施例之電子裝置 10e 之中，電磁屏蔽棚 600e 之相異兩側分別可拆卸地裝設於電磁屏蔽罩 500e 與散熱元件 200e。

【0034】 詳細來說，覆蓋板 510e 具有一插接槽 511e 及多個第一抵壓凸塊 512e。這些第一抵壓凸塊 512e 較插接槽 511e 靠近處理器 120e，並位於覆蓋板 510e 背向電路板 110e 之一側。電磁屏蔽棚 600e 包含一插接片 605e、多個第一夾持片 610e、多個第二夾持片 620e、多個彈片 606e 及多個第二抵壓凸塊 607e。這些第一夾持片 610e 與這些第二夾持片 620e 連接於插接片 605e 之一側。這些彈片 606e 連接於插接片 605e 之相對一側。這些第二抵壓凸塊 607e 分別凸出於這些彈片 606e。

【0035】 接著，插接片 605e 可拆卸地插設於插接槽 611e，且第一抵壓凸塊 512e 抵頂插接片 605e 以及這些彈片 606e 之第二抵壓凸塊 607e 抵頂覆蓋板 510e 靠近電路板 110e 之一側，以令電磁屏蔽棚 600e 維持組裝於電磁屏蔽罩 500e。再者，這些第一夾持片 610e 與這些第二

夾持片 620e 夾設於散熱元件 200e，以令電磁屏蔽棚 600e 組裝於散熱元件 200e。如此一來，電磁屏蔽棚 600e 遮蓋匯流排 140e，進而降低訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference，EMI)對周邊電子裝置 10 的影響。

【0036】 在圖 1 實施例中，電磁屏蔽棚 600a 之一側是一體成型地連接於電磁屏蔽罩 500a，另一側是透過夾持的方式可拆卸地裝設於散熱元件 200a，但並不以此為限。在其他實施例中也可以改為電磁屏蔽棚之一側一體成型地連接於散熱元件，電磁屏蔽棚之另一側可拆卸地裝設於電磁屏蔽罩。

【0037】 請參閱圖 11。圖 11 為根據本發明第六實施例所述之電子裝置的側視示意圖。

【0038】 本實施例之電子裝置 10f 包含一電子組件 100f、一散熱元件 200f、一導熱膠 300f、多個屏蔽夾 400f、一電磁屏蔽罩 500f、一電磁屏蔽棚 600f。

【0039】 電子組件 100f 與電子組件 100a 同樣包含一電路板 110f、一處理器 120f、一記憶體 130f 及一匯流排 140f，故不再贅述。散熱元件 200f 透過導熱膠 300f 疊設於處理器 120f。屏蔽夾 400f 疊設於電磁屏蔽罩 500f 裝設於罩覆於記憶體 130f。電磁屏蔽棚 600f 之一側例如透過一體成型的方式連接電磁屏蔽罩 500f，以及電磁屏蔽棚 600f 之另一側例如透過接觸的方式連接於散熱元件 200f，且電磁屏蔽棚 600f 遮蓋匯流排 140f。換言之，電磁屏蔽罩 500f 與電磁屏蔽棚 600f 共同構成一電磁遮蔽裝置，以遮蔽記憶體 130f 及匯流排 140f，進而降低訊號高

速傳輸所衍伸之電磁干擾(Electromagnetic Interference, EMI)對周邊電子裝置的影響。

【0040】 在本實施例中，電磁遮蔽裝置的電磁屏蔽棚 600f 連接於電磁屏蔽罩 500f 與散熱元件 200f 之間，但並不以此為限。在其他實施例中，電磁遮蔽裝置的電磁屏蔽棚也可以一端連接於電磁屏蔽罩，另一端連接於其他電子元件，如處理器。

【0041】 根據上述實施例之電子裝置及電磁遮蔽裝置，除了透過電磁屏蔽罩來遮蓋記憶體之外，更讓電磁屏蔽棚搭接於電磁屏蔽罩與散熱元件，以透過電磁屏蔽棚遮蓋高速傳輸的匯流排。如此一來，將可降低匯流排之訊號高速傳輸所衍伸之電磁干擾(Electromagnetic Interference, EMI)對周邊電子裝置的影響，進而提高電磁相容性(Electromagnetic Compatibility, EMC)。

【0042】 再者，電磁屏蔽棚搭接於電磁屏蔽罩與散熱元件除了達到上述之改善電磁干擾的效果外，更可藉由電磁屏蔽棚與電磁屏蔽罩的導熱特性來分攤散熱元件的散熱負擔。

【0043】 雖然本發明以前述之諸項實施例揭露如上，然其並非用以限定本發明，任何熟習相像技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。

【符號說明】

【0044】

10a、10b、10c、10d、10e、10f 電子裝置

100a、100b、100c、100d、100f 電子組件

110a、110b、110c、110d、110f 電路板

120a、120b、120c、120d、120f 處理器

130a、130b、130c、130d、130f 記憶體

140a、140b、140c、140d、140f 匯流排

200a、200b、200c、200d、200f 散熱元件

300a、300b、300c、300d、300f 導熱膠

400a、400b、400c、400d、400f 屏蔽夾

500a、500b、500c、500d、500f 電磁屏蔽罩

510a、510d 覆蓋板

511e 插接槽

512e 第一抵壓凸塊

520a、520d 側板

600a、600d、600f 電磁屏蔽棚

610a、610b、610d、610e 第一夾持片

611a 第一彈片段

612a 第二彈片段

613a 第三彈片段

614a 抵壓側緣

611d 插接槽

612d 第一側

613d 第二側

614d 第一定位彈片

615d 第二定位彈片

620a、620c、620d、620e 第二夾持片

621a 第一彈片段

622a 第二彈片段

623a 第三彈片段

624a 抵壓側緣

621d 插接槽

622d 第一側

623d 第二側

624d 第一定位彈片

625d 第二定位彈片

605e 插接片

606e 彈片

607e 第二抵壓凸塊



I652983

【發明摘要】

公告本

【中文發明名稱】 電子裝置及電磁遮蔽裝置

【英文發明名稱】 ELECTRONIC DEVICE AND ELECTROMAGNETIC SHIELD
DEVICE

【中文】

一種電子裝置包含一電子組件、一散熱元件、一電磁屏蔽罩及一電磁屏蔽棚。電子組件包含一電路板、一處理器、一記憶體及一匯流排。處理器、記憶體及匯流排皆疊設於電路板。匯流排介於處理器與記憶體之間，並銜接處理器與記憶體。散熱元件疊設於處理器。電磁屏蔽罩罩覆於記憶體。電磁屏蔽棚之一側連接電磁屏蔽罩。電磁屏蔽棚之另一側連接於散熱元件，且電磁屏蔽棚遮蓋匯流排。

【英文】

A electronic device includes a electronic assembly, a heat dissipation element, a noise shielding cover and noise shielding shed. The electronic assembly includes a circuit board, a processor, a memory and a bus. The processor, the memory and the bus all stack on the circuit board. The bus locates between the processor and the memory and connects with the processor and the memory. The heat dissipation element stacks on the processor. The noise shielding cover covers the memory. One side of the noise shielding shed connects with the noise shielding cover and the other side of the noise shielding shed connects with heat dissipation and the noise shielding shed covers the bus.

【指定代表圖】 圖 1。

【代表圖之符號簡單說明】

10a 電子裝置

100a 電子組件

110a 電路板

120a 處理器

130a 記憶體

140a 匯流排

200a 散熱元件

300a 導熱膠

400a 屏蔽夾

500a 電磁屏蔽罩

510a 覆蓋板

520a 側板

600a 電磁屏蔽棚

610a 第一夾持片

611a 第一彈片段

612a 第二彈片段

613a 第三彈片段

614a 抵壓側緣

620a 第二夾持片

621a 第一彈片段

622a 第二彈片段

623a 第三彈片段

624a 抵壓側緣

【特徵化學式】

無

一第二側，該插接槽介於該第一側與該第二側之間，並自該夾持片之邊緣向內延伸，該二夾持片之該二插接槽對插，以令該二夾持片彼此交叉，且該二夾持片之該二第一側夾設於該電磁屏蔽罩，以及該二夾持片之該第二側用以夾設於一散熱元件。

【第18項】 如申請專利範圍第 17 項所述之電磁遮蔽裝置，其中每一該夾持片於該插接槽之相對兩側各具有多個第一定位彈片及多個第二定位彈片，其中一該夾持片之該些第一定位彈片與該些第二定位彈片分別抵靠於另一該夾持片之相對兩側。

【第19項】 如申請專利範圍第 13 項所述之電磁遮蔽裝置，其中該電磁屏蔽罩包含一覆蓋板及多個側板，該些側板分別連接於該覆蓋板之相異側，以令該覆蓋板與該些側板罩覆住該記憶體，該覆蓋板具有一插接槽，該電磁屏蔽棚包含一插接片及二夾持片，該插接片插設於該插接槽，該二夾持片連接於該插接片之一側，並用以夾設於一散熱元件。

【第20項】 如申請專利範圍第 19 項所述之電磁遮蔽裝置，其中該覆蓋板於背向該電路板之一側具有至少一第一抵壓凸塊，該插接片遠離該二夾持片之一側具有至少一彈片及位於該至少一彈片之一第二抵壓凸塊，該至少一第一抵壓凸塊抵頂該插接片，該至少一彈片之該第二抵壓凸塊抵頂該覆蓋板靠近該電路板之一側，以定位該電磁屏蔽棚於該覆蓋板。