



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214568 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100119439

(22)申請日：中華民國 100 (2011) 年 06 月 02 日

(51)Int. Cl. : *H01L21/324 (2006.01)*

*H01L21/336 (2006.01)*

(30)優先權：2010/06/16 南韓

10-2010-0057111

(71)申請人：三星移動顯示器股份有限公司(南韓) SAMSUNG MOBILE DISPLAY CO., LTD.

(KR)

南韓

(72)發明人：朴承圭 PARK, SEUNG-KYU (KR)；李基龍 LEE, KI-YONG (KR)；徐晉旭 SEO, JIN-WOOK (KR)；鄭珉在 JEONG, MIN-JAE (KR)；鄭胤謀 CHUNG, YUN-MO (KR)；孫榕德 SON, YONG-DUCK (KR)；蘇炳洙 SO, BYUNG-SOO (KR)；朴炳建 PARK, BYOUNG-KEON (KR)；李吉遠 LEE, KIL-WON (KR)；李東炫 LEE, DONG-HYUN (KR)；朴種力 PARK, JONG-RYUK (KR)；李卓泳 LEE, TAK-YOUNG (KR)；鄭在琬 JUNG, JAE-WAN (KR)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：20 項 圖式數：8 共 33 頁

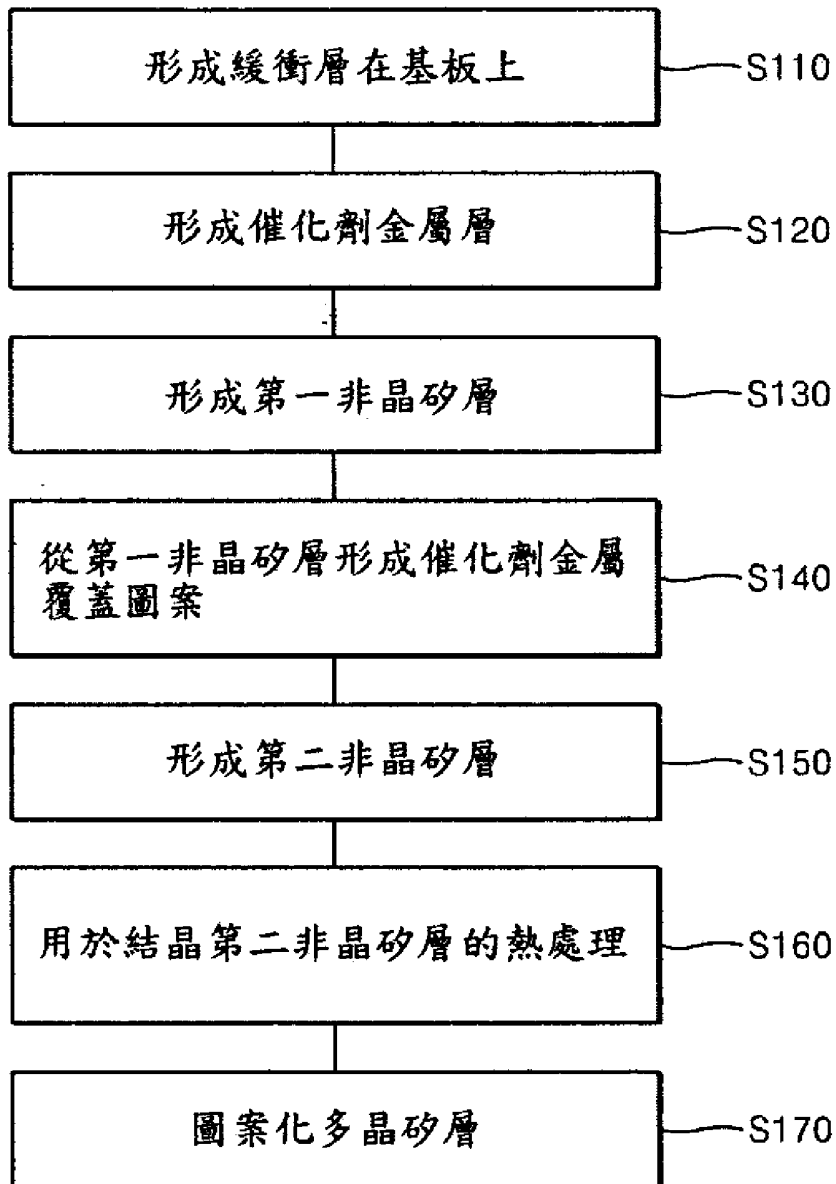
(54)名稱

形成多晶矽層的方法和製造薄膜電晶體的方法

METHOD OF FORMING A POLYCRYSTALLINE SILICON LAYER AND METHOD OF MANUFACTURING THIN FILM TRANSISTOR

(57)摘要

一種結晶矽層的方法和一種製造 TFT 的方法，該結晶矽層的方法包括形成催化劑金屬層在基板上；形成催化劑金屬覆蓋圖案在催化劑金屬層上；形成第二非晶矽層在催化劑金屬覆蓋圖案上；以及熱處理第二非晶矽層以形成多晶矽層。





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214568 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100119439

(22)申請日：中華民國 100 (2011) 年 06 月 02 日

(51)Int. Cl. : *H01L21/324 (2006.01)*

*H01L21/336 (2006.01)*

(30)優先權：2010/06/16 南韓

10-2010-0057111

(71)申請人：三星移動顯示器股份有限公司(南韓) SAMSUNG MOBILE DISPLAY CO., LTD.

(KR)

南韓

(72)發明人：朴承圭 PARK, SEUNG-KYU (KR)；李基龍 LEE, KI-YONG (KR)；徐晉旭 SEO, JIN-WOOK (KR)；鄭珉在 JEONG, MIN-JAE (KR)；鄭胤謀 CHUNG, YUN-MO (KR)；孫榕德 SON, YONG-DUCK (KR)；蘇炳洙 SO, BYUNG-SOO (KR)；朴炳建 PARK, BYOUNG-KEON (KR)；李吉遠 LEE, KIL-WON (KR)；李東炫 LEE, DONG-HYUN (KR)；朴種力 PARK, JONG-RYUK (KR)；李卓泳 LEE, TAK-YOUNG (KR)；鄭在琬 JUNG, JAE-WAN (KR)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：20 項 圖式數：8 共 33 頁

(54)名稱

形成多晶矽層的方法和製造薄膜電晶體的方法

METHOD OF FORMING A POLYCRYSTALLINE SILICON LAYER AND METHOD OF MANUFACTURING THIN FILM TRANSISTOR

(57)摘要

一種結晶矽層的方法和一種製造 TFT 的方法，該結晶矽層的方法包括形成催化劑金屬層在基板上；形成催化劑金屬覆蓋圖案在催化劑金屬層上；形成第二非晶矽層在催化劑金屬覆蓋圖案上；以及熱處理第二非晶矽層以形成多晶矽層。

## 六、發明說明：

## 【發明所屬之技術領域】

[0001] 實施例涉及一種形成多晶矽層的方法和一種製造薄膜電晶體 (TFT) 的方法。

## 【先前技術】

[0002] 薄膜電晶體 (TFT) 是一種特殊類型的場效電晶體 (FET)，其藉由形成半導體薄膜在絕緣支撐基板上來製造。TFT可包括閘極、汲極和源極。薄膜電晶體可用於例如感測器、存儲裝置、光學裝置，並可被用作像素開關裝置或操作平板顯示器的裝置。

[0003] 市售的LCD產品，如筆記型電腦、監視器、電視或移動裝置，可包括非晶矽TFT (a-Si TFT)。

[0004] 非晶矽是指具有不規則的原子排列的矽，不像晶體，並可具有短範圍的有序，例如，可沒有具有長範圍的有序。非晶矽可很容易地存放在大面積上，並且可以很容易地在低溫下形成在玻璃基板上。由於這些特點，非晶矽常用於薄膜電晶體。然而，在主動矩陣有機發光二極體 (AMOLED) 產品中，可能需要具有電子遷移率的高性能裝置，例如約0.5至約1  $\text{cm}^2/\text{Vs}$ ，高於a-Si TFT。因此，一種製造高性能薄膜電晶體的方法是可取的。

[0005] 相對於a-Si TFT，多晶矽TFT (poly-Si TFT) 可能會出現顯著的更高的性能。poly-Si TFT的電子遷移率可在幾個到幾百 $\text{cm}^2/\text{Vs}$ 的範圍內，並且poly-Si TFT可方便安裝需要在基板上的高電子遷移率的數據操作電路或周圍電路。此外，TFT的通道可為小的以增加屏幕的光圈

比。此外，由於操作電路的安裝，隨著像素數目不斷增加，可具有在用於連接到操作電路的互連間距沒有限制。因此，高清晰度可能獲得。再者，操作電壓和電力消耗可能減少，並且裝置特性可能遠不如退化。

**【發明內容】**

- [0006] 實施例指向到一種形成多晶矽層的方法和一種製造薄膜電晶體 (TFT) 的方法。
- [0007] 至少一個上述或其他的特點和優勢可以通過提供結晶矽層的方法來實現，該方法包括 形成催化劑金屬層在基板上；形成催化劑金屬覆蓋圖案在該催化劑金屬層上；形成第二非晶矽層在該催化劑金屬覆蓋圖案上；以及熱處理該第二非晶矽層以形成多晶矽層。
- [0008] 形成該催化劑金屬覆蓋圖案可包括：形成第一非晶矽層在該金屬催化劑上；以及圖案化該第一非晶矽層。
- [0009] 形成該催化劑金屬覆蓋圖案可進一步包括在圖案化該第一非晶矽層之後執行熱處理。
- [0010] 該熱處理可被執行在約300至約500°C的溫度。
- [0011] 圖案化該第一非晶矽層可包括移除在該催化劑金屬覆蓋層沒有形成之處的區域中的部分的該催化劑金屬層。
- [0012] 形成該催化劑金屬層可包括濺鍍、原子層沉積 (atomic layer deposition, ALD) 或離子植入。
- [0013] 該催化劑金屬層可包括鎳 (Ni)、鈀 (Pd)、鈦 (Ti)、銀 (Ag)、金 (Au)、鋁 (Al)、錫 (Sn)、銻 (Sb)

)、銅 (Cu)、鈷 (Co)、鉬 (Mo)、鈦 (Ti)、鈳 (Ru)、銠 (Rh)、鎘 (Cd) 和鉑 (Pt) 中之至少一個。

- [0014] 該催化劑金屬層的密度可約  $10^{11}$  atom/cm<sup>2</sup> 至約  $10^{15}$  atom/cm<sup>2</sup>。
- [0015] 該方法可進一步包括 形成緩衝層在該基板和該催化劑金屬層之間。
- [0016] 該緩衝層可包括氧化矽層、氮化矽層或其堆疊。
- [0017] 熱處理該第二非晶矽層可包括熱處理該催化劑金屬覆蓋圖案，並且在約 600 至約 800°C 的溫度下執行。
- [0018] 該方法可 進一步包括藉由蝕刻該多晶矽層來形成多晶矽層圖案。
- [0019] 形成多晶矽層圖案可包括移除形成自該催化劑金屬覆蓋圖案的部分的多晶矽層。
- [0020] 在該多晶矽層圖案中的晶粒大小和晶粒邊界可是藉由該催化劑金屬覆蓋圖案的形狀和位置所決定。
- [0021] 至少一個上述或其他的特點和優勢可以通過提供一種製造薄膜電晶體 (TFT) 的方法來實現，該方法包括：形成緩衝層在基板上；形成催化劑金屬層在該緩衝層上；形成催化劑金屬覆蓋圖案在該催化劑金屬層上；形成第二非晶矽層在該催化劑金屬覆蓋圖案上；藉由熱處理該第二非晶矽層來形成多晶矽層；藉由蝕刻該多晶矽層來形成主動層；形成閘極絕緣層在該主動層圖案上；形成

閘極電極在該閘極絕緣層上；形成源極/汲極區域在該閘極電極的兩端；形成第一層間絕緣層在該閘極電極和該閘極絕緣層上；以及形成源極/汲極電極，這樣該源極/汲極電極穿過該第一層間絕緣層並且接觸該源極/汲極區域的任何一個。

[0022] 形成該催化劑金屬覆蓋圖案可包括：形成第一非晶矽層在該催化劑金屬層上；以及圖案化該第一非晶矽層。

[0023] 圖案化該第一非晶矽層可包括移除在該催化劑金屬覆蓋層沒有形成之處的區域中的部分的該催化劑金屬層。

[0024] 該催化劑金屬層可包括鎳 (Ni)、鈀 (Pd)、鈦 (Ti)、銀 (Ag)、金 (Au)、鋁 (Al)、錫 (Sn)、銻 (Sb)、銅 (Cu)、鈷 (Co)、鉬 (Mo)、鉭 (Ta)、鈳 (Ru)、銠 (Rh)、鎘 (Cd) 和鉑 (Pt) 中之至少一個。

[0025] 藉由蝕刻該多晶矽層以形成該主動層可包括移除包括該催化劑金屬覆蓋圖案的部分的多晶矽層。

[0026] 該催化劑金屬覆蓋圖案的形狀和位置考慮在該主動層圖案中的晶粒大小和晶粒邊界來決定。

#### 【實施方式】

[0027] 本申請案宣告2010年 6月16日 在韓國知識產權局呈遞的申請案，並且其正式授與序列為 第 10-2010-0057111號，其命為“METHOD OF FORMING POLYCRYSTALLINE SILICON LAYER AND METHOD OF MANUFACTURING THIN FILM TRANSISTOR BY USING

THE METHOD”的優先權以及優點，並將其所揭露的內容併入此處以作參考。

[0028] 範例實施例現在將參照以下所附圖式更加充分地描述，但是，他們可以不同的形式來實施，並且不應被理解為僅限於本處所規定的實施例中。相反地，對熟知該領域的人士而言，這些實施例提供使得這些披露將被徹底和完整的，並且充分表達本發明的範疇。

[0029] 在圖式中，為了說明的目地，層的尺寸和區域可能被誇大。它也可以理解為，當一個層或元素被稱為是“在另一個層或基板上”，它可以直接在其他層或基板上，或者中間層也可以呈現。進一步，它會被理解，當一個層被稱為是“在另一個層下”時，它可以直接在其下，並且也可以一個或多個中間層來呈現。此外，它還將被理解成，當一個層被稱為是在兩層“之間”，也可以是在兩層之間的唯一一層，或者一個或多個中間層也可以呈現。相似的參考數字代表全篇中相似的元素。

[0030] 此處使用的術語“晶粒”表明構成多晶矽的結晶顆粒。晶粒邊界是在結晶顆粒之間的邊界。

[0031] 圖1是根據實施例來說明依序解釋一種形成多晶矽層的方法的流程圖。

[0032] 參考圖1，緩衝層可形成在基板上（操作S110）。基板可由例如玻璃、石英或透明塑膠材料所形成。緩衝層可以形成在基板上以防止產生的水分或雜質擴散到基板。

[0033] 催化劑金屬層可形成在緩衝層（操作S120）。該催化劑

金屬層可包括如 鎳 (Ni)、鈀 (Pd)、鈦 (Ti)、銀 (Ag)、金 (Au)、鋁 (Al)、錫 (Sn)、銻 (Sb)、銅 (Cu)、鈷 (Co)、鉬 (Mo)、錒 (Tr)、鈳 (Ru)、銦 (Rh)、鎘 (Cd) 和 鉑 (Pt) 的金屬。該催化劑金屬層可使用 濺鍍、原子層沉積 (atomic layer deposition, ALD)、離子植入或類似物所形成。

[0034] 第一非晶矽層可形成在催化劑金屬層上 (操作S130)。然後，第一非晶矽層可被圖案化以形成催化劑金屬覆蓋圖案 (操作S140)。在圖案化期間，在催化劑金屬層在催化劑金屬覆蓋圖案下的部分的催化劑金屬層可以保持；並且在緩衝層上的部分的緩衝金屬層可以被移除，例如，在催化劑金屬覆蓋圖案沒有形成的區域處。該催化劑金屬覆蓋圖案可由非晶矽所形成。因此，催化劑金屬可能會從催化劑金屬層擴散，並且催化劑金屬層可在催化劑金屬覆蓋圖案的較低部分處處理。

[0035] 第二非晶矽層可形成在催化劑金屬覆蓋圖案和緩衝層上 (操作S150)。第二非晶矽層可使用用來形成第一非晶矽層的同樣的方法或任何其他合適的方法來形成。

[0036] 第二非晶矽層可藉由熱處理來結晶 (操作S160)。催化劑金屬覆蓋圖案包括，如部分的第一非晶矽層，也可由於熱處理來結晶。當熱處理執行時，在催化劑金屬覆蓋圖案之下的催化劑金屬可能會成為結晶的晶種。因此，矽晶體的生長可以啟動。矽可在垂直於基板表面的方向上被結晶；並且催化劑金屬覆蓋圖案和在催化劑金屬覆蓋圖案上的第二非晶矽層可以被結晶。此外，矽可在平

行於基板表面的方向上被結晶；以及在催化劑金屬覆蓋圖案的形成期間，在催化劑金屬層被移除之區域中的第二非晶矽層可被結晶。

[0037] 藉由催化劑金屬覆蓋圖案和第二非晶矽層的結晶所形成的多晶矽層可被圖案化（操作S170）。晶粒所需的尺寸和晶粒所需的邊界位置可通過調整催化劑金屬覆蓋圖案的形狀和位置在多晶矽層圖案中被獲得。此外，形成從催化劑金屬覆蓋圖案的包括金屬催化劑的部分的多晶矽層可以被移除，例如，改善漏電流特性。

[0038] 圖2A至2G是根據實施例來說明形成多晶矽層的方法中的階段的截面圖。

[0039] 參考圖2A，緩衝層12可在基板11上形成。基板11可由例如透明的玻璃材料所形成。然而，基板11不限於此，還可以如石英或透明塑膠材料所形成。塑膠基板可由例如有機絕緣材料所形成的。

[0040] 緩衝層12可在基板11上形成，以防止產生的水分或雜質擴散到基板11。緩衝層12可由例如氧化矽（ $\text{SiO}_2$ ）層、氮化矽（ $\text{SiN}_x$ ）層或其堆疊所形成。

[0041] 參考圖2B，催化劑金屬層13可由緩衝層12所形成。該催化劑金屬層13，包括如 鎳（Ni）、鈀（Pd）、鈦（Ti）、銀（Ag）、金（Au）、鋁（Al）、錫（Sn）、銻（Sb）、銅（Cu）、鈷（Co）、鉬（Mo）、錒（Tr）、鈳（Ru）、銠（Rh）、鎘（Cd）和鉑（Pt）的金屬。該催化劑金屬層13由例如 濺鍍、原子層沉積（atomic

layer deposition, ALD) 或離子植入 所形成。藉由離子植入所形成的催化劑金屬層13可被熱處理。熱處理可在400°C執行。

[0042] 如圖2B所示，在催化劑金屬層13中，催化劑金屬可能不會繼續地處理。例如，金屬催化劑可以在密度少於單層處形成。在實行中，催化劑金屬層13可具有約 $10^{11}$  atom/cm<sup>2</sup>約 $10^{15}$  atom/cm<sup>2</sup>的密度。保持催化劑金屬的密度在約 $10^{11}$  atom/cm<sup>2</sup>或更大可以有助於確保催化劑金屬層13具有均勻的密度和足夠的可靠性。保持催化劑金屬的密度在約 $10^{15}$  atom/cm<sup>2</sup>或更少可以有助於確保成長的多晶矽的晶體大小是沒有減少的，而且催化劑金屬是不擴散的，因而可能不存在於作為結果的多晶矽層圖案中，從而避免不良的漏電流。

[0043] 參考圖2C，第一非晶矽層14可形成在催化劑金屬層13上。第一非晶矽層14通過各種適當的方法來形成。例如，第一非晶矽層14透過電漿增強化學氣相沉積 (PECVD) 或低壓化學氣相沉積 (LPCVD) 來形成。

[0044] 參考圖2D，催化劑金屬覆蓋圖案15可藉由圖案化第一非晶矽層14所形成。在催化劑金屬覆蓋圖案15下的部分的催化劑金屬層13可保留在基板11上；以及可被移除當第一非晶矽層14被圖案化時，部分的催化劑金屬層13，例如，緩衝層12暴露或催化劑金屬覆蓋圖案15沒有形成之處。在形成催化劑金屬覆蓋圖案15之後，熱處理可以在約400°C執行。

[0045] 參考圖2E，第二非晶矽層16可形成在催化劑金屬覆蓋圖案15和緩衝層12上。第二非晶矽層16可使用用來形成第一非晶矽層同樣的方法來形成，如PECVD或LPCVD。

[0046] 參考圖2F，催化劑金屬覆蓋圖案15和第二非晶矽層16可以藉由熱處理來結晶以形成多晶矽層17。例如，可以藉由在約700°C處使用快速熱退火（RTA）來執行熱處理。

[0047] 在催化劑金屬覆蓋圖案15下的催化劑金屬層13的金屬可由於熱處理成為結晶晶種，並且可引發矽晶體生長。這樣一來作為在垂直於基板的表面的方向上的矽的結晶的結果，催化劑金屬覆蓋圖案15和在催化劑金屬覆蓋圖案15上的部分的第二非晶矽層16被結晶。此外，作為在平行於基板的表面的方向上的矽的結晶的結果，部分的第二非晶矽層16，例如，在催化劑金屬覆蓋圖案15沒有形成之處的基板11上，也可被結晶，如圖2F的箭頭所示。

[0048] 圖2F所示，在催化劑金屬覆蓋圖案15中生長的矽晶體和在催化劑金屬覆蓋圖案15上的部分的第二非晶矽層16可具有小的晶粒大小和大量的晶粒邊界。在催化劑金屬覆蓋圖案15沒有形成之處的基板11上的部分的第二非晶矽層16中成長的矽晶體可具有大的晶粒尺寸和少量的晶粒邊界。晶粒邊界18可形成在分離的催化劑金屬覆蓋圖案15下遠離催化劑金屬的矽晶體生長的位置。因此，晶粒邊界18的位置和晶粒的大小可通過調節催化劑金屬覆蓋圖案15的位置和形狀來控制。

[0049] 參考圖2G，多晶矽層17可被圖案化以獲得所需要的多晶

矽層圖案17'。在圖案化多晶矽層17期間，從催化劑金屬覆蓋圖案15和在催化劑金屬覆蓋圖案15上的部分的第二非晶矽層16成長的多晶矽可被移除。圖2F所示，自相鄰的催化劑金屬成長的晶體可在催化劑金屬覆蓋圖案15的多晶矽晶體彼此符合。因此，晶體的大小可能是有限的，並且晶粒邊界的數目可被形成。但可能很少或根本沒有催化劑金屬在平行於基板表面的方向上從催化劑金屬覆蓋圖案15生長遠離的多晶矽，使得晶體的大小可增加並且晶粒邊界的數量可減少。因此，藉由小晶粒尺寸和晶粒邊界所致的不渴望的漏電流可以通過移除從催化劑金屬覆蓋圖案15和在催化劑金屬覆蓋圖案15上的部分的第二非晶矽層16成長的多晶矽所阻止。此外，催化劑金屬覆蓋圖案15中的催化劑金屬也可藉由從催化劑金屬覆蓋圖案15和在催化劑金屬覆蓋圖案15上的部分的第二非晶矽層16成長的多晶矽所移除。因此，多晶矽層圖案17'可能不包含催化劑金屬，從而改善漏電流特性。

[0050] 根據本實施例的多晶矽層圖案17'可包括晶粒邊界18。然而，在實行中，催化劑金屬覆蓋圖案15的形狀和位置可被改變，這樣多晶矽層圖案17'不包含晶粒邊界18。

[0051] 圖3和4是根據實施例來說明多晶矽層的上視圖的光學顯微鏡影像。圖3和4顯示從催化劑金屬覆蓋圖案23和33形成的多晶矽層25和35以及從其他地區形成的多晶矽層26和36，例如，催化劑金屬覆蓋圖案23和33沒有形成之處。測試圖案20和30是引用用來測量多晶矽層的晶粒邊界28和38的位置。

參考圖3，從催化劑金屬覆蓋圖案23形成的多晶矽層25具有密集形成的小的晶體；以及從其他地區形成的多晶矽層26可具有大的晶體。晶粒邊界28可以藉由彼此對稱間隔排列的催化劑金屬覆蓋圖案23以測試圖案20的凹處20a來形成。

[0053]

從催化劑金屬覆蓋圖案23所形成的多晶矽層25的小晶粒大小可藉由其中的催化劑金屬所致。該催化劑是金屬結晶種子可能接近對方。因此，從結晶晶種成長的晶體可滿足對方，從而具有小的晶粒大小。從除了催化劑金屬覆蓋圖案23的區域形成的多晶矽層26不可包括結晶晶種。因此，晶體可具有比較大的晶粒尺寸。

[0054]

催化劑金屬覆蓋圖案23可形成以相對於測試圖案20的凹處20a來對稱。因此，晶粒邊界28可形成在測試圖案20的凹處20a。例如，從催化劑金屬覆蓋圖案23成長的矽晶體可在測試圖案20的凹處20a中彼此滿足，因此晶粒邊界28可被形成。

[0055]

參考圖4，從催化劑金屬覆蓋圖案33形成的多晶矽層35可具有小的密集形成地晶體，以及從其他地區形成的多晶矽層36，例如，催化劑金屬覆蓋圖案33沒有形成之處，可具有比較大的晶體。

[0056]

如圖4所示的催化劑金屬覆蓋圖案33可具有不同於在圖3所示的催化劑金屬覆蓋圖案23的形狀。因此，多晶矽層36的晶粒邊界38可形成在相對於測試圖案30的位置，這是不同於圖3所示。參考圖4，晶粒邊界38可形成在催化

劑金屬覆蓋圖案33之間。因此，晶粒邊界38的位置可通過調整催化劑金屬覆蓋圖案33的位置來調整。

[0057] 範例

[0058] 包括氧化矽層 (3000 Å) / 氮化矽層 (300Å) 的緩衝層是在玻璃基板上形成。鎳層藉由使用ALD和在400°C熱處理10分鐘來形成在緩衝層上。然後，第一非晶矽層形成在鎳層上以至具有200Å的厚度並且藉由蝕刻以形成催化劑金屬覆蓋圖案來圖案化。在被蝕刻的部分的第一非晶矽層下的部分的鎳層也被移除。在形成催化劑金屬覆蓋圖案之後，熱處理是在400°C進行10分鐘。第二非晶矽層形成在催化劑金屬覆蓋圖案和暴露的緩衝層上以具有650 Å的厚度。然後，催化劑金屬覆蓋圖案和第二非晶矽層是藉由在700°C熱處理20分鐘而結晶以形成多晶矽層。然後，多晶矽層被圖案化以形成主動層。閘極絕緣層和閘極電極形成在主動層上。電連接到主動層的源極和汲極電極隨後形成。

[0059] 比較範例

[0060] 包括氧化矽層 (3000 Å) / 氮化矽層 (300Å) 的緩衝層是在玻璃基板上形成。鎳層藉由使用ALD和在400°C熱處理10分鐘來形成在緩衝層上。非晶矽層形成在鎳層上以具有650 Å的厚度。然後，非晶矽層藉由在700°C熱處理20分鐘而結晶以形成多晶矽層。然後，多晶矽層被圖案化以形成主動層。閘極絕緣層和閘極電極形成在主動層上。電連接到主動層的源極和汲極電極隨後形成。

[0062] 圖5是根據比較範例來顯示關於薄膜電晶體 (TFT) 的汲極電流的閘極電壓的圖表，其包括準備的多晶矽主動層。圖6是根據範例來顯示關於TFT的汲極電流的閘極電壓的圖表，其包括多晶矽主動層。PMOS TFT以比較範例和範例而製造。

[0063] 當根據比較範例準備的TFT的關閉電流是在 $10^{-13}$ 至 $10^{-9}$ A的範圍中，以圖5的圖表顯示；以及根據範例準備的TFT的關閉電流是在 $10^{-13}$ 至 $10^{-1}$ A的範圍中，以圖6的圖表顯示。例如，根據範例準備的TFT的關閉電流是兩個數量級，這是低於通過兩個數量級的根據比較範例準備的TFT的關閉電流。因此，它可能會看到根據範例準備的TFT的關閉電流的分佈是比比較範例更均勻。此外，根據範例的最大關斷電流是 $10^{-11}$ A，這是小於根據比較範例的最大關閉電流 ( $10^{-9}$ A)。因此，根據範例展示的TFT具有比比較範例更好的電流特性。

[0064] 根據這個範例中，晶粒邊界形成於垂直於電流的主動層的通道的中心區域處。因此，汲極電流被抑制。例如，開啟電流可以被減少。在實行中，如果催化劑金屬覆蓋圖案的位置被調整，使得晶粒邊界沒有形成在通道區域，當多晶矽層形成時，開啟電流可增加並且關閉電流可進一步降低。

[0065] 圖7A至7D是根據實施例來說明藉由使用形成的多晶矽層來製造TFT的方法中的階段的截面圖。

[0066] 參考圖7A，多晶矽層（未說明）可以形成在基板101上，其中緩衝層102形成，並且可圖案化以形成主動層105。在主動層105中，晶粒尺寸和晶粒邊界的位置可以得到控制。此外，主動層105可能不包括催化劑金屬，如催化劑金屬的軌跡可能不會保持在主動層105。因此，TFT的漏電流特性可能得到改善。

[0067] 參考圖7B，閘極絕緣層114可形成在主動層105上；並且導電層（未說明）可形成在閘極絕緣層114上並且然後圖案化以形成閘極電極120。閘極絕緣層114可包括絕緣層，例如，氧化矽層或氮化矽層。閘極電極120可包括例如金（Au）、銀（Ag）、銅（Cu）、鎳（Ni）、鉑（Pt）、鈀（Pd）、鋁（Al）、鉬（Mo）、鎢（W）、鈦（Ti）或其合金。

[0068] 參考圖7C，源極/汲極區域105a可形成於主動層105的兩端；並且第一層間絕緣層122可形成在所產生的結構上。通道區域105b可形成於源極/汲極區105a之間的部分的主動層105上。源極/汲極區域105a可藉由包括離子摻雜的自我調整的方法使用閘極電極120作為遮罩來形成。第一層間絕緣層122可以是單一絕緣層，例如，氧化矽層或氮化矽層，或可包含複數個絕緣層。

[0069] 參考圖7D，接觸源極/汲極區域105a的源極/汲極電極130可形成在第一層間絕緣層122中。源極/汲極電極130可藉由形成暴露在第一層間絕緣層122中的源極/汲極區域105a的上表面的孔所形成，其次藉由導電層填充孔並且圖案化該導電層。該導電層可包括例如金（Au）、銀

(Ag)、銅(Cu)、鎳(Ni)、鉑(Pt)、鈀(Pd)、鋁(Al)、鉬(Mo)、鎢(W)、鈦(Ti)或其合金。

[0070] 圖8是根據實施例來說明有機發光二極體(OLED)的橫截面。

[0071] 參考圖8，根據本實施例的OLED可包括使用參考圖7A至7D描述的方法來製造TFT。第二絕緣層132可形成在TFT上。第二絕緣層132可包括例如有機層或無機層。

[0072] 在像素單元中，第一電極142可通過第二層間絕緣層132並且可接觸源極/汲極電極130的任何一個。此外，第一電極142可擴展到第二層間絕緣層132。第一電極142可是透明導電氧化層，其包括例如銦錫氧化物(ITO)或銦鋅氧化物(IZO)。

[0073] 有機層144可接觸藉由在第二層間絕緣層132上的像素定義層134來暴露的部分的第一電極142。像素定義層134可包括例如有機層或無機層。有機層144可包括發光層和至少一個電洞注入層、電洞傳輸層、電子傳輸層和電子注入層。第二電極146可形成在有機層144上。第二電極146可由如鎂(Mg)、銀(Ag)、鋁(Al)、鈣(Ca)或其合金的金屬所形成。

[0074] 通過回顧的方式，根據製程溫度，形成多晶矽的方法可分為低溫製程和高溫製程。至於高溫製程中，具有很高的耐熱性的昂貴石英基板可能是需要的，而不是玻璃基板，由於製程溫度可能等於或高於絕緣基板變形的溫度。此外，藉由使用高溫製程來形成多晶矽層可具有低質

量的結晶，例如，高的表面粗糙度或微型晶粒。

[0075] 關於低溫製程，在低溫下沉積的非晶矽可結晶成多晶矽。由於低溫結晶技術，使用了作為催化劑的金屬的準分子雷射結晶（ELC）技術和結晶技術已進行了研究。在ELC技術中，非晶矽的熔化和凝固可能藉由在奈米秒的單位的輻射脈衝式雷射束到基板來反覆地進行。但是，雷射結晶技術可能是昂貴的、費時且低效率。

[0076] 金屬誘導結晶（MIC）和金屬誘導橫向結晶（MILC）是使用作為催化劑的金屬來結晶矽的方法。

[0077] 在MIC，催化劑金屬可沉積在非晶矽上並且在高溫下結晶。因此，小的線性多晶矽可以隨機地成長。在MILC中，催化劑金屬可藉由使用遮罩被排列在非晶矽上的線中並且然後被沉積，從而在一個方向上成長多晶矽。然而，大量的催化劑金屬是被使用在MIC和MILC兩者。因此，在多晶矽層中的剩餘的金屬可能會導致不渴望的漏電流。

[0078] 實施例提供了一種形成多晶矽層的方法，其中晶粒邊界的位置和數量可被控制，其中催化劑金屬可能不會保持。

[0079] 實施例也提供了一種製造薄膜電晶體的方法，其中漏電流和漏電流的分佈可通過控制晶粒邊界的位置和數量來控制並且防止催化劑金屬到剩餘的多晶矽中。

[0080] 具有渴望的晶粒大小和渴望的晶粒邊界的位置的多晶矽層可通過控制催化劑金屬覆蓋圖案的形狀和位置來形成。此外，通過移除催化劑金屬仍然存在的催化劑金屬覆

蓋圖案，漏電流特性可能會有所改善。

[0081] 示範性實施例已被披露於此，雖然具體的用語是受雇的，僅使用和進行在一般意義上的解釋和描述，而不是作為限制的目的。因此，這將是被該領域中通常技藝人是理解成在形式上的各種變化和細節可被執行於其中而未偏離在以下所附的申請專利範圍所定義的本發明精神和範疇。

**【圖式簡單說明】**

[0082] 對熟知該領域的一般技藝人士而言，上述的特點和優勢將通過參照所附圖式的詳細描述的典型實施例來更加明顯其中：

[0083] 圖1是根據實施例來說明依序解釋一種形成多晶矽層的方法的流程圖；

[0084] 圖2A至2G是根據實施例來說明形成多晶矽層的方法中的階段的截面圖；

[0085] 圖3和4是根據實施例來說明多晶矽層的上視圖的光學顯微鏡影像；

[0086] 圖5是根據比較範例來顯示關於薄膜電晶體（TFT）的汲極電流的閘極電壓的圖表，其包括準備的多晶矽主動層；

[0087] 圖6是根據範例來顯示關於TFT的汲極電流的閘極電壓的圖表，其包括多晶矽主動層；

[0088] 圖7A至7D是根據實施例來說明藉由使用形成的多晶矽層

來製造TFT的方法中的階段的截面圖；以及

[0089] 圖8是根據實施例來說明有機發光二極體(OLED)的橫截面。

**【主要元件符號說明】**

- [0090] 11 基板
- [0091] 12 緩衝層
- [0092] 13 催化劑金屬層
- [0093] 14 第一非晶矽層
- [0094] 15 催化劑金屬覆蓋層
- [0095] 16 第二非晶矽層
- [0096] 17 多晶矽層
- [0097] 17' 多晶矽層圖案
- [0098] 18 晶粒邊界
- [0099] 20、30 測試圖案
- [0100] 20a 凹處
- [0101] 23、33 催化劑金屬覆蓋圖案
- [0102] 25、35 多晶矽層
- [0103] 26、36 多晶矽層
- [0104] 28、38 晶粒邊界
- [0105] 101 基板

# 201214568

[0106] 102 緩衝層

[0107] 105 主動層

[0108] 105a 源極/汲極區域

[0109] 105b 通道區域

[0110] 114 閘極絕緣層

[0111] 120 閘極電極

[0112] 122 第一層間絕緣層

[0113] 130 源極/汲極電極

[0114] 132 第二絕緣層

[0115] 134 像素定義層

[0116] 142 第一電極

[0117] 144 有機層

[0118] 146 第二電極

[0119] S110-S170 流程

專利案號：100119439



日期：100年09月28日

## 發明專利說明書

※申請案號：100119439

※IPC分類：

H01L 21/326 2006.01

※申請日：100.6.2

H01L 21/336 2006.01

### 一、發明名稱：

形成多晶矽層的方法和製造薄膜電晶體的方法

METHOD OF FORMING A POLYCRYSTALLINE SILICON LAYER  
AND METHOD OF MANUFACTURING THIN FILM TRANSISTOR

### 二、中文發明摘要：

一種結晶矽層的方法和一種製造 TFT 的方法，該結晶矽層的方法包括形成催化劑金屬層在基板上；形成催化劑金屬覆蓋圖案在催化劑金屬層上；形成第二非晶矽層在催化劑金屬覆蓋圖案上；以及熱處理第二非晶矽層以形成多晶矽層。

### 三、英文發明摘要：

A method of crystallizing a silicon layer and a method of manufacturing a TFT, the method of crystallizing a silicon layer including forming a catalyst metal layer on a substrate; forming a catalyst metal capping pattern on the catalyst metal layer; forming a second amorphous silicon layer on the catalyst metal capping pattern; and heat-treating the second amorphous silicon layer to form a polycrystalline silicon layer.

## 七、申請專利範圍：

1. 一種結晶矽層的方法，該方法包括：形成催化劑金屬層在基板上；形成催化劑金屬覆蓋圖案在該催化劑金屬層上；形成第二非晶矽層在該催化劑金屬覆蓋圖案上；以及熱處理該第二非晶矽層以形成多晶矽層。
2. 根據申請專利範圍第1項的方法，其中，形成該催化劑金屬覆蓋圖案包括：形成第一非晶矽層在該金屬催化劑上；以及圖案化該第一非晶矽層。
3. 根據申請專利範圍第2項的方法，其中，形成該催化劑金屬覆蓋圖案進一步包括在圖案化該第一非晶矽層之後執行熱處理。
4. 根據申請專利範圍第3項的方法，其中，該熱處理被執行在約300至約500°C的溫度。
5. 根據申請專利範圍第2項的方法，其中，圖案化該第一非晶矽層包括移除在該催化劑金屬覆蓋層沒有形成之處的區域中的部分的該催化劑金屬層。
6. 根據申請專利範圍第1項的方法，其中，形成該催化劑金屬層包括濺鍍、原子層沉積 (atomic layer deposition, ALD) 或離子植入。
7. 根據申請專利範圍第1項的方法，其中，該催化劑金屬層包括鎳 (Ni)、鈀 (Pd)、鈦 (Ti)、銀 (Ag)、金 (Au)、鋁 (Al)、錫 (Sn)、銻 (Sb)、銅 (Cu)、鈷 (Co)、鉬 (Mo)、鉭 (Ta)、鈳 (Ru)、銠 (Rh)、鎘 (Cd) 和鉑 (Pt) 中之至少一者。
8. 根據申請專利範圍第1項的方法，其中，該催化劑金屬層

的密度約 $10^{11}$  atom/cm<sup>2</sup>至約 $10^{15}$  atom/cm<sup>2</sup>。

- 9 . 根據申請專利範圍第1項的方法，進一步包括形成緩衝層在該基板和該催化劑金屬層之間。
- 10 . 根據申請專利範圍第9項的方法，其中，該緩衝層包括氧化矽層、氮化矽層或其堆疊。
- 11 . 根據申請專利範圍第1項的方法，其中，熱處理該第二非晶矽層包括熱處理該催化劑金屬覆蓋圖案，並且在約600至約800°C的溫度下執行。
- 12 . 根據申請專利範圍第1項的方法，進一步包括藉由蝕刻該多晶矽層來形成多晶矽層圖案。
- 13 . 根據申請專利範圍第12項的方法，其中，形成多晶矽層圖案包括移除形成自該催化劑金屬覆蓋圖案的部份的多晶矽層。
- 14 . 根據申請專利範圍第13項的方法，其中，在該多晶矽層圖案中的晶粒大小和晶粒邊界是藉由該催化劑金屬覆蓋圖案的形狀和位置所決定。
- 15 . 一種製造薄膜電晶體（TFT）的方法，該方法包括：形成緩衝層在基板上；形成催化劑金屬層在該緩衝層上；形成催化劑金屬覆蓋圖案在該催化劑金屬層上；形成第二非晶矽層在該催化劑金屬覆蓋圖案上；藉由熱處理該第二非晶矽層來形成多晶矽層；藉由蝕刻該多晶矽層來形成主動層；形成閘極絕緣層在該主動層圖案上；形成閘極電極在該閘極絕緣層上；形成源極/汲極區域在該閘極電極的兩端；形成第一層間絕緣層在該閘極電極和該閘極絕緣層上；以及形成源極/汲極電極，使得該源極/汲極電極穿過該第一層間絕緣層並且接觸該源極/汲極區域的任何一個。

- 16 . 根據申請專利範圍第15項的方法，其中，形成該催化劑金屬覆蓋圖案包括：形成第一非晶矽層在該催化劑金屬層上；以及圖案化該第一非晶矽層。
- 17 . 根據申請專利範圍第15項的方法，其中，圖案化該第一非晶矽層包括移除在該催化劑金屬覆蓋層沒有形成之處的區域中的部分的該催化劑金屬層。
- 18 . 根據申請專利範圍第15項的方法，其中，該催化劑金屬層包括鎳 (Ni)、鈀 (Pd)、鈦 (Ti)、銀 (Ag)、金 (Au)、鋁 (Al)、錫 (Sn)、銻 (Sb)、銅 (Cu)、鈷 (Co)、鉬 (Mo)、鉭 (Ta)、鈳 (Ru)、銠 (Rh)、鎘 (Cd) 和鉑 (Pt) 中之至少一個。
- 19 . 根據申請專利範圍第15項的方法，其中，藉由蝕刻該多晶矽層以形成該主動層包括移除包括該催化劑金屬覆蓋圖案的部分的多晶矽層。
- 20 . 根據申請專利範圍第15項的方法，其中，該催化劑金屬覆蓋圖案的形狀和位置考慮在該主動層圖案中的晶粒大小和晶粒邊界來決定。

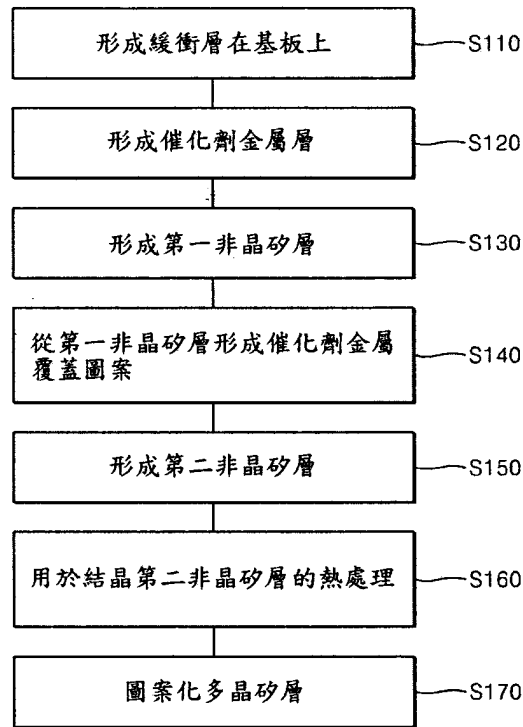


圖 1

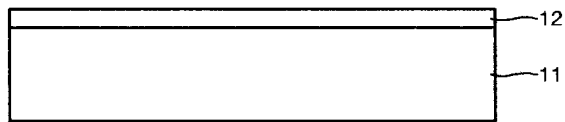


圖 2A

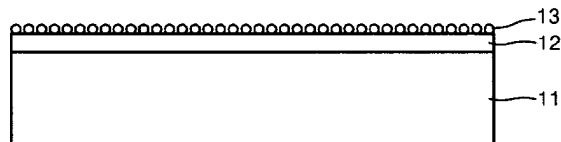


圖 2B

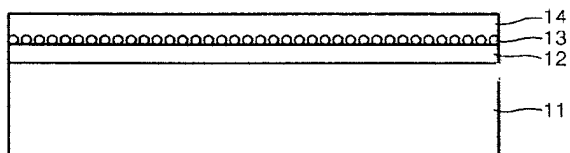


圖 2C

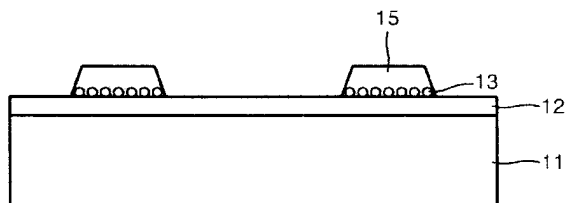


圖 2D

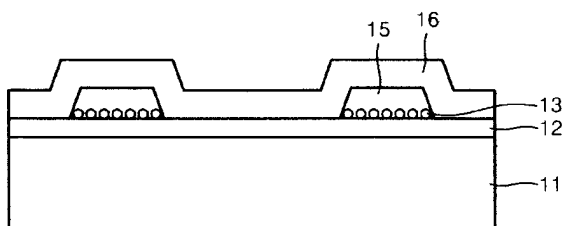


圖 2E

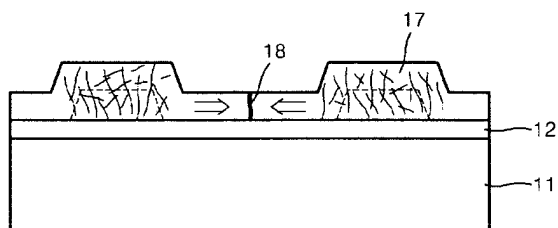


圖 2F

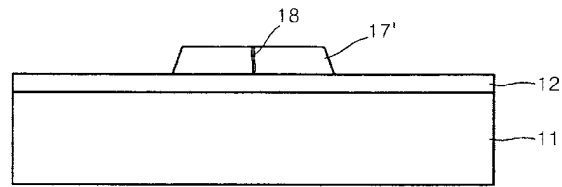


圖 2G

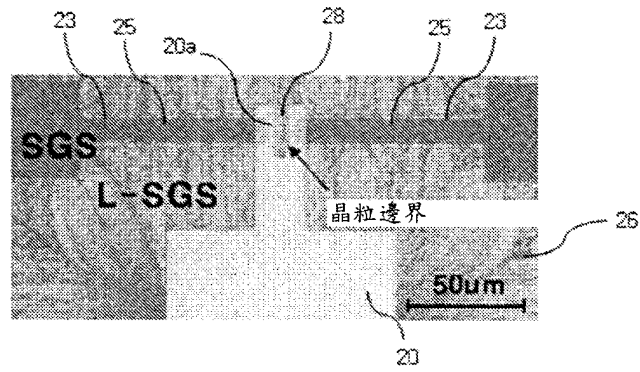


圖 3

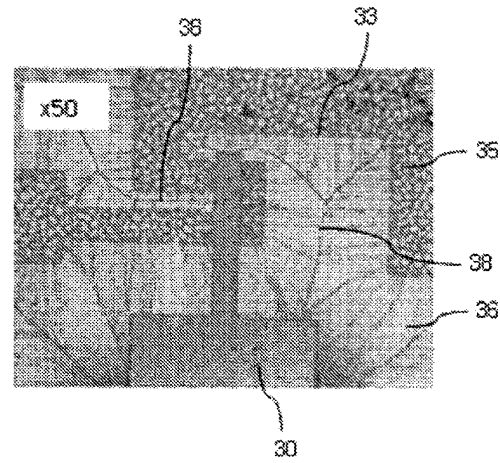


圖 4

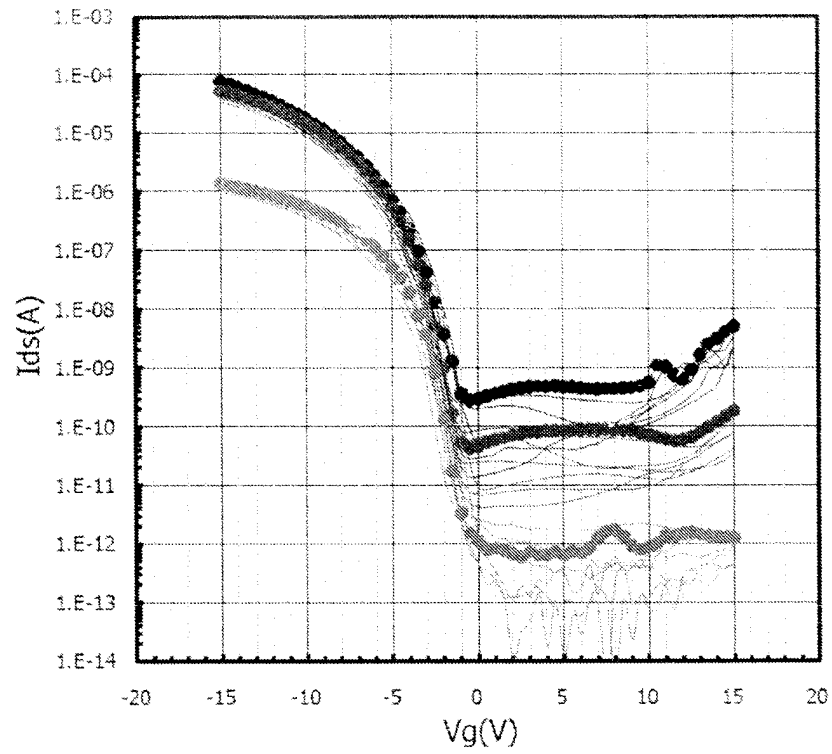
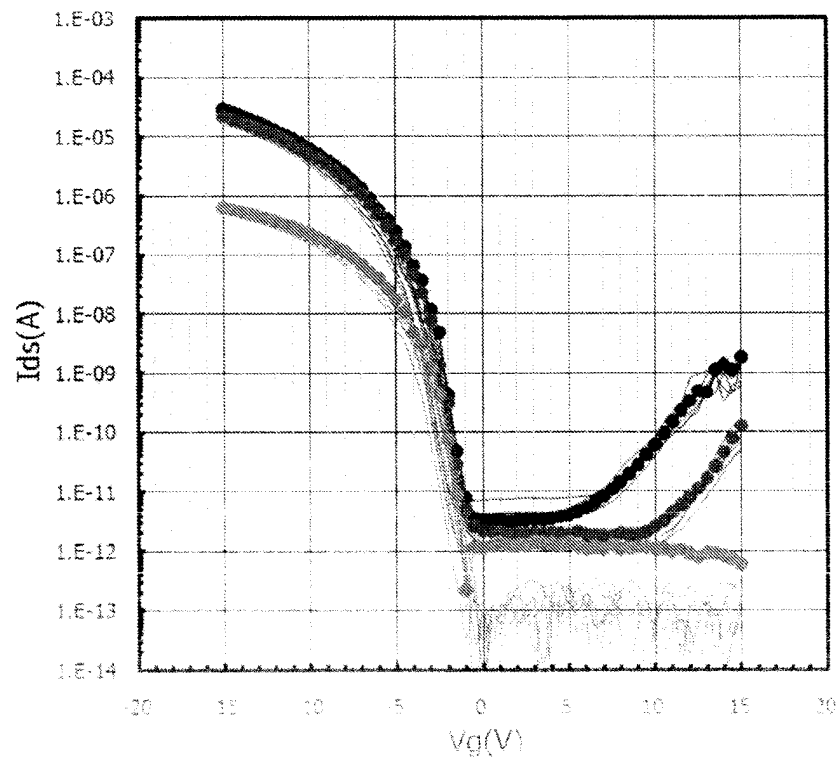


圖 5



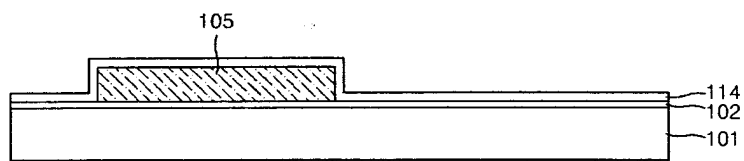


圖 7A

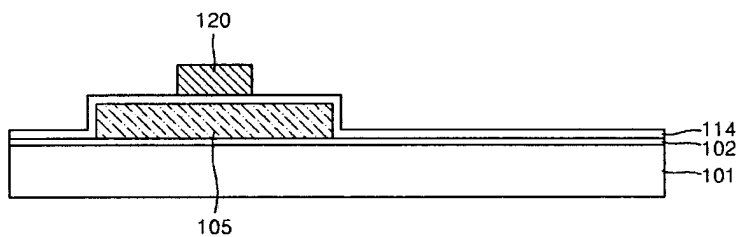


圖 7B

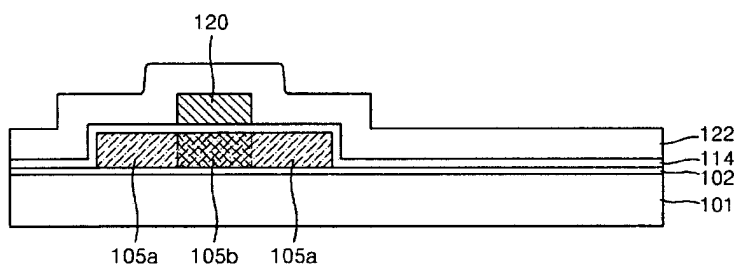


圖 7C

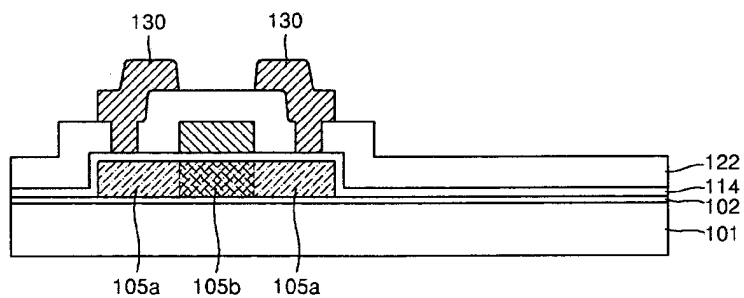


圖 7D

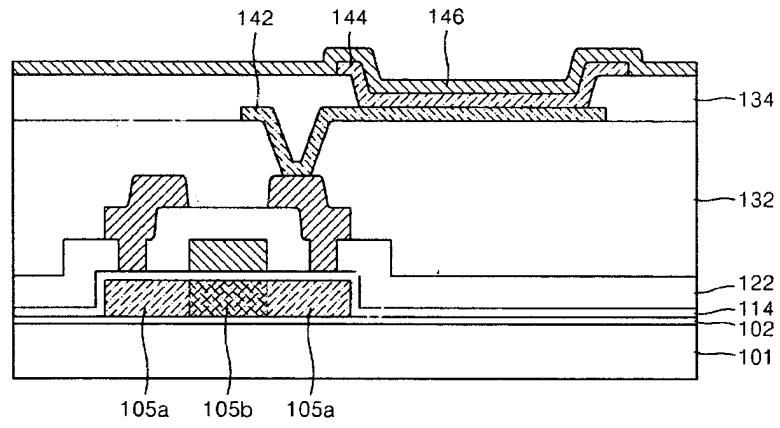


圖 8

201214568

四、指定代表圖：

(一)本案指定代表圖為：圖1。

(二)本代表圖之元件符號簡單說明：

S110-S170 流程圖

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：