

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4874119号
(P4874119)

(45) 発行日 平成24年2月15日(2012.2.15)

(24) 登録日 平成23年12月2日(2011.12.2)

(51) Int.Cl.		F I		
HO 1 L 21/331 (2006.01)		HO 1 L 29/72		H
HO 1 L 29/737 (2006.01)		HO 1 L 27/06		3 2 1 B
HO 1 L 21/8249 (2006.01)		HO 1 L 27/06		1 0 1 U
HO 1 L 27/06 (2006.01)				
HO 1 L 21/8248 (2006.01)				

請求項の数 15 (全 8 頁) 最終頁に続く

(21) 出願番号	特願2006-543706 (P2006-543706)	(73) 特許権者	306043703
(86) (22) 出願日	平成16年12月9日(2004.12.9)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表2007-514314 (P2007-514314A)		N X P B. V.
(43) 公表日	平成19年5月31日(2007.5.31)		オランダ国 5 6 5 6 エイジー アイ
(86) 国際出願番号	PCT/IB2004/052742		ドーフエン ハイ テク キャンパス 6
(87) 国際公開番号	W02005/059989		O
(87) 国際公開日	平成17年6月30日(2005.6.30)	(74) 代理人	100075812
審査請求日	平成19年12月7日(2007.12.7)		弁理士 吉武 賢次
(31) 優先権主張番号	60/529,028	(74) 代理人	100088889
(32) 優先日	平成15年12月12日(2003.12.12)		弁理士 橋谷 英俊
(33) 優先権主張国	米国 (US)	(74) 代理人	100107582
			弁理士 関根 毅
		(74) 代理人	100112793
			弁理士 高橋 佳大

最終頁に続く

(54) 【発明の名称】 B I C M O S プロセスにおいてシード層トポグラフィを軽減する方法

(57) 【特許請求の範囲】

【請求項 1】

バイポーラデバイスにおけるエピタキシャルベース層を形成する方法であって：

活性シリコン領域に隣接するフィールドアイソレーション酸化物領域を有する構造を設けるステップと；

前記フィールドアイソレーション酸化物領域上に窒化シリコン/シリコン積層を形成するステップであって、前記窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含むステップと；

階段状シード層を形成するために前記窒化シリコン/シリコン積層にエッチングを実行するステップであって、前記窒化シリコンの下位層がエッチングされると同時に、前記シリコンの上位層が横方向にエッチングされるステップと；

前記階段状シード層および活性シリコン領域にわたって S i / S i G e / S i 積層を成長させるステップと、

を含む、方法。

【請求項 2】

前記シリコン層の前記横方向エッチングが、前記窒化シリコン層の前記エッチングに自己整合される、請求項 1 に記載の方法。

【請求項 3】

前記フィールドアイソレーション酸化物領域と前記窒化シリコン/シリコン積層との間に酸化シリコン層を形成する更なるステップを含む、請求項 1 に記載の方法。

10

20

【請求項 4】

前記窒化シリコン/シリコン積層にエッチングを実行するステップが；
異方性多結晶シリコンエッチングを実行するステップと；
異方性窒化物エッチングを等方性多結晶シリコンエッチングとともに実行するステップと；
を含む、請求項 1 に記載の方法。

【請求項 5】

前記異方性多結晶シリコンエッチングに Cl_2 / HBr ケミストリが使用される、請求項 4 に記載の方法。

【請求項 6】

前記窒化シリコン層がイオンの存在下で異方性エッチングされ、前記シリコン層がラジカルにより横方向に等方性エッチングされる、請求項 4 に記載の方法。

【請求項 7】

$Si/SiGe/Si$ 積層を成長させる前記ステップが、ディファレンシャルエピタキシャル成長 (DEG) プロセスにより行われる、請求項 1 に記載の方法。

【請求項 8】

バイポーラデバイスにおけるエピタキシャルベース層を形成するための構造であって：
フィールドアイソレーション酸化物領域上に形成された窒化シリコン/シリコン積層であって、前記窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含み、前記シリコンの上位層を前記窒化シリコンの下位層より横方向に後退させることにより階段状シード層が形成される、前記窒化シリコン/シリコン積層と；

前記階段状シード層および隣接する活性シリコン領域の両方の上に形成された分散 $Si/SiGe/Si$ 層と；
を備える、構造。

【請求項 9】

前記フィールドアイソレーション酸化物領域と前記窒化シリコン/シリコン積層との間に酸化シリコン層を更に備える、請求項 8 に記載の構造。

【請求項 10】

バイポーラデバイスにおいてエピタキシャルベース層を形成する方法であって：
活性シリコン領域に隣接したフィールドアイソレーション酸化物領域を有する構造を提供するステップと；

前記フィールドアイソレーション酸化物領域上に窒化シリコン/シリコン積層を形成するステップであって、前記窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含むステップと；

前記フィールドアイソレーション酸化物領域をマスクで実質的に覆うステップと；
階段状シード層を形成するために前記窒化シリコン/シリコン積層にエッチングを実行するステップであって、前記窒化シリコンの下位層が垂直方向にエッチングされると同時に、前記シリコンの上位層が横方向にエッチングされるステップと；
を含む、方法。

【請求項 11】

前記階段状シード層および活性シリコン領域にわたって $Si/SiGe/Si$ 積層を成長させる、更なるステップを含む、請求項 10 に記載の方法。

【請求項 12】

前記シリコン層の前記横方向エッチングが、前記窒化シリコン層の前記エッチングに自己整合される、請求項 10 に記載の方法。

【請求項 13】

前記フィールドアイソレーション酸化物領域と前記窒化シリコン/シリコン積層との間に酸化シリコン層を形成する更なるステップを含む、請求項 10 に記載の方法。

【請求項 14】

前記シリコン層が多結晶シリコンを備える、請求項 10 に記載の方法。

10

20

30

40

50

【請求項 15】

前記窒化シリコン/シリコン積層にエッチングを実行するステップが：

異方性多結晶シリコンエッチングを実行するステップと；

異方性窒化物エッチングを等方性多結晶シリコンエッチングとともに実行するステップと；

を含む、請求項 10 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般的に、BICMOS デバイスの製造に関し、より具体的には、BICMOS 製造プロセスにおいてシード層のトポグラフィを軽減する方法に関する。 10

【背景技術】

【0002】

シリコン技術にゲルマニウムを加えてシリコンゲルマニウム (SiGe/SiGeC) デバイスを形成することは、半導体産業に革命を起こした。シリコンにゲルマニウムを加えることで高性能ヘテロ接合バイポーラトランジスタ (HBT) が形成されるが、この HBT は標準的なシリコンバイポーラトランジスタより格段に速い速度で動作することができる。SiGe HBT は、かつてガリウム砒素でのみ果たすことのできた速度で動作できると共に、既存のシリコン工場で標準的なツールセットを用いて製造できるという利点を有している。SiGe デバイスを標準の CMOS ロジック技術に統合することもでき、その結果、高性能のアナログおよび RF 回路を高密度 CMOS ロジックと統合させることも可能である。 20

【0003】

SiGe デバイスの性能と統合機能とにより、無線および有線通信、高速テスト、ならびにディスクドライブアプリケーションに対して、幅広い新製品の生産が可能となっている。SiGe 製品としては、無線携帯電話および基地局だけでなく、無線ローカルエリアネットワーク、および高速度/大容量有線ネットワークアプリケーションに対するチップセットがある。

【0004】

バイポーラデバイスにおいてエピタキシャル SiGeC ベース層を成長させる技術に、ディファレンシャルエピタキシャル成長 (DEG) または非選択エピタキシャル成長 (NSEG) と呼ばれるものがある。DEG に伴う問題の 1 つとして、核形成が不均一であることが挙げられる。SiGe/SiGeC は、フィールドアイソレーション酸化物、すなわちシャロートレンチアイソレーション (STI) 上での核形成が良好でない。この問題に対処する 1 つの方法では、フィールドアイソレーション酸化物の上に非晶質または多結晶シリコンのシード層を使用する。例えば、酸化シリコン、窒化シリコンおよび非晶質または多結晶シリコンからなる積層を STI パターン付きウェハ上に堆積させることができる。 30

【0005】

BICMOS プロセスにおいて、シード層はバイポーラ処理ステップ中にウェハの CMOS (すなわち活性) 部分に対する保護層としての役割をも果たす。CMOS 処理後、シード層積層を活性領域で開放してシリコン基板を露出させることができ、そこで DEG プロセスを実行し、バイポーラトランジスタを処理する。バイポーラ処理が終了時にシード層を更にパターン形成して、シリサイドーション保護層として使用することもできる。 40

【0006】

設計基準により、シード層には活性領域の内側および外側の何れかでパターン形成される。シード層を活性領域の外側でパターン形成する場合には、シード層のトポグラフィが STI 溝のトポグラフィに追加される。この STI 溝 (例えば 90 nm) に追加されたトポグラフィは、その後の処理に悪影響を及ぼす。したがって、マイナスの処理影響を回避すべくトポグラフィを改善 (すなわち減少) する方法が求められている。 50

【 0 0 0 7 】

本発明は、階段状シード層を提供してS T I溝上のトポグラフィを平坦化することによって、上記を始めとする問題に対処する。本発明は第1の態様において、バイポーラデバイスにおいてエピタキシャルベース層を形成する方法を提供する。この方法は：活性シリコン領域に隣接するフィールドアイソレーション酸化物領域を有する構造を提供するステップと；フィールドアイソレーション酸化物領域上に窒化シリコン/シリコン積層を形成するステップであって、同窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含む、前記ステップと；階段状シード層を形成するために窒化シリコン/シリコン積層にエッチングを実行するステップであって、窒化シリコンの下位層がエッチングされると同時にシリコンの上位層が横方向にエッチングされる、前記ステップと；階段状シード層と活性領域とにわたってS i / S i G e / S i積層を成長させるステップと；を含む。

10

【 0 0 0 8 】

本発明は第2の態様において、バイポーラデバイスにおけるエピタキシャルベース層を形成する構造を提供する。同構造は：フィールドアイソレーション酸化物領域上に形成された窒化シリコン/シリコン積層であって、窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含み、シリコンの上位層が窒化シリコンの下位層から横方向に後退されて階段状シード層が形成される、前記窒化シリコン/シリコン積層と；階段状シード層、および隣接する活性シリコン領域の両方の上に形成された分散S i / S i G e / S i層と；を含む。

20

【 0 0 0 9 】

本発明は第3の態様において、バイポーラデバイスにおけるエピタキシャルベース層を形成する方法を提供する。同方法は：活性シリコン領域に隣接するフィールドアイソレーション酸化物領域を有する構造を提供するステップと；フィールドアイソレーション酸化物領域上に窒化シリコン/シリコン積層を形成するステップであって、同窒化シリコン/シリコン積層はシリコンの上位層と窒化シリコンの下位層とを含む、前記ステップと；フィールドアイソレーション酸化物領域をフォトレジストマスクで実質的に覆うステップと；階段状シード層を形成するために窒化シリコン/シリコン積層にエッチングを実行するステップであって、窒化シリコンの下位層が垂直方向にエッチングされると同時にシリコンの上位層が横方向にエッチングされる、前記ステップと；を含む。

30

【発明を実施するための最良の形態】

【 0 0 1 0 】

上記を始めとする本発明の特徴は、添付の図面と共に本発明の種々の態様に関する以下の詳細な記載から、より容易に理解されよう。

【 0 0 1 1 】

ここで図面を参照すると、図1ないし図3は、B I C M O S製造プロセスにおいてシード層トポグラフィを軽減する模範的方法に関するステップを示す図である。図1には、活性シリコン領域10とフィールドアイソレーション酸化物領域またはS T I領域12とを備えるS T Iパターン付きウェハの一部が示されている。S T I領域を製造する過程で活性シリコン領域が酸化物に接触する箇所形成されるS T I溝34も示される。より具体的には、S T I溝34はフッ化水素酸(H F)を使用する際に形成される。H Fエッチングはエピタキシャル成長より前の種々のプロセスで数回にわたり施されるため、S T I溝34はトポグラフィを導入する特徴の1つである。

40

【 0 0 1 2 】

第1のステップでは、窒化シリコン16とシリコン14(または多結晶シリコン)とからなるシード層が酸化シリコン層17上に配置される。当技術で周知のように、窒化シリコンまたはシリコン/窒化シリコン積層14, 16にはパターン形成しなければならないが、このためにドライエッチングを行うとシリコン格子を損傷するため、活性シリコン上ではこれを行うことができず、酸化シリコン層17が必要となる。酸化シリコン層17は成長または堆積させることができる。堆積させれば層17はあらゆる場所に存在するが、

50

成長させる場合には、層 17 は成長した活性シリコン 10 上にのみ存在する。後者の場合には、露出するシリコンは全て熱処理中に酸化する。これは図 1 において、活性シリコン 10 の上面のみが薄い酸化シリコン層で覆われることを意味するであろう。窒化シリコン層 16 は堆積され、シリコン層 14 は非晶質または多結晶質でよい。

【0013】

これらの層の典型的厚みは、シリコン層 14 が 50 nm、窒化シリコン層 16 が 20 nm、そして酸化シリコン層 17 が 20 nm である。シード層 14、16 の厚みはパターン形成後のトポグラフィ（すなわちステップ）を増すが、これはプロセス中の後続のドライエッチングで正確なパターン形成を行うことを困難にする。これに対処するため、本発明によるエッチング技術を以下に説明する。

10

【0014】

図 2 および図 3 に示すように、所望の結果を達成するために「分散」プロセスを実行する。具体的には、下位窒化シリコン層 16 がエッチングされると同時に素早く上位多結晶シリコン層 14 を横方向にエッチングするエッチングケミストリを使用する。これは例示の実施形態において、TCP9400LAM RESEARCH（登録商標）リアクタ中で SF₆ ベースのドライエッチングにより行うことができる。その方法は 2 つのサブステップからなる。すなわち、第 1 のサブステップは異方性多結晶シリコンエッチングであって、例えばフォトレジストマスク 32 に対し垂直方向下に（図 2 の矢印 36 で示す）多結晶シリコンがエッチングされることを意味し、第 2 のサブステップは等方性多結晶シリコンエッチングを伴う異方性窒化物エッチングである（図 3 の矢印 38 で示す）。

20

【0015】

プラズマエッチングは一般的に、基板に対するバイアス電圧により、そしてスパッタ材料により、陽イオンが加速されるモデルを伴う（すなわちイオンスパッタリングと呼ばれる）。中性反応種（ラジカルと呼ばれる）が表面と反応することにより化学物質が揮発性成分となる時にケミカルエッチングが発生する。多結晶シリコンエッチングには Cl₂ / HBr ケミストリを使用してもよい。そのエッチングメカニズムはイオンスパッタリング主導であるため、エッチングは異方性である。

【0016】

シリコン層 14 がエッチングされる時に、ケミストリが SF₆ プラズマに変化する。窒化物エッチングはイオンスパッタリング主導であるが、プラズマにはフリーフッ素ラジカルが存在し、フッ素原子は高純度シリコンとの反応性が高い（よってケミカルエッチングは非常に重要である）。したがって、窒化物はイオンによりエッチングされるが、多結晶シリコンはラジカルにより横方向にエッチングされる（上部には、なおもある程度のフォトレジストが存在する）。この技術により、多結晶シリコン 14 が「押しのけられる」ため、トポグラフィは軽減される。

30

【0017】

この方法は他のフッ素ガスを用いても行うことができるが、フロン系ガス（例えば CH₃F、CF₃、CH₂F₂、C₄F₈、C₃F₆ および NF₃）を使用する間は注意を払わなければならない。何故ならフッ素原子は化学的に反応するものの、炭素原子は重合体を形成することによってフッ素を消費し、側壁上に保護層を作ることによってケミカルエッチングを阻むためである。したがって、イオンスパッタリングエッチングのみが可能である。このように、適切なフッ素対炭素（F/C）比の選択にあたっては注意を払わなければならない。

40

【0018】

シリコン層 14 の横方向エッチングは、窒化シリコン層 16 の窒化物エッチングに自己整合される。2 つのリソ操作（レジストスピン、露出、現像）が必要である場合には、2 つのリソグラフィステップは不整合になり易いため、このように自己整合が行われることは更なる便益を提供する。そのような場合に露出された窒化物表面は、右より左（断面で）で大きくなる。典型的なクラス最良整合スペックは、30 から 50 nm 程度である。

【0019】

50

図3には、シリコン層14が活性シリコン領域10から更に横方向にエッチングされ、活性シリコン領域10とシリコン層14との間で窒化シリコン層16がエッチングされた「階段状」構造が形成されている。その結果、1つの大きい段または層の代わりに2つの小さい段または層を有するトポグラフィが存在する。窒化シリコン層16の部分がこのように覆われないままであることは、ディファレンシャルエピタキシャル成長(DEG)プロセスにさほど影響しない。シリコン層14の縁から窒化シリコンの縁までの距離は、典型的には100nm以上である。窒化物層16のシリコンシード縁までの距離は、典型的にはそれと同じ距離である(例えば数百nm)。

【0020】

図4および図5は(DEGプロセスが行われる前後の)構造の断面を示すものであり、ここで、左側は先行技術の技術22を示し、右側は本発明による最新の技術24を示す。(それらの図は、専ら先行技術の技術22に対し最新の技術24を対比するために使用されていること、そして両方の技術を用いて単一のデバイスを形成することを示唆するものではないことに留意されたい。)図4に示すように、右側のシリコン層14は本発明の技術24を用いて矢印28により示すように横方向にエッチングされ、階段状のシード層を作製している。

10

【0021】

図5は、DEGプロセスが行われ、EPI積層20が形成された後の構造を示す。参照番号26は、成長させたSi/SiGe/Si積層20が活性領域10上のエピタキシャル(単結晶)からSTI上の多結晶へ遷移する箇所の地点を示す。図から分るように、先行技術の技術22を使用すると、積層20のトポグラフィ32は極度の傾斜を含む。それとは逆に、本発明の技術24を使用したEPI積層20のトポグラフィ30は、格段に緩やかな傾斜を提供するように分散されている。

20

【0022】

以上、例示および説明のために本発明の好適な実施形態を記載した。本発明はここに示した実施形態以外のものを排除したり、それらの実施形態に限定されたりするものではなく、以上の教示を踏まえて数多くの変更および変形を行うことが可能であることは明らかである。かかる変更および変形は当業者には明らかであるが、それらは添付の特許請求の範囲により規定される本発明の範囲に含むものとする。

【図面の簡単な説明】

30

【0023】

【図1】STI上に堆積されたシード層を有する構造を示す図。

【図2】図1の構造のエッチングを示す図。

【図3】エッチング後の成果構造を示す図。

【図4】先行技術の技術と本発明の技術とを用いて形成されたシード層構造の断面を対比する図。

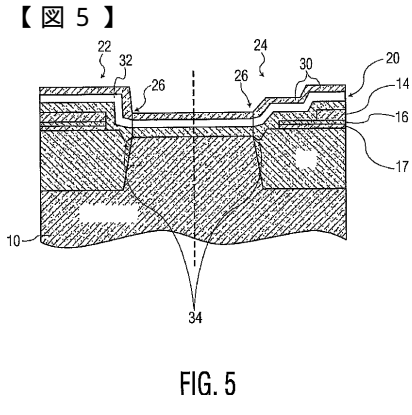
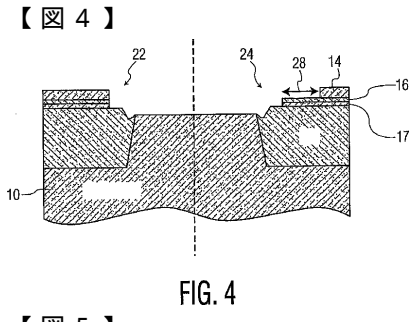
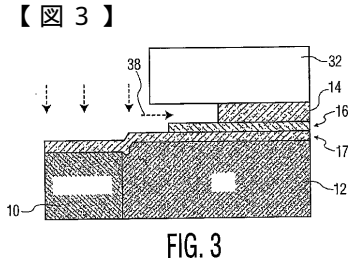
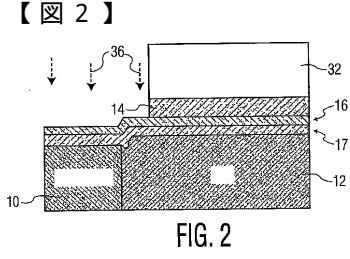
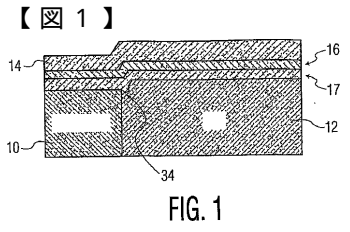
【図5】DEGプロセス後の図4の断面を示す図。

【符号の説明】

【0024】

- 10 活性シリコン領域
- 12 フィールドアイソレーション酸化物領域
- 14 シリコンの上位層
- 16 窒化シリコンの下位層
- 17 酸化シリコン層
- 34 STI溝

40



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 21/8222 (2006.01)

- (72)発明者 ヨハネス、イエー・テー・エム・ドンケルス
オランダ国5621、ベアー、アインドーフエン、フルーネヴァウツウェッハ、1
- (72)発明者 ペトルス、ハー・セー・マニー
オランダ国5621、ベアー、アインドーフエン、フルーネヴァウツウェッハ、1
- (72)発明者 エディー、クネン
オランダ国5621、ベアー、アインドーフエン、フルーネヴァウツウェッハ、1
- (72)発明者 フランソワ、イ・ニューリー
オランダ国5621、ベアー、アインドーフエン、フルーネヴァウツウェッハ、1

審査官 崎間 伸洋

- (56)参考文献 特開平11-233524(JP,A)
特開2003-257987(JP,A)
特開2003-297847(JP,A)
国際公開第2003/100845(WO,A1)
特表2002-524853(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/33-331

H01L 29/68-737

H01L 21/8222

H01L 21/8248

H01L 21/8249

H01L 27/06